

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7160948号
(P7160948)

(45)発行日 令和4年10月25日(2022.10.25)

(24)登録日 令和4年10月17日(2022.10.17)

(51)国際特許分類	F I
H 0 4 N 19/12 (2014.01)	H 0 4 N 19/12
H 0 4 N 19/136 (2014.01)	H 0 4 N 19/136
H 0 4 N 19/167 (2014.01)	H 0 4 N 19/167
H 0 4 N 19/176 (2014.01)	H 0 4 N 19/176

請求項の数 13 (全19頁)

(21)出願番号	特願2020-566562(P2020-566562)	(73)特許権者	503433420 華為技術有限公司 HUAWEI TECHNOLOGIES CO., LTD. 中華人民共和国 5 1 8 1 2 9 広東省深 チェン 市龍岗区坂田 華為総部 ベ ン 公樓 Huawei Administrat ion Building, Banti an, Longgang Distri ct, Shenzhen, Guang dong 5 1 8 1 2 9, P. R. C hina
(86)(22)出願日	令和1年5月28日(2019.5.28)	(74)代理人	100107766 弁理士 伊東 忠重
(65)公表番号	特表2021-525484(P2021-525484 A)		
(43)公表日	令和3年9月24日(2021.9.24)		
(86)国際出願番号	PCT/CN2019/088751		
(87)国際公開番号	WO2019/228332		
(87)国際公開日	令和1年12月5日(2019.12.5)		
審査請求日	令和2年12月9日(2020.12.9)		
(31)優先権主張番号	62/678,738		
(32)優先日	平成30年5月31日(2018.5.31)		
(33)優先権主張国・地域又は機関	米国(US)		

最終頁に続く

(54)【発明の名称】 適応変換タイプを有する空間的に変化する変換

(57)【特許請求の範囲】

【請求項1】

ビデオ復号化方法であって、
残差ブロックのための空間的に変化する変換(SVT)の使用を決定することと、
SVTが前記残差ブロックのために使用される場合に前記残差ブロックのためのSVT
タイプを決定することであり、前記残差ブロックのための前記SVTタイプは、SVT-
Vタイプ又はSVT-Hタイプのどちらか一方であり、前記SVT-Vタイプは、前記残
差ブロックの変換ブロックの幅が前記残差ブロックの幅の半分のサイズであり、前記変換
ブロックの高さが前記残差ブロックの高さの同じサイズであることを示し、前記SVT-
Hタイプは、前記変換ブロックの幅が前記残差ブロックの幅の同じサイズであり、前記変
換ブロックの高さが前記残差ブロックの高さの半分のサイズであることを示す、ことと、
前記SVTタイプに従って前記変換ブロックの変換ブロックサイズを導出することと、
前記変換ブロックの変換ブロック位置を決定することと、
前記SVTタイプ及び前記変換ブロックの前記変換ブロック位置に従って前記変換プロ
ックの変換タイプを決定することであり、前記変換タイプは、前記変換ブロックの水平変
換及び垂直変換を示し、前記水平変換及び前記垂直変換のうちの少なくとも一方はDST
-7に基づく、ことと、
前記変換ブロックサイズに従って前記変換ブロックの変換係数をパースすることと、
前記変換タイプ、前記変換ブロックサイズ、前記変換ブロック位置及び前記変換プロ
ックの変換係数に基づいて前記残差ブロックを再構成することと

10

20

を有する方法。

【請求項 2】

前記残差ブロックのための前記 S V T タイプが前記 S V T - V タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの左上角をカバーする位置であるとき、前記水平変換は D C T - 8 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 1 に記載の方法。

【請求項 3】

前記残差ブロックのための前記 S V T タイプが前記 S V T - V タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの右下角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 1 に記載の方法。

10

【請求項 4】

前記残差ブロックのための前記 S V T タイプが前記 S V T - H タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの左上角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D C T - 8 に基づく、

請求項 1 に記載の方法。

【請求項 5】

前記残差ブロックのための前記 S V T タイプが前記 S V T - H タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの右下角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 1 に記載の方法。

20

【請求項 6】

ビデオ復号化装置であって、

残差ブロックのための空間的に変化する変換 (S V T) の使用を決定するよう構成されるユニットと、

S V T が前記残差ブロックのために使用される場合に前記残差ブロックのための S V T タイプを決定するよう構成されるユニットであって、前記残差ブロックのための前記 S V T タイプは、S V T - V タイプ又は S V T - H タイプのどちらか一方であり、前記 S V T - V タイプは、前記残差ブロックの変換ブロックの幅が前記残差ブロックの幅の半分のサイズであり、前記変換ブロックの高さが前記残差ブロックの高さの同じサイズであることを示し、前記 S V T - H タイプは、前記変換ブロックの幅が前記残差ブロックの幅の同じサイズであり、前記変換ブロックの高さが前記残差ブロックの高さの半分のサイズであることを示す、ユニットと、

30

前記 S V T タイプに従って前記変換ブロックの変換ブロックサイズを導出するよう構成されるユニットと、

前記変換ブロックの変換ブロック位置を決定するよう構成されるユニットと、

前記 S V T タイプ及び前記変換ブロックの前記変換ブロック位置に従って前記変換ブロックの変換タイプを決定するよう構成されるユニットであって、前記変換タイプは、前記変換ブロックの水平変換及び垂直変換を示し、前記水平変換及び前記垂直変換のうちの少なくとも一方は D S T - 7 に基づく、ユニットと、

40

前記変換ブロックサイズに従って前記変換ブロックの変換係数をパースするよう構成されるユニットと、

前記変換タイプ、前記変換ブロック位置及び前記変換ブロックの変換係数に基づいて前記残差ブロックを再構成するよう構成されるユニットと

を有する装置。

【請求項 7】

前記残差ブロックのための前記 S V T タイプが前記 S V T - V タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの左上角をカバーする位置であるとき、前記水平変換は D C T - 8 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 6 に記載の装置。

50

【請求項 8】

前記残差ブロックのための前記 S V T タイプが前記 S V T - V タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの右下角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 6 に記載の装置。

【請求項 9】

前記残差ブロックのための前記 S V T タイプが前記 S V T - H タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの左上角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D C T - 8 に基づく、

請求項 6 に記載の装置。

10

【請求項 10】

前記残差ブロックのための前記 S V T タイプが前記 S V T - H タイプであり、前記変換ブロックの前記変換ブロック位置が前記残差ブロックの右下角をカバーする位置であるとき、前記水平変換は D S T - 7 に基づき、前記垂直変換は D S T - 7 に基づく、

請求項 6 に記載の装置。

【請求項 11】

ビデオ復号化装置であって、

1 つ以上のプロセッサと、

前記プロセッサへ結合され、前記プロセッサによる実行のためのプログラミングを記憶している非一時的なコンピュータ可読記憶媒体と

20

を有し、

前記プログラミングは、前記プロセッサによって実行される場合に、前記ビデオ復号化装置を、請求項 1 乃至 5 のうちいずれか一項に記載の方法を実行するよう構成する、装置。

【請求項 12】

1 つ以上のプロセッサによって実行される場合に、該 1 つ以上のプロセッサに、請求項 1 乃至 5 のうちいずれか一項に記載の方法を実行させるコンピュータ命令を記憶している不揮発性のコンピュータ可読記憶媒体。

【請求項 13】

コンピュータに請求項 1 乃至 5 のうちいずれか一項に記載の方法を実行させるよう構成されるコンピュータプログラム。

30

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、ビデオ復号化技術に、具体的に、適応変換タイプを有する空間的に変化する変換を採用するビデオ復号化方法及び関連する装置に関する。

【背景技術】

【0002】

H. 265 のようなビデオコーディングは、予測及び変換のフレームワークに基づく。エンコーダで、画像ブロック（複数のピクセルを含む）は、予測ブロック及び残差ブロックに分解され得、予測情報（例えば、予測モード及び動きベクトル情報）及び残差情報（例えば、変換モード、変換係数及び量子化パラメータ）はビットストリームにコーディングされる。デコーダで、予測情報及び残差情報はパースされる。予測情報に従って、イントラ又はインター予測は、予測サンプルを生成するよう行われる。残差情報に従って、逆量子化及び逆変換は、残差サンプルを生成するよう順次行われる。予測サンプル及び残差サンプルは、再構成されたサンプルを得るよう足し合わされる。

40

【0003】

空間的に変化する変換（S V T）は、ビデオコーディング効率を改善するために開発された。幅 w 及び高さ h （すなわち、 $w \times h$ ）の矩形残差ブロックについて、残差ブロックよりも小さい変換ブロックは、残差ブロックの一部を変換するために使用され、残差ブロックの残りの部分はコーディングされない。S V T の裏側にある論理的根拠は、残差が残

50

差ブロックにおいて等しく分布していないことがあることである。適応的な位置を有しているより小さい変換ブロックを使用することは、残差ブロックにおける主要な残差を捕捉することができ、よって、残差ブロックにおける全ての残差を変換することよりも良いコーディング効率を達成し得る。

【0004】

SVTがサイズ $w \times h$ の残差ブロックのために適用される場合に、変換ブロックのサイズ及び位置情報はビデオビットストリームにコーディングされ、よって、デコーダは、変換ブロックを再構成し、それを、残差ブロックに関連する予測ブロックの適所に構成することができる。

【0005】

一例において、SVTブロックの3つのタイプが、図1に表されるように、残差ブロックのために使用され得る。

1) SVT-I: $w_{\text{t}} = w / 2$ 、 $h_{\text{t}} = h / 2$ 、このとき、 w_{t} 及び h_{t} は、夫々、変換ブロックの幅及び高さを表し、 w 及び h は、残差ブロックの幅及び高さを表す。言い換えれば、変換ブロックの幅及び高さは、両方とも、残差ブロックのそれらの半分である。

2) SVT-II: $w_{\text{t}} = w / 4$ 、 $h_{\text{t}} = h$ 。

3) SVT-III: $w_{\text{t}} = w$ 、 $h_{\text{t}} = h / 4$ 。

【0006】

SVTブロックのタイプ情報は、ビットストリームにコーディングされる。

【0007】

変換ブロックの位置は、残差ブロックの左上角への位置オフセット(x, y)によって表され、このとき、 x は、ピクセルの単位での変換ブロックの左上角と残差ブロックのそれとの間の水平距離を示し、 y は、ピクセルの単位での変換ブロックの左上角と残差ブロックのそれとの間の垂直距離を示す。変換ブロックを残差ブロック内にあるようにする各位置は、候補位置である。残差ブロックについて、候補位置の数は、SVTのタイプについて $(w - w_{\text{t}} + 1) \times (h - h_{\text{t}} + 1)$ である。より具体的には、 16×16 の残差ブロックについて、SVT-Iが使用される場合に、81個の候補位置が存在し、SVT-II又はSVT-IIIが使用される場合に、13個の候補位置が存在する。 x 及び y の値は、ビットストリームにコーディングされる。SVT-Iの複雑さを減らすよう、32個の位置のサブセットが、SVT-Iのための許可された候補位置として、81個の候補位置から選択される。

【0008】

SVTスキームの1つの欠点は、位置情報の重いシグナリングオーバーヘッドである。その上、エンコーダ複雑性は、レート歪み最適化(RDO)で試験される位置の数とともに大いに増大し得る。候補位置の数が残差ブロックのサイズとともに増えるので、オーバーヘッドは、 32×32 又は 64×128 のような、より大きい残差ブロックについて、より一層大きくなり得る。

【0009】

SVTスキームのもう1つの欠点は、変換ブロックのサイズが残差ブロックの $1/4$ であることである。変換ブロックは、高い確実性で、残差ブロックにおける主要な残差をカバーするほど十分に大きくない。

【0010】

従って、簡単なSVTが開発されており、図2に示されるように、SVT-H及びSVT-Vと表されるSVTブロックの2つのタイプが、残差コーディングのために使用される。

1) SVT-V: $w_{\text{t}} = w / 2$ 及び $h_{\text{t}} = t$ 。

2) SVT-H: $w_{\text{t}} = w$ 及び $h_{\text{t}} = h / 2$ 。

【0011】

SVT-Vは、SVT-IIに類似し、SVT-Hは、SVT-IIIに類似する。S

10

20

30

40

50

V T - I I 及び S V T - I I I と比較して、S V T - V 及び S V T - H における変換ブロックは、残差ブロックの半分に広げられて、残差ブロックにおける更なる残差をカバーすることができる。

【 0 0 1 2 】

候補位置は、候補位置ステップサイズ (C P S S) によって決定される。従って、候補位置は、C P S S によって指定された等間隔で離されている。候補位置の数は、5 以下に減らされて、最良の変換ブロック位置を決定するためのエンコード複雑性に加えて位置情報のオーバーヘッドを軽減する。

【 発明の概要 】

【 0 0 1 3 】

本開示は、復号化品質を改善するよう、適応変換タイプを有する空間的に変化する変換を採用するビデオ復号化方法及び関連する装置を開示する。

【 0 0 1 4 】

上記及び他の目的は、独立請求項の主題によって達成される。更なる実施形態は、従属請求項、明細書及び図面から明らかである。

【 0 0 1 5 】

第 1 の態様に従って、本開示は、ビデオ復号化方法に関する。方法は、ビデオ復号化装置によって実行される。方法は、残差ブロックのための空間的に変化する変換 (S V T) の使用を決定することと、S V T が残差ブロックのために使用される場合に残差ブロックのための S V T タイプを決定することであり、残差ブロックのための S V T タイプは、S V T - V 又は S V T - H のどちらか一方である、ことと、残差ブロックの変換ブロックの変換ブロック位置を決定することであり、変換ブロックの変換タイプを決定することであり、変換タイプは、変換ブロックの水平変換及び垂直変換を示し、水平変換及び垂直変換のうちの少なくとも一方は D S T - 7 である、ことと、変換タイプ、変換ブロック位置及び変換ブロックの変換係数に基づいて前記残差ブロックを再構成することを含む。

【 0 0 1 6 】

第 1 の態様に従う方法の可能な実施形態で、残差ブロックのための S V T タイプが S V T - V であり、変換ブロックの変換ブロック位置が残差ブロックの左上角をカバーする位置であるとき、水平変換は D C T - 8 であり、垂直変換は D S T - 7 である。

【 0 0 1 7 】

第 1 の態様に従う方法の可能な実施形態で、残差ブロックのための S V T タイプが S V T - V であり、変換ブロックの変換ブロック位置が残差ブロックの右下角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D S T - 7 である。

【 0 0 1 8 】

第 1 の態様に従う方法の可能な実施形態で、残差ブロックのための S V T タイプが S V T - H であり、変換ブロックの変換ブロック位置が残差ブロックの左上角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D C T - 8 である。

【 0 0 1 9 】

第 1 の態様に従う方法の可能な実施形態で、残差ブロックのための S V T タイプが S V T - H であり、変換ブロックの変換ブロック位置が残差ブロックの右下角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D S T - 7 である。

【 0 0 2 0 】

第 2 の態様に従って、本開示は、残差ブロックのための空間的に変化する変換 (S V T) の使用を決定するよう構成されるユニットと、S V T が残差ブロックのために使用される場合に残差ブロックのための S V T タイプを決定するよう構成され、残差ブロックのための S V T タイプは、S V T - V 又は S V T - H のどちらか一方である、ユニットと、残差ブロックの変換ブロックの変換ブロック位置を決定するよう構成されるユニットと、変換ブロックの変換タイプを決定するよう構成され、変換タイプは、変換ブロックの水平変換及び垂直変換を示し、水平変換及び垂直変換のうちの少なくとも一方は D S T - 7 である、ユニットと、変換タイプ、変換ブロック位置及び変換ブロックの変換係数に基づいて

10

20

30

40

50

残差ブロックを再構成するよう構成されるユニットとを有するビデオ復号化装置に関係がある。

【 0 0 2 1 】

第 2 の態様に従う装置の可能な実施形態で、残差ブロックのための S V T タイプが S V T - V であり、変換ブロックの変換ブロック位置が残差ブロックの左上角をカバーする位置であるとき、水平変換は D C T - 8 であり、垂直変換は D S T - 7 である。

【 0 0 2 2 】

第 2 の態様に従う装置の可能な実施形態で、残差ブロックのための S V T タイプが S V T - V であり、変換ブロックの変換ブロック位置が残差ブロックの右下角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D S T - 7 である。

10

【 0 0 2 3 】

第 2 の態様に従う装置の可能な実施形態で、残差ブロックのための S V T タイプが S V T - H であり、変換ブロックの変換ブロック位置が残差ブロックの左上角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D C T - 8 である。

【 0 0 2 4 】

第 2 の態様に従う装置の可能な実施形態で、残差ブロックのための S V T タイプが S V T - H であり、変換ブロックの変換ブロック位置が残差ブロックの右下角をカバーする位置であるとき、水平変換は D S T - 7 であり、垂直変換は D S T - 7 である。

【 0 0 2 5 】

第 3 の態様に従って、本開示は、1 つ以上のプロセッサと、プロセッサへ結合され、プロセッサによる実行のためのプログラミングを記憶している非一時的なコンピュータ可読記憶媒体とを有し、プログラミングが、プロセッサによって実行される場合に、第 1 の態様に従う方法を実行するようビデオ復号化装置を構成する、ビデオ復号化装置に関係がある。

20

【 0 0 2 6 】

第 4 の態様に従って、本開示は、1 つ以上のプロセッサによって実行される場合に、1 つ以上のプロセッサに、第 1 の態様に従う方法のステップを実行させるコンピュータ命令を記憶している不揮発性のコンピュータ可読記憶媒体に関係がある。

【 0 0 2 7 】

本開示は、S V T タイプ及び位置情報に基づいて変換ブロックの複数の変換タイプを適応的に使用し、従って、復号化品質及び復号化効率を改善することができ、更には、変換アルゴリズムの数は、いくつかの実施形態で制限され、従って、復号化装置の実現を簡単にすることができる、ことが分かる。

30

【 図面の簡単な説明 】

【 0 0 2 8 】

【 図 1 】 S V T - I、S V T - I I 及び S V T - I I I の説明図である。

【 図 2 】 S V T - V 及び S V T - H の説明図である。

【 図 3 】 S V T - V 及び S V T - H ブロックの候補位置の説明図である。

【 図 4 】 3 つの候補位置を有する S V T - V 及び S V T - H の説明図である。

【 図 5 】 本開示の実施形態に従うビデオ復号化方法のフローチャートである。

40

【 図 6 】 本開示の実施形態に従うビデオ復号化装置の略構造図である。

【 発明を実施するための形態 】

【 0 0 2 9 】

本開示は、改善された S V T スキームを紹介する。改善は、S V T ブロックの水平変換のタイプ及び垂直変換のタイプが S V T タイプ及び S V T ブロック位置に基づいて決定されることである。水平変換は垂直変換とは異なり得る。

【 0 0 3 0 】

第 1 の実施形態は、残差ブロックを復号するプロセスについて記載する。ビデオデータの少なくとも 1 つのピクチャを含むビットストリームが復号される。ピクチャは、複数の矩形画像領域に分割され、各領域は、コーディング・ツリー・ユニット (C T U) に対応

50

する。CTUは、ビットストリームに含まれるブロックパーティション情報に従って、HEVCにおけるコーディングユニットのような複数のブロックにパーティショニングされる。ブロックのコーディング情報は、ビットストリームからパースされ、ブロックのピクセルは、コーディング情報に基づいて再構成される。

【0031】

一実施形態で、SVTは、インター予測されたブロックのために使用されることに制限される。他の実施形態では、SVTは、イントラ予測されたブロックのためにも使用されてよい。

【0032】

一例において、SVTは、特定のインター予測方法（例えば、平行移動モデルに基づく動き補償）を使用するブロックについて許可されるが、他の何らかのインター予測方法（例えば、アフィンモデルに基づく動き補償）を使用するブロックについては許可されないことがある。他の例では、SVTは、1/4画素動きベクトル差精度を有するマージモード又はAMVP（advanced motion vector prediction）モードを使用する予測ブロックについて許可されるが、1画素又は4画素動きベクトル差精度を有するアフィンマージモード、アフィンインターモード又はAMVPモードを使用する予測ブロックについては許可されないことがある。他の例では、SVTは、2よりも小さいマージインデックスを有するマージモードを使用する予測ブロックについて許可されるが、2よりも小さくないマージインデックスを有するマージモードを使用する予測ブロックについては許可されないことがある。マージモード及びAMVPモードは、H.265/HEVC標準において参照され得る。アフィンマージモード及びアフィンインターモードは、JVET（Joint Video Exploration Team）からのJEM（Joint Exploration Model）コーデックにおいて参照され得る。

【0033】

一例において、ブロックは、コーディングユニットを指してよく、このとき、コーディングユニットは、1つの予測ブロック及び1つの残差ブロックを含んでよい。予測ブロックは、コーディングユニットの全ての予測サンプルを含んでよく、残差ブロックは、コーディングユニットの全ての残差サンプルを含んでよく、予測ブロックは、残差ブロックと同じサイズを有する。他の例では、ブロックは、コーディングユニットを指してよく、コーディングユニットは、2つの予測ブロック及び1つの残差ブロックを含んでよく、各予測ブロックは、コーディングユニットの予測サンプルの一部を含んでよく、残差ブロックは、コーディングユニットの全ての残差サンプルを含んでよい。他の例では、ブロックは、コーディングユニットを指してよく、コーディングユニットは、2つの予測ブロック及び4つの残差ブロックを含んでよい。HEVCにおける残差四分木（RQT）のような、コーディングユニットにおける残差ブロックのパーティションパターンは、ビットストリームにおいて伝えられてよい。

【0034】

ブロックは、画像サンプル（又はピクセル）のY成分（ルーマ）しか含まなくてもよく、あるいは、それは、画像サンプルのY、U（クロミナンス）及びV（クロミナンス）成分を含んでよい。

【0035】

サイズ $w \times h$ の残差ブロック R_0 は、次のステップによって再構成され得る。

【0036】

ステップ1．残差ブロック R_0 の変換ブロックサイズを決定する。

【0037】

ステップ1.1．シンタックス要素に従ってSVTの使用を決定する。SVTを使用することを許可されている残差ブロックについて、残差ブロックがY成分の非ゼロ変換係数を有している（あるいは、それが、任意の色成分の非ゼロ変換係数を有している）場合に、フラグ（すなわち、`svt_flag`）がビットストリームからパースされる。フラグは、残差ブロックが残差ブロックと同じサイズの変換ブロックを用いてコーディングされ

10

20

30

40

50

ているか（例えば、 $svt_flag = 0$ ）、あるいは、残差ブロックが残差ブロックのサイズよりも小さいサイズの変換ブロックによりコーディングされているか（例えば、 $svt_flag = 1$ ）どうかを示す。ブロックが色成分の非ゼロ変換係数を有しているかどうかは、HEVCで使用されるような、色成分のコーディングされたブロックフラグ（ cbf ）によって示されてよい。ブロックが任意の色成分の非ゼロ変換係数を有しているかどうかは、HEVCで使用されるような、ルートコーディングされたブロックフラグ（ $root_cbf$ ）によって示されてよい。

【0038】

一例において、ブロックは、次の条件が満足される場合に、SVTを使用することを許可される。

1) ブロックは、インター予測を用いて予測される。

2) ブロック幅又はブロック高さのどちらか一方は、所定の範囲 $[a_1, a_2]$ 、例えば、 $a_1 = 16$ 及び $a_2 = 64$ 、又は $a_1 = 8$ 及び $a_2 = 64$ 、又は $a_1 = 16$ 及び $a_2 = 128$ 、に入る。 a_1 及び a_2 の値は、固定値であることができる。値はまた、シーケンス・パラメータ・セット（SPS）又はスライスヘッダからも導出され得る。

【0039】

他の例では、ブロックは、次の条件が満足される場合に、SVTを使用することを許可される。

1) ブロックは、閾値（例えば、1 又は 2 又は 3）よりも小さいマージンデックスを有するマージモードを用いて、あるいは、 $1/4$ 画素動きベクトル差精度を有するAMVPモードを用いて予測される。

2) ブロックの1つの次元は、所定の範囲 $[a_1, a_2]$ に入り、ブロックの他の次元は、閾値 a_3 よりも大きくなく、例えば、 $a_1 = 8$ 、 $a_2 = 32$ 、及び $a_3 = 32$ である。パラメータ a_1 は、最小変換サイズの2倍としてセットされてよく、 a_2 及び a_3 は、両方とも、最大変換サイズとしてセットされてよい。 a_1 、 a_2 、及び a_3 の値は、固定値であることができる。値はまた、シーケンス・パラメータ・セット（SPS）又はスライスヘッダからも導出され得る。

【0040】

ブロックがSVTを使用しない場合に、変換ブロックサイズは $w \times h$ にセットされる。そうでなければ、ステップ1.2が、変換サイズを決定するために適用される。

【0041】

ステップ1.2.シンタックス要素に従ってSVTのタイプを決定し、SVTタイプに従って変換ブロックサイズを導出する。残差ブロックのための許可されたSVTタイプは、残差ブロックの幅及び高さに基づいて決定される。SVT-Vは、 w が範囲 $[a_1, a_2]$ 内にあり、 h が a_3 よりも大きくない場合に許可され、SVT-Hは、 h が範囲 $[a_1, a_2]$ 内にあり、 w が a_3 よりも大きくない場合に許可される。SVTは、Y成分のためにのみ使用されてよく、あるいは、それは、3つ全ての成分、すなわち、Y成分、U成分及びV成分のために使用されてよい。SVTがY成分のためにのみ使用される場合に、Y成分残差はSVTによって変換され、U及びV成分は残差ブロックのサイズに従って変換される。

【0042】

SVT-V及びSVT-Hの両方が許可される場合に、1つのフラグ（すなわち、 svt_type_flag ）がビットストリームからパースされ、それは、残差ブロックのためにSVT-Vが使用されるか（例えば、 $svt_type_flag = 0$ ）、あるいは、SVT-Hが使用されるか（例えば、 $svt_type_flag = 1$ ）どうかを示し、変換ブロックサイズは、信号により伝えられたSVTタイプに従ってセットされる（すなわち、SVT-Vについて、 $w_t = w/2$ 及び $h_t = h$ 、かつ、SVT-Hについて、 $w_t = w$ 及び $h_t = h/2$ ）。SVT-Vしか許可されないか、あるいは、SVT-Hしか許可されない場合に、 svt_type_flag はビットストリームからパースされず、変換ブロックサイズは、許可されたSVTタイプに従ってセットされる。

10

20

30

40

50

【 0 0 4 3 】

ステップ 2 . シンタックス要素に従って変換ブロック位置を決定し、S V T のタイプ及び変換ブロック位置情報に基づいて変換ブロックの変換タイプを決定する。

【 0 0 4 4 】

ステップ 2 . 1 : シンタックス要素に従って変換ブロック位置を決定する。

【 0 0 4 5 】

位置インデックス P は、ビットストリームからパースされ、残差ブロック左上角に対する変換ブロックの左上角の位置オフセット Z は、 $Z = s \times P$ として決定され、このとき、s は、候補位置ステップサイズ (C P S S) である。P の値は、S V T - V が使用される場合に、 $0, 1, \dots, (w - w_t) / s$ の中の 1 つであり、あるいは、P の値は、S V T - H が使用される場合に、 $0, 1, \dots, (h - h_t) / s$ の中の 1 つである。より具体的には、 $(0, 0)$ が残差ブロックの左上角の座標を表すとすれば、変換ブロックの左上角の座標は、S V T - V について $(Z, 0)$ 又は S V T - H について $(0, Z)$ である。

10

【 0 0 4 6 】

一例において、C P S S は、S V T - V について $s = w / M 1$ 、又は S V T - H について $s = h / M 2$ と計算され、このとき、w 及び h は、夫々、残差ブロックの幅及び高さであり、M 1 及び M 2 は、2 から 8 の範囲にある所定の整数である。より多くの候補位置は、より大きい M 1 又は M 2 の値とともに許可される。この例で、M 1 及び M 2 は両方とも 8 としてセットされる。従って、P の値は 0 から 4 の中の 1 つである。候補位置は、図 3 で表される。

20

【 0 0 4 7 】

他の例では、C P S S は、S V T - V について $s = \max(w / M 1, T h 1)$ 、又は S V T - H について $s = \max(h / M 2, T h 2)$ と計算され、このとき、T h 1 及び T h 2 は、最小ステップサイズを指定する予め定義された整数である。T h 1 及び T h 2 は、2 以上の整数である。この例では、T h 1 及び T h 2 は 4 としてセットされ、M 1 及び M 2 は 8 としてセットされる。この例で、異なるブロックサイズは、異なる数の候補位置を有してよい。例えば、 $w = 8$ の場合に、2 つの候補位置 (図 3 (a) 及び図 3 (e) によって表される) が、選択するために利用可能であり、 $w = 16$ の場合に、3 つの候補位置 (図 3 (a)、図 3 (c)、及び図 3 (e) によって表される) が、選択するために利用可能であり、 $w > 16$ の場合に、5 つの位置が、選択するために利用可能である。

30

【 0 0 4 8 】

他の例では、C P S S は、S V T - V について $s = w / M 1$ 、又は S V T - H について $s = h / M 2$ と計算され、このとき、M 1 及び M 2 は 4 としてセットされる。従って、3 つの候補位置が許可される。

【 0 0 4 9 】

他の例では、C P S S は、S V T - V について $s = w / M 1$ 、又は S V T - H について $s = h / M 2$ と計算され、このとき、M 1 及び M 2 は 2 としてセットされる。従って、2 つの候補位置が許可される。

【 0 0 5 0 】

他の例では、C P S S は、S V T - V について $s = \max(w / M 1, T h 1)$ 、又は S V T - H について $s = \max(h / M 2, T h 2)$ と計算され、このとき、T h 1 及び T h 2 は 2 としてセットされ、M 1 は、 $w = h$ の場合に 8 としてセットされ、あるいは、 $w < h$ の場合に 4 としてセットされ、M 2 は、 $h = w$ の場合に 8 としてセットされ、あるいは、 $h < w$ の場合に 4 としてセットされる。この場合に、S V T - H 又は S V T - V のための候補位置の数は、残差ブロックのアスペクト比に更に依存し得る。

40

【 0 0 5 1 】

他の例では、C P S S は、S V T - V について $s = \max(w / M 1, T h 1)$ 、又は S V T - H について $s = \max(h / M 2, T h 2)$ と計算され、このとき、M 1、M 2、T h 1 及び T h 2 の値は、ビットストリーム内のハイレベル・シンタックス構造 (例え

50

ば、シーケンス・パラメータ・セット) から導出される。M 1 及び M 2 は、シンタックス要素からパースされた同じ値を共有してよく、T h 1 及び T h 2 は、他のシンタックス要素からパースされた同じ値を共有してよい。

【 0 0 5 2 】

位置インデックス P は、truncated unary 符号を用いて 1 つ以上のピンに 2 値化されてよい。例えば、P 値が 0 から 4 の範囲内にある場合に、P 値 0、4、2、3 及び 1 は、0、0 1、0 0 1、0 0 0 1 及び 0 0 0 0 と夫々 2 値化され、P 値が 0 から 1 の範囲内にある場合に、P 値 0 及び 1 は、0 及び 1 と夫々 2 値化される。

【 0 0 5 3 】

位置インデックス P は、1 つの最もありそうな位置及びいくつかの残りの位置を用いて 1 つ以上のピンに 2 値化されてよい。左及び上隣が利用可能である場合に、最もありそうな位置は、残差ブロックの右下角をカバーする位置としてセットされてよい。一例において、P 値が 0 から 4 の範囲内にあり、位置 4 が最もありそうな位置としてセットされる場合に、P 値 4、0、1、2 及び 3 は、1、0 0 0、0 0 1、0 1 0 及び 0 1 1 と夫々 2 値化され、P 値が 0 から 2 の範囲内にあり、位置 2 が最もありそうな位置としてセットされる場合に、P 値 2、0 及び 1 は、1、0 1 及び 0 0 と夫々 2 値化される。

10

【 0 0 5 4 】

ステップ 2 . 2 : S V T のタイプ及び変換ブロック位置情報に基づいて変換ブロックの変換タイプを決定する。変換タイプは、2 次元可分変換の水平変換及び垂直変換を含む。

【 0 0 5 5 】

図 4 に示されるように、例えば、3 つの候補位置が許可される場合を考える。位置 0 は左上角をカバーし、位置 2 は右下角をカバーする。位置 1 は、残差ブロックの真ん中にある。図 4 に示されるように、S V T - V 及び S V T - H の両方について 3 つの位置が存在する。

20

【 0 0 5 6 】

他の例では、2 つの候補位置が許可される。位置 0 は左上角をカバーし、位置 1 は右上角をカバーする (図 4 の位置 2 と同じ) 。すなわち、S V T - V 及び S V T - H の両方について 2 つの位置が存在する。

【 0 0 5 7 】

2 次元変換は、1 次元の水平変換及び垂直変換に分離可能であり得る。残差を変換係数に変える前方 2 D 変換は、J E M コーデックで実施されるように、最初に、ブロック T A を生成するよう残差ブロックに水平変換を適用し、次いで、変換係数ブロックを生成するようブロック T A に垂直変換を適用することによって実現され得る。従って、変換係数を残差に戻す逆 2 D 変換は、J E M コーデックで実施されるように、最初に、ブロック T B を生成するよう変換係数ブロックに逆垂直変換を適用し、次いで、残差ブロックを生成するようブロック T B に逆水平変換を適用することによって実現され得る。

30

【 0 0 5 8 】

一例において、表 I にリストアップされるように、S V T - V 位置 0 のための水平及び垂直変換は、D C T - 8 及び D S T - 7 であり、S V T - V 位置 1 のための水平及び垂直変換は、D S T - 1 及び D S T - 7 であり、S V T - V 位置 2 のための水平及び垂直変換は、D S T - 7 及び D S T - 7 であり、S V T - H 位置 0 のための水平及び垂直変換は、D S T - 7 及び D C T - 8 であり、S V T - H 位置 1 のための水平及び垂直変換は、D S T - 7 及び D S T - 1 であり、S V T - H 位置 2 のための水平及び垂直変換は、D S T - 7 及び D S T 7 である。この例で、S V T - V のための垂直変換及び S V T - H のための水平変換は、D S T - 7 としてセットされ、他の変換は、S V T 位置に基づく。

40

【表 1】

表 I. 異なる SVT タイプ及び位置についての 1 次元水平及び垂直変換の例

SVT タイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DCT-8	DST-7
SVT-V, 位置 1	DST-1	DST-7
SVT-V, 位置 2	DST-7	DST-7
SVT-H, 位置 0	DST-7	DCT-8
SVT-H, 位置 1	DST-7	DST-1
SVT-H, 位置 2	DST-7	DST-7

10

【0059】

他の例では、異なる SVT タイプ及び位置についての水平変換及び垂直変換は、表 I I にリストアップされる。この例で、SVT-V のための垂直変換及び SVT-H のための水平変換は、DCT-2 としてセットされ、他の変換は、SVT 位置に基づく。

【表 2】

表 II. 異なる SVT タイプ及び位置についての 1 次元水平及び垂直変換の例

SVT タイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DCT-8	DCT-2
SVT-V, 位置 1	DST-1	DCT-2
SVT-V, 位置 2	DST-7	DCT-2
SVT-H, 位置 0	DCT-2	DCT-8
SVT-H, 位置 1	DCT-2	DST-1
SVT-H, 位置 2	DCT-2	DST-7

20

30

【0060】

他の例では、異なる SVT タイプ及び位置についての水平変換及び垂直変換は、表 I I I にリストアップされる。この例で、水平変換及び垂直変換は、SVT 位置によってのみ決定される。

【表 3】

表 III. 異なる SVT タイプ及び位置についての 1 次元水平及び垂直変換の例

SVT タイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DCT-8	DCT-8
SVT-V, 位置 1	DST-1	DST-1
SVT-V, 位置 2	DST-7	DST-7
SVT-H, 位置 0	DCT-8	DCT-8
SVT-H, 位置 1	DST-1	DST-1
SVT-H, 位置 2	DST-7	DST-7

40

【0061】

他の例では、異なる SVT タイプ及び位置についての水平変換及び垂直変換は、表 I V にリストアップされる。

50

【表 4】

表IV. 異なるSVTタイプ及び位置についての1次元水平及び垂直変換の例

SVTタイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DST-7	DCT-8
SVT-V, 位置 1	DST-7	DST-1
SVT-V, 位置 2	DST-7	DST-7
SVT-H, 位置 0	DCT-8	DST-7
SVT-H, 位置 1	DST-1	DST-7
SVT-H, 位置 2	DST-7	DST-7

10

【0062】

他の例では、異なるSVTタイプ及び位置についての水平変換及び垂直変換は、表Vにリストアップされる。

【表 5】

表V. 異なるSVTタイプ及び位置についての1次元水平及び垂直変換の例

SVTタイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DCT-8	DST-7
SVT-V, 位置 1	DCT-2	DST-7
SVT-V, 位置 2	DST-7	DST-7
SVT-H, 位置 0	DST-7	DCT-8
SVT-H, 位置 1	DST-7	DCT-2
SVT-H, 位置 2	DST-7	DST-7

20

【0063】

他の例では、異なるSVTタイプ及び位置についての水平変換及び垂直変換は、表VIにリストアップされる。

【表 6】

表VI. 異なるSVTタイプ及び位置についての1次元水平及び垂直変換の例

SVTタイプ, 位置	水平変換	垂直変換
SVT-V, 位置 0	DCT-8	DCT-2
SVT-V, 位置 1	DCT-2	DCT-2
SVT-V, 位置 2	DST-7	DCT-2
SVT-H, 位置 0	DCT-2	DCT-8
SVT-H, 位置 1	DCT-2	DCT-2
SVT-H, 位置 2	DCT-2	DST-7

40

【0064】

位置依存の複数の変換は、ルーマ変換ブロックにのみ適用されてよく、対応するクロマ変換ブロックは、逆変換プロセスにおいて逆DCT-2を常に使用する。

【0065】

ステップ3. 変換ブロックサイズに基づいて変換ブロックの変換係数をパースする。

50

【 0 0 6 6 】

これは、HEVC又はH.264/AVCにおける変換係数パーズングのような、ビデオ復号化内の一般的に使用されているプロセスである。変換係数は、ランレングスコーディングを用いてコーディングされるか、あるいは、変換係数グループ(CG)の組としてより洗練されてコーディングされてよい。

【 0 0 6 7 】

ステップ3は、ステップ2の前に行われてもよい。

【 0 0 6 8 】

ステップ4、変換係数及び変換ブロック位置及び逆変換のタイプに基づいて残差ブロックR₀を再構成する。

【 0 0 6 9 】

サイズw_t × h_tの逆量子化及び逆変換が、残差サンプルを回復するよう変換係数に適用される。残差サンプルのサイズは、w_t × h_tであり、変換ブロックサイズと同じである。逆変換は2次元可分変換である。逆量子化された変換係数ブロックは、最初に、ブロックTCを生成するよう逆垂直変換によって変換され、次いで、ブロックTCは、逆水平変換によって変換され、ここで、逆水平変換及び逆垂直変換は、変換ブロック位置に基づいて、又は変換ブロック位置及び変換ブロックのSVTタイプの両方に基づいて、ステップ2.2で決定されている。

【 0 0 7 0 】

残差サンプルは変換ブロック位置に従って残差ブロックR₀内の対応する領域に割り当てられ、残差ブロック内の残りのサンプルは、ゼロにセットされる。例えば、SVT-Vが使用され、候補位置の数が5であり、位置インデックスが4である場合に、再構成された残差サンプルは、図3(e)の領域Aに割り当てられ、領域Aの左側のサイズ(w/2) × hの領域はゼロ残差を有する。

【 0 0 7 1 】

ステップ1からステップ4を行った後、再構成された残差ブロックは、コーディングユニットにおける再構成されたサンプルを生成するよう予測ブロックにより構成されてよい。HEVCにおけるデブロッキングフィルタ及びサンプル適応オフセット(SAO)処理のような、フィルタリングプロセスが、再構成されたサンプルに対して後で適用されてもよい。

【 0 0 7 2 】

既存の解決法とは違って、本開示は、SVTタイプ及び位置情報に基づいて変換ブロックの複数の変換タイプを適応的に使用する。

【 0 0 7 3 】

図5は、適応変換タイプを有する空間的に変化する変換を採用するビデオ復号化の例示的な方法のフローチャートである。方法は、デコーダでビットストリームを受信すると開始されてよい。方法は、予測ブロック及び変換された残差ブロックを決定するためにビットストリームを用いる。方法はまた、残差ブロックを決定するために用いられる変換ブロックを決定してもよい。残差ブロック及び予測ブロックは、次いで、画像ブロックを再構成するために用いられる。方法は、デコーダの視点から記載されるが、同様の方法は、SVTを用いることによってビデオを符号化するために(例えば、逆に)用いられてよいことが留意されるべきである。ここで、方法は、以下を含む。

【 0 0 7 4 】

ステップ501、残差ブロックのためのSVTの使用を決定する。決定の具体的なプロセスは、ステップ1.1と同様である。

【 0 0 7 5 】

ステップ502、SVTが残差ブロックのために使用される場合に残差ブロックのためのSVTタイプを決定し、このとき、残差ブロックのためのSVTタイプは、SVT-Vタイプ又はSVT-Hタイプのどちらか一方であり、SVT-Vタイプは、残差ブロックの変換ブロックの幅が残差ブロックの幅の半分のサイズであり、変換ブロックの高さが残

10

20

30

40

50

差ブロックの高さの同じサイズであることを示し（図4に示される）、SVT-Hタイプは、変換ブロックの幅が残差ブロックの幅の同じサイズであり、変換ブロックの高さが残差ブロックの高さの半分のサイズであることを示す（図4に示される）。決定の具体的なプロセスは、ステップ1.2と同様である。

【0076】

ステップ503, SVTタイプに従って変換ブロックの変換ブロックサイズを導出する。導出の具体的なプロセスは、ステップ1.2と同様である。

【0077】

ステップ504, 変換ブロックの変換ブロック位置を決定する。決定の具体的なプロセスは、ステップ2.1と同様であり得る。

【0078】

代替的に、SVTタイプの候補位置が2である場合に、1ビットフラグが、残差ブロックの変換ブロックの変換ブロック位置を示すために用いられてよい。例えば、図4の位置0及び2のみがSVT-Vのために用いられる場合に、1ビットフラグは、変換ブロック位置が位置0又は位置2であるかどうかを示すのに十分である。図4の位置0及び位置2のみがSVT-Hのために用いられる場合に、1ビットフラグは、変換ブロック位置が位置0又は位置2であるかどうかを示すのに十分である。

【0079】

ステップ505, SVTタイプ及び変換ブロックの変換ブロック位置に従って変換ブロックの変換タイプを決定し、このとき、変換タイプは、変換ブロックの水平変換及び垂直変換を示し、水平変換及び垂直変換のうちの少なくとも一方はDST-7である。決定の具体的なプロセスは、ステップ2.2と同様であり得る。

【0080】

具体的な変換タイプは、上述された表I、IV及びVのうちのいずれか1つのいずれかの変換タイプであることができ、あるいは、上述された表II、III及びVIのうちのいずれか1つのDST-7を含むいずれかの変換タイプであってよい。

【0081】

例えば、残差ブロックのためのSVTタイプがSVT-Vタイプであり、変換ブロックの変換ブロック位置が残差ブロックの左上角（すなわち、図4の位置0）をカバーする位置であるとき、水平変換はDCT-8であり、垂直変換はDST-7である。

【0082】

例えば、残差ブロックのためのSVTタイプがSVT-Vタイプであり、変換ブロックの変換ブロック位置が残差ブロックの右下角（すなわち、図4の位置2）をカバーする位置であるとき、水平変換はDST-7であり、垂直変換はDST-7である。

【0083】

例えば、残差ブロックのためのSVTタイプがSVT-Hタイプであり、変換ブロックの変換ブロック位置が残差ブロックの左上角（すなわち、図4の位置0）をカバーする位置であるとき、水平変換はDST-7であり、垂直変換はDCT-8である。

【0084】

例えば、残差ブロックのためのSVTタイプがSVT-Hタイプであり、変換ブロックの変換ブロック位置が残差ブロックの右下角（すなわち、図4の位置2）をカバーする位置であるとき、水平変換はDST-7であり、垂直変換はDST-7である。

【0085】

ステップ506, 変換ブロックサイズに従って変換ブロックの変換係数をパースする。パージングの具体的なプロセスは、ステップ3と同様であり得る。

【0086】

ステップ507, 変換タイプ、変換ブロック位置及び変換ブロックの変換係数に基づいて残差ブロックを再構成する。再構成の具体的なプロセスは、ステップ4と同様であり得る。

【0087】

10

20

30

40

50

本開示は、S V Tタイプ及び位置情報に基づいて変換ブロックの複数の変換タイプを適応的に使用し、従って、復号化品質及び復号化効率を改善することができ、更には、変換アルゴリズムの数は、いくつかの実施形態で制限され、従って、復号化装置の実現を簡単にすることができる、ことが分かる。

【0088】

本開示は、本願の技術を実施するよう構成されるビデオ復号化装置であって：

残差ブロックのための空間的に変化する変換(S V T)の使用を決定するよう構成されるユニット。決定の具体的なプロセスは、ステップ1.1と同様である。

S V Tが残差ブロックのために使用される場合に残差ブロックのためのS V Tタイプを決定するよう構成されるユニットであって、残差ブロックのためのS V Tタイプは、S V T - Vタイプ又はS V T - Hタイプのどちらか一方であり、S V T - Vタイプは、残差ブロックの変換ブロックの幅が残差ブロックの幅の半分のサイズであり、変換ブロックの高さが残差ブロックの高さの同じサイズであることを示し、S V T - Hタイプは、変換ブロックの幅が残差ブロックの幅の同じサイズであり、変換ブロックの高さが残差ブロックの高さの半分のサイズであることを示す、ユニット。決定の具体的なプロセスは、ステップ1.2と同様である。

10

S V Tタイプに従って変換ブロックの変換ブロックサイズを導出するよう構成されるユニット。導出の具体的なプロセスは、ステップ1.2と同様である。

変換ブロックの変換ブロック位置を決定するよう構成されるユニット。決定の具体的なプロセスは、ステップ2.1と同様であり得る。代替的に、S V Tタイプの候補位置が2である場合に、1ビットフラグが、残差ブロックの変換ブロックの変換ブロック位置を示すために用いられてよい。例えば、図4の位置0及び2のみがS V T - Vのために用いられる場合に、1ビットフラグは、変換ブロック位置が位置0又は位置2であるかどうかを示すのに十分である。図4の位置0及び位置2のみがS V T - Hのために用いられる場合に、1ビットフラグは、変換ブロック位置が位置0又は位置2であるかどうかを示すのに十分である。

20

S V Tタイプ及び変換ブロックの変換ブロック位置に従って変換ブロックの変換タイプを決定するよう構成されるユニットであって、変換タイプは、変換ブロックの水平変換及び垂直変換を示し、水平変換及び垂直変換のうち少なくとも一方はD S T - 7である。決定の具体的なプロセスは、ステップ2.2と同様であり得る。

30

変換ブロックサイズに従って変換ブロックの変換係数をパースするよう構成されるユニット。パージングの具体的なプロセスは、ステップ3と同様であり得る。

変換タイプ、変換ブロック位置及び変換ブロックの変換係数に基づいて残差ブロックを再構成するよう構成されるユニット。再構成の具体的なプロセスは、ステップ4と同様であり得る。

を含むビデオ復号化装置を開示する。

【0089】

具体的な変換タイプは、上述された表I、I V及びVのうちのいずれか1つのいずれかの変換タイプであることができ、あるいは、上述された表II、III及びVIのうちのいずれか1つのD S T - 7を含むいずれかの変換タイプであってよい。

40

【0090】

例えば、残差ブロックのためのS V TタイプがS V T - Vタイプであり、変換ブロックの変換ブロック位置が残差ブロックの左上角(すなわち、図4の位置0)をカバーする位置であるとき、水平変換はD C T - 8であり、垂直変換はD S T - 7である。

【0091】

例えば、残差ブロックのためのS V TタイプがS V T - Vタイプであり、変換ブロックの変換ブロック位置が残差ブロックの右下角(すなわち、図4の位置2)をカバーする位置であるとき、水平変換はD S T - 7であり、垂直変換はD S T - 7である。

【0092】

例えば、残差ブロックのためのS V TタイプがS V T - Hタイプであり、変換ブロック

50

の変換ブロック位置が残差ブロックの左上角（すなわち、図4の位置0）をカバーする位置であるとき、水平変換はDST-7であり、垂直変換はDCT-8である。

【0093】

例えば、残差ブロックのためのSVTタイプがSVT-Hタイプであり、変換ブロックの変換ブロック位置が残差ブロックの右下角（すなわち、図4の位置2）をカバーする位置であるとき、水平変換はDST-7であり、垂直変換はDST-7である。

【0094】

本開示は、本願の技術を実施するよう構成される他のビデオ復号化装置であって、1つ以上のプロセッサと、プロセッサへ結合され、プロセッサによる実行のためのプログラミングを記憶している不揮発性のコンピュータ可読記憶媒体とを有し、プログラミングが、

10

プロセッサによって実行される場合に、上記の方法のいずれかを処理するようビデオ復号化装置を構成する、ビデオ復号化装置を開示する。

【0095】

本開示は、1つ以上のプロセッサによって実行される場合に、1つ以上のプロセッサに、上記の方法のいずれかのステップを実行させるコンピュータ命令を記憶している不揮発性のコンピュータ可読記憶媒体を開示する。

【0096】

図6は、本開示の実施形態に従うコーディングデバイス900の概略図である。コーディングデバイス900は、ここで記載されるような開示実施形態を実施するのに適している。コーディングデバイス900は、データを受けるための入口ポート910及び受信器ユニット(Rx)920と、データを処理するプロセッサ、ロジックユニット、又は中央演算処理装置(CPU)930と、データを送信するための送信器ユニット(Tx)940及び出口ポート950と、データを記憶するためのメモリ960とを有する。コーディングデバイス900はまた、光又は電気信号の出入りのために入口ポート910、受信器ユニット920、送信器ユニット940、及び出口ポート950へ結合された光-電気(OE)コンポーネント及び電気-光(EO)コンポーネントを有してもよい。

20

【0097】

プロセッサ930は、ハードウェア及びソフトウェアによって実施される。プロセッサ930は、1つ以上のCPUチップ、コア（例えば、マルチコアプロセッサとして）、フィールド・プログラマブル・ゲート・アレイ(FPGA)、特定用途向け集積回路(ASIC)、及びデジタル信号プロセッサ(DSP)として実施されてよい。プロセッサ930は、入口ポート910、受信器ユニット920、送信器ユニット940、出口ポート950、及びメモリ960と通信する。プロセッサ930は、コーディングモジュール970を有する。コーディングモジュール970は、上述された開示実施形態を実施する。例えば、コーディングモジュール970は、様々なグラフィクス処理及び計算を実施、処理、パース、準備又は提供する。従って、コーディングモジュール970の包含は、デバイス900の機能に対する実質的な改善をもたらし、異なる状態へのデバイス900の転換をもたらす。代替的に、コーディングモジュール970は、メモリ960に記憶されておりプロセッサ930によって実行される命令として実施される。

30

【0098】

メモリ960は、1つ以上のディスク、テープドライブ、及びソリッドステートドライブを有し、プログラムが実行のために選択される場合にそのようなプログラムを記憶するために、かつ、プログラム実行中に読み出される命令及びデータを記憶するために、オーバーフローデータ記憶デバイスとして使用されてよい。メモリ960は、揮発性及び/又は不揮発性であってよく、リード・オンリー・メモリ(ROM)、ランダム・アクセス・メモリ(RAM)、三値連想メモリ(TCAM)、及び/又は静的ランダム・アクセス・メモリ(SRAM)であってよい。

40

【0099】

以下の参考文献は、それらの全文があたかも再現されるかのように参照により本願に援用される。

50

【0100】

いくつかの実施形態が本開示で提供されてきたが、開示されているシステム及び方法は、本開示の精神又は範囲から逸脱せずに、多くの他の具体的な形態で具現化され得る、と理解されるべきである。本例は、限定としてではなく実例として解釈されるべきであり、ここで与えられている詳細に制限する意図はない。例えば、様々な要素又はコンポーネントは、他のシステムでは結合又は一体化されてよく、あるいは、特定の特徴は、省略されても、又は実施されなくてもよい。

【0101】

その上、様々な実施形態で個別的又は別々に記載及び例示されている技術、システム、サブシステム、及び方法は、本開示の範囲から逸脱せずに、他のシステム、モジュール、技術、又は方法と結合又は一体化されてよい。互いと結合若しくは直接結合されるか又は通信するものとして図示又は議論されている他のアイテムは、電氣的若しくは機械的であろうと、又は別な方法であろうと、何らかのインターフェース、デバイス、又は中間コンポーネントを通じて間接的に結合され又は通信してよい。変更、置換、及び修正の他の例は、当業者によって確かめられ、ここで開示されている精神及び範囲から逸脱せずに行われ得る。

【0102】

本願は、2018年5月31日付けで出願された米国特許仮出願第62/678738号の優先権を主張する。なお、先の米国出願は、その全文を参照により援用される。

10

20

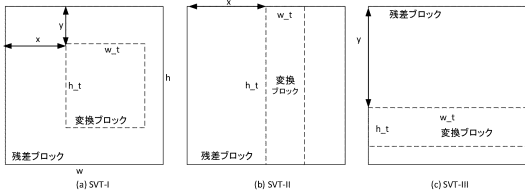
30

40

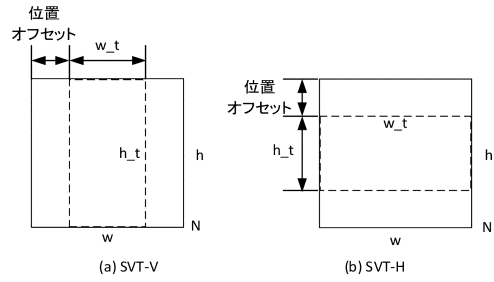
50

【図面】

【図 1】

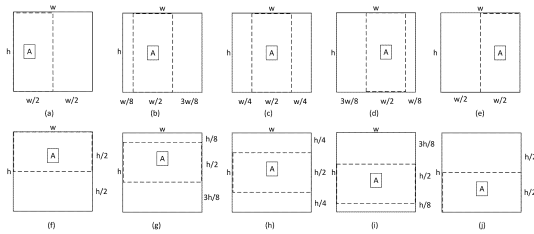


【図 2】

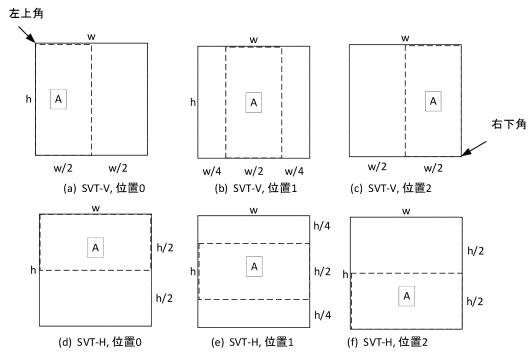


10

【図 3】

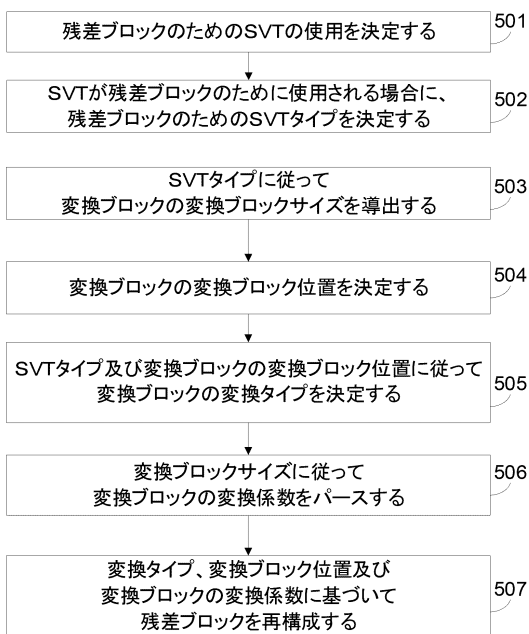


【図 4】

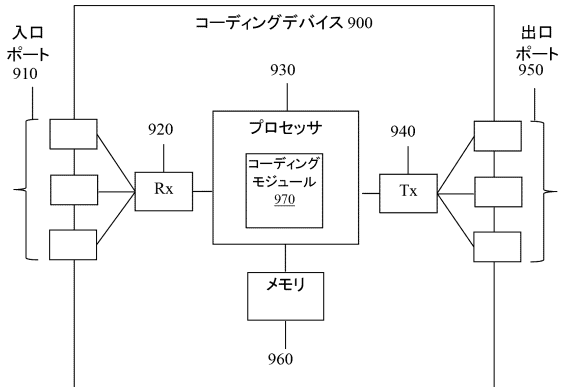


20

【図 5】



【図 6】



30

40

50

 フロントページの続き

- (74)代理人 100070150
弁理士 伊東 忠彦
- (74)代理人 100135079
弁理士 宮崎 修
- (72)発明者 ジャオ, イン
中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホアウ
エイ・アドミニストレーション・ビルディング
- (72)発明者 ヤン, ハイタオ
中国 5 1 8 1 2 9 グァンドン シェンチェン ロンガン・ディストリクト バンティエン ホアウ
エイ・アドミニストレーション・ビルディング
- (72)発明者 チェン, ジャンレ
アメリカ合衆国 カリフォルニア州 9 2 1 3 0 , サンディエゴ, コルテ デ タイバーアン 1 0 7 5 6
- 審査官 清山 昂平
- (56)参考文献 Sri Nitchith Akula et al. , Description of SDR, HDR and 360 ° video coding technology prop
osal considering mobile application scenario by Samsung, Huawei, GoPro, and HiSilicon , J
oint Video Exploration Team (JVET) of ITU-T SG 16 WP 3 and ISO/IEC JTC 1/SC 29/WG 11
 , JVET-J0024_v2 , 2018年04月14日 , pp.19-20, 39-40
Jicheng An, et al. , Non-CE7: Boundary-Dependent Transform for Inter-Predicted Residue ,
Joint Collaborative Team on Video Coding (JCT-VC) of ITU-T SG16 WP3 and ISO/IEC JTC1/
SC29/WG11 , JCTVC-G281 , 2011年11月08日 , pp.1-4
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 4 N 1 9 / 0 0 - 1 9 / 9 8
I E E E X p l o r e