

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和6年11月5日(2024.11.5)

【国際公開番号】WO2022/164498
 【公表番号】特表2024-505485(P2024-505485A)
 【公表日】令和6年2月6日(2024.2.6)
 【年通号数】公開公報(特許)2024-023
 【出願番号】特願2023-544576(P2023-544576)
 【国際特許分類】

10

H 0 1 L 2 1 / 8 2 2 (2 0 0 6 . 0 1)

H 0 1 L 2 1 / 8 2 (2 0 0 6 . 0 1)

【F I】

H 0 1 L 2 7 / 0 4 F

H 0 1 L 2 7 / 0 4 U

H 0 1 L 2 1 / 8 2 A

【手続補正書】

【提出日】令和6年10月24日(2024.10.24)

【手続補正1】

20

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

フィールドプログラマブルアレイ中に配置された複数の電圧調整器と、前記複数の電圧調整器は、複数の行と複数の列とに編成される、

前記複数の電圧調整器に結合された電力アレイコントローラとを備え、ここにおいて、前記電力アレイコントローラは、複数の電力レールに電力を出力するように前記複数の電圧調整器を制御するように構成され、前記複数の電力レールの各々が、それぞれのレール電圧 (V_R) においてそれぞれのレール電流 (I_R) を提供し、前記複数の電力レール中の前記電力レールの各々について、前記電力アレイコントローラは、

30

前記それぞれの電力レールに関連する前記それぞれのレール電流 (I_R) を決定することと、

少なくとも前記それぞれのレール電流 (I_R) に従って電圧調整器のサブセットを選択することと、

電圧調整器の前記サブセットが前記それぞれのレール電圧 (V_R) を生成し、前記それぞれのレール電流 (I_R) を集散的に提供することを可能にすることと

を行うように構成された、集積半導体デバイス。

40

【請求項2】

前記電力アレイコントローラは、少なくとも前記それぞれのレール電圧 (V_R) に基づいて制御値を決定するように、および電圧調整器の前記サブセットが、前記決定された制御値に従って、前記それぞれのレール電圧 (V_R) を生成し、前記それぞれのレール電流 (I_R) を集散的に提供することを可能にするように構成された、請求項1に記載の集積半導体デバイス。

【請求項3】

電圧調整器の前記サブセットを可能にすることが、電圧調整器の前記サブセットに前記制御値を提供することを含み、ここにおいて、電圧調整器の前記サブセットが、前記それぞれのレール電圧 (V_R) を生成し、前記それぞれのレール電流 (I_R) を集散的に提供

50

するように前記制御値によって制御される、請求項 2 に記載の集積半導体デバイス。

【請求項 4】

電圧調整器の前記サブセットを可能にすることが、前記それぞれのレール電圧 (V_R) を生成し、前記それぞれのレール電流 (I_R) を集合的に提供するために、電圧調整器の前記選択されたサブセットに動作イネーブル信号を提供することをさらに含む、請求項 3 に記載の集積半導体デバイス。

【請求項 5】

前記電力アレイコントローラが、前記それぞれの電力レールに関する予期されるかまたは実際の負荷に対応する負荷情報に従って、前記それぞれの電力レールに関連する前記それぞれのレール電流 (I_R) を決定するように構成され、好ましくは、前記負荷情報が、前記それぞれの電力レールに結合されたプロセッサの 1 つまたは複数のクラスタについてのプロセッサ負荷情報に対応する、請求項 1 から 4 のいずれかに記載の集積半導体デバイス。

10

【請求項 6】

1 つまたは複数の直流 (DC) 電力供給インターフェースをさらに備え、各 DC 電力供給インターフェースが、別個の DC 供給電圧を受け取るように構成され、各電圧調整器が、前記 1 つまたは複数の DC 電力供給インターフェースのそれぞれのサブセットに結合され、対応する DC 供給電圧によって給電され、前記対応する DC 供給電圧から前記それぞれのレール電圧 (V_R) を生成するように構成された、請求項 1 から 5 のいずれかに記載の集積半導体デバイス。

20

【請求項 7】

それぞれの時間において、前記複数の電圧調整器のうちの少なくとも 1 つが、冗長であり、前記複数の電力レールのいずれにも結合されていない、請求項 1 から 6 のいずれかに記載の集積半導体デバイス。

【請求項 8】

各電力レールについて電圧調整器の前記サブセットを選択することが、それぞれの時間において電圧調整器の前記サブセットの各々を前記それぞれの電力レールに一意に関連付けることをさらに備える、請求項 1 から 7 のいずれかに記載の集積半導体デバイス。

30

【請求項 9】

各電力レールについて、前記それぞれのレール電流 (I_R) が最大レール電流 (I_{RLM}) を有し、電圧調整器の前記サブセットの各々が、最大調整器電流 (I_{RGM}) までの調整器電流を提供するように構成され、電圧調整器の前記サブセットが、前記最大レール電流 (I_{RLM}) と前記最大調整器電流 (I_{RGM}) との比に対応する第 1 の数の電圧調整器を有する、請求項 1 から 8 のいずれかに記載の集積半導体デバイス。

【請求項 10】

第 1 の電力レールが、前記第 1 の電力レールの各始動において過渡負荷応答時間内に前記それぞれのレール電圧 (V_R) に達するように構成され、前記過渡負荷応答時間が、前記最大調整器電流 (I_{RGM}) によって可能にされ、前記第 1 の数が、前記過渡負荷応答時間に基づいて決定される、請求項 9 に記載の集積半導体デバイス。

40

【請求項 11】

第 2 の電力レールが、前記第 2 の電力レールの各始動において過渡負荷応答時間内に前記それぞれのレール電圧 (V_R) に達し、通常動作中に前記最大レール電流 (I_{RLM}) を出力するように構成され、前記過渡負荷応答時間が、前記最大レール電流 (I_{RLM}) よりも小さい過渡負荷電流によって可能にされる、または、前記電力アレイコントローラは、各電力レールについて、前記それぞれの電力レールの瞬時レール電流を決定することと、電圧調整器の前記サブセットのすべてが前記それぞれの電力レールの前記瞬時レール電

50

流を集合的に提供することを可能にすることとを行うように構成された、請求項 9 に記載の集積半導体デバイス。

【請求項 1 2】

前記電力アレイドコントローラは、各電力レールについて、
前記それぞれの電力レールの瞬時レール電流を決定することと、
前記瞬時レール電流と前記最大調整器電流 (I_{RGM}) とを比較することと、
電圧調整器の前記サブセット中の 1 つまたは複数の電圧調整器を無効にすることと、
前記電圧調整器の前記サブセットの残りが前記それぞれの電力レールの前記瞬時レール電流を集合的に提供することを可能にすることと
を行うように構成された、請求項 9 に記載の集積半導体デバイス。

10

【請求項 1 3】

前記複数の電圧調整器の各々が、複数のあらかじめ定義された電圧調整器タイプから選択されるそれぞれの電圧調整器タイプに対応し、
各電力レールについて、電圧調整器の前記サブセットが、それぞれの電圧調整器タイプに対応し、電圧調整器の前記サブセットを選択することが、少なくとも 1 つの性能基準に基づいて前記それぞれの電圧調整器タイプを決定することを含む、
請求項 1 から 1 2 のいずれかに記載の集積半導体デバイス。

【請求項 1 4】

各電力レールについて、電圧調整器の前記サブセットの各々は、
前記それぞれの電力レールに結合され、前記それぞれのレール電圧 (V_R) を提供し、
前記それぞれのレール電流 (I_R) を前記それぞれの電力レールに送達するように構成された出力インターフェースと、

20

前記出力インターフェースに結合され、動作周波数で動作するように構成された 1 つまたは複数の駆動経路と、
前記 1 つまたは複数の駆動経路に結合された出力、およびフィードバック経路によって前記出力インターフェースに結合された入力を有し、前記 1 つまたは複数の駆動経路を制御するように構成された電圧調整器コントローラと、

前記 1 つまたは複数の駆動経路および前記電圧調整器コントローラに結合されたバイパスユニットと、前記バイパスユニットが、ダミー負荷構成要素を提供するように構成され、
ここにおいて、前記それぞれの電圧調整器は、前記バイパスユニットが、前記出力インターフェースから前記電圧調整器コントローラの前記入力への前記フィードバック経路をバイパスし、それにより、前記それぞれの電圧調整器が前記それぞれのレール電流 (I_R) に寄与するのを無効にすることを可能にされる、待機 / 冗長モードを有する、
をさらに備える、請求項 1 から 1 3 のいずれかに記載の集積半導体デバイス。

30

【請求項 1 5】

各電力レールについて、電圧調整器の前記サブセット中の各電圧調整器が、前記それぞれのレール電流 (I_R) の一部分を提供するように構成され、

前記それぞれの電力レールに電氣的に結合された出力インターフェースと、
各々が前記出力インターフェースに結合され、前記それぞれの電力レールにそれぞれの経路電流を提供するように構成された、複数の駆動経路と、

40

調整器内平衡回路および調整器間平衡回路のうちの少なくとも 1 つと
をさらに含み、

ここにおいて、前記調整器内平衡回路が、前記複数の駆動経路に結合され、前記複数の駆動経路の前記それぞれの経路電流を平衡させるように構成され、および

ここにおいて、前記調整器間平衡回路が、前記出力インターフェースに結合され、前記それぞれの電圧調整器によって提供される前記それぞれのレール電流 (I_R) の前記一部分を、電圧調整器の前記サブセット中の別個の電圧調整器によって提供される前記それぞれのレール電流 (I_R) の少なくとも別の部分と平衡させるように構成された、
請求項 1 から 1 4 のいずれかに記載の集積半導体デバイス。

【手続補正 2】

50

【補正対象書類名】明細書

【補正対象項目名】0131

【補正方法】変更

【補正の内容】

【0131】

[00131] 上記の説明は、特定の実装形態に関して提供されている。しかしながら、上記の例示的な説明は、網羅的であることも、開示された正確な形態に限定することも意図されていない。多くの修正形態および変更形態が、上記の教示に鑑みて可能である。実装形態は、開示される原理と、それらの実際的適用例とを最も良く説明することによって、他者が、本開示と、企図される特定の使用に適した様々な修正を伴う様々な実装形態とを最も良く利用することを可能にするために、選定および説明されたものである。

10

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

フィールドプログラマブルアレイ中に配置された複数の電圧調整器と、

前記複数の電圧調整器に結合された電力アレイコントローラとを備え、ここにおいて、前記電力アレイコントローラは、複数の電力レールに電力を出力するように前記複数の電圧調整器を制御するように構成され、前記複数の電力レールの各々が、それぞれのレール電圧においてそれぞれのレール電流を提供し、前記複数の電力レール中の前記電力レールの各々について、前記電力アレイコントローラは、

前記それぞれの電力レールに関連する前記それぞれのレール電流を決定することと、少なくとも前記それぞれのレール電流に従って電圧調整器のサブセットを選択することと

20

を行うように構成された、集積半導体デバイス。

[C2]

前記電力アレイコントローラは、少なくとも前記それぞれのレール電圧に基づいて制御値を決定するように、および電圧調整器の前記サブセットが、前記決定された制御値に従って、前記それぞれのレール電圧を生成し、前記それぞれのレール電流を集合的に提供することを可能にするように構成された、C1に記載の集積半導体デバイス。

30

[C3]

電圧調整器の前記サブセットを可能にすることが、電圧調整器の前記サブセットに前記制御値を提供することを含み、ここにおいて、電圧調整器の前記サブセットが、前記それぞれのレール電圧を生成し、前記それぞれのレール電流を集合的に提供するように前記制御値によって制御される、C2に記載の集積半導体デバイス。

[C4]

電圧調整器の前記サブセットを可能にすることが、前記それぞれのレール電圧を生成し、前記それぞれのレール電流を集合的に提供するために、電圧調整器の前記選択されたサブセットに動作イネーブル信号を提供することをさらに含む、C3に記載の集積半導体デバイス。

40

[C5]

前記電力アレイコントローラが、前記それぞれの電力レール負荷に関する予期されるかまたは実際の負荷に対応する負荷情報に従って、前記それぞれの電力レールに関連する前記それぞれのレール電流を決定するように構成された、C1から4のいずれかに記載の集積半導体デバイス。

[C6]

前記負荷情報が、前記それぞれの電力レールに結合されたプロセッサの1つまたは複数のクラスタについてのプロセッサ負荷情報に対応する、C5に記載の集積半導体デバイス

。

[C7]

50

1つまたは複数の直流(DC)電力供給インターフェースをさらに備え、各DC電力供給インターフェースが、別個のDC供給電圧を受け取るように構成され、各電圧調整器が、前記1つまたは複数のDC電力供給インターフェースのそれぞれのサブセットに結合され、対応するDC供給電圧によって給電され、前記対応するDC供給電圧から前記それぞれのレール電圧を生成するように構成された、

C1から6のいずれかに記載の集積半導体デバイス。

[C8]

それぞれの時間において、前記複数の電圧調整器のうちの少なくとも1つが、冗長であり、前記複数の電力レールのいずれにも結合されていない、C1から7のいずれかに記載の集積半導体デバイス。

10

[C9]

各電力レールについて電圧調整器の前記サブセットを選択することが、それぞれの時間において電圧調整器の前記サブセットの各々を前記それぞれの電力レールに一意に関連付けることをさらに備える、C1から8のいずれかに記載の集積半導体デバイス。

[C10]

各電力レールについて、前記それぞれのレール電流が最大レール電流 I_{RLM} を有し、電圧調整器の前記サブセットの各々が、最大調整器電流 I_{RGM} までの調整器電流を提供するように構成され、

20

電圧調整器の前記サブセットが、前記最大レール電流 I_{RLM} と前記最大調整器電流 I_{RGM} との比に対応する第1の数の電圧調整器を有する、C1から9のいずれかに記載の集積半導体デバイス。

[C11]

第1の電力レールが、前記第1の電力レールの各始動において過渡負荷応答時間内に前記それぞれのレール電圧に達するように構成され、前記過渡負荷応答時間が、前記最大調整器電流 I_{RGM} によって可能にされ、前記第1の数が、前記過渡負荷応答時間に基づいて決定される、C10に記載の集積半導体デバイス。

[C12]

第2の電力レールが、前記第2の電力レールの各始動において過渡負荷応答時間内に前記それぞれのレール電圧に達し、通常動作中に前記最大レール電流 I_{RLM} を出力するように構成され、前記過渡負荷応答時間が、前記最大レール電流 I_{RLM} よりも小さい過渡負荷電流によって可能にされる、C10に記載の集積半導体デバイス。

30

[C13]

前記電力アレイコントローラは、各電力レールについて、前記それぞれの電力レールの瞬時レール電流を決定することと、電圧調整器の前記サブセットのすべてが前記それぞれの電力レールの前記瞬時レール電流を集合的に提供することを可能にすることとを行うように構成された、C10に記載の集積半導体デバイス。

40

[C14]

前記電力アレイコントローラは、各電力レールについて、前記それぞれの電力レールの瞬時レール電流を決定することと、前記瞬時レール電流と前記最大調整器電流 I_{RGM} とを比較することと、電圧調整器の前記サブセット中の1つまたは複数の電圧調整器を無効にすることと、前記電圧調整器の前記サブセットの残りが前記それぞれの電力レールの前記瞬時レール電流を集合的に提供することを可能にすることとを行うように構成された、C10に記載の集積半導体デバイス。

[C15]

前記複数の電圧調整器が互いに同等である、C1から14のいずれかに記載の集積半導

50

体デバイス。

[C 1 6]

前記複数の電圧調整器の各々が、複数のあらかじめ定義された電圧調整器タイプから選択されるそれぞれの電圧調整器タイプに対応し、

各電力レールについて、電圧調整器の前記サブセットが、それぞれの電圧調整器タイプに対応し、電圧調整器の前記サブセットを選択することが、少なくとも1つの性能基準に基づいて前記それぞれの電圧調整器タイプを決定することを含み、

C 1 から 1 5 のいずれかに記載の集積半導体デバイス。

[C 1 7]

各電力レールについて、電圧調整器の前記サブセットの各々は、

前記それぞれの電力レールに結合され、前記レール電圧を提供し、前記それぞれのレール電流を前記それぞれの電力レールに送達するように構成された出力インターフェースと

前記出力インターフェースに結合され、動作周波数で動作するように構成された1つまたは複数の駆動経路と、

前記1つまたは複数の駆動経路に結合された出力、およびフィードバック経路によって前記出力インターフェースに結合された入力を有し、前記1つまたは複数の駆動経路を制御するように構成された電圧調整器コントローラと、

前記1つまたは複数の駆動経路および前記電圧調整器コントローラに結合されたバイパスユニットと、前記バイパスユニットが、ダミー負荷構成要素を提供するように構成され、
 ここにおいて、前記それぞれの電圧調整器は、前記バイパスユニットが、前記出力インターフェースから前記電圧調整器コントローラの前記入力への前記フィードバック経路をバイパスし、それにより、前記それぞれの電圧調整器が前記それぞれのレール電流に寄与するのを無効にすることを可能にされる、待機/冗長モードを有する、
 をさらに備える、C 1 から 1 6 のいずれかに記載の集積半導体デバイス。

[C 1 8]

各電力レールについて、電圧調整器の前記サブセット中の各電圧調整器が、前記それぞれのレール電流の一部を提供するように構成され、

前記それぞれの電力レールに電氣的に結合された出力インターフェースと、

各々が前記出力インターフェースに結合され、前記それぞれの電力レールにそれぞれの経路電流を提供するように構成された、複数の駆動経路と、

調整器内平衡回路および調整器間平衡回路のうちの少なくとも1つと
 をさらに含み、

ここにおいて、前記調整器内平衡回路が、前記複数の駆動経路に結合され、前記複数の駆動経路の前記それぞれの経路電流を平衡させるように構成され、および

ここにおいて、前記調整器間平衡回路が、前記出力インターフェースに結合され、前記それぞれの電圧調整器によって提供される前記それぞれのレール電流の前記一部分を、電圧調整器の前記サブセット中の別個の電圧調整器によって提供される前記それぞれのレール電流の少なくとも別の部分と平衡させるように構成された、

C 1 から 1 7 のいずれかに記載の集積半導体デバイス。

10

20

30

40

50