



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 894737

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 04.04.80 (21) 2904437/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.12.81. Бюллетень №48

Дата опубликования описания 30.12.81

(51) М. Кл.³

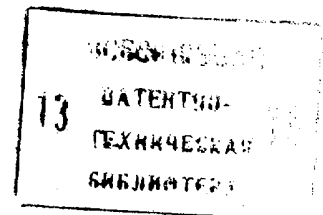
G 06 G 7/26

(53) УДК 681.335
(088.8)

(72) Автор
изобретения

А.В. Кондаков

(71) Заявитель



(54) УСТРОЙСТВО ДЛЯ ВОСПРОИЗВЕДЕНИЯ ПЕРЕМЕННЫХ
ВО ВРЕМЕНИ КОЭФФИЦИЕНТОВ

1

Изобретение относится к автоматике и вычислительной технике и может быть использовано в специализированных устройствах автоматики и в составе гибридных вычислительных систем.

Известно устройство для одновременного воспроизведения нескольких переменных во времени напряжений, содержащее генератор импульсов, блок управления, управляемый усилитель частоты, счетчик, блок памяти, цифроаналоговые преобразователи, инвертор, сумматор, коммутатор и многоканальный запоминающий блок [1].

Недостаток устройства - ограниченная область применения, так как оно не позволяет формировать произведение независимых переменных на переменные во времени напряжения.

Известно также устройство для воспроизведения переменных во времени коэффициентов, содержащее генератор импульсов, управляющий регистр сдви-

2

га, счетчик, дешифратор, блок коммутации функций, блок памяти, переключающий блок, триггер знака, реверсивный счетчик и выходной цифроаналоговый множительный блок [2].

5 Данное устройство обладает высокой производительностью из-за практически мгновенного переключения вида воспроизводимых во времени коэффициентов, но имеет ограниченную область применения, так как не позволяет воспроизводить одновременно несколько переменных во времени коэффициентов.

10 Наиболее близким к предлагаемому является устройство для воспроизведения переменных во времени коэффициентов, содержащее генератор импульсов, подключенный выходом к первому входу основного элемента И и счетному входу первого счетчика, соединенного выходом старшего разряда со счетным входом второго счетчика, подключенного выходами разрядов к первой группе входов первого дешифратора, соединенно-

20

го выходом со входом блока памяти, подключенного знаковым выходом ко входу триггера знака, а цифровыми выходами - к первой группе входов преобразователя код-частота, соединенного второй группой входов с выходами разрядов первого счетчика, а выходом - со вторым входом основного элемента И, подключенного выходом к счетному входу реверсивного счетчика, соединенного входом управления реверсом с выходом триггера знака, а выходами разрядов - с информационными входами основного регистра, подключенного выходами к цифровым входам основного цифроаналогового множительного блока, аналоговый вход которого является первым входом устройства, а выход через основной операционный усилитель соединен с первым выходом устройства, причем выходы разрядов первого и второго счетчиков подключены к первой группе входов блока сравнения кодов, соединенного выходом с управляющим входом основного регистра, а второй группой входов - с выходами аналого-цифрового преобразователя, подключенного входом к шине ввода развертывающего сигнала [3].

Недостатком известного устройства является ограниченная область применения, так как он позволяет воспроизводить одновременно только один приемный во времени коэффициент.

Цель изобретения - расширение области применения устройства за счет одновременного воспроизведения нескольких переменных во времени коэффициентов.

Поставленная цель достигается тем, что в устройство для воспроизведения переменных во времени коэффициентов, содержащее генератор импульсов, подключенный выходом к первому входу основного элемента И и счетному входу первого счетчика, соединенного выходом старшего разряда со счетным входом второго счетчика, подключенного выходами разрядов к первой группе входов первого дешифратора, соединенного выходами со входами блока памяти, подключенного знаковым выходом ко входу триггера знака, а цифровыми выходами - к первой группе входов преобразователя код-частота, соединенного второй группой входов с выходами разрядов первого счетчика, а выходом - со вторым входом основного элемента И, подключенного вы-

ходом к счетному входу реверсивного счетчика, соединенного входом управления реверсом с выходом триггера знака, а выходами разрядов - с информационными входами основного регистра, подключенного выходами к цифровым входам основного цифроаналогового множительного блока, аналоговый вход которого является первым входом устройства, а выход через основной операционный усилитель соединен с первым выходом устройства, причем выходы разрядов первого и второго счетчиков подключены к первой группе входов блока сравнения кодов, дополнительно введены $n+1$ элементов И (где n - количество одновременно воспроизводимых переменных во времени коэффициентов), $n-1$ регистров, $n-1$ цифроаналоговых множительных блоков, $n-1$ операционных усилителей, элемент задержки, второй дешифратор; третий счетчик и счетчик по модулю n , соединенный выходами разрядов со второй группой входов первого дешифратора и входами второго дешифратора, каждый i -ый ($1 \leq i \leq n$) выход которого подключен к первому входу i -го дополнительного элемента И, соединенного вторым входом с выходом блока сравнения кодов, подключенного второй группой входов к выходам разрядов третьего счетчика, соединенного счетным входом с выходом старшего разряда счетчика по модулю n , подключенного счетным входом к выходу старшего разряда второго счетчика, причем инверсные выходы разрядов первого и второго счетчиков соединены с входами $(n+1)$ -го дополнительного элемента И, подключенного выходом к дополнительному входу первого дешифратора и входу элемента задержки, соединенного выходом со входом управления установкой кода реверсивного счетчика, установочные входы которого подключены к цифровым выходам блока памяти, а выходы разрядов - к информационным входам дополнительных регистров, причем каждый i -ый ($1 \leq i \leq n-1$) дополнительный регистр соединен управляющим входом с выходом $(i+1)$ -го дополнительного элемента И, а выходами - с цифровыми входами i -го дополнительного цифроаналогового множительного блока, аналоговый вход которого является $(i+1)$ -ым входом устройства, а выход через i -ый дополнительный операционный усилитель соединен с $(i+1)$ -ым выходом устройства,

причем управляющий вход основного регистра подключен к выходу первого дополнительного элемента И.

На чертеже изображена блок-схема устройства для воспроизведения переменных во времени коэффициентов.

Устройство содержит генератор 1 импульсов, подключенный выходом к первому входу основного элемента И 2 и счетному входу первого счетчика 3, соединенного выходом старшего разряда со счетным входом второго счетчика 4. Счетчик 4 подключен выходами разрядов к первой группе входов первого дешифратора 5, соединенного выходами с входами блока 6 памяти. Блок 6 памяти подключен знаковым выходом к входу триггера 7 знака, а цифровыми выходами - к первой группе входов преобразователя 8 код-частота. Преобразователь 8 соединен второй группой входов с выходами разрядов счетчика 3, а выходом - со вторым входом элемента И 2. Элемент И 2 подключен выходом к счетному входу реверсивного счетчика 9, вход управления реверсом которого соединен с выходом триггера 7 знака, а выходом разрядов - с информационными входами основного регистра 10. Регистр 10 подключен выходами к цифровым входам основного цифроаналогового множительного блока 11, аналоговый вход которого является первым входом устройства, а выход через основной операционный усилитель 12 соединен с первым выходом устройства. Выходы разрядов счетчиков 3 и 4 подключены к первой группе входов блока 13 сравнения кодов. Счетчик 14 по модулю n (где n - количество одновременно воспроизводимых переменных во времени коэффициентов) соединен выходами разрядов со второй группой входов дешифратора 5 и входами второго дешифратора 15. Каждый i -ый ($1 \leq i \leq n$) выход дешифратора 15 подключен к первому входу i -го дополнительного элемента И 16, соединенного вторым входом с выходом блока 13 сравнения кодов. Блок 13 подключен второй группой входов к выходам разрядов третьего счетчика 17, соединенного счетным входом с выходом старшего разряда счетчика 14 по модулю n . Счетчик 14 подключен счетным входом к выходу старшего разряда счетчика 4. Инверсные выходы разрядов счетчиков 3 и 4 соединены со входами $(n+1)$ -го дополнительного элемента И 18, под-

ключенного к дополнительному входу дешифратора 5 и входу элемента 19 задержки. Выход элемента 19 задержки соединен с входом управления установкой кода реверсивного счетчика 9, установочные входы которого подключены к цифровым выходам блока 6 памяти, а выходы разрядов - к информационным входам дополнительных регистров 20. Каждый i -ый ($1 \leq i \leq n-1$) регистр 20 соединен управляющим входом с выходом $(i+1)$ -го элемента И 16, а выходами - с цифровыми входами i -го дополнительного цифроаналогового множительного блока 21, аналоговый вход которого является $(i+1)$ -ым входом устройства, а выход через i -ый дополнительный операционный усилитель 22 соединен с $(i+1)$ -ым выходом устройства. Управляющий вход регистра 10 подключен к выходу первого элемента И 16.

Устройство работает следующим образом.

Требуемые переменные во времени t коэффициенты $f_i(t)$ (где $1 \leq i \leq n$) реализуются в устройстве по методу кусочно-линейной аппроксимации с равномерным расположением узлов аппроксимирующих функций по оси аргумента t . Начальное значение каждой из аппроксимирующих функций, соответствующее $t=0$ и являющееся первым узлом аппроксимации, задается непосредственно значением ординаты, а все последующие узлы представляются значениями приращений ординат и знаками приращений ординат аппроксимирующих функций на соответствующих им участках аппроксимации. Представленная таким образом информация о значении ординат аппроксимирующих функций в узлах аппроксимации кодируется двоичным кодом и заносится в блок 6 памяти.

Отсчет времени t в устройстве осуществляется третьим счетчиком 17, который совместно с включенными последовательно первым и вторым счетчиками 3 и 4 и счетчиком 14 по модулю n пересчитывают прямоугольные импульсы с выхода генератора 1. В течение времени, соответствующего периоду выполнения счетчика 14 по модулю n , когда состояние счетчика 17 остается неизменным, устройством осуществляется поочередная временная развертка всех n аппроксимирующих функций, текущие значения ординат которых в конечном итоге формируются в

реверсивном счетчике 9. Состояние выходов счетчика 17 по модулю n определяет порядковый номер развертываемой функции, а состояние выходов счетчика 4 - порядковый номер текущего участка кусочно-линейной аппроксимации. Выходные сигналы этих счетчиков обеспечивают через дешифратор 5, выбор текущих значений приращений ординат узлов аппроксимации развертываемой функции из блока 6 памяти, двоичный код которых подается на первую группу входов преобразователя 8 код-частота. Преобразователь 8, управляемый по второй группе входов счетчиком 3, формирует на выходе сигнал разрешения счета, который поступает на второй вход элемента И 2 и разрешает прохождение прямоугольных импульсов генератора 1 на счетный вход реверсивного счетчика 9, обеспечивая тем самым получение заданной крутизны каждого участка аппроксимации развертываемой функции. Функционирование преобразователя 8 код-частота описывается логическим выражением

$$U = V_1 \cdot \varphi_n \vee V_2 \cdot \overline{\varphi_n} \cdot \overline{\varphi_{n-1}} \vee V_3 \cdot \overline{\varphi_n} \cdot \overline{\varphi_{n-1}} \cdot \overline{\varphi_{n-2}} \vee \dots \vee V_n \cdot \overline{\varphi_n} \cdot \overline{\varphi_{n-1}} \cdot \overline{\varphi_{n-2}} \dots \overline{\varphi_1},$$

где $\varphi_1 - \varphi_n$ - код на выходах разрядов счетчика 3;

$V_1 - V_n$ - код на цифровых выходах блока 6 памяти;

U - выходной сигнал преобразователя 8 код-частота.

Это выражение показывает, что число импульсов, поступающее на счетный вход реверсивного счетчика 9 на каждом участке линейной аппроксимации, однозначно соответствует текущему значению кода приращения функции. Знак приращения учитывается путем подачи на вход управления реверсом счетчика 9 через триггер-7 знака сигнала со знакового выхода блока 6 памяти.

Выбор начальных значений аппроксимирующих функций из блока 6 памяти и их запись в реверсивный счетчик 9 с установочных входов последнего осуществляется перед началом развертки текущей функции, т.е. в момент времени, когда счетчики 3 и 4 находятся в нулевых состояниях. Дешифрация нулевых состояний счетчиков производится с помощью $(n+1)$ -го дополнительного элемента И 18, входы которого подклю-

чены к инверсным выходам разрядов счетчиков 3 и 4, а выход - к дополнительному входу дешифратора 5 и через элемент 19 задержки, ко входу управления установкой кода реверсивного счетчика 9. Элемент 19 задержки обеспечивает задержку записи информации в реверсивный счетчик 9 на время, необходимое для ее выбора из блока 6 памяти.

Сигналы с выходов разрядов счетчиков 3 и 4, как это следует из логики работы устройства, выполняют роль временного аргумента t^* каждой из аппроксимирующих переменных коэффициенты функций. Следовательно, в моменты времени, когда состояние выходов этих счетчиков совпадает с состоянием выходов счетчика 17 временного аргумента t переменных коэффициентов, текущее значение ординаты каждой i -ой аппроксимирующей функции, формируемой в реверсивном счетчике 9, оказывается равным текущему значению i -го переменного коэффициента. Совпадение состояний выходов счетчиков 3 и 4 и состояний выходов счетчика 17 фиксируется блоком 13 сравнения кодов, сигнал с выхода которого поступает на вторые входы n дополнительных элементов И 16. Дешифратор 15 декодирует каждое i -ое состояние счетчика 14 по модулю n и, стробируя i -ый элемент И 16, опрашивает состояние выхода блока 13 сравнения кодов. Сигнал совпадения с выхода блока 13, пройдя через i -ый элемент И 16, поступает на управляющий вход соответствующего из регистров 10 и 20, подключенных информационными входами к выходам реверсивного счетчика 9. При этом в выбранный i -ый регистр запишется значение текущей ординаты аппроксимирующей функции $f_i(t^*)$, соответствующее значению переменного коэффициента $f_i(t)$. По переполнению счетчика 4 счетчик 14 по модулю переходит в $(i+1)$ -ое состояние, соответствующее развертке $(i+1)$ -ой аппроксимирующей функции, и в момент времени $t^* = t$ аналогичным образом в $(i+1)$ -ый регистр запишется значение $f_{i+1}(t^*) = f_{i+1}(t)$ и так далее.

После переполнения счетчика 14 по модулю n счетчик 17 переходит в следующее состояние и процесс, в результате которого формируются значения всех переменных коэффициентов для нового значения аргумента повторяется.

Коды текущих значений каждого i -го переменного коэффициента $f_i(t)$ поступают на цифровые входы соответствующих цифроаналоговых множительных блоков 10 и 21, на аналоговые входы которых поступают входные сигналы y_i . В результате на выходах устройства формируются напряжения вида

$$Z_i = y_i \cdot f_i(t), \quad i = 1, 2, \dots, n.$$

Таким образом, предлагаемое устройство по сравнению с известным позволяет одновременно воспроизводить несколько переменных во времени коэффициентов, что расширяет возможную область его применения в специализированных устройствах автоматики и в гибридных вычислительных системах.

Формула изобретения

Устройство для воспроизведения переменных во времени коэффициентов, содержащее генератор импульсов, подключенный выходом к первому входу основного элемента И к счетному входу первого счетчика, соединенного выходом старшего разряда со счетным входом второго счетчика, подключенного выходами разрядов к первой группе входов первого дешифратора, соединенного выходами со входами блока памяти, подключенного знаковым выходом ко входу триггера знака, а цифровыми выходами - к первой группе входов преобразователя код-частоты, соединенного второй группой входов с выходами разрядов первого счетчика, а выходом - со вторым входом основного элемента И, подключенного выходом к счетному входу реверсивного счетчика, соединенного входом управления реверсом с выходом триггера знака, а выходами разрядов - с информационными входами основного регистра, подключенного выходами к цифровым входам основного цифроаналогового множительного блока, аналоговый вход которого является первым входом устройства, а выход через основной операционный усилитель соединен с первым выходом устройства, причем выходы разрядов первого и второго счетчиков подключены к первой группе входов блока сравнения кодов, о т л и ч а ю щ е с я т е м , что, с целью расширения области применения устройства за счет одновременного воспроизведения нескольких переменных во времени коэф-

фициентов, в него дополнительно введены $n+1$ элементов И (где n - количество одновременно воспроизводимых переменных во времени коэффициентов), $n-1$ регистров, $n-1$ операционных множительных блоков, $n-1$ операционных усилителей, элемент задержки, второй дешифратор, третий счетчик и счетчик по модулю n , соединенный выходами разрядов со второй группой входов первого дешифратора и входами второго дешифратора, каждый i -ый ($1 \leq i \leq n$) выход которого подключен к первому входу i -го дополнительного элемента И, соединенного вторым входом с выходом блока сравнения кодов, подключенного второй группой входов к выходам разрядов третьего счетчика, соединенного счетным входом с выходом старшего разряда счетчика по модулю n , подключенного счетным входом к выходу старшего разряда второго счетчика, причем инверсные выходы разрядов первого и второго счетчиков соединены с входами $(n+1)$ -го дополнительного элемента И, подключенного выходом к дополнительному входу первого дешифратора и входу элемента задержки, соединенного выходом со входом управления установкой кода реверсивного счетчика, установочные входы которого подключены к цифровым выходам блока памяти, а выходы разрядов - к информационным входам дополнительных регистров, причем каждый i -ый ($1 \leq i \leq n-1$) дополнительный регистр соединен управляющим входом с выходом $(i+1)$ -го дополнительного элемента И, а выходами - с цифровыми входами i -го дополнительного цифроаналогового множительного блока, аналоговый вход которого является $(i+1)$ -ым входом устройства, а выход через i -ый дополнительный операционный усилитель соединен с $(i+1)$ -ым выходом устройства, причем управляющий вход основного регистра подключен к выходу первого дополнительного элемента И.

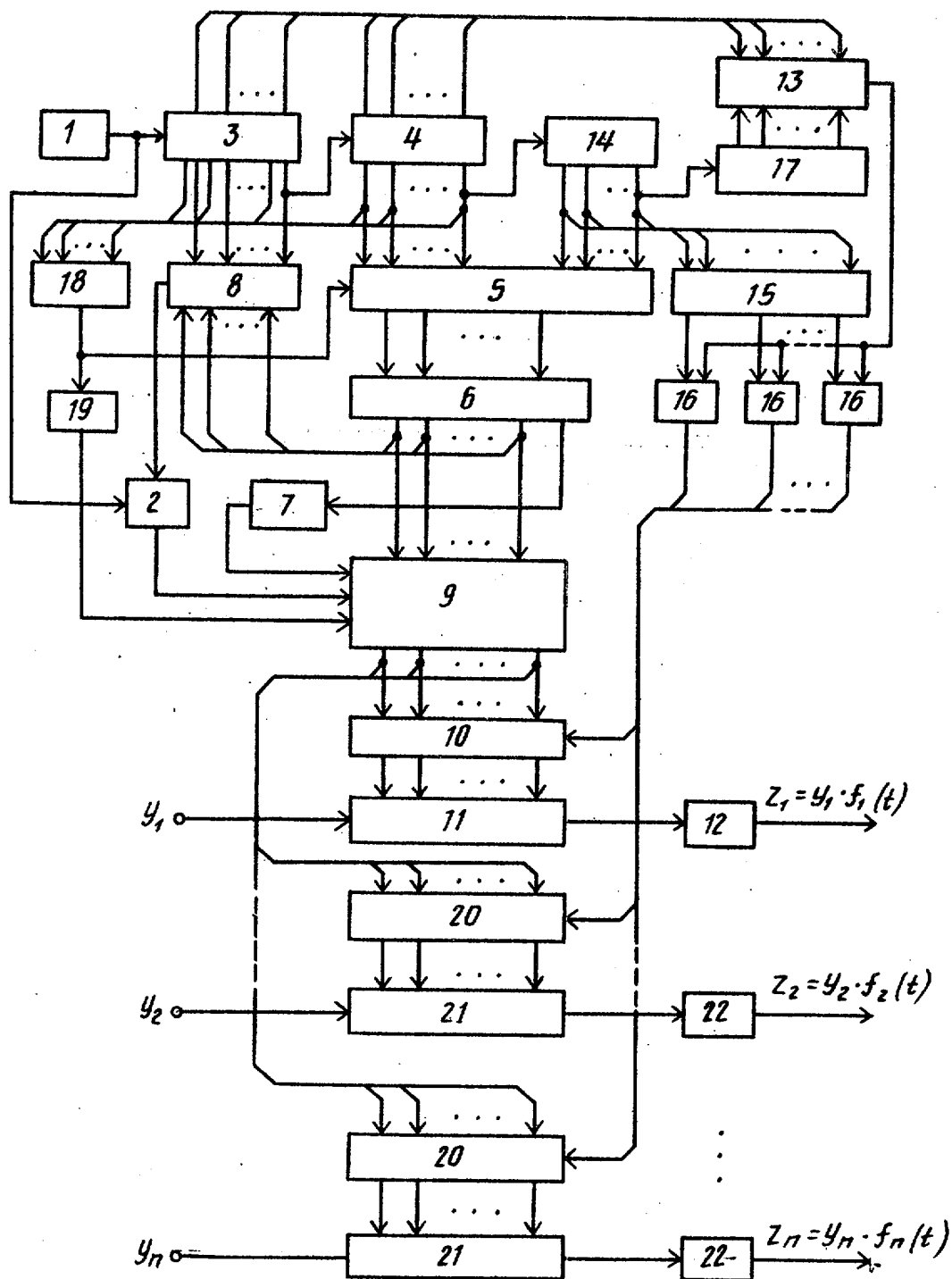
Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР по заявке № 2832271/18-24, кл. G 06 G 7/26, 1979.

2. Авторское свидетельство СССР по заявке № 2723786/18-24, кл. G 06 G 7/26, 1979.

3. Авторское свидетельство СССР по заявке № 2706155/18-24, кл. G 06 G 7/12, 1979 (прототип).



Составитель С. Казинов
 Редактор Л. Пчелинская Техред М. Надь Корректор Г. Назарова

Заказ 11492/80

Тираж 748

Подписное

ВНИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4