

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-187276

(P2014-187276A)

(43) 公開日 平成26年10月2日(2014.10.2)

(51) Int.Cl.  
H01F 17/00 (2006.01)

F I  
H01F 17/00

テーマコード (参考)  
5E070

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号 特願2013-62080 (P2013-62080)  
(22) 出願日 平成25年3月25日 (2013. 3. 25)

(71) 出願人 000237721  
F D K 株式会社  
東京都港区新橋5丁目36番11号  
(74) 代理人 100096862  
弁理士 清水 千春  
(72) 発明者 松林 大介  
東京都港区新橋5丁目36番11号 F D  
K 株式会社内  
(72) 発明者 北岡 幹雄  
東京都港区新橋5丁目36番11号 F D  
K 株式会社内  
(72) 発明者 山内 清久  
東京都港区新橋5丁目36番11号 F D  
K 株式会社内

最終頁に続く

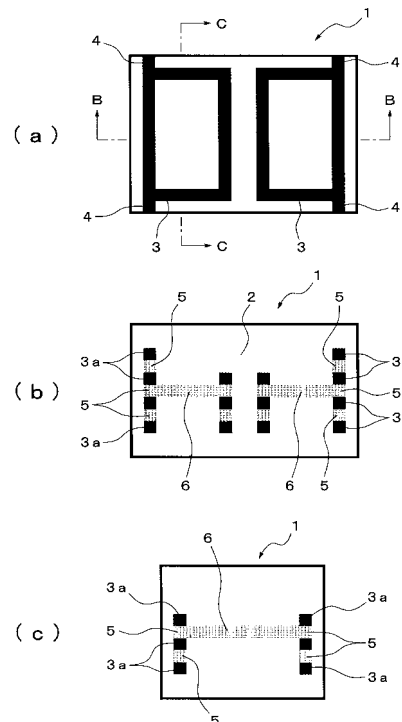
(54) 【発明の名称】 積層インダクタ

(57) 【要約】

【課題】簡易な工法によって、インダクタンス値の差を低減し、かつ磁氣的干渉の発生を抑制することが可能になる積層インダクタを提供する。

【解決手段】複数の電気絶縁性の磁性層2および導電パターン3 aが積層され、各々の導電パターン3 aが積層方向に順次接続されることにより巻回数およびコイル径がほぼ等しい2個のコイル3が形成され、2個のコイル3が、両コイル3間の仮想面に対して鏡像の関係となるように、かつ互いの端部4を上記仮想面に対して反対側となる外周部に位置させて並列的に配置され、積層方向に隣接する導電パターン3 a間に同形状を有する電気絶縁性の非磁性パターン5が配置されるとともに、コイル3の内部のみに、磁性層2に換えて電気絶縁性の非磁性層6を積層方向に1層以上配設した。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

複数の電気絶縁性の磁性層および導電パターンが積層され、各々の上記導電パターンが上記積層方向に順次接続されることにより螺旋状に周回するコイルが形成されるとともに、上記コイルの両端部が外周部に引き出される積層インダクタにおいて、

巻回数およびコイル径がほぼ等しい2個の上記コイルが、当該コイル間の仮想面に対して鏡像の関係となるように、かつ互いの上記端部を上記仮想面に対して反対側となる上記外周部に位置させて並列的に配置されるとともに、上記コイルの内部のみに、上記磁性層に換えて電気絶縁性の非磁性層を上記積層方向に1層以上配設したことを特徴とする積層インダクタ。

10

**【請求項 2】**

複数の電気絶縁性の磁性層および導電パターンが積層され、各々の上記導電パターンが上記積層方向に順次接続されることにより螺旋状に周回するコイルが形成されるとともに、上記コイルの両端部が外周部に引き出される積層インダクタにおいて、

巻回数およびコイル径がほぼ等しい2個の上記コイルが、当該コイル間の仮想面に対して鏡像の関係となるように、かつ互いの上記端部を上記仮想面に対して反対側となる上記外周部に位置させて並列的に配置されるとともに、上記コイルの内部および当該コイルの外部であって上記端部が配置されている上記積層インダクタの外周部分に、上記磁性層に換えて電気絶縁性の非磁性層を上記積層方向に1層以上配設したことを特徴とする積層インダクタ。

20

**【請求項 3】**

上記積層方向に隣接する上記導電パターン間に、当該導電パターンの形状に対応した形状を有する電気絶縁性の非磁性パターンが配置されるとともに、上記非磁性層は、上記非磁性パターンに連続して形成されていることを特徴とする請求項1または2に記載の積層インダクタ。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、積層形成された電気絶縁性の磁性層内に、導電パターンが接続された2つのコイルが配置された積層インダクタに関するものである。

30

**【背景技術】****【0002】**

一般に、携帯電話等の回路基板にパワーインダクタ等として面実装される積層インダクタにおいては、内部に複数のコイルが配置されている。

**【0003】**

この種の積層インダクタにおいては、同じコイルを並列的に配置した場合に、磁気回路や製造工程の位置精度のバラツキ等に起因して、インダクタンス値に差が発生したり、また特にパワーインダクタとして使用する場合には、隣接するコイル間において磁氣的干渉が発生したりして、一方のインダクタの使用状況によって、他方のインダクタにおけるインダクタンス値が変化してしまうという問題点があった。

40

**【0004】**

そこで従来、下記特許文献1においては、グリーンシートを積層して2つのインダクタ部を配置した積層体における上記インダクタ部間に、厚み方向に延びる切り込みを形成し、この切り込み内に非磁性体を充填することにより、当該非磁性体を挟んで両側に形成されたインダクタ部間の誘導結合を防止した混合電子部品が提案されている。

**【0005】**

また、下記特許文献2においては、絶縁体ペーストおよび導体ペーストを順次印刷することにより積層させて4つのインダクタを配置・形成した混成集積回路部品において、上記印刷時に4つのインダクタの間に位置するように十字状に非磁性層を印刷して重ね形成することにより、1つのインダクタにおいて発生した磁束が隣接したインダクタに与える

50

影響を上記非磁性層によって抑制した構成が開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平5-308021号公報

【特許文献2】特開2001-358022号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、上記従来の積層インダクタにおいては、インダクタ（コイル）間に磁性層を形成するために、切り込みや非磁性層を印刷するためのスペースを確保する必要があり、設計上の無駄が生じるとともに、切り込みを形成して非磁性体を充填したり、あるいは各層毎に十字状の非磁性層を印刷したりするために、多大の手間を要して製造工数の増加を招くという問題点があった。

10

【0008】

本発明は、上記事情に鑑みてなされたものであり、簡易な工法によって、インダクタンス値の差を低減し、かつ磁氣的干渉の発生を抑制することが可能になる積層インダクタを提供することを課題とするものである。

【課題を解決するための手段】

【0009】

上記課題を解決するため、請求項1に記載の発明は、複数の電気絶縁性の磁性層および導電パターンが積層され、各々の上記導電パターンが上記積層方向に順次接続されることにより螺旋状に周回するコイルが形成されるとともに、上記コイルの両端部が外周部に引き出される積層インダクタにおいて、巻回数およびコイル径がほぼ等しい2個の上記コイルが、当該コイル間の仮想面に対して鏡像の関係となるように、かつ互いの上記端部を上記仮想面に対して反対側となる上記外周部に位置させて並列的に配置されるとともに、上記コイルの内部のみに、上記磁性層に換えて電気絶縁性の非磁性層を上記積層方向に1層以上配設したことを特徴とするものである。

20

【0010】

請求項2に記載の発明は、複数の電気絶縁性の磁性層および導電パターンが積層され、各々の上記導電パターンが上記積層方向に順次接続されることにより螺旋状に周回するコイルが形成されるとともに、上記コイルの両端部が外周部に引き出される積層インダクタにおいて、巻回数およびコイル径がほぼ等しい2個の上記コイルが、当該コイル間の仮想面に対して鏡像の関係となるように、かつ互いの上記端部を上記仮想面に対して反対側となる上記外周部に位置させて並列的に配置されるとともに、上記コイルの内部および当該コイルの外部であって、上記端部が配置されている上記積層インダクタの外周部分に、上記磁性層に換えて電気絶縁性の非磁性層を上記積層方向に1層以上配設したことを特徴とするものである。

30

【0011】

また、請求項3に記載の発明は、請求項1または2に記載の発明において、上記積層方向に隣接する上記導電パターン間に、当該導電パターンの形状に対応した形状を有する電気絶縁性の非磁性パターンが配置されるとともに、上記非磁性層が、上記非磁性パターンに連続して形成されていることを特徴とするものである。

40

なお、請求項1～3に記載の発明において、巻回数およびコイル径がほぼ等しいとは、巻回数が同じであって、かつコイル径が導電パターンおよび接続部の印刷誤差および/または製造誤差の範囲内で等しいことをいうものである。

【発明の効果】

【0012】

請求項1～3のいずれかに記載の発明によれば、巻回数およびコイル径がほぼ等しい2個のコイルを、当該コイル間の仮想面に対して鏡像の関係となるように配置しているため

50

に、双方のコイルによって形成される磁気回路が等しくなり、この結果インダクタンス値の差を小さくすることができる。

【0013】

さらに、各々のコイルの内部に、少なくとも1層の非磁性層を配置することにより磁気ギャップを形成している結果、一方のコイルによって発生した磁束が、他方のコイルの内部に通りに難くなるために、一方のコイルが他方のコイルのインダクタンスに影響を及ぼすことを抑制することができる。

【0014】

また、従来のように、コイル間に切り込みを形成したり、あるいは非絶縁層を印刷したりする必要がないために、スペース的に無駄な設計を回避することができるとともに、製造工程も容易になる。特に、請求項3に記載の発明によれば、製造時に非磁性層と非磁性パターンとを同時に印刷等によって形成することにより、一層製造工程の簡易化を図ることができる。

【0015】

さらに、請求項2に記載の発明においては、上記コイルの内部に加えて、当該コイルの外部であってコイルの端部が配置されることにより巻数が多くなる外周部分にも磁気ギャップとなる非磁性層を形成しているために、積層インダクタの製造時における切断工程において、内部のコイルに位置ズレが生じた場合にも、当該位置ズレが切断精度範囲内のものであればインダクタンス値に殆ど差を生じることがない。加えて、低負荷時の直流重畳特性もフラットにすることができる。

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態を示すもので、(a)はコイル配置を示した平面図、(b)は(a)のB-B線視断面図、(c)は(a)のC-C線視断面図である。

【図2】本発明の第2の実施形態を示すもので、(a)はコイル配置を示した平面図、(b)は(a)のB-B線視断面図、(c)は(a)のC-C線視断面図である。

【図3】本発明の第3の実施形態を示すもので、(a)はコイル配置を示した平面図、(b)は(a)のB-B線視断面図、(c)は(a)のC-C線視断面図である。

【図4】(a)は、実施例において比較例1として用いた積層インダクタのコイル配置を示す平面図、(b)は(a)のB-B線視断面図、(c)は(a)のC-C線視断面図である。

【図5】(a)は、実施例において比較例2として用いた積層インダクタのコイル配置を示す平面図、(b)は(a)のB-B線視断面図、(c)は(a)のC-C線視断面図である。

【図6】上記実施例における実施例1の直流重畳特性を示すグラフである。

【図7】上記実施例における実施例2の直流重畳特性を示すグラフである。

【図8】上記実施例における比較例1の直流重畳特性を示すグラフである。

【図9】上記実施例における比較例2の直流重畳特性を示すグラフである。

【図10】上記実施例においてコイルに位置ズレが生じた場合の例を示す平面図である。

【図11】図10のインダクタンスの変化を示す図表である。

【発明を実施するための形態】

【0017】

(第1の実施形態)

図1は、本発明に係る積層インダクタの第1の実施形態を示すもので、この積層インダクタ1は、複数の電気絶縁性の磁性層2および導電パターン3aが積層され、各層の導電パターン3aが積層方向に順次接続されることにより螺旋状に周回するコイル3が形成されるとともに、コイル3の両端部4が外周部に引き出された直方体状のもので、外周部に引き出されたコイル3の端部4が図示されない回路基板のランドに接続されることにより、面実装されるものである。

【0018】

10

20

30

40

50

そして、本実施形態の積層インダクタ 1 においては、磁性層 2 内に、巻回数が同じであって、かつコイル径が製造誤差範囲において等しい 2 個のコイル 3 が互いの軸線を平行にして並列的に配置されている。ここで、これらコイル 3 は、当該コイル 3 間の仮想面に対して互いに鏡像の関係となるように配置されている。また、コイル 3 は、互いの端部 4 を上記仮想面に対して反対側となる外周部、具体的にはこの積層インダクタ 1 の長辺部の角隅部近傍に位置させた配置されている。

#### 【0019】

そして、上記積層方向に隣接する導電パターン 3 a 間には、当該導電パターン 3 a の形状に対応した形状を有する電気絶縁性の非磁性パターン 5 が配置されている。さらに、この積層インダクタ 1 においては、コイル 3 間には磁気ギャップが形成されておらず、コイル 3 の内部のみに、磁性層 2 に換えて磁気ギャップとなる電気絶縁性の非磁性層 6 が上記積層方向に 1 層配設されている。ちなみに、この非磁性層 6 は、導電パターン 3 a 間に配置された非磁性パターン 5 に連続して形成されている。

10

#### 【0020】

上記構成からなる積層インダクタ 1 を製造するには、先ずスクリーン印刷法などにより Ni - Zn 系フェライト材等の電気絶縁材のペーストを印刷することにより磁性層 2 を形成し、この磁性層 2 上に、導電パターン 3 a を印刷するとともに、当該導電パターン 3 a を除いた部分に磁性層 2 を印刷する。次いで、導電パターン 3 a 上に、当該導電パターン 3 a の形状に対応した形状に Zn フェライト材等の電気絶縁性のペーストを印刷して非磁性パターン 5 を形成し、各非磁性パターン 5 を除いた部分に磁性層 2 を形成する。

20

#### 【0021】

このようにして、磁性層 2 中に導電パターン 3 a と非磁性パターン 5 とを交互に積層するとともに、図中 5 層目においては、非磁性パターン 5 と同じ Zn フェライト材等の電気絶縁性のペーストを印刷して非磁性層 6 を形成する。この際に、非磁性層 6 を非磁性パターン 5 に連続して印刷し、これらを除いた部分に同様に磁性層 2 を印刷する。これと併行して、上下の導電パターン 3 a 間を、ビア穴などを利用して電氣的に接続する。そして、以上の積層工程をさらに繰り返すことにより、図 1 に示した積層インダクタを製造することができる。

#### 【0022】

(第 2 の実施形態)

図 2 は、本発明に係る積層インダクタの第 2 の実施形態を示すものである。なお、図 1 に示したものと同一構成部分については、同一符号を付してその説明を簡略化する。

本実施形態の積層インダクタ 10 においては、第 1 の実施形態においてコイル 3 の内部に非磁性層 6 が形成されている層に、さらに当該非磁性層 6 および非磁性パターン 5 に連続するようにして、コイル 3 の外部であってコイル 3 の端部 4 が配置されている外周部分 7 の全面に、上記磁性層 2 に換えて電気絶縁性の非磁性層 8 が配置されている。

30

#### 【0023】

(第 3 の実施形態)

図 3 は、本発明の第 3 の実施形態を示すもので、この積層インダクタ 20 においては、3 層目に導電パターン 3 a 間の非磁性パターン 5 と連続するようにして、コイル 3 の内部に非磁性層 6 が形成されるとともに、さらに 7 層目に、コイル 3 内部の非磁性層 6 および導電パターン 3 a 間の非磁性パターン 5 に連続するようにして、コイル 3 の外部であってコイル 3 の端部 4 が配置されている外周部分 7 の全面に、上記磁性層 2 に換えて電気絶縁性の非磁性層 8 が配置されている。

40

#### 【0024】

以上の構成からなる積層インダクタ 1、10、20 によれば、巻回数およびコイル径が実質的に等しい 2 個のコイル 3 を、これらコイル 3 間の仮想面に対して互いに鏡像の関係となるように配置しているために、双方のコイル 3 によって形成される磁気回路が等しくなり、この結果インダクタンス値の差を小さくすることができる。

#### 【0025】

50

しかも、各々のコイル 3 の内部に、1 層の非磁性層 6 を配置することにより磁気ギャップを形成しているために、一方のコイル 3 によって発生した磁束が、他方のコイル 3 の内部に通りに難くなり、よって一方のコイル 3 が他方のコイル 3 のインダクタンスに影響を及ぼすことを抑制することができる。

【0026】

また、コイル 3 間に磁気ギャップを配置していないために、従来の積層インダクタのようにコイル間に切り込みを形成したり、あるいは非絶縁層を印刷したりする必要がなく、よってスペース的に無駄な設計を回避することができるとともに、製造時に非磁性層 6 と非磁性パターン 5 とを同時に印刷等によって形成しているために、製造工程の簡易化を図ることもできる。

【0027】

さらに、第 2 および第 3 の実施形態に示した積層インダクタ 10、20 においては、コイル 3 の内部に非磁性層 6 を形成するとともに、さらにコイル 3 の外部であってコイル 3 の端部 4 が配置されることにより巻数が多くなる外周部分 7 の全面にも非磁性層 8 からなる磁気ギャップを形成しているために、製造時における切断工程において、内部のコイル 3 に位置ズレが生じた場合にも、当該位置ズレが切断精度範囲内のものであればインダクタンス値に殆ど差を生じることがない。加えて、低負荷時の直流重畳特性もフラットにすることができる。

【実施例】

【0028】

本発明の効果を検証するために、本発明に係る積層インダクタとして、第 1 の実施形態の構成を有する積層インダクタ（実施例 1、「鏡像、センター」）および第 2 の実施形態の構成を有する積層インダクタ（実施例 2、「鏡像、ひれ」）の試作品を作製した。

【0029】

また、比較例として、図 4 および図 5 に示す構成の積層インダクタ 30、40 を製作した。図 4 に示す積層インダクタ 30 は、第 1 の実施形態の積層インダクタにおいて、2 個のコイル 31 を、鏡像の関係ではなく互いに平行移動した関係となる並列に配置するとともに、コイル 3 の内部のみに配置した非磁性層 6 に換えて、積層インダクタ 30 の全面にわたって非磁性層 32 を非磁性パターン 5 と連続させて形成したものである（比較例 1「並列、全面」）。

【0030】

また、図 5 に示す積層インダクタ 40 は、第 1 の実施形態の積層インダクタにおいて、2 個のコイル 31 を、鏡像の関係ではなく互いに平行移動の関係となる並列に配置するとともに、第 1 の実施形態と同様にコイル 3 の内部のみに非磁性層 6 を配置したものである（比較例 2「並列、センター」）。

【0031】

そして、以下の 2 つの場合について、直流重畳特性を測定した。なお、以下 2 個のコイル 3、31 を、それぞれ 3 (L1、L2)、31 (L1、L2) と表記する。なお、コイル 3、31 は、巻回数およびコイル径が同じである。

【0032】

まず、一方のコイル 3 (L1)、31 (L1) を流れる電流によって発生する磁束が、どの程度他方のコイル 3 (L2)、31 (L2) のインダクタンス値に影響を与えるか確認するために、他方のコイル 3 (L2)、31 (L2) にバイアス電流をかけない状態において、両者の直流重畳特性を測定した。

【0033】

図 6 (a) ~ 図 8 (a) は、各々上記実施例 1、2 および比較例 1、2 における測定結果を示すものである。

これらの直流重畳特性のグラフから、実施例 1、2 および比較例 2 の積層インダクタのようなコイル 3、31 の内部にのみ非磁性層 6 を配置した場合、および上記非磁性層 6 に加えてコイル 3、31 の内部およびコイル 3 の端部 4 が配置されている外周部分 7 の全面

10

20

30

40

50

に非磁性層 8 を配置した場合に、比較例 1 の積層インダクタと比較して、上記他方のコイル 3 ( L 2 )、3 1 ( L 2 ) のインダクタンス値の変化が小さく、よって一方のコイル 3 ( L 1 )、3 1 ( L 1 ) を流れる電流によって発生する磁束が、他方のコイル 3 ( L 2 )、3 1 ( L 2 ) のインダクタンス値に与える影響が少ないことが実証された。

【 0 0 3 4 】

次いで、コイル 3 ( L 1、L 2 )、3 1 ( L 1、L 2 ) を流れる電流によって発生する磁束が、相互にどの程度の影響を与えるか確認するために、両方のコイル 3 ( L 1、L 2 )、3 1 ( L 1、L 2 ) に、同じバイアス電流をかけた場合について直流重畳特性を測定した。

【 0 0 3 5 】

図 6 ( b ) ~ 図 8 ( b ) は、各々上記実施例 1、2 および比較例 1、2 における測定結果を示すものである。

これらのグラフにおいて、コイル 3 ( L 1 )、3 1 ( L 1 ) と、コイル ( L 2 )、3 1 ( L 2 ) とを対比することにより、同様に実施例 1、2 および比較例 2 においては、比較例 1 よりも両者の変化が大幅に小さいことが実証された。また、特に図 7 ( b ) の実施例 2 においては、インダクタンス値に局所的に急激な変化が無く、この結果両方のコイル 3 ( L 1、L 2 ) において安定的な直流重畳特性が得られることが検証された。

【 0 0 3 6 】

次に、積層インダクタの製造においては、一般的に複数の積層インダクタを含む積層体を製造した後に、個々の積層インダクタに切断する工程があり、多くの場合押し切りによって切断を行っている。この押し切りによる切断では、設計値に対して実際の切断箇所にズレが生じ、この結果図 1 0 に示すように、各積層インダクタ内におけるコイル位置に変化が生じることが避けられない。

【 0 0 3 7 】

そこで、このような場合に、インダクタンスがどの程度変化するか検証した。

図 1 1 は、実施例 1 「センター」、実施例 2 「ひれ」および実施例 1 の非磁性層 6 に換えて全面にわたって非磁性層を形成した比較例 3 「全面」について、図 1 0 ( a ) ~ ( c ) に示すように、コイルの外側 ( 外足 ) と切断縁との距離を変化させた場合のインダクタンス値の変化を示すものである。

【 0 0 3 8 】

図 1 1 に見られるように、実施例 1 および実施例 2 においては、比較例 3 「全面」と比較してインダクタンス値の変化量が小さいことが実証された。また、特に実施例 2 によれば、上記変化量を一層小さくすることができることも実証された。

【 符号の説明 】

【 0 0 3 9 】

- 1、1 0、2 0 積層インダクタ
- 2 磁性層
- 3 コイル
- 3 a 導電パターン
- 4 端部
- 5 非磁性パターン
- 6、8 非磁性層
- 7 外周部分

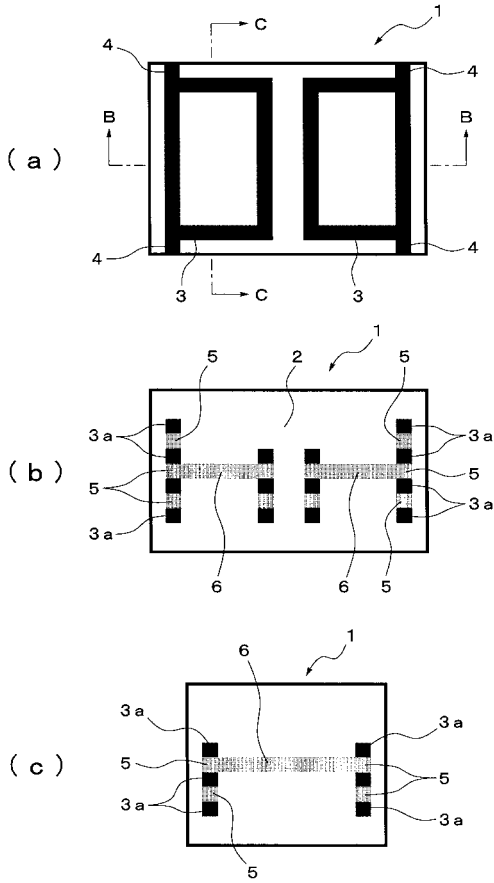
10

20

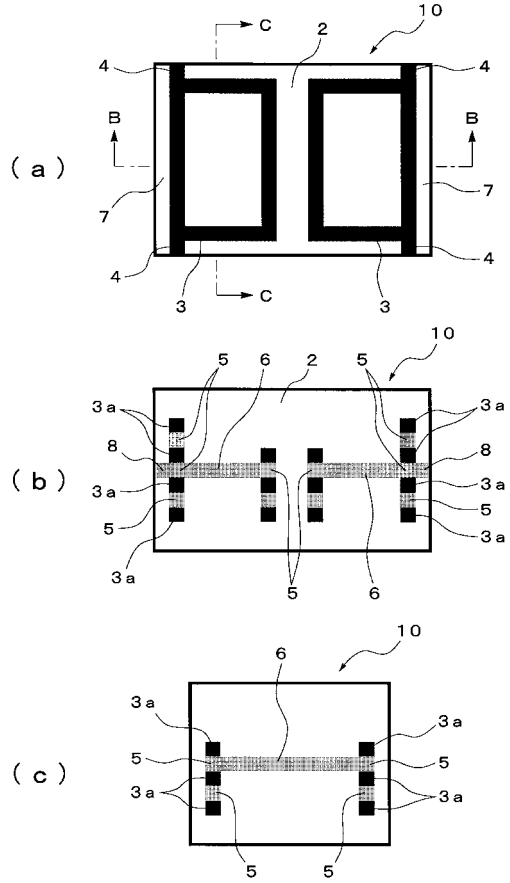
30

40

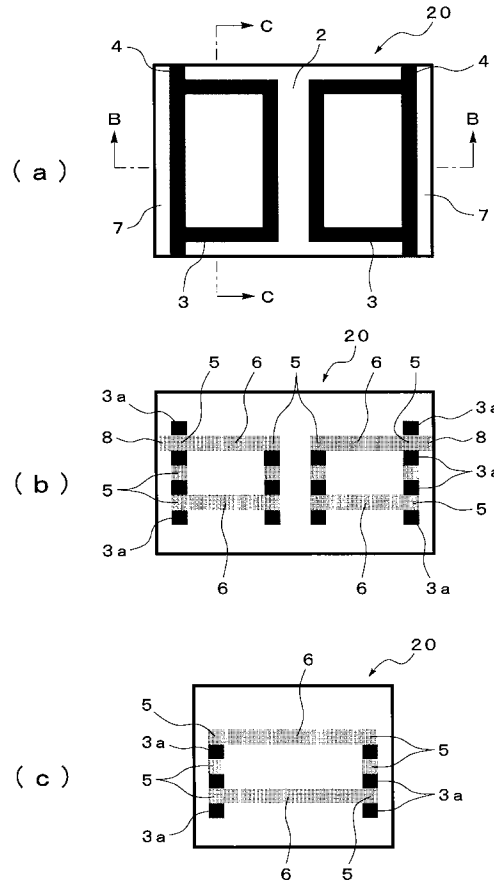
【図1】



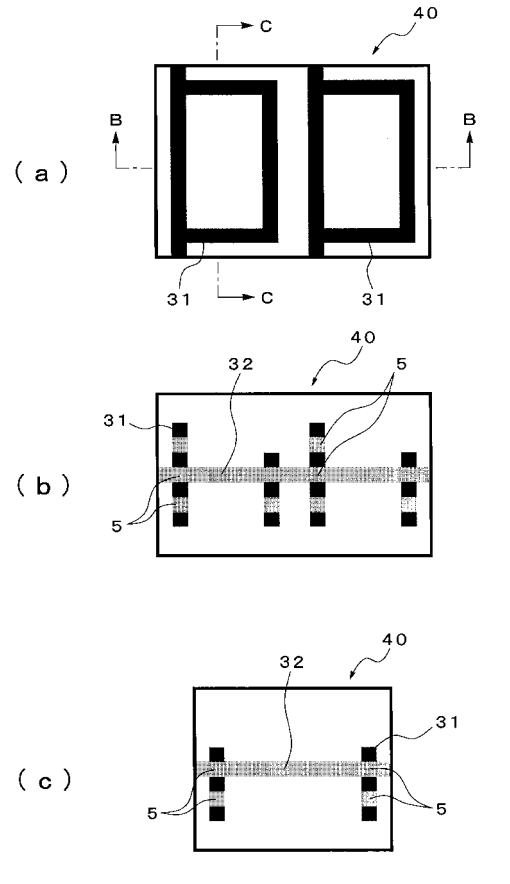
【図2】



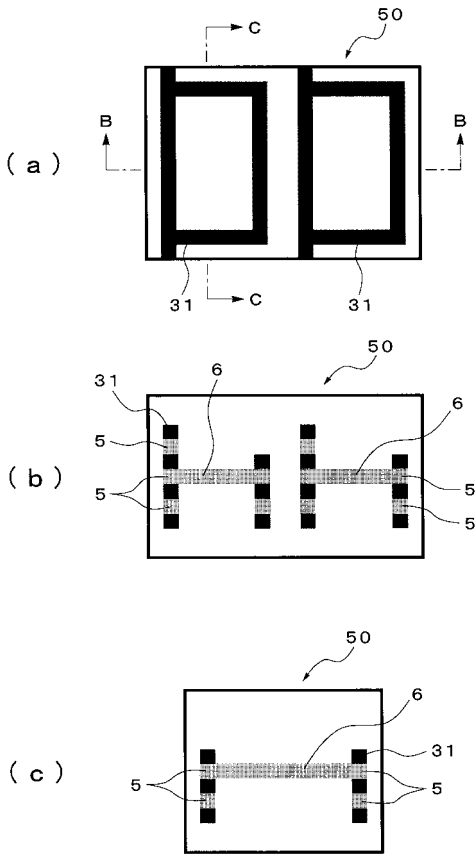
【図3】



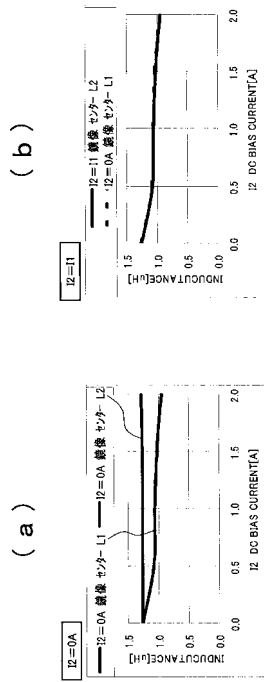
【図4】



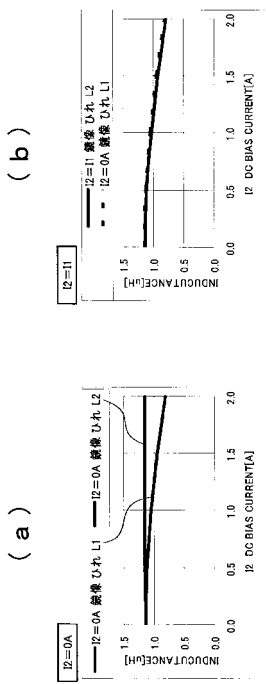
【図5】



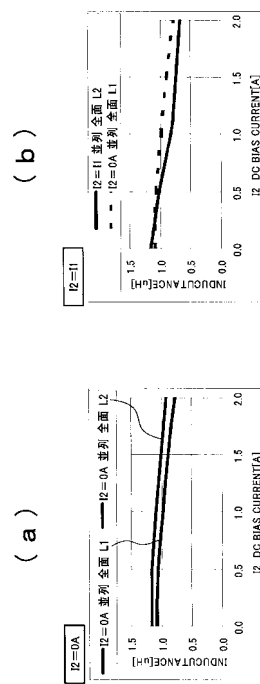
【図6】



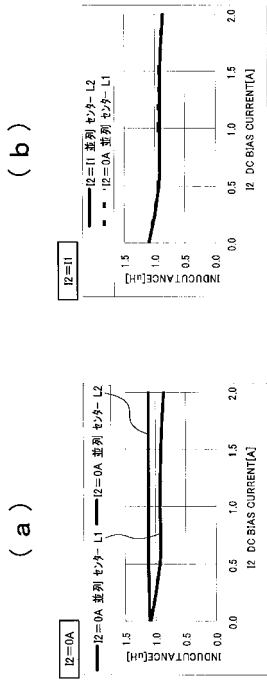
【図7】



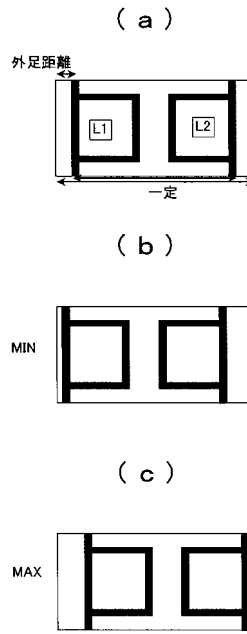
【図8】



【 図 9 】



【 図 10 】



【 図 11 】

	インダクタンス				差異	変化量
	MIN	センター	MAX	MAX		
全面	1.1225	1.1843	1.2232	1.2232	0.1006	8.6%
センター	1.2002	1.2615	1.2826	1.2826	0.0824	5.0%
ひれ	1.1198	1.1346	1.1408	1.1408	0.0210	1.9%

---

フロントページの続き

(72)発明者 鈴木 美那子

東京都港区新橋5丁目3番11号 FDK株式会社内

Fターム(参考) 5E070 AA01 AB03 BA12 CB13 EA01