

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-168221

(P2005-168221A)

(43) 公開日 平成17年6月23日(2005.6.23)

(51) Int.Cl.⁷

H02M 3/155

F I

H02M 3/155

P

テーマコード (参考)

5H730

審査請求 未請求 請求項の数 1 O L (全 11 頁)

(21) 出願番号 特願2003-405280 (P2003-405280)

(22) 出願日 平成15年12月4日 (2003.12.4)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(74) 代理人 100113859

弁理士 板垣 孝夫

(74) 代理人 100068087

弁理士 森本 義弘

(72) 発明者 西原 恵司

大阪府門真市大字門真1006番地 松下
電器産業株式会社内

(72) 発明者 衣川 宏樹

大阪府門真市大字門真1006番地 松下
電器産業株式会社内

最終頁に続く

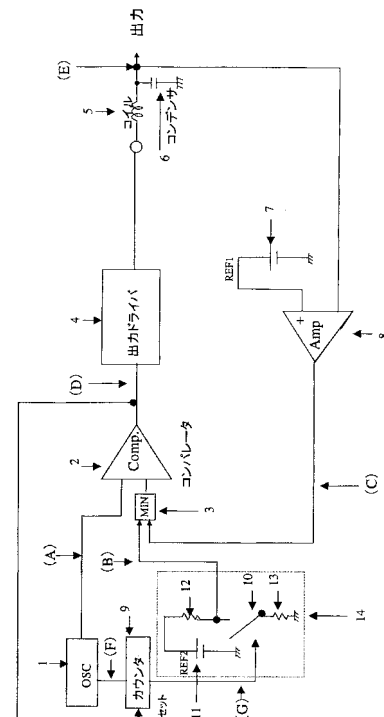
(54) 【発明の名称】 PWM回路装置

(57) 【要約】

【課題】 最大デューティを上げ、かつ、急激な入出力の変動への応答性・電流能力を改善できるPWM回路装置を提供するものである。

【解決手段】 コイル負荷(5)をPWM駆動して出力電圧(E)を出力するPWM回路装置であって、基準電圧(REF1)と前記出力電圧(E)を比較するエラーアンプ(8)と、エラーアンプ(8)の出力(C)と他の入力(B)を比較して両者のうち低い方の電圧を出力する最小値回路(3)と、基準周波数(F)を出力する発振器(1)と、最小値回路(3)の出力と発振器(1)の出力を比較するコンパレータ(2)と、コンパレータ(2)の出力(D)と発振器(1)の出力を用いてコンパレータ(2)の出力を数えるカウンタ(9)と、カウンタ(9)の出力に応じて出力電圧を変える基準電圧源作成回路(14)とを設け、基準電圧源作成回路(14)の出力を最小値回路(3)の前記他の入力として印加し、前記コンパレータ(2)の出力側の信号でコイル負荷(5)を駆動する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

コイル負荷を P W M 駆動して出力電圧を出力する P W M 回路装置であって、
基準電圧と前記出力電圧を比較するエラーアンプと、
前記エラーアンプの出力と他の入力を比較して両者のうち低い方の電圧を出力する最小値回路と、
基準周波数を出力する発振器と、
前記最小値回路の出力と前記発振器の出力を比較するコンパレータと、
前記コンパレータの出力と前記発振器の出力を用いて前記コンパレータの出力を数えるカウンタと、
前記カウンタの出力に応じて出力電圧を変える基準電圧源作成回路と
を設け、前記基準電圧源作成回路の出力を最小値回路の前記他の入力として印加し、前記コンパレータの出力側の信号で前記コイル負荷を駆動する P W M 回路装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、P W M 制御する回路装置に係り、特に、スイッチング電源装置などのコイル負荷を駆動する P W M 回路装置に関するものである。

【背景技術】

20

【0002】

近年、デジタル回路技術の進歩により、電源装置を P W M 制御することで、装置全体の省電力化が図られるようになってきた。

降圧型スイッチング電源の場合、出力電圧 V_{out} は入力電圧 V_{in} と出力デューティ D を用いると式 (1) のように表される。

【0003】

$$V_{out} = D \times V_{in} \quad (1)$$

出力電圧 V_{out} を大きくするには、入力電圧 V_{in} を大きくするか、出力デューティ D を大きくする必要がある。一般に入力電圧 V_{in} が制限されている場合が多いため、出力デューティ D を可能な限り大きくする。また、出力デューティ D を大きくすることで、後述するように、過渡応答性の改善が測れる。従って、P W M 制御する装置では、一般に出力デューティを向上させることが目指されている。

30

【0004】

しかし、このような装置では、コイル負荷を駆動するため、P W M 制御のデューティを 100% とする（すなわち、D C 出力を印加する）と、駆動するコイル負荷が等価的に小さな抵抗値を有する抵抗となる。その結果、大電流が流れ、かかるコイル負荷を破壊してしまう。この問題を防止するため、P W M の最大デューティを 100% としないように制限する方法が一般的に用いられている。

【0005】

このような従来装置について、以下にその事例を挙げて説明する。図 5 は従来の P W M 回路装置である。

40

図 5 において、1 は発振器、2 はコンパレータ、3 は 2 入力の最小値を出力する最小値回路、4 は P W M 駆動される出力ドライバ、5 はコイル負荷、6 はコンデンサ、7 は基準電圧源、8 は出力電圧 (E) と基準電圧源 7 とを比較してその差を取り出すエラーアンプ、11 は基準電圧源である。

【0006】

次に、従来の P W M 回路装置の動作について、以下、図 5、図 6 を参照しながら詳しく説明する。

はじめに、図 5 の各部ごとの動作について説明する。

【0007】

50

エラーアンプ 8 は基準電圧源 7 の出力電圧と本回路の出力電圧 (E) とを比較し出力 (C) とする。ここで基準電圧源 7 の出力電圧が出力電圧 (E) より高いとき、エラーアンプ 8 の出力電圧は、基準電圧源 7 の出力電圧と出力電圧 (E) との差に比例した分だけ高い出力電圧 (C) を出力する。逆に、基準電圧源 7 の出力電圧が出力電圧 (E) より低いとき、エラーアンプ 8 の出力電圧は、基準電圧源 7 の出力電圧と出力電圧 (E) との差に比例した分だけ低い出力電圧 (C) を出力する。

【 0 0 0 8 】

最小値回路 3 は基準電圧源 1 1 の出力電圧 (B) と前記エラーアンプ 8 の出力電圧 (C) とを比較し、両者のうち低い方の電圧を出力する。後述するが、本最小値回路の入力となる (B) は本回路における最大デューティを制限するための制限電圧であり、通常動作時には最小値回路 3 の出力はエラーアンプ 8 の出力 (C) となる。

10

【 0 0 0 9 】

発振器 1 は本回路の P W M 周波数を決定しており、前記発振器 1 から作成された三角波 (A) をコンパレータ 2 へと出力する。

コンパレータ 2 は最小値回路 3 の出力電圧と前記発振器 1 によって作成された三角波 (A) の電圧を比較し、出力電圧 (D) とする。コンパレータ 2 は、発振器 1 から作成された三角波 (A) の電圧が最小値回路 3 の出力電圧より低いときに出力ドライバ 4 をオンする。逆に、発振器 1 から作成された三角波 (A) の電圧が最小値回路 3 の出力電圧より高いときに出力ドライバ 4 をオフする。

【 0 0 1 0 】

20

出力ドライバ 4 では、前記コンパレータ 2 の出力電圧 (D) に従い、オン・オフ動作を繰り返す。出力ドライバ 4 がオンとなる期間には、コイル負荷 5 を介してコンデンサ 6 を充電し、出力電圧 (E) は徐々に増加していく。逆に、前記出力ドライバ 4 がオフとなる期間には、コンデンサ 6 に蓄積された電荷が放電していき、出力電圧 (E) は低下する。

【 0 0 1 1 】

図 6 (i) (i i) (i i i) は従来回路における各部の動作波形のタイミングチャートを示すものであり、横軸を時間 t として以下に示す各部の動作波形を示している。図 6 (i) にコンパレータ 2 の入力である発振器 1 の出力から作成された三角波 (A)、最小値回路 3 の入力となる最大デューティ制限電圧である基準電圧源 1 1 の出力電圧 (B)、エラーアンプ 8 の出力電圧 (C) を示している。図 6 (i i) に出力ドライバ 4 のオン・オフ状態 (D) を示している。図 6 (i i i) に出力電圧 (E) を示す。

30

【 0 0 1 2 】

次に、この図 6 (i) (i i) (i i i) のタイミングチャートを用いて、通常時と電源投入時、あるいは (E) 点での負荷電流が急増した時など出力電圧 (E) が低下した場合に分けて従来回路の動作説明をする。

【 0 0 1 3 】

まず通常時の場合について従来回路の動作説明をする。

図 6 での時間 T 0 から T 1 のときを考える。

図 6 (i) において、この区間では、基準電圧源 1 1 の出力電圧 (B) よりエラーアンプ 8 の出力電圧 (C) が低いので、最小値回路 3 はエラーアンプ 8 の出力電圧 (C) を出力する。この最小値回路 3 の出力電圧となる (C) と発振器 1 から作成された三角波信号 (A) とをコンパレータ 2 で比較する。この区間 (時間 T 0 から T 1) では、発振器 1 から作成された三角波 (A) が最小値回路 3 の出力電圧より低いので、コンパレータ 2 の出力電圧 (D) がハイレベルとなることで、出力ドライバ 4 をオンさせる (図 6 (i i) 参照)。そして、出力ドライバ 4 がオンとなるので、出力電圧 (E) が上昇する (図 6 (i i i) 参照)。

40

【 0 0 1 4 】

次に時間 T 1 から T 2 のときを考える。

この区間でも、基準電圧源 1 1 の出力電圧 (B) よりエラーアンプ 8 の出力電圧 (C) が低いので、最小値回路 3 はエラーアンプ 8 の出力電圧 (C) を出力する。この最小値回

50

路 3 の出力電圧となる (C) と発振器 1 から作成された三角波信号 (A) とをコンパレータ 2 で比較する。発振器 1 から作成された三角波 (A) が最小値回路 3 の出力電圧より高くなり、コンパレータ 2 の出力電圧 (D) がローレベルとなることで、出力ドライバ 4 をオフさせる (図 6 (i i) 参照)。

【0015】

そして、出力ドライバ 4 がオフとなるので、出力電圧 (E) が低下する (図 6 (i i i) 参照)。以後この動作を繰り返す。

次に電源投入時あるいは、(E) 点での負荷電流が急増した時など出力電圧 (E) が低下した場合について本従来回路の動作説明をする。

【0016】

10

図 6 での時間 T 3 から T 4 のときを考える。

図 6 (i) において、この区間では、出力電圧 (E) が低いため、基準電圧源 7 との差が大きく、エラーアンプ 8 の出力電圧 (C) が上昇する。エラーアンプ 8 の出力電圧 (C) が基準電圧源 11 の出力電圧 (B) より高くなり、最小値回路 3 は基準電圧源 11 の出力電圧 (B) を出力する。前述のように、デューティはこの最小値回路 3 の出力電圧から決定されるため、本基準電圧源 11 の出力電圧 (B) が本 PWM 動作での最大デューティを決定する制限回路の制限電圧となっている。この区間では、発振器 1 から作成された三角波 (A) が基準電圧源 11 の出力電圧 (B) より低くなり、前述のように、出力ドライバ 4 をオンさせる (図 6 (i i) 参照) ので、出力電圧 (E) が上昇する (図 6 (i i i))。

20

【0017】

次に時間 T 4 から T 5 の区間では、発振器 1 から作成された三角波 (A) が基準電圧源 11 の出力電圧 (B) より高くなり (図 6 (i) 参照)、基準電圧 (B) によって最大デューティが制限されるので、この区間では出力ドライバ 4 をオフさせる (図 6 (i i) 参照)。その結果、出力電圧 (E) が下降する (図 6 (i i i))。

【発明の開示】

【発明が解決しようとする課題】

【0018】

この従来装置では、デューティを上げるためには最大デューティを決定する、基準電圧源 11 の出力である (B) と発振器 1 から作成された三角波 (A) の最大値 (デューティ 100% に相当) との差 (図 6 (i) 中の X に示す) を小さくすれば良いことになる。しかし、発振器 1 から作成される三角波 (A) のピーク電圧のばらつきが考えられるため、前記 X を十分に小さくできない。

30

【0019】

このばらつきの原因としては、コンパレータ 2 での遅延、基準電圧のばらつき、その他回路での遅延などが考えられる。そのため、ばらつきがあっても決してデューティが 100% とならないようにするため、前記 X を大きくする必要がある。

【0020】

また、最大デューティを 100% とすることができないため、PWM 1 周期ごとに前記最大デューティを制限する電圧 (B) と発振器 1 から作成される三角波 (A) で決定される期間にオフとなる。そのため、負荷電流の急増などにより、出力電圧が下がってしまうと、出力ドライバ 4 がオン・オフを繰り返しながら電圧上昇していく。そのため十分な過渡応答性が得られない、という課題がある。

40

【0021】

本発明は上記欠点を鑑み、ばらつきに対して安定に、最大デューティを上げ、かつ、急激な入出力の変動への応答性・電流能力を改善した PWM 回路装置を提供することを目的とする。

【課題を解決するための手段】

【0022】

本発明の PWM 回路装置は、コイル負荷を PWM 駆動して出力電圧を出力する PWM 回

50

路装置であって、基準電圧と前記出力電圧を比較するエラーアンプと、前記エラーアンプの出力と他の入力を比較して両者のうち低い方の電圧を出力する最小値回路と、基準周波数を出力する発振器と、前記最小値回路の出力と前記発振器の出力を比較するコンパレータと、前記コンパレータの出力と前記発振器の出力を用いて前記コンパレータの出力を数えるカウンタと、前記カウンタの出力に応じて出力電圧を変える基準電圧源作成回路とを設け、前記基準電圧源作成回路の出力を最小値回路の前記他の入力として印加し、前記コンパレータの出力側の信号で前記コイル負荷を駆動することを特徴とする。

【発明の効果】

【0023】

本発明は、ばらつきに対して安定に、最大デューティを上げ、かつ、急激な入出力の変動への応答性・電流能力を改善できる。

【発明を実施するための最良の形態】

【0024】

以下、本発明の実施の形態を図1～図4に基づいて説明する。

図1に本発明による回路の一例を示す。

1は発振器、2はコンパレータ、3は2入力の最小値を出力する最小値回路、4はPWM駆動される出力ドライバ、5はコイル負荷、6はコンデンサ、7は基準電圧源、8は出力電圧(E)と基準電圧源7とを比較して、その差を取り出すエラーアンプ、9は発振器1の出力パルス(F)の立ち上がりを計測するカウンタ、10はカウンタ9の出力に従い、オン・オフを繰り返すスイッチ、11は基準電圧源、12は前記基準電圧源11と前記スイッチ10の間に接続された抵抗、13は前記スイッチ10とグラウンドとの間に接続された抵抗、14は基準電圧源作成回路である。

【0025】

次に、本発明によるPWM回路装置の動作について、図1～図4を参照しながら詳しく説明する。

はじめに、図1の各部ごとの動作について説明する。ただし、既に図5を用いて従来方式のPWM回路装置の動作として説明した部分と共通する部分は省略する。

【0026】

図5と異なる要素として、最小値回路3に入力する基準電圧源による制限電圧(B)を作成する回路要素について説明する。

図5に示した従来回路では、基準電圧源11の出力のみで決まる1つの電圧値であるが、本発明によるPWM回路装置では図1に示すようにその値を2つとする。それらはスイッチ10をオフとすることで基準電圧源11の出力電圧を抵抗12を介して出力電圧(B)として出力する値と、スイッチ10をオンとし、基準電圧源11の出力電圧を抵抗12と抵抗13によって分圧した値の2通りである。

【0027】

ここで基準電圧源11の出力電圧を抵抗12を介して(B)として出力する場合の電圧値を、発振器1から作成された三角波(A)の最大値よりも高くする。一方、基準電圧源11の出力電圧を抵抗12と抵抗13によって分圧した値は発振器1から作成される三角波(A)の最大値より低くする。

【0028】

前記スイッチ10をオン・オフ制御するためカウンタ9を用いる。本カウンタの動作について図4を用いて説明する。

このカウンタ9は、D型フリップフロップFF1～FFnと、各フリップフロップの出力の出力に基づいて設定値になったことを検出するロジック回路15とで構成されている。

【0029】

前記カウンタ9は発振器1の出力パルス(F)の立ち上がりを計測する。ただし、このカウンタ9はコンパレータ2の出力(D)がオフであるとき(電圧がローレベルである)はリセットされるため、コンパレータ2の出力(D)がオンであるときにカウンタ9が動

作し、設定したあるカウント数（これを n 回とする）をカウントした場合にスイッチ 10 をオンする（出力（G））。すなわち、コンパレータ 2 の出力が連続して 100% デューティを出した回数を数えて、その回数が設定した値（ n 回）になると基準電圧源作成回路 14 の出力を低くして、コンパレータの出力を 100% 以下の値にする。

【0030】

図 2 (i) (ii) (iii) は本発明による PWM 回路装置における各部の動作波形のタイミングチャートを示すものであり、横軸を時間 t として以下に示す各部の動作波形を示している。図 2 (i) にコンパレータ 2 の入力である発振器 1 の出力から作成された三角波（A）、最小値回路 3 の入力となる基準電圧源作成回路 14 の出力電圧（B）、エラーアンプ 8 の出力電圧（C）を示している。図 2 (ii) に出力ドライバ 4 のオン・オフ状態（D）を示している。図 2 (iii) に出力電圧（E）を示す。

10

【0031】

図 2 (i) (ii) 及び (iii) に示すタイミングチャートを用いて、通常時と電源投入時あるいは、（E）点での負荷電流が急増した時など出力電圧（E）が低下した場合に分けて動作を説明をする。

【0032】

まず、通常時の本発明による PWM 回路装置の動作説明をする。

図 2 (i) での時間 T_0 から T_1 のときを考える。

カウンタ 9 は設定した回数までカウント・アップされないので、スイッチ 10 はオフである。このため、基準電圧源作成回路 14 の出力電圧（B）は基準電圧源 11 の出力電圧が抵抗 12 を介して、最小値回路 3 へと入力される。基準電圧源作成回路 14 の出力電圧（B）がエラーアンプ 8 の出力電圧（C）より高いので、最小値回路 3 はエラーアンプ 8 の出力電圧（C）を出力する。この最小値回路 3 の出力電圧となる（C）と発振器 1 から作成された三角波信号（A）とをコンパレータ 2 で比較する。このとき、発振器 1 から作成された三角波（A）が最小値回路 3 の出力電圧（C）より低くなり、コンパレータ 2 の出力電圧（D）がハイレベルとなり出力ドライバ 4 をオンさせる（図 2 (ii) 参照）。そして、出力ドライバ 4 がオンするので、出力電圧（E）が上昇する（図 2 (iii) 参照）。

20

【0033】

次に図 2 (i) での時間 T_1 から T_2 のときを考える。

30

このときでもカウンタ 9 は設定した回数までカウント・アップされず、スイッチ 10 はオフであり、基準電圧源作成回路 14 の出力電圧（B）は基準電圧源 11 の出力電圧が抵抗 12 を介して現われる。このとき、基準電圧源作成回路 14 の出力電圧（B）がエラーアンプ 8 の出力電圧（C）より高いので、最小値回路 3 はエラーアンプ出力電圧（C）を出力する。発振器 1 から作成された三角波（A）が最小値回路 3 の出力電圧より高くなり、コンパレータ 2 の出力電圧（D）がローレベルとなり、出力ドライバ 4 をオフさせる（図 2 (ii) 参照）。そして、出力ドライバ 4 がオフとなるので、出力電圧（E）が低下する（図 2 (iii) 参照）。

【0034】

次に電源投入時あるいは、（E）点での負荷電流が急増した時など出力電圧（E）が低下した場合の動作説明をする。

40

図 2 (i) での時間 T_3 から T_4 のときを考える。

【0035】

このとき、エラーアンプ 8 の出力は最大値まで上昇している。一方、カウンタ 9 はカウント・アップを続けているが、この区間では、カウンタ 9 のカウント値が予め設定したカウント回数にまで達しておらず、スイッチ 10 はオフのままで基準電圧源作成回路 14 の出力電圧（B）は基準電圧源 11 の出力が抵抗 12 を介して出力される。エラーアンプ 8 の出力電圧（C）が基準電圧源作成回路 14 の出力電圧（B）より小さいので、最小値回路 3 はエラーアンプ 8 の出力電圧（C）を出力する。時間 T_3 から T_4 の期間では発振器 1 から作成された三角波（A）がエラーアンプ 8 の出力電圧（C）より小さい。前述のよ

50

うに、この区間では出力ドライバ 4 をオンさせる（図 2（i i）参照）ので、出力電圧（E）が上昇する（図 2（i i i）参照）。

【0036】

次に時間 T 4 になったときに、前記カウンタ 9 がカウント・アップし、所望の特性を満たすように予め設定した回数に到達したとする。このとき、スイッチ 10 がオンとなり、基準電圧源作成回路 14 の出力電圧（B）は基準電圧源 11 の出力を抵抗 12 及び抵抗 13 にて分圧した電圧となる。このとき、エラーアンプ 8 の出力電圧（C）が基準電圧源作成回路 14 の出力電圧（B）より大きくなる。よって時間 T 5 になり、発振器 1 から作成された三角波（A）が最小値出力回路の出力電圧（C）より大きくなり（図 2（i）参照）、出力ドライバ 4 をオフさせる（図 2（i i）参照）ので、出力電圧（E）が下降する（図 2（i i i）参照）。

10

【0037】

次に時間 T 6 になり、発振器 1 から作成された三角波（A）が最小値回路の出力電圧より小さくなり（図 2（i）参照）、再び、出力ドライバ 4 をオンさせ（図 2（i i）参照）、コイル負荷 5 を介してコンデンサ 6 を充電し、出力電圧（E）が上昇する（図 2（i i i）参照）。時間 T 7 となり、出力ドライバ 4 の入力（D）がオフとなり（図 2（i i）参照）、再び、カウンタ 9 がリセットされて、スイッチ 10 がオフとなり、基準電圧源作成回路 14 の出力電圧（B）が基準電圧源 11 の出力を抵抗 12 を介して出力した値となる（図 2（i）参照）。ここから再び、カウンタ 9 がカウント・アップする。

【0038】

20

図 3 を用いてカウンタのカウント回数と抵抗 12 および抵抗 13 の値によってスイッチ 10 がオンとなったときに（B）に出力される電圧を設定することで、任意のデューティーを実現する原理について説明する。

【0039】

図 3 に示すように発振器 1 の出力パルスの立ち上がりを n 回カウンタ 9 がカウントするごとに、スイッチ 10 を一度オンさせる。このとき、抵抗 12 および抵抗 13 によって決定したこのときのデューティーを m [%] とする、このときのデューティー D は次式（2）にて表現される。

【0040】

$$D = 100 [\%] \times (n - 1) / n + m [\%] \times 1 / n \quad (2)$$

30

上記の式（2）の変数、m, n を任意に決定することで、デューティーを調整することが出来る。

【0041】

このように、カウンタ 9 のカウント回数と基準電圧源作成回路 14 の出力である、抵抗 12 および抵抗 13 の値によってスイッチ 10 がオンとなったときに（B）に出力される電圧を任意に調整することで、電源投入時あるいは、（E）点での負荷電流が急増した時など出力電圧（E）が低下した場合において、従来方式と比較して、必ず 1 周期に一度の休止期間を含まないため、出力電圧が早く所望の値となり、かつ抵抗 12 及び抵抗 13 の値を決定することで自由に式（2）中の m を決定することができ、また、この値を比較的大きくすることができ、かつ、デューティーが必ず 100 % とはならない、所望の最大デューティー制御の PWM 回路装置を実現できる。

40

【産業上の利用可能性】

【0042】

本発明は、コイル負荷を PWM 駆動するスイッチング電源装置などの性能が向上し、この電源装置を使用した各種電気機器の安定した動作に寄与できる。

【図面の簡単な説明】

【0043】

【図 1】本発明の実施の形態にかかる PWM 回路装置を示す回路構成図

【図 2】タイミングチャート

【図 3】同実施の形態を説明するためのチャート

50

【図 4】同実施の形態のカウンタ 9 のカウント動作を示す回路構成図

【図 5】従来の P W M 回路装置を示す回路構成図

【図 6】同従来例を説明するためのタイミングチャート

【符号の説明】

【 0 0 4 4 】

- 1 発振器
- 2 コンパレータ
- 3 最小値回路
- 4 出力ドライバ
- 5 コイル負荷
- 6 コンデンサ
- 7 基準電圧源
- 8 エラーアンプ
- 9 カウンタ

- 1 0 スイッチ
- 1 1 基準電圧源
- 1 2 抵抗
- 1 3 抵抗
- 1 4 基準電圧源作成回路

(A) 発振器 1 から作成した三角波

(B) 基準電圧源 2 の出力あるいは、スイッチ 1 0 を介して抵抗 1 2 および 1 3 に

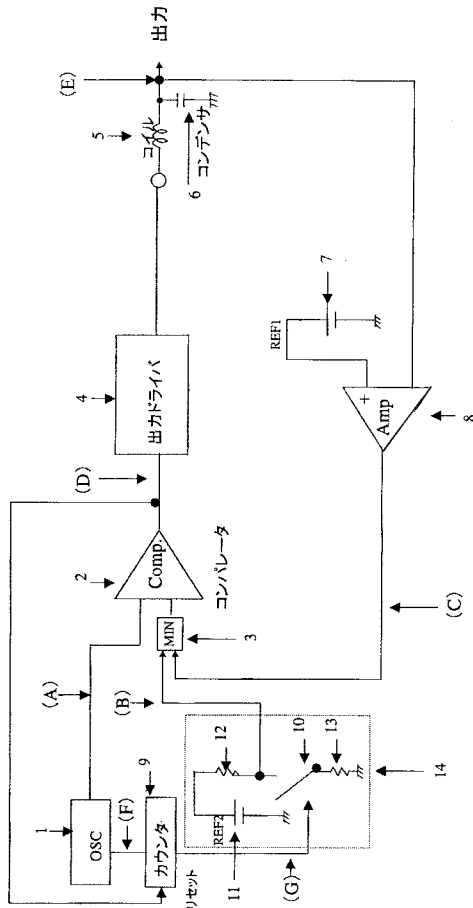
て分割された出力

- (C) エラーアンプ 8 の出力
- (D) コンパレータ 2 の出力
- (E) 出力電圧
- (F) 発振器 1 の出力パルス
- (G) カウンタ 9 の出力

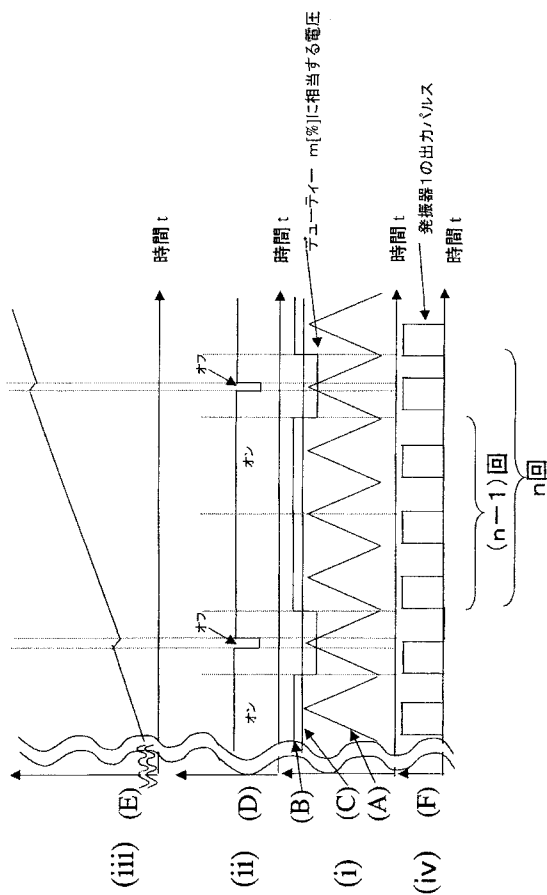
10

20

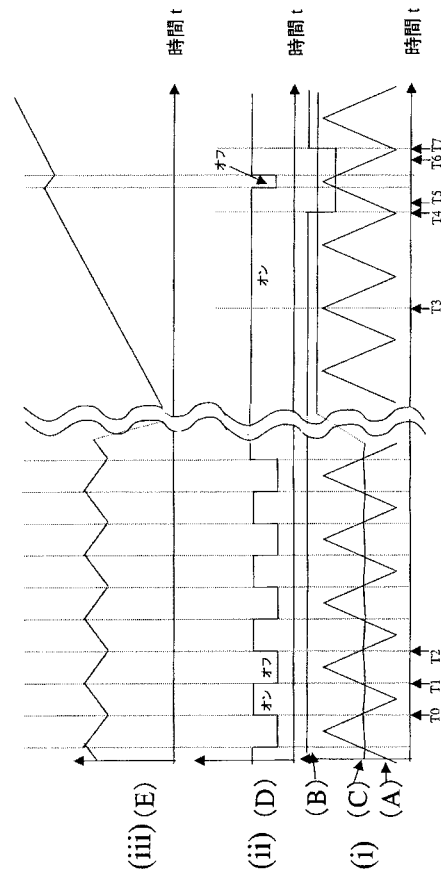
【図 1】



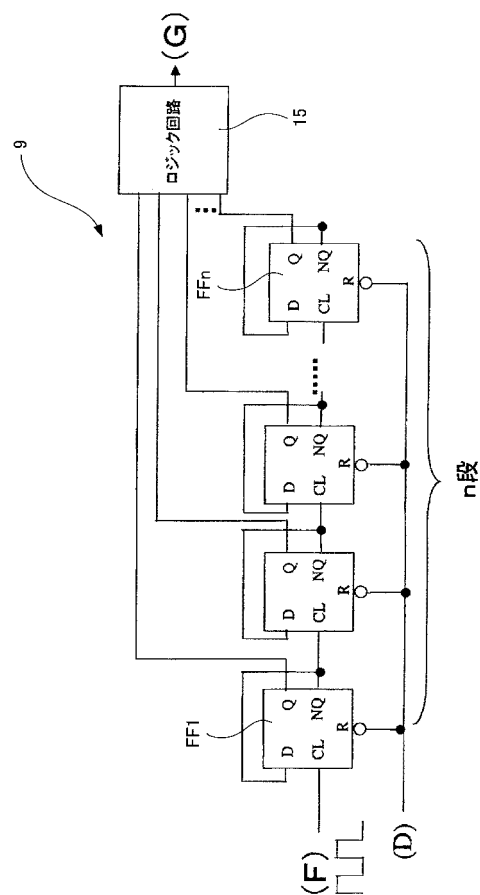
【図 3】



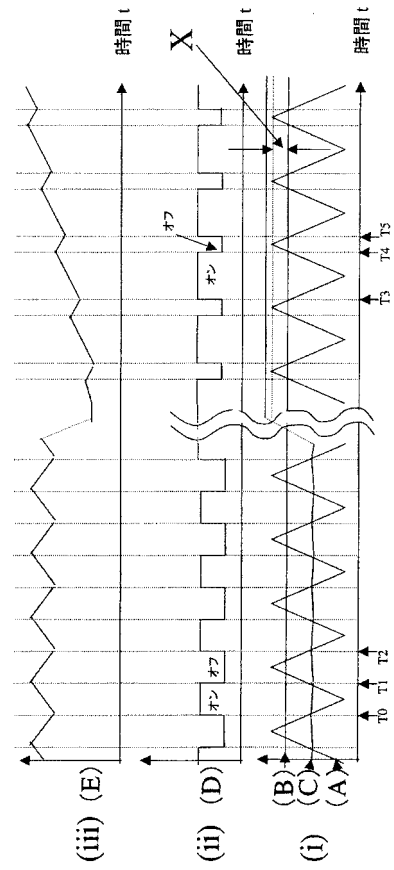
【図 2】



【図 4】



【 図 6 】



フロントページの続き

(72)発明者 北口 里英

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

F ターム(参考) 5H730 AS01 BB13 BB57 FD01 FF02 FG05 FG25