

A1

**DEMANDE
DE BREVET D'INVENTION**

②

N° 80 15186

⑤④ Dispositif de modification de programme de séquence.

⑤① Classification internationale (Int. Cl. ³). G 05 B 19/04.

②② Date de dépôt..... 8 juillet 1980.

③③ ③② ③① Priorité revendiquée : Japon, 9 juillet 1979, n° 86670/79.

④① Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 5 du 30-1-1981.

⑦① Déposant : Société dite : TOYODA KOKI KK, résidant au Japon.

⑦② Invention de : Toshihiko Yomogida et Masaharu Fujisaki.

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : Cabinet Beau de Loménie,
55, rue d'Amsterdam, 75008 Paris.

La présente invention concerne de façon générale un dispositif de modification de programme servant à modifier, ou corriger, un programme de séquence préparé pour être utilisé dans un dispositif de commande de séquence, ou séquenceur, programmable.

5 Plus particulièrement, elle concerne un semblable dispositif de modification qui rend possible qu'un opérateur effectue une modification de programme tout en observant un circuit séquentiel, ou de connexion, partiel affiché sur l'écran d'un tube à rayons cathodiques sous forme de diagramme en échelle.

10 Un dispositif de modification de programme du type mentionné ci-dessus a récemment été mis au point. A l'aide de ce dispositif, il est possible d'effacer une ou plusieurs instructions de séquence relatives à un contact apparaissant sur un diagramme en échelle affiché en indiquant l'adresse du contact et en effectuant ensuite les opérations nécessaires (c'est-à-dire l'enfoncement d'une touche d'effacement) en vue de cet effacement.

15 Au moyen du dispositif de modification, il est également possible d'insérer une nouvelle instruction de séquence destinée au test d'un contact à ajouter dans un programme de séquence partiel qui correspond au diagramme en échelle affiché en effectuant les manipulations nécessaires à l'insertion du contact après désignation manuelle du contact faisant suite au contact à introduire. Les manipulations nécessaires à l'introduction du contact peuvent comprendre la désignation de l'adresse du contact à ajouter, la désignation du type du contact

20 à ajouter et l'enfoncement d'une touche d'écriture ou d'enregistrement. Toutefois, dans ce dispositif de la technique antérieure, il n'est pas possible d'insérer par manipulation de touches une instruction de test relative à l'entrée d'un contact sauf avant l'instruction de séquence qui correspond à un contact désigné, ceci entraînant des manipulations de touches quelque peu complexes et tout à fait pénibles dans le cas où le contact doit être ajouté en parallèle à un certain nombre de contacts en série, comme cela est présenté sur la figure 1, ou le contact à ajouter en parallèle est désigné par la référence I5 et les contacts en série sont

25 désignés par les références I2 et I3.

35

Ainsi, dans le cas donné à titre d'exemple ci-dessus, un programme de séquence destiné à être utilisé dans ce type de séquenceur programmable doit être modifié non seulement pour ajouter une instruction de test relative au contact I5 à ajouter avant une autre instruction de test relative au contact en I4, mais également pour insérer des instructions auxiliaires, lesquelles sont nécessaires dans le cas d'une semblable introduction en parallèle, respectivement avant l'instruction de test relative au contact I4 et, également, avant l'instruction de test relative au contact I2.

5

10 Pour réaliser une semblable modification au moyen du dispositif de la technique antérieure, l'opérateur doit d'abord désigner le contact I4, puis insérer l'instruction de test relative au contact I5 à ajouter, puis insérer une instruction auxiliaire, puis désigner le contact I2, et enfin insérer une autre instruction auxiliaire.

15 De plus, comme cela ressort de la description donnée ci-dessus, l'utilisation du dispositif de modification de la technique antérieure nécessite que l'opérateur ait compris la règle qui précise la partie d'un programme de séquence dans laquelle une instruction de test est insérée si l'entrée s'effectue après la

20 désignation d'un certain contact sur un diagramme en échelle. L'utilisation du dispositif de modification de la technique antérieure exige encore que l'opérateur décide, après avoir compris cette règle, dans quelles parties du programme de séquence une instruction de test et des instructions auxiliaires doivent être res-

25 pectivement insérées. L'inconvénient qui résulte de tout ceci est que le dispositif de modification de programme de la technique antérieure ne peut être employé que par des personnes familiarisées avec son fonctionnement.

Ainsi, l'invention a pour principal objet de proposer un dispositif de modification de programme de séquence perfectionné qui est conçu pour permettre l'insertion d'un contact en parallèle avec un certain nombre de contacts eux-mêmes en série.

30

Selon un autre but de l'invention, il est proposé un dispositif de modification de programme de séquence perfectionné dans lequel l'introduction d'un contact en parallèle avec un certain nombre de contacts en série peut être réalisée aisément et

35

en peu de temps par désignation manuelle de l'adresse et du type du contact à ajouter, ainsi que de la section contenant les contacts en série.

En bref, l'invention propose un dispositif de modification de programme de séquence qui comprend une mémoire destinée à mémoriser une partie devant être modifiée d'un programme de séquence préparé pour être utilisé dans un séquenceur programmable. La partie du programme correspond à un bloc de circuit séquentiel, ou de connexion, qui peut être constitué d'un relais et d'une série de contacts destinés à exciter le relais. Un organe de traitement de données, connecté à la mémoire, convertit la partie du programme de séquence en données de configuration symbolique et applique celles-ci à un dispositif d'affichage, de sorte que la partie du programme de séquence est visualisée sur l'écran du dispositif d'affichage sous forme d'un diagramme en échelle de relais qui peut être reconnu par l'opérateur.

Le dispositif de modification comprend en outre un premier moyen d'entrée de données manuel, que l'on actionne manuellement pour désigner une section à l'intérieur de laquelle un contact à ajouter est connecté à au moins deux contacts de la série de contacts, en parallèle avec ceux-ci. Il est également prévu un deuxième moyen d'entrée de données manuel, que l'on actionne également manuellement pour désigner le type et l'adresse du contact à ajouter dans la section désignée. L'organe de traitement de données est également connecté au premier et au deuxième moyen d'entrée de données manuel et, lorsqu'il reçoit de ceux-ci la désignation de la section, du type et de l'adresse du contact, il écrit une instruction de test, relative au contact à ajouter, dans la mémoire afin d'insérer l'instruction de test après le dernier des contacts contenus dans la section désignée. Après écriture de l'instruction de test, l'organe de traitement de données peut être de nouveau sollicité pour l'insertion, avant ladite instruction de test insérée, d'une instruction auxiliaire qui est nécessaire à la connexion en parallèle du contact à ajouter.

Au moyen du dispositif de modification de l'invention, il est possible à l'opérateur d'effectuer l'insertion d'un contact en parallèle avec au moins deux contacts en série par simple

désignation de la section contenant lesdits contacts en série, ainsi que du type et de l'adresse du contact à ajouter. L'avantage qui en résulte est qu'il est possible d'exécuter facilement et en peu de temps l'insertion du contact en parallèle, un avantage supplémentaire étant que le dispositif de modification peut être utilisé par des personnes ayant une compréhension suffisante des circuits de relais, mais non familiarisées avec les mots d'instruction qui sont utilisés dans les programmes de séquence.

La description suivante, conçue à titre d'illustration de l'invention, vise à donner une meilleure compréhension de ses caractéristiques et avantages; elle s'appuie sur les dessins annexés, parmi lesquels :

- la figure 1 est un diagramme en échelle d'un bloc de circuit séquentiel auquel un contact est ajouté en parallèle;
- la figure 2 est un schéma de principe illustrant un séquenceur programmable classique et un dispositif de modification de programme de séquence selon l'invention;
- la figure 3 est une vue de face d'une partie d'un panneau de manipulation présenté sur la figure 2;
- les figures 4(a) et 4(b) sont des organigrammes servant à expliquer les opérations que le processeur présenté sur la figure 2 effectue pour réaliser l'affichage du circuit;
- la figure 5 est une vue explicative montrant les allocations en mémoire de la mémoire tampon de la figure 2;
- la figure 6(a) est un diagramme en échelle montrant un exemple de circuit de relais;
- les figures 6(b) et 6(c) sont des vues explicatives qui montrent respectivement le détail d'une zone DPA de mémorisation de programme d'affichage et d'une zone CPA de mémorisation de position de curseur réservées dans la mémoire tampon;
- les figures 7(a) à 7(c) sont des diagrammes en échelle visualisés sur un écran de tube à rayons cathodiques présenté sur la figure 2;
- les figures 8 à 10(a) et 10(b) sont des organigrammes servant à expliquer les opérations que le processeur de la figure 2 exécute pour effectuer la modification du programme;

- les figures 11(a) à 14(a) sont des diagrammes en échelle de circuits de relais dans lesquels un contact est ajouté suivant différents modes;

5 - les figures 11(b) à 14(b) sont des vues explicatives illustrant des programmes de séquence modifiés correspondant respectivement aux diagrammes en échelle des figures 11(a) à 14(a);
et

10 - les figures 15(a) à 15(d) sont des vues explicatives qui illustrent le détail de la zone DPA de mémorisation de programme d'affichage à différentes phases d'une modification de programme.

Puisque la figure 1 a déjà été décrite, on se reporte à la figure 2, sur laquelle est représenté un séquenceur programmable 10 comprenant une mémoire 11 de programme, une section 12 de commande et d'opération logique, une section 13 de circuit d'entrée et une section 14 de circuit de sortie. La mémoire 11 contient un programme de séquence qui a été écrit au moyen de mots d'instruction présentés dans le tableau suivant et destinés à commander une série d'opérations de commande de séquence.

20

TABLEAU

<u>Mot d'instruction</u>	<u>Signification</u>
TNA	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné est excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération ET
25 TFA	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné n'est pas excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération ET
30 TNO	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné est excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération OU
35 TFO	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné n'est pas excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération OU
40	

5	TNE	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné est excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération OU, le résultat de test étant incorporé dans un résultat de test ET précédent.
10	TFE	Test servant à déterminer si un élément d'entrée et, ou bien, de sortie désigné n'est pas excité et combinant le résultat de test obtenu avec le résultat du test précédent par une opération OU, le résultat de test étant incorporé dans un résultat de test ET précédent.
15	YON	Excitation d'un élément de sortie désigné si le résultat de test est positif.
	SON	Excitation inconditionnel d'un élément de sortie désigné.
20	SOF	Coupure inconditionnelle de l'excitation d'un élément de sortie désigné.
	JMY	Branchement sur une adresse de mémoire désignée si le résultat de test est positif.
	JMN	Branchement sur une adresse de mémoire désignée si le résultat de test est négatif.
25	SKP	Branchement sur une adresse de mémoire faisant suite à l'adresse de mémoire suivante.

Parmi les mots d'instruction, il y a des ordres de test (TNA et TFE), un ordre de sortie conditionnel (YON), un ordre de sortie inconditionnel (SON), des ordres de branchement (JMY, JMN), etc. Chacune des instructions de test ou de sortie dont il sera question ci-après est constituée de l'un des ordres de test et de sortie et d'un opérande contenant une donnée d'adresse permettant de choisir un élément d'entrée ou de sortie tel qu'un interrupteur de fin de course ou un relais. Chacune des instructions de branchement est constituée de l'un des ordres de branchement et d'un opérande contenant une donnée d'adresse désignant l'adresse en mémoire auquel le branchement doit aboutir.

La section 12 de commande et d'opération logique fonctionne d'après le programme de séquence mémorisé dans la mémoire 11, de sorte qu'une série d'opérations de commande de séquence sont exécutées par répétition de tests d'éléments d'entrée et de

sortie connectés aux sections 13 et 14 de circuit d'entrée et de sortie et par excitation et coupure de l'excitation des éléments de sortie en fonction des résultats des tests. La section 12 a également pour fonction de recevoir un signal d'interruption INS d'un
5 dispositif extérieur, qui sera désigné ultérieurement, dans le but d'arrêter l'exécution des opérations de commande de séquence. Lorsque la section 12 reçoit le signal d'interruption INS, elle répond à une instruction demandant l'envoi au dispositif externe du programme de séquence mémorisé dans la mémoire 11, ou bien une instruction
10 demandant l'écriture dans la mémoire 11 du programme de séquence qui est renvoyé par le dispositif extérieur après modification.

Le dispositif extérieur est un dispositif 20 de modification de programme qui est conçu pour permettre à l'opérateur d'effectuer l'addition d'une instruction de séquence au programme
15 et le réarrangement du programme tout en observant l'écran d'un dispositif d'affichage 27 à tube à rayons cathodiques. L'appareil de modification 20 est constitué d'un panneau de manipulation 21, d'un processeur 22, d'une mémoire tampon 23, d'une mémoire de régénération 24, d'un générateur de formes 25, d'un générateur 26 de signaux
20 d'image et d'un circuit 28 de commande de visualisation.

Comme le montre la figure 3, plusieurs touches de manipulation 30 à 41 sont disposées sur le panneau 21. Lorsqu'on enfonce une touche 30, le processeur 22, qui est du type à applications multiples, suit les étapes 140, 141 et 142 d'un processus de
25 lecture ROR présenté sur la figure 4(a) de façon à respectivement appliquer un signal d'interruption à la section de commande et d'opération 12 du séquenceur 10, à le mettre en mode de lecture, et à mémoriser dans une zone PSA de mémorisation de programme de la mémoire tampon 23 le programme de séquence, que la section 12 délivre ultérieurement au processeur 22 en réponse au signal d'interruption. La
30 section 12 de commande et d'opération est conçue pour arrêter l'exécution des opérations de commande de séquence en réponse au signal d'interruption et se mettre à lire l'ensemble du programme de séquence dans la mémoire 11 en vue de son application au processeur 22.

35 La figure 5 illustre la disposition des diverses zones de la mémoire tampon 23. On choisit la capacité de la zone PSA de mémorisation de programme dans la mémoire 23 en fonction de la longueur du programme

de séquence enregistré dans la mémoire 11 du séquenceur 10.

Après la mémorisation du programme de séquence dans la mémoire tampon 23, on enfonce sélectivement certaines des touches numériques 31 afin de désigner l'adresse de l'élément de sortie appartenant à un bloc de circuit séquentiel à modifier, puis on enfonce une touche de recherche 32 afin d'amener la recherche des instructions des programmes qui définissent le bloc à modifier. On notera que l'expression "bloc de circuit séquentiel ou de connexion", qui est utilisée dans la description, vise à désigner la partie d'un diagramme en échelle de commande de séquence qui ne comporte qu'un seul élément de sortie (par exemple un relais) et au moins un élément d'entrée (par exemple un contact de relais) constituant un circuit d'excitation de l'élément de sortie. Le fait d'enfoncer la touche de recherche 32 donne l'ordre au processeur 22 de fonctionner suivant le processus de recherche PSR présenté sur la figure 4(b). Dans ce cas, le processeur explore la mémoire tampon 23 pour trouver les instructions de séquence qui concernent l'excitation et la coupure d'excitation de l'élément de sortie désigné. Le processeur 22 transforme alors chacune des instructions de séquence trouvées en un certain nombre d'éléments de modélisation et les écrit dans une certaine zone de mémorisation de la mémoire de régénération 24, de sorte que les instructions de séquence trouvées soient affichées sur le dispositif d'affichage 27 du tube à rayons cathodiques sous forme de diagramme en échelle.

Plus spécialement, pendant les étapes 143, 144 et 145 du processus de recherche PSR, le processeur 22 lit l'une après l'autre les instructions de séquence se trouvant dans la zone PSA de mémorisation de programme de la mémoire tampon 23 de façon à mémoriser les instructions lues dans une zone DPA de mémorisation de programme d'affichage de la mémoire tampon 23. A chaque mémorisation dans la zone DPA, une instruction de séquence est contrôlée au cours de l'étape 145 où il est déterminé si elle est une instruction de sortie concernant l'élément de sortie désigné par les touches numériques 31. Cette vérification est faite en référence avec les données d'adresse contenues dans chaque instruction de séquence qui vient d'être enregistrée dans la zone DPA. Des étapes 143 et 144 se répètent jusqu'à ce qu'il soit vérifié au cours de l'étape 145 que

l'instruction de séquence enregistrée dans la zone DPA est bien l'instruction de sortie voulue. S'il est vérifié, au cours d'une étape 146, que l'instruction de séquence écrite ne correspond pas à l'adresse de l'élément de sortie désigné, l'étape 145 est atteinte et le contenu 5 de la zone DPA est effacé, après quoi il y a retour à l'étape 143. Au contraire, si l'instruction de séquence écrite correspond bien à l'adresse de l'élément de sortie désigné, le processeur 22 passe de l'étape 146 à l'étape 148. Ainsi, une fois l'étape 148 atteinte, une série d'instructions de séquence relatives à l'excitation et à la 10 coupure d'excitation de l'élément de sortie désigné se trouve en mémoire dans la zone DPA de mémorisation de programme d'affichage.

Par exemple, lorsque l'opérateur souhaite faire apparaître sur l'écran les instructions de séquence qui définissent le bloc de circuit séquentiel présenté sur la figure 6(a), qui comprend 15 le relais O1 et les contacts I1 à I4, il commence par enfoncer sélectivement certaines des touches numériques 31 pour indiquer l'adresse du relais O1, puis enfonce la touche de recherche 32. Après cela, les instructions de séquence qui comportent l'instruction de sortie relative au relais O1 et un certain nombre d'instructions de tests 20 précèdent l'instruction de sortie sont choisies dans le programme de séquence et sont écrites respectivement à des adresses de mémorisation partant de la première adresse R de la zone DPA de mémorisation de programme d'affichage, ainsi que cela est présenté sur la figure 6(b), qui montre par exemple, à l'adresse R (contact I1) "TNA-I1", puis 25 "TNA-I2" à l'adresse R+1 (contact I2), "TNA-I3" à l'adresse R+2 (contact I3), "TFA-I4" à l'adresse R+3 (contact I4), et "YON-O1" à l'adresse R+4 (relais O1).

L'étape 148 consiste à transformer chacune des instructions de séquence enregistrées dans la zone DPA de mémorisation de 30 programme d'affichage en données de configuration symbolique en correspondance avec chaque instruction de séquence. L'étape 148 comprend également l'enregistrement des données de configuration symbolique dans une zone de mémorisation de la mémoire de régénération 24, ces deux zones correspondant, du point de vue emplacement d'adresse, à la zone 35 de l'écran du tube à rayons cathodiques où l'instruction de séquence dont dérive la donnée de configuration symbolique doit être affichée

sous forme de diagramme en échelle. Une fois achevée l'écriture dans la mémoire de régénération 24, le traitement réalisé par le processeur 22 est renvoyé à un programme principal, qui n'est pas décrit. Le circuit 28 de commande d'affichage donne alors ordre à la mémoire 5 de régénération 24 de fournir les données de configuration symbolique au générateur de formes 25 à une fréquence prédéterminée. Le générateur 25 transforme respectivement les données de désignation de configuration lues en formes symboliques correspondantes et applique les formes symboliques au circuit 26 générateur de signaux d'image.

10 Par conséquent, un diagramme en échelle ayant un relais 01 comme élément de sortie est affiché sur l'écran du dispositif de visualisation à tube à rayons cathodiques 27, comme cela est présenté sur la figure 7(a). Dans le même temps, un curseur COR est visualisé sur l'écran immédiatement au-dessous du contact I1 situé le plus à gauche

15 pour être utilisé dans la modification du programme. Au moyen du dispositif 20 de modification de programme selon ce mode de réalisation particulier, il est possible à l'opérateur d'effectuer une modification et une annulation de n'importe quelle partie du programme de séquence en plus d'ajouter n'importe quelle instruction de séquence,

20 pendant qu'il observe le diagramme en échelle visualisé sur l'écran. Les opérations de modification et d'annulation du programme de séquence sont exécutées de la même manière que sur un dispositif de modification de programme d'un type connu, et c'est pourquoi la description suivante ne se rapportera qu'à l'addition d'une instruction

25 de séquence au programme de séquence.

Une addition au programme peut être rapportée à deux cas différents : un cas dans lequel on ajoute un contact à un bloc de circuit séquentiel complet, en série avec ce bloc, et un autre cas où on ajoute un contact à un bloc de circuit séquentiel complet en

30 parallèle avec ce bloc. Dans le premier cas, on manoeuvre une touche 33 de déplacement de curseur sur le panneau 21 afin d'amener le curseur COR sous le contact avant lequel un nouveau contact doit être ajouté. On enfonce successivement certaines touches numériques 31 pour informer le processeur de la donnée d'adresse relative au contact à ajouter.

35 Ensuite, on enfonce l'une quelconque des touches 38 et 39 de désignation de contact en série selon le type du contact à ajouter, afin de distinguer entre le contact normalement ouvert (correspondant à la

5 touche 38) et le contact normalement fermé (correspondant à la
touche 39), après quoi on enfonce finalement une touche 35 d'in-
sertion de contact. Inversement, quand le contact à ajouter à un
bloc de circuit séquentiel complet doit être placé en parallèle
à ce bloc, on commence par déplacer le curseur COR jusque sous
un premier contact (celui situé le plus à gauche) d'une partie
ou section sur laquelle le contact à ajouter doit être monté en
parallèle. On enfonce alors une touche 34 de maintien de curseur
10 et on la maintient enfoncée jusqu'à ce que le curseur COR soit
arrivé sous le dernier contact (celui situé le plus à droite) de
la section. Après cela, on enfonce un certain nombre de touches
numériques 31 pour introduire dans le système l'adresse d'entrée-
sortie du contact à ajouter, et l'on enfonce l'une de touches 40
15 et 41 indiquant un contact en parallèle, selon le type du contact
à ajouter (selon qu'il s'agit respectivement d'un contact normale-
ment ouvert ou d'un contact normalement fermé), puis on enfonce
la touche 35 d'insertion de contact. Par exemple, lorsqu'il faut
ajouter un contact I5 au bloc de circuit séquentiel présenté sur
la figure 6(a) en parallèle avec les contacts I2 à I4 (voir fi-
20 gure 7(c)), on enfonce une fois la touche de déplacement 33 pour
placer le curseur COR sous le contact I2, puis on l'enfonce deux
fois tout en maintenant enfoncée la touche 34 de maintien de cur-
seur afin d'amener le curseur sous le contact I4. Après quoi, on
entre l'adresse d'entrée-sortie du contact I5 au moyen des touches
25 numériques 31 avant d'enfoncer successivement la touche 40 indi-
quant un contact en parallèle et la touche 35 d'introduction de
contact. Lorsque le déplacement du curseur a été réalisé, comme
cela a été décrit ci-dessus, alors que la touche 34 de maintien
de curseur est maintenue enfoncée, le curseur COR est également
30 visualisé sous les contacts devant lesquels il est passé, à savoir
les contacts I2 et I3, comme cela est présenté sur la figure 7(b),
ceci montrant à l'opérateur quels contacts doivent être mis en
parallèle avec le contact à ajouter. Sur le panneau 21, on trouve
aussi des touches 36 de changement et 37 d'effacement, comme il est
35 classique.

La figure 8 présente un processus CDR1-CDR2 de
détection d'adresse d'insertion permettant de détecter l'adresse
de mémorisation à laquelle une instruction de séquence à ajouter

est insérée. Ce processus est réalisé par le processeur 22 à la suite de l'enfoncement de la touche de déplacement 33, ainsi qu'en réponse à l'enfoncement de n'importe laquelle des touches 38 à 41 de désignation de contact. Comme le montre la figure 6(c), il est
5 alloué, dans la mémoire tampon 23, une zone CPA de mémorisation de position de curseur possédant des adresses de mémorisation (S) à (S+n), qui correspondent respectivement aux adresses de mémorisation (R) à (R+n) de la zone DPA de mémorisation de programme d'affichage, cette correspondance étant bi-univoque. Ainsi, les adresses de mémorisation de la zone DPA de mémorisation de programme
10 d'affichage qui contiennent des instructions de test combinées par une fonction OU à une instruction de test devant être ajoutée sont détectées par écriture d'une valeur "1" logique à chacune des adresses de mémorisation de la zone CPA qui lui correspond.

15 Plus spécialement, lorsqu'on enfonce la touche de déplacement 33 (partie CDR1 du processus), il est vérifié pendant l'étape 150 présentée sur la figure 8 que la touche 34 de maintien de curseur a été enfoncée. Si l'enfoncement de la touche de maintien 34 a été reconnue, l'étape 151 est exécutée, au cours de
20 laquelle une valeur "1" logique est décrite dans l'adresse de mémorisation de la zone CPA de mémorisation de position de curseur que désigne un repère (non représenté) prévu pour la désignation de l'adresse d'écriture. L'incrémentation de l'adresse du repère est alors exécutée dans l'étape 152, après quoi un retour est fait au
25 programme principal. S'il n'est pas reconnu que la touche de maintien 34 a été enfoncée, seule l'incrémentation de l'adresse du repère est réalisé pendant l'étape 152, avant retour au programme principal. De plus, lorsque l'une quelconque des touches 38 à 41 de désignation de contact a été enfoncée (partie CDR2), les étapes
30 151 et 152 sont exécutées successivement, de sorte que l'écriture d'une valeur "1" logique dans chacune des adresses de mémorisation désignées par le repère et l'incrémentation de l'adresse du repère sont effectuées.

Puisque le repère d'écriture est conçu pour indiquer
35 l'adresse S existant avant le déplacement du curseur COR, la position du curseur sur l'écran du tube à rayons cathodiques et l'adresse

de mémorisation désignée par le repère d'écriture sont en correspondance bi-univoque. A cet égard, où, comme dans l'exemple précédent, l'insertion du contact I5 est commandée alors que le curseur est visualisé sous chacun des contacts I2 à I4, une valeur logique "1" est écrite à chacune des adresses (S+1) à (S+3) de la zone CPA de mémorisation de position de curseur, ainsi que cela est représenté sur la figure 6(c).

Sur la figure 9, est présenté un processus PRR de modification de programme qui est exécuté par le processeur 22 pour l'insertion d'une instruction de séquence, définissant un contact à ajouter, dans le programme de séquence partiel qui est mémorisé dans la zone DPA de mémorisation de programme d'affichage. Ce processus commence à l'étape 160, où le mode d'addition est déterminé, ce qui signifie qu'il est vérifié si le contact à ajouter est en série ou en parallèle, puis le processus passe à l'étape 161 qui effectue, dans la zone DPA de mémorisation de programme d'affichage, l'insertion d'instructions de séquence qui sont choisies en fonction du mode d'addition. Au cours de l'étape suivante 162, des données de désignation de configuration symbolique sont réalisées à partir du programme de séquence partiel contenant les instructions ajoutées et sont écrites dans la mémoire de régénération 24, de sorte que le programme de séquence partiel modifié est affiché sur l'écran du tube à rayons cathodiques pour être confirmé par l'opérateur. Le programme de séquence partiel comportant les instructions ajoutées est alors renvoyé de la zone DPA à la zone PSA de mémorisation de programme au cours de l'étape 163. Si le programme de séquence partiel modifié comporte une instruction de branchement ajoutée, l'adresse de mémorisation à laquelle le branchement aboutit est écrite dans la partie opérande de l'instruction de branchement ajoutée au cours de l'étape 164. Après l'écriture de l'adresse de destination du branchement, l'étape 165 est atteinte, au cours de laquelle tout le programme de séquence qui est enregistré dans la zone PSA de mémorisation de programme est transféré à la section de commande et d'opération 12 du séquenceur 10 en vue de sa mémorisation dans la mémoire 11. Par conséquent, tout le programme de séquence modifié se trouve enregistré dans la mémoire 11 du séquenceur 10, et le diagramme en échelle définissant le bloc de circuit

séquentiel modifié est affiché sur l'écran du tube à rayons cathodiques, comme cela est présenté sur la figure 7(c).

Les figures 10(a) et 10(b) présentent de façon
détaillée une partie du processus PRR de modification de programme,
5 à savoir un sous-processus PIR servant à réaliser la vérification
du mode d'addition du contact et l'insertion d'instructions de sé-
quence (étapes 160 et 161 du processus PRR). La première étape 170
du processus PIR consiste à vérifier si le contact à ajouter doit
être connecté en série avec le bloc de circuit séquentiel apparaissant
10 sur l'écran ou en parallèle avec celui-ci. S'il est reconnu
que le contact à ajouter doit être connecté en série, on passe
alors à l'opération 171, où l'addition d'une instruction de séquence
est effectuée.

Dans le cas de l'insertion d'un contact en série,
15 un seul mode d'addition est utilisé. Suivant ce mode d'addition,
est d'abord effectuée la recherche de l'adresse de la zone DPA de
mémorisation de programme d'affichage qui correspond numériquement
à celle de la zone CPA de mémorisation de position de curseur qui
contient une valeur "1" logique. En second lieu, les instructions
20 de séquence qui ont été mémorisées respectivement dans l'adresse
cherchée et les adresses qui lui sont contiguës dans la zone DPA
de mémorisation de programme d'affichage sont lues pour être res-
pectivement mémorisées à des adresses partant de l'adresse qui
fait suite à l'adresse cherchée. Enfin, l'instruction de séquence
25 qui soit être insérée est enregistrée à l'adresse cherchée, après
quoi la modification des programmes est terminée.

Inversement, il existe quatre modes d'addition,
numérotées de 1 à 4, en correspondance avec les figures 11(a) à 14(a),
dans le cas où un contact doit être ajouté en parallèle à un bloc
30 de circuit séquentiel présenté sur la figure 4, ces quatre modes
devant être distingués les uns des autres au cours des étapes 172,
173 et 174. Le programme de séquence partiel qui définit le bloc
de circuit séquentiel contient une instruction de test relative au
contact Il se trouvant avant les instructions de test des contacts
35 I2 à I4 de la section de connexion parallèle sur laquelle le contact
I5 doit être placé, et il contient également une instruction de

sortie relativement à l'élément de sortie O1 placé après les instructions de test des contacts I2 à I4. Par conséquent, la présence d'un contact avant la section de connexion parallèle et la présence d'un élément de sortie après la section sont respectivement confirmées
5 au cours des étapes 172 et 174, le résultat obtenu étant l'identification du mode d'addition désigné par le mode 3.

Cette identification du mode désigné avec le mode 3 amène le processeur 22 à passer de l'étape 174 à 179 pour la réalisation des modifications du programme de séquence. Ainsi, au cours
10 de l'étape 179, une instruction de saut SKP et une instruction de sortie inconditionnelle SOF-O1 relative à l'élément de sortie O1 sont respectivement écrites dans les adresses de la zone DPA de mémorisation de programme d'affichage qui sont respectivement
15 comptées en quatrième et cinquième positions après l'adresse mémorisant d'une instruction de sortie conditionnelle YON-O1, comme cela est indiqué sur la figure 7(a), puis, au cours de l'étape 180, l'instruction YON-O1 est déplacée jusqu'à une adresse plus grande de trois unités que l'adresse qu'elle occupait précédemment. Après ce déplacement, l'étape 181 est atteinte, et, comme le montre la
20 figure 15(b), un ordre de branchement JMY et une instruction de test TNA-I5 relative au contact à ajouter sont respectivement écrits dans les deux adresses qui précèdent immédiatement l'adresse mémorisant l'instruction de sortie conditionnelle YON-O1. Dans l'étape suivante 182, sont recherchées les adresses de la zone DPA de mémorisation de programme d'affichage qui correspondent respectivement
25 aux adresses de la zone CPA de mémorisation de position de curseur dans lesquelles se trouve une valeur "1" logique, et chacune des instructions de séquence mémorisées respectivement dans les adresses cherchées de la zone DPA, à savoir les adresses (R+1) à (R+3) de
30 cet exemple particulier, est déplacée jusqu'à une adresse plus grande d'une unité que l'adresse où elle était précédemment, comme cela est présenté sur la figure 15(c). L'étape 183 est alors atteinte, et, comme le montre la figure 15(d), une instruction de branchement JMN est insérée dans l'adresse désignée par le nombre le plus petit, à
35 savoir (R+1), parmi les adresses cherchées (R+1) à (R+3), l'obtention de ce résultat constituant la fin de la modification du programme.

En ce qui concerne les branches de l'organigramme, traitant respectivement des modes 1, 2 et 4, les étapes suivies sont assez voisines de celles décrites en relation avec le mode 3.

En présence d'un contact avant la section connectée en parallèle, mais en l'absence d'élément de sortie après la section, on est en mode 4, et, à l'étape 174, fait suite l'étape 184, qui se formule dans les mêmes termes que l'étape 179 du mode 3, puis l'étape 185, où, en analogie avec l'étape 180, l'instruction de sortie YON-01 est déplacée de deux adresses, ainsi que les instructions de test la précédent dont les adresses correspondent à des adresses de la zone CPA de mémorisation de position de curseur qui ne contiennent pas "1". Ensuite, dans l'étape 186, analogue à l'étape 181, un ordre de branchement JMY et une instruction de test sont insérés avant l'instruction de test déplacée. Après l'étape 186, le processus passe aux étapes 182, puis 183 déjà décrites.

Dans le cas où il n'y a pas de contact avant la section, l'étape 172 conduit au traitement des modes 1 et 2. En présence d'un relais après la section, l'étape 173 détermine le mode 1, et l'étape 175 qui lui fait suite consiste à déplacer de deux adresses l'instruction de sortie YON-01 (au lieu de trois pour l'étape analogue 180), puis à l'étape ultime 176, l'instruction de branchement JMY et l'instruction de test JNA-15 sont insérées avant l'instruction de sortie YON-01.

En l'absence de relais après la section, l'étape 173 détermine le mode 2, qui est traité par les étapes 177 et 178 respectivement identiques aux étapes 185 et 186.

Les figures 11(b) à 14(b) donnent des exemples de programmes de séquence partiels, qui ont été modifiés par addition du contact I5 suivant les divers modes 1 à 4, ainsi que cela est illustré sur les figures 11(a) à 14(a) respectives. Dans chacun des programmes de séquence partiels, les instructions de séquence qui sont repérées par un double cercle sont automatiquement insérées en fonction du processus de modification présenté sur les figures 10(a) et 10(b). Les programmes de séquence partiels modifiés de la manière indiquée ci-dessus sont écrits, ainsi que cela a été

mentionné, dans les emplacements indiqués de la zone PSA de mémorisation de programme. L'ensemble du programme de séquence modifié ainsi obtenu est alors renvoyé au séquenceur 10 en vue de sa mémorisation dans la mémoire 11, la modification du programme de séquence 5 étant alors achevée.

Dans le mode de réalisation particulier décrit ci-dessus, on réalise la modification du programme en insérant deux instructions de branchement respectivement avant et après une série d'instructions de test relatives aux contacts avec lesquels un 10 contact doit être placé en parallèle. Toutefois, l'insertion de telles instructions de branchement n'est pas essentielle à l'invention, puisque la modification du programme peut être réalisée d'une autre façon. Par exemple, dans le cas d'un séquenceur du type dans lequel une pile est utilisée pour mémoriser les résultats inter- 15 médiaires d'opérations logiques, la modification des programmes est réalisée par insertion d'une instruction, cette instruction étant relative à la mémorisation d'un résultat de test intermédiaire dans la pile, avant une série d'instructions de test relatives aux contacts avec lesquels le contact à ajouter doit être connecté en 20 parallèle, et par insertion, après la série d'instructions de test, d'une instruction de test relative au contact à ajouter et d'une instruction demandant l'obtention d'un résultat traité par la fonction OU entre le résultat de test intermédiaire mémorisé dans la pile et le résultat de test du contact à ajouter.

De plus, le mode de réalisation particulier décrit ci-dessus utilise un curseur pour désigner sur l'écran du dispositif d'affichage à tube à rayons cathodiques une section sur laquelle un contact à ajouter doit être connecté en parallèle. On comprendra 25 toutefois que l'utilisation d'un tel curseur n'est pas essentielle à l'invention et que cette désignation de la section peut être obtenue par quelques autres moyens, par exemple par spécification 30 des adresses des contacts placés aux extrémités opposées de la section.

Bien entendu, l'homme de l'art sera en mesure d'imaginer, 35 à partir du dispositif dont la description vient d'être donnée à titre simplement illustratif et nullement limitatif, diverses variantes de ces modifications ne sortant pas du cadre de l'invention.

RE V E N D I C A T I O N S

1. Dispositif de modification de programme de séquence permettant de modifier un programme de séquence préparé pour être utilisé dans un séquenceur programmable et constitué de plusieurs instructions de test et de sortie, le dispositif étant caractérisé en ce qu'il comprend une mémoire (23) qui mémorise une partie du programme de séquence correspondant à un bloc de circuit séquentiel qui est formé d'un relais (01) et d'un certain nombre de contacts (I2 à I4) en série destinés à exciter le relais, un moyen de conversion de données (24, 25, 26) connecté à la mémoire afin de convertir ladite partie de programme en données de configuration symbolique adaptées à l'affichage, un moyen d'affichage (27) connecté au moyen de conversion de données et répondant aux données de configuration symbolique en affichant ladite partie de programme sur son écran sous forme d'un diagramme en échelle de relais, un premier moyen d'entrée de données manuel (30 et 32 à 37) actionné manuellement et ayant pour fonction de désigner une section sur laquelle un contact à ajouter est connecté en parallèle avec au moins deux desdits contacts en série, un deuxième moyen d'entrée de données manuel (31 et 38 à 41) actionnable manuellement ayant pour fonction de désigner le type et l'adresse du contact à ajouter sur ladite section désignée par le premier moyen d'entrée de données manuel, et un moyen (10) d'insertion d'instructions connecté au premier et au deuxième moyen d'entrée et à la mémoire afin d'insérer une instruction de test relative au contact à ajouter, à la suite d'une autre instruction de test relative à au moins un des contacts en série qui sont connectés dans ladite section désignée par le premier moyen d'entrée et afin d'insérer en outre, avant ladite instruction de test relative au contact à ajouter, une instruction auxiliaire nécessaire à la connexion parallèle dudit contact à ajouter.
2. Dispositif selon la revendication 1, caractérisé en ce que la mémoire comprend une première zone de mémorisation comportant plusieurs adresses de mémorisation d'instructions servant à mémoriser ladite partie du programme de séquence, et une deuxième zone de mémorisation comportant plusieurs adresses de mémorisation de curseur, qui sont respectivement associées avec les

adresses de mémorisation d'instructions, chacune servant à mémoriser un signal de position de curseur, le moyen de conversion de données étant conçu pour transformer le signal de position de curseur en une donnée de configuration symbolique de curseur, si bien qu'une

5 instruction de test mémorisée à l'une des adresses de mémorisation d'instruction qui est associée avec l'une des adresses de mémorisation de curseur contenant ledit signal de position de curseur est visualisée sur l'écran du moyen d'affichage en même temps que le curseur.

3. Dispositif selon la revendication 2, caractérisé en

10 ce que le premier moyen d'entrée de données manuel comporte une touche de déplacement de curseur connectée à la deuxième zone de mémorisation et manuellement actionnée de façon à choisir l'une après l'autre les adresses de mémorisation de curseur pour ainsi mémoriser temporairement ledit signal de position de curseur dans

15 une adresse choisie parmi les adresses de mémorisation de curseur, et une touche de maintien de curseur connectée à la deuxième zone de mémorisation et actionnable manuellement en même temps que la touche de déplacement de curseur afin de faire en sorte que le signal de position de curseur reste dans l'une quelconque des

20 adresses de mémorisation de curseur qui a été choisie par la touche de déplacement de curseur même après qu'une autre des adresses de mémorisation de curseur a été ultérieurement choisie au moyen de la touche de déplacement de curseur.

4. Dispositif selon la revendication 1, 2 ou 3,

25 caractérisé en ce que le deuxième moyen d'entrée de données manuel comporte une première et une deuxième touche de désignation de contact en parallèle qui sont connectées au moyen d'insertion d'instructions et sont actionnées manuellement afin de lui appliquer un premier et un deuxième type d'ordres de test, un ensemble de touches

30 numériques connectées au moyen d'insertion d'instructions et actionnables manuellement afin de lui appliquer des ordres d'adressage, et une touche d'ordre d'addition connectée au moyen d'insertion d'instructions et actionnable manuellement afin de permettre à celui-ci de recevoir l'un quelconque des ordres de test délivrés

35 par la première et la deuxième touche de désignation de contact en parallèle et l'un quelconque des ordres d'adressage délivrés par ledit ensemble de touches numériques.

5. Dispositif selon la revendication 4, caractérisé en ce que ladite instruction auxiliaire qui est insérée avant l'instruction de test relative au contact à ajouter est une instruction de branchement conditionnel.

Fig. 1

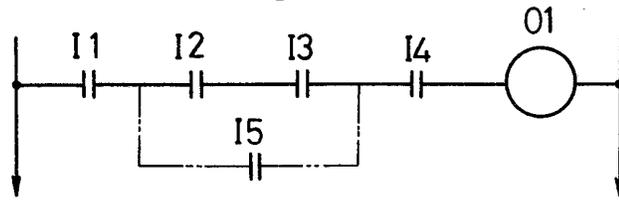


Fig. 2

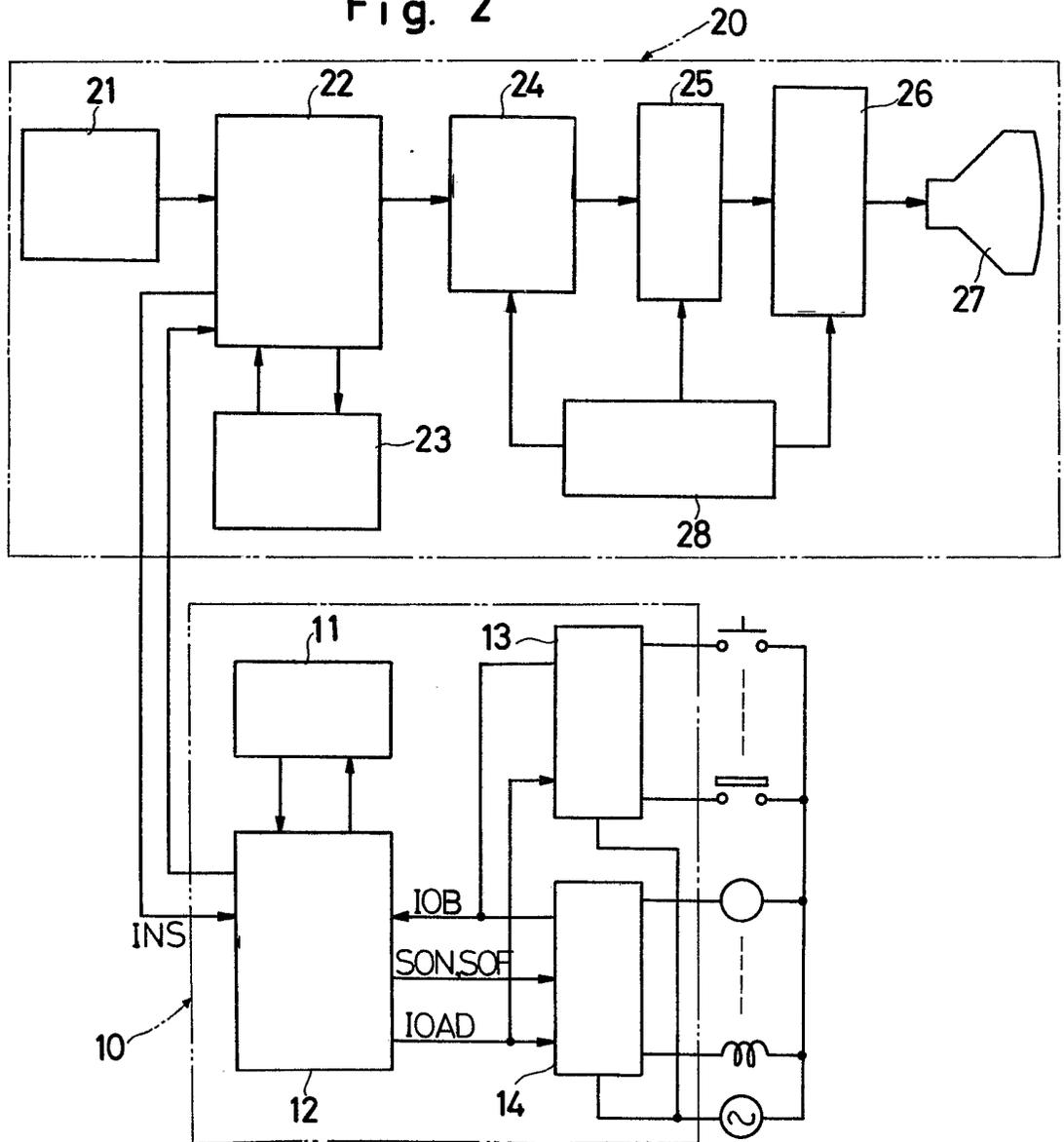


Fig. 5

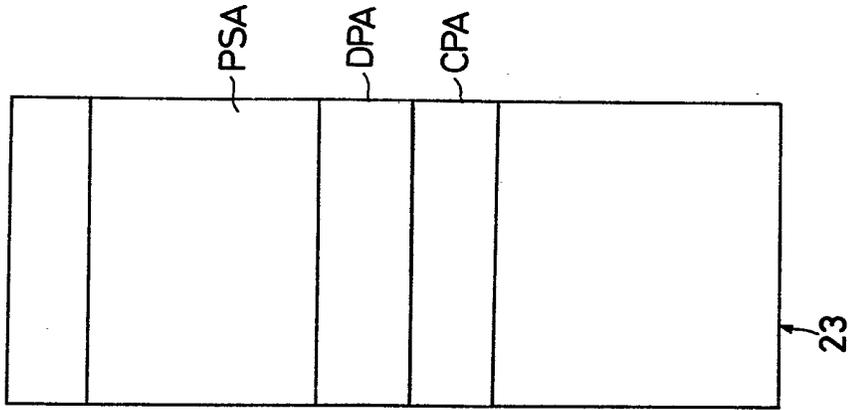


Fig. 3

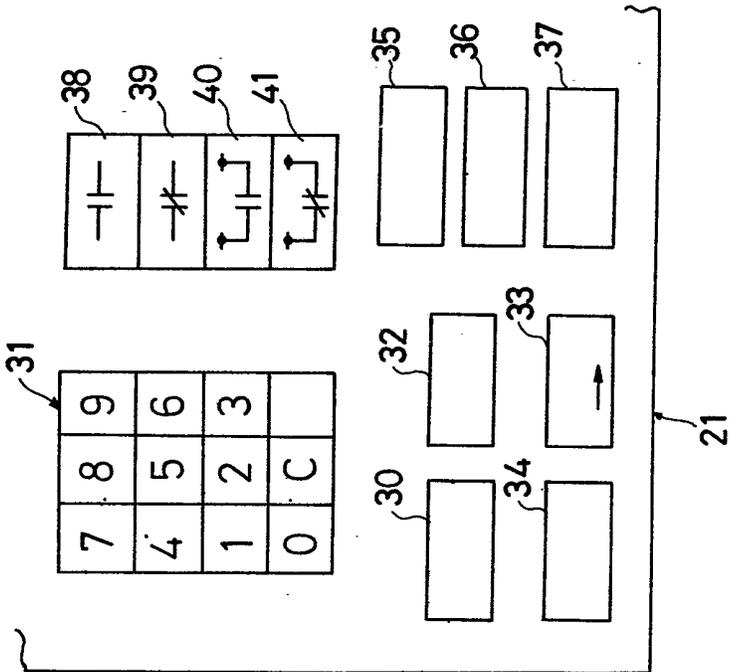


Fig. 4(a)

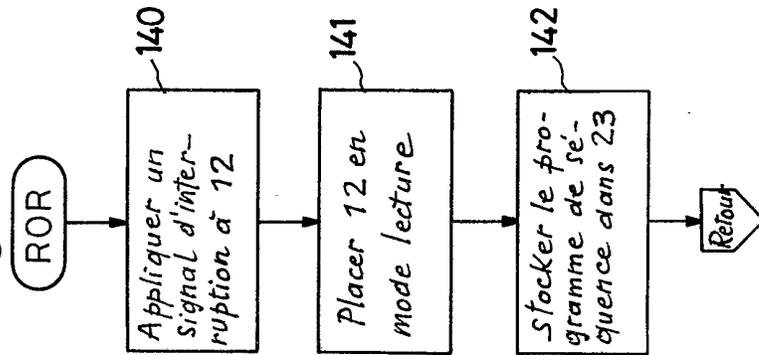
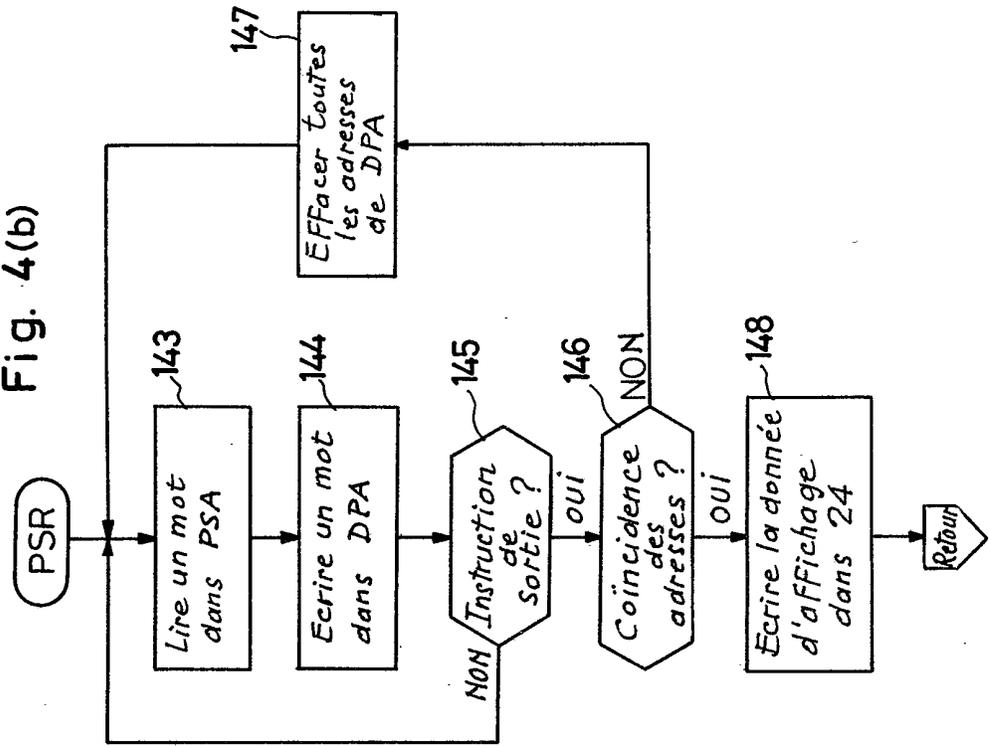


Fig. 4(b)



4/11

Fig. 6(a)

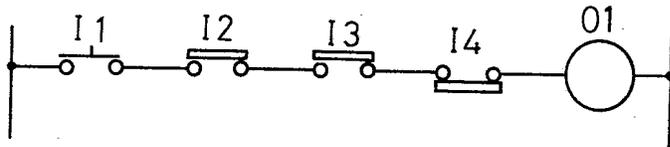


Fig. 6(b)

R	TNA	I 1
R+1	TNA	I 2
R+2	TNA	I 3
R+3	TFA	I 4
R+4	YON	01
R+5		
R+6		
R+7		
R+8		

Fig. 6(c)

S	0
S+1	1
S+2	1
S+3	1
S+4	0
S+5	0
S+6	0
S+7	0
S+8	0

5/11

Fig. 7(a)

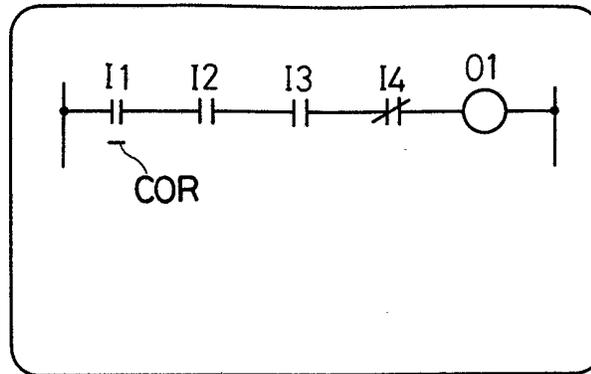


Fig. 7(b)

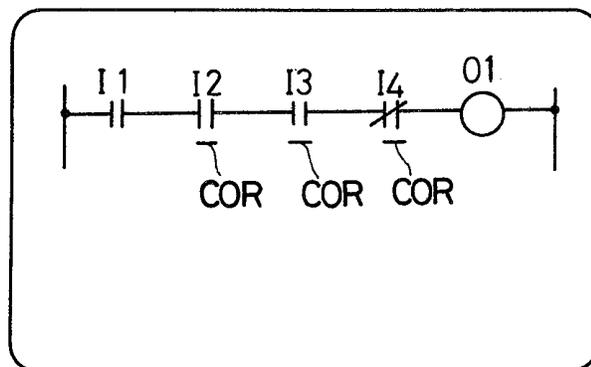
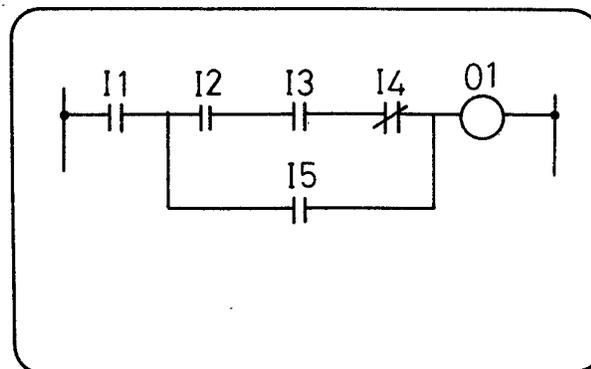


Fig. 7(c)



6/11

Fig. 8

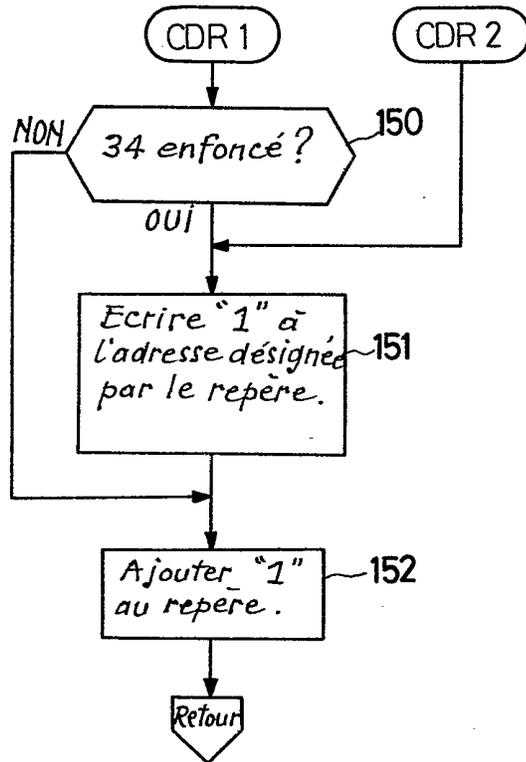


Fig. 9

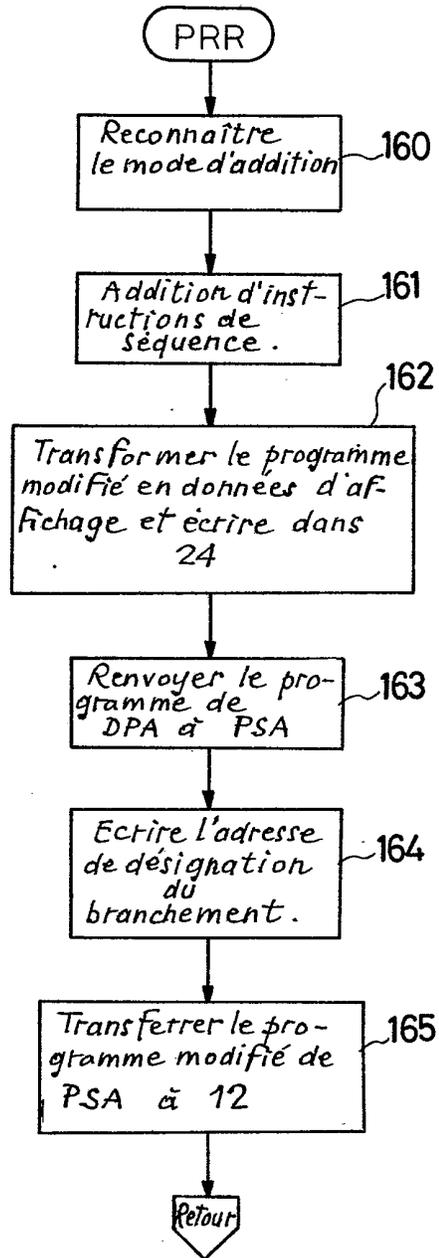


Fig. 10 (a)

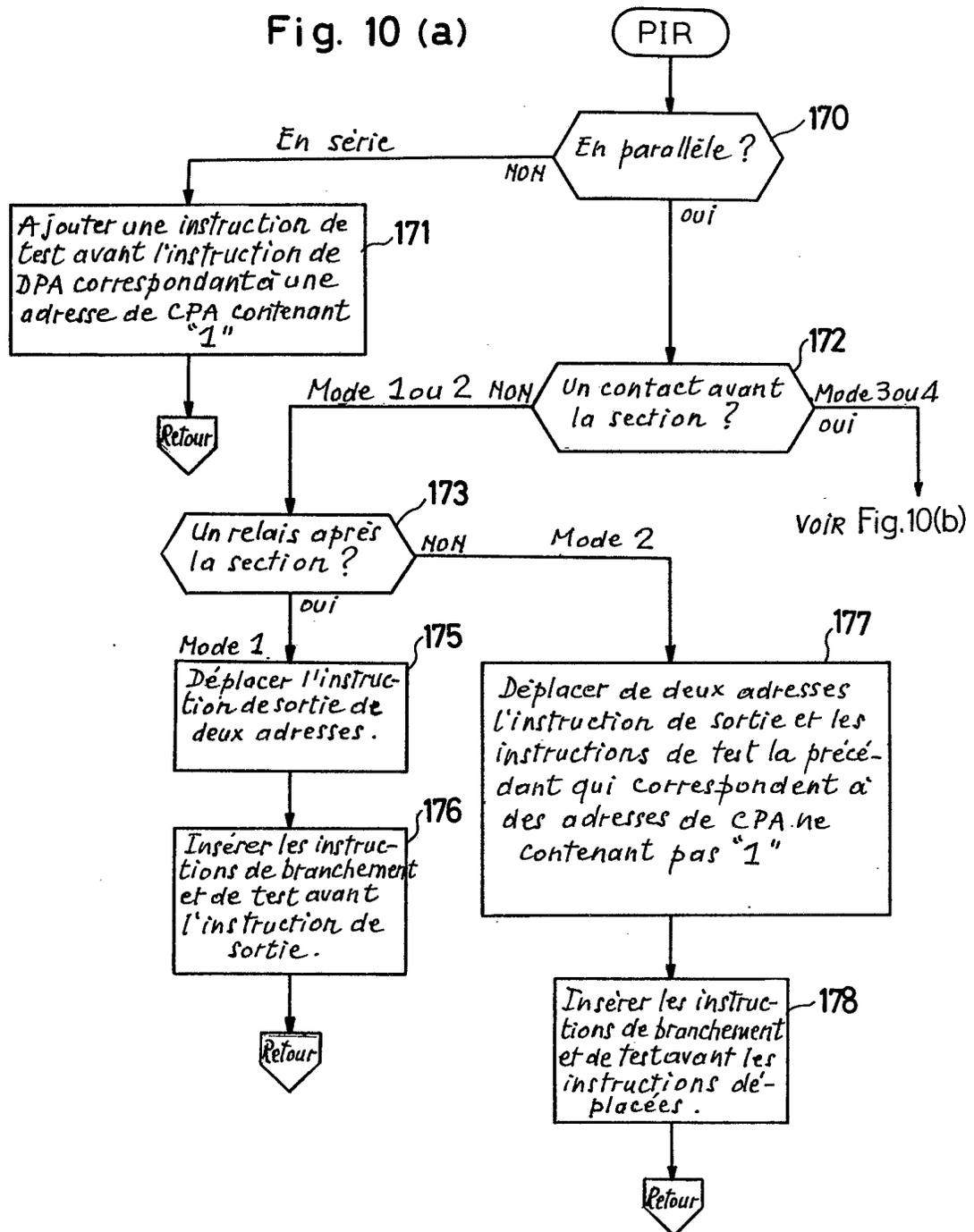


Fig. 10(b)

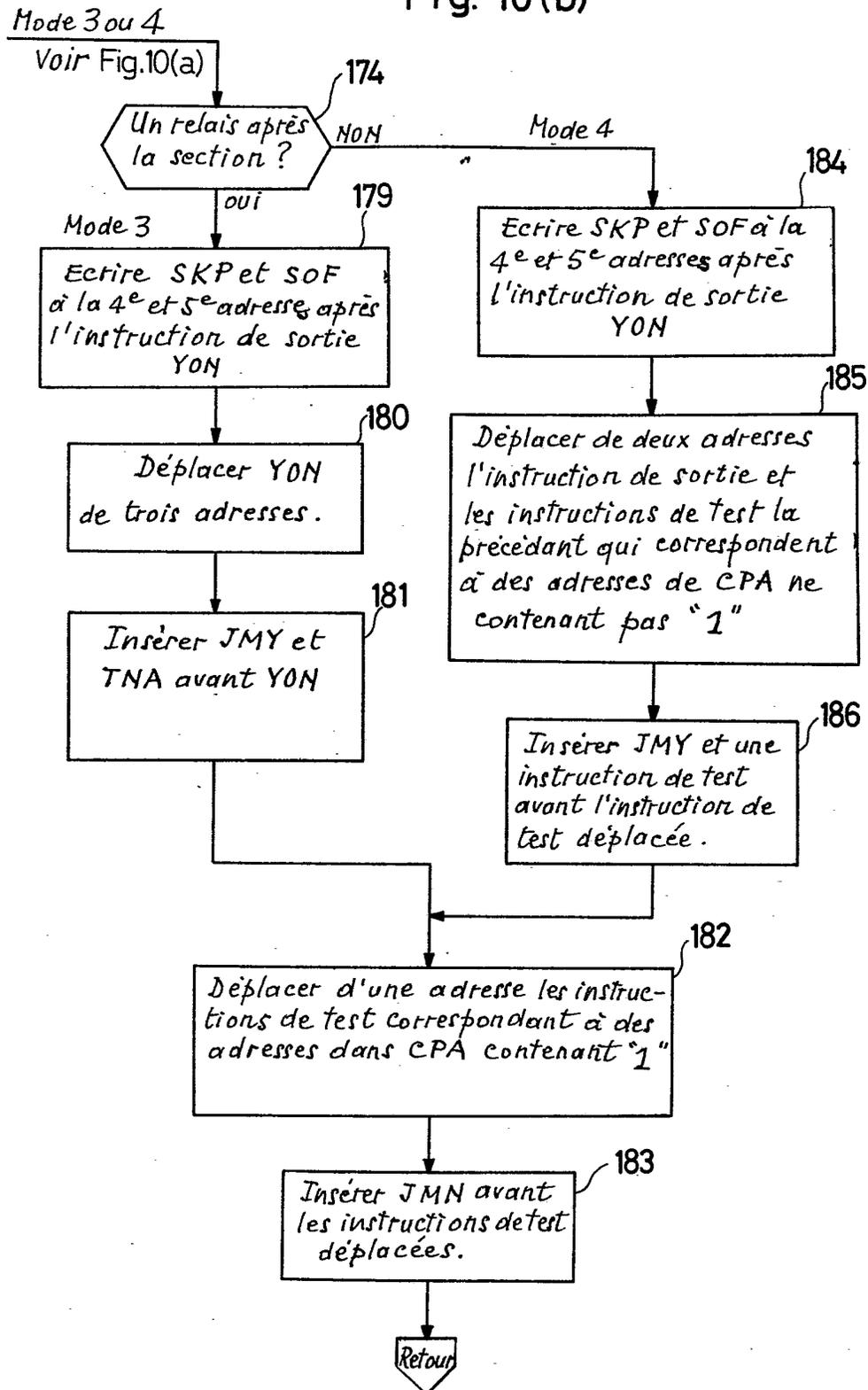


Fig. 11(a)

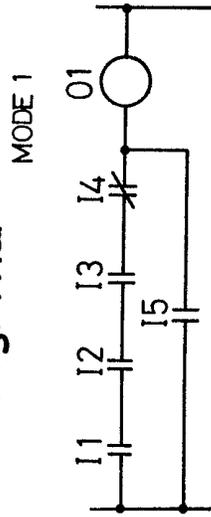


Fig. 12(a)

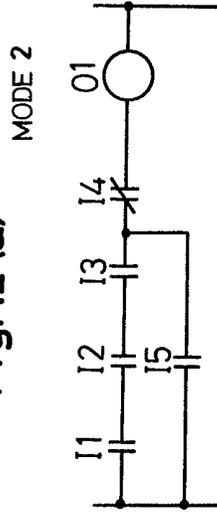


Fig. 11(b)

R	TNA I 1
R+1	TNA I 2
R+2	TNA I 3
R+3	TFA I 4
R+4	JMY A 1
R+5	TNA I 5
A1 R+6	YON O 1
R+7	
	⋮

Fig. 12(b)

R	TNA I 1
R+1	TNA I 2
R+2	TNA I 3
R+3	JMY A 1
R+4	TNA I 5
A1 R+5	TFA I 4
R+6	YON O 1
R+7	
	⋮

Fig. 13 (a)

MODE 3

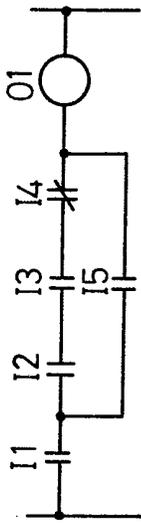


Fig. 14 (a)

MODE 4

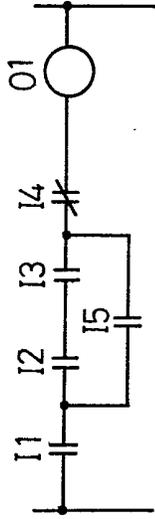


Fig. 13 (b)

R	TNA I 1	
R+1	JMN A2	⊙
R+2	TNA I 2	
R+3	TNA I 3	
R+4	TFA I 4	
R+5	JMY A1	⊙
R+6	TNA I 5	⊙
A1 R+7	YON 01	
R+8	SKP	⊙
A2 R+9	SOF 01	⊙
R+10		

Fig. 14 (b)

R	TNA I 1	
R+1	JMN A2	⊙
R+2	TNA I 2	
R+3	TNA I 3	
R+4	JMY A1	⊙
R+5	TNA I 5	⊙
A1 R+6	TFA I 4	
R+7	YON 01	
R+8	SKP	⊙
A2 R+9	SOF 01	⊙
R+10		

Fig. 15(d)

R	TNA I1
R+1	JMN
R+2	TNA I2
R+3	TNA I3
R+4	TFA I4
R+5	JMY
R+6	TNA I5
R+7	YON 01
R+8	SKP
R+9	SOF 01
R+10	
R+11	

Fig. 15(c)

R	TNA I1
R+1	
R+2	TNA I2
R+3	TNA I3
R+4	TFA I4
R+5	JMY
R+6	TNA I5
R+7	YON 01
R+8	SKP
R+9	SOF 01
R+10	
R+11	

Fig. 15(b)

R	TNA I1
R+1	TNA I2
R+2	TNA I3
R+3	TFA I4
R+4	
R+5	JMY
R+6	TNA I5
R+7	YON 01
R+8	SKP
R+9	SOF 01
R+10	
R+11	

Fig. 15(a)

R	TNA I1
R+1	TNA I2
R+2	TNA I3
R+3	TFA I4
R+4	YON 01
R+5	
R+6	
R+7	
R+8	SKP
R+9	SOF 01
R+10	
R+11	
