

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5268615号  
(P5268615)

(45) 発行日 平成25年8月21日(2013.8.21)

(24) 登録日 平成25年5月17日(2013.5.17)

(51) Int.Cl.	F 1
HO2M 3/00 (2006.01)	HO2M 3/00 U
HO2M 3/155 (2006.01)	HO2M 3/155 H
HO2M 3/28 (2006.01)	HO2M 3/28 H

請求項の数 16 (全 18 頁)

(21) 出願番号 特願2008-318322 (P2008-318322)  
 (22) 出願日 平成20年12月15日 (2008.12.15)  
 (65) 公開番号 特開2010-142071 (P2010-142071A)  
 (43) 公開日 平成22年6月24日 (2010.6.24)  
 審査請求日 平成23年12月14日 (2011.12.14)

早期審査対象出願

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100066061  
 弁理士 丹羽 宏之  
 (74) 代理人 100177437  
 弁理士 中村 英子  
 (74) 代理人 100143340  
 弁理士 西尾 美良  
 (72) 発明者 林崎 実  
 東京都大田区下丸子3丁目30番2号 キ  
 ャノン株式会社内  
 (72) 発明者 鮫島 啓祐  
 東京都大田区下丸子3丁目30番2号 キ  
 ャノン株式会社内

最終頁に続く

(54) 【発明の名称】電源装置および画像形成装置

## (57) 【特許請求の範囲】

## 【請求項 1】

交流電圧を直流電圧に変換する電源装置において、  
 前記交流電圧を整流および平滑する整流平滑手段と、  
 前記整流平滑手段により整流および平滑された電圧を変換して第一の直流電圧を出力する第一のDCDCコンバータと、  
 前記第一の直流電圧を、スイッチング手段によりスイッチングすることにより前記第一の直流電圧よりも低い第二の直流電圧を出力する第二のDCDCコンバータと、を有し、  
 前記第一のDCDCコンバータの前記第一の直流電圧を前記第二の直流電圧より低い第三の直流電圧に低下させ、前記第二のDCDCコンバータの前記スイッチング手段を連続導通状態にする動作モードを有することを特徴とする電源装置。

## 【請求項 2】

前記第一のDCDCコンバータの出力電圧を検出してフィードバックするフィードバック手段を有し、

前記フィードバック手段の基準電圧を切り替えることにより、前記第一のDCDCコンバータの出力電圧を前記第一の直流電圧から前記第三の直流電圧に低下させることを特徴とする請求項1に記載の電源装置。

## 【請求項 3】

前記第二のDCDCコンバータの出力電圧が前記第三の直流電圧となるように、前記第一のDCDCコンバータのスイッチング手段の動作を制御することを特徴とする請求項1

10

20

または 2 に記載の電源装置。

**【請求項 4】**

前記第一の D C D C コンバータは、前記電源装置の起動時にスイッチング手段を駆動するための起動抵抗を有し、

前記起動抵抗の抵抗値を切り替えることにより、前記第一の D C D C コンバータの出力電圧を前記第三の直流電圧に低下させることを特徴とする請求項 1 ないし 3 のいずれか 1 項に記載の電源装置。

**【請求項 5】**

前記第一の D C D C コンバータからの前記第一の直流電圧を負荷へ供給または停止するスイッチを有し、

前記スイッチをオフして前記負荷への前記第一の直流電圧の供給を停止した後に、前記第一の D C D C コンバータの出力電圧を低下させることを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載の電源装置。

**【請求項 6】**

前記第一の D C D C コンバータからの前記第一の直流電圧を負荷へ供給または停止するスイッチを有し、

前記第一の D C D C コンバータの出力電圧が前記第一の直流電圧より低下した状態から前記第一の直流電圧に復帰させた後に前記スイッチをオンすることを特徴とする請求項 1 ないし 5 のいずれか 1 項に記載の電源装置。

**【請求項 7】**

画像を形成するための画像形成手段と、

前記画像形成手段を動作させるための複数の負荷と、

交流電圧を直流電圧に変換して、変換した直流電圧を前記複数の負荷に供給する電源と、を備え、

前記電源は、

前記交流電圧を整流および平滑する整流平滑手段と、

前記整流平滑手段により整流および平滑された電圧を変換して第一の直流電圧を第一の負荷に出力する第一の D C D C コンバータと、

前記第一の直流電圧を、スイッチング手段によりスイッチングすることにより前記第一の直流電圧よりも低い第二の直流電圧を第二の負荷に出力する第二の D C D C コンバータと、を有し、

前記第一の D C D C コンバータの前記第一の直流電圧を前記第二の直流電圧より低い第三の直流電圧に低下させ、前記第二の D C D C コンバータの前記スイッチング手段を連続導通状態にする動作モードを有することを特徴とする画像形成装置。

**【請求項 8】**

前記第一の D C D C コンバータの出力電圧を検出してフィードバックするフィードバック手段を有し、

前記フィードバック手段の基準電圧を切り替えることにより、前記第一の D C D C コンバータの出力電圧を前記第一の直流電圧から前記第三の直流電圧に低下させることを特徴とする請求項 7 に記載の画像形成装置。

**【請求項 9】**

前記第二の D C D C コンバータの出力電圧が前記第三の直流電圧となるように、前記第一の D C D C コンバータのスイッチング手段の動作を制御することを特徴とする請求項 7 または 8 に記載の画像形成装置。

**【請求項 10】**

前記第一の D C D C コンバータは、前記電源の起動時にスイッチング手段を駆動するための起動抵抗を有し、

前記起動抵抗の抵抗値を切り替えることにより、前記第一の D C D C コンバータの出力電圧を前記第三の直流電圧に低下させることを特徴とする請求項 7 ないし 9 のいずれか 1 項に記載の画像形成装置。

10

20

30

40

50

**【請求項 1 1】**

前記第一の D C D C コンバータからの前記第一の直流電圧を供給または停止するスイッチを有し、

前記スイッチをオフして前記画像形成手段への前記第一の直流電圧の供給を停止した後に、前記第一の D C D C コンバータの出力電圧を低下させることを特徴とする請求項\_7 ないし 1\_0 のいずれか 1 項に記載の画像形成装置。

**【請求項 1 2】**

前記第一の D C D C コンバータからの前記第一の直流電圧を供給または停止するスイッチを有し、

前記第一の D C D C コンバータの出力電圧が前記第一の直流電圧より低下した状態から前記第一の直流電圧に復帰させた後に前記スイッチをオンすることを特徴とする請求項\_7 ないし 1\_1 のいずれか 1 項に記載の画像形成装置。

**【請求項 1 3】**

前記画像形成手段は、記録材に画像を形成するために駆動する駆動手段を有し、

前記第一の D C D C コンバータからの前記第一の直流電圧を前記駆動手段に供給することを特徴とする請求項\_7 ないし 1\_2 のいずれか 1 項に記載の画像形成装置。

**【請求項 1 4】**

前記第一の負荷は、前記画像形成手段を駆動するための駆動手段であり、

前記第一の D C D C コンバータからの前記第一の直流電圧を前記駆動手段に供給することを特徴とする請求項\_7 ないし 1\_3 のいずれか 1 項に記載の画像形成装置。

**【請求項 1 5】**

前記画像形成手段の動作を制御する制御手段を有し、

前記第二の D C D C コンバータからの前記第二の直流電圧を前記制御手段に供給することを特徴とする請求項\_7 ないし 1\_4 のいずれか 1 項に記載の画像形成装置。

**【請求項 1 6】**

前記電源に対する省電力状態への指示に応じて前記動作モードに移行することを特徴とする請求項\_7 ないし 1\_5 のいずれか 1 項に記載の画像形成装置。

**【発明の詳細な説明】****【技術分野】****【0 0 0 1】**

本発明は、通常動作モードと省エネルギー状態の待機モードを有する装置の電源に好適な、商用交流電源より安定化直流電圧を得るに関するものである。

**【背景技術】****【0 0 0 2】**

従来から知られている安定化直流電源を得るために電源装置の構成を図 1 3 に示す。この電源装置が搭載される機器は、例えばモータやソレノイド等を含む比較的動作に必要な電圧が高い駆動系への第一の直流電圧と、C P U や A S I C 等の動作に必要な電圧が低い制御系への第二の直流電圧の 2 系統の電圧を供給する構成である。

**【0 0 0 3】**

また、装置が省エネルギー状態である待機モードにおいて駆動系は動作させないため、駆動系の負荷には電圧を供給しない。このため待機モード時にはロードスイッチ(不図示)等によって駆動系の負荷への電圧供給を遮断する構成となっている。図 1 3 において、A が駆動系電源電圧を供給する第一の D C D C コンバータであり、B が制御系電源電圧を供給する第二の D C D C コンバータである。

**【0 0 0 4】**

次に、図 1 3 の詳細説明を行う。図 1 3 の各部位の構成は以下のとおりである。

7 0 0 は商用交流電源、7 0 2 は整流器、7 0 3 は平滑コンデンサ、7 0 5 は起動抵抗、7 0 7 はスイッチング素子、7 1 0 は電源制御用 I C 、7 1 1 はトランジスタ、7 1 2 はダイオード、7 1 3 はコンデンサである。7 2 0 は二次整流ダイオード、7 2 1 は二次平滑コンデンサ、7 2 2 , 7 2 3 , 7 2 4 は抵抗、7 5 0 はシャントレギュレータである。7 1

10

20

30

40

50

4 - b はフォトカプラの L E D 側、7 2 8 はコンデンサ、7 3 2 は第一の直流電圧から第二の直流電圧を生成する D C D C コンバータのスイッチング手段である F E T である。7 3 4 はゲート抵抗、7 3 3 , 7 3 5 は F E T 駆動トランジスタ、7 3 8 は第二の D C D C コンバータを制御する制御用 I C 、7 3 9 はインダクタ、7 4 0 はダイオード、7 4 1 はコンデンサ、7 4 2 , 7 4 3 は抵抗である。7 3 1 は第一の直流電圧の負荷（駆動系）であり、7 4 6 は第 2 の直流電圧の負荷としての C P U （制御系）である。

#### 【 0 0 0 5 】

まず、第一の D C D C コンバータ装置の動作について説明する。  
商用交流電源 7 0 0 から交流電圧（A C 電圧）が印加されると、整流器 7 0 2 により整流された電圧によってコンデンサ 7 0 3 の充電を行う。この整流器 7 0 2 とコンデンサ 7 0 3 は交流電源からの A C 電圧を整流し平滑する整流平滑回路として機能している。コンデンサ 7 0 3 の電圧が上昇すると起動抵抗 7 0 5 を介して電源制御用 I C 7 1 0 に電源が供給され、電源制御用 I C 7 1 0 は F E T 7 0 7 をオンする。F E T 7 0 7 がオンするとトランス 7 1 1 の一次巻線 N p に電流が流れ、トランス 7 1 1 の N p 巾線に印加された電圧によって N s , N b 各巻線にも電圧が現れる。N b 巾線に現れる電圧はダイオード 7 1 2 によって電流が流れないよう阻止され、N s 巾線の電圧も同じくダイオード 7 2 0 によって電流が流れないようになっている。電源制御用 I C 7 1 0 の内部回路により定められる所定の時間経過後に F E T 7 0 7 はオフする。すると N p 巾線の F E T 7 0 7 のドレイン側の電圧が上昇する。また N s 巾線にはダイオード 7 2 0 を通じてコンデンサ 7 2 1 を充電する方向に電流が流れ、コンデンサ 7 2 1 が充電されコンデンサ 7 2 1 の電圧が上昇していく。電源制御用 I C 7 1 0 の内部回路により定まる所定の時間経過後、F E T 7 0 7 はオフとなりコンデンサ 7 0 3 から再びトランス 7 1 1 に電流が供給される。電源制御用 I C 7 1 0 により所定時間経過後に F E T 7 0 7 がオフすると再び N s 巾線電圧によりダイオード 7 2 0 を通じてコンデンサ 7 2 1 が充電される。コンデンサ 7 2 1 の電圧は抵抗 7 2 3 , 7 2 4 により分圧されており、抵抗 7 2 4 の電圧がシャントレギュレータ 7 5 0 の制御端子に印加される。シャントレギュレータ 7 5 0 のカソード電流は、フォトカプラ 7 1 4 を介して電源制御用 I C 7 1 0 に伝達されている。

#### 【 0 0 0 6 】

シャントレギュレータ 7 5 0 の内部の基準電圧と、抵抗 7 2 3 、7 2 4 により分圧された抵抗 7 2 4 の電圧を比較して、抵抗 7 2 4 の電圧が基準電圧よりも高ければ F E T 7 0 7 のオン幅またはオンデューティを減少して出力電圧を下げるよう動作する。抵抗 7 2 4 の電圧がシャントレギュレータ 7 5 0 の基準電圧よりも低ければ F E T 7 0 7 のオン時間またはオンデューティを増加して出力電圧を上昇するようなフィードバック動作をしている。

#### 【 0 0 0 7 】

次に第二の D C D C コンバータ装置の動作について説明する。  
第二の D C D C コンバータは、第一の D C D C コンバータの出力電圧から第二の直流電圧を生成している。通常モード時、第二の D C D C コンバータ制御用 I C 7 3 8 はトランジスタ 7 3 3 、7 3 5 、抵抗 7 3 4 を介して F E T 7 3 2 を断続的に駆動する。抵抗 7 4 2 、7 4 3 は第二の D C D C コンバータの出力電圧を分圧しており、第二の D C D C コンバータ制御用 I C 7 3 8 に抵抗 7 4 3 の電圧を入力している。第二の D C D C コンバータ制御用 I C 7 3 8 は内部に基準電圧 V r e f 2 を有しており、V r e f 2 と抵抗 7 4 3 の電圧が等しくなるように F E T 7 3 2 のオンデューティを制御することにより安定した第二の直流電圧を生成する。この構成において待機モード時の電力を低下させるために駆動系の電源電圧を出力する出力側にロードスイッチを設け、制御系電源により動作している C P U や A S I C といった制御回路によって待機モード時にロードスイッチをオフする構成としている。

#### 【 0 0 0 8 】

しかしながら、図 1 3 の構成では負荷低減に伴う D C D C コンバータの効率の低下は免れ得ない。このような効率の低下を解決する例として特許文献 1 には、特に R C C 方式の

10

20

30

40

50

スイッチング電源装置において、待機モード時（軽負荷時）に出力電圧を低下して後続のDCDCコンバータによって所望の値に昇圧された出力電圧を負荷に供給する構成が開示されている。特許文献1の構成では、RCC方式のコンバータ装置において出力電圧を低下させることにより、スイッチ素子がオフしている期間の補助巻線のリング電圧をスイッチ素子の閾値以下とする。これによりフライバック電圧によるスイッチ素子のターンオンが阻止されて主スイッチング素子のオフが延長され発振周波数を低下する。この結果、スイッチング損失が減少し回路効率が向上するものである。

【特許文献1】特開2000-278946号公報

#### 【発明の開示】

##### 【発明が解決しようとする課題】

10

##### 【0009】

しかしながら、機器が待機モード時の期間は制御系の負荷電流も低減する。従って機器の待機時には前述した第二のDCDCコンバータの効率も低下する。特許文献1の構成では、負荷電流の低減に伴う第一のDCDCコンバータの効率の低下を改善する対策はなされているが、第二のDCDCコンバータについて効率の低下を改善する対策はなされていない。

##### 【0010】

本発明は、このような状況のもとでなされたもので、省エネルギー状態の待機モード時の効率がより向上した電源装置および画像形成装置を提供することを課題とするものである。

20

##### 【課題を解決するための手段】

##### 【0011】

前記課題を解決するため、本発明は、以下の構成を備える。

##### 【0012】

(1) 交流電圧を直流電圧に変換する電源装置において、前記交流電圧を整流および平滑する整流平滑手段と、前記整流平滑手段により整流および平滑された電圧を変換して第一の直流電圧を出力する第一のDCDCコンバータと、前記第一の直流電圧を、スイッチング手段によりスイッチングすることにより前記第一の直流電圧よりも低い第二の直流電圧を出力する第二のDCDCコンバータと、を有し、前記第一のDCDCコンバータの前記第一の直流電圧を前記第二の直流電圧より低い第三の直流電圧に低下させ、前記第二のDCDCコンバータの前記スイッチング手段を連続導通状態にする動作モードを有することを特徴とする電源装置。

30

(2) 画像を形成するための画像形成手段と、前記画像形成手段を動作させるための複数の負荷と、交流電圧を直流電圧に変換して、変換した直流電圧を前記複数の負荷に供給する電源と、を備え、前記電源は、前記交流電圧を整流および平滑する整流平滑手段と、前記整流平滑手段により整流および平滑された電圧を変換して第一の直流電圧を第一の負荷に出力する第一のDCDCコンバータと、前記第一の直流電圧を、スイッチング手段によりスイッチングすることにより前記第一の直流電圧よりも低い第二の直流電圧を第二の負荷に出力する第二のDCDCコンバータと、を有し、前記第一のDCDCコンバータの前記第一の直流電圧を前記第二の直流電圧より低い第三の直流電圧に低下させ、前記第二のDCDCコンバータの前記スイッチング手段を連続導通状態にする動作モードを有することを特徴とする画像形成装置。

40

##### 【発明の効果】

##### 【0013】

本発明によれば、従来の構成では効率が悪かった省エネルギー状態である待機モード時の電源効率を向上させることができる。

##### 【発明を実施するための最良の形態】

##### 【0014】

以下、本発明を実施するための最良の形態を、電源装置および画像形成装置の実施例により詳しく説明する。

50

## 【実施例 1】

## 【0015】

実施例 1 である “電源装置” について説明する。

本実施例の電源装置は、第一の D C D C コンバータにおいて、特に、バーストモードやオフ時間制御等の駆動方式のような、待機モード時（軽負荷時）にスイッチング周波数が低下する制御および制御用の I C を用いた構成を前提としている。

## 【0016】

図 1 は、本実施例の電源装置の回路図である。図 1 において、前述した従来例の構成と重複する部分は同じ符号で示している。従来例と同様である、交流電源からの交流電圧を整流および平滑する整流平滑回路の動作、第一の D C D C コンバータ、第二の D C D C コンバータによる電圧を変換する動作等、従来例と重複する部分は説明を省略する。なお、A が駆動系電源電圧を供給する第一の D C D C コンバータであり、B が制御系電源電圧を供給する第二の D C D C コンバータである。C はロードスイッチである。

図 1 において、125、126 は抵抗、127 はトランジスタである。本電源装置は搭載される機器の状態に従って通常モードと待機モードの 2 つの状態に備えており、この 2 つの状態を切り替え可能である。

## 【0017】

第二の D C D C コンバータの負荷である C P U 746 は、機器の状態を制御するとともに本電源装置の動作モード、即ち通常モードと待機モードの各モード時の動作を制御している。本電源装置を通常モードにする場合、C P U 746 はトランジスタ 127 をオンし、待機モードにする場合はトランジスタ 127 をオフする。なお、通常モードとは駆動系の負荷 731 に直流電圧を供給している状態であり、待機モードとは駆動系の負荷 731 に直流電圧を供給していない状態である。

## 【0018】

## (1) 電源装置が通常モード時の動作説明

通常モード時、C P U 746 はトランジスタ 127 をオンすると、シャントレギュレータ 750 の制御端子 - アノード間には抵抗 724 と抵抗 125 が並列接続される。シャントレギュレータ 750 は制御端子 - アノード間の電圧をあらかじめ定められた基準電圧値にするようにカソード - アノード間の電流を流す。このため第一の D C D C コンバータの出力電圧 V<sub>out</sub> は抵抗 723 と制御端子 - アノード間の抵抗で分圧した結果が基準電圧値 V<sub>ref</sub> となるような電圧になるように F E T 707 を制御する。出力電圧 V<sub>out</sub> は以下の式によって示される。

$$V_{out} = [ ( 抵抗 723 + R ) / R ] \times V_{ref}$$

ここで R は抵抗 724 と抵抗 125 の並列接続による抵抗値であり、以下の式で示される。  
R = 抵抗 724 × 抵抗 125 / ( 抵抗 724 + 抵抗 125 )

## 【0019】

## (2) 電源装置が待機モード時の動作説明

省エネルギー状態である待機モード時、C P U 746 はトランジスタ 127 をオフする。トランジスタ 127 がオフするとシャントレギュレータ 750 の制御端子 - アノード間の抵抗は抵抗 724 のみとなる。前述したようにシャントレギュレータ 750 は制御端子 - アノード間電圧を予め定められた基準電圧値とするよう動作するため、出力電圧 V<sub>out</sub> 3 は

$$V_{out3} = [ ( 抵抗 723 + 抵抗 724 ) / 抵抗 724 ] \times V_{ref}$$

とすると動作する。シャントレギュレータの制御端子 - アノード間の抵抗が通常モード時より高くなるため、出力電圧は低下する。

## 【0020】

第二の D C D C コンバータは前述したように第一の D C D C コンバータの出力電圧から第二の直流電圧を生成している。待機時の動作により第一の D C D C コンバータの出力電圧が低下すると F E T 732 のオン時間を長く（オンデューティを大きく）して出力電圧

10

20

30

40

50

を第二の直流電圧に一定に維持するように動作する。第一のD C D Cコンバータの出力電圧が第二の電源電圧以下になると、第二のD C D CコンバータのF E T 7 3 2はオン状態に固定となる（オンデューティ100%状態）。さらに第一のD C D Cコンバータ電圧は低下し、第三の直流電圧にまで低下する。つまり、第二のD C D Cコンバータは連続導通状態になり、第1のD C D Cコンバータの出力電圧はより低い直流電圧（第三の直流電圧）になる。

#### 【0021】

第三の直流電圧がV<sub>out</sub>3、第二の直流電圧をV<sub>out</sub>2とおくと、  
 $V_{out}2 > V_{out}3$   
 という関係になる。

10

従って抵抗742、抵抗743、V<sub>ref</sub>2と抵抗723、抵抗724、V<sub>ref</sub>の関係は以下の関係式で示される。

$$[(\text{抵抗}742 + \text{抵抗}743) / \text{抵抗}743] \times V_{ref}2 > [(\text{抵抗}723 + \text{抵抗}724) / \text{抵抗}724] \times V_{ref}$$

#### 【0022】

以上のように構成した場合の電源の効率と、従来構成（図13）の効率を比較した図を図3に示す。図3では、横軸を負荷電流、縦軸を効率として本実施例と従来構成との負荷電流に対する効率を示している。従来構成では第一のD C D Cコンバータとともに第二のD C D Cコンバータの効率も低下していくため効率が良くない。本実施例によれば、第二のD C D Cコンバータでの損失はF E T 7 3 2のオン抵抗のみとなるため電源の効率が向上する。

20

#### 【0023】

また、シャントレギュレータによる制御ではシャントレギュレータの耐圧が不足する場合には、シャントレギュレータを基準電圧源として用い、オペアンプ（誤差増幅器）により制御回路を構成しても良い。また、基準電圧にはシャントレギュレータ内の電圧を使用しているが、ツエナダイオードによって基準電圧を構成しても良い。

#### 【0024】

##### （3）モード移行時の動作の説明

次に待機モードから通常モード、また、通常モードから待機モードへの状態移行について説明する。

30

#### 【0025】

図4に待機モードから通常モードへの移行時の各部の電圧を示す。図4に示したように待機モードから通常モードへの移行時にはC（コンデンサ）741の両端電圧、即ち、第二のD C D Cコンバータからの出力電圧は第三の直流電圧から第二の直流電圧へとスムーズに移行している。これは待機モードから通常モードへの移行時に第一のD C D Cコンバータの出力電圧が第二の直流電圧よりも大きくなると第二のD C D Cコンバータが動作して出力電圧の制御を行うためである。図で示されているように、コンデンサ741の両端電圧が第三の直流電圧から第二の直流電圧に移行するとともにF E T 7 0 7、F E T 7 3 2が動作し、コンデンサ728の両端電圧が第1の直流電圧にスムーズに移行する。

#### 【0026】

40

次に図5に通常モードから待機モードに移行する場合の状態を示す。  
 図では、通常モードから待機モードに移行する際の、第一のD C D Cコンバータ出力電圧と第一のD C D CコンバータにおけるF E T 7 0 7および第二のD C D CコンバータにおけるF E T 7 3 2のゲート電圧と第二のD C D Cコンバータの出力電圧を示す。

#### 【0027】

第一のD C D Cコンバータの出力電圧が低下してくるとF E T 7 0 7のG S間電圧はオフとなり、F E T 7 0 7は停止する。第一のD C D CコンバータのF E T 7 0 7が停止しているのに負荷電流は流れ出るので第一のD C D Cコンバータの出力電圧は低下する。即ち、第二のD C D Cコンバータの入力電圧が低下してくるため、第二のD C D CコンバータはF E T 7 3 2のゲートのオン幅（オンデューティ）を大きくしながら第二のD C D C

50

コンバータの出力電圧を一定になるよう制御する。第二のD C D C コンバータの入力電圧が第二の直流電圧以下になると、第二のD C D C コンバータのF E T 7 3 2はオン状態のままになる(図のF E T 7 3 2 G S 間電圧)。

#### 【0028】

第一のD C D C コンバータ出力電圧が第三の直流電圧となったところで第一のD C D C コンバータのF E T 7 0 7がオン／オフ動作を行うために第二のD C D C コンバータの出力電圧は第三の直流電圧で制御される(図の点線Bで示す状態)。

#### 【0029】

以上のとおり、本実施例において、待機モードと通常モードの移行時(切り替え時)に第二のD C D C コンバータ出力電圧は急峻な電圧変化を発生しないよう構成している。

10

#### 【0030】

このように、本実施例によれば待機モード時における第一および第二のD C D C コンバータの効率を向上させることができる。また、待機モードから通常モードへ、通常モードから待機モードへの切り替え時にも出力電圧の急峻な電圧変化が発生しないようにできるので、回路の誤動作等の発生が抑制できる。

#### 【実施例2】

#### 【0031】

実施例2である“電源装置”について説明する。

本実施例の電源装置は、第一のD C D C コンバータにおいて、特に、R C C 方式や周波数制御方式のような、待機モード時(軽負荷時)にスイッチング周波数が上昇する制御、および制御用I C を用いた構成を前提としている。なおR C C (R i n g i n g C h o k e C o n v e r t e r ) 方式とは、フライバック型コンバータの一種で、自励発振によってスイッチング動作を行うコンバータのことである。

20

#### 【0032】

図2は本実施例の電源装置の回路図である。本実施例において、従来例の構成と重複する部分は同じ符号で示しており、その説明は省略する。Aが駆動系電源電圧を供給する第一のD C D C コンバータであり、Bが制御系電源電圧を供給する第二のD C D C コンバータである。

#### 【0033】

図2において、742、243、247、248、237、251、252は抵抗、250はコンパレータ、249はシャントレギュレータ、253、254はトランジスタである。

30

#### 【0034】

通常モード時、C P U 7 4 6はトランジスタ253をオンしている。トランジスタ253がオンするとトランジスタ254がオフとなるため、第一のD C D C コンバータはコンパレータ250の動作に関わらずシャントレギュレータ750の動作によって第一の直流電圧を出力している。また、第二のD C D C コンバータは第二のD C D C コンバータ制御用I C 7 3 8によりF E T 7 3 2を断続的に駆動して第二の直流電圧を出力している。

#### 【0035】

待機モードとなってC P U 7 4 6がトランジスタ253をオフすると、トランジスタ254はコンパレータ250の出力によって動作する。コンパレータ250の出力はトランジスタ254、フォトカプラ714を介して第一のD C D C コンバータ制御用I C 2 1 0に接続されており、第一のD C D C コンバータの出力は、第二のD C D C コンバータの出力電圧が第三の直流電圧となるように制御する。

40

#### 【0036】

第二のD C D C コンバータの出力電圧は通常モード時に第二の直流電圧となるように定めており、第三の直流電圧は該第二の直流電圧よりも低い電圧に設定しているので、第一のD C D C コンバータの出力電圧は第一の直流電圧から第三の直流電圧へと低下していく。

#### 【0037】

50

第二のD C D Cコンバータは入力電圧が低下しても出力を第二の直流電圧に保つためにF E T 7 3 2のオンデューティを大きくしながら動作を続け、入力電圧が第二の直流電圧となったときにオンデューティが100%となり、F E T 7 3 2はオンしたままとなる。さらに第一のD C D Cコンバータの出力電圧は第三の直流電圧まで低下させてはじめてコンパレータ250が動作してF E T 7 0 7をスイッチング動作させる。この結果、第一のD C D Cコンバータ出力電圧は第三の直流電圧となる。

#### 【0038】

本実施例によれば、実施例1と同様に待機モード時における第一および第二のD C D Cコンバータの効率を向上させることができる。

#### 【実施例3】

#### 【0039】

実施例3である“電源装置”について説明する。  
実施例1、2では、第二のD C D Cコンバータの制御用I Cとしてオンデューティを100%にすることができるI Cを用いることを前提としている。本実施例では、第二のD C D Cコンバータの制御用I Cとしてオンデューティを100%にすることのできないようなI Cを使用した場合の構成を前提としており、第二のD C D CコンバータのF E Tをオンするための外部回路を設けることを特徴としている。

#### 【0040】

第二のD C D Cコンバータの制御に用いる制御用I Cの保護機能として、デューティガード機能や発振器の下限周波数を有している場合（オンデューティ100%設定できない場合）がある。従って第二のD C D Cコンバータの入力電圧が低くなても第二のD C D CコンバータのF E Tはオンし続けることができない。このため出力電圧の変動が大きくなったり出力電圧が低下したりしてしまい、実施例1、2のような動作ができなくなってしまう。このような場合には第一のD C D Cコンバータの出力電圧を検出し、検出した電圧が予め定められた電圧となったときに第二のD C D CコンバータのF E Tをオンする外部回路を設けることで待機モード時に第二のD C D CコンバータのF E Tをオン状態とすることができる。

#### 【0041】

この具体例の回路を図6に示す。本実施例は、実施例1における第1のD C D Cコンバータに、図6に示す第2のD C D Cコンバータを接続した構成の電源装置である。

#### 【0042】

なお、図6における第二のD C D CコンバータBのF E T 5 0 1を駆動する回路としては、トランジスタ558、抵抗555、556、557、559、560等から構成され、その他、コンデンサ551、572、530、抵抗536、549、ダイオード529、インダクタ528から構成される。この回路の基本的な動作は、従来例の構成で説明したものと略同様であるため説明は省略し、本実施例の外部回路D1の構成、動作のみを説明する。

#### 【0043】

本実施例における外部回路D1は、待機モード時に第二のD C D CコンバータBのF E T 5 0 1をオン状態にする回路である。600は第二のD C D Cコンバータの制御用I Cである。R E Fは制御目標とする電圧を入力する端子、Cはコレクタ、Eはエミッタであり、C端子の先にF E T 5 0 1のゲート端子を接続することにより、F E T 5 0 1を駆動している。G N Dは制御用I CのG N D端子である。

#### 【0044】

また、外部回路D1は、抵抗601、604、608、609、611、トランジスタ602、603、606、610、ダイオード605、607から構成される回路である。

#### 【0045】

通常モード時は、第一のD C D Cコンバータの出力電圧が第一の直流電圧となっており、第二のD C D Cコンバータの出力電圧（第二の直流電圧）よりも高い。このためトラン

ジスタ 606 がオンし、ダイオード 607 から抵抗 609 を通して電流が流れダイオード 605 は逆バイアスとなるためにトランジスタ 602 は動作しない。またトランジスタ 603、トランジスタ 610 ともにオフとなるため、IC600 の制御出力がそのまま FET501 に印加される。従って第二の D C D C コンバータは IC600 の制御による D C D C コンバータ動作を続ける。

#### 【0046】

待機モードとなったとき、負荷である不図示の装置は、端子 174 を Low にするととともに第一の D C D C コンバータの出力電圧を低下させる。端子 174 が Low になり、かつ第一の D C D C コンバータの出力電圧が第二の直流電圧よりも低くなると、トランジスタ 602 および 603 がオンする。これによりトランジスタ 610 はオンとなり、FET 10 501 のゲートを Low とするため FET501 はオンし続けることになる。

#### 【0047】

通常モードに復帰する場合には、負荷である不図示の装置は、第一の D C D C コンバータを通常モード出力となるようにするとともに端子 174 を High または高インピーダンスとする。するとトランジスタ 603 がオフとなるため、トランジスタ 610 もオフとなり、IC600 は再び FET501 を駆動できるようになる。同時に第一の D C D C コンバータの出力電圧は上昇し始めるため、IC600 は FET501 のオン時間を徐々に短く駆動し始める。この間の電圧変動は、待機モードから通常モードへの切り替え直後に IC600 の最大デューティ範囲と第一の D C D C コンバータの電圧上昇による変動があるだけなので負荷の装置としては充分に許容できる範囲となる。以上により制御切り替え時の電圧変動の小さい切り替えが可能となる。 20

#### 【0048】

なお、図 6 ではディスクリート部品を用いた例を示した。しかしながら、コンパレータを用いればより簡単に回路を構成することが可能である。そのような回路を図 7 に示す。

#### 【0049】

図 7 は外部回路の構成が図 6 とは異なっている。図 7 における外部回路 D2 では、通常モード時、装置は端子 174 を High にする。コンパレータ 1405 の - 端子が Low となるため、コンパレータ出力端子は OPEN となり、FET501 に影響は及ぼさない。待機モードとなったとき、装置は電源装置の出力電圧を低下させるとともに端子 174 を Low にする。入力電圧が低下してコンパレータ 1405 の - 入力端子電圧が + 入力端子電圧よりも高くなるとコンパレータ出力が Low となり、第 2 の D C D C コンバータの FET501 をオンする。 30

#### 【0050】

なお、図 6、図 7 の回路において、端子 172、173、174 には実施例 1、2 で説明した制御系の負荷としての C P U 746 が接続されている。

#### 【0051】

本実施例によれば、第二の D C D C コンバータの制御用 IC として 100% オンデューティ動作ができない場合でも、待機モード時における第一および第二の D C D C コンバータの効率を向上させることができる。

#### 【実施例 4】

#### 【0052】

実施例 4 である “電源装置” について説明する。

#### 【0053】

本実施例は、第一の D C D C コンバータが R C C 方式の回路により構成した場合の例を示すものである。本実施例では、第二の D C D C コンバータとしては、図 1 に示す第二の D C D C コンバータ B 部分で、C P U 746 によるトランジスタ 127 の制御部分を除いて同様の D C D C コンバータを想定している。よって、第二の D C D C コンバータについては、実施例 1 の説明を援用しこでの説明は省略する。

#### 【0054】

以下に図 8 に基づき本実施例における第一の D C D C コンバータの動作について説明す 50

る。図8において、800は商用交流電源、801はフィルタ回路、802はダイオードブリッジ、803はコンデンサ、804はスイッチングトランジスタである。また、805は起動抵抗、806-aは第1のフォトカプラの一端であるフォトトランジスタ、807はスイッチング素子、808、809、811、813、816、817は抵抗、810はトランジスタである。また、812、818はコンデンサ、814-aは第二のフォトカプラの一端であるフォトトランジスタ、815, 819はダイオードである。

#### 【0055】

820は二次整流ダイオード、821は電解コンデンサ、822、824、825は抵抗、823はシャントレギュレータである。また、835、836、839は抵抗、833はコンパレータ、806-bはフォトカプラのLED、834は抵抗、833はコンパレータ、876はトランジスタである。また、838は基準電圧を生成するツェナダイオードである。  
10

#### 【0056】

商用交流電源800よりフィルタ回路801を介してダイオードブリッジ802にAC電源が印加されると、ブリッジダイオード802により両波整流がなされ、コンデンサ803に充電が行なわれ、コンデンサ803の両端にDC電圧を生成する。

#### 【0057】

電源起動時に通常モードとなる場合の動作を説明する。通常モード時には端子874はHighの信号が入力される。このためトランジスタ876はオンとなり、フォトカプラのLED806-bは点灯しない状態となっている。フォトカプラのトランジスタ806-aはインピーダンスが高い状態となっているため、抵抗851による電流がトランジスタ850のベースエミッタ間に流れトランジスタ850はオンとなる。この結果、起動抵抗805とゲートソース間に接続された抵抗808の分圧によりスイッチング素子807のゲート-ソース間に電圧が印加され、スイッチング素子807がオンする。スイッチング素子807がオンするとトランジスタ804の一次巻線Npに電流が流れ始める。するとトランジスタ804の補助巻線Nbにさらにスイッチング素子807のゲート電圧を高くする方向に電圧が発生する。この電圧により抵抗817を通じてコンデンサ818が充電される。コンデンサ818の両端電圧はトランジスタ810のベース-エミッタ間に印加されるため、充電が開始され一定時間経過するとトランジスタ810に充分なベース電圧が発生し、ベース電流が流れることによってトランジスタ810がオンする。  
20  
30

#### 【0058】

トランジスタ810がオンするとスイッチング素子807がオフし、スイッチング素子807のドレイン-ソース間電圧が上昇し始める。この結果、補助巻線Nbのダイオード815のカソード側の電圧が降下し、逆方向に電圧が発生する。

二次巻線Nsにはダイオード820が導通する方向に電流が流れ、コンデンサ821の電圧とダイオード820の順方向電圧の和以上の電圧となったときにコンデンサ821を充電する。同時に補助巻線Nbに現れた電圧はコンデンサ818を放電する。ダイオード819はトランジスタ810のベース-エミッタ間の逆方向耐圧以上に電圧が印加されないよう保護のために接続されている。抵抗816、ダイオード815はコンデンサ818を放電する方向に電流を流し、抵抗817による放電よりも高速に放電するために接続している。このようになるとトランジスタ810はオフするため、スイッチング素子807のゲート電圧はこの後、起動抵抗805により供給される電流と、抵抗811とコンデンサ812を介して供給される補助巻線Nbに流れ込む電流により決まるようになる。スイッチング素子807のオフを高速化するために抵抗841とダイオード842を接続している。  
40

#### 【0059】

スイッチング素子807がオフの期間、トランジスタ804に蓄えられたエネルギーは、コンデンサ821に移動するため、時間とともにNs巻線の電圧が減少する。Ns巻線電圧は補助巻線Nbの出力電圧にも反映されるためNb巻線のダイオード819アノード端子側の電圧も小さくなる。起動抵抗805より流入する電流によりバイアスされてスイッチ  
50

ング素子 807 のゲート電圧が上昇してくる。

#### 【0060】

スイッチング素子 807 のゲート電圧が閾値よりも高くなると、スイッチング素子 807 はオンし、Np 巻線にコンデンサ 803 からトランス 804 を介し、スイッチング素子 807 を通ってコンデンサ 803 の - 端子の方向に電流が流れる。また Nb 巻線には、Nb 巻線よりコンデンサ 812、抵抗 811、抵抗 808、Nb 巻線といった方向に電流が流れるためスイッチング素子 807 のゲート電圧がさらに上昇する。そうして前述したように Nb 巻線の電圧と抵抗 817 によりコンデンサ 818 が充電され、トランジスタ 810 をオンすることでスイッチング素子 807 がオフする。

#### 【0061】

以上のような一連の発振動作が継続されてスイッチング素子 807 のオン期間にトランス 804 に蓄えられたエネルギーが、スイッチング素子 807 のオフ期間にコンデンサ 821 に蓄えられ、コンデンサ 821 の両端電圧は上昇していく。

#### 【0062】

コンデンサ 821 の電圧は抵抗 824 と 825 により分圧され、抵抗 825 の両端電圧がシャントレギュレータ 823 の基準電圧よりも高くなると、シャントレギュレータ 823 はカソード - アノード間に電流を流し始め、フォトカプラのフォトダイオード 814-b が発光する。

フォトカプラの受光側のトランジスタ 814-a は、抵抗 813 とトランジスタ 810 のベースに接続されており、フォトカプラ 814 の LED が発光するとフォトトランジスタ 814-a のインピーダンスが低下する。このため、トランジスタ 810 がオンしてスイッチング素子 807 をオフする。このようにして抵抗 825 の両端電圧がシャントレギュレータ 823 の基準電圧となるようにコンデンサ 821 の両端電圧は制御される。

#### 【0063】

待機モード時は、端子 874 が Low とされる。端子 874 が Low とされるとトランジスタ 876 がオフとなる。するとコンパレータ 833 の出力信号によりフォトカプラのフォトダイオード 806-b の点灯を制御できるようになる。

コンパレータ 833 は - 入力端子に出力電圧を抵抗 835、抵抗 834 により分圧した電圧を入力する。また + 入力端子には抵抗 836 によりバイアスされたツェナダイオード 838 の基準電圧を入力する。コンパレータ 833 は入力電圧を基準電圧と比較し、ツェナダイオード 838 の電圧よりも抵抗 834 の電圧が高い場合に出力端子を Low とする。コンパレータ 833 の出力端子が Low となるとフォトカプラのフォトダイオード 806-b が点灯する。するとフォトカプラのトランジスタ 806-a のインピーダンスが低下しトランジスタ 850 がオフとなる。抵抗 851 は起動抵抗 805 よりも高い抵抗をしているため、起動時のゲート電圧が低下してスイッチング素子 807 はオンできなくなる。抵抗 851 は高抵抗のため、少なくとも 2 つ以上の複数の抵抗を直列接続している。起動抵抗 805 も同様である。このままでは Nb 巻線の電圧によってスイッチング素子 807 がオンしてしまう場合がある。このためにコンパレータ 833 の出力により、フォトカプラの LED 814-b も点灯させて、フォトカプラのトランジスタ 814-a のインピーダンスを低下させ、スイッチング素子 807 を確実にオフする構成としても良い。

#### 【0064】

スイッチング素子 807 がオフとなると、端子 872 と端子 873 の間の電圧である第一の DCCDCC コンバータの出力電圧は降下していく。第一の DCCDCC コンバータ出力電圧が抵抗 835 と抵抗 834 により分圧された値がツェナダイオード 838 の電圧よりも低くなると、コンパレータ 833 がオフし、フォトカプラの LED 806-b、814-b が点灯しなくなる。（なお、このときの出力電圧は実施例 1 で説明した第三の直流電圧となっている。）この結果トランジスタ 850 のインピーダンスが低下し起動電流が流れ始める。またトランジスタ 810 のインピーダンスが上昇してスイッチング素子 807 のゲート端子電圧が上昇可能になる。

#### 【0065】

10

20

30

40

50

第一のD C D Cコンバータが通常モード時に機能する電圧フィードバック用のシャントレギュレータ823のカソード-アノード間は第一のD C D Cコンバータ出力電圧が低下しているためハイインピーダンスとなっている。このためフォトカプラのL E D 814-bは点灯しない。

#### 【0066】

従ってスイッチング素子807は電源起動時と同じく、最大オン時間で駆動される。実施例1ではシャントレギュレータに入力する抵抗の分圧比を待機/通常モードで切り替える構成であった。しかしながらR C C方式で同様に構成すると待機モード時の周波数がはるかに高い周波数になってしまふ。するとスイッチング損失が大きくなり、かえって効率を低下させていた。

10

#### 【0067】

第一のD C D CコンバータがR C C回路により構成される場合には、本実施例のようにすることでの待機モード時の低電圧出力時、起動抵抗に接続したトランジスタ850をスイッチング動作させるので起動抵抗による損失も低減することが可能となる。従って、さらなる電源装置の効率の向上を図ることが可能となる。

#### 【実施例5】

#### 【0068】

実施例5である“レーザビームプリンタ”について説明する。本実施例は、実施例4で説明したR C C方式の電源装置をレーザビームプリンタに適用する場合について説明する。実施例4と共通する部分については同一の符号を示して説明は省略し、本実施例の特徴部のみを説明する。

20

#### 【0069】

本実施例における第一のD C D Cコンバータの動作を説明する。

図9は、本実施例のレーザビームプリンタにおける、第一のD C D Cコンバータおよび第二のD C D Cコンバータの構成を示す回路図である。図9において、F E T 927より左側が第一のD C D Cコンバータ部分であり、F E T 927を含む右側が第二のD C D Cコンバータ部分である。

図9において、927は第二のD C D CコンバータのメインスイッチングF E T、928はインダクタ、929は回生ダイオード、930はコンデンサ、926、934~937は抵抗、938はツエナダイオードである。また、939は抵抗、932および933はコンパレータである。

30

#### 【0070】

まず、通常時の動作説明を行う。コンパレータ932はツエナダイオード938の電圧を基準電圧として、抵抗934および939で分圧された電圧と比較する。ツエナダイオード938の電圧よりも抵抗939の電圧が低くなると、コンパレータ932の出力はL o wとなるため、F E T 927のゲート電圧が低下しF E T 927はオンする。このためインダクタ928に電流が流れコンデンサ930を充電しコンデンサ両端電圧が上昇する。次に電圧が上昇して抵抗939の電圧がツエナダイオード938の電圧よりも高くなるとコンパレータ932の出力がH i g hとなるためF E T 927はゲート電圧が高くなりF E T 927はオフとなる。インダクタ928はさらに電流を流し続けようとするためダイオード929がオンしインダクタ928に蓄えられたエネルギーをコンデンサ930に充電する。このときダイオード980が導通しコンパレータ932の+入力端子の電圧を低くするためコンパレータ932は反転動作を行ってF E T 927をオンにする。以上のような一連の動作を繰り返すことにより、図示の第二のD C D Cコンバータは発振を継続している。

40

#### 【0071】

図10にレーザプリンタの制御部から電源装置への省エネルギー mode信号ラインの接続図を示す。図10において、188が制御回路の出力トランジスタ、190がC P U、もしくはA S I Cからなる制御回路である。185~187、271、272は抵抗である。F E T 270を用いたロードスイッチで駆動系(+24V)の出力をオンオフしてい

50

る。FET270のドレインは、図9のD端子をわち駆動系電源に接続されている。このように構成することで、制御回路190出力がHighの時には出力トランジスタ188はローインピーダンスとなってロードスイッチであるFET270がオンする。また、制御回路190出力がLowとなることで出力トランジスタ188はハイインピーダンス状態となりロードスイッチであるFET270がオフする。

#### 【0072】

省エネルギー modeに入る場合の動作について、図11のフローチャートに基づき説明する。省エネルギー mode時、制御回路190からの信号は、第一の直流電圧の供給を停止するためステップ11(図ではS11と略記する、以下同様)で出力トランジスタ188をオフし抵抗272より出力されているゲート端子をHighもしくはハイインピーダンス状態とする。このようになると、ロードスイッチのFET270がオフするため、第一のDCDCコンバータは第一の直流電圧を端子171から電源外部に出力しなくなる。  
10

#### 【0073】

然る後にステップ12で端子184がローになり省エネルギー mode信号が端子174から図9に示す電源装置に入力されると、トランジスタ175がオフしてフォトカプラのLED906-bに電流が流れる状態になり、電源のコンパレータ933の動作が有効になる。コンパレータ933は、抵抗935と937の分圧電圧をツエナダイオード938の電圧と比較するように構成されている。コンパレータ933は、抵抗937の電圧がツエナダイオード938の電圧よりも高い状態でオン状態となり、フォトカプラ906-bのLEDに電流を流しLEDを発光させる。フォトカプラ906の受光側のトランジスタ906-aは、トランジスタ850のベースエミッタ間に接続されており、フォトカプラ906のLED発光によりトランジスタ850をオフ、LED消灯によりトランジスタ850をオンとする。このようにして第二のDCDCコンバータの出力電圧が第三の直流電圧となるように第一のDCDCコンバータの起動抵抗805とスイッチング素子807をオン、オフする。このようにすることで、第二のDCDCコンバータのフィードバック回路は常に出力電圧が目標値以下の値となっているためにFET927をオンし続けるよう動作する。このようにして第二のDCDCコンバータのFET927をオン固定としてスイッチング損失が発生しなくなり、第二のDCDCコンバータでの損失はFET927とインダクタ928の抵抗分による損失だけとなる。同時に第一のDCDCコンバータは3.3Vの増減にあわせた長い周期での休止が入ることになるためスイッチング損失が減少して電源効率が飛躍的に上昇する。  
20  
30

#### 【0074】

次に省エネルギー modeからの復帰について図12に基づき説明する。ステップ21で端子184をHighにすることで、トランジスタ175をオンし、コンパレータ933による起動抵抗805とFET907の制御が停止し、第一のDCDCコンバータ出力電圧が第一の直流電圧(+24V)に向かって上昇を始める。ステップ22で第一のDCDCコンバータ出力電圧が第一の直流電圧に達する頃まで数ms待ち合わせた後に、ステップ23で出力トランジスタ188をオンする。すると、ロードスイッチであるFET270がオンして端子171から駆動系の負荷に第一の直流電圧が供給される。なお駆動系の負荷で中途半端な電圧が加わって誤動作するような素子が無ければロードスイッチであるFET270も無くして第一の直流電圧をオンオフしないようにしても良い。  
40

#### 【0075】

以上説明したように本実施例によれば、レーザビームプリンタに本発明に係る電源装置を適用した構成において、待機モード時の電源装置の効率を向上することができる。

#### 【図面の簡単な説明】

#### 【0076】

【図1】実施例1の電源装置の構成を示す回路図

【図2】実施例2の電源装置の構成を示す回路図

【図3】実施例1と従来例の電源の効率を比較した図

【図4】実施例1の電源装置の待機モードから通常モード移行時の各部の波形を示す図

- 【図 5】実施例 1 の電源装置の通常モードから待機モード移行時の各部の波形を示す図  
 【図 6】実施例 3 における第二の D C D C コンバータの構成を示す回路図  
 【図 7】実施例 3 における第二の D C D C コンバータの他の構成を示す回路図  
 【図 8】実施例 4 の電源装置における第一の D C D C コンバータの構成を示す回路図  
 【図 9】実施例 5 における電源装置の構成を示す回路図  
 【図 10】実施例 5 におけるレーザプリンタの制御部から電源装置への接続構成を示す図  
 【図 11】実施例 5 における省エネルギー モード移行時の動作を示すフローチャート  
 【図 12】実施例 5 における省エネルギー モードからの復帰時の動作を示すフローチャート  
 【図 13】従来例の構成を示す回路図

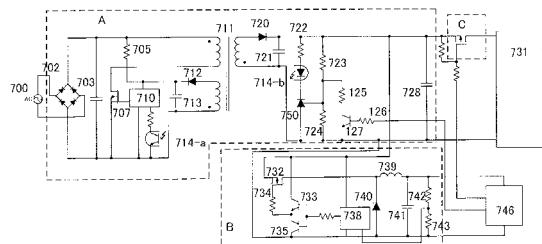
10

## 【符号の説明】

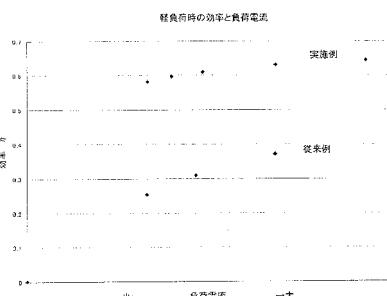
## 【0077】

- 702 整流ダイオード  
 703 一次平滑コンデンサ  
 711 スイッチングトランジスト  
 720 二次整流ダイオード  
 728 二次平滑コンデンサ  
 732 スイッチング素子  
 746 C P U  
 700 702 703 707 710 713 714-a 714-b 720 722 723 728 731 732 733 734 735 736 738 740 741 742 743 746

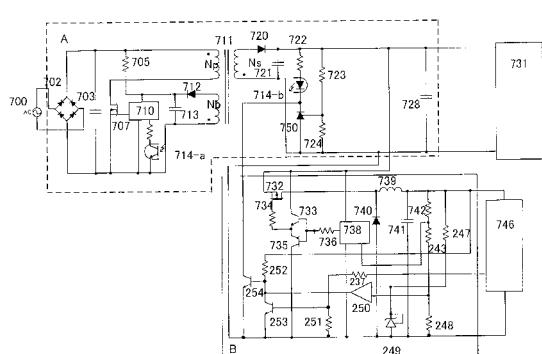
【図 1】



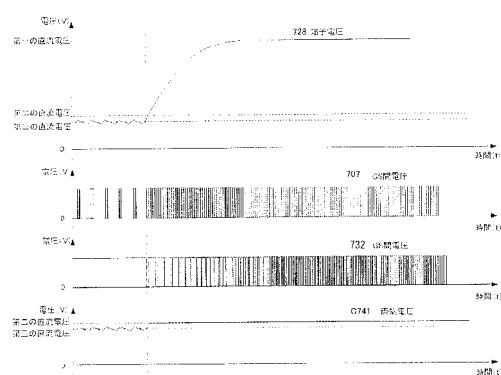
【図 3】



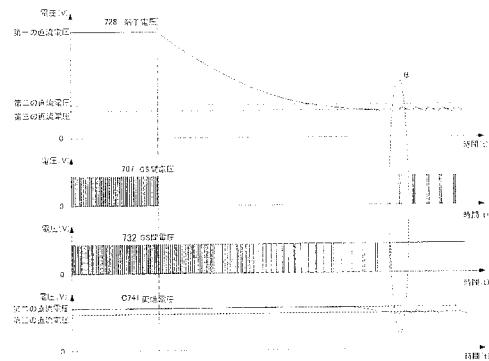
【図 2】



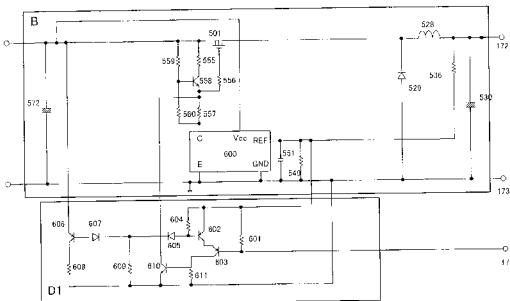
【図 4】



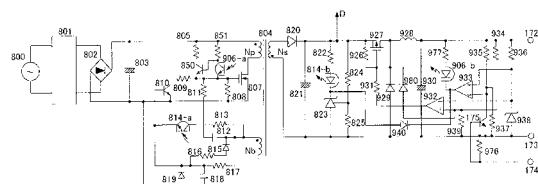
【図5】



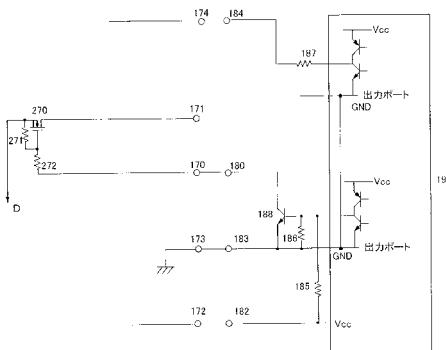
【図6】



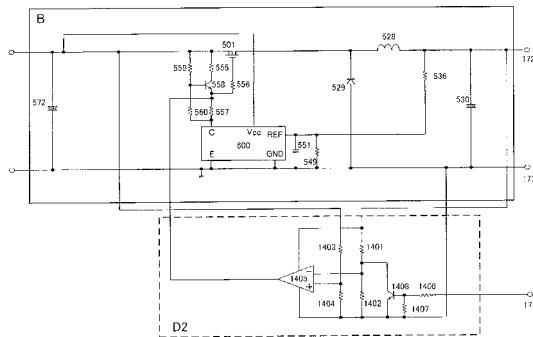
【 図 9 】



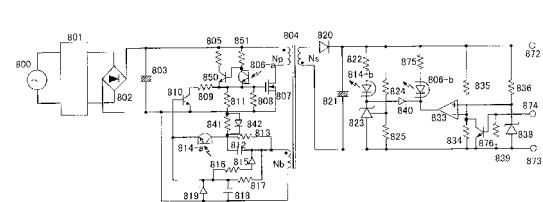
【図10】



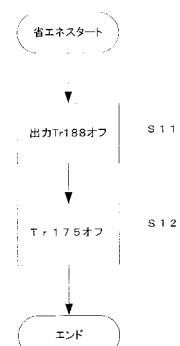
【 四 7 】



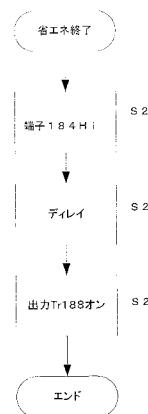
【図8】



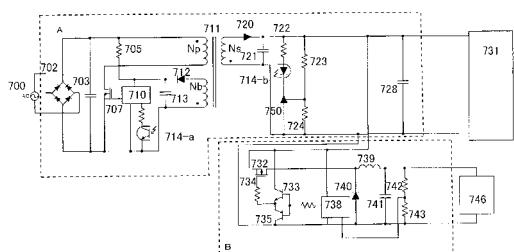
【 図 1 1 】



【図12】



【図13】



---

フロントページの続き

審査官 永田 和彦

(56)参考文献 特開2006-101597(JP,A)

特開2000-270544(JP,A)

特開2008-67494(JP,A)

特開2001-178117(JP,A)

特開平2-41659(JP,A)

特開2000-278946(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/00 - 3/44