



Patent dodatkowy
do patentu nr _____

Zgłoszono: 18.12.73 (P. 167463)

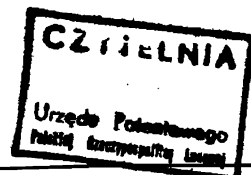
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.11.74

Opis patentowy opublikowano: 15.04.1977

MKP G01r 27/00

Int. Cl.² G01R 27/00



Twórcy wynalazku: Włodzimierz Domański, Jerzy Kaźmierczak

Uprawniony z patentu: Zakłady Automatyki Chemicznej „Metalchem”,
Gliwice (Polska)

Sposób i układ sygnalizacji przekroczenia zadanej wartości impedancji

1 Przedmiotem wynalazku jest sposób i układ sygnalizacji przekroczenia zadanej wartości impedancji.

Sygnalizowanie przekroczenia zadanej wartości impedancji jest często stosowane w układach automatyki zwłaszcza tam, gdzie daną wielkość fizyczną można zamienić bezpośrednio lub pośrednio na impedancję, rezystancję, reaktancję indukcyjną lub pojemnościową występujące oddzielnie lub łącznie, wówczas sygnalizacja przekroczenia danej wielkości fizycznej sprowadza się do sygnalizacji przekroczenia wartości impedancji odpowiadającej danej wartości wielkości fizycznej.

Znane sposoby stosowane przy sygnalizacji impedancji polegają między innymi na porównaniu sygnalizowanej impedancji w układzie mostkowym z impedancją wzorcową, lub na porównaniu podanego detekcji spadku napięcia na sygnalizowanej impedancji z liniowo lub schodkowo zmieniającym się napięciem odniesienia lub ze stałym napięciem odniesienia, często zmienianym przy zrównaniu się porównywanych napięć, przy czym do sterowania obwodu zewnętrznego wykorzystywana jest różnica między porównywanymi napięciami.

Pierwszy sposób pozwala wprawdzie na uzyskanie dokładności i czułości to jednak jest wrażliwy na przesunięcia fazowe, a urządzenia automatyczne do stosowania tego sposobu są kosztowne. Przy stosowaniu drugiego sposobu, zwłaszcza przez porównanie ze stałym napięciem odniesienia zmie-

2 nianym przy zrównaniu się porównywanych napięć, najprostszy sygnalizator zbudowany jest w ten sposób, że sygnał z sygnalizowanej impedancji podawany jest na detektor często przedwzmacniacz, zwłaszcza wtórnik emiterowy, dopasowujący rezystancję i układ porównawczy, zawierający stałe napięcie odniesienia zwłaszcza przerzutnik Schmitta, który wysyła sygnał ciągły po przekroczeniu zadanej wartości impedancji. Układ taki ma tę wadę, że parametry detektora i przedwzmacniacza w znacznym stopniu zależne są od temperatury, a stosowanie kompensacji temperatury komplikuje układ. Ponadto na wejściu przerzutnika Schmitta występuje ujemna oporność dynamiczna, co często w zestawieniu z pojemnością filtrującą detektora jest przyczyną wzbudzenia się układu.

Celem wynalazku jest opracowanie sposobu sygnalizacji przekroczenia zadanej wartości impedancji i urządzenia do stosowania tego sposobu, wykazujących odporność na przesunięcia fazowe i zmiany temperatury otoczenia.

20 Cel ten został osiągnięty przez bezpośrednie porównanie amplitudy spadku napięcia na impedancji sygnalizowanej z wyprostowanym i odfiltrowanym napięciem odniesienia w opracowanym do tego celu układzie tranzystorowym z tranzystorami przeciwnymi, posiadającym bardzo dużą impedancję wejściową oraz nie wykazującym ujemnej oporności dynamicznej na wejściu, także nie zawierającym detektora i przedwzmacniacza.

Sposób sygnalizacji impedancji przez porównanie spadku napięcia na impedancji sygnalizowanej z napięciem odniesienia polega na tym, że amplituda spadku napięcia na impedancji sygnalizowanej porównywana jest bezpośrednio ze stałym napięciem odniesienia zmienionym skokowo o pewną wartość przy każdym zrównaniu się z tym napięciem porównywalnej amplitudy, oraz obniżonym trwale o pewną dodatkową stałą wartość zapewniającą ciągłe przechodzenie amplitudy ponad poziom tego napięcia. Każde przekroczenie poziomu napięcia odniesienia przez amplitudę wykorzystane jest do wytworzenia impulsu wyjściowego o wielkości niezależnej odysterowania, a ciąg powtarzających się impulsów stanowi sygnał wyjściowy. Dodatkowe trwale obniżanie napięcia odniesienia po kilku kolejno występujących impulsach wyjściowych wywołuje trwały ciąg impulsów. Ciąg impulsów zanika dopiero po obniżeniu się amplitudy przez kilka kolejnych okresów poniżej obniżonej wartości napięcia odniesienia, po czym napięcie odniesienia również jest sprowadzone do pierwotnej wartości.

Różnica między pierwotną a obniżoną trwale wartością napięcia odniesienia tworzy histerezę pomiarową. Bezpośrednie porównanie amplitudy z napięciem odniesienia usuwa źródła zmian temperaturowych.

Układ do stosowania sposobu według wynalazku zbudowany jest z transformatora zasilającego, prostownika i dzielnika zawierającego porównywaną impedancję. Dzielnik ten łączy się z bezinercyjnym przekładnikiem tranzystorowym wyposażonym w wewnętrzne napięcie odniesienia stanowiące próg działania przekładnika i inercyjny człon dodatniego sprzężenia zwrotnego. Wewnętrzne napięcie odniesienia pochodzi z tego samego źródła co napięcie zasilające dzielnik. Wartość wewnętrznego napięcia odniesienia zmieniana skokowo stanowi jednocześnie bezinercyjne dodatnie sprzężenie zwrotne bezinercyjnego przekładnika tranzystorowego. Trwała zmiana napięcia odniesienia wywoływana jest członem inercyjnego dodatniego sprzężenia zwrotnego połączonym szeregowo z przekładnikiem bezinercyjnym.

Bezinercyjny przekładnik tranzystorowy zawarty w układzie według wynalazku zawiera na wejściu wtórnik emiterowy zbudowany z tranzystora, w którego obwodzie kolektorowym znajduje się obwód emiterowy tranzystora przeciwstawnego, a w emiterze rezystor emiterowy połączony ze źródłem. Obwód kolektorowy cechuje takie dobranie elementów, aby nie następowało nasycenie tranzystora wtórnika. Rezystor w emiterze wtórnika połączony jest dodatkowo poprzez diodę z napięciem odniesienia, pobieranym z dzielnika połączanego z emiterem tranzystora przeciwstawnego, co wywołuje progowe napięcie na bazie tranzystora wtórnikowego i daje kompensację temperaturową oraz zapewnia wysoką impedancję wejściową układu. Człon inercyjnego dodatniego sprzężenia zwrotnego zawierający co najmniej rezystor i kondensator włączony szeregowo-równolegle z bezinercyjnym

przekładnikiem tranzystorowym po wystąpieniu kilku następujących po sobie zdarzeń bezinercyjnego przekładnika tranzystorowego wywołuje trwałe obniżenie napięcia odniesienia, powodując wystąpienie histerezy pomiarowej, której wielkość zależy od głębokości trwałej zmiany napięcia odniesienia.

Inny przykład inercyjnego sprzężenia zwrotnego polega na włączeniu członu inercyjnego w obwód kolektora tranzystora wyjściowego, przy czym człon inercyjny złożony jest z kondensatora i równolegle do niego połączanego rezystora z szeregowo włączonym obwodem bazy tranzystora końcowego. Sygnał sprzężenia podany jest rezystorem połączonym z kolektorem tranzystora końcowego i emiterem tranzystora przeciwstawnego.

Zaletą układu do stosowania sposobu według wynalazku jest prostota układu, pewność działania, niewielka ilość elementów, mały wpływ temperatury otoczenia i zmian napięcia zasilania na wartość sygnalizowanej impedancji.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia układ do stosowania sposobu według wynalazku, a fig. 2 ten sam układ z innym rozwiązaniem inercyjnego sprzężenia zwrotnego.

Sygnalizowana impedancja (fig. 1) Z_x zasilana z uzwojenia I transformatora T_r poprzez rezystor R , przyłączona jest na wejście tranzystora T_1 stanowiącego wraz z rezystorem R_1 wtórnik emiterowy. W obwodzie kolektorowym tranzystora T_1 włączony jest obwód bazy i emitery tranzystora przeciwstawnego T_2 . Rezystor R_2 połączony z bazą i emiterem tranzystora T_2 eliminuje prąd zerowy tranzystora T_1 . Rezystor R_3 połączony z emiterem tranzystora T_2 zapewnia obniżanie napięcia na rezystorze P_1 przy każdymysterowaniu tranzystora T_1 i T_2 . Z części rezystora P_1 połączanego ze źródłem i z emiterem tranzystora T_2 pobierane jest napięcie odniesienia U_2 . Napięcie odniesienia U_2 podawane jest przez diodę D_1 na rezystor R_1 . Wzrost amplitudy spadku napięcia U_1 na impedancji sygnalizowanej Z_x powyżej poziomu napięcia odniesienia U_2 powodujeysterowanie tranzystora T_1 ,ysterowanie tranzystora T_2 , przepływ prądu tranzystora T_2 , obniżenie napięcia na emiterze tranzystora T_2 o dodatkowy spadek napięcia na rezystorze R_3 , a w konsekwencji obniżenie napięcia odniesienia U_2 . Cały proces zachodzi lawinowo. W obwodzie kolektora tranzystora T_2 rezystory R_4 i R_5 ograniczają wielkość prądu i wielkość skokowego obniżenia napięcia odniesienia U_1 . Obniżenie się poziomu napięcia U_1 poniżej skokowo obniżonego poziomu napięcia U_2 powoduje lawinowy proces wyłączania przekładnika. Jeżeli amplituda U_1 cyklicznie przekracza poziom U_2 , to opisany układ stanowiący bezinercyjny przekładnik tranzystorowy PT jest synchronicznie załączany i wyłączany. Poziomem napięcia U_2 ustalany jest punkt załączenia przekładnika bezinercyjnego PT , a tym samym wielkość sygnalizowanej wartości Z_x . Kondensator C_1 połączony z rezystorem R_5 i biegunem źródła zasilania stanowi filtr sygnału wyjściowego podawanego na bazę tranzystora T_3 , którego emiter połączony jest także ze źródłem zasilającym. Tranzystor T_3 wraz z przyłączonymi do

nego elementami stanowi wzmacniacz końcowy w znanym układzie połączeń. Po kilkakrotnym synchronicznym zadziałaniu przekaznika bezinercyjnego **PT** następuje dodatkowy spadek napięcia na rezystorze **R7** połączonym z rezystorem **R3** i biegunem źródła. Powoduje to obniżenie się napięcia na kondensatorze **C2** połączonym z rezystorem **R3** i biegunem źródła. Obniżenie się napięcia na kondensatorze **C2** wywołuje proporcjonalne obniżenie napięcia odniesienia **U₂** zapewniając wystawianie przekaznika **PT** przy niższej amplitudzie **U₁** dając w konsekwencji histerezę pomiarową. Kondensator **C2** i rezystor **R7** stanowią inercyjne dodatnie sprzężenie zwrotne **ISZ**. Szerokość histerezy pomiarowej ustala się rezystorem **R4**. Całość jest zasilana z transformatora **Tr** i prostowników w znanym układzie połączeń.

Na fig. 2 przedstawiono kolejny przykład rozwiązania inercyjnego sprzężenia zwrotnego, który polega na usunięciu z układu kondensatora **C2** i rezystora **R7** i wykorzystaniu w roli inercyjnego sprzężenia zwrotnego **ISZ** kondensatora **C1** i rezystora **R5** z progową własnością diody emiterowej tranzystora lub układu tranzystorowego **T3** połączonych z kolektorem tranzystora **T2** i biegunem źródła, oraz na połączeniu kolektora tranzystora **T3**, z emiterem tranzystora **T2** za pomocą rezystora **R8**.

Układ inercyjnego sprzężenia (fig. 2) cechuje większa odporność na zakłócenia dzięki progowi złącza emiterowego tranzystora lub układu tranzystorowego **T3**. Również opóźnienie zadziałania może być ustawione bardziej dokładnie poprzez dobór odpowiednich wartości rezystorów **R5** i **R6** oraz wartości kondensatora **C1**.

Zastrzeżenia patentowe

1. Sposób sygnalizacji przekroczenia zadanej wartości impedancji przez porównanie spadku napięcia na impedancji sygnalizowanej z napięciem odniesienia zmienianym o pewną wartość przy zrównaniu się z tym napięciem porównywanego spadku napięcia i sygnalizowanie przekroczenia zadanej wartości impedancji występującą różnicą między poziomem amplitudy a poziomem napięcia odniesienia, **znamienny tym**, że porównuje się bezpośrednio amplitudę spadku napięcia (**U₁**) na impedancji sygnalizowanej (**Z_x**) a napięcie odniesienia (**U₂**) po zrównaniu się z nim obwiedni spadku napięcia (**U₁**) zmienia się co najmniej o pewną stałą w czasie wartość w kierunku przeciwnym do kierunku zmiany obwiedni spadku napięcia (**U₁**), przy czym przekroczenie zadanej wartości impedancji sygnalizuje się cyklicznie występującą róż-

nicą między poziomem amplitudy a poziomem napięcia odniesienia (**U₂**).

2. Układ sygnalizacji przekroczenia zadanej wartości impedancji zbudowany z transformatora zasilającego połączanego z dzielnikiem zawierającym porównywaną impedancję i poprzez prostownik i człon inercyjnego sprzężenia zwrotnego z bezinercyjnym przekaznikiem tranzystorowym zawierającym wtórnik emiterowy połączony elementem sprzęgającym nieliniowym ze źródłem napięcia odniesienia, **znamienny tym**, że do dzielnika zawierającego impedancję porównywaną (**Z_x**) przyłączony jest bezpośrednio bezinercyjny przekaznik tranzystorowy (**PT**) sprzężony z członem inercyjnego dodatniego sprzężenia zwrotnego (**ISZ**).

3. Układ według zastrz. 2, **znamienny tym**, że bezinercyjny przekaznik tranzystorowy (**PT**) zawiera na wejściu wtórnik emiterowy składający się z tranzystora (**T1**), którego kolektor połączony jest ze źródłem zasilającym za pośrednictwem obwodu emiterowego tranzystora przeciwstawnego (**T2**), a emiter z rezystorem (**R1**) przyłączonym do drugiego bieguna źródła zasilania.

4. Układ według zastrz. 3, **znamienny tym**, że rezystor (**R1**) w emiterze wtórnika jest połączony ponadto ze źródłem napięcia odniesienia (**U₂**) poprzez element sprzęgający (**D1**), korzystnie nieliniowy, zwłaszcza diodę lub tranzystor o parametrach termicznych i dynamicznych zbliżonych do tranzystora (**T1**) wtórnika emiterowego.

5. Układ według zastrz. 2, **znamienny tym**, że człon inercyjnego dodatniego sprzężenia zwrotnego (**ISZ**) zbudowany jest z co najmniej jednego szeregowo włączonego w obwód zasilania przekaznika (**PT**), rezystora (**R7**) lub dławika i równolegle do niego połączanego kondensatora (**C2**).

6. Układ sygnalizacji przekroczenia zadanej wartości impedancji zbudowany z transformatora zasilającego połączanego z dzielnikiem zawierającym porównywaną impedancję i poprzez prostownik z bezinercyjnym przekaznikiem tranzystorowym połączonym z członem inercyjnego sprzężenia zwrotnego, zawierającym wtórnik emiterowy połączony elementem sprzęgającym nieliniowym ze źródłem napięcia odniesienia, **znamienny tym**, że człon inercyjnego dodatniego sprzężenia zwrotnego (**ISZ**) zawierający kondensator (**C1**) i równolegle do niego przyłączony rezystor (**R5**), z szeregowo włączonym złączem emiterowym tranzystora lub wejściem znanego progowego układu tranzystorowego (**T3**) i rezystora (**R6**) włączony jest w obwód kolektora tranzystora (**T2**), a obwód emiterów tranzystorów (**T1**) i (**T2**) połączony jest z obwodem wyjściowym tranzystora lub układu tranzystorowego (**T3**) za pośrednictwem rezystora (**R8**).

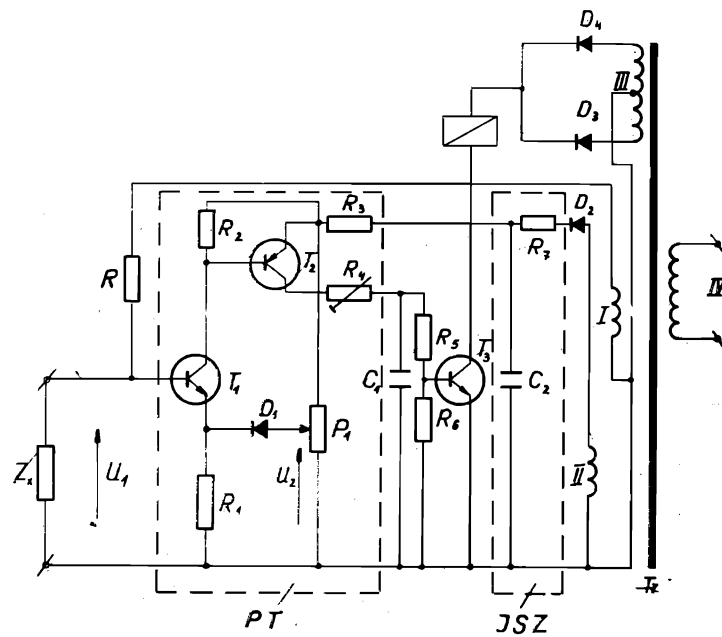


FIG.1

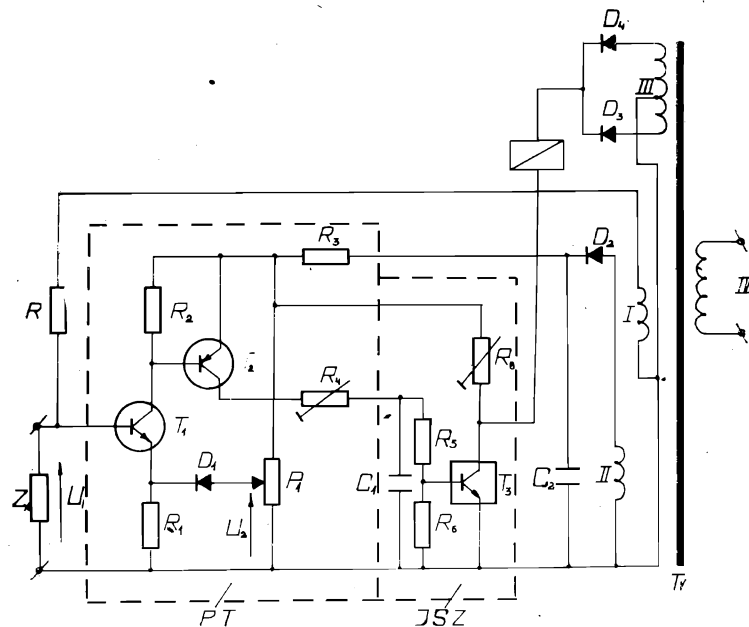


FIG. 2