

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6019332号
(P6019332)

(45) 発行日 平成28年11月2日(2016.11.2)

(24) 登録日 平成28年10月14日(2016.10.14)

| | |
|--------------------------|----------------|
| (51) Int.Cl. | F I |
| G09G 3/3208 (2016.01) | G09G 3/3208 |
| G09G 3/20 (2006.01) | G09G 3/20 622D |
| H04N 5/66 (2006.01) | G09G 3/20 632C |
| | G09G 3/20 650J |
| | G09G 3/20 632G |
| 請求項の数 11 (全 23 頁) 最終頁に続く | |

| | | | |
|-----------|-------------------------------|-----------|----------------------------------|
| (21) 出願番号 | 特願2012-127015 (P2012-127015) | (73) 特許権者 | 514188173 株式会社 J O L E D |
| (22) 出願日 | 平成24年6月4日(2012.6.4) | | 東京都千代田区神田錦町三丁目23番地 |
| (65) 公開番号 | 特開2013-250505 (P2013-250505A) | (74) 代理人 | 110001357 特許業務法人つばさ国際特許事務所 |
| (43) 公開日 | 平成25年12月12日(2013.12.12) | (72) 発明者 | 谷野 友哉 東京都港区港南1丁目7番1号 ソニー株式会社内 |
| 審査請求日 | 平成27年5月18日(2015.5.18) | (72) 発明者 | 荒木 昭士 東京都港区港南1丁目7番1号 ソニー株式会社内 |
| | | (72) 発明者 | 清水 栄寿 東京都港区港南1丁目7番1号 ソニー株式会社内 |
| 最終頁に続く | | | |

(54) 【発明の名称】 表示装置、画像処理装置、および表示方法

(57) 【特許請求の範囲】

【請求項1】

表示部と、

交番する第1の画像データセットおよび第2の画像データセットに基づいて、前記表示部を駆動する表示駆動部と、

入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第3の画像データセットおよび第4の画像データセットを生成するフレームレート変換部と、前記第3の画像データセットおよび前記第4の画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された前記第3の画像データセットに基づいて奇数ラインの画像データを分離して前記第1の画像データセットを生成するとともに、平滑化された前記第4の画像データセットに基づいて偶数ラインの画像データを分離して前記第2の画像データセットを生成する画像分離部とを有する画像生成部と

を備え、

前記表示駆動部は、前記第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより前記表示部を駆動するとともに、前記第2の画像データセットに基づいて、連続し、前記第1のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、前記第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより前記表示部を駆動する

表示装置。

【請求項 2】

前記画像生成部は、前記第 1 の画像データセットまたは前記第 2 の画像データセットのいずれを生成したかを示す判別信号を生成し、

前記表示駆動部は、前記判別信号に基づいて前記第 1 の走査および前記第 2 の走査を選択的に行う

請求項 1 に記載の表示装置。

【請求項 3】

前記第 3 の画像データセットおよび前記第 4 の画像データセットのそれぞれは、前記表示部の画素数と同じ数の画素データにより構成される

請求項 1 または請求項 2 に記載の表示装置。

10

【請求項 4】

インターレース信号をプログレッシブ信号に変換する変換部をさらに備え、

前記入力画像信号は、前記変換部により変換されたプログレッシブ信号である

請求項 1 から請求項 3 のいずれか一項に記載の表示装置。

【請求項 5】

前記第 1 の画像データセットおよび前記第 2 の画像データセットに対して所定の画像処理を行う画像処理部をさらに備え、

前記表示駆動部は、前記画像処理された前記第 1 の画像データセット、および前記画像処理された前記第 2 の画像データセットに基づいて、前記表示部を駆動する

請求項 1 から請求項 4 のいずれか一項に記載の表示装置。

20

【請求項 6】

前記第 1 の画像データセットおよび前記第 2 の画像データセットのそれぞれは、前記表示部の画素数の半分の数の画素データにより構成される

請求項 1 から請求項 5 のいずれか一項に記載の表示装置。

【請求項 7】

前記第 1 のブロックおよび前記第 2 のブロックは、ともに 2 本の画素ラインからなり、

前記第 1 のブロックは、前記第 2 のブロックと 1 ライン分ずれている

請求項 1 から請求項 6 のいずれか一項に記載の表示装置。

【請求項 8】

前記表示部は、E L 表示部である

請求項 1 から請求項 7 のいずれか一項に記載の表示装置。

30

【請求項 9】

表示部と、

交番する第 1 の画像データセットおよび第 2 の画像データセットに基づいて、前記表示部を駆動する表示駆動部と、

一連の入力画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された前記一連の入力画像データセットのそれぞれに基づいて、奇数ラインの画像データを分離して奇数ライン画像データセットを生成するとともに、偶数ラインの画像データを分離して偶数ライン画像データセットを生成する画像分離部と、前記奇数ライン画像データセットおよび前記偶数ライン画像データセットのうち一方を、前記第 1 の画像データセットとし、前記奇数ライン画像データセットおよび前記偶数ライン画像データセットのうち他方に対して、時間軸上の補間処理を行うことにより前記第 2 の画像データセットを生成するフレームレート変換部とを有する画像生成部と

を備え、

前記表示駆動部は、前記第 1 の画像データセットに基づいて、連続する複数の画素ラインからなる第 1 のブロックを駆動単位とした第 1 の走査を行うことにより前記表示部を駆動するとともに、前記第 2 の画像データセットに基づいて、連続し、前記第 1 のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、前記第 1 のブロックと異なる第 2 のブロックを駆動単位とした第 2 の走査を行うことにより前記表示部を駆動する

40

表示装置。

50

【請求項 10】

交番する第 1 の画像データセットおよび第 2 の画像データセットのうち、前記第 1 の画像データセットに基づいて、連続する複数の画素ラインからなる第 1 のブロックを駆動単位とした第 1 の走査を行うことにより表示部を駆動するとともに、前記第 2 の画像データセットに基づいて、連続し、前記第 1 のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、前記第 1 のブロックと異なる第 2 のブロックを駆動単位とした第 2 の走査を行うことにより前記表示部を駆動する表示駆動部と、

入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第 3 の画像データセットおよび第 4 の画像データセットを生成するフレームレート変換部と、前記第 3 の画像データセットおよび前記第 4 の画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された前記第 3 の画像データセットに基づいて奇数ラインの画像データを分離して前記第 1 の画像データセットを生成するとともに、平滑化された前記第 4 の画像データセットに基づいて偶数ラインの画像データを分離して前記第 2 の画像データセットを生成する画像分離部とを有する画像生成部と

を備えた画像処理装置。

【請求項 11】

交番する第 1 の画像データセットおよび第 2 の画像データセットのうち、前記第 1 の画像データセットに基づいて、連続する複数の画素ラインからなる第 1 のブロックを駆動単位とした第 1 の走査を行うことにより表示部を駆動するとともに、前記第 2 の画像データセットに基づいて、連続し、前記第 1 のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、前記第 1 のブロックと異なる第 2 のブロックを駆動単位とした第 2 の走査を行うことにより前記表示部を駆動し、

入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第 3 の画像データセットおよび第 4 の画像データセットを生成し、前記第 3 の画像データセットおよび前記第 4 の画像データセットのそれぞれに対して画素ライン間で平滑化し、平滑化された前記第 3 の画像データセットに基づいて奇数ラインの画像データを分離して前記第 1 の画像データセットを生成するとともに、平滑化された前記第 4 の画像データセットに基づいて偶数ラインの画像データを分離して前記第 2 の画像データセットを生成する

表示方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、画像を表示する表示装置、そのような表示装置に用いられる画像処理装置、および表示方法に関する。

【背景技術】

【0002】

近年、CRT (Cathode Ray Tube) 表示装置から液晶表示装置や有機 EL (Electro-Luminescence) 表示装置への置き換えが進んでいる。これらの表示装置は、いわゆるホールド型の表示デバイスである。すなわち、このような表示装置では、静止画を表示してから次の静止画を表示するまでの 1 フレーム期間において、同じ画像が表示され続ける。よって、観察者が、このような表示装置に表示された動体を観察する場合には、滑らかに追従しながら観察しようとしてしまうため、網膜上の像は、その 1 フレーム期間において、網膜の中央を横切って移動することとなる。これにより、このような表示装置において動画を観察すると、いわゆるホールドぼやけが生じ、観察者は、画質が低下したように感じてしまう。

【0003】

このホールドぼやけを改善する方法について、いくつかの検討がなされている。例えば、特許文献 1 には、液晶表示装置において、バックライトをプリンキング駆動し、画像が

10

20

30

40

50

ホールド表示される時間を短くすることにより、ホールドぼやけの低減を図る表示装置が開示されている。また、例えば、特許文献2には、フレームレート変換を行うことにより、ホールドぼやけの低減を図る表示装置が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-268436号公報

【特許文献2】特開2010-56694号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0005】

ところで、一般、表示装置では、画質を高めることが望まれている。具体的には、例えば、高精細化が望まれ、また、動画に対する応答の観点からフレームレートをより高くすることが望まれている。

【0006】

本開示はかかる問題点に鑑みてなされたもので、その目的は、画質を高めることができる表示装置、画像処理装置、および表示方法を提供することにある。

【課題を解決するための手段】

【0007】

本開示の第1の表示装置は、表示部と、表示駆動部と、画像生成部とを備えている。表示駆動部は、交番する第1の画像データセットおよび第2の画像データセットに基づいて、表示部を駆動するものである。画像生成部は、入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第3の画像データセットおよび第4の画像データセットを生成するフレームレート変換部と、第3の画像データセットおよび第4の画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された第3の画像データセットに基づいて奇数ラインの画像データを分離して第1の画像データセットを生成するとともに、平滑化された第4の画像データセットに基づいて偶数ラインの画像データを分離して第2の画像データセットを生成する画像分離部とを有するものである。上記表示駆動部は、第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、第2の画像データセットに基づいて、連続し、第1のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより表示部を駆動するものである。

20

30

本開示の第2の表示装置は、表示部と、表示駆動部と、画像生成部とを備えている。表示駆動部は、交番する第1の画像データセットおよび第2の画像データセットに基づいて、表示部を駆動するものである。画像生成部は、一連の入力画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された一連の入力画像データセットのそれぞれに基づいて、奇数ラインの画像データを分離して奇数ライン画像データセットを生成するとともに、偶数ラインの画像データを分離して偶数ライン画像データセットを生成する画像分離部と、奇数ライン画像データセットおよび偶数ライン画像データセットのうち一方を、第1の画像データセットとし、奇数ライン画像データセットおよび偶数ライン画像データセットのうち他方に対して、時間軸上の補間処理を行うことにより第2の画像データセットを生成するフレームレート変換部とを有するものである。上記表示駆動部は、第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、第2の画像データセットに基づいて、連続し、第1のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより表示部を駆動するものである。

40

【0008】

50

本開示の画像処理装置は、表示駆動部と、画像生成部とを備えている。表示駆動部は、交番する第1の画像データセットおよび第2の画像データセットのうち、第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、第2の画像データセットに基づいて、連続し、第1のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより表示部を駆動するものである。画像生成部は、入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第3の画像データセットおよび第4の画像データセットを生成するフレームレート変換部と、第3の画像データセットおよび第4の画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタと、平滑化された第3の画像データセットに基づいて奇数ラインの画像データを分離して第1の画像データセットを生成するとともに、平滑化された第4の画像データセットに基づいて偶数ラインの画像データを分離して第2の画像データセットを生成する画像分離部とを有するものである。

10

【0009】

本開示の表示方法は、交番する第1の画像データセットおよび第2の画像データセットのうち、第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、第2の画像データセットに基づいて、連続し、第1のブロックに含まれる画素ラインの数と同じ数の画素ラインからなる、第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより表示部を駆動し、入力画像信号に基づいて、フレーム間で補間処理を行いつつフレームレート変換を行うことにより、交番する第3の画像データセットおよび第4の画像データセットを生成し、第3の画像データセットおよび第4の画像データセットのそれぞれに対して画素ライン間で平滑化し、平滑化された第3の画像データセットに基づいて奇数ラインの画像データを分離して第1の画像データセットを生成するとともに、平滑化された第4の画像データセットに基づいて偶数ラインの画像データを分離して第2の画像データセットを生成するものである。

20

【0010】

本開示の表示装置、画像処理装置、および表示方法では、交番する第1の画像データセットおよび第2の画像データセットに基づいて表示が行われる。その際、表示部では、第1の画像データセットに基づいて第1のブロックを駆動単位とした第1の走査が行われ、第2の画像データセットに基づいて、第1のブロックと異なる第2のブロックを駆動単位とした第2の走査が行われる。

30

【発明の効果】

【0011】

本開示の表示装置、画像処理装置、および表示方法によれば、第1のブロックを駆動単位として第1の走査を行い、第1のブロックと異なる第2のブロックを駆動単位として第2の走査を行うようにしたので、画質を高めることができる。

【図面の簡単な説明】

40

【0012】

【図1】本開示の第1の実施の形態に係る表示装置の一構成例を表すブロック図である。

【図2】図1に示したフレームレート変換部の一動作例を表す模式図である。

【図3】図1に示したフィルタの一動作例を表す模式図である。

【図4】図1に示した画像分離部の一動作例を表す模式図である。

【図5】図1に示した表示制御部の一動作例を表す模式図である。

【図6】図1に示した表示装置の一動作例を表す模式図である。

【図7】図1に示した表示装置の一特性例を表す説明図である。

【図8】第1の実施の形態の比較例に係る表示装置の一特性例を表す説明図である。

【図9】第1の実施の形態の変形例に係る表示装置の一構成例を表すブロック図である。

50

【図10】第1の実施の形態の他の変形例に係る表示装置の一動作例を表す模式図である。

【図11】第2の実施の形態に係る表示装置の一構成例を表すブロック図である。

【図12】図11に示した表示装置の一動作例を表す模式図である。

【図13】第3の実施の形態に係る表示装置の一構成例を表すブロック図である。

【図14】図13に示した表示装置の一動作例を表す模式図である。

【図15】実施の形態に係る表示装置が適用されたテレビジョン装置の外観構成を表す斜視図である。

【図16】変形例に係る表示制御部の一動作例を表す模式図である。

【図17】変形例に係る表示装置の一構成例を表すブロック図である。

10

【発明を実施するための形態】

【0013】

以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第1の実施の形態
2. 第2の実施の形態
3. 第3の実施の形態
4. 適用例

【0014】

< 1. 第1の実施の形態 >

20

[構成例]

図1は、第1の実施の形態に係る表示装置の一構成例を表すものである。この表示装置1は、表示素子として有機EL表示素子を用いた、EL表示装置である。なお、本開示の実施の形態に係る画像処理装置および表示方法は、本実施の形態により具現化されるので、併せて説明する。

【0015】

表示装置1は、入力部11と、フレームレート変換部12と、フィルタ13と、画像分離部14と、画像処理部15と、表示制御部16と、EL表示部17とを備えている。

【0016】

入力部11は、入力インターフェースであり、外部機器から供給された画像信号に基づいて画像信号Sp0を生成し出力するものである。この例では、表示装置1に供給される画像信号は、毎秒60フレームのプログレッシブ信号である。なお、供給される画像信号のフレームレートはこれに限定されるものではなく、これに代えて、例えば毎秒50フレームであってもよい。

30

【0017】

フレームレート変換部12は、入力部11から供給された画像信号Sp0に基づいて、フレームレート変換を行うことにより画像信号Sp1を生成するものである。このフレームレート変換は、この例では、毎秒60フレームから毎秒120フレームへ、フレームレートを2倍に変換するものである。

【0018】

40

図2は、フレームレート変換を模式的に表すものであり、(A)はフレームレート変換前の映像を示し、(B)はフレームレート変換後の映像を示す。フレームレート変換は、時間軸上で隣り合う2つのフレーム画像Fに基づいて、時間軸上の補間処理によりフレーム画像Fiを生成し、それらのフレーム画像Fの間にそのフレーム画像Fiを挿入することにより行われる。ここで、フレーム画像F、Fiは、EL表示部17の画素数と同じ数の輝度情報からなる画像である。例えば、図2(A)に示したように、ボール9が左から右へ移動する映像の場合では、図2(B)に示したように、互いに隣り合うフレーム画像Fの間にフレーム画像Fiを挿入することにより、ボール9がより滑らかに移動するようになる。また、EL表示部17では、画素の状態を1フレームの間保持し続けることに起因するいわゆるホールドぼやけが生じるが、このフレーム画像Fiを挿入することにより

50

その影響を低減することができる。

【 0 0 1 9 】

フィルタ 1 3 は、画像信号 $S p 1$ に含まれるフレーム画像 F , $F i$ に対して、画素ごとの輝度情報をライン間で平滑化してフレーム画像 $F 2$, $F i 2$ をそれぞれ生成し、画像信号 $S p 2$ として出力するものである。具体的には、フィルタ 1 3 は、この例では 3 タップの $F I R$ (Finite impulse response) フィルタにより構成されるものである。以下、フレーム画像 F に対して平滑化を行う場合を例に説明する。なお、フレーム画像 $F i$ に対して平滑化を行う場合も同様である。

【 0 0 2 0 】

図 3 は、フィルタ 1 3 の動作を表すものである。各タップのフィルタ係数は、この例では、1 : 2 : 1 の比率に設定している。フィルタ 1 3 は、フレーム画像 F のうちの互いに隣接する 3 つのラインの輝度情報に対して平滑化を行い、1 ライン分の輝度情報を生成する。具体的には、フィルタ 1 3 は、例えば、3 つのライン $L (n-1)$, $L (n)$, $L (n+1)$ の輝度情報に対して、それぞれ 1 : 2 : 1 の重み付けを行い、フレーム画像 $F 2$ のライン画像 $L (n)$ を生成する。同様に、フィルタ 1 3 は、3 つのライン画像 $L (n)$, $L (n+1)$, $L (n+2)$ の輝度情報に対して、それぞれ 1 : 2 : 1 の重み付けを行い、フレーム画像 $F 2$ のライン画像 $L (n+1)$ を生成する。このようにして、フィルタ 1 3 は、フレーム画像 F を平滑化してフレーム画像 $F 2$ を生成する。

【 0 0 2 1 】

画像分離部 1 4 は、画像信号 $S p 2$ に含まれるフレーム画像 $F 2$ から画像 $F 3$ を分離するとともに、画像信号 $S p 2$ に含まれるフレーム画像 $F i 2$ から画像 $F i 3$ を分離して、画像信号 $S p 3$ として出力するものである。

【 0 0 2 2 】

図 4 は、画像分離部 1 4 の動作を表すものであり、(A) はフレーム画像 $F 2$ から画像 $F 3$ を分離する動作を示し、(B) はフレーム画像 $F i 2$ から画像 $F i 3$ を分離する動作を示す。画像分離部 1 4 は、図 4 (A) に示したように、画像信号 $S p 2$ に含まれるフレーム画像 $F 2$ から奇数ラインのライン画像 L を分離して、この奇数ラインのライン画像 L からなる画像 $F 3$ を生成する。すなわち、画像 $F 3$ は、フレーム画像 $F 2$ における 1 ライン目のライン画像 $L 1$ 、3 ライン目のライン画像 $L 3$ 、5 ライン目のライン画像 $L 5$ などから構成されるものであり、画像 $F 3$ のライン数は、フレーム画像 $F 2$ のライン数の半分である。同様に、画像分離部 1 4 は、図 4 (B) に示したように、画像信号 $S p 2$ に含まれるフレーム画像 $F i 2$ から偶数ラインのライン画像 L を分離して、この偶数ラインのライン画像 L からなる画像 $F i 3$ を生成する。すなわち、画像 $F i 3$ は、フレーム画像 $F i 2$ における 2 ライン目のライン画像 $L 2$ 、4 ライン目のライン画像 $L 4$ 、6 ライン目のライン画像 $L 6$ などから構成されるものであり、画像 $F i 3$ のライン数は、フレーム画像 $F i 2$ のライン数の半分である。

【 0 0 2 3 】

また、画像分離部 1 4 は、このように画像 $F 3$, $F i 3$ を分離生成する際、その生成した画像が、画像 $F 3$, $F i 3$ のどちらであることを示す判別信号 $S D$ を生成する機能も有している。すなわち、判別信号 $S D$ は、画像分離部 1 4 が生成した画像が、フレーム画像 $F 2$ の奇数ラインのライン画像 L からなる画像 $F 3$ であるか、もしくはフレーム画像 $F i 2$ の偶数ラインのライン画像 L からなる画像 $F i 3$ であるかを示すものである。

【 0 0 2 4 】

画像処理部 1 5 は、画像信号 $S p 3$ に基づいて、例えば色域強調、コントラスト強調などの所定の画像処理を行い、画像信号 $S p 4$ として出力するものである。具体的には、画像処理部 1 5 は、画像信号 $S p 3$ に含まれる画像 $F 3$ に対してこの所定の画像処理を行うことにより画像 $F 4$ を生成するとともに、画像信号 $S p 3$ に含まれる画像 $F i 3$ に対してこの所定の画像処理を行うことにより画像 $F i 4$ を生成し、これらを画像信号 $S p 4$ として出力するようになっている。

10

20

30

40

50

【 0 0 2 5 】

表示制御部 1 6 は、画像信号 S p 4 および判別信号 S D に基づいて、E L 表示部 1 7 での表示動作を制御するものである。具体的には、表示制御部 1 6 は、画像信号 S p 4 に含まれる画像 F 4 , F i 4 に基づいて E L 表示部 1 7 を制御する際、判別信号 S D に従って、画像 F 4 , F i 4 とで異なる走査駆動を行うように制御する。

【 0 0 2 6 】

図 5 は、表示制御部 1 6 の制御動作を模式的に表すものであり、(A) は画像 F 4 を表示する場合を示し、(B) は画像 F i 4 を表示する場合を示す。表示制御部 1 6 は、まず、判別信号 S D に基づいて、画像信号 S p 4 により供給されている画像が画像 F 4 , F i 4 のどちらであるかを判別する。そして、画像 F 4 が供給されていると判別した場合には、表示制御部 1 6 は、図 5 (A) に示したように、ライン画像 L 1 を、E L 表示部 1 7 の 1 , 2 ライン目に、同じ水平期間内に書き込み、ライン画像 L 3 を、E L 表示部 1 7 の 3 , 4 ライン目に、同じ水平期間内に書き込み、その他のライン画像についても同様に書き込むように制御を行う。すなわち、表示制御部 1 6 は、E L 表示部 1 7 において 2 ラインごと (駆動単位 D U ごと) に走査するように制御する。また、画像 F i 4 が供給されていると判別した場合には、表示制御部 1 6 は、図 5 (B) に示したように、E L 表示部 1 7 の 1 ライン目に、例えば黒情報 (輝度情報が 0) を書き込み、ライン画像 L 2 を、E L 表示部 1 7 の 2 , 3 ライン目に、同じ水平期間内に書き込み、ライン画像 L 4 を、E L 表示部 1 7 の 4 , 5 ライン目に、同じ水平期間内に書き込み、その他のライン画像についても同様に書き込むように制御を行う。すなわち、表示制御部 1 6 は、E L 表示部 1 7 において 2 ラインごと (駆動単位 D U i ごと) に走査するように制御する。

【 0 0 2 7 】

その際、表示制御部 1 6 は、図 5 に示したように、画像 F 4 を表示する際の駆動単位 D U と、画像 F i 4 を表示する際の駆動単位 D U i とをずらすように制御する。すなわち、駆動単位 D U は、例えば E L 表示部 1 7 の 1 , 2 ライン目であり、駆動単位 D U i は、例えば E L 表示部 1 7 の 2 , 3 ライン目であるため、互いに 1 ラインずれている。これにより、表示装置 1 では、後述するように、垂直方向の解像度の低下を抑えるようになっている。

【 0 0 2 8 】

E L 表示部 1 7 は、表示素子として有機 E L 表示素子を用いた表示部であり、表示制御部 1 6 からの制御に基づいて表示動作を行うものである。

【 0 0 2 9 】

ここで、表示制御部 1 6 は、本開示における「表示駆動部」の一具体例に対応する。駆動単位 D U は、本開示における「第 1 のブロック」の一具体例に対応し、駆動単位 D U i は、本開示における「第 2 のブロック」の一具体例に対応する。フレームレート変換部 1 2、フィルタ 1 3、および画像分離部 1 4 は、本開示における「画像生成部」の一具体例に対応する。画像 F 3 , F 4 は、本開示における「第 1 の画像データセット」の一具体例に対応し、画像 F i 3 , F i 4 は、本開示における「第 2 の画像データセット」の一具体例に対応する。画像 F 1 , F 2 は、本開示における「第 3 の画像データセット」の一具体例に対応し、画像 F i 1 , F i 2 は、本開示における「第 4 の画像データセット」の一具体例に対応する。

【 0 0 3 0 】

[動作および作用]

続いて、本実施の形態の表示装置 1 の動作および作用について説明する。

【 0 0 3 1 】

(全体動作概要)

まず、図 1 を参照して、表示装置 1 の全体動作概要を説明する。入力部 1 1 は、外部機器から供給された画像信号に基づいて画像信号 S p 0 を生成する。フレームレート変換部 1 2 は、画像信号 S p 0 に基づいてフレームレート変換を行い、フレーム画像 F とフレーム画像 F i を交互に配列した画像信号 S p 1 を生成する。フィルタ 1 3 は、フレーム画像

F, F_iにおける輝度情報をライン間で平滑化してフレーム画像F₂, F_{i2}をそれぞれ生成する。画像分離部14は、フレーム画像F₂から画像F₃を分離し、フレーム画像F_{i2}から画像F_{i3}を分離するとともに、判別信号SDを生成する。画像処理部15は、画像F₃, F_{i3}に対して所定の画像処理を行うことにより画像F₄, F_{i4}をそれぞれ生成する。表示制御部16は、画像F₄, F_{i4}、および判別信号SDに基づいて、EL表示部17での表示動作を制御する。EL表示部17は、表示制御部16からの制御に基づいて表示動作を行う。

【0032】

(詳細動作)

図6は、表示装置1の詳細動作を模式的に表すものであり、(A)は画像信号Sp₀に含まれるフレーム画像Fを示し、(B)は画像信号Sp₁に含まれるフレーム画像F, F_iを示し、(C)は画像信号Sp₂に含まれるフレーム画像F₂, F_{i2}を示し、(D)は画像信号Sp₃に含まれる画像F₃, F_{i3}を示し、(E)はEL表示部17における表示画像D, D_iを示す。ここで、例えば、F(n)は、n番目のフレーム画像Fを示し、F(n+1)は、そのフレーム画像F(n)の次に供給される、(n+1)番目のフレーム画像Fを示す。また、フレーム画像Fは、周期T(例えば、16.7[msec] = 1/60[Hz])で供給される。

【0033】

まず、フレームレート変換部12は、図6(B)に示したように、画像信号Sp₀のフレームレートを2倍に変換する。具体的には、フレームレート変換部12は、例えば、画像信号Sp₀に含まれる、時間軸上で隣り合うフレーム画像F(n), F(n+1)(図6(A))に基づいて、補間処理によりフレーム画像F_i(n)を生成する(図6(B))。そして、フレームレート変換部12は、このフレーム画像F_i(n)を、フレーム画像F(n), F(n+1)の間に挿入する。

【0034】

次に、フィルタ13は、図6(C)に示したように、フレーム画像F, F_iにおける輝度情報をライン間で平滑化してフレーム画像F₂, F_{i2}をそれぞれ生成する。具体的には、例えば、フレーム画像F(n)(図6(B))に対して平滑化を行うことによりフレーム画像F₂(n)を生成するとともに、フレーム画像F_i(n)(図6(B))に対して平滑化を行うことによりフレーム画像F_{i2}(n)を生成する。

【0035】

次に、画像分離部14は、図6(D)に示したように、フレーム画像F₂における奇数ラインのライン画像Lを分離するとともに、フレーム画像F_{i2}における偶数ラインのライン画像Lを分離する。具体的には、画像分離部14は、例えば、フレーム画像F₂(n)(図6(C))における奇数ラインのライン画像L₁, L₃, L₅, ...を分離してフレーム画像F₃(n)を生成し、フレーム画像F_{i2}(n)(図6(C))における偶数ラインのライン画像L₂, L₄, L₆, ...を分離してフレーム画像F_{i3}(n)を生成する。

【0036】

次に、画像処理部15は、このフレーム画像F₃, F_{i3}に対して所定の画像処理を行うことによりフレーム画像F₄, F_{i4}をそれぞれ生成する(図6(D))。

【0037】

そして、表示制御部16は、図6(E)に示したように、フレーム画像F₄, F_{i4}および判別信号SDに基づいて、EL表示部17での表示動作を制御する。具体的には、表示制御部16は、例えば、判別信号SDおよび奇数ラインのライン画像L₁, L₃, L₅を含む画像F₄(n)(図6(D))に基づいてライン画像L₁を、EL表示部17の1, 2ライン目に、同じ水平期間内に書き込み、ライン画像L₃を、EL表示部17の3, 4ライン目に、同じ水平期間内に書き込み、その他のライン画像についても同様に書き込むように制御を行い、EL表示部17は、その制御に基づいて表示画像D(n)を表示する(図6(E))。同様に、表示制御部16は、例えば、判別信号SDおよび偶数ラインのライン画像L₂, L₄, L₆を含む画像F_{i4}(n)(図6(D))に基づいて、EL表示部

10

20

30

40

50

17の1ライン目に、例えば黒情報（輝度情報が0）を書き込み、ライン画像L2を、EL表示部17の2,3ライン目に、同じ水平期間内に書き込み、ライン画像L4を、EL表示部17の4,5ライン目に、同じ水平期間内に書き込み、その他のライン画像についても同様に書き込むように制御を行い、EL表示部17は、その制御に基づいて表示画像Di(n)を表示する（図6(E)）。

【0038】

このようにして、表示装置1では、フレーム画像Fの奇数ラインのライン画像Lに基づいて、2ラインごとに走査駆動が行われ、表示画像Dが表示されるとともに、補間処理により生成されたフレーム画像Fiの偶数ラインのライン画像Lに基づいて、フレーム画像Fに係る走査駆動と1ラインずらして、2ラインごとの走査駆動が行われ、表示画像Diが表示される。そして、表示画像Dおよび表示画像Diは、交互に表示される。これにより、観察者は、表示画像D, Diの平均画像を観察することとなる。

10

【0039】

その際、表示装置1では、2ラインごとに走査駆動を行うようにしたので、例えば、EL表示部17として高精細のものを用いた場合でも、各水平期間の時間の長さを確保できるため、画質の低下を抑えることができる。すなわち、例えば1ラインごとに走査駆動を行った場合には、表示部が高精細であるほど水平期間が短くなるため、十分に水平期間を確保できないため、画質が低下するおそれがある。一方、表示装置1では、2ラインごとに走査駆動を行うようにしたので、水平期間をより長く確保することができるため、画質が低下するおそれを低減することができる。

20

【0040】

また、表示装置1では、駆動単位DU, DUiをずらし、互いに1ラインずれた表示画像Dと表示画像Diとを、交互に表示するようにしたので、後述するように、解像度の低下を抑えることができる。

【0041】

また、表示装置1では、画像分離部14においてライン数を半減した画像F3, Fi3を生成し、この画像F3, Fi3に対して画像処理部15が所定の画像処理を行うようにしたので、ライン数を半減していない画像、すなわちEL表示部17の画素数と同じ数の輝度情報からなる画像に対して画像処理を行う場合に比べて、画像処理部15における画像処理の負担を軽減することができる。

30

【0042】

（フィルタ13の動作）

次に、フィルタ13の動作について説明する。フィルタ13は、フレーム画像F, Fiにおける画素ごとの輝度情報をライン間で平滑化する。これにより、以下に示したように、例えば、垂直方向における輝度情報の空間周波数が高い場合において、画質の劣化を低減することができる。

【0043】

図7は、静止画を扱う場合の表示装置1の動作を表すものである。この例では、フィルタ13に、垂直方向に対して一定の周期で変化する輝度情報（入力輝度Iin）を入力したときの、フィルタ13の出力における輝度情報（フィルタ出力輝度Ifout）、表示画像Dにおける輝度情報（表示輝度ID）、表示画像Diにおける輝度情報（表示輝度IDi）、表示輝度ID, IDiの平均値（表示輝度IDavg）を示している。図7において、（A）は、8ライン周期で入力輝度Iinが変化する場合を示し、（B）は、2ライン周期で入力輝度Iinが変化する場合を示す。すなわち、図7（B）は、垂直方向における輝度情報の空間周波数が高い場合を示している。また、フィルタ13の各タップのフィルタ係数は、この例では、1:2:1の比率に設定している。

40

【0044】

まず、空間周波数がさほど高くない場合（図7（A））について説明する。フィルタ13は、入力輝度Iinを平滑化して、フィルタ出力輝度Ifoutを生成する。そして、フィルタ出力輝度Ifoutのうちの、奇数ラインにおける輝度情報Iが、2ラインごとに走査

50

駆動されて表示され（表示輝度 I_D ）、同様に、フィルタ出力輝度 $I_{f\ out}$ のうちの、偶数ラインにおける輝度情報 I が、2ラインごとに走査駆動されて表示される（表示輝度 $I_{D\ i}$ ）。観察者は、この表示輝度 I_D と表示輝度 $I_{D\ i}$ の平均値（平均表示輝度 $I_{D\ avg}$ ）を観察することとなる。

【0045】

平均表示輝度 $I_{D\ avg}$ は、表示輝度 I_D 、 $I_{D\ i}$ と比べ、入力輝度 I_{in} に近い形状となるため、画質の低下を抑えることができる。すなわち、表示装置1では、図6に示したように、表示画像 D と表示画像 $D\ i$ とを交互に表示したが、例えば、表示画像 D のみを表示する場合、もしくは表示画像 $D\ i$ のみを表示する場合には、画質が低下するおそれがある。具体的には、表示画像 D のみを表示する場合には、観察者は表示輝度 I_D （図7（A））を観察することになり、表示画像 $D\ i$ のみを表示する場合には、観察者は表示輝度 $I_{D\ i}$ （図7（A））を観察することになる。これらの場合、2ラインごとの走査駆動により解像度が半分になるため、表示輝度 I_D の形状は、入力輝度 I_{in} の形状と異なってしまい画質が低下するおそれがある。一方、表示装置1では、互いに1ラインずれた表示画像 D と表示画像 $D\ i$ とを交互に表示したので、解像度の低下を抑えることができ、画質の低下を抑えることができる。

10

【0046】

次に、空間周波数が高い場合（図7（B））について説明する。この場合には、フィルタ13は、入力輝度 I_{in} を平滑化して、ほぼ一定のフィルタ出力輝度 $I_{f\ out}$ を生成する。よって、表示輝度 I_D 、 $I_{D\ i}$ 、平均表示輝度 $I_{D\ avg}$ もまた、ほぼ一定となる。

20

【0047】

この場合には、平均表示輝度 $I_{D\ avg}$ は、入力輝度 I_{in} とは大きく異なる形状となる。しかしながら、一般に、観察者は、人間の視覚上の分解能が十分に高くないため、このように高い空間周波数の輝度情報 I を観察できず、複数ラインの平均輝度を観察するため、殆ど問題にならない。

【0048】

また、このように空間周波数が高い場合には、フィルタ13を設けることにより、次に比較例と比較して説明するように、フリッカが生じるおそれを低減することができる。

【0049】

（比較例）

30

次に、比較例と対比して、本実施の形態の作用を説明する。本比較例に係る表示装置1Rは、フィルタ13を有しないものである。その他の構成は、本実施の形態（図1）と同様である。

【0050】

図8は、表示装置1Rの動作を表すものであり、（A）は、8ライン周期で入力輝度 I_{in} が変化する場合を示し、（B）は、2ライン周期で入力輝度 I_{in} が変化する場合を示す。すなわち、図8は、図7（本実施の形態に係る表示装置1の場合）に対応するものである。

【0051】

空間周波数がさほど高くない場合（図8（A））は、表示装置1の場合（図7（A））と同様に、平均表示輝度 $I_{D\ avg}$ を、入力輝度 I_{in} に近い形状にすることができるため、画質の低下を抑えることができる。

40

【0052】

空間周波数が高い場合（図8（B））には、フリッカが発生し、画質が低下するおそれがある。すなわち、この例では、表示輝度 I_D は、入力輝度 I_{in} のうちの、奇数ラインにおける輝度情報 I で一定になり、表示輝度 $I_{D\ i}$ は、入力輝度 I_{in} のうちの、偶数ラインにおける輝度情報 I で一定になる。よって、例えば、フレーム画像 F がラインごとに白色と黒色を交互に配置したストライプである場合には、全面白色の表示画像 D と、全面黒色の表示画像 $D\ i$ が、交互に60 [Hz] の周期で表示されることになるため、観察者がちらつき（フリッカ）を感じるおそれがある。

50

【 0 0 5 3 】

一方、本実施の形態に係る表示装置 1 では、フィルタ 1 3 を設けたので、空間周波数が高い場合には、輝度情報がライン間で平滑化されるため、このようなフリッカが生じるおそれを低減することができる。

【 0 0 5 4 】

この例では、空間周波数が高い場合の例として、2 ライン周期で入力輝度 I_{in} が変化する場合は検討したが、より低い空間周波数を有する画像しか扱わない場合には、フィルタ 1 3 の各タップのフィルタ係数を例えば 1 : 6 : 1 の比率に設定するなど、平滑化の効果がより弱くなるようにしてもよい。この場合には、例えば、図 7 (A) において、平均表示輝度 I_{Davg} を、入力輝度 I_{in} により近づけることができるため、画質を高めることができる。

10

【 0 0 5 5 】

[効果]

以上のように本実施の形態では、2 ラインごとに走査駆動を行うようにしたので、各水平期間の時間の長さを確保できるため、画質の低下を抑えることができる。

【 0 0 5 6 】

また、本実施の形態では、駆動単位 $D U$, $D U_i$ をずらすようにしたので、互いに 1 ラインずれた表示画像 D と表示画像 D_i とを交互に表示するため、解像度の低下を抑えることができ、画質の低下を抑えることができる。

20

【 0 0 5 7 】

また、本実施の形態では、画像分離部が、ライン数を半減した画像を生成し、画像処理部が、その画像に対して所定の画像処理を行うようにしたので、画像処理部における画像処理の負担を軽減することができる。

【 0 0 5 8 】

また、本実施の形態では、フィルタを設けたので、フリッカが生じるおそれを低減することができ、画質の低下を抑えることができる。

【 0 0 5 9 】

[変形例 1 - 1]

上記実施の形態では、表示装置 1 に供給される画像信号はプログレッシブ信号としたが、これに限定されるものではなく、これに代えて、例えば、図 9 に示したように、IP (Interlace/ Progressive) 変換部 1 1 A を備えることにより、インターレース信号を入力可能に構成してもよい。

30

【 0 0 6 0 】

[変形例 1 - 2]

上記実施の形態では、フレームレート変換部 1 2 は、フレームレートを 2 倍に変換するものとしたが、これに限定されるものではなく、これに代えて、例えば、図 1 0 に示したように、フレームレートを 4 倍に変換してもよい。本変形例では、フレームレート変換は、時間軸上で隣り合うフレーム画像 F に基づいて補間処理により 3 枚のフレーム画像 F_i , F_j , F_k を生成し、それらのフレーム画像 F の間にフレーム画像 F_i , F_j , F_k を挿入することにより行われる。

40

【 0 0 6 1 】

< 2 . 第 2 の実施の形態 >

次に、第 2 の実施の形態に係る表示装置 2 について説明する。本実施の形態は、供給される画像信号をインターレース信号にすることにより、回路構成をよりシンプルにしたものである。なお、上記第 1 の実施の形態に係る表示装置 1 と実質的に同一の構成部分には同一の符号を付し、適宜説明を省略する。

【 0 0 6 2 】

図 1 1 は、第 2 の実施の形態に係る表示装置 2 の一構成例を表すものである。表示装置 2 は、フレームレート変換部 2 2 を備えている。フレームレート変換部 2 2 は、供給されたインターレース信号の画像信号 S_{p10} (フィールド画像 $F A$, $F B$) に基づいて、フ

50

フレームレート変換を行うことにより、画像信号 $S p 1 2$ (画像 $F 1 2$, $F i 1 2$) を生成するものである。ここで、フィールド画像 $F A$ は奇数ラインに係るフィールド画像であり、フィールド画像 $F B$ は偶数ラインに係るフィールド画像である。また、このフレームレート変換部 2 2 は、上記第 1 の実施の形態に係る画像分離部 1 4 と同様に、画像 $F 1 2$, $F i 1 2$ を生成する際、その生成した画像が、画像 $F 1 2$, $F i 1 2$ のどちらであることを示す判別信号 $S D$ を生成する機能も有している。

【 0 0 6 3 】

ここで、フレームレート変換部 2 2 は、本開示における「画像生成部」の一具体例に対応する。フィールド画像 $F A$ は、本開示における「奇数ライン画像データセット」の一具体例に対応し、フィールド画像 $F B$ は、本開示における「偶数ライン画像データセット」の一具体例に対応する。

10

【 0 0 6 4 】

図 1 2 は、表示装置 2 の詳細動作を模式的に表すものであり、(A) は画像信号 $S p 1 0$ に含まれるフィールド画像 $F A$, $F B$ を示し、(B) はフレームレート変換部 2 2 内において生成される画像 $F 1 1$ を示し、(C) は画像信号 $S p 1 2$ に含まれる画像 $F 1 2$, $F i 1 2$ を示し、(D) は $E L$ 表示部 1 7 における表示画像 D , $D i$ を示す。フィールド画像 $F A$, $F B$ は、時間 $T 1$ (例えば、 $16.7 [msec] = 1/60 [Hz]$) ごとに、交互に供給される。

【 0 0 6 5 】

まず、フレームレート変換部 2 2 は、図 1 2 (B) に示したように、画像信号 $S p 1 0$ に含まれるフィールド画像 $F A$, $F B$ のライン画像を補間する。具体的には、フレームレート変換部 2 2 は、例えば、画像信号 $S p 1 0$ に含まれるフィールド画像 $F A (n)$ (図 1 2 (A)) に基づいて、偶数ラインのライン画像を補間することにより、画像 $F 1 1 (n)$ を生成する (図 1 2 (B))。同様に、フレームレート変換部 2 2 は、例えば、画像信号 $S p 1 0$ に含まれるフィールド画像 $F B (n+1)$ (図 1 2 (A)) に基づいて、奇数ラインのライン画像を補間することにより、画像 $F 1 1 (n+1)$ を生成する (図 1 2 (B))。

20

【 0 0 6 6 】

次に、フレームレート変換部 2 2 は、図 1 2 (C) に示したように、画像 $F 1 1$ から偶数ラインおよび奇数ラインのライン画像を分離しつつ、フレームレートを 2 倍に変換する。具体的には、フレームレート変換部 2 2 は、例えば、画像 $F 1 1 (n)$ (図 1 2 (B)) における奇数ラインのライン画像 $L 1$, $L 3$, $L 5$ を分離して画像 $F 1 2 (n)$ を生成するとともに (図 1 2 (C))、時間軸上で隣り合う画像 $F 1 1 (n)$, $F 1 1 (n+1)$ (図 1 2 (B)) の偶数ラインのライン画像 $L 2$, $L 4$, $L 6$ に基づいて、補間処理により画像 $F i 1 2 (n)$ を生成する。そして、フレームレート変換部 2 2 は、この画像 $F i 1 2 (n)$ を、画像 $F 1 2 (n)$, $F 1 2 (n+1)$ の間に挿入する (図 1 2 (C))。

30

【 0 0 6 7 】

その後、上記第 1 の実施の形態の場合と同様に、画像処理部 1 5 は、このフレーム画像 $F 1 2$, $F i 1 2$ に対して所定の画像処理を行い、表示制御部 1 6 は、 $E L$ 表示部 1 7 での表示動作を制御し、 $E L$ 表示部 1 7 は、その制御に基づいて表示画像 D , $D i$ を表示する (図 1 2 (D))。

40

【 0 0 6 8 】

表示装置 2 では、供給される画像信号をインターレース信号にしている。これにより、必ずしもフィルタを設ける必要がない。すなわち、上記第 1 の実施の形態に係る表示装置 1 では、フィルタ 1 3 を設けない場合には、空間周波数が高いときに、フリッカが発生するおそれがあるため (図 8 (B))、フィルタ 1 3 を設けることが望ましい。一方、本実施の形態に係る表示装置 2 では、供給される画像信号がインターレース信号であるため、このような現象が生じるおそれが低い。よって、フィルタを省くことができる。

【 0 0 6 9 】

また、フィルタを省くことにより、回路構成をシンプルにすることができる。特に、例えば、上記第 1 の実施の形態に係る表示装置 1 では、上述したフリッカを低減するために

50

は、偶数ラインのライン画像および奇数ラインのライン画像の両方を含むフレーム画像に対して平滑化を行う必要があるため、フィルタ 1 3 の後段に画像分離部 1 5 を設ける必要がある。一方、本実施の形態に係る表示装置 2 では、フィルタ 1 3 を省くことができるため、フレームレート変換部 2 2 において、フレームレート変換を行うと同時に、偶数ラインおよび奇数ラインのライン画像を分離することができるので、回路構成をシンプルにすることができる。

【 0 0 7 0 】

以上のように本実施の形態では、供給される画像信号をインターレース信号にしたので、回路構成をシンプルにすることができる。その他の効果は、上記第 1 の実施の形態の場合と同様である。

【 0 0 7 1 】

< 3 . 第 3 の実施の形態 >

次に、第 3 の実施の形態に係る表示装置 3 について説明する。本実施の形態は、フレームレート変換の方法が、上記第 1 の実施の形態と異なるものである。なお、上記第 1 の実施の形態に係る表示装置 1 等と実質的に同一の構成部分には同一の符号を付し、適宜説明を省略する。

【 0 0 7 2 】

図 1 3 は、第 3 の実施の形態に係る表示装置 3 の一構成例を表すものである。表示装置 3 は、フィルタ 3 1 と、画像分離部 3 2 と、フレームレート変換部 3 5 とを備えている。

【 0 0 7 3 】

フィルタ 3 1 は、画像信号 S_{p0} に含まれるフレーム画像 F における輝度情報をライン間で平滑化してフレーム画像 F_{21} を生成し、画像信号 S_{p21} として出力するものである。具体的な動作は、フィルタ 1 3 と同様である。

【 0 0 7 4 】

画像分離部 3 2 は、画像信号 S_{p21} に含まれるフレーム画像 F_{21} から、奇数ラインのライン画像を分離して画像 F_{A22} を生成するとともに、偶数ラインのライン画像を分離して画像 F_{B22} を生成するものである。また、この画像分離部 3 2 は、上記第 1 の実施の形態に係る画像分離部 1 4 などと同様に、画像 F_{A22} , F_{B22} を生成する際、その生成した画像が、画像 F_{A22} , F_{B22} のどちらであるかを示す判別信号 S_D を生成する機能も有している。

【 0 0 7 5 】

フレームレート変換部 3 5 は、補間画像生成部 3 3 と、マルチプレクサ (M U X) 3 4 とを有している。補間画像生成部 3 3 は、画像 F_{B22} に基づいて、時間軸上の補間処理を行い、画像 F_{i23} を生成するものである。マルチプレクサ 3 4 は、判別信号 S_D に基づいて、画像 F_{A22} と画像 F_{i23} とを交互に配置し、画像信号 S_{p25} として出力するものである。

【 0 0 7 6 】

ここで、フィルタ 3 1、画像分離部 3 2、およびフレームレート変換部 3 5 は、本開示における「画像生成部」の一具体例に対応する。画像 F_{A22} は、本開示における「奇数ライン画像データセット」の一具体例に対応し、画像 F_{B22} は、本開示における「偶数ライン画像データセット」の一具体例に対応する。

【 0 0 7 7 】

図 1 4 は、表示装置 3 の詳細動作を模式的に表すものであり、(A) は画像信号 S_{p0} に含まれるフレーム画像 F を示し、(B) は画像信号 S_{p21} に含まれるフレーム画像 F_{21} を示し、(C) は画像信号 S_{p22} に含まれる画像 F_{A22} , F_{B22} を示し、(D) は補間画像生成部 3 3 が生成する画像 F_{i23} を示し、(E) は E L 表示部 1 7 における表示画像 D_i を示す。

【 0 0 7 8 】

まず、フィルタ 3 1 は、図 1 4 (B) に示したように、画像信号 S_{p0} に含まれるフレーム画像 F における輝度情報をライン間で平滑化してフレーム画像 F_{21} を生成する。

10

20

30

40

50

【 0 0 7 9 】

次に、画像分離部 3 2 は、図 1 4 (C) に示したように、画像信号 S p 2 1 に含まれるフレーム画像 F 2 1 から、奇数ラインのライン画像を分離して画像 F A 2 2 を生成するとともに、偶数ラインのライン画像を分離して画像 F B 2 2 を生成する。

【 0 0 8 0 】

次に、フレームレート変換部 3 5 は、図 1 4 (D) に示したように、フレームレートを 2 倍に変換する。具体的には、フレームレート変換部 3 5 の補間画像生成部 3 3 は、例えば、時間軸上で隣り合う画像 F B 2 2 (n) , F B 2 2 (n + 1) (図 1 4 (C)) に基づいて、補間処理によりフレーム画像 F i 2 3 (n) を生成する (図 1 4 (D)) 。そして、マルチプレクサ 3 4 は、画像 F A 2 2 と画像 F i 2 3 とを交互に配置して、画像信号 S p 2 5 と

10

【 0 0 8 1 】

その後、上記第 1 の実施の形態の場合等と同様に、画像処理部 1 5 は、このフレーム画像 F A 2 2 , F i 2 3 に対して所定の画像処理を行い、表示制御部 1 6 は、E L 表示部 1 7 での表示動作を制御し、E L 表示部 1 7 は、その制御に基づいて表示画像 D , D i を表示する (図 1 4 (E)) 。

【 0 0 8 2 】

表示装置 3 では、画像分離部 3 2 が分離した画像 F A 2 2 , F B 2 2 のうちの一方 (この例では画像 F B 2 2) に対してのみ補間処理を行うようにしたので、補間画像生成部 3 3 における画像処理の負荷を軽減することができる。すなわち、例えば、上記第 1 の実施の形態に係る表示装置 1 では、偶数ラインのライン画像および奇数ラインのライン画像の両方を含むフレーム画像 F に対して補間処理を行っているため、画像処理の負荷が大きくなるおそれがある。一方、本実施の形態に係る表示装置 3 では、図 1 4 (D) に示したように、この例では、偶数ラインのライン画像を含む画像 F B 2 2 に対してのみ補間処理を行うようにしたので、補間画像生成部 3 3 における画像処理の負荷を軽減することができる。

20

【 0 0 8 3 】

以上のように本実施の形態では、画像分離部が分離した画像の一方にのみ補間処理を行うようにしたので、フレームレート変換部における画像処理の負担を軽減することができる。その他の効果は、上記第 1 の実施の形態の場合と同様である。

30

【 0 0 8 4 】

< 4 . 適用例 >

次に、上記実施の形態および変形例で説明した表示装置の適用例について説明する。

【 0 0 8 5 】

図 1 5 は、上記実施の形態等の表示装置が適用されるテレビジョン装置の外観を表すものである。このテレビジョン装置は、例えば、フロントパネル 5 1 1 およびフィルターガラス 5 1 2 を含む映像表示画面部 5 1 0 を有しており、この映像表示画面部 5 1 0 は、上記実施の形態等に係る表示装置により構成されている。

【 0 0 8 6 】

上記実施の形態等の表示装置は、このようなテレビジョン装置の他、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、携帯型ゲーム機、あるいはビデオカメラなどのあらゆる分野の電子機器に適用することが可能である。言い換えると、上記実施の形態等の表示装置は、映像を表示するあらゆる分野の電子機器に適用することが可能である。

40

【 0 0 8 7 】

以上、いくつかの実施の形態および変形例、ならびに電子機器への適用例を挙げて本技術を説明したが、本技術はこれらの実施の形態等には限定されず、種々の変形が可能である。

【 0 0 8 8 】

例えば、上記の各実施の形態等では、2 ラインごとに E L 表示部 1 7 を走査駆動したが

50

、これに限定されるものではなく、これに代えて、例えば、図 16 に示したように、3 ライン以上ごとに EL 表示部 17 を走査駆動してもよい。

【0089】

また、例えば、上記の各実施の形態等では、EL 表示装置を構成したが、これに限定されるものではなく、これに代えて、例えば、図 17 に示したように、液晶表示装置を構成してもよい。この表示装置 1C は、第 1 の実施の形態に係る表示装置 1 を、液晶表示装置に適用したものであり、液晶表示部 18 と、バックライト 19 と、これらを制御する表示制御部 16C を備えている。

【0090】

なお、本技術は以下のような構成とすることができる。

10

【0091】

(1) 表示部と、

交番する第 1 の画像データセットおよび第 2 の画像データセットに基づいて、前記表示部を駆動する表示駆動部と

を備え、

前記表示駆動部は、前記第 1 の画像データセットに基づいて、連続する複数の画素ラインからなる第 1 のブロックを駆動単位とした第 1 の走査を行うことにより前記表示部を駆動するとともに、前記第 2 の画像データセットに基づいて、連続する複数の画素ラインからなる、前記第 1 のブロックと異なる第 2 のブロックを駆動単位とした第 2 の走査を行うことにより前記表示部を駆動する

20

表示装置。

【0092】

(2) 入力画像信号に基づいてフレームレート変換を行うフレームレート変換部を有し、フレームレート変換された画像データに基づいて前記第 1 の画像データセットおよび前記第 2 の画像データセットを生成する画像生成部をさらに備えた

前記(1)に記載の表示装置。

【0093】

(3) 前記画像生成部は、前記第 1 の画像データセットまたは前記第 2 の画像データセットのいずれを生成したかを示す判別信号を生成し、

前記表示駆動部は、前記判別信号に基づいて前記第 1 の走査および前記第 2 の走査を選択的に行う

30

前記(2)に記載の表示装置。

【0094】

(4) 前記画像生成部は、画像分離部をさらに有し、

前記入力画像信号はプログレッシブ信号であり、

前記フレームレート変換部は、前記プログレッシブ信号に基づいてフレームレート変換を行うことにより、交番する第 3 の画像データセットおよび第 4 の画像データセットを生成し、

前記画像分離部は、前記第 3 の画像データセットに基づいて、奇数ラインの画像データを分離して前記第 1 の画像データセットを生成するとともに、前記第 4 の画像データセットに基づいて、偶数ラインの画像データを分離して前記第 2 の画像データセットを生成する

40

前記(2)または(3)に記載の表示装置。

【0095】

(5) 前記画像生成部は、前記第 3 の画像データセットおよび前記第 4 の画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタをさらに有し、

前記画像分離部は、平滑化された前記第 3 の画像データセットに基づいて前記第 1 の画像データセットを生成するとともに、平滑化された前記第 4 の画像データセットに基づいて前記第 2 の画像データセットを生成する

前記(4)に記載の表示装置。

50

【 0 0 9 6 】

(6) 前記第 3 の画像データセットおよび前記第 4 の画像データセットのそれぞれは、前記表示部の画素数と同じ数の画素データにより構成される

前記 (4) または (5) に記載の表示装置。

【 0 0 9 7 】

(7) インターレース信号をプログレッシブ信号に変換する変換部をさらに備え、

前記入力画像信号は、前記変換部により変換されたプログレッシブ信号である

前記 (4) から (6) のいずれかに記載の表示装置。

【 0 0 9 8 】

(8) 前記入力画像信号は、交番する奇数ライン画像データセットおよび偶数ライン画像データセットを含むインターレース信号であり、

前記フレームレート変換部は、

前記偶数ライン画像データセットに対して画素ライン間のライン補間処理を行うことにより奇数ライン補間画像データセットを生成するとともに、前記奇数ライン画像データセットに対して前記ライン補間処理を行うことにより偶数ライン補間画像データセットを生成し、

前記奇数ライン画像データセットおよび前記奇数ライン補間画像データセットに基づいて前記第 1 の画像データセットを生成し、

前記偶数ライン画像データセットおよび前記偶数ライン補間画像データセットに基づいて前記第 2 の画像データセットを生成する

前記 (2) または (3) に記載の表示装置。

【 0 0 9 9 】

(9) 前記フレームレート変換部は、

前記奇数ライン画像データセットおよび前記奇数ライン補間画像データセットを前記第 1 の画像データセットとし、

前記偶数ライン画像データセットおよび前記偶数ライン補間画像データセットに対して時間軸上の補間処理を行うことにより前記第 2 の画像データセットを生成する

前記 (8) に記載の表示装置。

【 0 1 0 0 】

(1 0) 前記入力画像信号は一連の入力画像データセットを含むプログレッシブ信号であり、

前記画像生成部は、前記一連の入力画像データセットのそれぞれに基づいて、奇数ラインの画像データを分離して奇数ライン画像データセットを生成するとともに、偶数ラインの画像データを分離して偶数ライン画像データセットを生成する画像分離部をさらに有し、

前記フレームレート変換部は、前記奇数ライン画像データセットおよび前記偶数ライン画像データセットのうち的一方を、前記第 1 の画像データセットとし、前記奇数ライン画像データセットおよび前記偶数ライン画像データセットのうち他方に対して、時間軸上の補間処理を行うことにより前記第 2 の画像データセットを生成する

前記 (2) または (3) に記載の表示装置。

【 0 1 0 1 】

(1 1) 前記画像生成部は、前記一連の入力画像データセットのそれぞれに対して画素ライン間で平滑化するフィルタをさらに有し、

前記画像分離部は、平滑化された前記一連の入力画像データセットのそれぞれに基づいて、前記奇数ライン画像データセットおよび前記偶数ライン画像データセットを生成する

前記 (1 0) に記載の表示装置。

【 0 1 0 2 】

(1 2) 前記画像生成部は、前記第 1 の画像データセットまたは前記第 2 の画像データセットのいずれを生成したかを示す判別信号を生成し、

前記フレームレート変換部は、前記判別信号に基づいて前記フレームレート変換を行う

10

20

30

40

50

前記(10)または(11)に記載の表示装置。

【0103】

(13)前記第1の画像データセットおよび前記第2の画像データセットに対して所定の画像処理を行う画像処理部をさらに備え、

前記表示駆動部は、前記画像処理された前記第1の画像データセット、および前記画像処理された前記第2の画像データセットに基づいて、前記表示部を駆動する

前記(1)から(12)のいずれかに記載の表示装置。

【0104】

(14)前記第1の画像データセットおよび前記第2の画像データセットのそれぞれは、前記表示部の画素数の半分の数の画素データにより構成される

前記(1)から(13)のいずれかに記載の表示装置。

【0105】

(15)前記第1の表示ブロックおよび前記第2の表示ブロックは、ともに2本の画素ラインからなり、

前記第1のブロックは、前記第2のブロックと1ライン分ずれている

前記(1)から(14)のいずれかに記載の表示装置。

【0106】

(16)前記表示部は、EL表示部である

前記(1)から(15)のいずれかに記載の表示装置。

【0107】

(17)交番する第1の画像データセットおよび第2の画像データセットのうち、前記第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、前記第2の画像データセットに基づいて、連続する複数の画素ラインからなる、前記第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより前記表示部を駆動する表示駆動部を備えた

画像処理装置。

【0108】

(18)交番する第1の画像データセットおよび第2の画像データセットのうち、前記第1の画像データセットに基づいて、連続する複数の画素ラインからなる第1のブロックを駆動単位とした第1の走査を行うことにより表示部を駆動するとともに、前記第2の画像データセットに基づいて、連続する複数の画素ラインからなる、前記第1のブロックと異なる第2のブロックを駆動単位とした第2の走査を行うことにより前記表示部を駆動する表示方法。

【符号の説明】

【0109】

1~3, 1A, 1C...表示装置、11...入力部、11A...IP変換部、12...フレームレート変換部、13, 31...フィルタ、14, 32...画像分離部、15...画像処理部、16, 16C...表示制御部、17...EL表示部、18...液晶表示部、19...バックライト、22, 35...フレームレート変換部、33...補間画像生成部、34...マルチプレクサ(MUX)、D, Di, Dj, Dk...表示画像、DU, DUi...駆動単位、F, Fi, Fj, Fk, F2, Fi2, Fj2, Fk2...フレーム画像、FA, FB...フィールド画像、F3, Fi3, Fj3, Fk3, F4, Fi4, Fj4, Fk4, F11, Fi11, F12, Fi12, F21, FA22, FB22, Fi23...画像、Ifout...フィルタ出力輝度、Iin...入力輝度、ID, IDi...表示輝度、IDavg...平均表示輝度、L...ライン画像、SD...判別信号、Sp0, Sp1, Sp2, Sp3, Sp4, Sp10, Sp12, Sp21, Sp22, Sp25...画像信号。

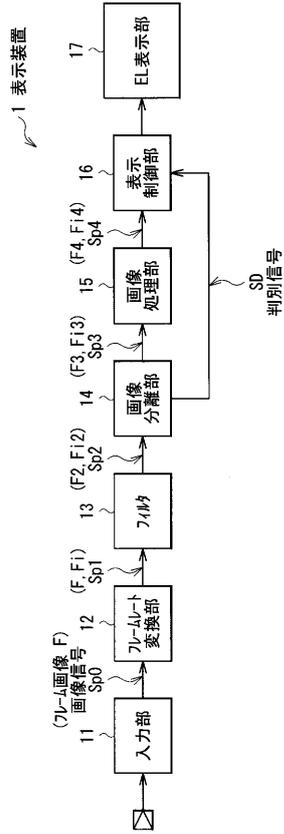
10

20

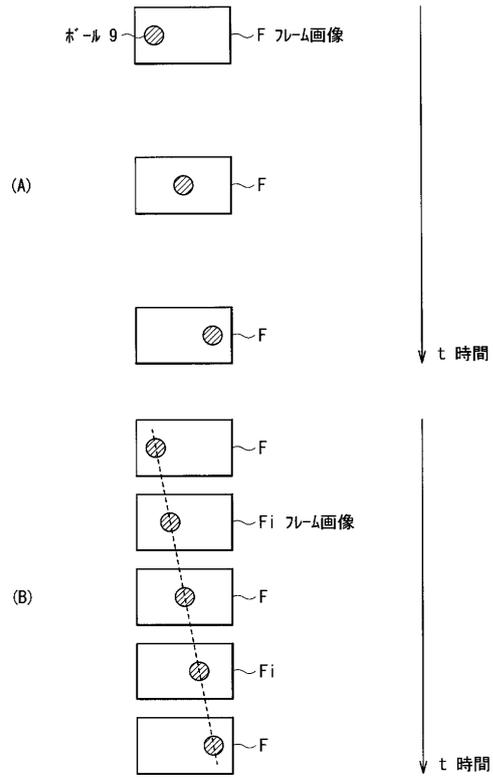
30

40

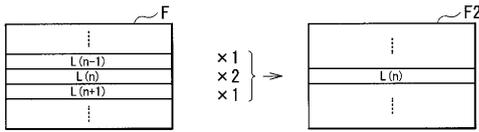
【図1】



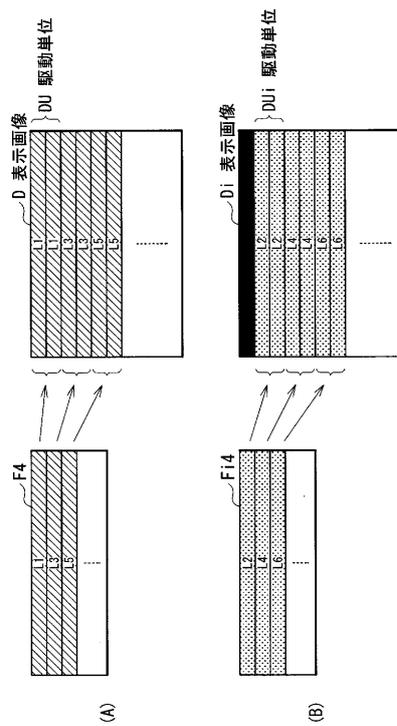
【図2】



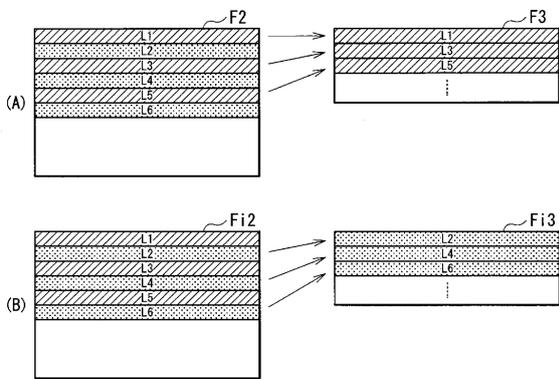
【図3】



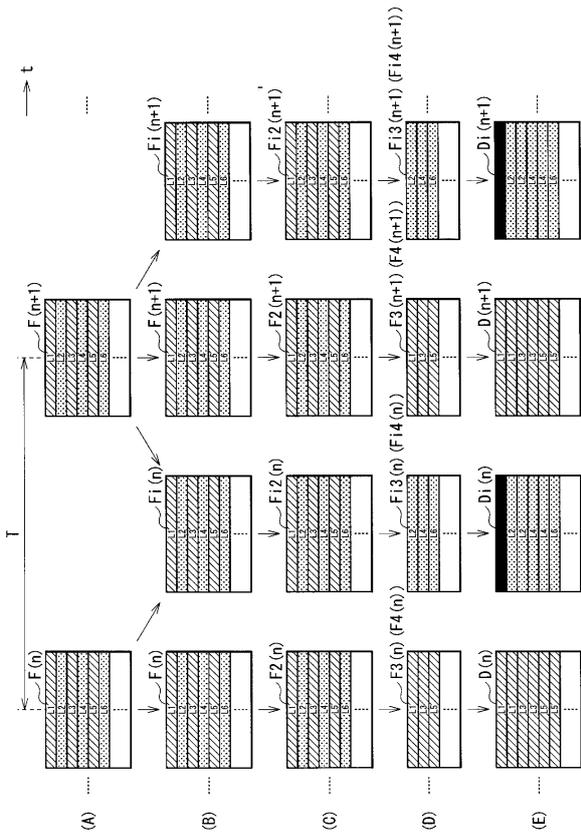
【図5】



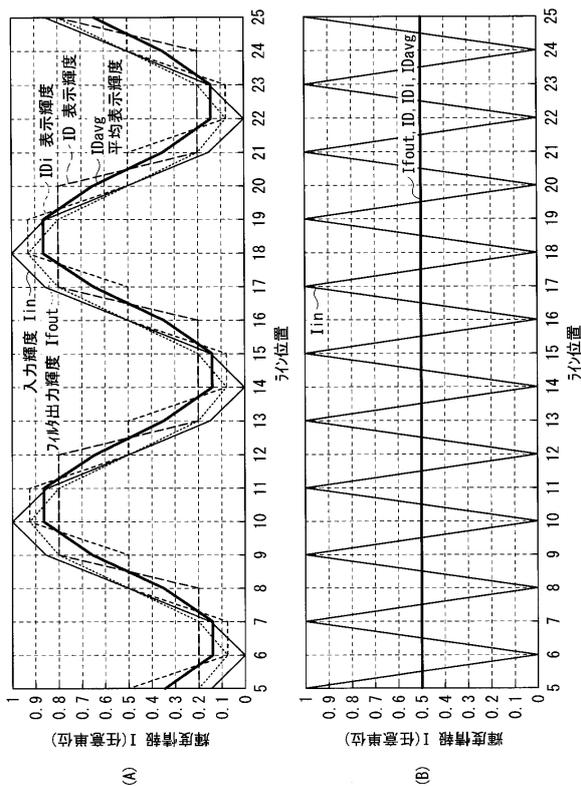
【図4】



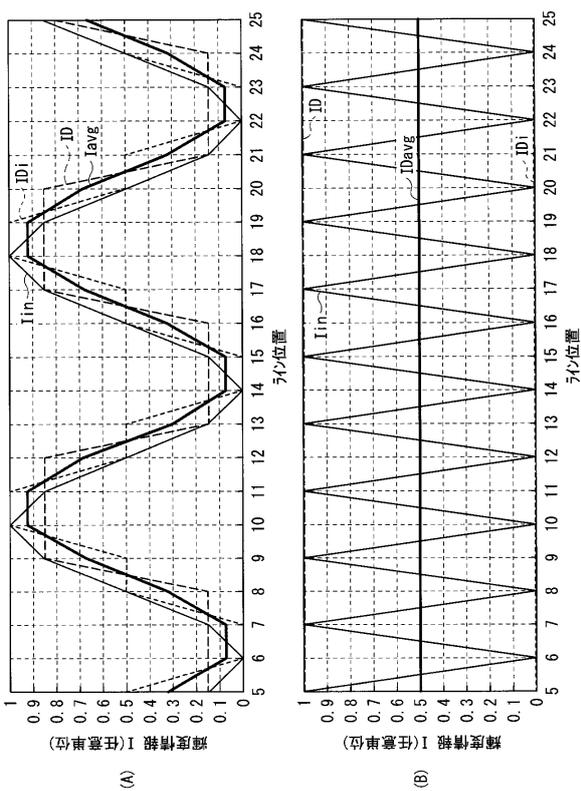
【図6】



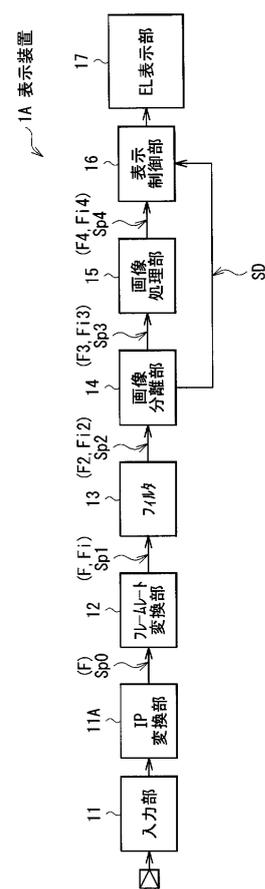
【図7】



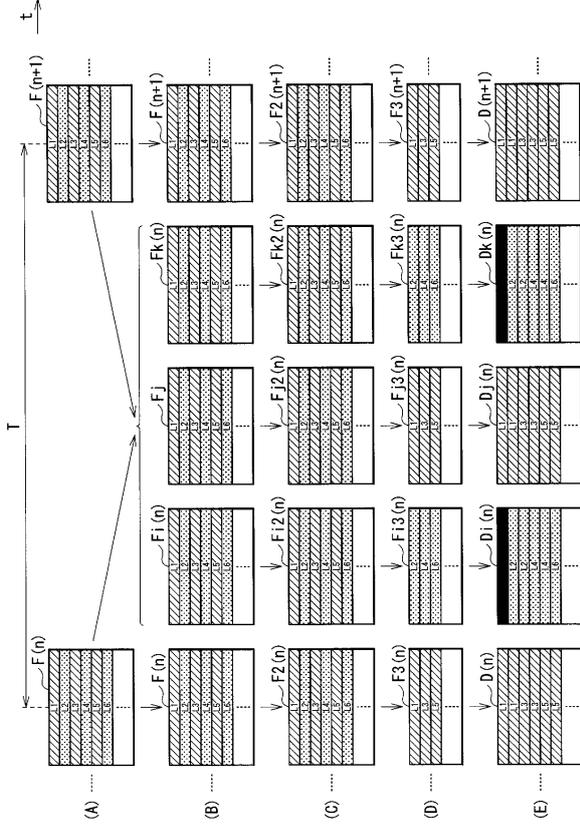
【図8】



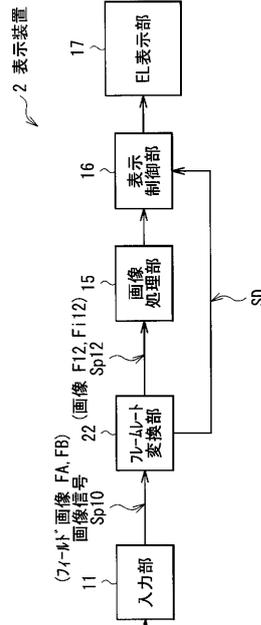
【図9】



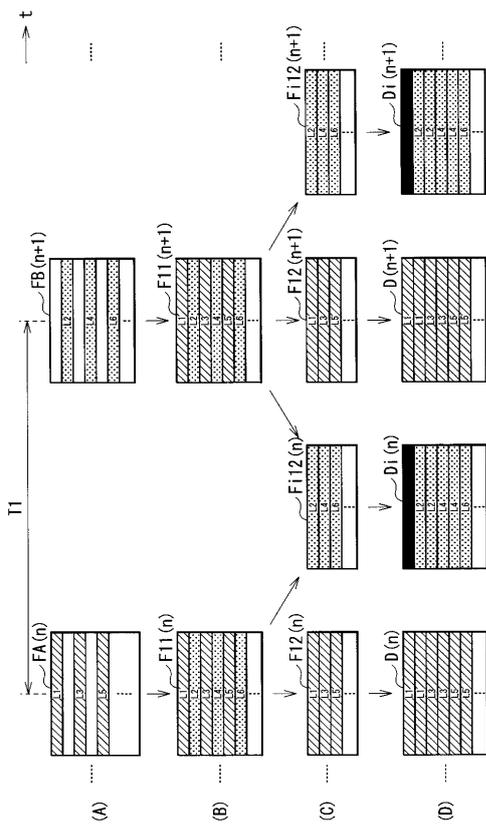
【図 10】



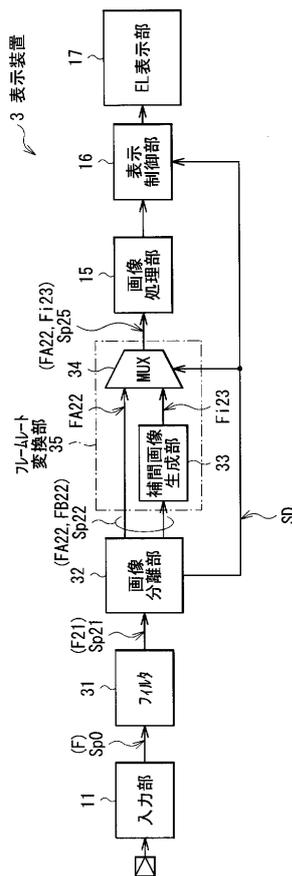
【図 11】



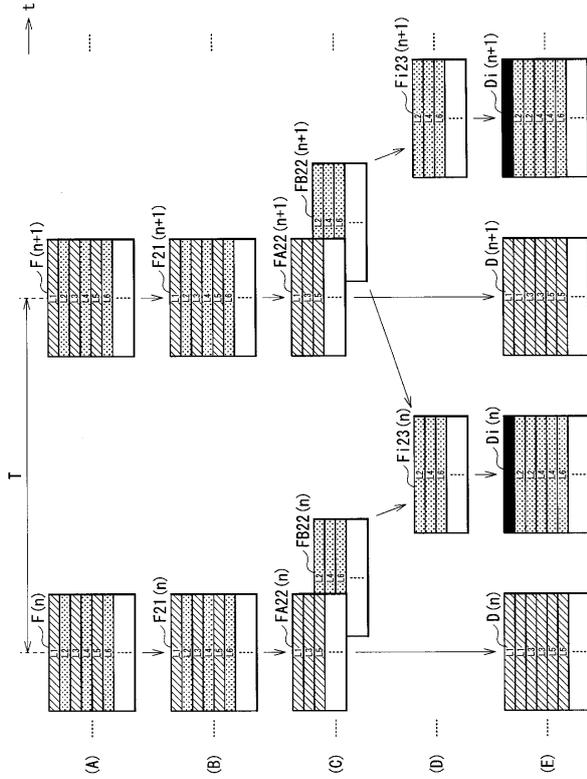
【図 12】



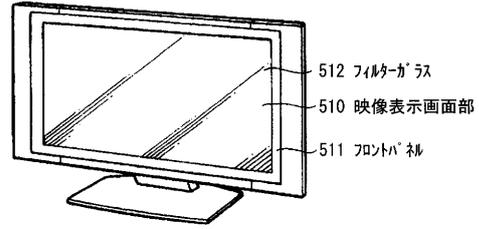
【図 13】



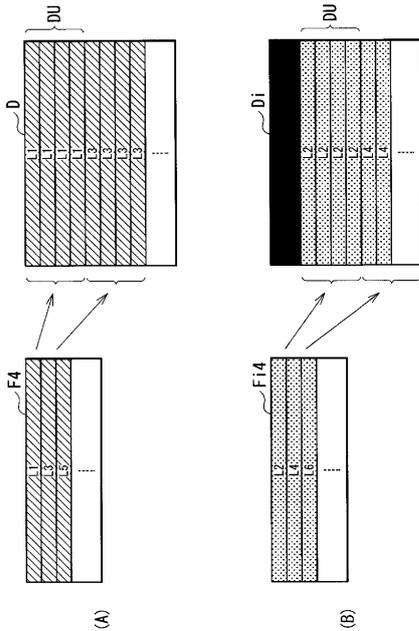
【図14】



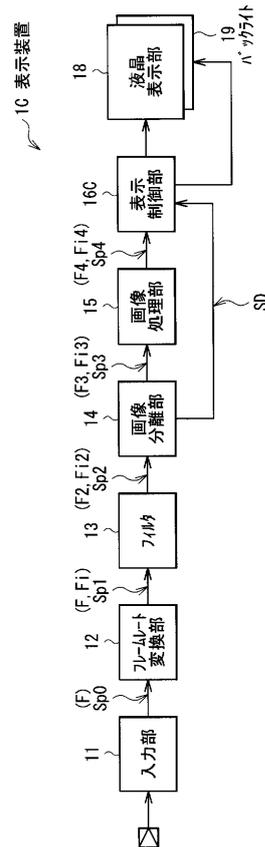
【図15】



【図16】



【図17】



フロントページの続き

| | | | |
|-------------|---------|------|---------|
| (51)Int.Cl. | F I | | |
| | G 0 9 G | 3/20 | 6 2 2 N |
| | G 0 9 G | 3/20 | 6 5 0 E |
| | G 0 9 G | 3/20 | 6 1 2 U |
| | G 0 9 G | 3/20 | 6 6 0 E |
| | G 0 9 G | 3/20 | 6 6 0 V |
| | G 0 9 G | 3/20 | 6 1 1 E |
| | H 0 4 N | 5/66 | B |

(72)発明者 小野 宗紀
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 藤城 文彦
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 西島 篤宏

(56)参考文献 特開2010-271366(JP,A)
特開2010-271365(JP,A)
特開2004-219884(JP,A)
特開2007-093660(JP,A)
特開2000-148059(JP,A)
特開2010-243660(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 5 / 4 2
H 0 4 N 5 / 6 6