



(12) 实用新型专利

(10) 授权公告号 CN 204131435 U

(45) 授权公告日 2015. 01. 28

(21) 申请号 201420530623. 5

(22) 申请日 2014. 09. 16

(73) 专利权人 淮南师范学院

地址 232038 安徽省淮南市洞山西路 238 号

(72) 发明人 戴文俊 廖晓纬 伍龙 沈晓波

(74) 专利代理机构 合肥天明专利事务所 34115

代理人 奚华保

(51) Int. Cl.

H02P 6/08 (2006. 01)

H02P 6/16 (2006. 01)

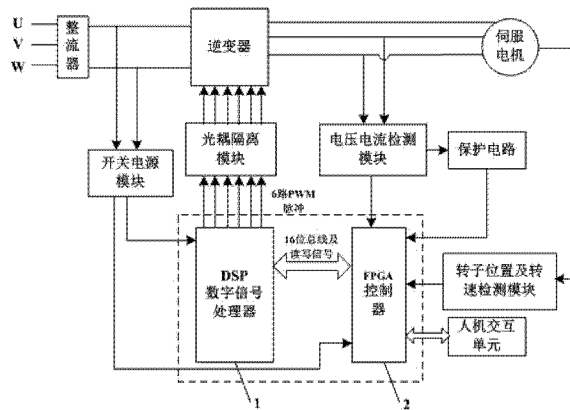
权利要求书1页 说明书3页 附图1页

(54) 实用新型名称

一种基于双核控制的伺服电机控制器

(57) 摘要

本实用新型涉及一种基于双核控制的伺服电机控制器,包括二者之间双向通讯的 DSP 数字信号处理器和 FPGA 控制器, DSP 数字信号处理器的输出端通过光耦隔离模块与逆变器的输入端相连,逆变器的输出端与伺服电机相连,用于检测伺服电机电压 / 电流信号的电压电流检测模块、用于检测伺服电机转子位置 / 转速的转子位置及转速检测模块的输出端均与 FPGA 控制器的输入端相连。本实用新型在 DSP 数字信号处理器单核控制的基础之上,利用 FPGA 控制器强大的数据处理能力对系统数据进行采集与处理,释放了 DSP 数字信号处理器的内部资源,使 DSP 数字信号处理器只做微控制器使用,极大的提高系统的处理能力和执行效率。



1. 一种基于双核控制的伺服电机控制器,其特征在于:包括二者之间双向通讯的 DSP 数字信号处理器(1)和 FPGA 控制器(2),DSP 数字信号处理器(1)的输出端通过光耦隔离模块与逆变器的输入端相连,逆变器的输出端与伺服电机相连,用于检测伺服电机电压/电流信号的电压电流检测模块、用于检测伺服电机转子位置/转速的转子位置及转速检测模块的输出端均与 FPGA 控制器(2)的输入端相连。

2. 根据权利要求 1 所述的基于双核控制的伺服电机控制器,其特征在于:所述 DSP 数字信号处理器(1)采用 TMS320LF2812 芯片,所述 FPGA 控制器(2)采用 ACEX EP1K30-144 芯片,TMS320LF2812 芯片的 A0 ~ A15 脚、D0 ~ D15 脚通过外部总线与 EP1K30-144 芯片的 I/O 口相连;TMS320LF2812 芯片的 RD、WR、IS 口与 EP1K30-144 芯片的 IN 口相连;TMS320LF2812 芯片的 INT 口与 EP1K30-144 芯片的 I/O 口相连。

3. 根据权利要求 1 所述的基于双核控制的伺服电机控制器,其特征在于:所述逆变器的电源端通过整流器接市电,开关电源模块接在整流器和逆变器之间,开关电源模块分别向 DSP 数字信号处理器(1)、FPGA 控制器(2)、电压电流检测模块、转子位置及转速检测模块供电。

4. 根据权利要求 1 所述的基于双核控制的伺服电机控制器,其特征在于:所述电压电流检测模块的输出端还与保护电路的输入端相连,保护电路的输出端与 FPGA 控制器(2)的输入端相连。

5. 根据权利要求 1 所述的基于双核控制的伺服电机控制器,其特征在于:所述 FPGA 控制器(2)的输入/输出端与人机交互单元双向通讯。

一种基于双核控制的伺服电机控制器

技术领域

[0001] 本实用新型涉及一种电机控制器,尤其是一种基于双核控制的伺服电机控制器。

背景技术

[0002] 目前,伺服电机控制器主要以专用单片机或者 DSP 数字信号处理器单核控制为主。单核控制的缺点是主控芯片既充当微控制器的角色,又充当微处理器的角色,虽然 DSP 的指令操作为流水线操作,具有很高的指令执行效率,但是,这种双角色使得控制器的响应速度相对较慢,实时性较低,控制精度较低,对于高速及控制较复杂的被控对象,控制效果较差。

实用新型内容

[0003] 本实用新型的目的在于提供一种集 DSP 数字信号处理器和 FPGA 控制器于一体的双核控制,极大的提高系统的处理能力和执行效率的基于双核控制的伺服电机控制器。

[0004] 为实现上述目的,本实用新型采用了以下技术方案:一种基于双核控制的伺服电机控制器,包括二者之间双向通讯的 DSP 数字信号处理器和 FPGA 控制器, DSP 数字信号处理器的输出端通过光耦隔离模块与逆变器的输入端相连,逆变器的输出端与伺服电机相连,用于检测伺服电机电压 / 电流信号的电压电流检测模块、用于检测伺服电机转子位置 / 转速的转子位置及转速检测模块的输出端均与 FPGA 控制器的输入端相连。

[0005] 所述 DSP 数字信号处理器采用 TMS320LF2812 芯片,所述 FPGA 控制器采用 ACEX EP1K30-144 芯片, TMS320LF2812 芯片的 A0 ~ A15 脚、D0 ~ D15 脚通过外部总线与 EP1K30-144 芯片的 I/O 口相连。

[0006] 所述逆变器的电源端通过整流器接市电,开关电源模块接在整流器和逆变器之间,开关电源模块分别向 DSP 数字信号处理器、FPGA 控制器、电压电流检测模块、转子位置及转速检测模块供电。

[0007] 所述电压电流检测模块的输出端还与保护电路的输入端相连,保护电路的输出端与 FPGA 控制器的输入端相连。

[0008] 所述 FPGA 控制器的输入 / 输出端与人机交互单元双向通讯。

[0009] 由上述技术方案可知,本实用新型在 DSP 数字信号处理器单核控制的基础之上,利用 FPGA 控制器强大的数据处理能力对系统数据进行采集与处理,释放了 DSP 数字信号处理器的内部资源,使 DSP 数字信号处理器只做微控制器使用,极大的提高系统的处理能力和执行效率,可实现对永磁同步电机的位置及转速控制,本控制器可以应用于机械臂及生产线上,具有良好的推广应用前景。

附图说明

[0010] 图 1 为本实用新型的电路框图;

[0011] 图 2 为本实用新型中 DSP 数字信号处理器与 FPGA 控制器的总线接口示意图。

具体实施方式

[0012] 一种基于双核控制的伺服电机控制器,包括二者之间双向通讯的 DSP 数字信号处理器 1 和 FPGA 控制器 2, DSP 数字信号处理器 1 的输出端通过光耦隔离模块与逆变器的输入端相连,逆变器的输出端与伺服电机相连,用于检测伺服电机电压 / 电流信号的电压电流检测模块、用于检测伺服电机转子位置 / 转速的转子位置及转速检测模块的输出端均与 FPGA 控制器 2 的输入端相连,如图 1 所示。光耦隔离模块用于控制电路与主功率电路的隔离,强弱电隔离,采用高速光耦 TLP559 芯片;逆变器根据 DSP 控制器输出的控制信号驱动伺服电机,为伺服电机提供可调三相电源;电压电流检测模块用于检测伺服电机的电压和电流,构成闭环控制的电流环和给保护电路提供信号;转子位置及转速检测模块用于对伺服电机的转速和和转子位置进行检测,通过霍尔传感器及其检测电路进行检测;逆变器采用 IPM(IPM20CSJ060),它内部集成 6 个 IGBT、栅极驱动电路、欠电压、过流、过热、短路等保护电路以及故障信号输出电路。

[0013] 如图 2 所示,所述 DSP 数字信号处理器 1 采用 TMS320LF2812 芯片,所述 FPGA 控制器 2 采用 ACEX EP1K30-144 芯片,TMS320LF2812 芯片的 A0 ~ A15 脚、D0 ~ D15 脚通过外部总线与 EP1K30-144 芯片的 I/O 口相连;TMS320LF2812 芯片的 RD、WR、IS 口与 EP1K30-144 芯片的 IN 口相连;TMS320LF2812 芯片的 INT 口与 EP1K30-144 芯片的 I/O 口相连。FPGA 和 DSP 的信息交互是通过总线实现的。DSP 数字信号处理器 1 把 FPGA 控制器 2 映射成扩展的 I/O 空间,DSP 数字信号处理器 1 通过 IS 来扩展 I/O 空间的,从图 2 可以看出 DSP 数字信号处理器 1 的 RD、WE、IS、INT 和 FPGA 控制器 2 直接相连,为了提高总线访问速度,RD、WE 和 IS 要接到 FPGA 控制器 2 的专用输入引脚而不是通用 I/O 口上,这是 FPGA 控制器 2 的内部结构决定的。DSP 数字信号处理器 1 用于产生 PWM 波形和数字式闭环系统的构建;FPGA 控制器 2 用于对检测模块的数值进行处理和将处理后的数据通过总线传送给 DSP 数字信号处理器 1;DSP 数字信号处理器 1 进行电流环 PI 调节,各种坐标变换以及生成空间矢量 SVPWM 的触发脉冲;FPGA 控制器 2 完成对霍尔信号的检测、码盘信号的读取、键盘的扫描、显示器的动态刷新、保护信号的处理等功能。高速、周期性强的信号,如键盘扫描信号、码盘信号,由 FPGA 控制器 2 实现,节省了 DSP 数字信号处理器 1 的大量时间,提高了整个系统的效率。

[0014] 如图 1 所示,所述逆变器的电源端通过整流器接市电,开关电源模块接在整流器和逆变器之间,开关电源模块分别向 DSP 数字信号处理器 1、FPGA 控制器 2、人机交互单元、电压电流检测模块、转子位置及转速检测模块供电。所述电压电流检测模块的输出端还与保护电路的输入端相连,保护电路的输出端与 FPGA 控制器 2 的输入端相连。所述 FPGA 控制器 2 的输入 / 输出端与人机交互单元双向通讯。整流器将 380V 交流电整流成为直流电;开关电源模块将整流后的直流电源进行变换,获得相应电压的电源给控制器各芯片供电;保护电路用于向 FPGA 控制器 2 反馈欠压和过压故障信号,对伺服电机进行过压和欠压保护;人机交互单元用于接收用户设定的参数和显示伺服电机实时运行参数,可进行转速设定、正反转和制动功能的设定,LCD 动态显示运行参数。

[0015] FPGA 控制器 2 的一个重要作用就是其具有故障处理机。故障处理机是交流伺服故障处理的一部分,交流伺服是强弱电结合的系统,故障处理至关重要。FPGA 控制器 2 的故障处理机可以迅速对系统的故障做出反应,锁存故障信号、封锁 IPM 逆变桥脉冲、及时向

DSP 数字信号处理器 1 传送故障类型。系统出现重故障时需要停机维修；系统出现轻故障时，当故障清除后要允许重新启动。FPGA 控制器 2 锁存的故障由 DSP 数字信号处理器 1 发出清除命令予以清除，各故障信号在进入 FPGA 控制器 2 之前要经过低通滤波器，以防干扰信号误触发故障处理机，DSP 数字信号处理器 1 接收到故障类型后要动态刷新故障记录。

[0016] 综上所述，本实用新型涉及释放了 DSP 数字信号处理器 1 的空间，克服了现有单核控制器的响应速度相对较慢，实时性较低，控制精度较低等缺点；采用专用集成芯片进行数字控制，并且进行强弱电光电隔离等措施，提高了系统的可靠性。

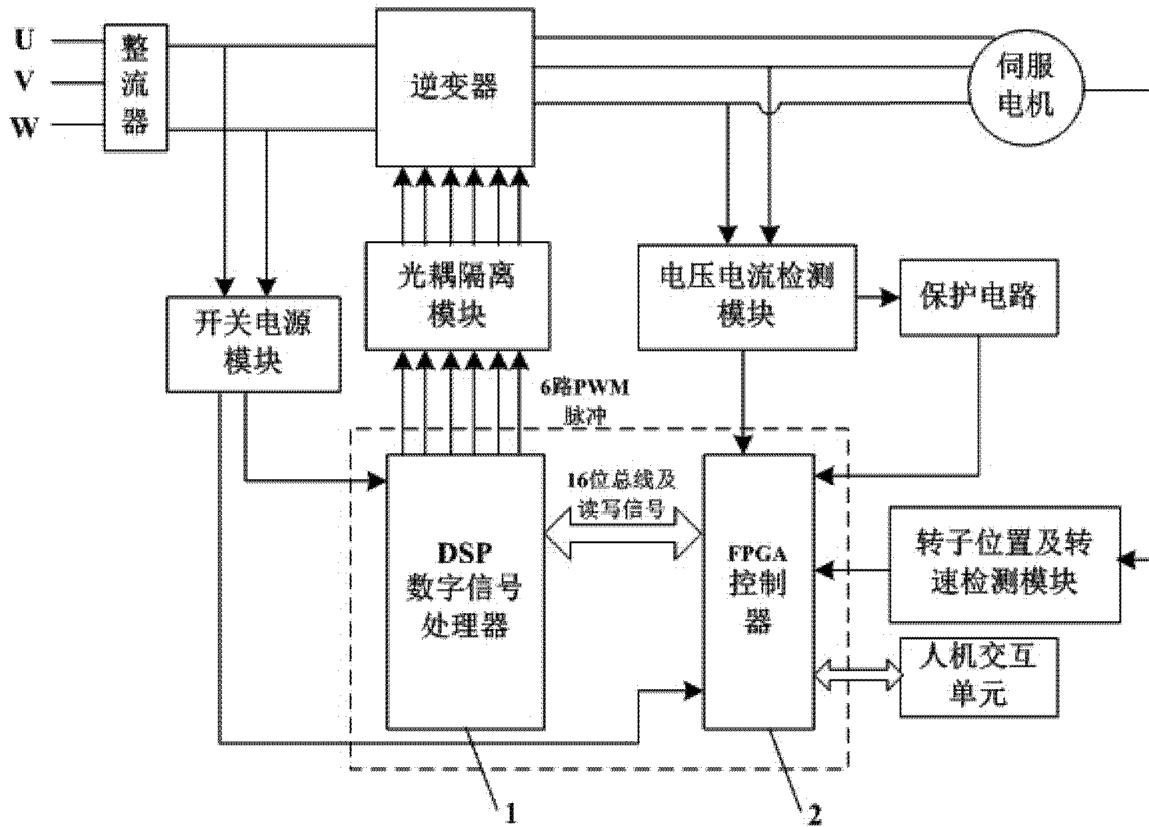


图 1

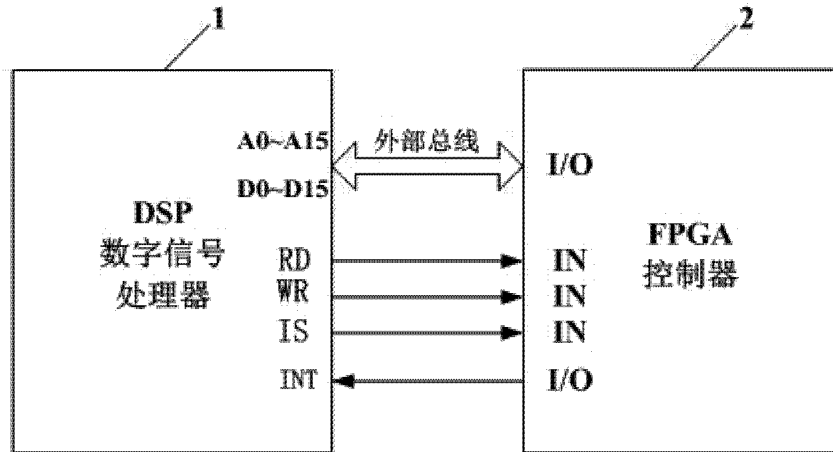


图 2