

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】令和6年12月13日(2024.12.13)

【公開番号】特開2023-111073(P2023-111073A)  
 【公開日】令和5年8月10日(2023.8.10)  
 【年通号数】公開公報(特許)2023-150  
 【出願番号】特願2022-12710(P2022-12710)  
 【国際特許分類】

H 1 0 N 3 0 / 0 4 5 ( 2 0 2 3 . 0 1 )

10

H 1 0 N 3 0 / 3 0 ( 2 0 2 3 . 0 1 )

【 F I 】

H 0 1 L 4 1 / 2 5 7

H 0 1 L 4 1 / 1 1 3

【手続補正書】

【提出日】令和6年12月5日(2024.12.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

20

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

圧電素子アレイ基板の製造方法であって、  
 基板上に、1以上の薄膜トランジスタを含む、複数の圧電素子制御回路を形成し、  
 前記基板上に、複数の圧電素子を形成し、  
 前記複数の圧電素子及び前記複数の圧電素子制御回路を形成した後に、前記1以上の薄膜トランジスタを、リーク電流が増加した状態に維持して、前記複数の圧電素子の圧電材料層に電界を与えて圧電材料を分極させる、  
 圧電素子アレイ基板の製造方法。

30

【請求項2】

請求項1に記載の圧電素子アレイ基板の製造方法であって、  
 前記圧電素子アレイ基板を加熱することで、前記1以上の薄膜トランジスタを前記リーク電流が増加する状態に維持する、  
 圧電素子アレイ基板の製造方法。

【請求項3】

請求項2に記載の圧電素子アレイ基板の製造方法であって、  
 前記圧電素子アレイ基板を、60以上100以下の状態に維持する、  
 圧電素子アレイ基板の製造方法。

40

【請求項4】

請求項3に記載の圧電素子アレイ基板の製造方法であって、  
 前記圧電素子アレイ基板を、70以上90以下の状態に維持する、  
 圧電素子アレイ基板の製造方法。

【請求項5】

請求項1に記載の圧電素子アレイ基板の製造方法であって、  
 前記1以上の薄膜トランジスタに光を照射することによって、前記1以上の薄膜トランジスタを前記リーク電流が増加する状態に維持する、  
 圧電素子アレイ基板の製造方法。

【請求項6】

50

請求項 5 に記載の圧電素子アレイ基板の製造方法であって、  
前記基板側から前記 1 以上の薄膜トランジスタに光を照射する、  
圧電素子アレイ基板の製造方法。

【請求項 7】

請求項 1 に記載の圧電素子アレイ基板の製造方法であって、  
前記 1 以上の薄膜トランジスタに光を照射すると共に前記圧電素子アレイ基板を加熱することによって、前記 1 以上の薄膜トランジスタを前記リーク電流が増加する状態に維持する、  
圧電素子アレイ基板の製造方法。

【請求項 8】

請求項 1 に記載の圧電素子アレイ基板の製造方法であって、  
増加された前記リーク電流は、前記圧電素子の面積  $\times 0.1$  A 以上である、  
圧電素子アレイ基板の製造方法。

【請求項 9】

圧電素子アレイ基板であって、  
基板と、  
前記基板上の、複数の圧電素子を含む圧電素子アレイと、  
前記基板上の、前記複数の圧電素子を制御する薄膜トランジスタアレイと、  
を含み、  
薄膜トランジスタアレイは、前記複数の圧電素子それぞれを制御する、複数の圧電素子  
制御回路を含み、  
前記 1 以上の薄膜トランジスタそれぞれの、80 におけるリーク電流は、前記圧電素子の面積  $\times 0.1$  A 以上である、  
圧電素子アレイ基板。

【請求項 10】

請求項 9 に記載の圧電素子アレイ基板であって、  
前記 1 以上の薄膜トランジスタそれぞれの、80 におけるリーク電流は、 $2.5 \times 10^{-11}$  A 以上である、  
圧電素子アレイ基板。

【請求項 11】

圧電素子アレイ基板の圧電材料を分極させる分極装置であって、  
前記圧電素子アレイ基板は、  
絶縁基板と、  
前記絶縁基板上の、1 以上の薄膜トランジスタを含む、複数の圧電素子制御回路と、  
前記絶縁基板上の、圧電材料層を含む複数の圧電素子と、  
を含み、  
前記分極装置は、  
プラズマ放電装置と、  
前記圧電素子アレイ基板を前記絶縁基板側から支持する光透過性ステージと、  
前記圧電素子アレイ基板を加熱する加熱装置と、  
前記光透過性ステージの裏側から前記圧電素子アレイ基板に光を照射する光源システム  
と、  
を含み、  
前記プラズマ放電装置は、前記圧電素子アレイ基板に前記光を照射しかつ加熱した状態において、前記圧電素子アレイ基板を帯電させることで前記複数の圧電素子の圧電材料層を分極させる、  
分極装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0011

10

20

30

40

50

**【補正方法】変更****【補正の内容】****【0011】**

以下において、本開示の超音波センサについて図面を参照して詳細に説明する。各図面における各構成要素の大きさや縮尺は、図の視認性を確保するために適宜変更して記載している。また、各図面におけるハッチングは、各構成要素を区別するためのものであり、必ずしも切断面を意味するものではない。また、スイッチング素子あるいは増幅素子として用いられる非線形素子についてトランジスタという呼称を用いるが、トランジスタはThin Film Transistor (TFT) を含む。

**【手続補正3】****【補正対象書類名】明細書****【補正対象項目名】0043****【補正方法】変更****【補正の内容】****【0043】**

次に、半導体活性層155を含むポリシリコン層上に、CVD法等によって、例えばシリコン酸化膜を付着してゲート絶縁層156を形成する。更に、スパッタ法等により金属材料を堆積し、パターニングを行って、ゲート電極157A、157Bを含む金属層を形成する。

10

20

30

40

50