(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3677796号
(P3677796)
(45)発行日　平成17年8月3日(2005.8.3)　(24)登録日　平成17年5月20日(2005.5.20)

(51)Int.Cl.[7]　F I
G03B 7/085　G03B 7/085
H04N 5/238　H04N 5/238 Z

請求項の数 1　(全 7 頁)

(21)出願番号　特願平6-272196
(22)出願日　平成6年11月7日(1994.11.7)
(65)公開番号　特開平8-136966
(43)公開日　平成8年5月31日(1996.5.31)
審査請求日　平成13年5月22日(2001.5.22)

(73)特許権者　000002185
ソニー株式会社
東京都品川区北品川６丁目７番３５号
(74)代理人　100067736
弁理士　小池　晃
(74)代理人　100086335
弁理士　田村　榮一
(74)代理人　100096677
弁理士　伊賀　誠司
(72)発明者　黒沢　宏司
東京都品川区北品川６丁目７番３５号　ソニー株式会社内

審査官　渡邊　勇

最終頁に続く

(54)【発明の名称】アイリス制御装置

(57)【特許請求の範囲】
【請求項１】
被写体像の照度の絞り量を可変設定自在なアイリスを介して被写体像が導かれた撮像素子により生成された映像信号に基づいて形成される映像画面の映像信号レベルを検出する照度検出手段と、
上記照度検出手段で検出された映像信号レベルに基づいて上記アイリスの絞り量を制御する絞り量制御手段とを備え、
上記絞り量制御手段は、アイリスの絞り量を表す位置信号ＩＰから上記アイリスの絞り量の変化量Ｓを検出する変化量検出手段と、上記照度検出手段で検出された映像信号レベルＤから基準レベルＫを減算する第１の減算手段と、この第１の減算手段により演算された偏差θから上記変化量検出手段で検出された上記アイリスの絞り量の変化量Ｓを減算する第２の減算手段と、この第２の減算手段による減算出力（θ－Ｓ）に係数Ｇを乗算する乗算手段と、この乗算手段による乗算出力Ｇ（θ－Ｓ）に現在のアイリス絞り量を表す位置信号ＩＰを加算する加算手段とからなり、上記照度検出手段で映像信号レベルＤが検出された際に位置信号ＩＰにて示された上記アイリスの絞り量と、上記映像信号レベルＤと基準レベルＫとの偏差θを演算した際に位置信号ＩＰにて示される上記アイリスの絞り量との間での上記アイリスの絞り量の変化量Ｓを上記変化量検出手段により検出して、該変化量Ｓに基づいて上記アイリスの絞り量を補償しながら出画画面の照度を基準レベルＫに一致させるように該絞り量を制御することを特徴とするアイリス制御装置。
【発明の詳細な説明】

【０００１】
【産業上の利用分野】
本発明は、例えばビデオカメラ装置に用いて好適なアイリス制御装置に関する。
【０００２】
【従来の技術】
今日において、ＣＣＤイメージセンサ、撮像管等の撮像素子を用いて撮像するビデオカメラ装置が普及している。
【０００３】
上記ビデオカメラ装置は、被写体像の照度の絞り量を可変設定自在なアイリスを介して被写体像が導かれた撮像素子により生成された映像信号に基づいて形成される映像画面の単位面積当たりの映像信号レベルを照度検出手段で検出して、該映像画面の映像信号レベルを基準レベルに一致させるように上記アイリスの絞り量を絞り量制御手段で制御するアイリス制御装置が設けられて、アイリスの絞り量が制御されながら撮像素子により撮像が行われる。
【０００４】
上記絞り量制御手段３０は、例えば図３に示すようにアイリスの絞りの現在の絞り量ＩＰが供給されて絞り量ＩＰの単位時間当たりの変化量である速度Ｖを検出する速度検出回路３４と、基準レベルＫと照度検出手段の検出照度Ｄとの偏差θを演算する減算回路３５と、この減算回路３５で演算された偏差θから上記速度検出回路３４で検出された速度Ｖを減算する減算回路３６と、この減算回路３６の出力信号を係数Ａで積算する乗算回路３７と、この乗算回路３７の乗算結果にアイリスの現在の絞り量ＩＰを加算して、該アイリスの絞り量を可変設定するための制御量ＩＣを表す制御信号として該アイリスに送出する加算回路３８とを有する。
【０００５】
この絞り量制御手段３０の加算回路３８から送出される制御量ＩＣは、下記（１）式のように、アイリスの現在の絞り量ＩＰに利得Ａ×（偏差θ－速度Ｖ）を加算した値であり、現在の絞り量ＩＰに直前の偏差θを加算し、この偏差θの間に生じた単位時間当たりの変化量＝速度Ｖを減算した値である。
【０００６】
ＩＣ＝ＩＰ＋Ａ（θ－Ｖ）　　（１）式
以上の絞り量制御手段３０では、上記検出照度Ｄの変化に応じて変化するアイリスの絞り量ＩＰの単位時間当たりの変化である速度Ｖを検出して、上記偏差θから該速度Ｖを減じることにより、該検出照度Ｄの変化に追従して該絞り量ＩＰを制御する。このため、外乱が発生した際の外乱発生から収束安定するまでの過渡特性及び定常偏差特性を安定させてアイリスの絞り量を制御する。
【０００７】
【発明が解決しようとする課題】
ところで、上記絞り量制御手段３０では、例えば上記検出照度Ｄが急激に明るくなるように変化した後に、該絞り量制御手段３０の伝達時間より短時間で上記検出照度Ｄが急激に暗くなるように変化した場合には、該検出照度Ｄに応じてアイリスを絞っている間に検出照度Ｄが急激に暗くなり、該アイリスを急激に開口させるように作動する等のように、該伝達時間より速度Ｖが高速で検出される場合には、発散、又は振動を生じて該速度Ｖの変化に追従してアイリスの絞り量を安定して制御することが出来ないという問題点が生じていた。
【０００８】
本発明は、以上のような問題点に鑑み、高速応答性を良好とするアイリス制御装置を提供することを目的とする。
【０００９】
【課題を解決するための手段】
本発明に係るアイリス制御装置は、被写体像の照度の絞り量を可変設定自在なアイリス

を介して被写体像が導かれた撮像素子により生成された映像信号に基づいて形成される映像画面の映像信号レベルを検出する照度検出手段と、上記照度検出手段で検出された映像信号レベルに基づいて上記アイリスの絞り量を制御する絞り量制御手段とを備え、上記絞り量制御手段は、アイリスの絞り量を表す位置信号ＩＰから上記アイリスの絞り量の変化量Ｓを検出する変化量検出手段と、上記照度検出手段で検出された映像信号レベルＤから基準レベルＫを減算する第１の減算手段と、この第１の減算手段により演算された偏差θから上記変化量検出手段で検出された上記アイリスの絞り量の変化量Ｓを減算する第２の減算手段と、この第２の減算手段による減算出力（θ－Ｓ）に係数Ｇを乗算する乗算手段と、この乗算手段による乗算出力Ｇ（θ－Ｓ）に現在のアイリス絞り量を表す位置信号ＩＰを加算する加算手段とからなり、上記照度検出手段で映像信号レベルＤが検出された際に位置信号ＩＰにて示された上記アイリスの絞り量と、上記映像信号レベルＤと基準レベルＫとの偏差θを演算した際に位置信号ＩＰにて示される上記アイリスの絞り量との間での上記アイリスの絞り量の変化量Ｓを上記変化量検出手段により検出して、該変化量Ｓに基づいて上記アイリスの絞り量を補償しながら出画画面の照度を基準レベルＫに一致させるように該絞り量を制御することを特徴とする。

【００１０】

【作用】

本発明に係るアイリス制御装置では、照度検出手段で映像信号レベルＤが検出された際に位置信号ＩＰにて示された上記アイリスの絞り量と、上記映像信号レベルＤと基準レベルＫとの偏差θを演算した際に位置信号ＩＰにて示される上記アイリスの絞り量との間での上記アイリスの絞り量の変化量Ｓを変化量検出手段により検出して、該変化量Ｓに基づいて上記アイリスの絞り量を補償しながら出画画面の照度を基準レベルＫに一致させるように該絞り量を制御する。

【００１１】

【実施例】

以下、本発明に係るアイリス制御装置の好ましい実施例について図面を参照しながら説明する。本発明に係るアイリス制御装置は、図１に示すようにビデオカメラ装置のアイリスの制御用として設けられる。

【００１２】

上記アイリス制御装置が設けられた図１に示すビデオカメラ装置は、撮像素子としてＣＣＤイメージセンサが用いられた場合の一例である。

【００１３】

このビデオカメラ装置は、ビデオカメラ本体に対物レンズを介して導かれる被写体の照度の絞り量を可変設定自在なアイリス１０と、このアイリス１０を介して導かれた被写体像に基づいて映像信号を生成するＣＣＤイメージセンサ１１Ｒ、１１Ｇ、１１Ｂと、このＣＣＤイメージセンサ１１Ｒ、１１Ｇ、１１Ｂから映像信号が供給されるＣＤＳ回路１２Ｒ、１２Ｇ、１２Ｂと、このＣＤＳ回路１２Ｒ、１２Ｇ、１２Ｂから映像信号が供給されるＴＲＡＰ回路１３Ｒ、１３Ｇ、１３Ｂと、このＴＲＡＰ回路１３Ｒ、１３Ｇ、１３Ｂから供給された映像信号を増幅するアンプ回路１４Ｒ、１４Ｇ、１４Ｂと、このアンプ回路１４Ｒ、１４Ｇ、１４Ｂから映像信号が供給されるアナログ信号処理回路１５Ｒ、１５Ｇ、１５Ｂと、このアナログ信号処理回路１５Ｒ、１５Ｇ、１５Ｂから映像信号が供給されるＬＰＦ回路１６Ｒ、１６Ｇ、１６Ｂと、このＬＰＦ回路１６Ｒ、１６Ｇ、１６Ｂから供給された映像信号をＡ／Ｄ変換するＡ／Ｄコンバータ１７Ｒ、１７Ｇ、１７Ｂと、このＡ／Ｄコンバータ１７Ｒ、１７Ｇ、１７Ｂからデジタル映像信号が供給されるデジタル信号処理回路１８Ｒ、１８Ｇ、１８Ｂと、このデジタル信号処理回路１８Ｒ、１８Ｇ、１８Ｂから供給された映像信号を出画する画像信号に変換するエンコーダ１９と、このエンコーダ１９から供給された画像信号をＤ／Ａ変換するＤ／Ａコンバータ２０と、このＤ／Ａコンバータ２０から画像信号が供給されるＬＰＦ回路２１と、上記Ａ／Ｄコンバータ１７Ｒ、１７Ｇ、１７Ｂから供給されたデジタル映像信号に基づいて上記アイリス１０の絞り量を可変設定するアイリス制御装置２５とを備える。

【００１４】
上記ＣＣＤイメージセンサ１１Ｒ、１１Ｇ、１１Ｂでは、アイリス１０を介して導かれた被写体像がプリズムにより分光されたＲ光、Ｇ光、Ｂ光が供給されて、映像信号のＲ信号、Ｇ信号、Ｂ信号を生成する。
【００１５】
上記ＣＤＳ回路１２Ｒ、１２Ｇ、１２Ｂでは、上記ＣＣＤイメージセンサ１１Ｒ、１１Ｇ、１１Ｂから供給された映像信号のノイズ成分を除去する。
【００１６】
上記ＴＲＡＰ回路１３Ｒ、１３Ｇ、１３Ｂでは、上記ＣＤＳ回路１２Ｒ、１２Ｇ、１２Ｂから供給された映像信号に重畳されているクロック成分を除去する。
【００１７】
上記アナログ信号処理回路１５Ｒ、１５Ｇ、１５Ｂでは、上記アンプ回路１４Ｒ、１４Ｇ、１４Ｂから供給された映像信号のシェーディング補正やゲインアップやクランプ等の信号処理を行う。
【００１８】
上記ＬＰＦ回路１６Ｒ、１６Ｇ、１６Ｂでは、上記アナログ信号処理回路１５Ｒ、１５Ｇ、１５Ｂから供給された映像信号の不要な高域周波数成分を除去する。
【００１９】
上記デジタル信号処理回路１８Ｒ、１８Ｇ、１８Ｂでは、上記Ａ／Ｄコンバータ１７Ｒ、１７Ｇ、１７Ｂから供給されたデジタル映像信号をリニアマトリックスやディテール信号付加やペデスタル付加やガンマ補正やニー補正やホワイトクリップ等の信号処理を行う。
【００２０】
上記エンコーダ１９では、上記デジタル信号処理回路１８Ｒ、１８Ｇ、１８Ｂから供給された映像信号をＮＴＳＣ方式やＰＡＬ方式等で出画するための画像信号に変換する。
【００２１】
上記ＬＰＦ回路２１では、Ｄ／Ａコンバータ２０から供給された画像信号をＶＴＲやモニタ等に出画させるように不要な高域周波数成分を除去する。
【００２２】
上記アイリス制御装置２５は、上記Ａ／Ｄコンバータ１７Ｒ、１７Ｇ、１７Ｂから供給されたデジタル映像信号に基づいて、映像画面の照度を検出する照度検出手段１と、基準レベルに出画画面の照度を一致させるように上記アイリス１０の絞り量を制御する絞り量制御手段２とを有する。
【００２３】
上記照度検出手段１は、供給されたＲ、Ｇ、Ｂ信号のデジタル映像信号のうち映像信号レベルが最も大きなデジタル映像信号を積分して、この積分された映像信号レベルを映像画面の面積で除算することで単位面積当たりの映像信号レベルが輝度として検出される。
【００２４】
上記絞り量制御手段２は、例えば図２に示すようにアイリス１０の絞り量を表す位置信号ＩＰが該アイリス１０の出力端子１０ｂから供給される変化量検出回路４と、上記照度検出手段１から照度信号Ｄが供給される減算回路５と、この減算回路５の出力信号及び上記変化量検出回路４の出力信号を減算する減算回路６と、この減算回路６の出力に係数Ｇを積算する積算回路７と、この積算回路７の出力信号に該位置信号を加算した制御信号ＩＣをアイリス１０の入力端子１０ａに供給する加算回路８とを有する。
【００２５】
上記変化量検出回路４では、アイリス１０の出力端子１０ｂから位置信号ＩＰが供給されて、アイリス１０の絞り量の変化量Ｓを検出する。
【００２６】
上記減算回路５では、基準レベルＫと上記検出照度Ｄとの偏差θを演算する。
【００２７】
上記減算回路６では、減算回路５で演算された偏差θから上記変化量検出回路４で検出さ

れた変化量Ｓを減算する。

【００２８】

上記加算回路８では、積算回路７の積算結果に現在の絞り位置信号ＩＰを加算して、該アイリス１０の絞り量を可変設定するための制御量を表す制御信号ＩＣをアイリス１０の入力端子１０ａに送出する。

【００２９】

この絞り量制御手段２の加算回路８から送出される制御信号ＩＣの制御量は、下記（２）式のように、アイリス１０の現在の絞り量ＩＰに利得Ｇ×（偏差θ－変化量Ｓ）を加算した値であり、現在の絞り位置ＩＰに直前の偏差θを加算し、この偏差θの間に生じた変化量Ｓを減算した値である。

【００３０】

ＩＣ＝ＩＰ＋Ｇ（θ－Ｓ）　　（２）式

以上のように絞り量制御手段２は、偏差θを生じる間に減算回路５の入力端子と加算回路８の出力端子との間に位相遅れを生じた変化量Ｓを、該偏差θから減じた制御量ＩＣに基づいてアイリス１０の絞り量を制御するため、過渡特性及び定常偏差の安定性を変化させること無く、位相遅れを補償することが可能である。

【００３１】

このため、絞り量制御手段２のサーボ制御系の応答特性が上記位相遅れにより制限を受けること無く、該応答特性を高速とすることが可能となり、アイリス制御装置の高速応答性及び位相余有を向上させる。

【００３２】

以上の構成によるアイリス制御装置２５では、上記照度検出手段１で照度が検出された際とこの照度に基づいて上記アイリス１０の絞り量を可変設定する際との間での該アイリス１０の絞りの変化量を検出して、該変化量を補償して上記出画画面の照度を基準レベルに一致させるように該アイリス１０の絞り量を制御する。

【００３３】

【発明の効果】

以上詳細に説明したように、本発明に係るアイリス制御装置では、照度検出手段で映像信号レベルＤが検出された際に位置信号ＩＰにて示された上記アイリスの絞り量と、上記映像信号レベルＤと基準レベルＫとの偏差θを演算した際に位置信号ＩＰにて示される上記アイリスの絞り量との間での上記アイリスの絞り量の変化量Ｓを変化量検出手段により検出して、該変化量Ｓに基づいて上記アイリスの絞り量を補償しながら出画画面の照度を基準レベルＫに一致させるように該絞り量を制御する。

【００３４】

このため、サーボ制御系による位相遅れの影響を与えること無く、アイリスの絞り量を制御するため、伝達係数を高速とすることが可能となり、高速応答特性が良好なアイリス制御装置の提供を可能とする。

【図面の簡単な説明】

【図１】本発明に係るアイリス制御装置が設けられたビデオカメラ装置のブロック図である。

【図２】上記アイリス制御装置の絞り量制御手段のブロック図である。

【図３】従来のアイリス制御装置の絞り量制御手段のブロック図である。

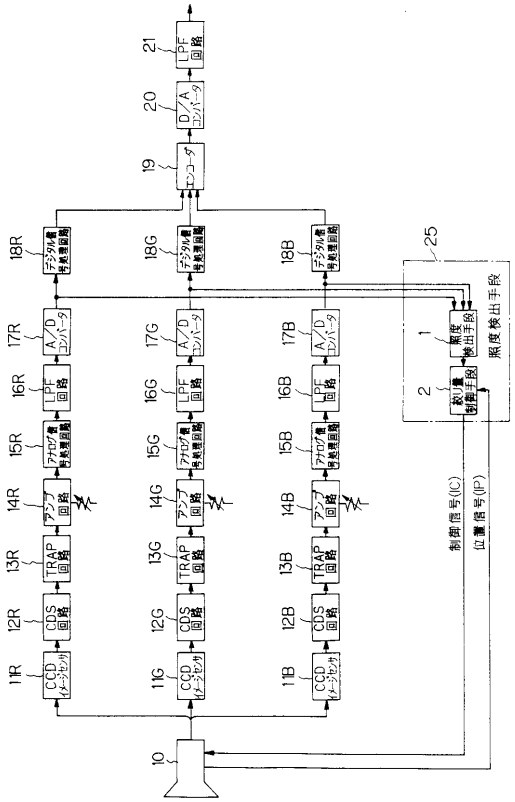
【符号の説明】

１　照度検出手段

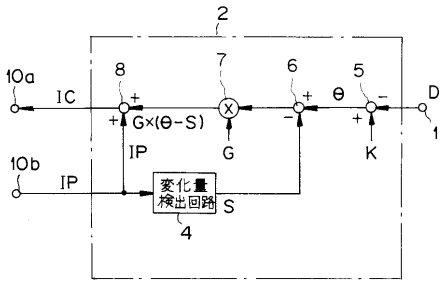
２　絞り量制御手段

２５　アイリス制御装置

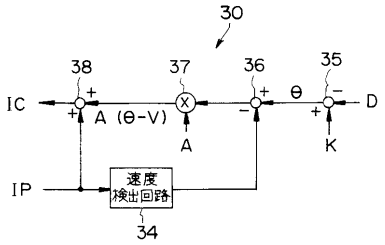
【図１】


10
11R
11G
11B
12R
12G
12B
13R
13G
13B
14R
14G
14B
15R
15G
15B
16R
16G
16B
17R
17G
17B
18R
18G
18B
19
20
21
25
1
2
CCD
CDS
TRAP
アンプ
アナログ信号処理回路
LPF
A/D
デジタル信号処理回路
エンコーダ
D/A
LPF
回路
照度検出手段
絞り量制御手段
制御信号(IC)
位置信号(IP)

【図２】


2
10a
10b
IC
IP
8
7
6
5
θ
D
1
G×(θ−S)
G
K
変化量
検出回路
S
4

【図３】


30
38
37
36
35
IC
IP
θ
D
A (θ−V)
A
K
速度
検出回路
34

フロントページの続き

(56)参考文献 特開平０５－１８３８０４（ＪＰ，Ａ）
特開平０７－１８４１０８（ＪＰ，Ａ）
特開平０３－２５２６３８（ＪＰ，Ａ）
特開平０２－２２４４７８（ＪＰ，Ａ）
特開昭６３－１２１０２８（ＪＰ，Ａ）
特開平０３－１４１３２８（ＪＰ，Ａ）
特開平０４－１７０１６４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.^{7}，ＤＢ名)
G03B 7/00 - 7/28
G03B 9/00 - 9/07
H04N 5/222 - 5/257