



등록특허 10-2421232



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년07월15일
(11) 등록번호 10-2421232
(24) 등록일자 2022년07월12일

- (51) 국제특허분류(Int. Cl.)
G09G 3/20 (2006.01) *G06F 3/041* (2006.01)
G09G 3/32 (2016.01) *G09G 3/36* (2006.01)
- (52) CPC특허분류
G09G 3/20 (2013.01)
G06F 3/0416 (2021.08)
- (21) 출원번호 10-2015-0125350
(22) 출원일자 2015년09월04일
 심사청구일자 2020년08월26일
- (65) 공개번호 10-2016-0029708
(43) 공개일자 2016년03월15일
(30) 우선권주장
 JP-P-2014-180856 2014년09월05일 일본(JP)
 JP-P-2014-190964 2014년09월19일 일본(JP)
- (56) 선행기술조사문헌
 JP2012063790 A*
 KR1020120105505 A*

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 10 항

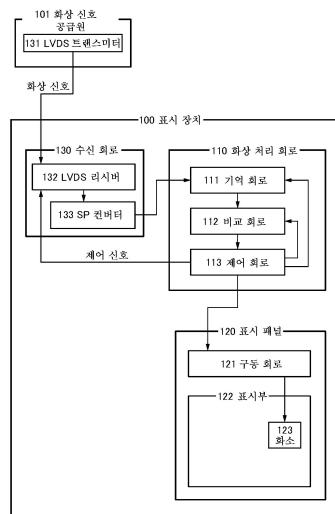
심사관 : 신영교

(54) 발명의 명칭 표시 장치, 및 전자 기기

(57) 요약

본 발명은 소비 전력이 낮은 표시 장치를 제공한다.

상기 표시 장치는 정지 화상 표시 기간과 동영상 표시 기간을 갖고, 화상 신호를 수신하는 기능을 갖는 수신 회로와, 표시부를 구동시키는 기능을 갖는 구동 회로와, 화상을 표시하는 기능을 갖는 표시부를 포함하고, 표시부는 정지 화상 표시 기간에 프레임 주파수 1Hz 이하로 화상을 표시하고, 수신 회로는 정지 화상 표시 기간에 화상 신호의 수신이 정지된다. 외부 신호를 사용함으로써, 정지 화상 표시 기간은 동영상 표시 기간으로 정확하게 전환된다.

대표도 - 도1

(52) CPC특허분류

G09G 3/3225 (2013.01)

G09G 3/3648 (2013.01)

명세서

청구범위

청구항 1

표시 장치에 있어서,
연산 증폭기를 포함하는 수신 회로와;
표시부를 포함하고,
상기 연산 증폭기는 제 1 디지털 입력 신호 및 제 2 디지털 입력 신호에 따른 디지털 신호를 출력하고,
상기 표시부는 정지 화상 표시 기간에 프레임 주파수를 1Hz 이하로 하여 화상을 표시하고,
상기 수신 회로는 상기 정지 화상 표시 기간에 상기 연산 증폭기에 대한 바이어스 전류의 공급이 정지되는, 표시 장치.

청구항 2

제 1 항에 있어서,
구동 회로를 더 포함하고, 상기 구동 회로는 상기 표시부에 전기적으로 접속되는, 표시 장치.

청구항 3

제 2 항에 있어서,
상기 구동 회로는 상기 정지 화상 표시 기간에 동작이 정지되는, 표시 장치.

청구항 4

제 2 항에 있어서,
상기 표시 장치는 상기 정지 화상 표시 기간에 상기 구동 회로에 대한 클록 신호의 공급이 정지되는, 표시 장치.

청구항 5

표시 장치에 있어서,
연산 증폭기를 포함하는 제 1 회로와;
표시부를 포함하고,
상기 연산 증폭기는 제 1 디지털 입력 신호 및 제 2 디지털 입력 신호에 따른 디지털 신호를 출력하고,
상기 표시부는 제 1 기간에 정지 화상을 표시하고, 제 2 기간에 동영상을 표시하고,
상기 표시부는 상기 제 1 기간에 프레임 주파수를 1Hz 이하로 하여 화상을 표시하고,
상기 제 1 회로는 상기 제 1 기간에 상기 연산 증폭기에 대한 바이어스 전류의 공급이 정지되는, 표시 장치.

청구항 6

제 5 항에 있어서,
상기 제 1 기간과 상기 제 2 기간은 제어 신호에 의하여 전환되는, 표시 장치.

청구항 7

제 1 항 또는 제 5 항에 있어서,

상기 표시부는 트랜지스터와 표시 소자를 포함하는, 표시 장치.

청구항 8

제 7 항에 있어서,

상기 트랜지스터는 산화물 반도체를 포함하는, 표시 장치.

청구항 9

제 1 항 또는 제 5 항에 있어서,

상기 프레임 주파수는 0.2Hz 이하인, 표시 장치.

청구항 10

전자 기기에 있어서,

제 1 항 또는 제 5 항에 따른 상기 표시 장치와;

터치 센서, 조작 스위치, 마이크로폰, 및 스피커 중 적어도 하나를 포함하는, 전자 기기.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

발명의 설명

기술 분야

[0001] 본 발명의 일 형태는, 표시 장치에 관한 것이다. 또는, 본 발명의 일 형태는, 표시 장치의 구동 방법에 관한 것이다.

[0002] 다만, 본 발명의 일 형태는, 상술한 기술 분야에 한정되지 않는다. 예를 들어, 본 발명의 일 형태는 물건, 방법, 또는 제조 방법에 관한 것이다. 또는, 본 발명은, 공정(process), 기계(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다.

[0003] 또한, 본 명세서 등에서 반도체 장치란, 반도체 특성을 이용함으로써 기능할 수 있는 것 전반을 가리킨다. 따라서, 트랜지스터나 다이오드 등의 반도체 소자나, 반도체 회로는, 반도체 장치이다. 또한, 표시 장치, 발광 장치, 조명 장치, 전기 광학 장치, 활상 장치, 및 전자 기기 등은, 반도체 소자나 반도체 회로를 갖는 경우가 있다. 따라서, 표시 장치, 발광 장치, 조명 장치, 전기 광학 장치, 활상 장치, 및 전자 기기 등도 반도체 장치를 갖는 경우가 있다.

배경 기술

[0004] 근년에 들어, 표시 장치의 고정세(高精細)화가 진행되고 있다. 표시 장치의 고정세화가 진행되면, 표시 장치에 화상 신호를 전달하기 위한 배선수의 증가나 소비 전력의 증가 등을 일으키기 쉬워진다. 또한, EMI(Electro

Magnetic Interference) 등의 노이즈의 영향을 받기 쉽고, 표시 품위의 저하를 일으키기 쉬워진다.

[0005] 따라서, 표시 장치에 신호를 전달하는 수단으로서, TIA/EIA644 규격(TIA: 미국 전기통신공업회, EIA: 미국 전자 공업회)으로서 표준화되어 있는 LVDS(Low Voltage Differential Signaling)가 사용되는 경우가 많다. LVDS는 비교적으로 고속 동작이 가능하며, 소진폭 신호에 의한 저소비 전력화, 배선수의 저감, 및 노이즈의 영향을 경감할 수 있는 통신 기술의 하나이다.

[0006] 또한, 표시 장치의 소비 전력을 저감하기 위해, 동일한 화상(정지 화상)을 연속적으로 표시하는 경우, 동일한 화상의 신호를 기록하는 횟수(리프레시라고도 함)를 저감하는 기술이 알려져 있다(특허문헌 1 참조). 또한, 리프레시를 수행하는 빈도를 리프레시 레이트라고 한다.

선행기술문헌

특허문헌

[0007] (특허문헌 0001) 일본국 특개 2011-237760호 공보

발명의 내용

해결하려는 과제

[0008] LVDS는 연산 증폭기를 사용한 차동 증폭에 의하여 노이즈를 제거함으로써, 표시 품위의 저하를 억제할 수 있다. 한편, 연산 증폭기에는 항상 바이어스 전류를 공급할 필요가 있어, 소비 전력을 저감하기가 어렵다. 이로 인해, 특허문헌 1에 기재된 표시 장치에 LVDS를 사용하면, 상기 표시 장치의 소비 전력을 더 저감하기가 어렵다는 문제가 있었다.

[0009] 본 발명의 일 형태는, 소비 전력이 낮은 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 소비 전력이 낮은 표시 장치, 또는 전자 기기 등의 구동 방법을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 설계 자유도가 높은 표시 장치, 및 그 제작 방법을 제공하는 것을 과제 중 하나로 한다.

[0010] 또는, 본 발명의 일 형태는, 시인성이 우수한 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 표시 품위가 양호한 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 신뢰성이 높은 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 생산성이 높은 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다. 또는, 본 발명의 일 형태는, 신규 표시 장치, 또는 전자 기기 등을 제공하는 것을 과제 중 하나로 한다.

[0011] 또한, 이들 과제의 기재는, 다른 과제의 존재를 방해하는 것은 아니다. 또한, 본 발명의 일 형태는, 이들 과제 모두를 해결할 필요는 없는 것으로 한다. 또한, 이들 이외의 과제는 명세서, 도면, 청구항 등의 기재로부터 저절로 명확해지는 것이며 명세서, 도면, 청구항 등의 기재로부터 이들 이외의 과제가 추출될 수 있다.

과제의 해결 수단

[0012] 본 발명의 일 형태는, 수신 회로, 구동 회로, 및 표시부를 갖는 표시 장치이고, 수신 회로는 화상 신호를 수신 할 수 있는 기능을 갖고, 구동 회로는 표시부에 화상 신호를 공급할 수 있는 기능을 갖고, 표시부는 정지 화상 표시 기간에 프레임 주파수를 1Hz 이하로 하여 화상을 표시할 수 있는 기능을 갖고, 수신 회로는 정지 화상 표시 기간에 적어도 일부의 동작이 정지될 수 있는 기능을 갖는 것을 특징으로 하는 표시 장치이다.

[0013] 수신 회로는 연산 증폭기를 갖고, 정지 화상 표시 기간에, 연산 증폭기에 대한 바이어스 전류의 공급이 정지될 수 있는 기능을 갖는다. 또한, 구동 회로는 정지 화상 표시 기간에, 동작이 정지될 수 있는 기능을 갖는다. 또한, 표시 장치는, 정지 화상 표시 기간에, 구동 회로에 대한 클록 신호의 공급이 정지될 수 있는 기능을 갖는다.

[0014] 본 발명의 일 형태는, 제 1 회로와 표시부를 갖는 표시 장치이고, 제 1 회로는 화상 신호를 수신할 수 있는 기능과, 표시부에 화상 신호를 공급할 수 있는 기능을 갖고, 표시부는 제 1 기간에 화상 신호에 따른 정지 화상을

표시할 수 있는 기능과, 제 2 기간에 화상 신호에 따른 동영상을 표시할 수 있는 기능을 갖고, 표시부는 제 1 기간에 프레임 주파수를 1Hz 이하로 하여 화상을 표시할 수 있는 기능을 갖고, 제 1 회로는 제 1 기간에 적어도 일부의 동작이 정지될 수 있는 기능을 갖는 것을 특징으로 하는 표시 장치이다.

[0015] 제 1 기간과 제 2 기간은, 제어 신호에 의하여 전환할 수가 있다.

[0016] 제 1 회로는, 연산 증폭기를 갖고, 제 1 회로는 제 1 기간에 연산 증폭기에 대한 바이어스 전류의 공급이 정지될 수 있는 기능을 갖는다.

[0017] 또한, 본 발명의 일 형태에 따른 표시 장치는, 제 1 기간에 프레임 주파수를 0.2Hz 이하로 하여 화상을 표시할 수도 있다.

발명의 효과

[0018] 본 발명의 일 형태에 따르면, 소비 전력이 낮은 표시 장치, 또는 전자 기기 등을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 소비 전력이 낮은 표시 장치, 또는 전자 기기 등의 구동 방법을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 설계 자유도가 높은 표시 장치, 및 그 제작 방법을 제공할 수 있다.

[0019] 또는, 본 발명의 일 형태에 따르면, 시인성이 우수한 표시 장치, 또는 전자 기기 등을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 표시 품위가 양호한 표시 장치, 또는 전자 기기 등을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 신뢰성이 높은 표시 장치, 또는 전자 기기 등을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 생산성이 높은 표시 장치, 또는 전자 기기 등을 제공할 수 있다. 또는, 본 발명의 일 형태에 따르면, 신규 표시 장치, 또는 전자 기기 등을 제공할 수 있다.

[0020] 또한, 이들 효과의 기재는, 다른 효과의 존재를 방해하는 것은 아니다. 또한, 본 발명의 일 형태는 이들 효과 모두를 가질 필요는 없다. 또한, 이들 이외의 효과는 명세서, 도면, 청구항 등의 기재로부터 저절로 명확해지는 것이며, 명세서, 도면, 청구항 등의 기재로부터 이들 외의 효과가 추출될 수 있다.

도면의 간단한 설명

[0021] 도 1은 표시 장치의 일 형태를 설명하기 위한 블록도.

도 2는 표시 장치의 일 형태를 설명하기 위한 블록도, 및 회로도.

도 3은 표시 장치의 일 형태를 설명하기 위한 블록도.

도 4는 화소 구성의 일례를 설명하기 위한 도면.

도 5는 화소 구성의 일례를 설명하기 위한 도면.

도 6은 LVDS 리시버(receiver)의 동작을 설명하기 위한 도면.

도 7은 표시 장치의 동작을 설명하기 위한 타이밍 차트.

도 8은 표시 장치의 동작을 설명하기 위한 타이밍 차트.

도 9는 표시 장치의 일 형태에 따른 흐름도.

도 10은 표시 장치의 일 형태를 설명하기 위한 블록도.

도 11은 표시 장치의 동작을 설명하기 위한 타이밍 차트.

도 12는 표시 장치의 일 형태를 설명하기 위한 블록도.

도 13은 표시 장치의 일 형태를 설명하기 위한 블록도.

도 14는 표시 장치의 일 형태를 설명하기 위한 블록도.

도 15는 트랜지스터의 일 형태를 설명하기 위한 단면도.

도 16은 트랜지스터의 일 형태를 설명하기 위한 단면도.

도 17은 트랜지스터의 일 형태를 설명하기 위한 평면도, 및 단면도.

도 18은 트랜지스터의 일 형태를 설명하기 위한 평면도, 및 단면도.

도 19는 터치 센서의 구성예, 및 구동 방법의 일례를 설명하기 위한 도면.

도 20은 터치 센서의 구성예, 및 구동 방법의 일례를 설명하기 위한 도면.

도 21은 발광 소자의 구성예를 설명하기 위한 도면.

도 22는 전자 기기의 일례를 설명하기 위한 도면.

도 23은 CAAC-OS의 단면에서의 Cs 보정 고분해능 TEM 이미지, 및 CAAC-OS의 단면 모식도.

도 24는 CAAC-OS의 평면에서의 Cs 보정 고분해능 TEM 이미지.

도 25는 XRD에 의한 CAAC-OS 및 단결정 산화물 반도체의 구조 해석을 설명하기 위한 도면.

도 26은 CAAC-OS의 전자 회절 패턴을 도시한 도면.

도 27은 전자 조사에 의한 In-Ga-Zn 산화물의 결정부의 변화를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

[0022]

실시형태에 대하여, 도면을 사용하여 자세히 설명한다. 다만, 본 발명은 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위에서 벗어남이 없이 그 형태, 및 자세한 사항을 다양하게 변경할 수 있는 것은 당업자라면 용이하게 이해할 수 있다. 따라서, 본 발명은 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한, 이하에서 설명하는 발명의 구성에서 동일 부분, 또는 같은 기능을 갖는 부분에는 동일한 부호를 다른 사이에서 공통적으로 사용하며, 그 반복 설명은 생략한다.

[0023]

또한, 도면 등에서 각 구성의 위치, 크기, 범위 등을, 발명의 이해를 용이하게 하기 위하여 실제의 위치, 크기, 범위 등을 나타내지 않는 경우가 있다. 따라서, 기재하는 발명은 도면 등에 도시된 위치, 크기, 범위 등에 반드시 한정되는 것은 아니다. 예를 들어, 실제의 제조 공정에서 에칭 등의 처리에 의하여, 레지스트 마스크 등이 의도하지 않게 감소되는 경우가 있지만, 이해를 용이하게 하기 위하여 생략하여 나타내는 경우가 있다.

[0024]

또한, 상면도('평면도'라고도 함)나 사시도 등에서, 도면의 이해를 용이하게 하기 위하여 일부의 구성 요소의 기재를 생략하는 경우가 있다.

[0025]

또한, 본 명세서 등에서 '전극'이나 '배선'이라는 용어는, 이를 구성 요소를 기능적으로 한정하는 것은 아니다. 예를 들어, '전극'은 '배선'의 일부로서 사용되는 경우가 있고, 그 반대도 마찬가지이다. 또한, '전극'이나 '배선'이라는 용어는, 복수의 '전극'이나 '배선'이 일체가 되어 형성되어 있는 경우 등도 포함한다.

[0026]

또한, 본 명세서 등에서 '위'나 '아래'라는 용어는, 구성 요소의 위치 관계가 바로 위, 또는 바로 아래이며, 직접 접촉하는 것을 한정하는 것은 아니다. 예를 들어, '절연층(A) 위의 전극(B)'이라는 표현이면, 절연층(A) 위에 전극(B)이 직접 접촉하여 형성될 필요는 없고, 절연층(A)과 전극(B) 사이에 다른 구성 요소를 포함하는 것을 제외하지 않는다.

[0027]

또한, 소스 및 드레인의 기능은, 상이한 극성의 트랜ジ스터를 채용하는 경우나, 회로 동작에서 전류의 방향이 변화되는 경우 등, 동작 조건 등에 따라 서로 바뀌기 때문에, 어느 쪽이 소스 또는 드레인인지 한정하기가 어렵다. 따라서, 본 명세서에 있어서는, 소스 및 드레인이라는 용어는 서로 바꾸어 사용할 수 있는 것으로 한다.

[0028]

또한, 본 명세서 등에서 '전기적으로 접속'이라는 표현에는, '어떠한 전기적 작용을 갖는 것'을 통하여 접속되어 있는 경우가 포함된다. 여기서, '어떠한 전기적 작용을 갖는 것'은, 접속 대상 간에서의 전기 신호의 주고 받음을 가능하게 하는 것이라면, 특별한 제한은 받지 않는다. 따라서, '전기적으로 접속된다'라고 표현되더라도, 실제의 회로에서는 물리적인 접속 부분이 없고, 배선이 연장되어 있을 뿐인 경우도 있다.

[0029]

또한, 본 명세서 등에서 '평행'이란, 두 개의 직선이 -10° 이상 10° 이하의 각도로 배치되어 있는 상태를 말한다. 따라서, -5° 이상 5° 이하의 경우도 그 범주에 포함된다. 또한, '수직' 및 '직교'란, 두 개의 직선이 80° 이상 100° 이하의 각도로 배치되어 있는 상태를 말한다. 따라서, 85° 이상 95° 이하의 경우도 그 범주에 포함된다.

[0030]

또한, 본 명세서 등에서 계수 값 및 계량 값에 관하여 '동일', '같다', '동등하다', 또는 '균일하다' 등이라고 하는 경우에는, 명시되는 경우를 제외하고 오차로서 $\pm 20\%$ 의 변동을 포함하는 것으로 한다.

[0031]

또한, 본 명세서에서, 리소그래피 공정을 수행한 후에 에칭 공정을 수행하는 경우에는, 특별한 설명이 없는 한,

리소그래피 공정으로 형성된 레지스트 마스크는, 예정 공정이 끝난 후에 제거하는 것으로 한다.

[0032] 또한, 전압은 어느 전위와 기준 전위(예를 들어, 접지 전위(GND 전위) 또는 소스 전위)의 전위차를 가리키는 경우가 많다. 따라서, 전압을 전위로 바꿔 말할 수 있다.

[0033] 또한, 반도체 불순물이란, 예를 들어 반도체를 구성하는 주성분 이외를 말한다. 예를 들어, 농도가 0.1atomic% 미만인 원소는 불순물이라고 할 수 있다. 불순물이 포함되면, 예를 들어 반도체의 DOS(Density of State)가 높게 되거나, 캐리어 이동도의 저하, 결정성의 저하 등이 일어날 수 있다. 반도체로서 산화물 반도체를 사용하는 경우, 반도체의 특성을 변화시키는 불순물로서는 예를 들어, 제 1 족 원소, 제 2 족 원소, 제 13 족 원소, 제 14 족 원소, 제 15 족 원소, 및 산화물 반도체의 주성분 이외의 전이 금속(transition metal) 등이 있고, 특히, 예를 들어 수소(물에도 포함됨), 리튬, 나트륨, 실리콘, 붕소, 인, 탄소, 질소 등이 있다. 산화물 반도체를 사용하는 경우, 예를 들어 수소 등의 불순물의 혼입으로 인하여 산소 결손이 형성되는 경우가 있다. 또한, 반도체로서 실리콘을 사용하는 경우, 반도체의 특성을 변화시키는 불순물로서는, 예를 들어 산소, 수소를 제외한 제 1 족 원소, 제 2 족 원소, 제 13 족 원소, 및 제 15 족 원소 등이 있다.

[0034] 또한, 본 명세서 등에서 '제 1', '제 2' 등의 서수사는 구성 요소의 혼동을 피하기 위하여 붙인 것이며, 공정 순서 또는 적층 순서 등, 어떤 순서나 순위를 나타내는 것은 아니다. 또한, 본 명세서 등에서 서수사가 붙여지지 않는 용어라도, 구성 요소의 혼동을 피하기 위하여 특히 청구의 범위에서 서수사가 붙여지는 경우가 있다. 또한, 본 명세서 등에서 서수사가 붙여진 용어라도, 특히 청구의 범위에서 다른 서수사가 붙여지는 경우가 있다. 또한, 본 명세서 등에서 서수사가 붙여진 용어라도, 특히 청구의 범위 등에서 서수사가 생략되는 경우가 있다.

[0035] 또한, '채널 길이'란, 예를 들어 트랜지스터의 상면도에서 반도체와 게이트 전극이 중첩되는 영역, 트랜지스터가 온 상태일 때 반도체 내에서 전류가 흐르는 부분, 또는 채널이 형성되는 영역에서의 소스(소스 영역 또는 소스 전극)와 드레인(드레인 영역 또는 드레인 전극) 사이의 거리를 말한다. 또한, 한 트랜지스터에서, 채널 길이가 모든 영역에서 같은 값을 취한다고는 할 수 없다. 즉, 한 트랜지스터의 채널 길이는 한 값으로 정해지지 않는 경우가 있다. 따라서, 본 명세서에서는 채널 길이는, 채널이 형성되는 영역에서의 어느 한 값, 최대값, 최소값, 또는 평균값으로 한다.

[0036] 또한, 본 명세서 등에서 트랜지스터의 '온 상태'란, 트랜지스터의 소스와 드레인이 전기적으로 단락되어 있다고 간주할 수 있는 상태를 말한다. 또한, 트랜지스터의 '오프 상태'란, 트랜지스터의 소스와 드레인이 전기적으로 차단되어 있다고 간주할 수 있는 상태를 말한다.

[0037] 또한, 본 명세서 등에, '온 전류'란, 트랜지스터가 온 상태일 때 소스와 드레인 사이를 흐르는 전류를 말하는 경우가 있다. 또한, '오프 전류'란, 트랜지스터가 오프 상태일 때 소스와 드레인 사이를 흐르는 전류를 말하는 경우가 있다.

[0038] 또한, 트랜지스터의 오프 전류는, 게이트와 소스 사이의 전압(이하, 'Vgs'라고도 함)에 의존하는 경우가 있다. 따라서, '트랜지스터의 오프 전류가 I 이하이다'란 트랜지스터의 오프 전류가 I 이하가 되는 Vgs 값이 존재하는 것을 말하는 경우가 있다. 또한, 트랜지스터의 오프 전류란, 소정의 Vgs, 소정의 전압 범위 내의 Vgs 등에서의 전류 값을 가리키는 경우가 있다.

[0039] 일례로서는, 문턱 전압 V_{th} 가 0.5V이고, V_{gs} 가 0.5V일 때 소스와 드레인 사이를 흐르는 전류(이하, "Ids"라고도 함)가 $1 \times 10^{-9} A$ 이고, V_{gs} 가 0.1V일 때 Ids 가 $1 \times 10^{-13} A$ 이고, V_{gs} 가 -0.5V일 때 Ids 가 $1 \times 10^{-19} A$ 이고, V_{gs} 가 -0.8V 일 때 Ids 가 $1 \times 10^{-22} A$ 인 n채널형 트랜지스터를 상정한다. 상기 트랜지스터의 Ids 는, V_{gs} 가 -0.5V일 때, 또는 V_{gs} 가 -0.5V~-0.8V의 범위에서는, $1 \times 10^{-19} A$ 이하이기 때문에, 상기 트랜지스터의 오프 전류는 $1 \times 10^{-19} A$ 이하라고 말하는 경우가 있다. 상기 트랜지스터의 드레인 전류가 $1 \times 10^{-22} A$ 이하가 되는 V_{gs} 가 존재하기 때문에, 상기 트랜지스터의 오프 전류는 $1 \times 10^{-22} A$ 이하라고 말하는 경우가 있다.

[0040] 또한, 트랜지스터의 오프 전류는 온도에 의존하는 경우가 있다. 본 명세서에서 오프 전류는, 특별히 언급이 없는 경우, 실온, 60°C, 85°C, 95°C, 또는 125°C일 때의 오프 전류를 나타내는 경우가 있다. 또는, 상기 트랜지스터가 포함되는 반도체 장치 등의 신뢰성이 보장되는 온도, 또는 상기 트랜지스터가 포함되는 반도체 장치 등이 사용되는 온도(예를 들어, 5°C~35°C 중 어느 하나의 온도)일 때의 오프 전류를 나타내는 경우가 있다. 실온, 60°C, 85°C, 95°C, 125°C, 상기 트랜지스터가 포함되는 반도체 장치 등의 신뢰성이 보장되는 온도, 또는

상기 트랜지스터가 포함되는 반도체 장치 등이 사용되는 온도(예를 들어, 5°C~35°C 중 어느 하나의 온도)일 때 트랜지스터의 오프 전류가 I 이하가 되는 V_{gs} 값이 존재할 때, '트랜지스터의 오프 전류가 I 이하이다'라고 말하는 경우가 있다.

[0041] 트랜지스터의 오프 전류는, 드레인과 소스 사이의 전압(이하, 'V_{ds}'라고도 함)에 의존하는 경우가 있다. 본 명세서에서 오프 전류는, 특별히 언급이 없는 경우, V_{ds}의 절대값이 0.1V, 0.8V, 1V, 1.2V, 1.8V, 2.5V, 3V, 3.3V, 10V, 12V, 16V, 또는 20V일 때의 오프 전류를 나타내는 경우가 있다. 또는, 상기 트랜지스터가 포함되는 반도체 장치 등의 신뢰성이 보장되는 V_{ds}에서의 오프 전류를 나타내는 경우가 있다. 또는, 상기 트랜지스터가 포함되는 반도체 장치 등에서 사용되는 V_{ds}에서의 오프 전류를 나타내는 경우가 있다.

[0042] 또한, '채널 폭'이란, 예를 들어 반도체와 게이트 전극이 중첩되는 영역, 또는 트랜지스터가 온 상태일 때 반도체 내에서 전류가 흐르는 부분, 또는 채널이 형성되는 영역에서 소스와 드레인이 마주 보고 있는 부분의 길이를 말한다. 또한, 한 트랜지스터에서, 채널 폭이 모든 영역에서 같은 값을 취한다고는 할 수 없다. 즉, 한 트랜지스터의 채널 폭은, 한 값으로 정해지지 않는 경우가 있다. 따라서, 본 명세서에서는 채널 폭은, 채널이 형성되는 영역에서의 어느 한 값, 최대값, 최소값, 또는 평균값으로 한다.

[0043] 또한, 트랜지스터의 구조에 따라서는, 실제로 채널이 형성되는 영역에서의 채널 폭(이하, 실효적인 채널 폭이라고 함)과, 트랜지스터의 상면도에서 나타내는 채널 폭(이하, 외견상 채널 폭이라고 함)이 상이하게 되는 경우가 있다. 예를 들어, 게이트 전극이 반도체의 측면을 덮는 경우, 실효적인 채널 폭이 외견상 채널 폭보다 크게 되어, 이로 인한 영향을 무시할 수 없게 되는 경우가 있다. 예를 들어, 미세하고 게이트 전극이 반도체의 측면을 덮는 트랜지스터에서는, 반도체의 상면에 형성되는 채널 영역의 비율에 대하여, 반도체의 측면에 형성되는 채널 영역의 비율이 크게 되는 경우가 있다. 이 경우에는 외견상 채널 폭보다 실효적인 채널 폭이 크게 된다.

[0044] 이와 같은 경우, 실측에 의하여 실효적인 채널 폭을 어렵잖은 것이 곤란해지는 경우가 있다. 예를 들어, 설계 값으로부터 실효적인 채널 폭을 어렵잖기 위해서는, 반도체의 형상을 미리 알고 있다는 가정이 필요하다. 따라서, 반도체의 형상을 정확하게 확인할 수 없는 경우에는 실효적인 채널 폭을 정확히 측정하기 어렵다.

[0045] 따라서, 본 명세서에서는, 외견상 채널 폭을 'Surrounded Channel Width(SCW)'라고 부르는 경우가 있다. 또한, 본 명세서에서 단순히 채널 폭이라고 기재한 경우에는, SCW 또는 외견상 채널 폭을 가리키는 경우가 있다. 또는, 본 명세서에서는, 단순히 채널 폭이라고 기재한 경우에는, 실효적인 채널 폭을 가리키는 경우가 있다. 또한, 채널 길이, 채널 폭, 실효적인 채널 폭, 외견상 채널 폭, 및 SCW 등은, 단면 TEM 이미지 등을 해석하는 것 등에 의하여 값을 결정할 수 있다.

[0046] 또한, 트랜지스터의 전계 효과 이동도나, 채널 폭당 전류값 등을 계산하여 구하는 경우, SCW를 사용하여 계산하는 경우가 있다. 그 경우에는, 실효적인 채널 폭을 사용하여 계산하는 경우와는 상이한 값을 취하는 경우가 있다.

[0047] (실시형태 1)

[0048] 본 발명의 일 형태에 따른 표시 장치에 대하여 도면을 사용하여 설명한다.

[0049] <표시 장치의 구성예>

[0050] 도 1은 본 실시형태에서 예시하는 표시 장치(100)의 구성을 설명하기 위한 블록도이다. 표시 장치(100)는, 화상 처리 회로(110), 표시 패널(120), 및 수신 회로(130)를 갖는다.

[0051] 화상 처리 회로(110)는, 기억 회로(111), 비교 회로(112), 및 제어 회로(113)를 갖는다. 표시 패널(120)은, 구동 회로(121), 및 표시부(122)를 갖는다. 표시부(122)는 화소(123)를 갖는다. 수신 회로(130)는 LVDS 리시버(132), 및 직렬/병렬 컨버터(이하, 'SP 컨버터'라고도 함)(133)를 갖는다.

[0052] 도 2의 (A)는, 표시 패널(120)의 구성을 설명하기 위한 블록도이다. 구동 회로(121)는, 구동 회로(121a), 및 구동 회로(121b)를 갖는다. 구동 회로(121a)는, 예를 들어 신호선 구동 회로로서 기능한다. 구동 회로(121b)는, 예를 들어 주사선 구동 회로로서 기능한다.

[0053] 또한, 표시 패널(120)은, 각각이 대략 평행하게 배치되며, 구동 회로(121b)에 의하여 전위가 제어되는 m개의 주사선(135)과, 각각이 대략 평행하게 배치되며, 구동 회로(121a)에 의하여 전위가 제어되는 n개의 신호선(136)을 갖는다. 또한, 표시부(122)는 매트릭스 형태로 배치된 복수의 화소(123)를 갖는다.

[0054] 각 주사선(135)은, 표시부(122)에서 m행 n열로 배치된 화소(123) 중, 어느 행에 배치된 n개의 화소(123)에 전기

적으로 접속된다. 또한, 각 신호선(136)은, m 행 n 열로 배치된 화소(123) 중, 어느 열에 배치된 m 개의 화소(123)에 전기적으로 접속된다. m , n 은 모두 1 이상의 정수(整數)이다.

[0055] 또한, 도 3의 (A)에 도시된 바와 같이, 표시부(122)를 끼워 구동 회로(121b)와 대향하는 위치에 구동 회로(121c)를 제공하여도 좋다. 또한, 도 3의 (B)에 도시된 바와 같이, 표시부(122)를 끼워 구동 회로(121a)와 대향하는 위치에 구동 회로(121d)를 제공하여도 좋다. 도 3의 (A) 및 도 3의 (B)에서는, 각 주사선(135)이 구동 회로(121c)와 구동 회로(121b)에 접속되는 예를 도시하였다. 다만, 이것에 한정되지 않고, 예를 들어 주사선(135)이 구동 회로(121b)와 구동 회로(121c) 중 어느 한쪽에 접속되어도 좋다. 도 3의 (B)에서는, 신호선(136)이 구동 회로(121d)와 구동 회로(121a)에 접속되는 예를 도시하였다. 다만, 이것에 한정되지 않고, 예를 들어 각 신호선(136)이 구동 회로(121a)와 구동 회로(121d) 중 어느 한쪽에 접속되어도 좋다. 또한, 구동 회로(121a), 구동 회로(121b), 구동 회로(121c), 및 구동 회로(121d)는 화소(123)를 구동하는 기능 이외의 기능을 가져도 좋다.

[0056] 도 2의 (B) 및 도 2의 (C)는, 도 2의 (A)에 도시된 표시 패널의 화소(123)에 사용할 수 있는 회로 구성예를 도시한 것이다.

[0057] 도 2의 (B)에 도시된 화소 회로(137)는, 트랜지스터(431)와 용량 소자(233)를 갖는다. 또한, 화소 회로(137)는 표시 소자로서 기능할 수 있는 액정 소자(432)와 전기적으로 접속된다.

[0058] 액정 소자(432)의 한 쌍의 전극 중 한쪽의 전위는, 화소 회로(137)의 사양에 따라 적절히 설정된다. 액정 소자(432)는, 노드(436)에 기록되는 데이터에 따라 배향 상태가 설정된다. 또한, 복수의 화소(123)의 각각이 갖는 액정 소자(432)의 한 쌍의 전극 중 한쪽에 공통의 전위(코면 전위)를 공급하여도 좋다. 또한, 각 행의 화소(123)마다 액정 소자(432)의 한 쌍의 전극 중 한쪽에 상이한 전위를 공급하여도 좋다.

[0059] 액정 소자(432)를 구비하는 표시 장치의 구동 방법으로서는, 예를 들어, TN 모드, STN 모드, VA 모드, ASM(Axially Symmetric Aligned Micro-cell) 모드, OCB(Optically Compensated Birefringence) 모드, FLC(Ferroelectric Liquid Crystal) 모드, AFLC(AntiFerroelectric Liquid Crystal) 모드, MVA 모드, PVA(Patterned Vertical Alignment) 모드, IPS 모드, FFS 모드, 또는 TBA(Transverse Bend Alignment) 모드 등을 사용하여도 좋다. 또한, 표시 장치의 구동 방법으로서는, 상술한 구동 방법 이외에, ECB(Electrically Controlled Birefringence) 모드, PDLC(Polymer Dispersed Liquid Crystal) 모드, PNLC(Polymer Network Liquid Crystal) 모드, 계스트 호스트 모드 등이 있다. 다만, 이것에 한정되지 않고, 액정 소자 및 그 구동 방식으로서 다양한 것을 사용할 수 있다.

[0060] 또한, 블루상(Blue Phase)을 나타내는 액정과 키랄체를 포함하는 액정 조성물에 의하여 액정 소자(432)를 구성하여도 좋다. 블루상을 나타내는 액정을 포함하는 액정 소자는, 응답 속도가 1msec 이하로 빠르고, 광학적 등방성을 갖기 때문에, 배향 처리가 불필요하며 시야각 의존성이 작다.

[0061] m 행 n 열째의 화소 회로(137)에서 트랜지스터(431)의 소스 전극 및 드레인 전극 중 한쪽은, 신호선(DL_n)에 전기적으로 접속되고 다른 쪽은, 노드(436)에 전기적으로 접속된다. 트랜지스터(431)의 게이트 전극은, 주사선(GL_m)에 전기적으로 접속된다. 트랜지스터(431)는, 노드(436)에 대한 데이터 신호의 기록을 제어하는 기능을 갖는다.

[0062] 용량 소자(233)의 한 쌍의 전극 중 한쪽은, 특정한 전위가 공급되는 배선(이하, 용량선(CL))에 전기적으로 접속되고 다른 쪽은, 노드(436)에 전기적으로 접속된다. 또한, 액정 소자(432)의 한 쌍의 전극 중 다른 쪽은, 노드(436)에 전기적으로 접속된다. 또한, 용량선(CL)의 전위값은 화소 회로(137)의 사양에 따라 적절히 설정된다. 용량 소자(233)는, 노드(436)에 기록된 데이터를 유지하는 유지 용량으로서의 기능을 갖는다.

[0063] 예를 들어, 도 2의 (B)의 화소 회로(137)를 갖는 표시 장치에서는, 구동 회로(121b)에 의하여 각 행의 화소 회로(137)를 순차적으로 선택하여 트랜지스터(431)를 온 상태로 함으로써 노드(436)에 데이터 신호를 기록한다.

[0064] 노드(436)에 데이터 신호가 기록된 화소 회로(137)는, 트랜지스터(431)가 오프 상태가 됨으로써 유지 상태가 된다. 이것을 행마다 순차적으로 수행함으로써 표시부(122)에 화상을 표시할 수 있다.

[0065] 도 2의 (C)에 도시된 화소 회로(137)는, 트랜지스터(431), 용량 소자(233), 트랜지스터(232), 및 트랜지스터(434)를 갖는다. 또한, 화소 회로(137)는 표시 소자로서 기능할 수 있는 발광 소자(125)와 전기적으로 접속된다.

[0066] 트랜지스터(431)의 소스 전극 및 드레인 전극 중 한쪽은, 데이터 신호가 공급되는 배선(이하, 신호선(DL_n))이라

고 함)에 전기적으로 접속된다. 또한, 트랜지스터(431)의 게이트 전극은, 게이트 신호가 공급되는 배선(이하, 주사선(GL_m)이라고 함)에 전기적으로 접속된다. 신호선(DL_n)과 주사선(GL_m)은 각각 주사선(135)과 신호선(136)에 상당한다.

[0067] 트랜지스터(431)는, 노드(435)에 대한 데이터 신호의 기록을 제어하는 기능을 갖는다.

[0068] 용량 소자(233)의 한 쌍의 전극 중 한쪽은 노드(435)에 전기적으로 접속되고, 다른 쪽은 노드(437)에 전기적으로 접속된다. 또한, 트랜지스터(431)의 소스 전극 및 드레인 전극 중 다른 쪽은 노드(435)에 전기적으로 접속된다.

[0069] 용량 소자(233)는, 노드(435)에 기록된 데이터를 유지하는 유지 용량으로서의 기능을 갖는다.

[0070] 트랜지스터(232)의 소스 전극 및 드레인 전극 중 한쪽은, 전위 공급선(VL_a)에 전기적으로 접속되고 다른 쪽은, 노드(437)에 전기적으로 접속된다. 또한, 트랜지스터(232)의 게이트 전극은, 노드(435)에 전기적으로 접속된다.

[0071] 트랜지스터(434)의 소스 전극 및 드레인 전극 중 한쪽은, 전위 공급선(V0)에 전기적으로 접속되고 다른 쪽은, 노드(437)에 전기적으로 접속된다. 또한, 트랜지스터(434)의 게이트 전극은, 주사선(GL_m)에 전기적으로 접속된다.

[0072] 발광 소자(125)의 애노드(anode) 및 캐소드(cathode) 중 한쪽은, 전위 공급선(VL_b)에 전기적으로 접속되고 다른 쪽은, 노드(437)에 전기적으로 접속된다.

[0073] 발광 소자(125)로서는, 예를 들어 유기 일렉트로루미네센스 소자(유기 EL 소자라고도 함) 등을 사용할 수 있다. 다만, 발광 소자(125)로서는, 이것에 한정되지 않고, 예를 들어 무기 재료로 이루어지는 무기 EL 소자를 사용하여도 좋다.

[0074] 또한, 전원 전위로서는, 예를 들어 상대적으로 고전위 측의 전위, 또는 저전위 측의 전위를 사용할 수 있다. 고전위 측의 전원 전위를 고전원 전위(VDD)(이하, 간단히 'VDD' 또는 'H 전위'라고도 함)라고 하고, 저전위 측의 전원 전위를 저전원 전위(VSS)(이하, 간단히 'VSS' 또는 'L 전위'라고도 함)라고 한다. 또한, 접지 전위를 고전원 전위 또는 저전원 전위로서 사용할 수도 있다. 예를 들어, 고전원 전위가 접지 전위인 경우에는, 저전원 전위는 접지 전위보다 낮은 전위이고, 저전원 전위가 접지 전위인 경우에는, 고전원 전위는 접지 전위보다 높은 전위이다.

[0075] 예를 들어, 전위 공급선(VL_a) 또는 전위 공급선(VL_b) 중 한쪽에는, 고전원 전위(VDD)가 공급되고, 다른 쪽에는 저전원 전위(VSS)가 공급된다.

[0076] 도 2의 (C)의 화소 회로(137)를 갖는 표시 장치에서는, 구동 회로(121b)에 의하여 각 행의 화소 회로(137)를 순차적으로 선택하여 트랜지스터(431), 및 트랜지스터(434)를 온 상태로 함으로써 데이터 신호를 노드(435)에 기록한다.

[0077] 노드(435)에 데이터가 기록된 화소 회로(137)는, 트랜지스터(431) 및 트랜지스터(434)가 오프 상태가 됨으로써 유지 상태가 된다. 또한, 노드(435)에 기록된 데이터의 전위에 따라 트랜지스터(232)의 소스 전극과 드레인 전극 사이에 흐르는 전류량이 제어되어, 발광 소자(125)는 흐르는 전류량에 따른 휘도로 발광한다. 이것을 행마다 순차적으로 수행함으로써, 화상을 표시할 수 있다.

[0078] [표시 소자]

[0079] 본 발명의 일 형태에 따른 표시 장치는 다양한 형태가 적용될 수 있거나, 또는 다양한 표시 소자를 가질 수 있다. 표시 소자로서는, 예를 들어 LED(백색 LED, 적색 LED, 녹색 LED, 청색 LED 등) 등을 포함하는 EL(일렉트로루미네센스) 소자(유기물 및 무기물을 포함하는 EL 소자, 유기 EL 소자, 무기 EL 소자), 트랜지스터(전류에 따라 발광하는 트랜지스터), 플라즈마 디스플레이(PDP), 전자 방출 소자, 액정 소자, 전기 영동(泳動) 소자, 그레이팅 라이트밸브(GLV)나, 디지털 마이크로 미러 디바이스(DMD), DMS(Digital Micro Shutter) 소자, MIRASOL(등록 상표) 디스플레이, IMOD(Interferometric Modulator) 소자, 압전 세라믹 디스플레이 등의 MEMS(Micro Electro Mechanical Systems)를 사용한 표시 소자, 및 일렉트로웨팅 소자 등이 있다. 이들 외에도, 압전 세라믹 디스플레이, 카본 나노튜브를 사용한 표시 소자 등, 전기적 또는 자기적 작용에 의하여 콘트라스트, 휘도, 반사율, 투과율 등이 변화하는 표시 매체를 갖는 것이 있다. 또한, 표시 소자로서 퀼텀닷을 사용하여도 좋다. 퀼텀닷이 사용된 표시 장치의 일례로서는, 퀼텀닷 디스플레이 등이 있다. EL 소자를 사용한 표시 장치의 일례

로서는, EL 디스플레이 등이 있다. 전자 방출 소자를 사용한 표시 장치의 일례로서는, 필드 에미션 디스플레이(FED) 또는 SED 방식 평면형 디스플레이(SED: Surface-conduction Electron-emitter Display) 등이 있다. 액정 소자를 사용한 표시 장치의 일례로서는, 액정 디스플레이(투과형 액정 디스플레이, 반투과형 액정 디스플레이, 반사형 액정 디스플레이, 직시형 액정 디스플레이, 투사형 액정 디스플레이) 등이 있다. 전자 잉크, 전자 분류체(電子粉流體, Electronic Liquid Powder(등록 상표)), 또는 전기 영동 소자를 사용한 표시 장치의 일례로서는, 전자 페이퍼 등이 있다. 또한, 반투과형 액정 디스플레이나 반사형 액정 디스플레이를 구현하는 경우에는, 화소 전극의 일부, 또는 전부가 반사 전극으로서의 기능을 갖도록 하면 좋다. 예를 들어, 화소 전극의 일부, 또는 전부가 알루미늄, 은 등을 갖도록 하면 좋다. 또한, 그 경우, 반사 전극 아래에 SRAM 등의 기억 회로를 제공하는 것도 가능하다. 이로써, 소비 전력을 더 저감할 수 있다.

[0080] 또한, LED를 사용하는 경우, LED의 전극이나 질화물 반도체 아래에 그래핀이나 그래파이트를 배치하여도 좋다. 그래핀이나 그래파이트는 복수의 층을 중첩시켜 다층막으로 하여도 좋다. 이와 같이 그래핀이나 그래파이트를 제공함으로써, 그 위에 질화물 반도체, 예를 들어 결정을 갖는 n형 GaN 반도체층 등을 용이하게 성막할 수 있다. 또한, 그 위에 결정을 갖는 p형 GaN 반도체층 등을 제공하여 LED를 구성할 수 있다. 또한, 그래핀이나 그래파이트와, 결정을 갖는 n형 GaN 반도체층 사이에 AlN층을 제공하여도 좋다. 또한, LED가 갖는 GaN 반도체층은 MOCVD(Metal Organic Chemical Vapor Deposition)법으로 성막하여도 좋다. 다만, LED가 갖는 GaN 반도체층은, 그래핀을 제공함으로써 스퍼터링법으로 형성할 수도 있다.

[0081] [컬러 표시를 구현하기 위한 화소 구성예]

[0082] 여기서, 컬러 표시를 구현하기 위한 화소 구성의 일례를 도 4를 사용하여 설명하기로 한다. 도 4 및 도 5는, 표시부(122)의 일부를 확대한 평면도이다. 예를 들어, 도 4의 (A)에 도시된 바와 같이, 3개의 화소(123)를 각각 부화소로서 기능시키고, 그 3개를 합쳐서 하나의 화소(124)로서 사용한다. 3개의 화소(123) 각각에 적색, 녹색, 청색의 착색층을 제공함으로써, 풀컬러 표시를 구현할 수 있다. 또한, 도 4의 (A)에서는, 적색의 광을 발하는 화소(123)를 화소(123R)라고 기재하고, 녹색의 광을 발하는 화소(123)를 화소(123G)로서 나타내고, 청색의 광을 발하는 화소(123)를 화소(123B)라고 기재하였다. 또한, 착색층의 색은 적색, 녹색, 청색 이외의 색이라도 좋고, 예를 들어, 황색, 시안, 마젠타 등이 사용되어도 좋다.

[0083] 또한, 도 4의 (B)에 도시된 바와 같이, 4개의 화소(123)를 각각 부화소로서 기능시키고, 합쳐서 하나의 화소(124)로서 사용하여도 좋다. 예를 들어, 4개의 화소(123) 각각에 적색, 녹색, 청색, 및 황색의 착색층을 제공하여도 좋다. 또한, 도 4의 (B)에서는, 적색의 광을 발하는 화소(123)를 화소(123R)라고 기재하고, 녹색의 광을 발하는 화소(123)를 화소(123G)라고 기재하고, 청색의 광을 발하는 화소(123)를 화소(123B)라고 기재하고, 황색의 광을 발하는 화소(123)를 화소(123Y)라고 기재하였다. 하나의 화소(124)로서 사용하는 화소(123)의 개수를 늘림으로써, 색의 재현 범위를 확대할 수 있다. 따라서, 표시 장치의 표시 품위를 높일 수 있다.

[0084] 또한, 4개의 화소(123) 각각에 대응하는 착색층을 적색, 녹색, 청색, 및 백색으로 하여도 좋다(도 4의 (B) 참조). 백색의 광을 발하는 화소(123)(화소 123W)를 제공함으로써 표시부(122)의 발광 휘도를 높일 수 있다. 또한, 백색의 광을 발하는 화소(123W)를 제공하는 경우에는, 화소(123W)에 대응하는 착색층은 제공하지 않아도 좋다. 화소(123W)에 대응하는 착색층을 제공하지 않으면, 착색층으로 인한 휘도 저하가 없어지기 때문에, 표시부(122)의 발광 휘도를 더 높일 수 있다. 또한, 표시 장치의 소비 전력을 저감할 수 있다. 한편, 화소(123W)에 대응하는 백색의 착색층을 제공함으로써, 백색광의 색 온도를 제어할 수 있다. 따라서, 표시 장치의 표시 품위를 높일 수 있다. 또한, 표시 장치의 용도에 따라서는, 2개의 화소(123)를 부화소로서 기능시키고, 합쳐서 하나의 화소(124)로서 사용하여도 좋다.

[0085] 또한, 4개의 화소(123)를 합쳐서 하나의 화소(124)를 구성하는 경우에는, 도 5의 (B)에 도시된 바와 같이, 4개의 화소(123)를 매트릭스 형태로 배치하여도 좋다. 또한, 4개의 화소(123)를 합쳐서 하나의 화소(124)를 구성하는 경우에는, 화소(123Y)나 화소(123W) 대신에 시안, 마젠타 등의 광을 발하는 화소를 사용하여도 좋다. 또한, 화소(124) 내에 같은 색을 발하는 화소(123)를 복수 제공하여도 좋다.

[0086] 또한, 화소(124)에 포함되는 화소(123) 각각의 점유 면적이나 형상 등을, 각각 같아도 좋고 상이하여도 좋다. 또한, 배열 방법으로서 스트라이프 배열이나 매트릭스 배열 이외의 배열 방법을 사용하여도 좋다. 예를 들어, 델타(delta) 배열, 베이어(Bayer) 배열, 및 펜타일(pentile) 배열 등을 사용하여도 좋다. 화소(124)에 펜타일 배열을 적용한 경우의 일례를 도 5의 (A)에 도시하였다.

[0087] 이상으로 컬러 표시를 구현하기 위한 화소 구성예의 설명을 마친다.

- [0088] 다음에, 본 실시형태에서 예시하는 표시 장치에서의 신호의 흐름에 대하여 설명한다.
- [0089] 화상 신호 공급원(101)은 LVDS 트랜스미터(131)를 갖는다. 화상 신호 공급원(101)은, LVDS 트랜스미터(131)를 통하여 직렬 형식의 디지털 화상 신호를 수신 회로(130)로 송신한다. 디지털 화상 신호는, 예를 들어 빨강(R), 초록(G), 및 파랑(B)에 대응하는 신호를 포함한다.
- [0090] 수신 회로(130)는, LVDS 트랜스미터(131)로부터 디퍼렌셜 방식(differential signalling)으로 송신된 디지털 화상 신호를 LVDS 리시버(132)에 의하여 수신한다. 또한, LVDS 리시버(132)는, 수신한 디지털 화상 신호를 싱글 엔드 방식(single-ended signaling)의 신호로 변환하여, SP 컨버터(133)로 송신한다. SP 컨버터(133)는, 직렬 형식의 디지털 화상 신호를 병렬 형식의 디지털 화상 신호로 변환하여, 화상 처리 회로(110)로 송신한다.
- [0091] [LVDS 트랜스미터, LVDS 리시버]
- [0092] 여기서, LVDS 트랜스미터(131)와 LVDS 리시버(132)의 동작에 대하여 도 6의 (A), 및 도 6의 (B)를 사용하여 설명하기로 한다. LVDS 리시버(132)는 연산 증폭기(901)를 갖는다. 연산 증폭기(901)는, 비반전 신호 입력 단자(911), 반전 신호 입력 단자(912), 스탠바이 신호 입력 단자(913), 및 출력 단자(914)를 갖는다.
- [0093] LVDS 트랜스미터(131)는, 디지털 화상 신호(비반전 신호(921))와 상기 디지털 화상 신호의 반전 신호(반전 신호(922))의 두 개의 신호를 동시에 출력한다(디퍼렌셜 방식).
- [0094] 비반전 신호(921)는 연산 증폭기(901)의 비반전 신호 입력 단자(911)에 입력되고, 반전 신호(922)는 연산 증폭기(901)의 반전 신호 입력 단자(912)에 입력된다. 연산 증폭기(901)는 비반전 신호 입력 단자(911)에 입력된 전위와, 반전 신호 입력 단자(912)에 입력된 전위의 전위차를 비교한다. 연산 증폭기(901)는, 비반전 신호 입력 단자(911)에 입력된 전위보다도 반전 신호 입력 단자(912)에 입력된 전위가 높은 경우에, 출력 단자(914)에 L 전위를 출력하고, 비반전 신호 입력 단자(911)에 입력된 전위보다도 반전 신호 입력 단자(912)에 입력된 전위가 낮은 경우에, 출력 단자(914)에 H 전위를 출력한다. 이와 같이, LVDS 리시버(132)는 두 개의 입력 신호의 전위를 비교하여 하나의 출력 신호(931)를 출력하는 기능을 갖는다(도 6의 (A) 참조). LVDS 리시버(132)는, 디퍼렌셜 방식의 신호를 싱글 엔드 방식의 신호로 변환하는 기능을 갖는다.
- [0095] 또한, 통신 중에 노이즈가 혼입되는 경우에는, 비반전 신호(921) 및 반전 신호(922)에 동시에 같은 정도의 노이즈가 혼입되는 경우가 많다. 도 6의 (B)에 도시된 바와 같이, 비반전 신호(921) 및 반전 신호(922)에 노이즈(999)가 혼입된 경우에도, LVDS 리시버(132)에 의하여 노이즈(999)를 제거할 수 있다. 즉, LVDS 리시버(132)에 의하여 원래의 디지털 화상 신호를 정확하게 재현할 수 있다.
- [0096] 또한, 연산 증폭기(901)를 스탠바이 상태로 하는 신호가 스탠바이 신호 입력 단자(913)에 입력되면, 연산 증폭기(901)에 대한 바이어스 전류의 공급이 정지된다. 바이어스 전류의 공급이 정지되면, 연산 증폭기(901)는 비반전 신호 입력 단자(911), 및 반전 신호 입력 단자(912)에 입력된 전위의 비교를 정지한다(스탠바이 상태). 또한, 연산 증폭기(901)가 스탠바이 상태가 되면, 출력 단자(914)의 전위가 불안정하게 되고, 오동작을 일으키는 요인 중 하나가 되는 경우가 있다. 따라서, 연산 증폭기(901)가 스탠바이 상태가 된 경우에는, 출력 단자(914)의 전위를 L 전위 또는 H 전위로 고정하는 것이 바람직하다(도 6의 (C) 참조).
- [0097] 이상으로 LVDS 트랜스미터(131)와 LVDS 리시버(132)의 동작 설명을 마친다.
- [0098] 화상 처리 회로(110)는, 입력된 병렬 신호로부터 프레임 기간마다의 화상 신호를 생성하는 기능을 갖는다. 화상 처리 회로(110)에 제공한 기억 회로(111)는, 프레임 기간마다의 화상 신호를 기억하기 위한 복수의 프레임 메모리를 갖는다. 프레임 메모리는, 예를 들어 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory) 등의 기억 소자를 사용하여 구성하면 좋다.
- [0099] 또한, 수신 회로(130)에서 프레임 기간마다의 화상 신호를 생성하고, 상기 화상 신호를 화상 처리 회로(110)에 공급하여도 좋다.
- [0100] 프레임 메모리는, 프레임 기간마다 화상 신호를 기억하는 구성이면 좋고, 프레임 메모리 수에 대하여 특별히 한정되는 것은 아니다.
- [0101] 비교 회로(112)는, 제어 회로(113)의 명령에 따라, 기억 회로(111)에 기억된 연속하는 2프레임의 화상 신호를 선택적으로 판독한다. 비교 회로(112)는, 연속하는 2프레임의 화상 신호를 비교하여, 차분을 검출하기 위한 회로이다.
- [0102] 제어 회로(113)는, 비교 회로(112)에 의한 차분의 검출 결과에 따라, 표시 패널(120), 및 LVDS 리시버의 동작을

결정한다. 구체적으로는, 제어 회로(113)는, 비교 회로(112)에서 연속하는 2프레임의 화상 신호를 비교한 결과, 차분이 검출된 경우에는, 동영상 표시 기간인 것으로 판단한다. 한편, 비교 회로(112)에서 연속하는 2프레임의 화상 신호를 비교한 결과, 차분이 검출되지 않은 경우에는, 정지 화상 표시 기간인 것으로 판단한다.

[0103] 또한, 제어 회로(113)는 비교 회로(112)에 의하여 얻어지는 차분이 일정한 레벨을 넘었을 때, 차분이 검출되었다고 판단하여도 좋다. 또한, 제어 회로(113)는 지난번에 검출된 차분과 이번에 검출된 차분을 비교하여 차분이 검출되었는지 여부를 판단하여도 좋다.

[0104] 또한, 본 명세서 등에서 '동영상' 이란, 복수의 프레임으로 시분할된 복수의 화상을 고속으로 전환함으로써 사람의 눈에 움직이는 화상으로서 인식되는 화상을 말한다. 구체적으로는, 1초간에 60회(60프레임) 이상 화상을 전환함으로써 깜빡거림이 적은 동영상으로 사람의 눈에 인식된다. 한편, 본 명세서 등에서 '정지 화상'이란, 복수의 프레임 기간으로 시분할된 복수의 화상을 고속으로 전환함으로써 동작시키지만, 동영상 또는 한 화면에 동영상과 정지 화상을 포함하는 부분 동영상과 달리 연속하는 프레임 기간, 예를 들어 n번째 프레임 및 (n+1)번째 프레임에서 변화되지 않는 화상을 말한다.

[0105] 화상 처리 회로(110)는, 복수의 스위치, 예를 들어 트랜지스터로 형성되는 스위치를 제공하는 구성으로 하여도 좋다.

[0106] 동영상 표시 기간에 제어 회로(113)는, 기억 회로(111) 내의 프레임 메모리로부터 표시 패널(120)로 화상 신호를 선택하여 송신한다. 또한, 정지 화상 표시 기간에 제어 회로(113)는, 표시 패널(120)로 화상 신호를 송신하지 않으면, 표시 장치(100)의 소비 전력을 저감할 수 있다. 또한, 동영상 표시 기간인 것으로 판단하여 표시 장치(100)가 수행하는 동작을 동영상 모드, 정지 화상 표시 기간인 것으로 판단하여 표시 장치(100)가 수행하는 동작을 정지 화상 모드라고 한다.

[0107] 또한, 제어 회로(113)는, 표시 패널(120)에 대한 제어 신호(스타트 펄스(SP) 및 클록 신호(CK) 등)의 공급이 시작/정지되는 전환을 제어하기 위한 신호를 공급할 수 있는 기능을 갖는다. 또한, 제어 회로(113)는, 수신 회로(130)의 동작이 시작/정지되기 위한 신호를 공급할 수 있는 기능을 갖는다.

[0108] 제어 회로(113)는, 정지 화상 표시 기간에, 클록 신호(CK) 등의 제어 신호의 공급이 정지되는 신호를 표시 패널(120)에 송신한다. 이와 같이 하면, 구동 회로(121)에 대한 제어 신호의 공급이 정지되어, 구동 회로(121)의 동작이 정지된다. 또한, 제어 회로(113)는, 정지 화상 표시 기간에, 수신 회로(130)에 동작이 정지되는 신호(스탠바이 신호)를 송신한다. 이와 같이 하면, 연산 증폭기(901)에 대한 바이어스 전류의 공급이 정지된다. 이로써, 표시 장치(100)의 소비 전력을 저감할 수 있다.

[0109] 또한, 제어 회로(113)는, 동영상 표시 기간에, 제어 신호의 공급이 시작되는 신호를 표시 패널(120)에 송신한다. 또한, 제어 회로(113)는 수신 회로(130)로 동작을 시작시키는 신호를 송신한다. 또한, 제어 회로(113)는 화상 신호를 표시 패널(120)로 송신한다.

[0110] 또한, 본 실시형태에서는 비교 회로(112)를 사용하여, 연속하는 2프레임의 화상 신호의 차분을 검출함으로써, 동영상 표시 기간인지, 또는 정지 화상 표시 기간인지를 판단하는 구성에 대하여 설명하였다. 다만, 외부로부터 화상 처리 회로(110)에 공급되는 신호에 따라, 정지 화상 표시 기간, 또는 동영상 표시 기간을 전환하여도 좋다. 즉, 본 실시형태에서 예시되는 화상 처리 회로(110)는, 모드 전환 회로를 가져도 좋다. 모드 전환 회로란, 상기 표시 장치의 이용자가 수동, 또는 외부 접속 기기를 사용하여 상기 표시 장치의 동영상 모드, 또는 정지 화상 모드를 전환하기 위한 회로이다.

[0111] 예를 들어, 제어 회로(113)는, 모드 전환 회로에 입력되는 신호에 따라, 화상 신호를 표시 패널(120)로 송신할 수도 있다. 정지 화상 표시 모드로 동작하고 있을 때, 모드 전환 회로로부터 제어 회로(113)에 모드 전환 신호가 입력된 경우, 비교 회로(112)가 연속하는 2프레임의 화상 신호의 차분을 검출하지 않는 경우라도, 제어 회로(113)는 입력되는 화상 신호를 순차적으로 표시 패널(120)로 송신하는 모드, 즉 동영상 표시 모드를 수행할 수 있다. 또한, 동영상 표시 모드로 동작하고 있을 때, 모드 전환 회로로부터 제어 회로(113)에 모드 전환 신호가 입력된 경우, 비교 회로(112)가 연속하는 2프레임의 화상 신호의 차분을 검출하는 경우라도, 제어 회로(113)는 화상 신호를 표시 패널(120)로 송신하지 않을 수 있다. 그 결과, 본 실시형태에 따른 표시 장치에는, 동영상 중 1프레임이 정지 화상으로서 표시된다.

[0112] 또한, 실시형태에서 예시되는 표시 장치는, 측광 회로를 가지고 있어도 좋다. 측광 회로가 제공된 표시 장치는, 상기 표시 장치가 위치되는 환경의 밝기를 검지할 수 있다. 그 결과, 측광 회로가 접속된 제어 회로

(113)는, 측광 회로로부터 입력되는 신호에 따라, 표시 패널(120)의 표시 상황을 변경할 수 있다.

[0113] 예를 들어, 측광 회로가, 본 실시형태에서 예시되는 표시 장치가 어두운 환경에서 사용되는 것을 검지하면, 표시부(122)의 발광 휘도를 낮추어, 표시 장치(100)의 시인성을 높일 수 있다. 또한, 측광 회로가, 본 실시형태에서 예시되는 표시 장치가 밝은 환경에서 사용되는 것을 검지하면, 표시부(122)의 발광 휘도를 높여, 표시 장치(100)의 시인성을 높일 수 있다.

[0114] 본 실시형태의 구성에 의한 정지 화상을 표시하는 기간에는, 빈번한 화상 신호의 기록을 저감할 수 있다.

[0115] 또한, 수회에 걸친 화상 신호의 기록에 의한 화상을 시인할 때, 사람의 눈은 수회에 걸쳐 전환되는 화상을 시인하게 된다. 따라서, 사람의 눈에는 피로로서 나타날 수도 있다. 본 실시형태에서 설명한 바와 같이, 화상 신호의 기록 횟수가 감소되는 구성으로 함으로써, 눈의 피로가 완화된다는 효과도 있다.

[0116] 또한, 본 실시형태에서, 본 발명의 일 형태에 대하여 설명하였다. 예를 들어, 본 발명의 일 형태로서 LVDS에 적용한 경우의 예를 설명하였지만, 본 발명의 일 형태는, 이들에 한정되지 않는다. 경우에 따라서는, 또는 상황에 따라서는, 본 발명의 일 형태는 다른 전송 기술, 예를 들어 DVI, HDMI(등록 상표), eDP, iDP, V-by-One HS, FPD-Link II, Advanced PPmL, 또는 PCI 등에 적용하여도 좋다. 경우에 따라서는, 또는 상황에 따라서는, 본 발명의 일 형태는, 무선을 이용한 전송 기술에 적용하여도 좋다. 경우에 따라서는, 또는 상황에 따라서는, 본 발명의 일 형태는, LVDS에 적용하지 않을 수도 있다.

[0117] 본 실시형태는, 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

[0118] (실시형태 2)

[0119] 본 실시형태에서는, 표시 장치(100)의 동작예에 대하여 설명한다. 표시 장치(100)는, 동영상 표시 기간(301)과 정지 화상 표시 기간(302)을 갖는다. 본 실시형태에서는, 동영상 표시 기간(301)과 정지 화상 표시 기간(302)에 대하여 도 7을 사용하여 설명한다. 또한, 도 9에 표시 장치(100)의 동작예를 설명하기 위한 흐름도를 도시하였다. 일례로서는, 표시 장치(100)가 도 2의 (B)에 도시된 화소(123)를 갖는 액정 표시 장치인 경우에 대하여 설명한다.

[0120] 또한, 동영상 표시 기간(301)에 1프레임 기간의 주기(또는 프레임 주파수)는, 1/60초 이하(60Hz 이상)인 것이 바람직하다. 프레임 주파수를 증가시키면, 화상을 보는 사람이 깜박거림(플리커)을 느끼지 않도록 할 수 있다. 또한, 정지 화상 표시 기간(302)에 1프레임 기간의 주기를 극단적으로 길게, 예를 들어 1분 이상(0.017Hz 이하)으로 함으로써, 수회에 걸쳐 같은 화상을 전환하는 경우에 비하여, 눈의 피로가 경감될 수 있다.

[0121] 또한, 트랜지스터(431)로서, 반도체층에 산화물 반도체를 포함하는 트랜지스터를 사용하는 것이 바람직하다. 반도체층에 산화물 반도체를 포함하는 트랜지스터는, 오프 전류를 현저하게 적게 할 수 있어, 노드(436)에 기록된 데이터를 오랫동안 유지할 수 있다. 따라서, 1프레임 기간의 주기를 길게 할 수 있어, 정지 화상 표시 기간(302) 내의 리프레시 동작의 빈도를 적게 할 수 있다. 따라서, 표시 장치(100)의 소비 전력을 저감할 수 있다.

[0122] 도 7의 (A)에 도시된 동영상 표시 기간(301)에는, 구동 회로(121)(구동 회로(121a), 및 구동 회로(121b))에 동영상을 표시하기 위한 제어 신호(클록 신호(GCK), 스타트 펄스(GSP), 클록 신호(SCK), 스타트 펄스(SSP) 등)가 공급되어, 구동 회로(121)가 동작한다. 또한, 표시 패널(120)이 갖는 화소(123)에 화상 신호가 공급되어, 동영상 표시를 수행할 수 있다. 또한, 수신 회로(130)는 동작하고 있다.

[0123] 도 7의 (A)에 도시된 정지 화상 표시 기간(302)에는, 표시부(122) 내의 모든 트랜지스터(431)가 오프 상태가 되어, 화상의 재기록이 정지된다. 또한, 구동 회로(121a) 및 구동 회로(121b)에 대한 제어 신호의 공급이 정지되고, 구동 회로가 정지된다. 또한, LVDS 리시버(132)에 대한 바이어스 전류의 공급이 정지되어, 수신 회로(130) 중 적어도 일부의 동작이 정지된다.

[0124] 다음에, 도 7의 (B)의 타이밍 차트를 사용하여, 도 7의 (A)의 동영상 표시 기간(301)에 대하여 자세히 설명한다. 또한, 도 7의 (C)의 타이밍 차트를 사용하여, 정지 화상 표시 기간(302)에 대하여 자세히 설명한다. 또한, 도 7의 (B), 및 도 7의 (C)에 도시된 타이밍 차트는, 설명을 위해 과장하여 표기한 것이며, 특별히 명기할 경우를 제외하고, 각 신호가 동기하여 동작하는 것은 아니다.

[0125] [동영상 표시 기간]

[0126] 우선, 도 7의 (B), 및 도 9를 사용하여 동영상 표시 기간의 동작(동영상 모드)에 대하여 설명한다. 도 7의 (B)는, 일례로서 동영상 표시 기간(301)에 구동 회로(121b)에 공급되는 클록 신호(GCK)(도 7의 GCK) 또한 스타

트 펠스(GSP)(도 7의 GSP), 및 구동 회로(121a)에 공급되는 클록 신호(SCK)(도 7의 SCK) 또한 스타트 펠스(SSP)(도 7의 SSP), 및 화상 신호(도 7의 data) 또한 수신 회로(130)의 동작 상태에 대하여 도시한 것이다.

[0127] 동영상 표시 기간(301)에 클록 신호(GCK)는, 항상 공급되는 클록 신호이다. 또한, 스타트 펠스(GSP)는, 수직 동기 주파수에 따른 펠스이다. 또한, 클록 신호(SCK)는 항상 공급되는 클록 신호이다. 또한, 스타트 펠스(SSP)는 1행 분의 케이트 선택 기간에 따른 펠스이다.

[0128] [정지 화상 표시 기간]

[0129] 이어서, 도 7의 (C)를 사용하여 정지 화상 표시 기간의 동작(정지 화상 모드)에 대하여 설명한다. 도 7의 (C)에서는, 정지 화상 표시 기간(302)에 대하여 정지 화상 기록 기간(303), 정지 화상 유지 기간(304)으로 나누어 설명한다.

[0130] 정지 화상 기록 기간(303)에서는, 구동 회로(121b)에 공급되는 클록 신호(GCK)는, 1프레임 분의 화상 신호를 기록하기 위한 클록 신호이다. 또한, 구동 회로(121b)에 공급되는 스타트 펠스(GSP)는 1프레임 분의 화상 신호를 기록하기 위한 펠스이다. 또한, 구동 회로(121a)에 공급되는 클록 신호(SCK)는 1프레임 분의 화상 신호를 기록하기 위한 클록 신호이다. 또한, 구동 회로(121a)에 공급되는 스타트 펠스(SSP)는, 1프레임 분의 화상 신호를 기록하기 위한 펠스이다.

[0131] 정지 화상 유지 기간(304)에는, 구동 회로(121a), 및 구동 회로(121b)를 구동하기 위한 클록 신호(GCK), 스타트 펠스(GSP), 클록 신호(SCK), 및 스타트 펠스(SSP)는 공급이 정지된다. 따라서, 정지 화상 유지 기간(304)에는, 구동 회로(121)(구동 회로(121a) 및 구동 회로(121b))의 동작이 정지되기 때문에, 표시 장치(100)의 전력 소비를 저감할 수 있다.

[0132] 또한, 정지 화상 유지 기간(304)에 수신 회로(130)의 동작이 정지된다. 구체적으로는, LVDS 리시버(132)가 갖는 연산 증폭기(901)에 대한 바이어스 전류의 공급이 정지되어, 연산 증폭기(901)를 스탠바이 상태로 한다. 연산 증폭기(901)를 스탠바이 상태로 함으로써, 표시 장치(100)의 전력 소비를 더 저감할 수 있다.

[0133] 또한, 정지 화상 유지 기간(304)에는, 오프 전류가 현저하게 작은 트랜지스터에 의하여 정지 화상 기록 기간(303)에 화소에 기록된 화상 신호가 유지되기 때문에, 컬러 정지 화상을 1분 이상 유지할 수 있다. 다만, 정지 화상 유지 기간(304)이 지나치게 길면, 노드(436)에 유지되는 화상 신호의 전위가 서서히 변동되어, 표시하고 있는 정지 화상의 표시 품위가 저하될 우려가 있다. 따라서, 노드(436)에 유지되는 화상 신호의 전위가 허용 범위를 초과하여 변동되기 전에, 새롭게 정지 화상 기록 기간(303)을 제공하여, 이전의 정지 화상 기록 기간에 기록된 화상 신호와 같은 화상 신호를 기록하고(리프레시 동작), 그 후에 정지 화상 유지 기간(304)을 다시 제공하면 좋다.

[0134] 또한, 제어 회로(113)는, 리프레시 동작을 수행하는 타이밍으로 수신 회로(130)를 동작시켜, 동영상 표시 기간인지, 정지 화상 표시 기간인지를 다시 판단한다. 제어 회로(113)에 의하여 정지 화상 표시 기간인 것으로 판단한 경우에는, 제어 회로(113)는 표시 장치(100)를 정지 화상 모드로 동작시키고, 동영상 표시 기간인 것으로 판단한 경우에는, 표시 장치(100)를 동영상 모드로 동작시킨다.

[0135] 또한, 제어 회로(113)는, 정지 화상 유지 기간(304) 내 임의의 타이밍으로 수신 회로(130)를 동작시켜, 동영상 표시 기간인지, 정지 화상 표시 기간인지를 판단하여도 좋다(도 8 참조). 제어 회로(113)에 의하여 동영상 표시 기간인 것으로 판단한 경우에는, 제어 회로(113)는 표시 장치(100)를 동영상 모드로 동작시킨다. 또한, 제어 회로(113)가 정지 화상 표시 기간인 것으로 판단한 경우에는, 제어 회로(113)는 표시 장치(100)를 정지 화상 모드인 채로 한다.

[0136] 또한, 정지 화상 표시 기간에, SP 컨버터(133), 기억 회로(111), 및/또는 비교 회로(112) 등의 기능이 정지되어도 좋다. 표시에 직접 관여하지 않는 회로의 기능이 정지됨으로써, 표시 장치의 소비 전력을 더 저감할 수 있다.

[0137] [흐름도]

[0138] 다음에, 표시 장치(100)의 동작예에 대하여 도 9의 흐름도를 사용하여 설명한다.

[0139] 수신 회로(130)는, 화상 신호 공급원(101)으로부터 송신되는 직렬 형식의 디지털 화상 신호를 수신한다(스텝 S601). 상기 디지털 화상 신호는, SP 컨버터(133)에 의하여 병렬 신호로 변환되어(스텝 S602), 화상 처리 회로(110)에 입력된다(스텝 S603).

- [0140] 화상 처리 회로(110)에 입력된 디지털 화상 신호는, 표시 패널(120)에 공급하기 위한 화상 신호(data)로 변환되어, 표시 패널(120)로 공급된다(스텝 S604). 구체적으로는, 동영상 표시 기간(301)에는, R(빨강), G(초록), B(파랑) 각각에 대응하는 화상 신호(data)가, 화소(123)의 노드(436)에 기록되어, 시인자는 컬러 동영상 표시로서 시인할 수 있다.
- [0141] 또한, 화상 처리 회로(110)에 입력된 디지털 화상 신호는, 프레임마다 기억 회로(111)에 기억된다(스텝 S605). 다음에, 비교 회로(112)가 연속하는 2프레임의 화상 신호를 비교한다(스텝 S606). 비교 회로(112)에서 차분이 검출된 경우에는, 제어 회로(113)가 동영상 표시 기간인 것으로 판단하여, 화상 신호 공급원(101)으로부터 송신되는 신호의 수신을 계속한다(스텝 S607). 비교 회로(112)에서 유의차가 검출되지 않은 경우에는, 제어 회로(113)가 정지 화상 표시 기간인 것으로 판단하여, 구동 회로(121) 및 수신 회로(130)의 동작을 정지한다(스텝 S608, 스텝 S609).
- [0142] 일정한 기간이 경과한 후(스텝 S610), 수신 회로(130)의 동작을 재개시켜(스텝 S611), 디지털 화상 신호를 수신하고(스텝 S601), 표시 패널(120)에 화상 신호(data)를 공급하여(스텝 S604), 표시부(122)에 화상을 기록한다.
- [0143] 이 후, 스텝 S607에서 다시 정지 화상 표시 기간인 것으로 판단된 경우, 스텝 S604가 리프레시 동작이 된다.
- [0144] 또한, 표시 장치(100)가 도 2의 (C)에 도시된 화소(123)를 갖는 EL 표시 장치인 경우에도 상술한 바와 같이 동작시킬 수 있다. 도 2의 (C)에 도시된 화소(123)를 사용하는 경우에는, 트랜지스터(431), 트랜지스터(434), 및 트랜지스터(232)로서, 반도체층에 산화물 반도체를 포함하는 트랜지스터를 사용하는 것이 바람직하다.
- [0145] 본 실시형태에서 설명한 표시 장치는, 정지 화상 표시를 수행할 때, 저소비 전력화를 도모할 수 있다.
- [0146] 또한, 본 실시형태에서, 본 발명의 일 형태에 대하여 설명하였다. 예를 들어, 본 발명의 일 형태로서, 정지 화상 표시 기간에 수신 회로의 적어도 일부의 동작이 정지되는 경우의 예를 설명하였지만, 본 발명의 일 형태는, 이에 한정되지 않는다. 경우에 따라, 또는 상황에 따라, 본 발명의 일 형태는 정지 화상 표시 기간에 수신 회로 이외의 회로의 적어도 일부의 동작이 정지되어도 좋다. 또는, 경우에 따라, 또는 상황에 따라, 본 발명의 일 형태는, 정지 화상 표시 기간 이외의 기간에, 수신 회로 이외의 회로의 적어도 일부의 동작이 정지되어도 좋다. 또는, 경우에 따라, 또는 상황에 따라, 본 발명의 일 형태는, 정지 화상 표시 기간에, 수신 회로의 동작이 전혀 정지되지 않을 수도 있다.
- [0147] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.
- [0148] (실시형태 3)
- [0149] 본 실시형태에서는, 표시 장치(100)의 다른 구성예에 대하여 도면을 사용하여 설명한다. 본 실시형태에서 예시하는 표시 장치(100a)는, 표시 장치(100)와 같은 구성을 가질 수 있다. 따라서, 본 실시형태에서는, 주로 표시 장치(100a)의 표시 장치(100)와 상이한 점에 대하여 설명한다. 표시 장치(100a)의 표시 장치(100)와 같은 부분에 대해서는, 상술한 실시형태 등을 참조하면 이해할 수 있다.
- [0150] 도 10은, 본 실시형태에서 예시하는 표시 장치(100a)의 구성을 설명하기 위한 블록도이다. 표시 장치(100a)는, 표시 패널(120), 및 수신 회로(130a)를 갖는다. 표시 패널(120)은, 구동 회로(121), 및 표시부(122)를 갖는다. 표시부(122)는, 화소(123)를 갖는다. 수신 회로(130a)는 LVDS 리시버(132), 및 SP 컨버터(133)를 갖는다.
- [0151] 표시 장치(100a)는, 표시 장치(100a) 내에 화상 처리 회로(110)를 제공하지 않는 점이 표시 장치(100)와 상이하다. 표시 장치(100a) 내에 화상 처리 회로(110)가 제공되지 않음으로써, 표시 장치(100a)는 표시 장치(100)보다도 소비 전력을 절감할 수 있다.
- [0152] 화상 신호 공급원(101)은, LVDS 트랜스미터(131)를 통하여, 직렬 형식의 디지털 화상 신호를 수신 회로(130a), 및 화상 처리 장치(140)로 송신한다. 디지털 화상 신호에는, 예를 들어 빨강(R), 초록(G), 및 파랑(B)에 대응하는 신호가 포함된다.
- [0153] 수신 회로(130a)는, 화상 신호 공급원(101)으로부터 송신된 직렬 형식의 디지털 화상 신호를 수신한다. 이 후, 직렬 형식의 디지털 화상 신호는, SP 컨버터(133)에 의하여 병렬 형식의 디지털 화상 신호로 변환된다. 또한, 수신 회로(130a)는, 상기 디지털 화상 신호로부터 프레임 기간마다의 화상 신호를 생성하여, 상기 화상 신호를 표시 패널(120)로 송신한다.
- [0154] 또한, 화상 처리 장치(140)는, 화상 신호 공급원(101)의 LVDS 트랜스미터(131)로부터 송신된 디지털 화상 신호를 LVDS 리시버(142)로 수신한다. 그리고, 화상 처리 장치(140)는, 상기 디지털 화상 신호로부터 프레임 기간

마다의 화상 신호를 생성한다. 상기 화상 신호는, 프레임 기간마다 기억 회로(111)에 기억된다. 또한, 상기 화상 신호는, 직렬 형식이어도 좋고, 병렬 형식이어도 좋다.

[0155] 비교 회로(112)는, 제어 회로(113)의 명령에 따라 기억 회로(111)에 기억된 연속하는 2프레임의 화상 신호를 선택적으로 판독한다. 비교 회로(112)는, 연속하는 2프레임의 화상 신호를 비교하여, 그 차분을 검출한다.

[0156] 제어 회로(113)는, 비교 회로(112)에 의하여 얻어진 차분으로 표시 장치(100a)의 동작 모드를 결정한다. 구체적으로는, 제어 회로(113)는, 연속하는 2프레임의 화상 신호에 차분이 검출된 경우에는, 동영상 표시 기간인 것으로 판단한다. 한편, 연속하는 2프레임 기간의 화상 신호에 차분이 검출되지 않은 경우에는, 정지 화상 표시 기간인 것으로 판단한다.

[0157] 정지 화상 표시 기간인 것으로 판단한 경우, 제어 회로(113)는 LVDS 트랜스미터(141)를 통하여 정지 화상 모드로 동작하기 위한 제어 신호를 수신 회로(130a)로 송신한다. 구체적으로는, LVDS 리시버(132)가 갖는 연산 증폭기(901)를 스텐바이 상태로 하는 제어 신호를 송신한다. 또한, 동영상 표시 기간인 것으로 판단한 경우, 제어 회로(113)는, LVDS 트랜스미터(141)를 통하여 동영상 모드로 동작하기 위한 제어 신호를 수신 회로(130a)로 송신한다. 구체적으로는, LVDS 리시버(132)가 갖는 연산 증폭기(901)를 스템바이 상태로부터 통상 동작하는 상태로 복귀시키는 제어 신호를 공급한다.

[0158] 도 11의 (A)에서 표시 장치(100a)의 동작을 설명하기 위한 타이밍 차트를 도시하였다. 도 11의 (A)에 도시된 동영상 표시 기간(301)에서는, 구동 회로(121)에 동영상을 표시하기 위한 제어 신호(클록 신호(GCK), 스타트 펄스(GSP), 클록 신호(SCK), 스타트 펄스(SSP) 등)가 공급되어, 구동 회로가 동작한다. 또한, 표시 패널(120)이 갖는 화소(123)에 화상 신호가 공급되어, 동영상 표시를 수행할 수 있다. 또한, 수신 회로(130a)는 동작하고 있다.

[0159] 도 11의 (A)에 도시된 정지 화상 표시 기간(302)에는, 표시부(122) 내의 모든 트랜지스터(431)가 오프 상태가 되어, 화상의 재기록이 정지된다. 또한, 구동 회로(121)에 대한 제어 신호의 공급이 정지되어, 구동 회로가 정지된다. 또한, LVDS 리시버(132)에 대한 바이어스 전류의 공급이 정지되어, 수신 회로(130a)의 적어도 일부의 동작이 정지된다.

[0160] 수신 회로(130a)에 정지 화상 모드로 동작하기 위한 제어 신호가 입력되면, 수신 회로(130a)는 표시 패널(120)에 1프레임 분의 화상 신호를 기록한 후(도 11의 (C), 정지 화상 기록 기간(303) 참조), 구동 회로(121)에 클록 신호 및 스타트 펄스가 공급되는 것과, 연산 증폭기(901)에 대한 바이어스 전류의 공급이 정지된다(도 11의 (C), 정지 화상 유지 기간(304) 참조).

[0161] 또한, 정지 화상 유지 기간(304)에 화소(123)에 기록된 화상 신호는 오프 전류가 현저하게 작은 트랜지스터에 의하여 유지된다. 따라서, 컬러 정지 화상을 1분 이상 유지할 수 있다. 다만, 정지 화상 유지 기간(304)이 지나치게 길면, 노드(436)에 유지되는 화상 신호의 전위가 서서히 변동하여, 표시하고 있는 정지 화상의 표시 품위가 저하될 우려가 있다. 따라서, 노드(436)에 유지되는 화상 신호의 전위가 허용 범위를 초과하여 변동되기 전에, 연산 증폭기(901)를 스템바이 상태로부터 복귀시키고, 표시 패널(120)에 1프레임 분의 화상 신호를 기록하여(리프레시 동작), 다시 정지 화상 유지 기간(304)으로 하는 것이 바람직하다.

[0162] 또한, 수신 회로(130a)에 동영상 모드로 동작하기 위한 제어 신호가 입력되면, 연산 증폭기(901)에 바이어스 전류의 공급이 시작되어, 수신 회로(130a)가 동작한다. 그리고, 구동 회로(121)에 클록 신호 및 스타트 펄스가 공급되어, 표시부(122)에 화상 신호가 공급된다(도 11의 (B) 참조).

[0163] 이와 같이 하여, 표시 장치(100a)를 동작시킬 수 있다. 또한, 도 12에 도시된 바와 같이, 화상 신호 공급원(101)에 화상 처리 장치(140)를 제공하여도 좋다. 또한, 도 13에 도시된 바와 같이, 화상 처리 장치(140)에 화상 신호 공급원(101)을 제공하여도 좋다. 도 12 및 도 13에 도시된 구성으로 함으로써, LVDS 트랜스미터(141)와 LVDS 리시버(142)를 생략할 수 있다.

[0164] 또한, 화상 처리 회로(110) 및/또는 화상 처리 장치(140)를 제공할 필요가 없는 경우에는, 도 14에 도시된 바와 같이 하여도 좋다.

[0165] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.

[0166] (실시형태 4)

[0167] 본 실시형태에서는, 상기 실시형태에서 설명한 트랜지스터(431), 트랜지스터(434) 및/또는 트랜지스터(232) 대

신 사용할 수 있는 트랜지스터의 일례에 대하여 도 15의 단면도를 사용하여 설명한다.

[0168] [보텀 게이트형 트랜지스터]

도 15의 (A1)에 예시된 트랜지스터(400)는, 보텀 게이트형 트랜지스터의 하나인 채널 에칭형 트랜지스터이다. 트랜지스터(400)는 기판(116) 위에, 절연층(119)을 개재(介在)하여 형성되어 있다. 또한, 트랜지스터(400)는, 전극(206)과 전극(206) 위에 형성된 절연층(207)과, 절연층(207) 위에 형성된 반도체층(208)과, 반도체층(208)의 일부에 접촉하는 전극(214) 및 전극(215)을 갖는다. 전극(206)은, 게이트 전극으로서 기능할 수 있다. 절연층(207)은, 게이트 절연층으로서 기능할 수 있다. 전극(214) 및 전극(215)은, 한쪽이 소스 전극으로서 기능하고, 다른 쪽이 드레인 전극으로서 기능할 수 있다. 또한, 반도체층(208), 전극(214), 및 전극(215)을 덮도록 절연층(210)과 절연층(211)이 형성되어 있다.

[0169] 기판(116)으로서는, 유기 수지 재료나, 유리 재료, 또는 금속 재료(합금 재료를 포함함) 등을 사용할 수 있다.

[0170] 특히, 유기 수지 재료는, 유리 재료나 금속 재료보다 비중이 작다. 따라서, 기판(116)에 유기 수지 재료를 사용하면, 표시 장치를 가볍게 할 수 있다.

[0171] 또한, 기판(116)에는, 인성(韌性)이 높은 재료를 사용하는 것이 바람직하다. 이로써, 내충격성이 뛰어나고 파손되기 어려운 표시 장치를 구현할 수 있다. 유기 수지 재료, 및 금속 재료는, 유리 재료에 비하여 인성이 높은 경우가 많다. 기판(116)으로서 유기 수지 재료, 또는 금속 재료를 사용하면, 유리 재료를 사용한 경우에 비하여 파손되기 어려운 표시 장치를 구현할 수 있다.

[0172] 금속 재료는, 유기 수지 재료나 유리 재료보다 열 전도성이 높아, 기판 전체에 열을 용이하게 전도할 수 있다. 따라서, 표시 장치의 국소적인 온도 상승을 억제할 수 있다.

[0173] 절연층(119), 절연층(207), 절연층(210), 및 절연층(211)은, 산화 알루미늄, 산화 마그네슘, 산화 실리콘, 산화 질화 실리콘, 산화 갈륨, 산화 저마늄, 산화 이트륨, 산화 지르코늄, 산화 란타넘, 산화 네오디뮴, 산화 하프늄 및 산화 탄탈럼 등의 산화물 재료나, 질화 실리콘, 질화 산화 실리콘, 질화 알루미늄, 질화 산화 알루미늄 등의 질화물 재료 등을, 단층 또는 다층으로 형성할 수 있다. 예를 들어, 절연층(119)을 산화 실리콘과 질화 실리콘을 적층한 2층 구조로 하여도 좋고, 상기 재료를 조합한 5층 구조로 하여도 좋다. 절연층(119), 절연층(207), 절연층(210), 및 절연층(211)은, 스퍼터링법이나 CVD법, 열 산화법, 도포법, 인쇄법 등을 사용하여 형성할 수 있다. 또한, 반도체층(208)으로서, 유기 반도체를 사용하는 경우에는, 절연층(207)에 폴리이미드, 아크릴 수지 등의 유기 재료를 사용하여도 좋다.

[0174] [0175] 본 명세서에서, 질화 산화물이란, 산소보다 질소의 함유량이 많은 화합물을 말한다. 또한, 산화 질화물이란, 질소보다 산소의 함유량이 많은 화합물을 말한다. 또한, 각 원소의 함유량은, 예를 들어 러더퍼드 후방 산란법 (RBS: Rutherford Backscattering Spectrometry) 등을 사용하여 측정할 수 있다.

[0176] 전극(206)을 형성하기 위한 도전성 재료로서는, 알루미늄, 크로뮴, 구리, 은, 금, 백금, 탄탈럼, 니켈, 타이타늄, 몰리브데늄, 텅스텐, 하프늄(Hf), 바나듐(V), 나이오븀(Nb), 망가니즈, 마그네슘, 지르코늄, 베릴륨 등으로부터 선택된 금속 원소, 상술한 금속 원소를 성분으로 하는 합금, 또는 상술한 금속 원소를 조합한 합금 등을 사용할 수 있다. 또한, 인 등의 불순물 원소를 함유시킨 다결정 실리콘으로 대표되는 전기 전도도가 높은 반도체, 니켈 실리사이드 등의 실리사이드를 사용하여도 좋다. 도전층의 형성 방법은 특별히 한정되지 않고, 증착법, CVD법, 스퍼터링법, 스판 코팅법 등의 각종 형성 방법을 사용할 수 있다.

[0177] 또한, 전극(206), 전극(214), 및 전극(215)은, 인듐 주석 산화물(이하, 'ITO'라고도 함), 산화 텅스텐을 포함하는 인듐 산화물, 산화 텅스텐을 포함하는 인듐 아연 산화물, 산화 타이타늄을 포함하는 인듐 산화물, 산화 타이타늄을 포함하는 인듐 주석 산화물, 인듐 아연 산화물, 산화 실리콘을 첨가한 인듐 주석 산화물 등의 산소를 포함하는 도전성 재료, 질화 타이타늄, 및 질화 탄탈럼 등의 질소를 포함하는 도전성 재료를 적용할 수도 있다. 또한, 상술한 금속 원소를 포함하는 재료와, 산소를 포함하는 도전성 재료를 조합한 적층 구조로 할 수도 있다. 또한, 상술한 금속 원소를 포함하는 재료와, 질소를 포함하는 도전성 재료를 조합한 적층 구조로 할 수도 있다. 또한, 상술한 금속 원소를 포함하는 재료, 산소를 포함하는 도전성 재료, 및 질소를 포함하는 도전성 재료를 조합한 적층 구조로 할 수도 있다.

[0178] 또한, 전극(206), 전극(214), 및 전극(215)은, 도전성 고분자 재료(도전성 폴리머라고도 함)를 사용하여 형성하여도 좋다. 도전성 고분자 재료로서는, π전자 공액계 도전성 고분자를 사용할 수 있다. 예를 들어, 폴리아닐린 또는 그 유도체, 폴리페롤 또는 그 유도체, 폴리싸이오펜 또는 그 유도체, 또는 아닐린, 피롤 및 싸이오펜

중 2종 이상으로 이루어진 공중합체 또는 그 유도체 등을 들 수 있다.

[0179] 전극(206), 전극(214), 및 전극(215)은 단층 구조로 하여도 좋고, 2층 이상의 적층 구조로 하여도 좋다. 예를 들어, 실리콘을 포함하는 알루미늄층의 단층 구조, 알루미늄층 위에 타이타늄층을 적층하는 2층 구조, 질화 타이타늄층 위에 타이타늄층을 적층하는 2층 구조, 질화 타이타늄층 위에 텉스텐층을 적층하는 2층 구조, 질화 탄탈럼층 위에 텉스텐층을 적층하는 2층 구조, 타이타늄층 위에 알루미늄층을 적층하고, 또한 그 위에 타이타늄층을 형성하는 3층 구조 등이 있다. 또한, 전극(206), 전극(214), 및 전극(215)에 타이타늄, 탄탈럼, 텉스텐, 몰리브데늄, 크로뮴, 네오디뮴, 스칸듐 중에서 선택된 하나 또는 복수의 원소를 포함하는 알루미늄 합금을 사용하여도 좋다.

[0180] 반도체층(208)은, 단결정 반도체, 다결정 반도체, 미결정 반도체, 나노크리스털 반도체, 세미어모퍼스 반도체, 및 비정질 반도체 등을 사용하여 형성할 수 있다. 예를 들어, 비정질 실리콘이나 미결정 저마늄 등을 사용할 수 있다. 또한, 탄소화 실리콘, 갈륨 비소, 산화물 반도체, 질화물 반도체 등의 화합물 반도체나, 유기 반도체 등을 사용할 수 있다.

[0181] 또한, 반도체층(208)으로서, 유기물 반도체를 사용하는 경우에는, 방향환을 갖는 저분자 유기 재료나 π 전자 공액계 도전성 고분자 등을 사용할 수 있다. 예를 들어, 루브렌, 테트라센, 펜타센, 페릴렌다이아이미드, 테트라사이아노퀴노다이메탄, 폴리싸이오펜, 폴리아세틸렌, 폴리파라페닐렌바이닐렌 등을 사용할 수 있다.

[0182] 또한, 반도체층(208)에 산화물 반도체를 사용하는 경우에는, CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor), 다결정 산화물 반도체, 미결정 산화물 반도체, nc-OS(Nano Crystalline Oxide Semiconductor), 비정질 산화물 반도체 등을 사용할 수 있다.

[0183] 또한, 산화물 반도체는 에너지 갭이 3.0eV 이상으로 크고, 가시광에 대한 투과율이 높다. 또한, 산화물 반도체를 적절한 조건으로 가공하여 얻어진 트랜지스터에서는, 오프 전류를 매우 작게 할 수 있다. 예를 들어, 소스와 드레인 사이의 전압이 3.5V, 온도가 25°C인 경우에는 오프 전류를 채널 폭 1 μ m당 100zA(1×10^{-19} A) 이하, 또는 10zA(1×10^{-20} A) 이하, 또는 1zA(1×10^{-21} A) 이하로 할 수 있다. 따라서, 소비 전력이 낮은 표시 장치를 제공할 수 있다.

[0184] 또한, 반도체층(208)에 산화물 반도체를 사용하는 경우에는, 반도체층(208)에 접촉하는 절연층에 산소를 갖는 절연층을 사용하는 것이 바람직하다. 특히, 반도체층(208)에 접촉하는 절연층으로서, 가열 처리에 의하여 산소를 방출하는 절연층을 사용하는 것이 바람직하다.

[0185] 도 15의 (A2)에 예시된 트랜지스터(401)는, 절연층(211) 위에 백 게이트 전극으로서 기능할 수 있는 전극(213)을 갖는 점에서 트랜지스터(400)와 상이하다. 전극(213)은, 전극(206)과 같은 재료 및 방법으로 형성할 수 있다. 또한, 전극(213)은, 절연층(210)과 절연층(211) 사이에 형성하여도 좋다.

[0186] 일반적으로, 백 게이트 전극은 도전층으로 형성되고, 게이트 전극과 백 게이트 전극으로 반도체층의 채널 형성 영역을 끼우도록 배치된다. 따라서, 백 게이트 전극은, 게이트 전극과 마찬가지로 기능시킬 수 있다. 백 게이트 전극의 전위는, 게이트 전극과 같은 전위로 하여도 좋고, GND 전위나 임의의 전위로 하여도 좋다. 또한, 백 게이트 전극의 전위를 게이트 전극과 연동시키지 않고, 독립적으로 변화시킴으로써, 트랜지스터의 문턱 전압을 변화시킬 수 있다.

[0187] 전극(206) 및 전극(213)은 양쪽 모두가 게이트 전극으로서 기능할 수 있다. 따라서, 절연층(207), 절연층(210), 및 절연층(211)은 게이트 절연층으로서 기능할 수 있다.

[0188] 또한, 전극(206) 및 전극(213) 중 한쪽을 '게이트 전극'이라고 하는 경우, 다른 쪽을 '백 게이트 전극'이라고 하는 경우가 있다. 예를 들어, 트랜지스터(401)에서 전극(213)을 '게이트 전극'이라고 하는 경우, 전극(206)을 '백 게이트 전극'이라고 하는 경우가 있다. 또한, 전극(213)을 '게이트 전극'으로서 사용하는 경우, 트랜지스터(401)를 톱 게이트형 트랜지스터의 일종이라고 생각할 수 있다. 또한, 전극(206) 및 전극(213) 중 어느 한쪽을 '제 1 게이트 전극'이라고 하고, 다른 쪽을 '제 2 게이트 전극'이라고 하는 경우가 있다.

[0189] 반도체층(208)을 끼우도록 전극(206) 및 전극(213)을 제공함으로써, 또한 전극(206) 및 전극(213)을 같은 전위로 함으로써, 반도체층(208)에서 캐리어가 흐르는 영역이 막 두께 방향에서 더 커지기 때문에, 캐리어의 이동량이 증가된다. 이 결과, 트랜지스터(401)의 온 전류가 크게 됨과 함께 전계 효과 이동도가 높게 된다.

[0190] 따라서, 트랜지스터(401)는, 점유 면적에 대하여 온 전류가 큰 트랜지스터이다. 즉, 요구되는 온 전류에 대하

여 트랜지스터(401)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 따르면, 접적도가 높은 반도체 장치를 구현할 수 있다.

[0191] 또한, 게이트 전극과 백 게이트 전극은 도전층으로 형성되기 때문에, 트랜지스터의 외부에서 발생하는 전계가, 채널이 형성되는 반도체층에 작용하지 않도록 하는 기능(특히, 정전기 등에 대한 정전 차폐 기능)을 갖는다.

[0192] 또한, 전극(206) 및 전극(213) 각각은 외부로부터의 전계를 차폐하는 기능을 갖기 때문에, 기판(116) 측 또는 전극(213) 상방에 발생하는 하전(荷電) 입자 등의 전하가 반도체층(208)의 채널 형성 영역에 영향을 미치지 않는다. 이 결과, 스트레스 시험(예를 들어, 게이트에 음의 전하를 인가하는 -GBT(Gate Bias-Temperature) 스트레스 시험)으로 인한 열화가 억제됨과 함께, 상이한 드레인 전압에서의 온 전류의 상승 전압의 변동을 억제할 수 있다. 또한, 이 효과는, 전극(206) 및 전극(213)에 같은 전위, 또는 상이한 전위가 공급되는 경우에 발생한다.

[0193] 또한, BT 스트레스 시험은 가속 시험의 일종이며, 장기간의 사용으로 인한 트랜지스터의 특성 변화(즉, 시간 경과에 따른 변화)를 단시간에 평가할 수 있다. 특히, BT 스트레스 시험 전후에서의 트랜지스터의 문턱 전압의 변동량은 신뢰성을 조사하기 위한 중요한 지표가 된다. BT 스트레스 시험 전후에서, 문턱 전압의 변동량이 적을수록 신뢰성이 높은 트랜지스터라고 할 수 있다.

[0194] 또한, 전극(206) 및 전극(213)을 갖고, 또한 전극(206) 및 전극(213)을 같은 전위로 함으로써, 문턱 전압의 변동량이 저감된다. 이로써, 복수의 트랜지스터에서의 전기 특성의 편차도 동시에 저감된다.

[0195] 또한, 백 게이트 전극을 갖는 트랜지스터는 백 게이트 전극을 갖지 않는 트랜지스터에 비하여, 게이트에 양의 전하를 인가하는 +GBT 스트레스 시험 전후에서의 문턱 전압의 변동도 작다.

[0196] 또한, 차광성을 갖는 도전막으로 백 게이트 전극을 형성함으로써, 백 게이트 전극 측에서 반도체층에 광이 입사하는 것을 방지할 수 있다. 따라서, 반도체층의 광 열화를 방지하고, 트랜지스터의 문턱 전압이 변동되는 등의 전기 특성의 열화를 방지할 수 있다.

[0197] 도 15의 (B1)에 예시된 트랜지스터(410)는, 보텀 게이트형 트랜지스터의 하나인 채널 보호형 트랜지스터이다. 트랜지스터(410)는 반도체층(208)의 채널 형성 영역 위에 채널 보호층으로서 기능할 수 있는 절연층(209)을 갖는다. 절연층(209)은 절연층(207)과 같은 재료, 및 방법으로 형성할 수 있다. 전극(214)의 일부, 및 전극(215)의 일부는, 절연층(209) 위에 형성된다.

[0198] 채널 형성 영역 위에 절연층(209)을 제공함으로써, 전극(214) 및 전극(215) 형성 시의 반도체층(208)의 노출을 방지할 수 있다. 따라서, 전극(214) 및 전극(215) 형성 시에 반도체층(208)의 박막화를 방지할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 구현할 수 있다.

[0199] 도 15의 (B2)에 도시된 트랜지스터(411)는, 절연층(211) 위에 백 게이트 전극으로서 기능할 수 있는 전극(213)을 갖는 점에서 트랜지스터(410)와 상이하다. 전극(213)은, 전극(206)과 같은 재료 및 방법으로 형성할 수 있다. 또한, 전극(213)은 절연층(210)과 절연층(211) 사이에 형성하여도 좋다.

[0200] 도 15의 (C1)에 예시된 트랜지스터(420)는, 보텀 게이트형 트랜지스터의 하나인 채널 보호형 트랜지스터이다. 트랜지스터(420)는, 트랜지스터(410)와 거의 같은 구조를 갖지만, 절연층(209)이 반도체층(208)의 측면을 덮는 점에서 상이하다. 또한, 절연층(209)의 일부를 선택적으로 제거하여 형성된 개구부에서 반도체층(208)과 전극(214)이 전기적으로 접속된다. 또한, 절연층(209)의 일부를 선택적으로 제거하여 형성된 개구부에서 반도체층(208)과 전극(215)이 전기적으로 접속된다. 절연층(209)에서 채널 형성 영역과 중첩되는 영역은, 채널 보호층으로서 기능할 수 있다.

[0201] 도 15의 (C2)에 도시된 트랜지스터(421)는, 절연층(211) 위에 백 게이트 전극으로서 기능할 수 있는 전극(213)을 갖는 점에서 트랜지스터(420)와 상이하다.

[0202] 절연층(209)을 제공함으로써, 전극(214) 및 전극(215) 형성 시의 반도체층(208)의 노출을 방지할 수 있다. 따라서, 전극(214) 및 전극(215) 형성 시의 반도체층(208)의 박막화를 방지할 수 있다.

[0203] 또한, 트랜지스터(420) 및 트랜지스터(421)는, 트랜지스터(410) 및 트랜지스터(411)보다 전극(214)과 전극(206) 사이의 거리, 및 전극(215)과 전극(206) 사이의 거리가 길게 된다. 따라서, 전극(214)과 전극(206) 사이에 발생하는 기생 용량을 작게 할 수 있다. 또한, 전극(215)과 전극(206) 사이에 발생하는 기생 용량을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 구현할 수 있다.

[0204] [톱 게이트형 트랜지스터]

도 16의 (A1)에 예시된 트랜지스터(430)는, 톱 게이트형 트랜지스터의 하나이다. 트랜지스터(430)는, 절연층(119) 위에 반도체층(208)을 갖고, 반도체층(208) 및 절연층(119) 위에 반도체층(208)의 일부에 접촉하는 전극(214) 및 반도체층(208)의 일부에 접촉하는 전극(215)을 갖고, 반도체층(208), 전극(214), 및 전극(215) 위에 절연층(207)을 갖고, 절연층(207) 위에 전극(206)을 갖는다. 또한, 전극(206) 위에 절연층(210)과 절연층(211)을 갖는다.

트랜지스터(430)는, 전극(206) 및 전극(214), 또한 전극(206) 및 전극(215)이 중첩되지 않기 때문에, 전극(206) 및 전극(214) 사이에 발생하는 기생 용량, 및 전극(206) 및 전극(215) 사이에 발생하는 기생 용량을 작게 할 수 있다. 또한, 전극(206)을 형성한 후에, 전극(206)을 마스크로서 사용하여 불순물 원소(221)를 반도체층(208)에 도입함으로써, 반도체층(208) 내에 자기 정합(셀프 열라인먼트)적으로 불순물 영역을 형성할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 구현할 수 있다.

또한, 불순물 원소(221)는, 이온 주입 장치, 이온 도핑 장치, 또는 플라즈마 처리 장치를 사용하여 도입될 수 있다.

불순물 원소(221)로서는, 예를 들어, 제 13 족 원소 또는 제 15 족 원소 중 적어도 일종의 원소를 사용할 수 있다. 또한, 반도체층(208)에 산화물 반도체를 사용하는 경우, 불순물 원소(221)로서 희가스, 수소, 및 질소 중 적어도 일종의 원소를 사용할 수 있다.

도 16의 (A2)에 도시된 트랜지스터(431)는, 전극(213) 및 절연층(217)을 갖는 점에서 트랜지스터(430)와 상이하다. 트랜지스터(431)는, 절연층(119) 위에 형성된 전극(213)을 갖고, 전극(213) 위에 형성된 절연층(217)을 갖는다. 상술한 바와 같이, 전극(213)은, 백 게이트 전극으로서 기능할 수 있다. 따라서, 절연층(217)은, 게이트 절연층으로서 기능할 수 있다. 절연층(217)은, 절연층(205)과 같은 재료 및 방법으로 형성될 수 있다.

트랜지스터(431)는, 트랜지스터(401)와 마찬가지로 점유 면적에 대하여 온 전류가 큰 트랜지스터이다. 즉, 요구되는 온 전류에 대하여 트랜지스터(431)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 따르면, 접적도가 높은 반도체 장치를 구현할 수 있다.

도 16의 (B1)에 예시된 트랜지스터(440)는, 톱 게이트형 트랜지스터의 하나이다. 트랜지스터(440)는, 전극(214) 및 전극(215)을 형성한 후에 반도체층(208)을 형성하는 점에서 트랜지스터(430)와 상이하다. 또한, 도 16의 (B2)에 예시된 트랜지스터(441)는, 전극(213) 및 절연층(217)을 갖는 점에서 트랜지스터(440)와 상이하다. 따라서, 트랜지스터(440) 및 트랜지스터(441)에서 반도체층(208)의 일부는 전극(214) 위에 형성되고, 반도체층(208)의 다른 일부는 전극(215) 위에 형성된다.

트랜지스터(441)는, 트랜지스터(401)와 마찬가지로 점유 면적에 대하여 온 전류가 큰 트랜지스터이다. 즉, 요구되는 온 전류에 대하여, 트랜지스터(441)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 따르면, 접적도가 높은 반도체 장치를 구현할 수 있다.

트랜지스터(440) 및 트랜지스터(441)에서도, 전극(206)을 형성한 후에, 전극(206)을 마스크로서 사용하여 불순물 원소(221)를 반도체층(208)에 도입함으로써, 반도체층(208) 내에 자기 정합적으로 불순물 영역을 형성할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 구현할 수 있다. 또한, 본 발명의 일 형태에 따르면, 접적도가 높은 반도체 장치를 구현할 수 있다.

[0214] [s-channel형 트랜지스터]

도 17의 (A)는, 트랜지스터(450)의 상면도이다. 도 17의 (B)는, 도 17의 (A)에서 일점 쇄선 X1-X2로 도시된 부분의 단면도(채널 길이 방향의 단면도)이다. 도 17의 (C)는, 도 17의 (A)에서 일점 쇄선 Y1-Y2로 도시된 부분의 단면도(채널 폭 방향의 단면도)이다.

절연층(119)에 제공된 볼록부 위에 반도체층(208)을 제공함으로써, 반도체층(208)의 측면도 전극(206)으로 덮을 수 있다. 즉, 트랜지스터(450)는, 전극(206)의 전계에 의하여, 반도체층(208)을 전기적으로 둘러싸울 수 있는 구조를 갖는다. 이와 같이, 도전막의 전계에 의하여 반도체가 전기적으로 둘러싸이는 트랜지스터의 구조를 surrounded channel(s-channel) 구조라고 부른다. 또한, s-channel 구조를 갖는 트랜지스터를, 's-channel형

'트랜지스터' 또는 's-channel 트랜지스터'라고도 부른다.

[0217] s-channel 구조에서는 반도체층(208) 전체(밸크)에 채널이 형성되는 경우가 있다. s-channel 구조에서는, 트랜지스터의 드레인 전류를 크게 할 수 있고, 더 큰 온 전류를 얻을 수 있다. 따라서, 트랜지스터의 점유 면적을 작게 할 수 있어, 표시 장치의 고정세화가 가능하다. 또한, 반도체 장치의 고집적화가 가능하다.

[0218] 또한, 전극(206)의 전계에 의하여, 반도체층(208)에 형성되는 채널 형성 영역의 전체를 공핍화(空乏化)할 수 있다. 따라서, s-channel 구조에서는, 트랜지스터의 오프 전류를 더 작게 할 수 있다. 따라서, 표시 장치의 소비 전력을 저감할 수 있다. 또한, 반도체 장치의 소비 전력을 저감할 수 있다.

[0219] 또한, 절연층(119)의 볼록부를 높게 하고, 또한 채널 폭을 작게 함으로써, s-channel 구조에 의한 온 전류의 증대 효과, 오프 전류의 저감 효과 등을 더 높일 수 있다.

[0220] 또한, 도 18에 도시된 트랜지스터(451)와 같이, 반도체층(208) 하방에 절연층을 개재하여 전극(213)을 제공하여도 좋다. 도 18의 (A)는, 트랜지스터(451)의 상면도이다. 도 18의 (B)는, 도 18의 (A)에서 일점 쇄선 X1-X2로 도시된 부분의 단면도이다. 도 18의 (C)는, 도 18의 (A)에서 일점 쇄선 Y1-Y2로 도시된 부분의 단면도이다.

[0221] <산화물 반도체의 구조에 대하여>

[0222] 여기서, 산화물 반도체의 구조에 대하여 설명하기로 한다.

[0223] 산화물 반도체는, 단결정 산화물 반도체와, 그 이외의 비단결정 산화물 반도체로 나누어진다. 비단결정 산화물 반도체로서는, CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor), 다결정 산화물 반도체, 미결정 산화물 반도체, 및 비정질 산화물 반도체 등이 있다.

[0224] 또한, 다른 관점에서는, 산화물 반도체는, 비정질 산화물 반도체와, 그 이외의 결정성 산화물 반도체로 나누어진다. 결정성 산화물 반도체로서는, 단결정 산화물 반도체, CAAC-OS, 다결정 산화물 반도체, 미결정 산화물 반도체 등이 있다.

[0225] [CAAC-OS]

[0226] 우선, CAAC-OS에 대하여 설명한다. 또한, CAAC-OS를 CANC(C-Axis Aligned nanocrystals)를 갖는 산화물 반도체라고 부를 수도 있다.

[0227] CAAC-OS는, c축 배향된 복수의 결정부(펠릿이라고도 함)를 갖는 산화물 반도체의 하나이다.

[0228] 투과형 전자 현미경(TEM:Transmission Electron Microscope)에 의하여 CAAC-OS의 명시야상과 회절 패턴과의 복합 해석상(고분해능 TEM 이미지라고도 함)을 관찰하면, 복수의 펠릿을 확인할 수 있다. 한편, 고분해능 TEM 이미지를 관찰하여도 펠릿끼리의 경계, 즉 결정립계(그레인 바운더리라고도 함)를 명확하게 확인할 수 없다. 따라서, CAAC-OS는 결정립계에 기인하는 전자 이동도의 저하가 일어나기 어렵다고 할 수 있다.

[0229] 이하에서는, TEM에 의하여 관찰한 CAAC-OS에 대하여 설명한다. 도 23의 (A)는, 시료 면에 대략 평행한 방향으로부터 관찰한 CAAC-OS의 단면의 고분해능 TEM 이미지다. 고분해능 TEM 이미지의 관찰에는, 구면 수차 보정(Spherical Aberration Corrector) 기능을 사용하였다. 구면 수차 보정 기능을 사용한 고분해능 TEM 이미지를, 특히 Cs 보정 고분해능 TEM 이미지라고 부른다. Cs 보정 고분해능 TEM 이미지의 취득은, 예를 들어 일본 전자 주식 회사(JEOL Ltd.) 제조, 원자 분해능 분석 전자 현미경 JEM-ARM 200F 등에 의하여 수행할 수 있다.

[0230] 도 23의 (B)는, 도 23의 (A)의 영역(1)을 확대한 Cs 보정 고분해능 TEM 이미지이다. 도 23의 (B)에 의하여, 펠릿에서 금속 원자가 층상으로 배열되어 있는 것을 확인할 수 있다. 금속 원자의 각종은 CAAC-OS의 막을 형성하는 면(괴형성면이라고도 함) 또는 상면의 요철을 반영하고 있고, CAAC-OS의 괴형성면 또는 상면에 평행하게 배열된다.

[0231] 도 23의 (B)에 도시된 바와 같이, CAAC-OS는 특징적인 원자 배열을 갖는다. 도 23의 (C)는, 특징적인 원자 배열을 보조선으로 나타낸 것이다. 도 23의 (B) 및 도 23의 (C)로부터, 펠릿 하나의 크기는 1nm 이상 3nm 이하 정도이며, 펠릿들 사이의 기울기에 의하여 생긴 틈의 크기는 0.8nm 정도인 것을 알 수 있다. 따라서, 펠릿을 나노 결정(nc: nanocrystal)이라고 부를 수도 있다.

[0232] 여기서, Cs 보정 고분해능 TEM 이미지를 바탕으로, 기판(5120) 위의 CAAC-OS의 펠릿(5100)의 배치를 모식적으로

도시하면, 벽돌 또는 블록이 쌓인 것과 같은 구조가 된다(도 23의 (D) 참조). 도 23의 (C)에서 관찰된 펠릿들 사이에 기울기가 생긴 부분은, 도 23의 (D)에 도시된 영역(5161)에 상당한다.

[0233] 또한, 도 24의 (A)는, 시료 면과 대략 수직인 방향으로부터 관찰한 CAAC-OS의 평면의 Cs 보정 고분해능 TEM 이미지이다. 도 24의 (A)의 영역(1), 영역(2), 및 영역(3)을 확대한 Cs 보정 고분해능 TEM 이미지를, 각각 도 24의 (B), 도 24의 (C), 및 도 24의 (D)에 도시하였다. 도 24의 (B), 도 24의 (C), 및 도 24의 (D)에 의하여, 펠릿에서 금속 원자는 삼각형상, 사각형상, 또는 육각형상으로 배열되어 있는 것을 확인할 수 있다. 그러나, 상이한 펠릿들 사이에서 금속 원자의 배열에 규칙성은 보이지 않는다.

[0234] 다음에, X선 회절(XRD: X-Ray Diffraction)에 의하여 해석한 CAAC-OS에 대하여 설명한다. 예를 들어, InGaZnO₄의 결정을 갖는 CAAC-OS에 대하여, out-of-plane법에 의한 구조 해석을 수행하면, 도 25의 (A)에 도시된 바와 같이 회절각(2θ)이 31° 근방일 때 피크가 나타나는 경우가 있다. 이 피크는, InGaZnO₄의 결정의 (009)면에 귀속되기 때문에, CAAC-OS의 결정이 c축 배향성을 갖고, c축이 피형성면, 또는 상면에 대략 수직인 방향을 향하고 있는 것을 확인할 수 있다.

[0235] 또한, CAAC-OS의 out-of-plane법에 의한 구조 해석에서는, 2θ 가 31° 근방일 때 나타나는 피크에 더하여 2θ 가 36° 근방일 때도 피크가 나타나는 경우가 있다. 2θ 가 36° 근방일 때 나타나는 피크는, CAAC-OS 내의 일부에 c축 배향성을 갖지 않는 결정이 포함되는 것을 시사한다. CAAC-OS는 out-of-plane법에 의한 구조 해석에서 2θ 가 31° 근방일 때 피크가 나타나고 2θ 가 36° 근방일 때 피크가 나타나지 않는 것이 더 바람직하다.

[0236] 한편, CAAC-OS에 대하여, c축에 대략 수직인 방향으로부터 X선을 입사시키는 in-plane법에 의한 구조 해석을 수행하면, 2θ 가 56° 근방일 때 피크가 나타난다. 이 피크는, InGaZnO₄의 결정의 (110)면에 귀속된다. CAAC-OS의 경우에는, 2θ 를 56° 근방에 고정하고, 시료 면의 법선 벡터를 축(Φ축)으로서 시료를 회전시키면서 분석(Φ스캔)을 수행하여도, 도 25의 (B)에 도시된 바와 같이 명료한 피크는 나타나지 않는다. 한편, InGaZnO₄의 단결정 산화물 반도체이면, 2θ 를 56° 근방에 고정하고 Φ스캔을 수행한 경우, 도 25의 (C)에 도시된 바와 같이, (110)면과 등가인 결정면에 귀속되는 피크가 6개 관찰된다. 따라서, XRD를 사용한 구조 해석으로부터, CAAC-OS는, a축 및 b축의 배향이 불규칙하다는 것을 확인할 수 있다.

[0237] 다음에, 전자 회절에 의하여 해석한 CAAC-OS에 대하여 설명한다. 예를 들어, InGaZnO₄의 결정을 갖는 CAAC-OS에 대하여, 프로브 직경이 300nm인 전자선을 시료 면에 평행으로 입사시키면, 도 26의 (A)에 도시된 바와 같은 회절 패턴(제한 시야 투과 전자 회절 패턴이라고도 함)이 나타나는 경우가 있다. 이 회절 패턴에는, InGaZnO₄의 결정의 (009)면에 기인한 스포트이 포함된다. 따라서, 전자 회절에 의해서도, CAAC-OS에 포함되는 펠릿이 c축 배향성을 갖고, c축이 피형성면 또는 상면에 대략 수직인 방향을 향하고 있는 것을 알 수 있다. 한편, 도 26의 (B)는, 같은 시료에 대하여, 프로브 직경이 300nm인 전자선을 시료 면에 수직으로 입사시킨 경우의 회절 패턴이다. 도 26의 (B)에 의하여, 링 형상의 회절 패턴이 확인된다. 따라서, 전자 회절에 의해서도 CAAC-OS에 포함되는 펠릿의 a축 및 b축은 배향성을 갖지 않는 것을 알 수 있다. 또한, 도 26의 (B)에서 제 1 링은, InGaZnO₄의 결정의 (010)면 및 (100)면 등에 기인한다고 생각된다. 또한, 도 26의 (B)에서 제 2 링은, (110)면 등에 기인한다고 생각된다.

[0238] 또한, CAAC-OS는 결합 준위 밀도가 낮은 산화물 반도체이다. 산화물 반도체의 결합으로서는, 예를 들어 불순물에 기인한 결함이나, 산소 결손 등이 있다. 따라서, CAAC-OS는, 불순물 농도가 낮은 산화물 반도체라고 할 수도 있다. 또한, CAAC-OS는, 산소 결손이 적은 산화물 반도체라고 할 수도 있다.

[0239] 산화물 반도체에 포함되는 불순물은, 캐리어 트랩이나 캐리어 발생원이 될 수 있다. 또한, 산화물 반도체 내의 산소 결손은, 캐리어 트랩이 되거나, 수소를 포함함으로써 캐리어 발생원이 될 수 있다.

[0240] 또한, 불순물은, 산화물 반도체의 주성분 이외의 원소이며, 수소, 탄소, 실리콘, 전이 금속 원소 등이 있다. 산화물 반도체를 구성하는 금속 원소보다 산소와의 결합력이 강한 원소(예를 들어, 실리콘 등)는, 산화물 반도체로부터 산소를 빼앗음으로써 산화물 반도체의 원자 배열을 흐트러지게 하여, 결정성을 저하시키는 요인이 된다. 또한, 철이나 니켈 등의 중금속, 아르곤, 이산화탄소 등은, 원자 반경(또는 분자 반경)이 크기 때문에, 산화물 반도체의 원자 배열을 흐트러지게 하여 결정성을 저하시키는 요인이 된다.

[0241] 또한, 결합 준위 밀도가 낮은(산소 결손이 적은) 산화물 반도체는, 캐리어 밀도를 낮게 할 수 있다. 이와 같은 산화물 반도체를 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체라고 부른다. CAAC-OS는, 불순물

농도가 낮으며 결합 준위 밀도가 낮다. 즉, 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체가 되기 쉽다. 따라서, CAAC-OS를 사용한 트랜지스터의 전기 특성은 문턱 전압이 음(노멀리 온이라고도 함)이 되는 경우가 적다. 또한, 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체는, 캐리어 트랩이 적다. 산화물 반도체의 캐리어 트랩에 포획된 전하는, 방출될 때까지 걸리는 시간이 길고, 마치 고정 전하와 같이 행동하는 경우가 있다. 따라서, 불순물 농도가 높고, 결합 준위 밀도가 높은 산화물 반도체를 사용한 트랜지스터는, 전기 특성이 불안정하게 되는 경우가 있다. 한편, CAAC-OS를 사용한 트랜지스터는, 전기 특성의 변동이 작으며 신뢰성이 높은 트랜지스터가 된다.

[0242] 또한, CAAC-OS는 결합 준위 밀도가 낮기 때문에, 광 조사 등에 의하여 생성된 캐리어가 결합 준위에 포획되는 일이 적다. 따라서, CAAC-OS를 사용한 트랜지스터는 가시광이나 자외광의 조사에 기인한 전기 특성 변동이 작다.

[0243] [미결정 산화물 반도체]

[0244] 다음에, 미결정 산화물 반도체에 대하여 설명한다.

[0245] 미결정 산화물 반도체는, 고분해능 TEM 이미지에서, 결정부를 확인할 수 있는 영역과, 명확한 결정부를 확인할 수 없는 영역을 갖는다. 미결정 산화물 반도체에 포함되는 결정부는, 1nm 이상 100nm 이하, 또는 1nm 이상 10nm 이하의 크기인 경우가 많다. 특히, 1nm 이상 10nm 이하, 또는 1nm 이상 3nm 이하의 미결정인 나노 결정을 갖는 산화물 반도체를, nc-OS(nanocrystalline Oxide Semiconductor)라고 부른다. nc-OS는, 예를 들어 고분해능 TEM 이미지에서는, 결정립계를 명확하게 확인할 수 없는 경우가 있다. 또한, 나노 결정은, CAAC-OS에 포함되는 펠릿과 기원이 같을 가능성이 있다. 따라서, 이하에서는 nc-OS의 결정부를 펠릿이라고 부르는 경우가 있다.

[0246] nc-OS는, 미소한 영역(예를 들어, 1nm 이상 10nm 이하의 영역, 특히 1nm 이상 3nm 이하의 영역)에서 원자 배열에 주기성을 갖는다. 또한, nc-OS는 상이한 펠릿들 사이에서 결정 방위에 규칙성이 보이지 않는다. 이로 인해, 막 전체에서 배향성이 보이지 않는다. 따라서, nc-OS는 분석 방법에 따라서는, 비정질 산화물 반도체와 구별이 되지 않는 경우가 있다. 예를 들어, nc-OS에 대하여, 펠릿보다 큰 직경을 갖는 X선을 사용하는 XRD 장치를 사용하여 구조 해석을 수행하면, out-of-plane법에 의한 해석에서는, 결정면을 나타내는 피크가 검출되지 않는다. 또한, nc-OS에 대하여, 펠릿보다 큰 프로브 직경(예를 들어, 50nm 이상)의 전자선을 사용하는 전자 회절(제한 시야 전자 회절이라고도 함)을 수행하면, 헤일로 패턴(halo pattern)과 같은 회절 패턴이 관측된다. 한편, nc-OS에 대하여, 펠릿 크기와 가깝거나 펠릿보다 작은 프로브 직경을 갖는 전자선을 사용하는 나노 빔 전자 회절을 수행하면, 스폷이 관측된다. 또한, nc-OS에 대하여, 나노 빔 전자 회절을 수행하면, 원을 그리듯이 (링 형상으로) 회도가 높은 영역이 관측되는 경우가 있다. 또한, 링 형상의 영역 내에 복수의 스폷이 관측되는 경우가 있다.

[0247] 이와 같이, 펠릿(나노 결정)들 사이에서는 결정 방위가 규칙성을 갖지 않기 때문에, nc-OS를 RANC(Random Aligned nanocrystals)를 갖는 산화물 반도체, 또는 NANC(Non-Aligned nanocrystals)를 갖는 산화물 반도체라고 부를 수도 있다.

[0248] nc-OS는, 비정질 산화물 반도체보다 규칙성이 높은 산화물 반도체이다. 따라서, nc-OS는 비정질 산화물 반도체보다 결합 준위 밀도가 낮아진다. 다만, nc-OS는 상이한 펠릿들 사이에서 결정 방위에 규칙성이 보이지 않는다. 따라서, nc-OS는 CAAC-OS에 비하여 결합 준위 밀도가 높아진다.

[0249] [비정질 산화물 반도체]

[0250] 다음에, 비정질 산화물 반도체에 대하여 설명한다.

[0251] 비정질 산화물 반도체는, 막 내에서의 원자 배열이 불규칙하고 결정부를 갖지 않는 산화물 반도체이다. 석영과 같은 무정형 상태를 갖는 산화물 반도체가 일례이다.

[0252] 비정질 산화물 반도체는, 고분해능 TEM 이미지에서 결정부가 확인되지 않는다.

[0253] 비정질 산화물 반도체에 대하여, XRD 장치를 사용한 구조 해석을 수행하면, out-of-plane법에 의한 해석에서는, 결정면을 나타내는 피크가 검출되지 않는다. 또한, 비정질 산화물 반도체에 대하여 전자 회절을 수행하면, 헤일로 패턴이 관측된다. 또한, 비정질 산화물 반도체에 대하여, 나노 빔 전자 회절을 수행하면, 스폷이 관측되지 않고, 헤일로 패턴만이 관측된다.

- [0254] 비정질 구조에 대해서는, 다양한 견해가 있다. 예를 들어, 원자 배열에 완전히 질서성을 갖지 않는 구조를 '완전한 비정질 구조(completely amorphous structure)'라고 부르는 경우가 있다. 또한, 최근접 원자간 거리, 또는 제 2 근접 원자간 거리까지 질서성을 가지며 장거리 질서성을 갖지 않는 구조를 비정질 구조라고 부르는 경우도 있다. 따라서, 가장 엄격한 정의에 따르면, 원자 배열에 약간이라도 질서성을 갖는 산화물 반도체는 비정질 산화물 반도체라고 부를 수는 없다. 또한, 적어도, 장거리 질서성을 갖는 산화물 반도체를 비정질 산화물 반도체라고 부를 수는 없다. 따라서, 결정부를 갖기 때문에, 예를 들어 CAAC-OS 및 nc-OS를 비정질 산화물 반도체, 또는 완전한 비정질 산화물 반도체라고 부를 수는 없다.
- [0255] [a-like OS]
- [0256] 또한, 산화물 반도체는, nc-OS와 비정질 산화물 반도체의 중간의 구조를 갖는 경우가 있다. 이와 같은 구조를 갖는 산화물 반도체를, 특히 a-like OS(amorphous-like Oxide Semiconductor)라고 부른다.
- [0257] a-like OS는, 고분해능 TEM 이미지에서 공동(보이드라고도 함)이 관찰되는 경우가 있다. 또한, 고분해능 TEM 이미지에서, 명확히 결정부를 확인할 수 있는 영역과 결정부를 확인할 수 없는 영역을 갖는다.
- [0258] a-like OS는, 공동을 갖기 때문에 불안정한 구조이다. 이하에서는, a-like OS가 CAAC-OS 및 nc-OS에 비하여 불안정한 구조인 것을 나타내기 위해, 전자 조사에 의한 구조의 변화를 설명한다.
- [0259] 전자 조사를 수행하는 시료로서, a-like OS(시료 A라고 표시함), nc-OS(시료 B라고 표시함), 및 CAAC-OS(시료 C라고 표시함)를 준비한다. 어느 시료도 In-Ga-Zn 산화물이다.
- [0260] 우선, 각 시료의 고분해능 단면 TEM 이미지를 취득한다. 고분해능 단면 TEM 이미지를 보면, 이들 모든 시료가 결정부를 갖는 것을 알 수 있다.
- [0261] 또한, 어느 부분을 하나의 결정부로 간주할지의 판정은, 이하와 같이 수행하면 좋다. 예를 들어, InGaZnO_4 의 결정의 단위 격자는 In-0층을 3층 갖고, 또한 Ga-Zn-0층을 6층 갖는 합계 9층이 c축 방향으로 층상으로 중첩된 구조를 갖는 것이 알려져 있다. 이들 근접하는 층끼리의 간격은, (009)면의 격자면 간격(d 값이라고도 함)과 같은 정도이며, 결정 구조 해석으로부터 그 값은 0.29nm 로 산출된다. 따라서, 격자 무늬의 간격이 0.28nm 이상 0.30nm 이하인 부분을 InGaZnO_4 의 결정부로 간주할 수 있다. 또한, 격자 무늬는 InGaZnO_4 의 결정의 a-b면에 대응한다.
- [0262] 도 27은, 각 시료의 결정부(22근데~45근데)의 평균 크기를 조사한 예이다. 다만, 상술한 격자 무늬의 길이를 결정부의 크기로 하고 있다. 도 27로부터 a-like OS는 전자의 누적 조사량에 따라, 결정부가 커지는 것을 알 수 있다. 구체적으로는, 도 27 중 (1)로 도시된 바와 같이 TEM에 의한 관찰 초기에 크기가 1.2nm 정도였던 결정부(초기 핵이라고도 함)는, 누적 조사량이 $4.2 \times 10^8 \text{e}^-/\text{nm}^2$ 일 때는 2.6nm 정도의 크기까지 성장한 것을 알 수 있다. 한편, nc-OS 및 CAAC-OS는 전자 조사가 시작하는 시점으로부터 전자의 누적 조사량이 $4.2 \times 10^8 \text{e}^-/\text{nm}^2$ 까지의 범위에서, 결정부의 크기에 변화가 나타나지 않는 것을 알 수 있다. 구체적으로는, 도 27 중 (2) 및, (3)으로 도시된 바와 같이, 전자의 누적 조사량에 상관없이, nc-OS 및 CAAC-OS의 결정부의 크기는 각각 1.4nm 정도 및 2.1nm 정도인 것을 알 수 있다.
- [0263] 이와 같이, a-like OS는 전자 조사에 의하여 결정부의 성장이 관찰되는 경우가 있다. 한편, nc-OS 및 CAAC-OS는 전자 조사에 의한 결정부의 성장이 거의 관찰되지 않는 것을 알 수 있다. 즉, a-like OS는 nc-OS 및 CAAC-OS에 비하여, 불안정한 구조인 것을 알 수 있다.
- [0264] 또한, a-like OS는 공동을 갖기 때문에 nc-OS 및 CAAC-OS에 비하여 밀도가 낮은 구조이다. 구체적으로는, a-like OS의 밀도는, 같은 조성을 갖는 단결정의 밀도의 78.6% 이상 92.3% 미만이다. 또한, nc-OS의 밀도 및 CAAC-OS의 밀도는, 같은 조성을 갖는 단결정의 밀도의 92.3% 이상 100% 미만이다. 단결정의 밀도의 78% 미만인 산화물 반도체는 성막 자체가 어렵다.
- [0265] 예를 들어, $\text{In:Ga:Zn}=1:1:1$ [원자수비]을 만족시키는 산화물 반도체에서, 능면체정 구조를 갖는 단결정 InGaZnO_4 의 밀도는 6.357g/cm^3 가 된다. 따라서, 예를 들어, $\text{In:Ga:Zn}=1:1:1$ [원자수비]을 만족시키는 산화물 반도체에서, a-like OS의 밀도는 5.0g/cm^3 이상 5.9g/cm^3 미만이다. 또한, 예를 들어, $\text{In:Ga:Zn}=1:1:1$ [원자수비]을 만족시키는 산화물 반도체에서, nc-OS의 밀도 및 CAAC-OS의 밀도는 5.9g/cm^3 이상 6.3g/cm^3 미만이다.

- [0266] 또한, 같은 조성을 갖는 단결정이 존재하지 않는 경우가 있다. 그 경우, 임의의 비율로 조성이 상이한 단결정을 조합함으로써, 원하는 조성에서의 단결정에 상당하는 밀도를 어림잡을 수 있다. 원하는 조성의 단결정에 상당하는 밀도는, 조성이 상이한 단결정을 조합하는 비율에 대하여, 각종 평균을 사용하여 어림잡으면 좋다. 다만, 밀도는 가능한 한 적은 종류의 단결정을 조합하여 어림잡는 것이 바람직하다.
- [0267] 이상과 같이, 산화물 반도체는, 다양한 구조를 가지며 각각이 다양한 특성을 갖는다. 또한, 산화물 반도체는, 예를 들어 비정질 산화물 반도체, a-like OS, 미결정 산화물 반도체, 및 CAAC-OS 중 2종류 이상을 갖는 적층막이어도 좋다.
- [0268] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.
- [0269] (실시형태 5)
- [0270] 상술한 실시형태에 예시된 표시 장치(100)와, 터치 센서를 조합하여 터치 패널을 구현할 수 있다. 표시 장치(100)와 조합되는 터치 센서로서는 정전 용량 방식의 터치 센서나 저항막 방식의 터치 센서 등을 들 수 있지만, 본 발명의 일 형태는 이에 한정되지 않는다. 또한, 정전 용량 방식의 터치 센서로서는, 예를 들어 표면형 정전 용량 방식의 터치 센서, 투영형 정전 용량 방식의 터치 센서 등을 사용할 수 있다. 또한, 트랜지스터 등의 능동 소자를 사용한 액티브 매트릭스 방식의 터치 센서를 사용할 수도 있다.
- [0271] 본 실시형태에서는 터치 센서(271)로서 사용할 수 있는 액티브 매트릭스 방식의 터치 센서(500)의 구성 예 및 구동 방법 예에 대하여 도 19 및 도 20을 사용하여 설명하기로 한다.
- [0272] 도 19의 (A)는 액티브 매트릭스 방식의 터치 센서(500)의 구성을 설명하기 위한 블록도이다. 도 19의 (B)는 변환기(CONV)의 구성을 설명하기 위한 회로도이고, 도 19의 (C)는 검지 유닛(510)의 구성을 설명하기 위한 회로도이다. 도 19의 (D-1) 및 도 19의 (D-2)는 검지 유닛(510)의 구동 방법을 설명하기 위한 타이밍 차트이다.
- [0273] 또한, 도 20의 (A)는 액티브 매트릭스 방식의 터치 센서(500B)의 구성을 설명하기 위한 블록도이다. 도 20의 (B)는 변환기(CONV)의 구성을 설명하기 위한 회로도이고, 도 20의 (C)는 검지 유닛(510B)의 구성을 설명하기 위한 회로도이다. 도 20의 (D)는 검지 유닛(510B)의 구동 방법을 설명하기 위한 타이밍 차트이다.
- [0274] <위치 정보 입력부의 구성 예 1>
- [0275] 도 19에 예시된 터치 센서(500)는 매트릭스 형태로 배치되는 복수의 검지 유닛(510)과, 행 방향으로 배치되는 복수의 검지 유닛(510)이 전기적으로 접속되는 주사선(G1)과, 열 방향으로 배치되는 복수의 검지 유닛(510)이 전기적으로 접속되는 신호선(DL)을 갖는다(도 19의 (A) 참조).
- [0276] 예를 들어, 복수의 검지 유닛(510)을 n행 m열(n 및 m은 1 이상의 자연수)의 매트릭스 형태로 배치할 수 있다.
- [0277] 검지 유닛(510)은, 용량 소자로서 기능할 수 있는 검지 소자(518)와, 검지 회로(519)를 갖는다. 검지 소자(518)의 제 1 전극은 배선(CS)에 전기적으로 접속된다. 또한, 검지 소자(518)의 제 2 전극은 노드(A)에 전기적으로 접속된다. 따라서, 노드(A)의 전위를, 배선(CS)이 공급하는 제어 신호를 이용하여 제어할 수 있다.
- [0278] 《검지 회로(519)》
- [0279] 도 19의 (C)에 예시된 검지 회로(519)는 트랜지스터(M1), 트랜지스터(M2), 및 트랜지스터(M3)를 갖는다. 또한, 트랜지스터(M1)는 게이트가 노드(A)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽이 접지 전위를 공급할 수 있는 배선(VPI)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 트랜지스터(M2)의 소스 및 드레인 중 한쪽에 전기적으로 접속된다.
- [0280] 또한, 트랜지스터(M2)의 소스 및 드레인 중 다른 쪽은 검지 신호(DATA)를 공급할 수 있는 신호선(DL)에 전기적으로 접속되고, 트랜지스터(M2)의 게이트는 선택 신호를 공급할 수 있는 주사선(G1)에 전기적으로 접속된다.
- [0281] 또한, 신호선(DL) 및 주사선(G1) 등의 도전층, 즉 터치 센서를 구성하는 배선이나 전극에 사용할 수 있는 재료는, 예를 들어 저항값이 낮은 것이 바람직하다. 일례로서 은, 구리, 알루미늄, 카본 나노 튜브, 그래핀, 할로젠헤 금속(할로젠헤 은 등) 등을 사용하여도 좋다. 또한, 매우 가늘게 한(예를 들어, 직경이 수nm) 다수의 도전체를 사용하여 구성되는 금속 나노와이어를 사용하여도 좋다. 또는, 도전체를 그물 형태로 한 금속 메시를 사용하여도 좋다. 일례로서는 Ag 나노와이어, Cu 나노와이어, Al 나노와이어, Ag 메시, Cu 메시, Al 메시 등을 사용하여도 좋다. Ag 나노와이어의 경우, 광 투과율 89% 이상, 시트 저항률 $40\Omega/\square$ 이상 $100\Omega/\square$ 이하를 달성할 수 있다. 또한, 투과율이 높으므로, 표시 소자에 사용되는 전극, 예를 들어 화소 전극이나 공통 전극에,

금속 나노와이어, 금속 메시, 카본 나노 튜브, 그래핀 등을 사용하여도 좋다.

[0282] 또한, 트랜지스터(M3)는 소스 및 드레인 중 한쪽이 노드(A)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 트랜지스터(M1)를 온 상태로 할 수 있는 전위를 공급할 수 있는 배선(VRES)에 전기적으로 접속되고, 게이트는 리셋 신호를 공급할 수 있는 배선(RES)에 전기적으로 접속된다.

[0283] 검지 소자(518)의 정전 용량은, 예를 들어 검지 소자(518)의 제 1 전극 또는 제 2 전극(노드(A))에 물체가 근접 함으로써, 또는 제 1 전극과 제 2 전극 사이의 간격이 변화됨으로써, 변동된다. 이로써, 검지 유닛(510)은 검지 소자(518)의 용량의 변동에 따른 검지 신호(DATA)를 공급할 수 있다.

[0284] 배선(VRES) 및 배선(VPI)은, 예를 들어 접지 전위를 공급할 수 있고, 배선(VPO) 및 배선(BR)은, 예를 들어 고전원 전위를 공급할 수 있다.

[0285] 또한, 배선(RES)은 리셋 신호를 공급할 수 있고, 주사선(G1)은 선택 신호를 공급할 수 있고, 배선(CS)은 검지 소자의 제 2 전극의 전위(노드(A)의 전위)를 제어하는 제어 신호를 공급할 수 있다.

[0286] 또한, 신호선(DL)은 검지 신호(DATA)를 공급할 수 있고, 단자(OUT)는 검지 신호(DATA)에 따라 변환된 신호를 공급할 수 있다.

《변환기(CONV)》

[0288] 변환기(CONV)는 변환 회로를 갖는다. 검지 신호(DATA)를 변환하고 그 신호를 단자(OUT)에 공급할 수 있는 다양한 회로를 변환기(CONV)에 사용할 수 있다. 변환기(CONV)는, 예를 들어 검지 회로(519)에 전기적으로 접속시킴으로써 소스 풀로어 회로 또는 전류 미러 회로 등이 형성되도록 하여도 좋다.

[0289] 구체적으로는, 트랜지스터(M4)를 사용한 변환기(CONV)를 사용하여 소스 풀로어 회로를 형성할 수 있다(도 19의 (B) 참조). 또한, 트랜지스터(M1)~트랜지스터(M3)와 동일 공정으로 제작할 수 있는 트랜지스터를 트랜지스터(M4)로 사용하여도 좋다.

[0290] 또한, 트랜지스터(M1)~트랜지스터(M4)로서는 상술한 실시형태에 기재된 트랜지스터를 사용할 수 있다. 또한, 반도체층에는 예를 들어, 제 14 층 원소, 화합물 반도체, 또는 산화물 반도체를 사용할 수 있다. 구체적으로는 실리콘을 포함하는 반도체, 갈륨 비소를 포함하는 반도체, 또는 인듐을 포함하는 산화물 반도체 등을 적용할 수 있다.

[0291] 또한, 변환기(CONV) 및 구동 회로(GD)를 다른 기판(예를 들어, 단결정 반도체 기판이나 다결정 반도체 기판) 위에 제공하고, COG(Chip On Glass) 방법이나 와이어 본딩 방법 등에 의하여 검지 유닛(510)에 전기적으로 접속하여도 좋다. 또한, FPC 등을 사용하여 검지 유닛(510)에 전기적으로 접속하여도 좋다.

<검지 회로(519)의 구동 방법>

[0293] 검지 회로(519)의 구동 방법에 대하여 설명하기로 한다.

《제 1 스텝》

[0295] 제 1 스텝에서, 리셋 신호를 트랜지스터(M3)의 게이트에 공급하여, 노드(A)의 전위를 소정의 전위로 한다(도 19의 (D-1)의 기간(T1) 참조).

[0296] 구체적으로는, 트랜지스터(M3)를 온 상태로 하는 리셋 신호를 배선(RES)을 통하여 트랜지스터(M3)의 게이트에 공급한다. 이 리셋 신호가 공급된 트랜지스터(M3)는 온 상태가 되어, 노드(A)의 전위를, 예를 들어 트랜지스터(M1)를 오프 상태로 하는 전위로 한다(도 19의 (D-1)의 기간(T1) 참조).

《제 2 스텝》

[0298] 제 2 스텝에서, 트랜지스터(M3)를 오프 상태로 하는 리셋 신호를 트랜지스터(M3)의 게이트에 공급한다. 또한, 트랜지스터(M2)를 온 상태로 하는 선택 신호를 트랜지스터(M2)의 게이트에 공급하여, 트랜지스터(M1)의 소스 및 드레인 중 다른 쪽을 신호선(DL)에 전기적으로 접속한다.

[0299] 구체적으로는, 트랜지스터(M2)를 온 상태로 하는 선택 신호를 주사선(G1)을 통하여 트랜지스터(M2)의 게이트에 공급한다. 이 선택 신호가 공급된 트랜지스터(M2)는 온 상태가 되어, 트랜지스터(M1)의 소스 및 드레인 중 다른 쪽을 신호선(DL)에 전기적으로 접속한다(도 19의 (D-1)의 기간(T2) 참조).

《제 3 스텝》

- [0301] 제 3 스텝에서, 제어 신호를 검지 소자(518)의 제 1 전극에 공급하고, 제어 신호 및 검지 소자(518)의 정전 용량에 따라 변화되는 전위를 노드(A)를 통하여 트랜지스터(M1)의 게이트에 공급한다.
- [0302] 구체적으로는, 배선(CS)에 구형파 제어 신호를 공급한다. 구형파 제어 신호가 검지 소자(518)의 제 1 전극에 공급되면, 검지 소자(518)의 정전 용량에 따라 노드(A)의 전위가 상승된다(도 19의 (D-1)의 기간(T2)의 후반 참조).
- [0303] 예를 들어, 검지 소자(518)가 대기 중에 배치되어 있는 경우에, 대기보다 유전율이 높은 물질이 검지 소자(518)의 제 1 전극에 근접하여 배치되면, 검지 소자(518)의 외관상 정전 용량은 커진다. 이 경우, 구형파 제어 신호에 따른 노드(A)의 전위의 변화는, 대기보다 유전율이 높은 물질이 근접하여 배치되지 않는 경우에 비하여 작아진다(도 19의 (D-2)의 실선 참조).
- [0304] 《제 4 스텝》
- [0305] 제 4 스텝에서 트랜지스터(M1)의 게이트의 전위 변화에 따른 신호를 신호선(DL)에 공급한다.
- [0306] 예를 들어, 트랜지스터(M1)의 게이트의 전위 변화에 따른 전류 변화를 신호선(DL)에 공급한다.
- [0307] 변환기(CONV)는 신호선(DL)을 흐르는 전류의 변화를 전압의 변화로 변환하고, 이 전압을 단자(OUT)에 공급한다.
- [0308] 《제 5 스텝》
- [0309] 제 5 스텝에, 트랜지스터(M2)를 오프 상태로 하는 선택 신호를 트랜지스터(M2)의 게이트에 공급한다.
- [0310] 이 후에, 주사선(G1(1))~주사선(G1(n))에서, 주사선마다 제 1 스텝부터 제 5 스텝까지를 반복함으로써, 터치 센서(500)의 어느 영역이 선택되었는지 알 수 있다.
- [0311] <위치 정보 입력부의 구성 예 2>
- [0312] 도 20에 예시된 터치 센서(500B)는 검지 유닛(510) 대신 검지 유닛(510B)을 갖는 점에서 터치 센서(500)와 상이하다.
- [0313] 또한, 검지 유닛(510B)은 이하에서 기재한 점에서 검지 유닛(510)과 상이하다. 구체적으로는, 검지 소자(518)의 제 1 전극이 검지 유닛(510)에서는 배선(CS)에 전기적으로 접속되는데 검지 유닛(510B)에서는 주사선(G1)에 전기적으로 접속되고, 트랜지스터(M1)의 소스 및 드레인 중 다른 쪽이 검지 유닛(510)에서는 트랜지스터(M2)를 통하여 신호선(DL)에 전기적으로 접속되는데 검지 유닛(510B)에서는 트랜지스터(M2)를 통하지 않고 신호선(DL)에 전기적으로 접속된다. 여기서는 상이한 구성에 대하여 자세히 설명하고, 같은 구성을 사용할 수 있는 부분은 상술한 설명을 원용한다.
- [0314] 터치 센서(500B)는 매트릭스 형태로 배치되는 복수의 검지 유닛(510B)과, 행 방향으로 배치되는 복수의 검지 유닛(510B)이 전기적으로 접속되는 주사선(G1)과, 열 방향으로 배치되는 복수의 검지 유닛(510B)이 전기적으로 접속되는 신호선(DL)을 갖는다(도 20의 (A) 참조).
- [0315] 예를 들어, 복수의 검지 유닛(510B)을 n 행 m 열(n 및 m 은 1 이상의 자연수)의 매트릭스 형태로 배치할 수 있다.
- [0316] 또한, 검지 유닛(510B)은 검지 소자(518)를 갖고, 검지 소자(518)의 제 1 전극은 주사선(G1)에 전기적으로 접속된다. 따라서, 선택된 하나의 주사선(G1)에 전기적으로 접속되는 복수의 검지 유닛(510B)마다, 주사선(G1)이 공급하는 선택 신호를 사용하여 노드(A)의 전위를 제어할 수 있다.
- [0317] 또한, 신호선(DL)과 주사선(G1)을 동일 도전막을 사용하여 형성하여도 좋다.
- [0318] 또한, 검지 소자(518)의 제 1 전극과 주사선(G1)을 동일 도전막을 사용하여 형성하여도 좋다. 예를 들어, 행 방향으로 인접되는 검지 유닛(510B)이 갖는 검지 소자(518)의 제 1 전극끼리를 접속하고, 이 접속된 전극들을 주사선(G1)으로서 사용하여도 좋다.
- [0319] 《검지 회로(519B)》
- [0320] 도 20의 (C)에 예시된 검지 회로(519B)는 트랜지스터(M1) 및 트랜지스터(M3)를 갖는다. 또한, 트랜지스터(M1)는 게이트가 노드(A)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽은 접지 전위를 공급할 수 있는 배선(VP1)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽은 검지 신호(DATA)를 공급할 수 있는 신호선(DL)에 전기적으로 접속된다.

- [0321] 또한, 트랜지스터(M3)는 소스 및 드레인 중 한쪽이 노드(A)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽은 트랜지스터(M1)를 온 상태로 할 수 있는 전위를 공급할 수 있는 배선(VRES)에 전기적으로 접속되고, 게이트는 리셋 신호를 공급할 수 있는 배선(RES)에 전기적으로 접속된다.
- [0322] 검지 소자(518)의 정전 용량은, 예를 들어 검지 소자(518)의 제 1 전극 또는 제 2 전극(노드(A))에 물체가 근접함으로써, 또는 제 1 전극과 제 2 전극 사이의 간격이 변화됨으로써, 변동된다. 이로써, 검지 유닛(510)은 검지 소자(518)의 용량의 변동에 따른 검지 신호(DATA)를 공급할 수 있다.
- [0323] 배선(VRES) 및 배선(VPI)은, 예를 들어 접지 전위를 공급할 수 있고, 배선(VPO) 및 배선(BR)은, 예를 들어 고전원 전위를 공급할 수 있다.
- [0324] 또한, 배선(RES)은 리셋 신호를 공급할 수 있고, 주사선(G1)은 선택 신호를 공급할 수 있다.
- [0325] 또한, 신호선(DL)은 검지 신호(DATA)를 공급할 수 있고, 단자(OUT)는 검지 신호(DATA)에 따라 변환된 신호를 공급할 수 있다.
- [0326] <검지 회로(519B)의 구동 방법>
- [0327] 검지 회로(519B)의 구동 방법에 대하여 설명하기로 한다.
- [0328] 《제 1 스텝》
- [0329] 제 1 스텝에서, 리셋 신호를 트랜지스터(M3)의 게이트에 공급하여, 노드(A)의 전위를 소정의 전위로 한다(도 20의 (D)의 기간(T1) 참조).
- [0330] 구체적으로는 트랜지스터(M3)를 온 상태로 하는 리셋 신호를 배선(RES)을 통하여 트랜지스터(M3)의 게이트에 공급한다. 이 리셋 신호가 공급된 트랜지스터(M3)는 온 상태가 되어, 노드(A)의 전위를, 예를 들어 트랜지스터(M1)를 오프 상태로 할 수 있는 전위로 한다(도 20의 (C) 참조).
- [0331] 《제 2 스텝》
- [0332] 제 2 스텝에서, 트랜지스터(M3)를 오프 상태로 하는 리셋 신호를 트랜지스터(M3)의 게이트에 공급한다. 또한, 선택 신호를 검지 소자(518)의 제 1 전극에 공급하고, 선택 신호 및 검지 소자(518)의 정전 용량에 따라 변화되는 전위를 노드(A)를 통하여 트랜지스터(M1)의 게이트에 공급한다(도 20의 (D)의 기간(T2) 참조).
- [0333] 구체적으로는, 주사선(G1(i-1))을 통하여 구형파 선택 신호를 공급한다. 구형파 선택 신호가 검지 소자(518)의 제 1 전극에 공급되면, 검지 소자(518)의 정전 용량에 따라 노드(A)의 전위가 상승된다.
- [0334] 예를 들어, 검지 소자(518)가 대기 중에 배치되어 있는 경우에, 대기보다 유전율이 높은 물질이 검지 소자(518)의 제 1 전극에 근접하여 배치되면, 검지 소자(518)의 외관상 정전 용량은 커진다. 이 경우, 구형파 선택 신호에 따른 노드(A)의 전위의 변화는 대기보다 유전율이 높은 물질이 근접하여 배치되지 않는 경우에 비하여 작아진다.
- [0335] 《제 3 스텝》
- [0336] 제 3 스텝에서, 트랜지스터(M1)의 게이트의 전위의 변화에 따른 신호를 신호선(DL)에 공급한다.
- [0337] 예를 들어, 트랜지스터(M1)의 게이트의 전위 변화에 따른 전류 변화를 신호선(DL)에 공급한다.
- [0338] 변환기(CONV)는 신호선(DL)을 흐르는 전류의 변화를 전압의 변화로 변환하고, 이 전압을 단자(OUT)에 공급한다.
- [0339] 이 후에, 주사선(G1(1))~주사선(G1(n))에서, 주사선마다 제 1 스텝부터 제 3 스텝까지를 반복한다(도 20의 (D)의 기간(T2)~(T4) 참조). 또한, 도 20의 (D)에서는, 제 i행(i는 1 이상 n 이하의 자연수)의 주사선(G1)을 주사선(G1(i))이라고 기재하였다. 상술한 구성에 및 동작예에 따르면, 터치 센서(500B)의 어느 영역이 선택되었는지 알 수 있다.
- [0340] 액티브 매트릭스 방식의 터치 센서는 트랜지스터에 의하여, 검지에 필요없는 검지 유닛(510)에 대한 신호 공급을 정지할 수 있다. 따라서, 선택되지 않은 검지 유닛(510)에 의한, 선택된 검지 유닛(510)으로의 간섭을 저감할 수 있다. 따라서, 액티브 매트릭스 방식의 터치 센서는 노이즈에 강하며 검출 감도를 높일 수 있다.
- [0341] 또한, 액티브 매트릭스 방식의 터치 센서는 검출 감도를 높일 수 있으므로, 검지 유닛(510) 또는 검지 소자(518)를 작게 하더라도, 선택된 영역을 고정밀도로 검출할 수 있다. 따라서, 액티브 매트릭스 방식의 터치 센

서는 검지 유닛(510)의 단위 면적당 개수(면 밀도)를 증가시킬 수 있다. 즉, 액티브 매트릭스 방식의 터치 센서는 선택된 영역의 위치 검출 정밀도를 높일 수 있다.

[0342] 또한, 액티브 매트릭스 방식의 터치 센서는, 예를 들어 핸드헬드형으로 적용 가능한 크기나 전자칠판에 적용 가능한 크기 등 다양한 크기의 터치 센서를 구현할 수 있다. 특히 액티브 매트릭스 방식의 터치 센서는 다른 방식의 터치 센서에 비하여 검출 영역 전체의 대면적화가 용이하다. 액티브 매트릭스 방식의 터치 센서를 사용함으로써, 고정세 및 대면적의 터치 패널을 구현할 수 있다.

[0343] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.

[0344] (실시형태 6)

[0345] 본 실시형태에서는 발광 소자(125)에 사용할 수 있는 발광 소자의 구성예에 대하여 발광 소자(330) 및 발광 소자(331)를 사용하여 설명한다.

[0346] <발광 소자의 구성예>

[0347] 도 21의 (A)에 도시된 발광 소자(330)는 한 쌍의 전극(전극(318)과 전극(322)) 사이에 EL층(320)이 끼워진 구조를 갖는다. 또한, 이하에 기재되는 본 실시형태의 설명에서는, 일례로서, 전극(318)을 양극으로서 사용하고 전극(322)을 음극으로서 사용한다.

[0348] 또한, EL층(320)은 적어도 발광층을 포함하여 형성되어 있으면 되고, 발광층 이외의 기능층을 포함하는 적층 구조라도 좋다. 발광층 이외의 기능층으로서는 정공 주입성이 높은 물질, 정공 수송성이 높은 물질, 전자 수송성이 높은 물질, 전자 주입성이 높은 물질, 바이폴러성 물질(전자 수송성 및 정공 수송성이 높은 물질) 등을 포함하는 층을 사용할 수 있다. 구체적으로는, 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층 등의 기능층을 적절히 조합하여 사용할 수 있다.

[0349] 도 21의 (A)에 도시된 발광 소자(330)는 전극(318)과 전극(322) 사이에 인가된 전위차에 의하여 전류가 흘러, EL층(320)에서 정공과 전자가 재결합됨으로써 발광이 이루어진다. 즉 EL층(320)에 발광 영역이 형성되는 구성이다.

[0350] 본 발명에서, 발광 소자(330)로부터의 발광은 전극(318) 또는 전극(322) 측으로부터 외부로 추출된다. 따라서, 전극(318) 및 전극(322) 중 어느 한쪽은 투광성을 갖는 물질로 형성된다.

[0351] 또한, 도 21의 (B)에 도시된 발광 소자(331)와 같이, 전극(318)과 전극(322) 사이에 복수의 EL층(320)이 적층되어도 좋다. n 층(n 은 2 이상의 자연수)의 적층 구조를 갖는 경우에는, m 번째(m 은 $1 \leq m < n$ 을 만족시키는 자연수)의 EL층(320)과, ($m+1$)번째의 EL층(320) 사이에는 각각 전하 발생층(320a)을 제공하는 것이 바람직하다.

[0352] 전하 발생층(320a)은 유기 화합물과 금속 산화물의 복합 재료를 사용하여 형성할 수 있다. 금속 산화물로서는, 예를 들어 산화 바나듐이나 산화 몰리브데늄이나 산화 텉스텐 등을 들 수 있다. 유기 화합물로서는, 방향족 아민 화합물, 카바졸 유도체, 방향족 탄화 수소, 또는 이들을 기본 골격으로 하는 올리고머, 텐드리머, 폴리머 등 다양한 화합물을 사용할 수 있다. 또한, 유기 화합물 중 정공 수송성을 갖는 유기 화합물에는 $10^{-6} \text{ cm}^2/\text{Vs}$ 이상의 정공 이동도를 갖는 물질을 사용하는 것이 바람직하다. 다만, 전자 수송성보다 정공 수송성이 높은 물질이면 이들 이외의 물질을 사용하여도 좋다. 또한, 전하 발생층(320a)에 사용하는 이들 재료는 캐리어 주입성이나 캐리어 수송성이 우수하기 때문에, 저전류 구동 및 저전압 구동이 가능한 발광 소자(330)를 구현할 수 있다. 상기 복합 재료 이외에도, 상기 금속 산화물, 유기 화합물과 알칼리 금속, 알칼리 토금속, 알칼리 금속 화합물, 알칼리 토금속 화합물 등을 전하 발생층(320a)에 사용할 수 있다.

[0353] 또한, 전하 발생층(320a)은 유기 화합물과 금속 산화물의 복합 재료와 그 외의 재료를 조합하여 형성하여도 좋다. 예를 들어, 유기 화합물과 금속 산화물의 복합 재료를 포함하는 층과, 전자 공여성 물질 중에서 선택된 하나의 화합물과 전자 수송성이 높은 화합물을 포함하는 층을 조합하여 형성하여도 좋다. 또한, 유기 화합물과 금속 산화물의 복합 재료를 포함하는 층과, 투명 도전막을 조합하여 형성하여도 좋다.

[0354] 이와 같은 구성을 갖는 발광 소자(331)는 인접하는 EL층(320)끼리에서 에너지 이동이 일어나기 어렵고, 높은 발광 효율과 긴 수명을 겸비한 발광 소자로 하기 쉽다. 또한, 한쪽 발광층에서 인광 발광, 다른 쪽 발광층에서 형광 발광을 얻기도 쉽다.

[0355] 또한, 전하 발생층(320a)은 전극(318)과 전극(322) 사이에 전압을 인가하였을 때, 전하 발생층(320a)에 접촉하도록 형성되는 한쪽 EL층(320)에 정공을 주입하는 기능을 갖고, 다른 쪽 EL층(320)에 전자를 주입하는 기능을

갖는다.

[0356] 도 21의 (B)에 도시된 발광 소자(331)는 EL층(320)에 사용하는 발광 물질의 종류를 바꿈으로써 다양한 발광색을 얻을 수 있다. 또한, 발광 물질로서 발광색이 상이한 복수의 발광 물질을 사용함으로써 스펙트럼이 넓은 발광이나 백색 발광을 얻을 수도 있다.

[0357] 도 21의 (B)에 도시된 발광 소자(331)를 사용하여 백색 발광을 얻는 경우, 복수의 EL층의 조합으로서는 적색, 청색, 및 녹색의 광을 포함하여 백색을 발광하는 구성이면 좋고, 예를 들어 청색 형광 재료를 발광 물질로서 포함하는 EL층과, 녹색과 적색의 인광 재료를 발광 물질로서 포함하는 EL층을 갖는 구성들을 들 수 있다. 또한, 적색 발광을 나타내는 EL층과, 녹색 발광을 나타내는 EL층과, 청색 발광을 나타내는 EL층을 갖는 구성으로 할 수도 있다. 또는, 보색 관계에 있는 광을 나타내는 EL층을 갖는 구성이라도 백색 발광을 얻을 수 있다. 2층의 EL층이 적층된 적층형 소자에 있어서, 이들 EL층으로부터의 발광색을 보색의 관계로 하는 경우, 보색의 관계로서는, 청색과 황색, 또는 청록색과 적색의 조합 등을 들 수 있다.

[0358] 또한, 상술한 적층형 소자의 구성에 있어서, 적층되는 발광층들 사이에 전하 발생층을 배치함으로써, 전류 밀도를 낮게 유지한 채 고휘도 영역에서의 장수명 소자를 구현할 수 있다.

[0359] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.

[0360] (실시형태 7)

[0361] 본 실시형태에서는 본 발명의 일 형태에 따른 표시 장치가 적용된 전자 기기의 예에 대하여 도면을 참조하여 설명하기로 한다.

[0362] 본 발명의 일 형태에 따른 표시 장치를 사용한 전자 기기의 예로서, 텔레비전이나 모니터 등의 표시 장치, 조명 장치, 테스크톱 또는 노트북 퍼스널 컴퓨터, 워드 프로세서, DVD(Digital Versatile Disc) 등의 기록 매체에 기억된 정지 화상 또는 동영상을 재생하는 화상 재생 장치, 휴대형 CD 플레이어, 라디오, 테이프 리코더, 헤드폰 스테레오, 스테레오, 탁상 시계, 벽걸이 시계, 무선 전화 핸드셋, 트랜스시버, 휴대 전화, 자동차 전화, 휴대형 게임기, 태블릿 단말, 파친코기 등의 대형 게임기, 계산기, 휴대 정보 단말, 전자 수첩, 전자 서적, 전자 번역기, 음성 입력 기기, 비디오 카메라, 디지털 스틸 카메라, 전기 면도기, 전자 레인지 등의 고주파 가열 장치, 전기 밥솥, 전기 세탁기, 전기 청소기, 온수기, 선풍기, 헤어드라이어, 에어컨디셔너, 가습기, 제습기 등의 공기 조절 설비, 식기 세척기, 식기 건조기, 의류 건조기, 이불 건조기, 전기 냉장고, 전기 냉동고, 전기 냉동 냉장고, DNA 보존용 냉동고, 손전등, 체인 톱 등의 공구, 연기 감지기, 투석 장치 등의 의료 기기 등을 들 수 있다. 또한, 유도등, 신호기, 벨트 컨베이어, 엘리베이터, 에스컬레이터, 산업용 로봇, 전력 저장 시스템, 전력 평준화나 스마트그리드를 위한 축전 장치 등의 산업 기기를 들 수 있다. 또한, 축전체로부터의 전력을 사용하여 전동기에 의하여 추진하는 이동체 등도 전자 기기의 범주에 포함되는 것으로 한다. 상기 이동체로서 예를 들어, 전기 자동차(EV), 내연 기관과 전동기를 겸비한 하이브리드 자동차(HEV), 플러그인 하이브리드 자동차(PHEV), 이들의 타이어 차륜이 무한 궤도로 대체된 궤도 차량(tracked vehicle), 전동 어시스트 자전거를 포함한 원동기 부착 자전거, 자동 이륜차, 전동 휠체어, 골프용 카트, 소형 또는 대형 선박, 잠수함, 헬리콥터, 항공기, 로켓, 인공 위성, 우주 탐사기나 흑성 탐사기, 우주선 등을 들 수 있다.

[0363] 특히 본 발명의 일 형태에 따른 표시 장치를 적용한 전자 기기로서, 예를 들어 텔레비전 장치(텔레비전 또는 텔레비전 수신기라고도 함), 컴퓨터용 등의 모니터, 디지털 카메라, 디지털 비디오 카메라, 디지털 액자, 휴대 전화기(휴대 전화, 휴대 전화 장치라고도 함), 휴대형 게임기, 휴대 정보 단말, 음향 재생 장치, 파친코기 등의 대형 게임기 등을 들 수 있다.

[0364] 또한, 조명 장치나 표시 장치를 집이나 빌딩의 내벽 또는 외벽이나, 자동차의 내장 또는 외장의 곡면을 따라 내장시킬 수도 있다.

[0365] 도 22의 (A)는 휴대 전화기(스마트폰을 포함함)의 일례를 도시한 것이다. 휴대 전화기(7400)는 하우징(7401)에 제공된 표시부(7402) 이외에, 조작 버튼(7403), 외부 접속 포트(7404), 스피커(7405), 마이크로폰(7406) 등을 구비한다. 또한, 휴대 전화기(7400)는 본 발명의 일 형태에 따른 표시 장치를 표시부(7402)에 사용하여 제작된다.

[0366] 도 22의 (A)에 도시된 휴대 전화기(7400)는 표시부(7402)에 터치 센서를 갖고, 표시부(7402)를 손가락 등으로 터치함으로써 정보를 입력할 수 있다. 또한, 전화를 걸거나 문자를 입력하는 등 다양한 조작을, 표시부(7402)를 손가락 등으로 터치하여 수행할 수 있다.

- [0367] 또한, 조작 버튼(7403)에 의하여 조작함으로써 전원 ON/OFF나 표시부(7402)에 표시되는 화상의 종류를 전환시킬 수 있다. 예를 들어 메일 작성 화면에서 메인 메뉴 화면으로 전환시킬 수 있다.
- [0368] 여기서, 표시부(7402)에는 본 발명의 일 형태에 따른 표시 장치가 제공되어 있다. 따라서, 소비 전력이 낮고 신뢰성이 높은 휴대 전화기로 할 수 있다.
- [0369] 도 22의 (B)는 휴대 전화기(스마트폰을 포함함)의 일례를 도시한 것이다. 휴대 전화기(7410)는 하우징(7411)에 표시부(7412), 마이크로폰(7416), 스피커(7415), 카메라(7417), 외부 접속부(7414), 조작용 버튼(7413) 등을 갖는다. 또한, 본 발명의 일 형태에 따른 표시 장치를 가요성을 갖는 기판을 사용하여 형성함으로써 곡면을 갖는 표시부(7412)에 적용할 수 있다.
- [0370] 도 22의 (B)에 도시된 휴대 전화기(7410)는 표시부(7412)를 손가락 등으로 터치함으로써 정보를 입력할 수 있다. 또한, 전화를 걸거나 메일을 작성하는 등의 조작은 표시부(7412)를 손가락 등으로 터치하여 수행할 수 있다.
- [0371] 표시부(7412)의 화면은 주로 3가지 모드가 있다. 제 1 모드는 화상의 표시를 주로 하는 표시 모드이며, 제 2 모드는 문자 등 정보의 입력을 주로 하는 입력 모드이다. 제 3 모드는 표시 모드와 입력 모드의 2가지 모드가 혼합된 표시+입력 모드이다.
- [0372] 예를 들어, 전화를 걸거나 메일을 작성하는 경우에는 표시부(7412)를 문자 입력을 주로 하는 문자 입력 모드로 하여, 화면에 표시시킨 문자의 입력 조작을 하면 좋다. 이 경우, 표시부(7412)의 화면 대부분에 키보드 또는 번호 버튼을 표시시키는 것이 바람직하다.
- [0373] 또한, 표시부(7412)에 표시되는 화상의 종류에 따라 모드를 전환할 수도 있다. 예를 들어, 표시부에 표시하는 화상의 신호가 동영상 데이터 신호라면 표시 모드, 텍스트 데이터 신호라면 입력 모드로 전환하여도 좋다.
- [0374] 또한, 입력 모드에서, 표시부(7412)의 터치 조작에 의한 입력이 일정 기간 동안 없다고 표시부(7412)의 터치 센서에 의하여 판단된 경우에는, 화면 모드를 입력 모드로부터 표시 모드로 전환하도록 제어하여도 좋다.
- [0375] 또한, 휴대 전화기(7410) 내부에, 자이로 센서나 가속도 센서 등 검출 장치를 제공함으로써, 휴대 전화기(7410)의 방향(세로인지 가로인지)을 판단하여, 표시부(7412)의 화면 표시 방향을 자동적으로 전환하도록 할 수도 있다. 또한, 화면 표시 방향의 전환은 표시부(7412)를 터치하거나 하우징(7411)에 제공된 조작용 버튼(7413)을 조작함으로써 수행할 수도 있다.
- [0376] 도 22의 (C)는 손목형 표시 장치의 일례를 도시한 것이다. 휴대 표시 장치(7100)는 하우징(7101), 표시부(7102), 조작 버튼(7103), 및 송수신 장치(7104)를 갖는다.
- [0377] 휴대 표시 장치(7100)는 송수신 장치(7104)에 의하여 영상 신호를 수신할 수 있고, 수신한 영상을 표시부(7102)에 표시할 수 있다. 또한, 음성 신호를 다른 수신 기기로 송신할 수도 있다.
- [0378] 또한, 조작 버튼(7103)에 의하여 전원 ON/OFF 동작이나 표시 영상의 전환, 또는 음성의 음량 조정 등을 수행할 수 있다.
- [0379] 여기서 표시부(7102)에는 본 발명의 일 형태에 따른 표시 장치가 제공된다. 따라서, 소비 전력이 낮고 신뢰성이 높은 휴대 표시 장치로 할 수 있다.
- [0380] 도 22의 (D)는 전자 서적의 일례를 도시한 것이다. 예를 들어, 전자 서적은 2개의 하우징(하우징(2702) 및 하우징(2704))으로 형성되어 있다. 하우징(2702) 및 하우징(2704)은 축부(2712)에 의하여 일체로 되어 있고, 축부(2712)를 축으로 하여 개폐 동작을 할 수 있다. 이러한 구성으로 하여 종이 서적과 같이 조작할 수 있게 된다.
- [0381] 하우징(2702)에는 표시부(2705)가 제공되고, 하우징(2704)에는 표시부(2707)가 제공되어 있다. 표시부(2705) 및 표시부(2707)는 하나의 화상 또는 상이한 화상을 표시할 수 있다. 다른 화상을 표시하는 구성으로 함으로써, 예를 들어 오른쪽 표시부(도 22의 (D)에서는 표시부(2705))에 문장을 표시하고, 왼쪽 표시부(도 22의 (D)에서는 표시부(2707))에 화상을 표시할 수 있다. 상술한 실시형태에 기재된 표시 장치를 적용함으로써, 소비 전력이 낮고 신뢰성이 높은 전자 서적으로 할 수 있다.
- [0382] 또한, 도 22의 (D)는 하우징(2702)에 조작부 등을 제공한 예를 도시한 것이다. 예를 들어 하우징(2702)에 전원 단자(2721), 조작 키(2723), 스피커(2725) 등이 제공되어 있다. 조작 키(2723)로 페이지를 넘길 수 있다. 또

한, 하우징 중 표시부가 제공되는 면에 키보드나 포인팅 디바이스 등이 제공되어도 좋다. 또한, 외부 접속용 단자(이어폰 단자, USB 단자 등), 기록 매체 삽입부 등이 하우징의 뒷면 또는 측면에 제공되어도 좋다. 또한, 전자 서적은 전자 사전으로서의 기능을 가져도 좋다.

[0383] 또한, 전자 서적은, 무선으로 정보를 송수신할 수 있는 구성으로 하여도 좋다. 무선으로 전자 서적 서버로부터 원하는 서적 데이터 등을 구입하고 다운로드하는 구성으로 할 수도 있다.

[0384] 도 22의 (E)는 텔레비전 장치의 일례를 도시한 것이다. 텔레비전 장치는 하우징(9601)에 표시부(9603)가 제공되어 있다. 표시부(9603)는 화상을 표시할 수 있다. 여기서, 하우징(9601)이 스탠드(9605)에 의하여 지탱된 구성을 도시하였다. 상술한 실시형태에서 제시한 표시 장치를 적용함으로써, 소비 전력이 낮고 신뢰성이 높은 텔레비전 장치로 할 수 있다.

[0385] 텔레비전 장치는 하우징(9601)에 제공된 조작 스위치나, 별체의 리모트 컨트롤러에 의하여 조작할 수 있다. 또한, 리모트 컨트롤러에는 상기 리모트 컨트롤러로부터 출력되는 데이터를 표시하기 위한 표시부가 제공되어도 좋다.

[0386] 또한, 텔레비전 장치는 수신기나 모뎀 등을 제공한 구성으로 한다. 수신기를 이용하여, 일반 텔레비전 방송을 수신할 수 있고, 모뎀을 통하여 유선 또는 무선으로 통신 네트워크에 접속됨으로써 단방향(송신자로부터 수신자로) 또는 쌍방향(송신자와 수신자 사이 또는 수신자들 사이 등)의 정보 통신이 가능하다.

[0387] 본 실시형태는, 다른 실시형태에 기재된 구성과 적절히 조합하여 실시할 수 있다.

부호의 설명

[0388] 100: 표시 장치

101: 화상 신호 공급원

110: 화상 처리 회로

111: 기억 회로

112: 비교 회로

113: 제어 회로

116: 기판

119: 절연층

120: 표시 패널

121: 구동 회로

122: 표시부

123: 화소

124: 화소

125: 발광 소자

130: 수신 회로

131: LVDS 트랜스미터

132: LVDS 리시버

133: SP 컨버터

135: 주사선

136: 신호선

137: 화소 회로

140: 화상 처리 장치

141: LVDS 트랜스미터

142: LVDS 리시버

205: 절연층

206: 전극

207: 절연층

208: 반도체층

209: 절연층

210: 절연층

211: 절연층

213: 전극

214: 전극

215: 전극

217: 절연층

221: 불순물 원소

232: 트랜지스터

233: 용량 소자

271: 터치 센서

301: 동영상 표시 기간

302: 정지 화상 표시 기간

303: 기간

304: 정지 화상 유지 기간

318: 전극

320: EL층

322: 전극

330: 발광 소자

331: 발광 소자

400: 트랜지스터

401: 트랜지스터

410: 트랜지스터

411: 트랜지스터

420: 트랜지스터

421: 트랜지스터

430: 트랜지스터

431: 트랜지스터

432: 액정 소자

434: 트랜지스터

435: 노드

436: 노드

437: 노드

440: 트랜지스터

441: 트랜지스터

450: 트랜지스터

451: 트랜지스터

500: 터치 센서

510: 검지 유닛

518: 검지 소자

519: 검지 회로

901: 연산 증폭기

911: 비반전 신호 입력 단자

912: 반전 신호 입력 단자

913: 스탠바이 신호 입력 단자

914: 출력 단자

921: 비반전 신호

922: 반전 신호

931: 출력 신호

999: 노이즈

2702: 하우징

2704: 하우징

2705: 표시부

2707: 표시부

2712: 축부

2721: 전원 단자

2723: 조작 키

2725: 스피커

5100: 웨이트

5120: 기관

5161: 영역

7100: 휴대 표시 장치

7101: 하우징

7102: 표시부

7103: 조작 버튼

7104: 송수신 장치

7400: 휴대 전화기

7401: 하우징

7402: 표시부

7403: 조작 버튼

7404: 외부 접속 포트

7405: 스피커

7406: 마이크로폰

7410: 휴대 전화기

7411: 하우징

7412: 표시부

7413: 조작용 버튼

7414: 외부 접속부

7415: 스피커

7416: 마이크로폰

7417: 카메라

9601: 하우징

9603: 표시부

9605: 스탠드

100a: 표시 장치

121a: 구동 회로

121b: 구동 회로

121c: 구동 회로

121d: 구동 회로

123B: 화소

123G: 화소

123R: 화소

123Y: 화소

130a: 수신 회로

320a: 전하 발생층

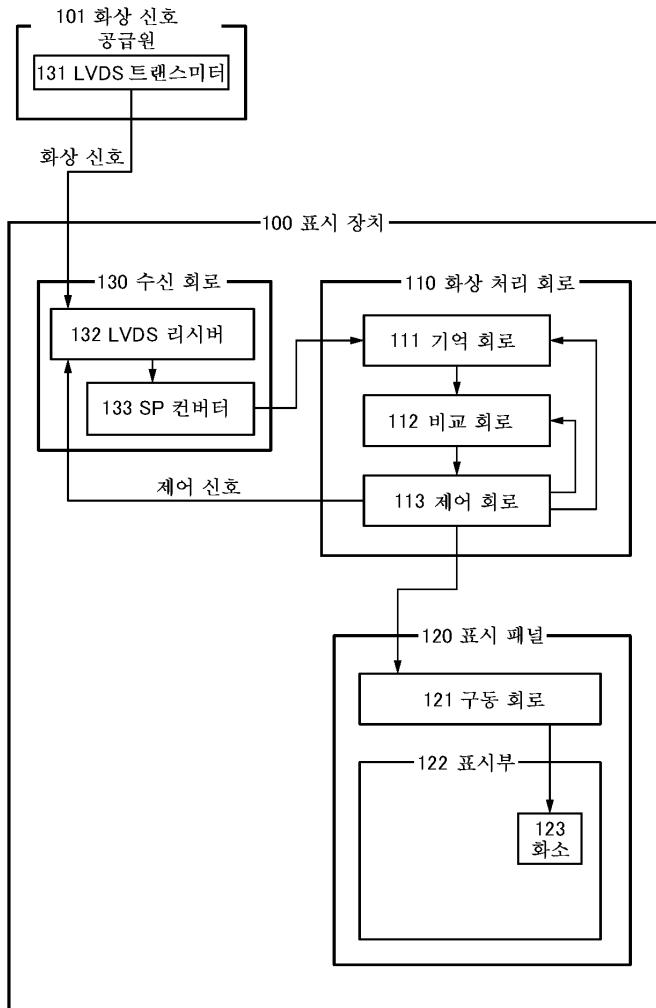
500B: 터치 센서

510B: 검지 유닛

519B: 검지 회로

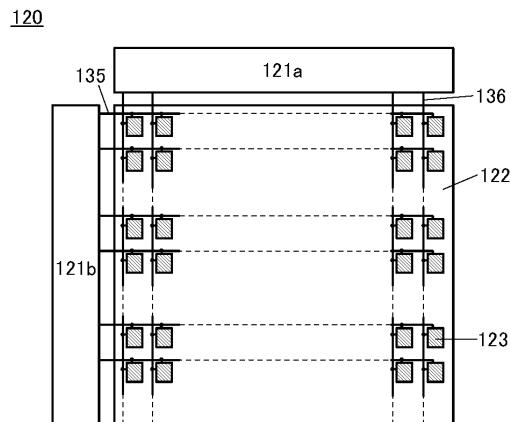
도면

도면1

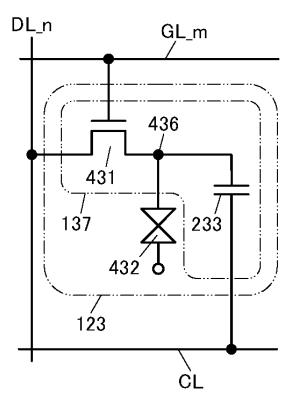


도면2

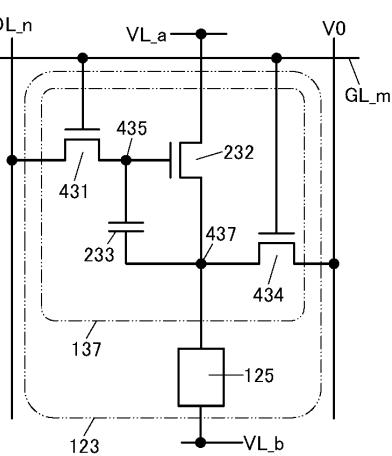
(A)



(B)

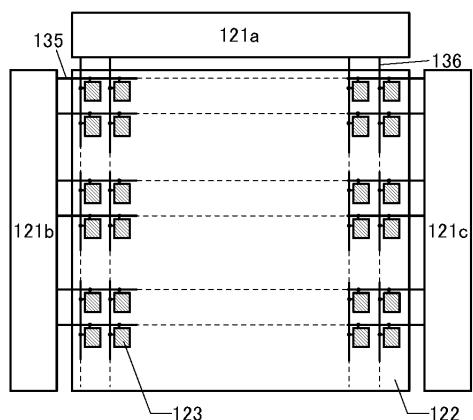


(C)

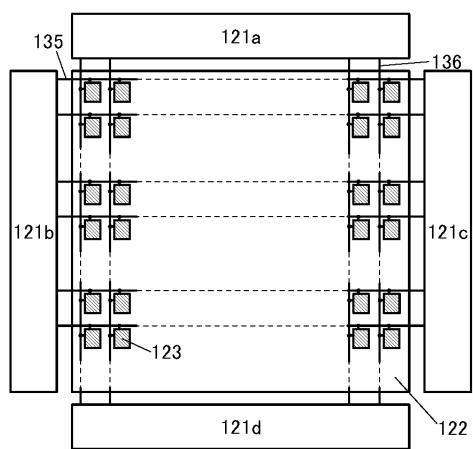


도면3

(A)

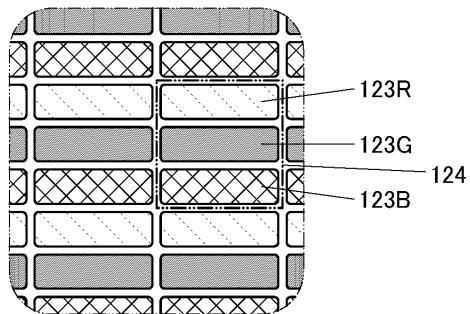


(B)

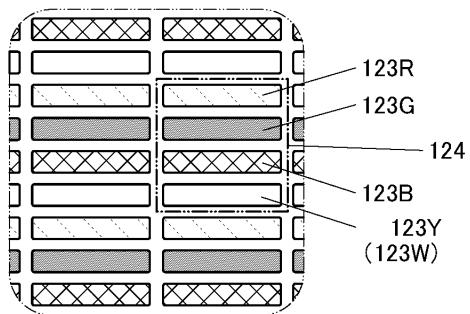


도면4

(A)

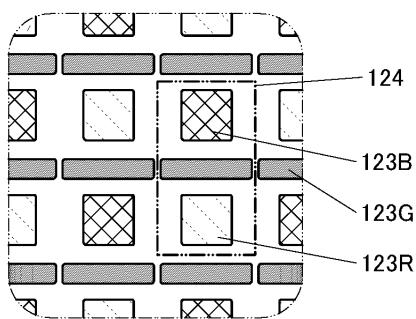


(B)

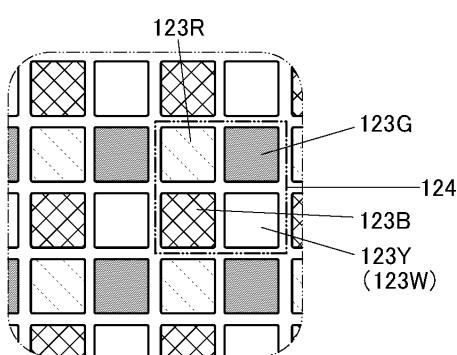


도면5

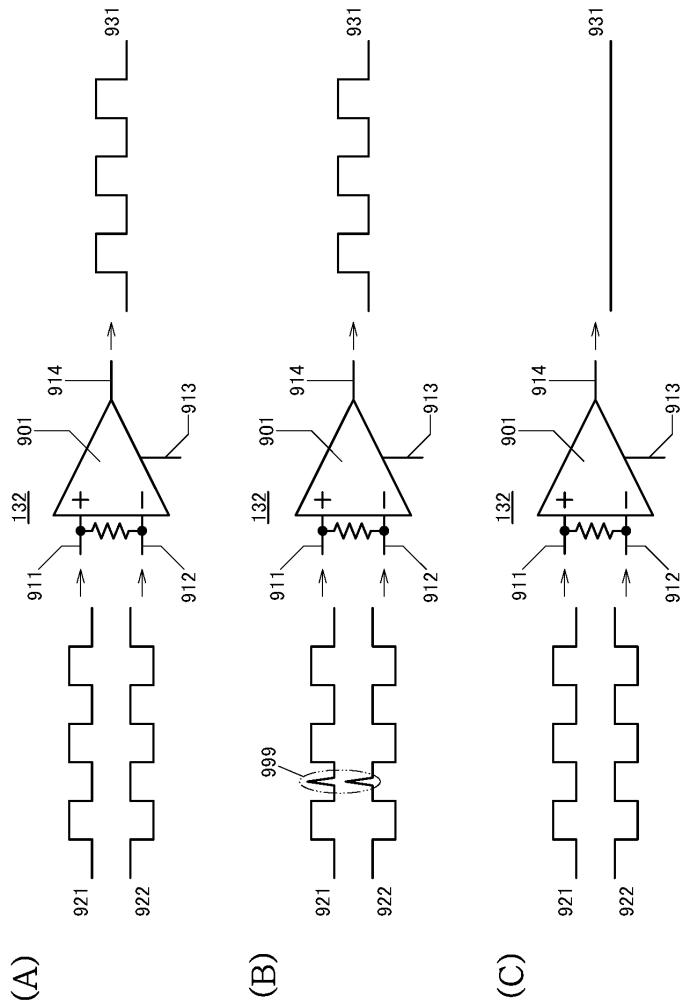
(A)



(B)

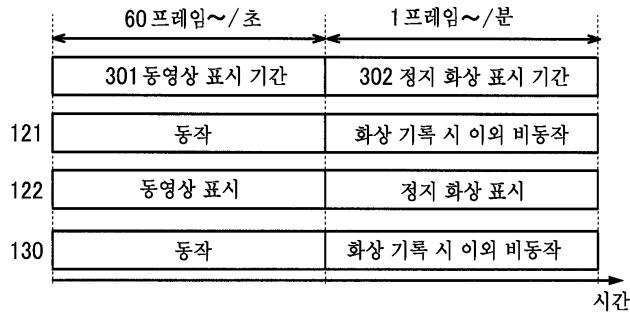


도면6

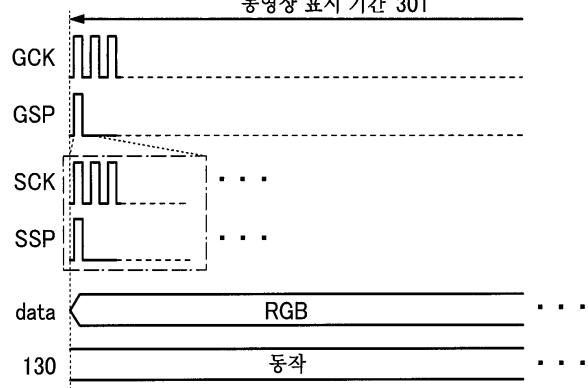


도면7

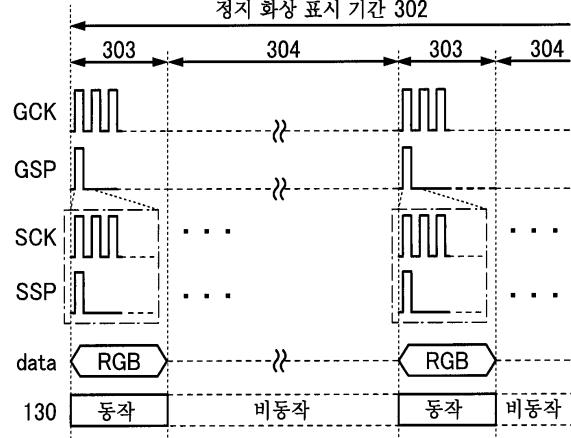
(A)



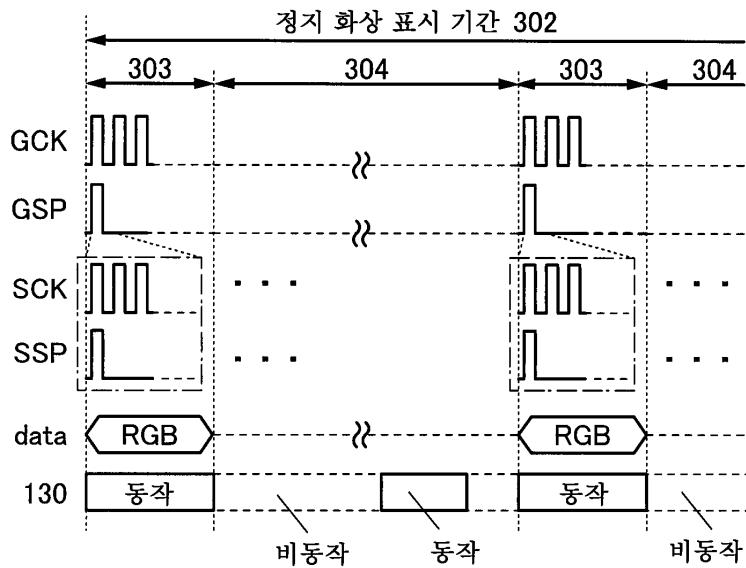
(B)



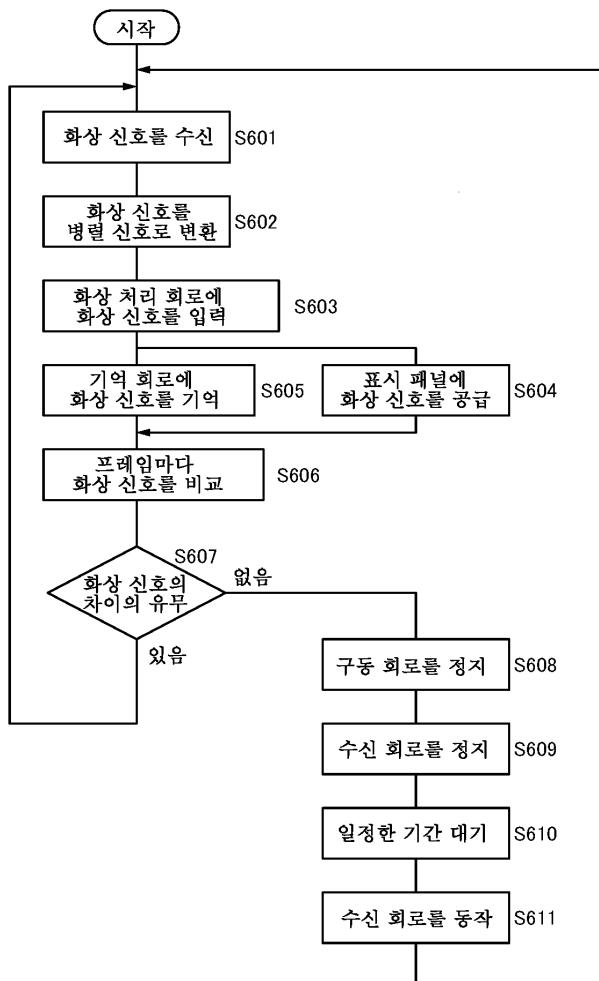
(C)



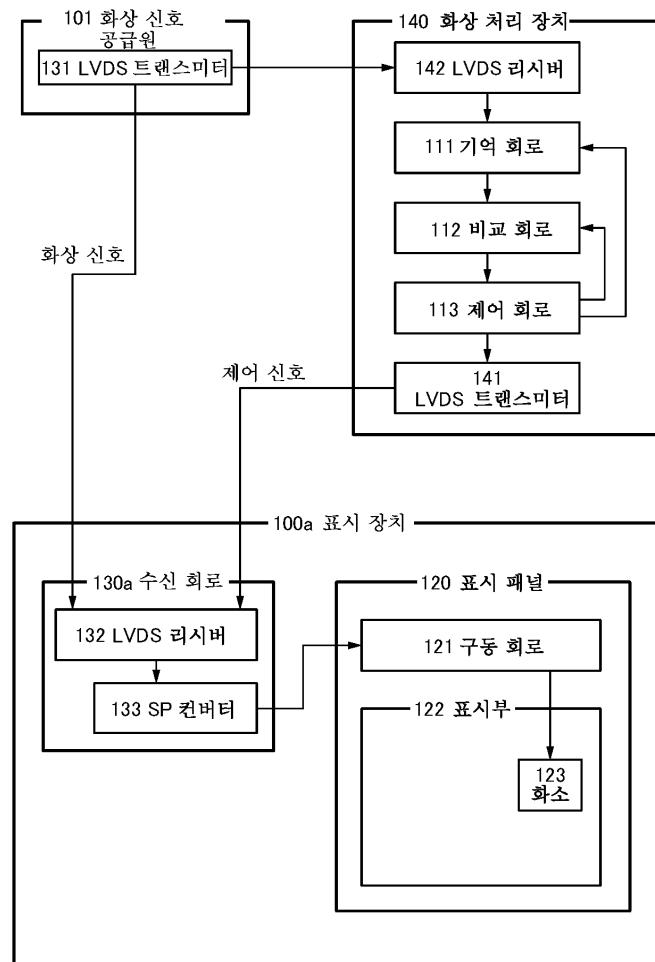
도면8



도면9

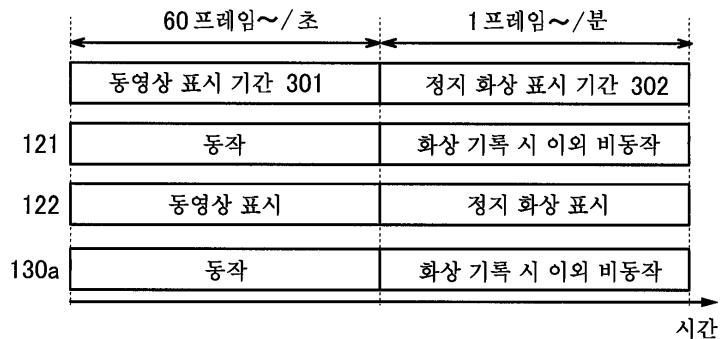


도면10

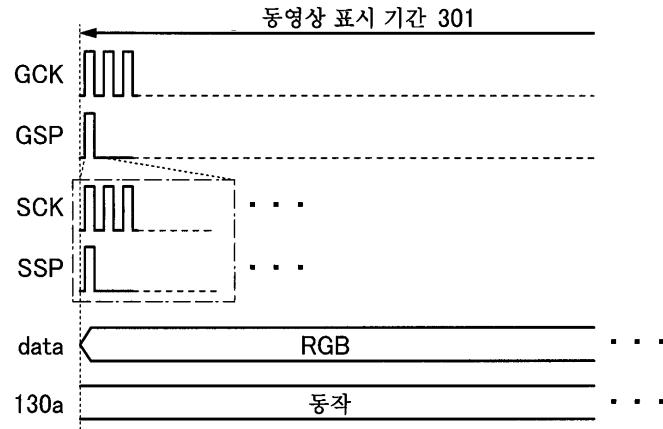


도면11

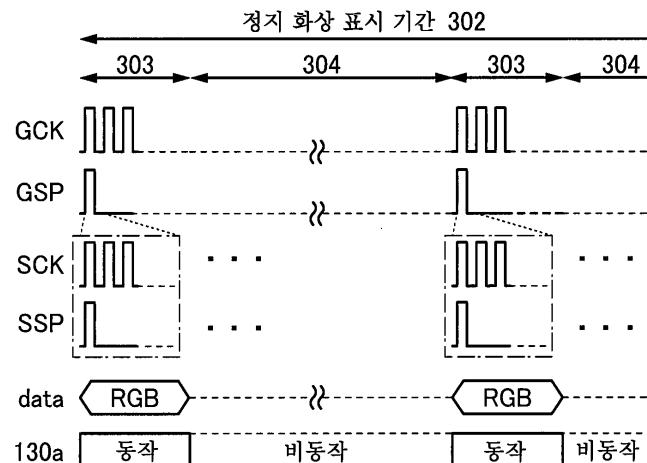
(A)



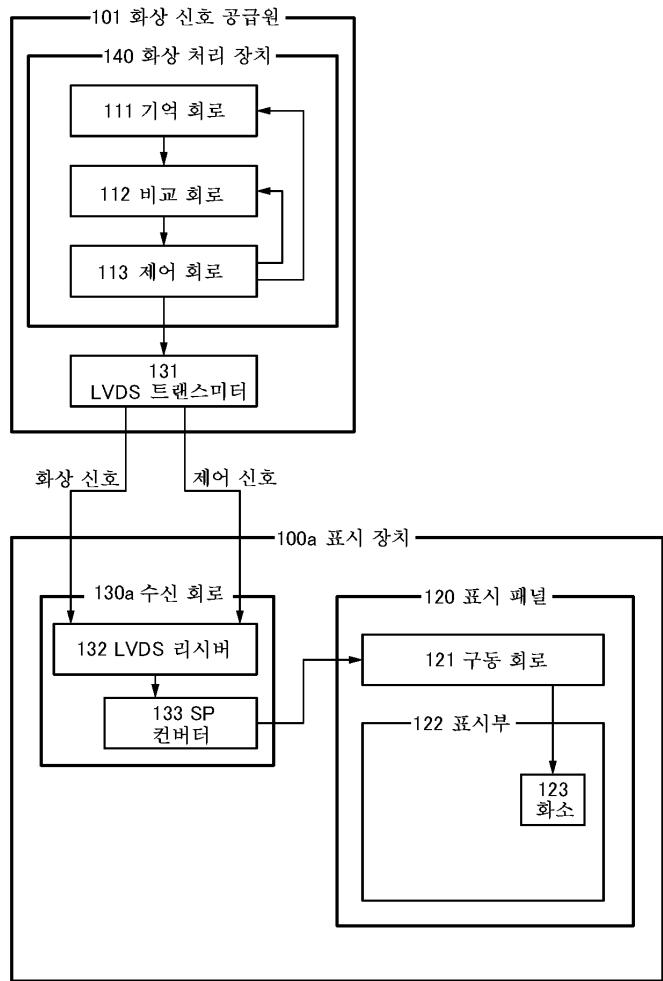
(B)



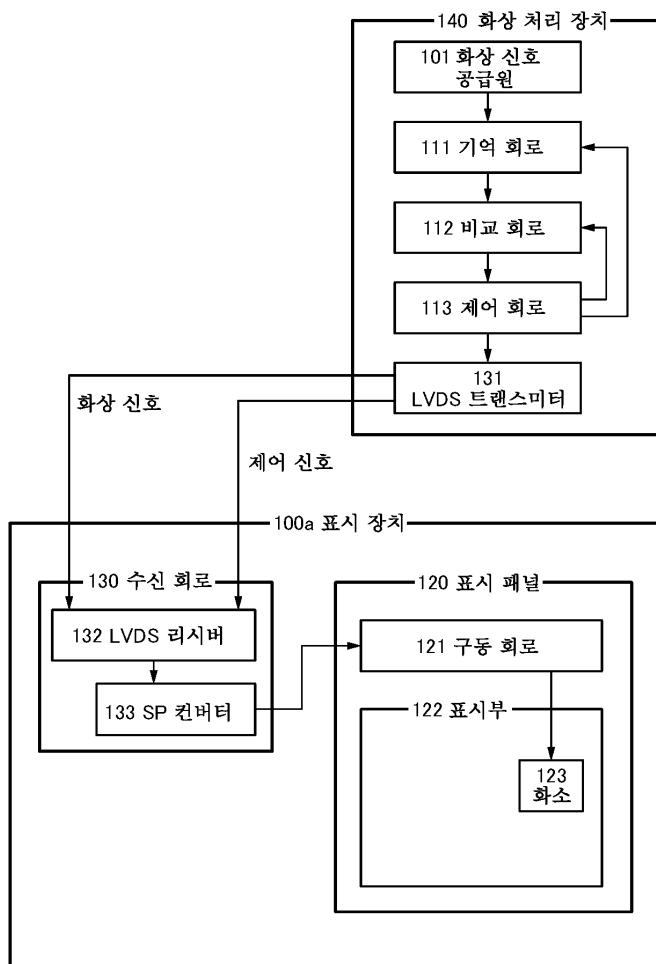
(C)



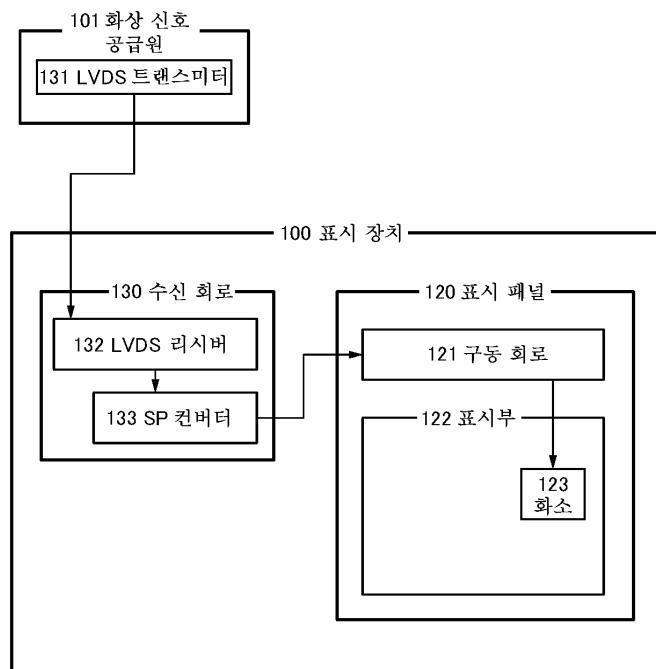
도면12



도면13

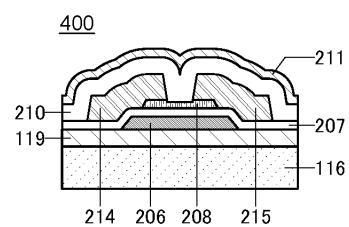


도면14

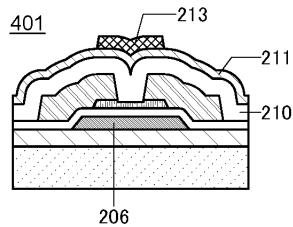


도면15

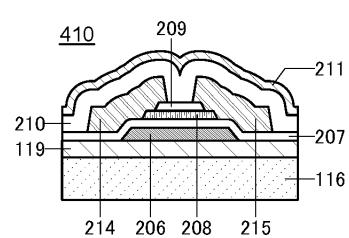
(A1)



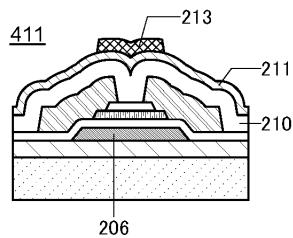
(A2)



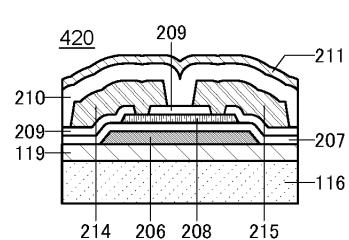
(B1)



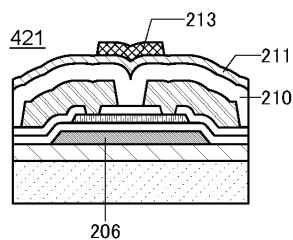
(B2)



(C1)

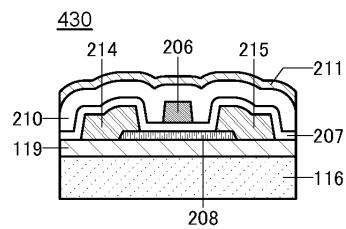


(C2)

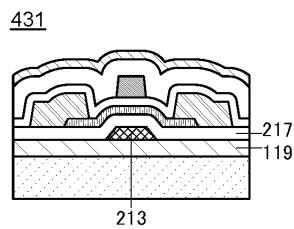


도면16

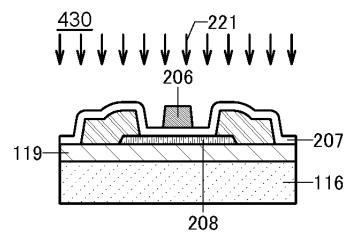
(A1)



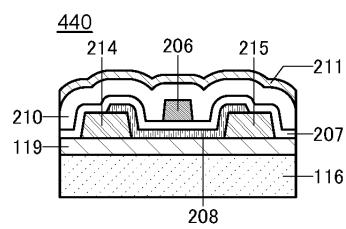
(A2)



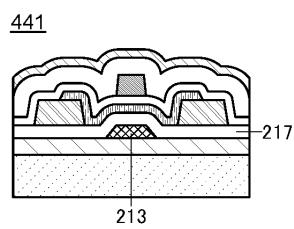
(A3)



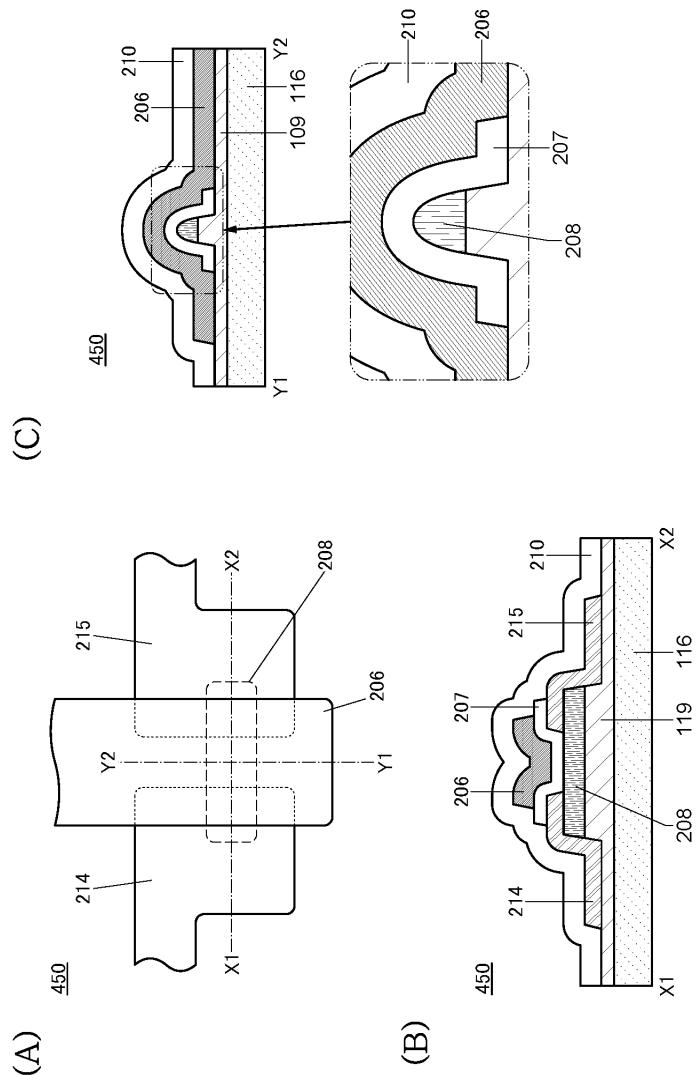
(B1)



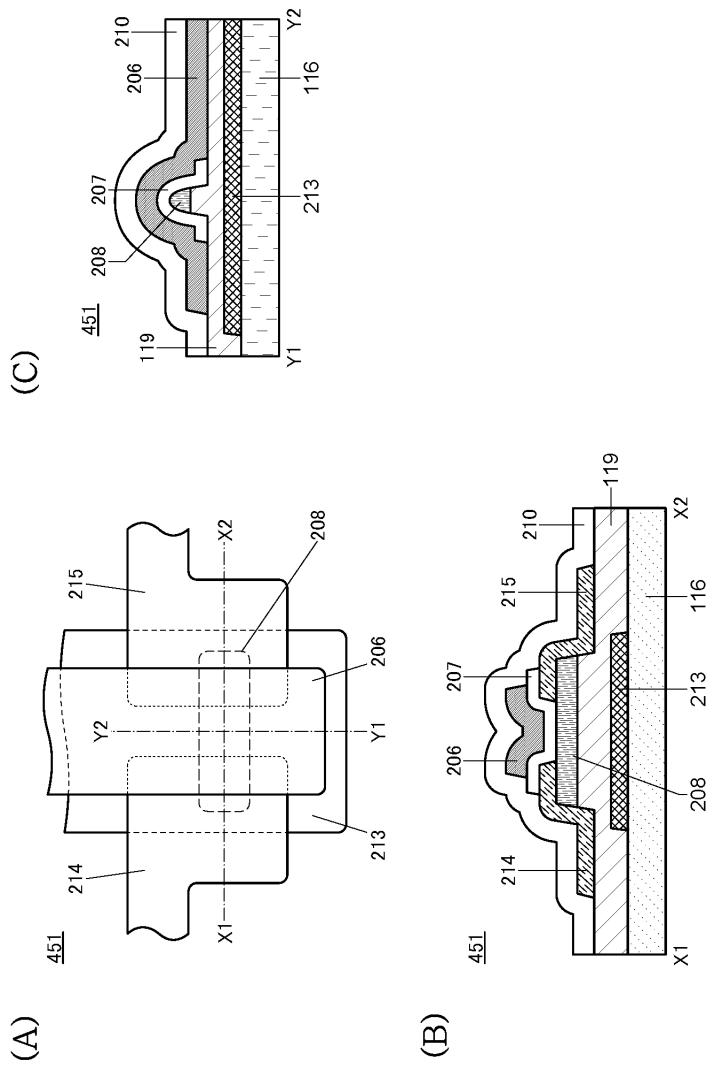
(B2)



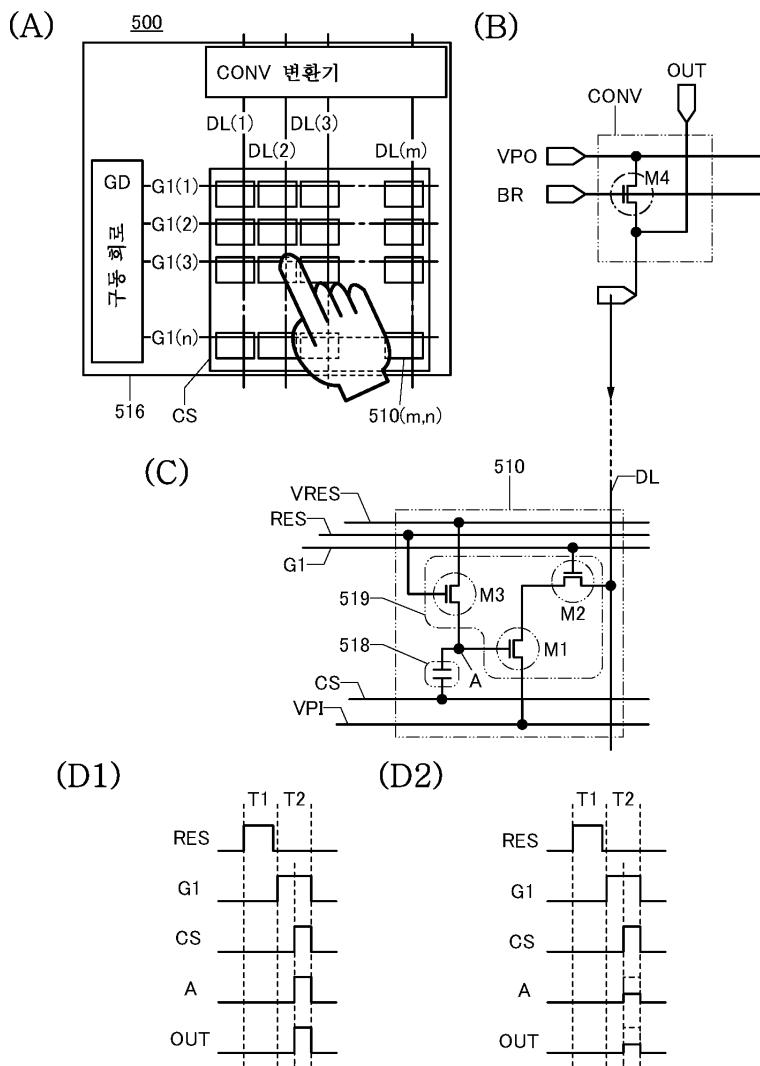
도면 17



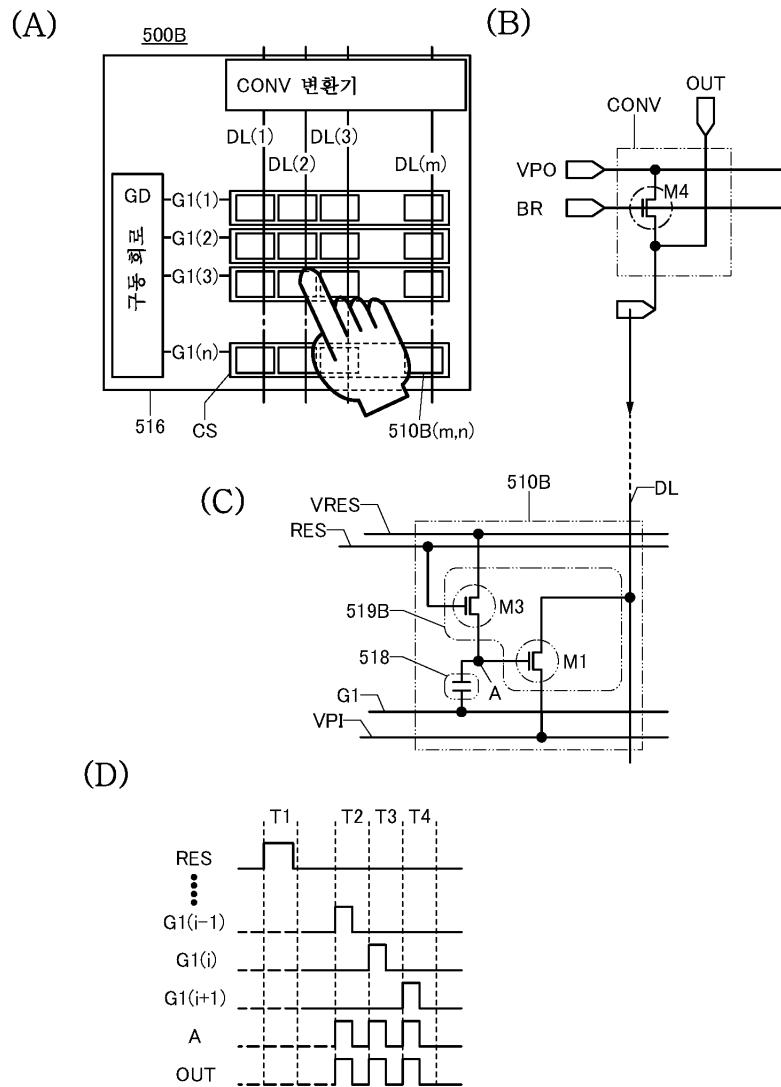
도면18



도면19

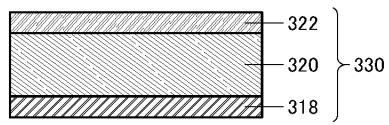


도면20

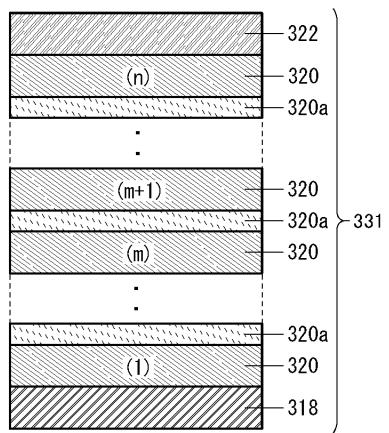


도면21

(A)

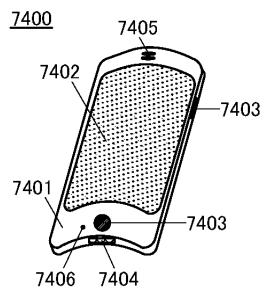


(B)

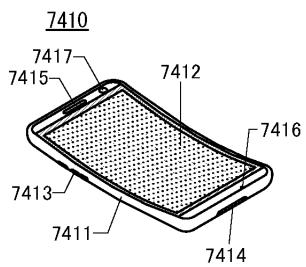


도면22

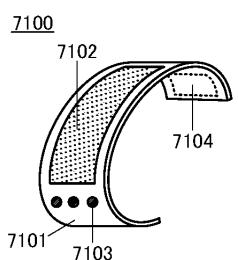
(A)



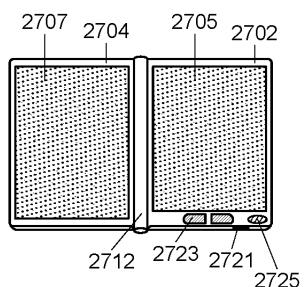
(B)



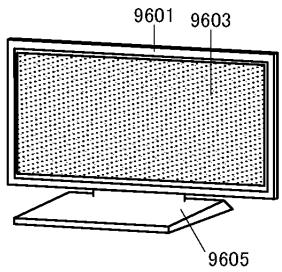
(C)



(D)

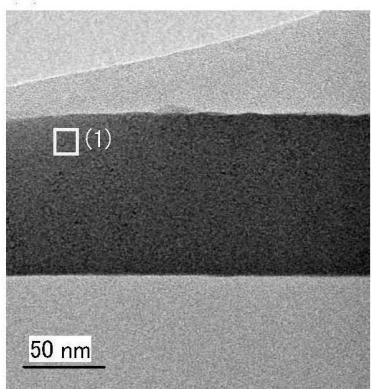


(E)

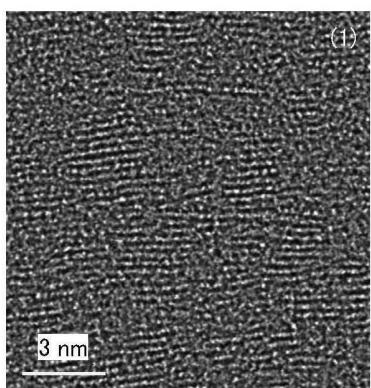


도면23

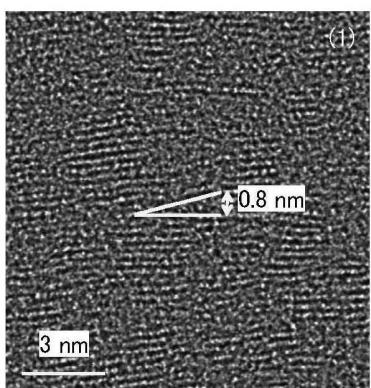
(A)



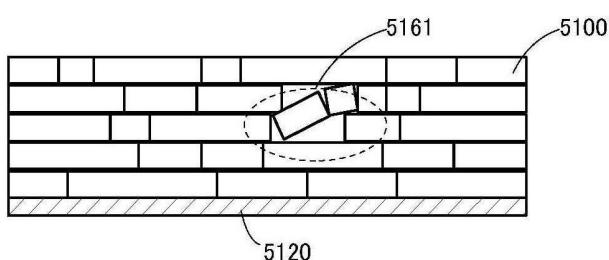
(B)



(C)

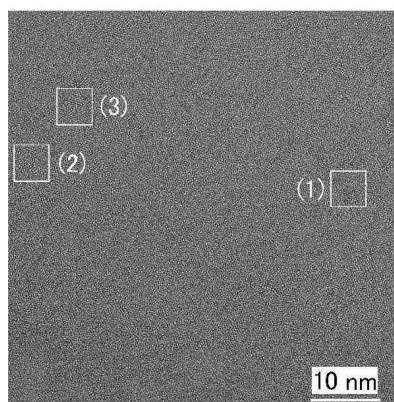


(D)

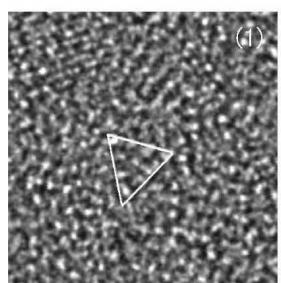


도면24

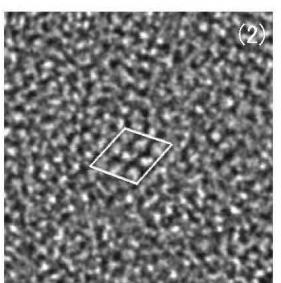
(A)



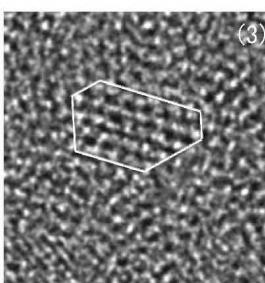
(B)



(C)

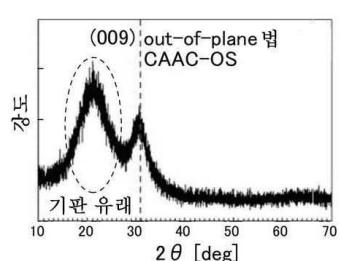


(D)

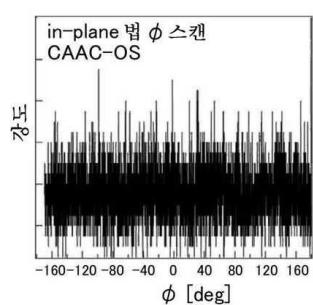


도면25

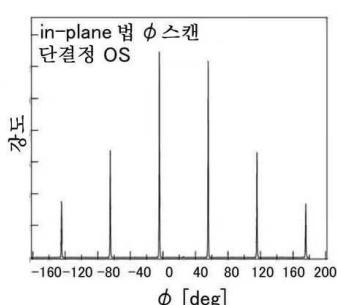
(A)



(B)

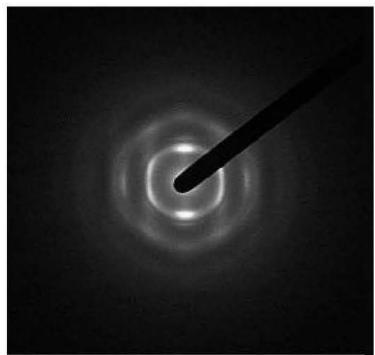


(C)

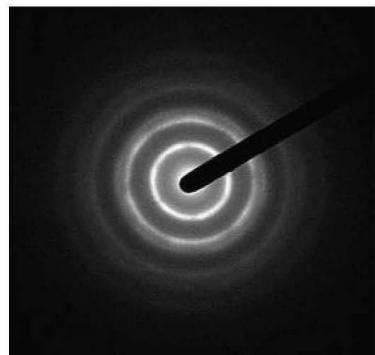


도면26

(A)



(B)



도면27

