



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0083086
(43) 공개일자 2016년07월11일

- (51) 국제특허분류(Int. Cl.)
G01R 31/28 (2006.01) *G01R 31/3185* (2006.01)
- (52) CPC특허분류
G01R 31/2896 (2013.01)
G01R 31/2884 (2013.01)
- (21) 출원번호 10-2016-7014974
- (22) 출원일자(국제) 2014년10월28일
심사청구일자 없음
- (85) 번역문제출일자 2016년06월03일
- (86) 국제출원번호 PCT/US2014/062538
- (87) 국제공개번호 WO 2015/069490
국제공개일자 2015년05월14일
- (30) 우선권주장
14/074,672 2013년11월07일 미국(US)

- (71) 출원인
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자
보겔라, 사가르
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
신시아, 레이지
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
스리니바산, 스리칸트
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
- (74) 대리인
특허법인 남앤드남

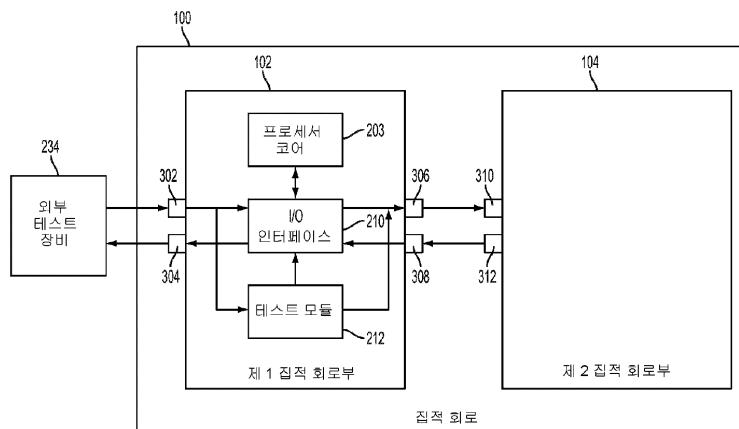
전체 청구항 수 : 총 30 항

(54) 발명의 명칭 집적 회로들을 테스트하기 위한 방법

(57) 요 약

집적 회로가 개시된다. 집적 회로는 입력 패드 및 출력 패드, 제 1 회로소자를 갖는 제 1 집적 회로부, 및 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함한다. 제 1 집적 회로부는, 입력 테스트 신호를 입력 패드로부터 제 2 집적 회로부로 제공하고, 출력 테스트 신호를 제 2 집적 회로부로부터 출력 패드로 제공하도록 구성되고, 출력 테스트 신호는 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에 의해 생성된다.

대 표 도



(52) CPC특허분류

G01R 31/2894 (2013.01)

G01R 31/318513 (2013.01)

G01R 31/318558 (2013.01)

G01R 31/318586 (2013.01)

명세서

청구범위

청구항 1

집적 회로로서,

입력 패드 및 출력 패드;

제 1 회로소자를 갖는 제 1 집적 회로부; 및

상기 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함하고,

상기 제 1 집적 회로부는,

입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하고; 그리고

출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하도록 구성되고,

상기 출력 테스트 신호는 상기 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에 의해 생성되는, 집적 회로.

청구항 2

제 1 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 상이한 웨이퍼들 상에서 제조되는, 집적 회로.

청구항 3

제 1 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부 각각은 하나 이상의 다이-투-다이 패드들을 포함하고, 상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 이들 각각의 하나 이상의 다이 패드들을 통해 함께 전기적으로 연결되는, 집적 회로.

청구항 4

제 1 항에 있어서,

상기 제 1 집적 회로부는 기저대역 프로세서를 포함하고, 상기 제 2 집적 회로부는, 상기 기저대역 프로세서에 의해 생성되는 데이터를 이용하여 반송파 신호를 변조하고 원격 장치로부터 송신되는 데이터를 복원하기 위해서 반송파 신호를 복조하도록 구성되는 모뎀을 포함하는, 집적 회로.

청구항 5

제 1 항에 있어서,

상기 입력 패드 및 상기 출력 패드를 포함하는 하나 이상의 GPIO(general purpose input/output) 패드들을 더 포함하는, 집적 회로.

청구항 6

제 1 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 테스트 모드에 진입하도록 구성되고, 상기 제 1 집적 회로부는, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하고, 상기 제 1 집적 회로부는, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하는, 집적 회로.

청구항 7

제 6 항에 있어서,

상기 테스트 모드는 스캔 테스트 모드를 포함하는, 집적 회로.

청구항 8

제 6 항에 있어서,

상기 테스트 모드는 기능 테스트 모드를 포함하는, 집적 회로.

청구항 9

제 6 항에 있어서,

상기 제 1 집적 회로부는 추가로, 상기 제 2 집적 회로부로 하여금, 상기 입력 패드로부터의 하나 이상의 제어 신호들에 대한 응답으로 상기 테스트 모드에 진입하게 하도록 구성되는, 집적 회로.

청구항 10

제 6 항에 있어서,

상기 제 1 집적 회로부는 추가로, 상기 제 2 집적 회로부로 하여금, 하나 이상의 제어 신호들을 상기 제 2 집적 회로부에 제공함으로써 상기 테스트 모드에 진입하게 하도록 구성되는, 집적 회로.

청구항 11

제 1 항에 있어서,

상기 제 1 집적 회로부는, 상기 입력 패드로부터 상기 제 2 집적 회로부로의 상기 입력 테스트 신호를 위한 입력 패스-스루, 및 추가로, 상기 제 2 집적 회로부로부터 상기 출력 패드로의 출력 테스트 신호를 위한 출력 패스-스루 회로를 포함하는, 집적 회로.

청구항 12

제 6 항에 있어서,

상기 제 1 집적 회로부는, 상기 입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하도록 구성되는 멀티플렉서, 및 상기 출력 테스트 신호를 상기 출력 패드로 제공하도록 구성되는 디멀티플렉서를 포함하는, 집적 회로.

청구항 13

입력 패드 및 출력 패드, 제 1 회로소자를 갖는 제 1 집적 회로부, 및 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 갖는 집적 회로를 테스트하는 방법으로서,

입력 테스트 신호를 상기 입력 패드로부터 상기 제 1 집적 회로부를 통해 상기 제 2 집적 회로부로 제공하는 단계;

상기 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에서 출력 테스트 신호를 생성하는 단계; 및

상기 출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 제 1 집적 회로부를 통해 상기 출력 패드로 제공하는 단계를 포함하는, 집적 회로를 테스트하는 방법.

청구항 14

제 13 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 상이한 웨이퍼들 상에서 제조되는, 집적 회로를 테스트하는 방법.

청구항 15

제 13 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부 각각은 하나 이상의 다이-투-다이 패드들을 포함하고,

상기 입력 테스트 신호는 상기 제 1 집적 회로부로부터 상기 제 2 집적 회로부로 제공되고

상기 출력 테스트 신호는 상기 제 2 집적 회로부로부터 상기 하나 이상의 다이-투-다이 패드들을 통해 상기 제 1 집적 회로부로 제공되는, 집적 회로를 테스트하는 방법.

청구항 16

제 13 항에 있어서,

상기 제 1 집적 회로부는 기저대역 프로세서를 포함하고 상기 제 2 집적 회로부는 상기 기저대역 프로세서에 의해 생성되는 데이터를 이용하여 반송파 신호를 변조하고 원격 장치로부터 송신되는 데이터를 복원하기 위해서 반송파 신호를 복조하도록 구성되는 모뎀을 포함하는, 집적 회로를 테스트하는 방법.

청구항 17

제 13 항에 있어서,

상기 집적 회로는 상기 입력 패드 및 상기 출력 패드를 포함하는 하나 이상의 GPIO(general purpose input/output) 패드들을 더 포함하는, 집적 회로를 테스트하는 방법.

청구항 18

제 13 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부로 하여금 테스트 모드에 진입하게 하는 단계를 더 포함하고, 상기 입력 테스트 신호는, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 제 1 집적 회로부에 의해, 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공되고, 상기 출력 테스트 신호는, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 제 1 집적 회로부에 의해, 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공되는, 집적 회로를 테스트하는 방법.

청구항 19

제 18 항에 있어서,

상기 테스트 모드에 진입하는 단계는 스캔 테스트를 수행하는 단계를 포함하는, 집적 회로를 테스트하는 방법.

청구항 20

제 18 항에 있어서,

상기 테스트 모드에 진입하는 단계는 기능 테스트를 수행하는 단계를 포함하는, 집적 회로를 테스트하는 방법.

청구항 21

제 18 항에 있어서,

상기 제 1 집적 회로부는, 상기 제 2 집적 회로부로 하여금, 상기 입력 패드로부터의 하나 이상의 제어 신호들에 대한 응답으로 상기 테스트 모드에 진입하게 하는, 집적 회로를 테스트하는 방법.

청구항 22

제 18 항에 있어서,

상기 제 1 집적 회로부는, 상기 제 2 집적 회로부로 하여금, 하나 이상의 제어 신호들을 상기 제 2 집적 회로부에 제공함으로써 상기 테스트 모드에 진입하게 하는, 집적 회로를 테스트하는 방법.

청구항 23

제 13 항에 있어서,

상기 입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하는 단계는 입력 테스트 신호를

제 1 집적 회로부를 통해 통과시키는 단계를 포함하고, 상기 출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하는 단계는 상기 출력 테스트 신호를 상기 제 1 집적 회로부를 통해 통과시키는 단계를 포함하는, 집적 회로를 테스트하는 방법.

청구항 24

제 13 항에 있어서,

상기 입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하는 단계는 상기 제 2 집적 회로부에 대한 상기 입력 테스트 신호를 멀티플렉싱하는 단계를 포함하고, 상기 출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하는 단계는 상기 출력 패드에 대한 상기 출력 테스트 신호를 디멀티플렉싱하는 단계를 포함하는, 집적 회로를 테스트하는 방법.

청구항 25

집적 회로로서,

입력 패드 및 출력 패드;

제 1 회로소자를 갖는 제 1 집적 회로부; 및

상기 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함하고,

상기 제 1 집적 회로부는,

입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하기 위한 수단; 및

출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하기 위한 수단을 포함하고,

상기 출력 테스트 신호는 상기 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에 의해 생성되는, 집적 회로.

청구항 26

제 25 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 상이한 웨이퍼들 상에서 제조되는, 집적 회로.

청구항 27

제 25 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부 각각은 하나 이상의 다이-투-다이 패드들을 포함하고, 상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 이들 각각의 하나 이상의 다이 패드들을 통해 함께 전기적으로 연결되는, 집적 회로.

청구항 28

제 25 항에 있어서,

상기 제 1 집적 회로부는 기저대역 프로세서를 포함하고, 상기 제 2 집적 회로부는, 상기 기저대역 프로세서에 의해 생성되는 데이터를 이용하여 반송파 신호를 변조하고 원격 장치로부터 송신되는 데이터를 복원하기 위해서 반송파 신호를 복조하도록 구성되는 모뎀을 포함하는, 집적 회로.

청구항 29

제 25 항에 있어서,

상기 입력 패드 및 상기 출력 패드를 포함하는 하나 이상의 GPIO(general purpose input/output) 패드들을 더 포함하는, 집적 회로.

청구항 30

제 25 항에 있어서,

상기 제 1 집적 회로부 및 상기 제 2 집적 회로부는 테스트 모드에 진입하도록 구성되고, 상기 제공하기 위한 수단은, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 입력 테스트 신호를 상기 입력 패드로부터 상기 제 2 집적 회로부로 제공하도록 구성되고, 상기 출력 테스트 신호를 제공하기 위한 수단은, 상기 테스트 모드에 진입하는 것에 대한 응답으로, 상기 출력 테스트 신호를 상기 제 2 집적 회로부로부터 상기 출력 패드로 제공하도록 구성되는, 집적 회로.

발명의 설명

기술 분야

[0001] 관련 출원의 교차 참조

[0002] [0001]본 출원은, 2013년 11월 7일에 출원되고 명칭이 METHODOLOGY FOR TESTING INTEGRATED CIRCUITS인 미국 특허 출원 제14/074,672호를 우선권으로 주장하며, 상기 출원은 그 전체가 인용에 의해 본원에 명시적으로 포함된다.

[0003] [0002]본 개시물은 전반적으로 집적 회로들에 관한 것이며, 보다 구체적으로, 집적 회로들을 테스트하기 위한 방법론들에 관한 것이다.

배경 기술

[0004] [0003]집적 회로는 플라스틱 또는 세라믹 패키지에 캡슐화된 하나 이상의 다이들을 포함한다. 다이는 반도체 재료에 형성된 전자 회로이다. 일반적으로, 다이는, 종래 기술에 잘 알려진 프로세스들을 통해 실리콘 또는 다른 반도체 재료의 단일 웨이퍼 상의 큰 배치(batch)들에서 제조된다. 웨이퍼는 이후, 절단되거나 또는 개별 다이로 분리될 수 있다. 다이들은 이후에, 물리적 및 환경적 손상을 방지하기 위해서 보호 케이스들에 패키징된다. "패키지"로 흔히 지칭되는 케이스는 원격 디바이스들을 집적 회로들에 연결시키는 전기 패드들을 지지한다.

[0005] [0004]다이들은 디지털 또는 아날로그일 수 있다. 많은 통신 디바이스들, 이를 테면, 모바일폰들, 개인 휴대 정보 단말기(PDA)들, 데스크탑 컴퓨터들, 랩톱 컴퓨터들, 팜-사이즈드(palm-sized) 컴퓨터들, 태블릿 컴퓨터들, 워크스테이션들, 게임 콘솔들, 미디어 플레이어들 등에서, 디지털 및 아날로그 다이들은 별도의 집적 회로들에서 패키징된다. 이러한 집적 회로들은, 각각의 패키지가 단지 하나의 다이만을 포함한다는 점에서 모놀리식(monolithic)이다. 예를 들어, 통상의 전기통신 디바이스는 하나의 집적 회로 및 다른 집적 회로에 의해 제공되는 무선 모뎀에 의해 기저대역 프로세서를 구비할 수 있다.

[0006] [0005]더 소형이고 더 저렴한 비용의 디바이스들에 대한 증가하는 수요를 충족시키기 위해서, 반도체 산업은 하나의 패키지에 더 많은 기능을 결합시키는 기술을 향해 이동하고 있다. 이 기술은 종종, 다수의 다이들이 하나의 패키지로 결합되는 것을 의미하는 하이브리드들인 집적 회로들로 구현된다. 이는, 디지털 및 아날로그 다이들을 원격 통신 적용을 위해 하나의 패키지로 결합하려고 시도할 경우 특정한 기술적 문제들을 보여준다. 이러한 아날로그 다이들은, 디지털 다이들과 통신하기 위해 매우 소수의 디지털 패드들을 구비하며, 이러한 패드들은 테스팅 직원이 액세스할 수 없는 다이-투-다이 패드들이다.

[0007] [0006]따라서, 디지털 및 아날로그 다이들 둘 모두를 갖는 하이브리드 집적 회로들을 테스트하기 위한 기술분야에 대한 요구가 존재한다.

발명의 내용

[0008] [0007]집적 회로의 양상들이 개시된다. 집적 회로는 입력 패드 및 출력 패드, 제 1 회로소자를 갖는 제 1 집적 회로부, 및 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함한다. 제 1 집적 회로부는, 입력 테스트 신호를 입력 패드로부터 제 2 집적 회로부로 제공하고, 출력 테스트 신호를 제 2 집적 회로부로부터 출력 패드로 제공하도록 구성되고, 출력 테스트 신호는 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에 의해 생성된다.

[0009] [0008]집적 회로를 테스팅하는 방법의 양상들이 개시된다. 집적 회로는 입력 패드 및 출력 패드, 제 1 회로소자를 갖는 제 1 집적 회로부, 및 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함한다. 방법은 입력 테스트 신호를 입력 패드로부터 제 1 집적 회로부를 통해 제 2 집적 회로부로 제공하는 단계, 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에서 출력 테스트 신호를 생성하는 단계, 및 출력 테

스트 신호를 제 2 집적 회로부로부터 제 1 집적 회로부를 통해 출력 패드로 제공하는 단계를 포함한다.

[0010] [0009]집적 회로의 추가적인 양상들이 개시된다. 집적 회로는 입력 패드 및 출력 패드, 제 1 회로소자를 갖는 제 1 집적 회로부 및 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함한다. 제 1 집적 회로부는, 입력 테스트 신호를 입력 패드로부터 제 2 집적 회로부로 제공하기 위한 수단, 및 출력 테스트 신호를 제 2 집적 회로부로부터 출력 패드로 제공하기 위한 수단을 포함하고, 출력 테스트 신호는 입력 테스트 신호에 대한 응답으로 제 2 집적 회로부에 의해 생성된다.

[0011] [0010]장치 및 방법들의 다른 양상들은 다음의 상세한 설명으로부터 당업자에게 쉽게 자명해질 것이며, 장치들, 방법들 및 제조 물품들의 다양한 양상들은 예시적으로 나타내어지고 설명된다는 것을 이해한다. 실현되는 바와 같이, 이러한 양상들은 다른 형태 및 상이한 형태로 구현될 수 있으며, 그 몇몇 세부 사항들은 다양한 다른 관점들에서의 변경이 가능할 수 있다. 따라서, 도면들 및 상세한 설명은 본질적으로 설명을 위한 것이며 제한적인 것으로 간주되지 않는다.

도면의 간단한 설명

[0012] [0011]장치 및 방법들의 다양한 양성이 이제, 첨부된 도면들과 관련하여, 예시의 방법으로 상세한 설명에 나타내어질 것이며, 이에 한정되는 것은 아니다.

[0012]도 1은 집적 회로의 일례를 나타내는 블록도이다.

[0013]도 2는 집적 회로의 제 1 집적 회로부 및 제 2 집적 회로부의 일례를 도시하는 블록도이다.

[0014]도 3은 스캔 테스트 능력을 지닌 제 1 집적 회로부의 일례를 도시하는 블록도이다.

[0015]도 4는 제 1 집적 회로부의 스캔 테스트 패드 접속의 일례를 도시하는 개략도이다.

[0016]도 5는 기능 테스팅 능력을 지닌 집적 회로의 일례를 도시하는 블록도이다.

[0017]도 6은 집적 회로를 테스트하기 위한 방법의 일례를 도시하는 흐름도이다.

[0018]관례에 따르면, 도면들 중 일부는 명료함을 위해 단순화될 수 있다. 따라서, 공지된 구조들 및 컴포넌트들은, 본 개시물 전체를 통해 나타내어진 다양한 개념들을 불명료하게 하는 것을 방지하기 위해서, 블록도 형태로 도시되거나, 또는 전체적으로 생략될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0013] [0019]장치들 및 방법들의 다양한 양상들이 첨부한 도면들을 참조하여 이후에 더욱 완전하게 설명될 것이다. 그러나, 이러한 장치들 및 방법들은 당업자에 의해 많은 상이한 형태들로 구현될 수도 있으며, 본원에 제시되는 임의의 특정한 장치 또는 방법으로 제한되는 것으로서 해석되지 않아야 한다. 오히려, 이들 양상들은, 본 발명이 철저하고 완전해지고 본 개시물의 범위를 당업자들에게 완전히 전달하도록 제공된다. 본 명세서의 교시들에 기초하여, 당업자는, 본 개시물의 임의의 다른 양상과 독립적으로 구현되는지 또는 그 양상과 결합되는지에 관계없이, 본 발명의 범위가 본 개시물에 제시된 임의의 양상을 커버하도록 의도된다는 것을 인식해야 한다. 예를 들어, 장치가 구현될 수 있거나 방법이 본원에 설명된 임의의 개수의 양상들을 사용하여 실시될 수 있다. 이외에도, 장치 또는 방법은, 본 개시물에 제시되는 다른 양상들 이외에도 또는 다른 양상들 대신에 다른 구조 및/또는 기능을 이용하여 구현될 수 있다. 따라서, 청구 범위는 본 개시물 전반에 걸쳐 제시되는 장치들 및 방법들의 다양한 양상들로 한정되지 않으며, 청구 범위의 언어와 일치하는 전체 범위를 따라야 한다.

[0014] [0020]용어 "장치"는, 임의의 집적 회로, 또는 집적 회로의 임의의 부분(예를 들면, 블록들, 모듈들, 컴포넌트들, 회로들, 엘리먼트들 등), 또는 집적 회로가 다른 집적 회로들 또는 컴포넌트(예를 들어, 비디오 카드, 마더보드 등)와 결합되는 임의의 중간 제품, 또는 임의의 최종 제품(예를 들어, 모바일 폰, 개인 휴대 정보 단말기(PDA), 데스크탑 컴퓨터, 랩탑 컴퓨터, 팜-사이즈드 컴퓨터, 태블릿 컴퓨터, 워크스테이션, 게임 콘솔, 미디어 플레이어 등)을 의미하는 것으로 광범위하게 해석되어야 한다. 용어 "방법"은 유사하게, 집적 회로의 동작, 또는 이들의 임의의 부분, 또는 임의의 중간 또는 최종 제품, 또는 임의의 단계, 프로세스, 알고리즘 등, 또는 이러한 집적 회로(또는 그의 부분)에 의해 수행되는 이들의 임의의 조합, 중간 제품, 또는 최종 제품을 의미하는 것으로 광범위하게 해석되어야 한다.

[0015] [0021]"예시적인"이라는 용어는 본 명세서에서 예, 예시 또는 예증으로서 제공되는 의미로 사용된다. "예시"로서 본 명세서에 기술된 임의의 실시예가, 반드시 다른 실시예들에 비해 바람직하거나 유리한 것으로 해석되는

것은 아니다. 마찬가지로, 장치 또는 방법에서의 용어 "실시예"는, 본 발명의 모든 실시예들이 설명되는 컴포넌트들, 구조, 피처들, 기능, 프로세스들, 이점들, 혜택들 또는 동작 모드를 포함하는 것을 요구하지 않는다.

[0016] [0022] 용어 "연결되는", "결합되는" 또는 이들의 임의의 변형은, 2개 이상의 엘리먼트들 사이의, 직접적인 또는 간접적인, 임의의 연결 또는 결합을 의미하고, 서로 "연결되는" 또는 "결합되는" 2개의 엘리먼트들 사이에 하나 이상의 중간 엘리먼트들의 존재를 포함할 수 있다. 엘리먼트들 사이의 결합 또는 연결은 물리적, 논리적 또는 이들의 결합일 수 있다. 본 명세서에서 사용되는 바와 같이, 2개의 엘리먼트들은, 몇몇의 비제한적이고 비배타적인 예들로서, 하나 이상의 와이어들, 케이블들 및/또는 프린트된(printed) 전기적 연결들의 사용뿐만 아니라, 전자기 에너지, 이를테면, 라디오 주파수 영역, 마이크로파 영역 및 광학(가시적 및 비가시적 둘 다의) 영역에서 광장들을 갖는 전자기 에너지의 사용에 의해 서로 "연결" 또는 "결합"되도록 고려될 수 있다.

[0017] [0023] 용어 "신호"는 데이터 신호, 오디오 신호, 비디오 신호, 멀티미디어 신호와 같은 임의의 신호를 포함할 수 있다는 것이 이해되어야 한다. 정보 및 신호들은 다양한 상이한 기술들 및 기법들 중 임의의 것을 사용하여 표현될 수 있다. 예를 들어, 이 설명을 통해 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기장 또는 입자들, 광학장 또는 입자들, 또는 이들의 임의의 조합으로 표현될 수 있다.

[0018] [0024] "제 1", "제 2" 등과 같은 지정을 사용하는 본 명세서의 엘리먼트에 대한 어떠한 언급도 일반적으로 그 엘리먼트들의 양 또는 순서를 제한하지 않는다. 오히려, 이러한 지정들은 둘 이상의 엘리먼트들 또는 엘리먼트의 예시들 사이를 구별하는 편리한 방법으로서 본 명세서에서 사용된다. 따라서, 제 1 및 제 2 엘리먼트들에 대한 참조는 오직 두 엘리먼트들만이 거기에 사용될 수 있거나 제 1 엘리먼트가 제 2 엘리먼트 선행해야 하는 것을 의미하지 않는다. 또한, 달리 언급되지 않으면, 엘리먼트들의 세트는 하나 이상의 엘리먼트들을 포함할 수 있다. 이외에도, 상세한 설명 또는 청구항들에서 사용되는 "A, B 또는 C 중 적어도 하나"라는 형태의 용어는 "A 또는 B 또는 C 또는 이러한 엘리먼트들의 임의의 결합"을 의미한다.

[0019] [0025] 본 명세서에 사용된 바와 같이 단수 표현은 문맥상 명백하게 다르게 지시하지 않는 한, 복수의 형태를 또한 포함하도록 의도된다. 본 명세서에서 사용될 때, 용어 "구비하다", "구비하는" 및/또는 "포함하다" 및/또는 "포함하는"은 하나 이상의 다른 특징들, 정수들, 단계들, 동작들, 엘리먼트들, 컴포넌트들 및/또는 이들의 그룹들의 존재 또는 추가를 배제하기 않고, 명시된 특징들, 정수들, 단계들, 동작들, 엘리먼트들 및/또는 컴포넌트의 존재를 명시한다는 것이 추가로 이해될 것이다.

[0020] [0026] 집적 회로들을 스캔하고 기능적으로 테스트하는 것과 관련된 다양한 양상들이 이제 제시될 것이다. 그러나, 당업자는, 이러한 양상들이 집적 회로들 및 다른 장치들을 위한 다른 테스팅 절차들로 확장될 수 있다는 것을 용이하게 인식할 것이다. 특정 테스팅 절차에 대한 임의의 언급은, 이러한 양상들이 광범위한 응용을 가진다는 이해와 함께 집적 회로 또는 장치를 테스트하기 위한 예시적인 양상들을 설명하기 위해 의도될 뿐이다.

[0021] [0027] 회로, 블록, 모듈, 엘리먼트, 집적 회로부 등을 통과하는 신호를 설명하기 위해 사용되는 용어 "패스-스루(pass-through)" 또는 "패스-스루 회로" 또는 임의의 용어 또는 문구는 직접 연결로 제한되지 않을 것이다. 이러한 용어들이나 문구들은 또한, 하나 이상의 중간 엘리먼트들과의 간접 연결들을 포함할 것이다. 예로서, 패스-스루 회로는 신호 경로에서 임의의 수의 버퍼들, 인버터들, 지연들, 증폭기들, 감쇠기들 등을 포함할 수 있다. 패스-스루 회로는, 다른 신호와 멀티플렉싱되거나 또는 전환될 가능성이 없는 신호를 전달하는 모든 회로들을 포함한다.

[0022] [0028] 도 1은 집적 회로의 일례를 나타내는 블록도이다. 집적 회로(100)는 임의의 적합한 장치의 부분으로서 동작하도록 구성될 수 있다. 일 실시예에서, 집적 회로(100)는, 모바일 폰, 개인 휴대 정보 단말기(PDA), 테스크탑 컴퓨터, 랩탑 컴퓨터, 팜-사이즈 컴퓨터, 태블릿 컴퓨터, 셋톱 박스, 내비게이션 디바이스, 워크스테이션, 게임 콘솔, 미디어 플레이어, 또는 임의의 다른 적절한 디바이스와 같은 원격통신 디바이스의 부분으로서 동작하도록 구성될 수 있다. 집적 회로(100)는 유선 또는 무선 채널을 통해 통신들을 지원하도록 구성될 수 있다. 무선 채널의 경우에서, 집적 회로(100)는 예를 들어, 코드 분할 다중 액세스(CDMA) 시스템들, 다중-캐리어 CDMA(MC-CDMA), 광대역 CDMA(W-CDMA), 고속 패킷 액세스(HSPA, HSPA+) 시스템들, 시분할 다중 액세스(TDMA) 시스템들, 주파수 분할 다중 액세스(FDMA) 시스템들, 단일-캐리어 FDMA(SC-FDMA) 시스템들, 직교 주파수 분할 다중 액세스(OFDMA) 시스템들 또는 다른 다중 액세스 기술들을 포함하는 임의의 적절한 다중 액세스 기술을 지원하도록 구성될 수 있다. 집적 회로(100)는, 예로서, LTE(Long Term Evolution), EV-DO(Evolution-Data Optimized), UMB(Ultra Mobile Broadband), UTRA(Universal Terrestrial Radio Access), GSM(Global System for Mobile Communications), E-UTRA(Evolved UTRA), IEEE 802.11(Wi-Fi), IEEE 802.16(WiMAX), IEEE 802.20,

플래쉬-OFDM, 블루투스, 또는 임의의 다른 적절한 무선 인터페이스 표준을 포함하는 임의의 적절한 무선 인터페이스 표준을 지원하도록 추가로 구성될 수 있다. 집적 회로(100)에 의해 지원되는 실제 무선 인터페이스 표준 및 다중 접속 기술은 특정 애플리케이션 및 시스템에 부과되는 전체 설계 제약들에 의존할 것이다.

[0023] [0029] 집적 회로(100)는 제 1 집적 회로부(102) 및 제 2 집적 회로부(104)로 도시되어 있지만, 추가적인 집적 회로부들을 가질 수 있다. 예시적인 실시예에서, 제 1 집적 회로부(102)는 기저대역 프로세서일 수 있고, 제 2 집적 회로부(104)는 무선 모뎀일 수 있다. 무선 모뎀은, 무선 채널을 통한 송신을 위해 기저대역 프로세서에 의해 생성되는 데이터를 이용하여 하나 이상의 반송파 신호들을 변조하고 그리고 기저대역 프로세서에 의한 추가 프로세싱을 위한 데이터를 복원하기 위해 원격 장치로부터 무선 채널을 통해 수신되는 하나 이상의 반송파 신호들을 복조하기 위한 트랜시버 기능을 제공할 수 있다.

[0024] [0030] 제 2는 집적 회로의 제 1 및 제 2 집적 회로부들의 일례를 도시하는 블록도이다. 제 1 집적 회로부(102)는 버스 아키텍처로 구현되는 기저대역 프로세서이다. 버스 아키텍처는 특정 애플리케이션 및 전체 설계 제약들에 따라 임의의 수의 상호 접속 버스들 및 브릿지들을 지원할 수 있다. 버스(202)는, 프로세서(204), 메모리 제어기(206), 메모리(208), 및 타이밍 소스들, 전압 레귤레이터들, 전력 관리 회로들 등과 같은 도시되지 않은 다양한 다른 회로들을 포함하는 코어 프로세서(203)에서 다양한 회로들을 함께 링크시키는 데에 사용된다. 버스(202)는 또한, I/O 인터페이스(210), 테스트 모듈(212), 및 도시되지 않은 다른 지원 회로들에 의해 일반적으로 나타내어지는 다양한 I/O 인터페이스들로 코어 프로세서(203)를 링크시킨다.

[0025] [0031] 프로세서(204)는, 메모리(208)에 저장되거나 또는 I/O 인터페이스(210)를 통해 오프-칩 메모리로부터 리트리빙된 소프트웨어의 실행을 포함하는, 버스 및 일반 프로세싱의 관리에 책임이 있다. 프로세서(204)는 하나 이상의 범용 및/또는 특수 목적 프로세서들로 구현될 수 있다. 예들은 마이크로프로세서, 마이크로컨트롤러, DSP 프로세서들, 소프트웨어 프로그램들을 실행할 수 있는 다른 회로를 포함한다. 소프트웨어는 소프트웨어, 펌웨어, 미들웨어, 마이크로 코드, 하드웨어 기술 언어 또는 달리 어떻게 지칭되든 임의의 명령들을 의미하는 것으로 넓게 해석될 것이다. 메모리(208)는, 예를 들어, RAM(Random Access Memory), SRAM(Static Random Access Memory), DRAM(Dynamic Random Access Memory), SDRAM(Synchronous Dynamic Random Access Memory), 플래시 메모리, 또는 임의의 다른 적절한 저장 매체, 또는 이들의 임의의 조합을 포함할 수 있다. 소프트웨어는, 프로세서(204)에 의해 실행될 경우 기저대역 프로세서로 하여금 다양한 기능들을 수행하게 하는 명령들을 포함한다. 소프트웨어는, 트리거링 이벤트가 발생할 경우, 하드 드라이브 또는 다른 비휘발성 스토리지로부터 메모리(208)에 로딩될 수 있다. 소프트웨어의 실행하는 동안, 프로세서(204)는 액세스 속도를 증가시키기 위해 캐시에 명령의 일부를 로딩할 수 있다. 그 다음, 하나 이상의 캐시 라인들이 프로세서(204)에 의한 실행을 위해 범용 레지스터 파일에 로딩될 수 있다. 대안으로, 또는 부가적으로, 프로세서(204)는, 전용 하드웨어, 이를 테면, 예를 들어, 하나 이상의 FPGA(Field Programmable Gate Array)들, PLD(Programmable Logic Device)들, 제어기들, 상태 머신들, 게이트 로직, 이산 하드웨어 컴포넌트들, 또는 임의의 다른 적절한 회로, 또는 이들의 임의의 조합으로 구현될 수 있다.

[0026] [0032] I/O 인터페이스(210)는 기저대역 프로세서를 데이터 소스/싱크(232)로 인터페이싱하기 위해 사용될 수 있다. 데이터 소스/싱크(232)는, 장치 내부에 있는 또는 장치 외부에 있는, 호스트 컴퓨터, 또는 다른 시스템일 수 있다. I/O 인터페이스(210)는 2-와이어 연결, 이더넷 연결, 또는 데이터 소스/싱크(232)에 대한 몇몇 다른 적절한 연결을 지원하도록 구성될 수 있다. 일부 예시적인 실시예들에서, 데이터 소스/싱크(232)는 사용자 인터페이스, 이를 테면, 키패드, 마우스, 조이스틱, 디스플레이 등을 포함할 수 있다.

[0027] [0033] I/O 인터페이스(210)는 또한, 기저대역 프로세서를 제 2 집적부(104)로 인터페이싱하기 위해 사용될 수 있다. 이 예에서, 제 2 집적부(104)는, 송신 및 수신 채널들을 기저대역 프로세서로 연결하기 위해 그 자신의 I/O 인터페이스(252)를 갖는 무선 모뎀이다. 전송 채널은, 디지털-아날로그(D/A) 변환기(256)에 의해 아날로그 신호로 변환되기 전에 디지털 기저대역 신호에 다양한 프로세싱을 제공하는 디지털 송신 회로(254)를 포함한다. D/A 컨버터(256)로부터의 아날로그 신호는, 아날로그 신호를 무선 채널을 통한 송신을 위해 하나 이상의 고주파수 반송파들 상으로 변조시키기 위해 믹싱(즉, 상향 변환), 필터링, 및 증폭의 여러 스테이지들을 제공하는 무선 송신기(258)로 제공된다.

[0028] [0034] 수신 채널은 무선 채널을 통해 원격 장치로부터 하나 이상의 고주파수 변조 반송파들을 수신하도록 구성되는 무선 수신기(260)를 포함한다. 무선 수신기(260)는 유사하게, 반송파들을 복조하고 원격 장치에 의해 송신되는 아날로그 신호를 복원하기 위해 믹싱(즉, 하향 변환), 필터링, 및 증폭의 다양한 스테이지들을 제공한다. 무선 수신기(260)에 의해 복원되는 아날로그 신호는 기저대역 프로세서로 제공되기 전에 아날로그-

디지털(A/D) 컨버터(262)에 의해 디지털 신호로 변환되고 그리고 디지털 수신 회로(264)에 의해 프로세싱된다.

[0029]

[0035] 다양한 테스트 기능들이 집적 회로(100)에 내장될 수 있다. 이후에 더 상세히 설명되는 방식으로, 제 1 집적 회로부(102)의 테스트 모듈(212)은 집적 회로(100)의 스캔 및 기능 테스팅 둘 모두를 가능하게 하기 위해서 사용될 수 있다. 이러한 테스트들은, 집적 회로(100)가 장치에 인스톨되기 전 및/또는 후에 수행될 수 있다. 본 개시물의 목적을 위해, "스캔 테스트"는, 테스트 패턴이, 제 1 집적 회로부(102)로 제공될 경우, 외부 테스트 장비(234)로 하여금 집적 회로(100)의 제조 프로세스 동안 도입되는 결점들을 검출할 수 있게 하는 ATPG(Automatic Test Pattern Generation) 프로세스를 지칭한다. "기능 테스트"는, 테스트 패턴이, 제 1 집적 회로부(102)로 제공될 경우, 외부 테스트 장비(234)로 하여금 집적 회로 상의 하드 매크로들(HM)이 적절하게 기능하고 있는지 여부를 결정할 수 있게 하는 프로세스를 지칭한다. HM은 기능 유닛(예를 들어, 프로세서, 그래픽 등), 메모리 등이다.

[0030]

[0036] 스캔 테스트는, JTAG(Joint Test Action Group), 또는 임의의 다른 적절한 방법으로 공지된 테스트 프로토콜 및 테스트 메커니즘을 이용하여 수행될 수 있다. JTAG는 IEEE 표준 1149.1에 따라 표준화된다. 스캔 테스트 동안, 테스트 모듈(212)은 제 1 집적 회로부(102)의 I/O 인터페이스뿐만 아니라, 제 2 집적 회로부(104)에 존재하는 유사한 테스트 모듈(266)을 시그널링할 수 있다. 응답으로, 제 1 집적 회로부(102)의 I/O 인터페이스(210)는 데이터 소스/싱크(232)로부터 코어 프로세서(203)를 연결해제하고 입력된 테스트 신호들을 외부 테스트 장비(234)로부터 코어 프로세서(203)로 제공하고, 출력된 테스트 신호를 코어 프로세서(203)로부터 역으로 판독할 수 있다. 제 2 집적 회로부(104) 내의 테스트 모듈(266)은, I/O 인터페이스(252)로 하여금, 디지털 송신 및 수신 회로들(254 및 260)을 코어 프로세서(203)로부터 연결해제하고, 제 1 집적 회로부(102)의 I/O 인터페이스(210)를 통해 외부 테스트 장비(234)로부터 수신된 입력 테스트 신호들을 수신하고, 이러한 입력 테스트 신호들을 디지털 송신 및 수신 회로들(254 및 260)로 제공하고, 디지털 송신 및 수신 회로들(254 및 260)로부터 테스트 신호들을 역으로 판독 출력하고, 그리고 출력 테스트 신호들을 I/O 인터페이스(210)로 포워딩하게 할 수 있다. 코어 프로세서(203)로부터의 출력 테스트 신호들 및 디지털 송신 및 수신 회로들(254 및 260)으로부터의 출력 테스트 신호들이 I/O 인터페이스(210)에 의해 외부 테스트 장비(234)로 제공될 수 있다. 외부 테스트 장비(234)는, 출력 테스트 신호들이 입력 테스트 신호들에 대한 예상된 출력들과 일치하는 경우 집적 회로(100)에 제조 결함이 없다는 표시를 제공할 수 있다. 다른 한편으로, 외부 테스트 장비(234)는, 출력 테스트 신호들이 입력 테스트 신호들에 대해 예상되는 것과 상이한 경우 집적 회로(100)에 결함이 있다는 표시를 제공할 수 있다. 바람직하게는, 외부 테스트 장비는, 높은 확신도로 결함들을 검출하는 적절한 범위의 입력 테스트 신호들을 커버하기 위해서 넓은 범위의 테스트 패턴들을 제공하도록 구성된다.

[0031]

[0037] 도 3은 스캔 테스트 능력을 지닌 제 1 집적 회로부의 일례를 도시하는 블록도이다. 이 예에서, 집적 회로(100)는, 스캔 테스트 입력 패드(302) 및 스캔 테스트 출력 패드(304)를 포함하는 제 2 집적 회로부(102)에 대한 액세스 가능한 스캔 테스트 패드들의 쌍을 포함한다. 스캔 테스트 패드들(302, 304)은 범용 I/O 패드들 또는 다른 적절한 테스트 패드들일 수 있다. 스캔 테스트 패드들(302 및 304)은 제 1 집적 회로부(102)를 테스트하기 위한 스캔 테스트 패드들(미도시)로부터 분리될 수 있거나, 또는 다른 실시예들에서, 스위칭, 타임 쉐어링, 또는 다른 메커니즘을 활용하여 제 1 집적 회로부(102)와 제 2 집적 회로부(104) 사이에서 공유될 수 있다. 스캔 테스트 패드들(302, 304)은 외부 테스트 장비로 하여금 제 1 집적 회로부(102)에 연결될 수 있게 허용한다.

[0032]

[0038] 제 1 집적 회로부(102)는 또한, 다이-투-다이(D2D) 스캔 테스트 출력(306) 및 D2D 스캔 테스트 입력(308)을 포함하는 D2D 스캔 테스트 패드들의 쌍을 포함한다. 이러한 D2D 스캔 테스트 패드들은 집적 회로(100)의 외부에서 액세스할 수 없다. 오히려, 그들은 제 2 집적 회로부(104)에 대한 대응하는 D2D 스캔 테스트 패드들과의 내부 접속을 제공한다. 제 2 집적 회로부(104)에 대한 D2D 스캔 테스트 패드들은 D2D 스캔 테스트 입력 패드(310) 및 D2D 스캔 테스트 출력 패드(312)를 포함한다.

[0033]

[0039] 스캔 테스트 모드 중에, 외부 테스트 장비(234)가 집적 회로(100)상의 스캔 테스트 패드들에 연결될 수 있다. 외부 테스트 장비(234)는 입력된 테스트 신호들과 함께 모드 제어 신호를 스캔 테스트 입력 패드(302)로 제공할 수 있다. 모드 제어 신호는, 집적 회로(100)가 테스트 중이라는 표시를 테스트 모듈(212)에 제공한다. 모드 제어 신호에 대한 응답으로, 테스트 모듈(212)은 제 1 집적 회로(102)의 I/O 인터페이스(210) 및 제 2 집적 회로부(104)의 테스트 모듈(266) 둘 모두에 시그널링한다. I/O 인터페이스(212)는, 스캔 테스트 입력 패드(302)로부터 제 1 집적 회로부(102)를 통해 D2D 스캔 테스트 출력 패드(306)로 입력 테스트 신호들을 제공하기 위한 수단으로서 역할을 하는 패스-스루 회로를 포함한다. 입력 테스트 신호들은 이후, 제 1 집적 회로부(102) 상의 D2D 스캔 테스트 출력 패드(306)와 제 2 집적 회로부(104) 상의 D2D 스캔 테스트 입력 패드(310) 사이의

연결에 의해 제 2 접적 회로부(104)에 전송될 수 있다.

[0034] [0040] 디지털 송신 및 수신 회로들(254 및 260)(도 2 참고)에 의해 발생된 출력 테스트 신호들이 제 2 접적 회로부(104) 상의 D2D 스캔 테스트 출력 패드(312)와 제 1 접적 회로부(102) 상의 D2D 스캔 테스트 입력 패드(308) 사이의 연결에 의해 제 1 접적 회로부(102)로 제공될 수 있다. 입력 테스트 신호들과 유사한 방식으로, I/O 인터페이스(210)는 D2D 스캔 테스트 입력 패드(308)로부터 제 1 접적 회로부(102)를 통해 스캔 테스트 출력 패드(304)로 출력 테스트 신호들을 제공하기 위한 수단으로서 역할을 하는 패스-스루 회로를 포함한다. 이후, 출력 테스트 신호들이, 스캔 테스트 출력 패드(304)를 통한 프로세싱을 위해 외부 테스트 장비(234)로 전송될 수 있다.

[0035] [0041] 도 4는 제 1 접적 회로부의 스캔 테스트 패드 접속의 일례를 도시하는 개략도이다. 앞서 설명된 바와 같이, 제 1 접적 회로부(102)는 제 2 접적 회로(104)에 대한 스캔 테스트를 지원하기 위해 4개의 스캔 테스트 패드들(302, 304, 306 및 308)을 사용한다(도 3 참고). 각각의 스캔 테스트 패드는 4개의 연결들: 입력, 출력 및 출력 인에이블, 및 신호 제어 모드를 지원한다. 도 3과 연결하여 앞에서 설명된 스캔 테스트 모드의 구현을 지원하기 위해서, 스캔 테스트 패드들은 다음과 같이 연결될 수 있다.

[0036] [0042] 스캔 테스트 입력 패드(302)에 대한 입력 연결이 I/O 인터페이스(210)를 통해 D2D 스캔 테스트 출력 패드(306)의 출력 연결에 결합된다. 앞서 설명된 바와 같이, 외부 테스트 장비로부터의 테스트 신호 입력들이 이 경로를 따라 제 1 접적 회로부를 통해 제 2 접적 회로부로 라우팅된다. 스캔 테스트 입력 패드(302)는 또한, 외부 소스로 하여금 접적 회로(100)를 스캔 테스트 모드로 강제하게 할 수 있는 테스트 모듈(212)의 입력부에 결합된 그의 신호 제어 모드 연결을 갖는다. 테스트 모듈(212)로부터의 출력은, 제 2 접적 회로부(104)(도 3 참고)를 스캔 테스트 모드로 강제로 제공하기 위해 D2D 스캔 테스트 출력 패드(306)의 신호 제어 모드 연결에 결합된다. 스캔 테스트 입력 패드(302)가 테스트 신호들에 대한 입력부로서 기능하고 있기 때문에, 출력 및 출력 인에이블 연결들이 접지될 수 있다. D2D 스캔 테스트 출력 패드(306)가 테스트 신호들을 위한 출력부로서 기능하고 있기 때문에, 출력 및 출력 인에이블 연결들이 플로팅 상태이거나 또는 하이로 풀링(pulled high)될 수 있다. 모든 연결들에 대한 출력과 출력 인에이블 연결들의 극성들은 다른 구현예들에서 반전될 수 있다.

[0037] [0043] D2D 스캔 테스트 입력 패드(308)에 대한 입력 연결이 I/O 인터페이스(210)를 통해 스캔 테스트 출력 패드(304)의 출력 연결에 결합된다. 앞서 설명된 바와 같이, 디지털 송신 및 수신 회로들(254 및 260)로부터의 테스트 신호 출력들(도 2 참조)이 이 경로를 따라 제 1 접적 회로부를 통해 외부 테스트 장비로 라우팅된다. 스캔 테스트 입력 패드(308) 및 스캔 테스트 출력 패드(304) 둘 모두에 대한 신호 제어 모드 연결은 사용되지 않으며, 따라서, 플로팅 상태로 남아 있게 되거나 또는 하이로 풀링될 수 있다. D2D 스캔 테스트 입력 패드(308)가 출력 테스트 신호들에 대한 입력부로서 기능하고 있기 때문에, 출력 및 출력 인에이블 연결들이 접지될 수 있다. 스캔 테스트 출력 패드(304)가 테스트 신호들에 대한 출력부로서 기능하고 있기 때문에, 출력 및 출력 인에이블 연결들은 플로팅 상태이거나 또는 하이로 풀링될 수 있다. 신호 제어 모드, 출력 및 출력 인에이블 연결들의 극성들은 다른 실시예들에서 반전될 수 있다.

[0038] [0044] 임의의 적절한 테스트 프로토콜 및 테스트 메커니즘을 이용하여 기능 테스트가 수행될 수 있다. 도 2로 돌아가서, 일 예시적인 실시예에서, 외부 테스트 장비(234)는 접적 회로(102)의 데이터 패드들에 연결될 수 있고, 그렇지 않으면, 동일한 데이터 패드들이, 정상 동작 동안 데이터 소스/싱크(232)에 연결된다. 이 구성을 이용하여, 입력 테스트 신호들은, 외부 테스트 장비(232)에 의해 제 1 접적 회로부(102)로 제공되고 프로세서 코어(203)에 의해 프로세싱되어 출력 테스트 신호들을 생성할 수 있다. 출력 테스트 신호들이 이후, 접적 회로(100) 상의 데이터 패드들을 통해 I/O 인터페이스(210)에 의해 다시 외부 테스트 장비(234)로 전송될 수 있다.

[0039] [0045] 접적 회로(100) 상의 별개의 기능 테스트 패드들이, 제 2 접적 회로부(104)에 대한 기능 테스트를 지원하기 위해 제공될 수 있다. 도 5는 기능 테스팅 능력을 지닌 접적 회로의 일례를 도시하는 블록도이다. 이 예에서, 접적 회로(100)는 기능 테스트 입력 패드(502) 및 기능 테스트 출력 패드(504)를 포함하는 한 쌍의 액세스 가능 기능 테스트 패드들을 포함한다. 기능 테스트 패드들(502, 504)은 범용 I/O 패드들 또는 다른 적절한 테스트 패드들일 수 있다. 기능 테스트 패드들(502, 504)은 외부 테스트 장비로 하여금 제 1 접적 회로부(102)에 연결될 수 있게 허용한다.

[0040] [0046] 제 1 접적 회로부(102)는 또한 D2D 데이터 출력(506) 및 D2D 데이터 입력을 포함하는 한 쌍의 D2D 데이터 패드들을 포함한다. 이러한 D2D 데이터 패드들은 접적 회로(100)의 외부에서 액세스할 수 없다. 오히려, 그들은 제 2 접적 회로부(104)를 위한 대응하는 D2D 데이터 패드들과의 내부 접속을 제공한다. 제 2 접적 회로부(104)를 위한 D2D 데이터 패드들은 D2D 데이터 입력 패드(510) 및 D2D 데이터 출력 패드(512)를 포함한다. 아

래에서 더욱 상세하게 설명되는 방식으로, I/O 인터페이스(210)는, 정상 동작 동안 프로세싱 코어(203)와 제 2 집적 회로부(104) 사이의 데이터 교환을 제공하고 기능 테스트 모드 동안 외부 테스트 장비(234)와 제 2 집적 회로부(104) 사이의 테스트 신호들의 교환을 제공하는 스위칭 기능을 또한 제공할 수 있다.

[0041] [0047] 기능 테스트 모드 중에, 외부 테스트 장비(234)는 집적 회로(100) 상의 기능 테스트 패드들에 연결될 수 있다. 외부 테스트 장비(234)는, 모드 제어 신호 및 입력 테스트 신호들을 기능 테스트 입력 패드(502)로 제공할 수 있다. 입력 테스트 신호들과 함께 모드 제어 신호가 I/O 인터페이스(210)에서 멀티플렉서(514)로 제공될 수 있다. 멀티플렉서(514)는, 입력 테스트 신호들을 기능 테스트 입력 패드로부터 제 2 집적 회로부(104)로 제공하기 위한 수단으로서 기능한다. 보다 구체적으로, 멀티플렉서(514)는, 제 2 집적 회로부(104)에 대한 출력을, 코어 프로세서(203)로부터의 데이터와 외부 테스트 장비(234)로부터의 입력 테스트 신호들 사이에서 전환시킨다. 모드 제어 신호는 멀티플렉서(514)로 입력된 선택을 구동시키기 위해 사용될 수 있다. 일 예시적인 실시예에서, 프로세서 코어(203)에 의해 생성된 데이터는, 모드 제어 신호가 정상 동작을 나타낼 경우 제 2 집적 회로부(104)로 제공될 수 있고, 외부 테스트 장비(234)에 의해 생성된 입력 테스트 신호들은, 모드 제어 신호가 테스트를 나타낼 경우 제 2 집적 회로부(104)로 제공될 수 있다.

[0042] [0048] I/O 인터페이스(210)는 디멀티플렉서(516)를 또한 포함할 수 있다. 디멀티플렉서(516)는, 테스트 신호 출력들을 제 2 집적 회로부(104)로부터 기능 테스트 출력 패드로 제공하기 위한 수단으로서 역할을 한다. 보다 구체적으로, 디멀티플렉서(516)는 제 2 집적 회로부(104)로부터의 입력을 코어 프로세서(203)와 외부 테스트 장비(234) 사이에서 전환시킨다. 모드 제어 신호는 디멀티플렉서(516)로 입력된 선택을 구동시키기 위해 사용될 수 있다. 예시적인 실시예에서, 제 2 집적 회로부(104)로부터의 입력이, 모드 제어 신호가 정상 동작을 나타낼 경우 프로세서 코어(203)로 그리고 모드 제어 신호가 테스트를 나타낼 경우 외부 테스트 장비(234)로 제공될 수 있다.

[0043] [0049] 도 6은 집적 회로를 테스트하기 위한 방법의 일례를 도시하는 흐름도이다. 본 개시물에서 앞에서 상세히 설명된 바와 같이, 집적 회로는 외부 테스트 장비에 연결될 수 있는 입력 및 출력 패드들을 포함할 수 있다. 테스트 패드들은 GPIO 패드들 또는 다른 적절한 테스트 패드들일 수 있다. 집적 회로는 또한, 제 1 회로소자를 갖는 제 1 집적 회로부, 제 1 회로소자와는 상이한 제 2 회로소자를 갖는 제 2 집적 회로부를 포함할 수 있다. 제 1 및 제 2 집적 회로부들은 상이한 웨이퍼들 상에서 제조될 수 있고, 단일 패키지로 캡슐화될 수 있다.

[0044] [0050] 도 6으로 돌아가면, 제 1 및 제 2 집적 회로부들은 블록(602)에서 테스트 모드에 진입한다. 제 1 집적 회로부는, 제 2 집적 회로부로 하여금, 입력 패드에서 수신된 하나 이상의 제어 신호들에 대한 응답으로 하나 이상의 제어 신호들을 제 2 집적 회로부로 제공함으로써 테스트 모드에 진입하게 한다. 테스트 모드는, 스캔 테스트 모드, 기능 테스트 모드, 또는 몇몇 다른 적절한 테스트 모드 일 수 있다.

[0045] [0051] 블록(604)에서, 제 1 집적 회로부는 입력 패드에서 수신된 입력 테스트 신호를 제 2 집적 회로부로 제공한다. 앞서 논의된 바와 같이, 입력 테스트 신호는 패스-스루 회로, 멀티플렉서, 또는 제 1 집적 회로부 내의 다른 적절한 수단에 의해 제 2 집적 회로부로 제공될 수 있다.

[0046] [0052] 블록(606)에서, 제 2 집적 회로부는 입력 테스트 신호에 대한 응답으로 출력 테스트 신호를 생성한다.

[0047] [0053] 블록(608)에서, 제 1 집적 회로부는 출력 테스트 신호를 제 2 집적 회로부로부터 출력 패드로 제공한다. 앞서 논의된 바와 같이, 출력 테스트 신호는 패스-스루 회로, 디멀티플렉서, 또는 제 1 집적 회로부 내의 다른 적절한 수단에 의해 출력 패드로 제공될 수 있다.

[0048] [0054] 집적 회로를 테스트하는 맥락에서 설명된 블록들의 임의의 특정 순서 또는 계층이 집적 회로를 테스트하기 위한 방법의 예를 제공하도록 나타내어지고 있다는 것을 이해한다. 설계 선호도에 기초하여, 블록들의 특정 순서 또는 계층이 본 발명의 범위 내에 있으면서 재배열될 수 있다는 것이 이해된다.

[0049] [0055] 집적 회로를 테스트하는 다양한 양상들은 스캔 테스트 또는 기능 테스트를 수행하는 것과 관련하여 상술되었다. 스캔 테스트의 특정 양상들은, 테스트 패드와 제 2 집적 회로부 사이에 테스트 신호들을 제공하도록 패스-스루 회로를 구비한 제 1 집적 회로부를 갖는 집적 회로로 설명되었다. 또한, 기능 테스트의 특정 양상들이, 테스트 패드와 제 2 집적 회로부 사이에 테스트 신호들을 제공하도록 멀티플렉서 및 디멀티플렉서 회로들을 구비한 제 1 집적 회로부를 갖는 집적 회로와 관련하여 설명되었다. 그러나, 당업자는, 테스트 신호들을 제 1 집적 회로부를 통해 전송하기 위해 설명되는 다양한 방법론들은 설명된 예시적인 실시예들로 반드시 제한되지 않는다는 것을 쉽게 인식할 것이다. 예로서, 스캔 테스팅을 위해 본원에 설명된 제 1 집적 회로부의 패스-스루 회로는, 집적 회로들의 다른 실시예들에서, 기능 테스팅, 또는 다른 테스팅을 위해 사용될 수 있다. 마찬가지

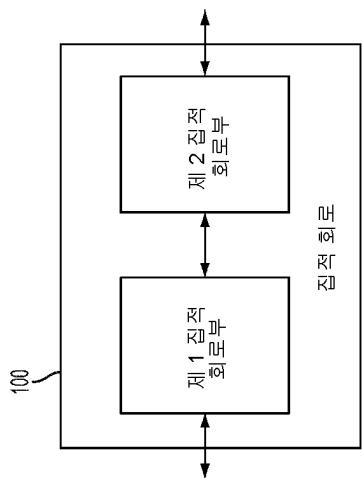
로, 기능 테스팅을 위해 본원에 기재된 제 1 집적 회로부의 멀티플렉싱 및 디멀티플렉싱 회로들은, 집적 회로들의 다른 실시예들에서, 스캔 테스팅, 또는 다른 테스팅을 위해 사용될 수 있다.

[0050]

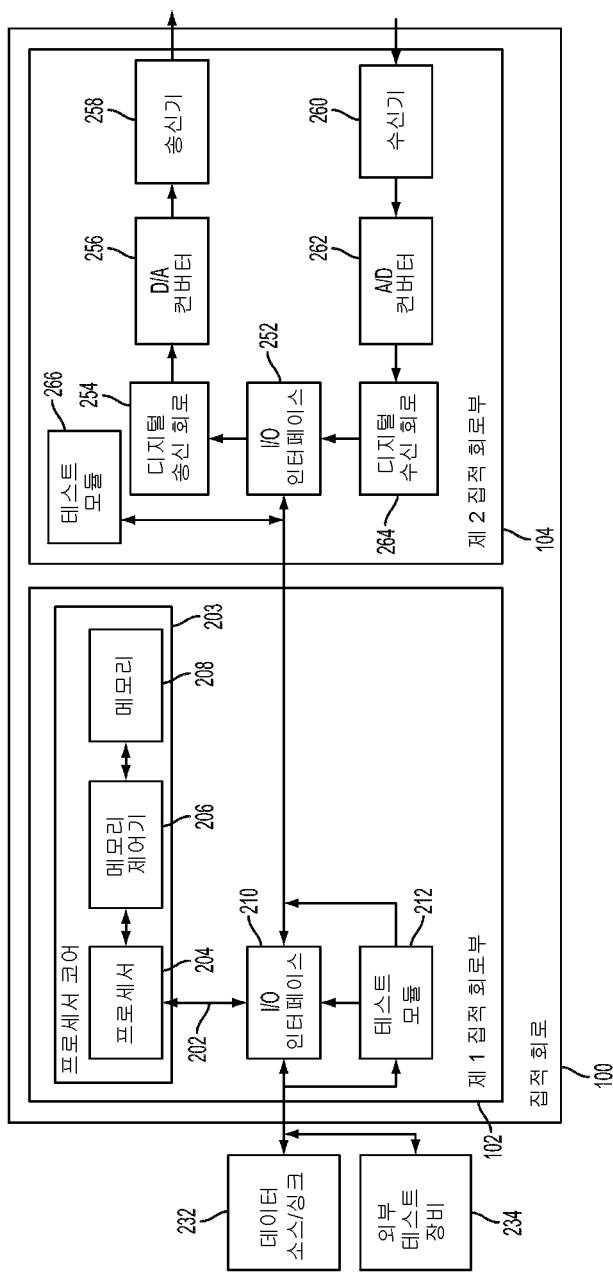
[0056] 앞의 설명은, 당업자로 하여금 본 개시물의 전체 범위를 전적으로 이해할 수 있게 하기 위해서 제공된다. 본원에 개시된 다양한 예시적인 실시예들에 대한 변경들은 당업자에게 쉽게 자명할 것이다. 따라서, 청구항들은 본원에 설명된 개시물의 다양한 양상들로 제한되지 않을 것이며, 청구항들의 언어와 일치하는 전체 범위를 따르게 될 것이다. 당업자에게 알려져 있거나 또는 추후에 알려지게 되는 본 개시물 전체를 통해 설명된 다양한 양상들의 엘리먼트들에 대한 구조적 및 기능적 등가물들 모두가 인용에 의해 본원에 명시적으로 포함되고 청구항들에 의해 포함되도록 의도된다. 또한, 본원에 개시된 어떤 것도, 이러한 개시물이 청구항들에서 명시적으로 인용되는지 여부와 관계없이 공중에 전용되도록 의도되지 않는다. 청구항 엘리먼트는, 그 엘리먼트가 문구 "하기 위한 수단"을 이용하여 명시적으로 인용되거나 또는 방법 청구항의 경우, 엘리먼트가 문구 "하는 단계"를 이용하여 인용되지 않는 한, 35 U.S.C. § 112(f)의 조항들에 따라 해석되지 않는다.

도면

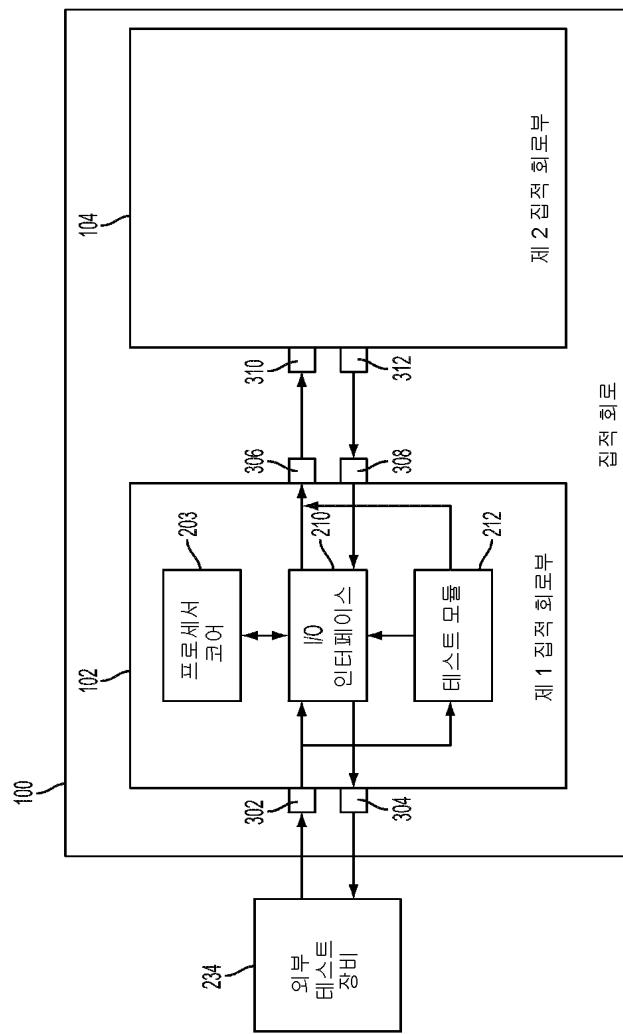
도면1



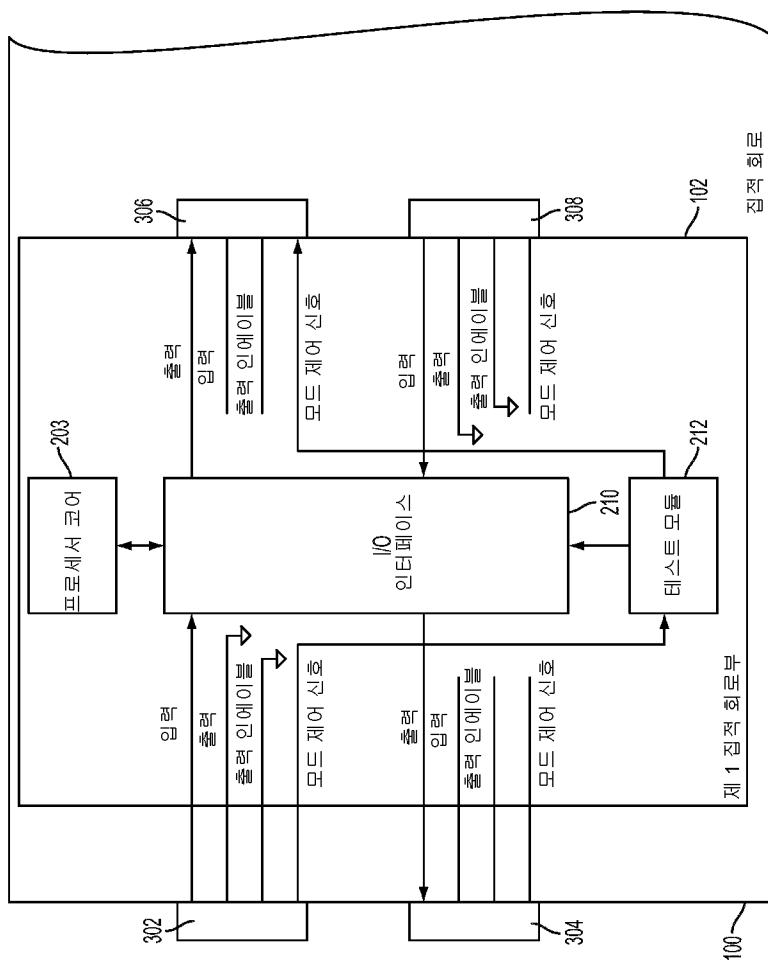
도면2



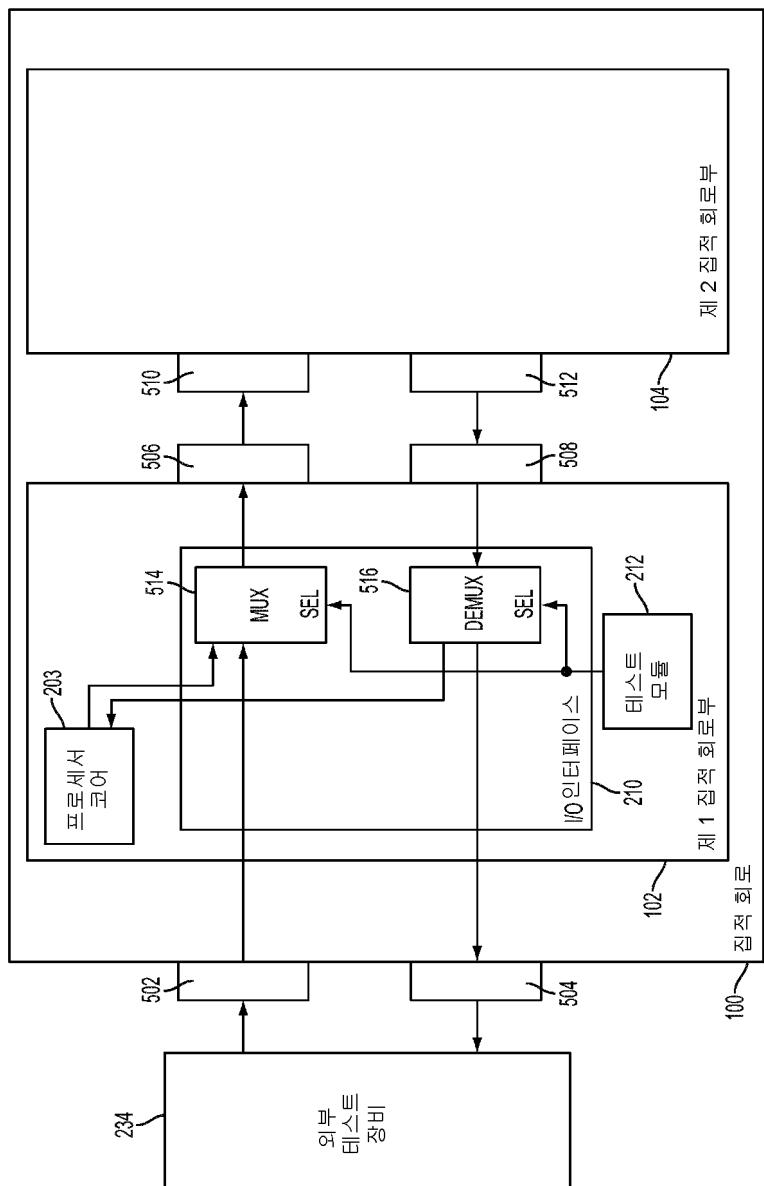
도면3



도면4



도면5



도면6

