(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 116745870 A
(43)申请公布日 2023.09.12

(21)申请号 202180089173.3
(22)申请日 2021.12.07
(30)优先权数据
2021-014489 2021.02.01 JP
(85)PCT国际申请进入国家阶段日
2023.07.04
(86)PCT国际申请的申请数据
PCT/JP2021/044983 2021.12.07
(87)PCT国际申请的公布数据
WO2022/163141 JA 2022.08.04
(71)申请人 株式会社村田制作所
地址 日本京都府
(72)发明人 星野悠太
(74)专利代理机构 北京集佳知识产权代理有限公司 11227
专利代理师 金雪梅
(51)Int.Cl.
H01F 17/04(2006.01)

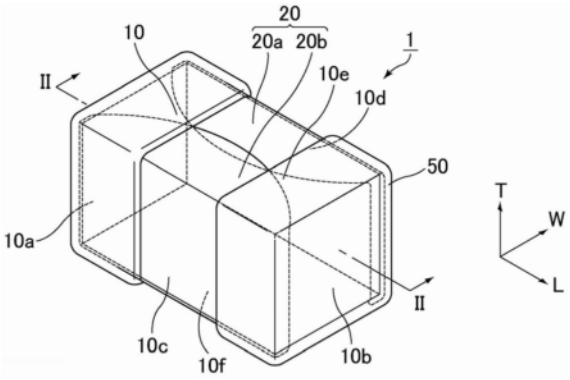
权利要求书1页 说明书13页 附图4页

(54)发明名称

电子部件

(57)摘要

电子部件(1)具备包含Cu元素的陶瓷的坯体(10)、覆盖上述坯体(10)的表面的至少一部分的包含玻璃的绝缘膜(20)、以及包含Cu元素的Cu偏析物(30),上述Cu偏析物(30)在上述坯体(10)与上述绝缘膜(20)的界面上,与上述坯体(10)和上述绝缘膜(20)接触。



CN 116745870 A

1.一种电子部件,其中,

具备包含Cu元素的陶瓷的坯体、覆盖上述坯体的表面的至少一部分的包含玻璃的绝缘膜、以及包含Cu元素的Cu偏析物,

在上述坯体与上述绝缘膜的界面上,上述Cu偏析物与上述坯体和上述绝缘膜接触。

2.根据权利要求1所述的电子部件,其中,

上述Cu偏析物的形状是上述Cu偏析物的一部分向上述坯体侧突出的楔形。

3.根据权利要求1所述的电子部件,其中,

在将上述Cu偏析物的、上述坯体与上述绝缘膜的界面延伸的方向上的长度设为La,并将与其正交的方向上的长度设为Lb时,上述Cu偏析物的形状是上述长度La相对于上述长度Lb之比[La/Lb]在3以下的粒状。

4.根据权利要求2或者3所述的电子部件,其中,

与上述Cu偏析物的正上接触的上述绝缘膜的厚度小于0.5μm。

5.根据权利要求1所述的电子部件,其中,

在将上述Cu偏析物的、上述坯体与上述绝缘膜的界面延伸的方向上的长度设为La,并将与其正交的方向上的长度设为Lb时,上述Cu偏析物的形状是上述长度La相对于上述长度Lb之比[La/Lb]超过3的层状。

6.根据权利要求5所述的电子部件,其中,

与上述Cu偏析物的正上接触的上述绝缘膜的厚度在0.5μm以上。

7.根据权利要求1～6中任意一项所述的电子部件,其中,

在上述坯体与上述绝缘膜的界面上存在多个上述Cu偏析物。

8.根据权利要求1～7中任意一项所述的电子部件,其中,

与上述坯体的正上接触的上述绝缘膜的厚度比与上述Cu偏析物的正上接触的上述绝缘膜的厚度厚。

9.根据权利要求1～8中任意一项所述的电子部件,其中,

上述坯体的表面被多个上述绝缘膜覆盖。

电子部件

技术领域

[0001] 本发明涉及电子部件。

背景技术

[0002] 已知有在由铁素体烧结体构成的坯体的表面形成了包含玻璃的绝缘膜的层叠线圈部件。

[0003] 在专利文献1公开了层叠线圈部件，该层叠线圈部件具备由铁素体烧结体构成的坯体、和在坯体内并排设置的多个内部导体电连接构成的线圈，并通过包含玻璃的绝缘层覆盖坯体的表面。

[0004] 专利文献1：日本特开2017－204565号公报

[0005] 然而，在专利文献1所记载的层叠线圈部件中，坯体与绝缘层(绝缘膜)的紧贴性较低，有使紧贴性提高的余地。

发明内容

[0006] 本发明是为了解决上述的问题而完成的，目的在于提供坯体与绝缘膜的紧贴性较高的电子部件。

[0007] 本发明的电子部件的一实施方式具备包含Cu元素的陶瓷的坯体、覆盖上述坯体的表面的至少一部分的包含玻璃的绝缘膜、以及包含Cu元素的Cu偏析物，上述Cu偏析物在上述坯体与上述绝缘膜的界面上，与上述坯体和上述绝缘膜接触。

[0008] 根据本发明，能够提供坯体与绝缘膜的紧贴性较高的电子部件。

附图说明

[0009] 图1是示意地表示本发明的实施方式的电子部件的一个例子的立体图。

[0010] 图2是图1中的II－II线剖视图。

[0011] 图3是示意地表示本发明的实施方式的电子部件的其它的一个例子的立体图。

[0012] 图4是图3中的IV－IV线剖视图。

[0013] 图5是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的一个例子的剖视图。

[0014] 图6是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的其它的一个例子的剖视图。

[0015] 图7是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的其它的一个例子的剖视图。

[0016] 图8是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。

[0017] 图9是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。

[0018] 图10是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。

具体实施方式

[0019] 以下,对本发明的电子部件进行说明。

[0020] 然而,本发明并不限定于以下的结构,能够在不变更本发明的主旨的范围内适当地变更应用。

[0021] 以下所示的各实施方式为例示,当然能够进行不同的实施方式所示的结构的部分的置换或者组合。在第二实施方式以及第二实施方式以后,省略对与第一实施方式相同的事项的记述,仅对不同点进行说明。特别是,并不在每个实施方式依次提及相同的结构所带来的相同的作用效果。

[0022] 以下所示的附图是模式性的图,有其尺寸、纵横比的比例尺等与实际的产品不同的情况。

[0023] 本发明的电子部件的一实施方式具备包含Cu元素的陶瓷的坯体、覆盖上述坯体的表面的至少一部分的包含玻璃的绝缘膜、以及包含Cu元素的Cu偏析物,上述Cu偏析物在上述坯体与上述绝缘膜的界面上,与上述坯体和上述绝缘膜接触。

[0024] 图1是示意地表示本发明的实施方式的电子部件的一个例子的立体图。

[0025] 图1所示的电子部件1具备坯体10、和覆盖坯体10的表面的一部分的绝缘膜20。

[0026] 坯体10是具有在长度方向L上对置的第一端面10a以及第二端面10b、在与长度方向L正交的宽度方向W上对置的第一侧面10c以及第二侧面10d、以及在与长度方向L以及宽度方向W正交的厚度方向T上对置的上表面10e以及底面10f的大致长方体形状。

[0027] 绝缘膜20具备覆盖坯体10的第二侧面10d的全部、和第一端面10a、第二端面10b、上表面10e以及底面10f的一部分的绝缘膜20a、和覆盖坯体10的第一侧面10c的全部、和第一端面10a、第二端面10b、上表面10e以及底面10f的一部分的绝缘膜20b。

[0028] 在坯体10的上表面10e以及底面10f,绝缘膜20a与绝缘膜20b设置为一部分重叠。

[0029] 此外,覆盖坯体的表面的绝缘膜的数目也可以是一个,也可以在三个以上。例如,也可以除了后述的导体层在坯体的表面露出的部分之外,通过一个或者多个绝缘膜覆盖坯体的表面的全部。

[0030] 在坯体10的表面设置有外部电极50。

[0031] 外部电极50设置为分别覆盖坯体10的第一端面10a以及第二端面10b。覆盖坯体10的第一端面10a的外部电极50的一部分形成为环绕坯体10的第一侧面10c、第二侧面10d、上表面10e、底面10f的一部分。另外,覆盖坯体10的第二端面10b的外部电极50的一部分形成为环绕坯体10的第一侧面10c、第二侧面10d、上表面10e、底面10f的一部分。

[0032] 坯体10的表面的一部分未被绝缘膜20(20a、20b)覆盖,通过外部电极50覆盖坯体10的表面中未被绝缘膜20覆盖的部分。因此,坯体10的表面不露出。但是,也可以坯体的表面的一部分不被绝缘膜以及外部电极覆盖,而露出。

[0033] 图2是图1中的II－II线剖视图。

[0034] 如图2所示,坯体10在内部具有导体层40。导体层40在坯体10的第一端面10a以及第二端面10b露出,并与外部电极50电连接。另外,导体层40作为整体形成线圈。通过导体层40形成的线圈的线圈轴与长度方向L平行。

[0035] 图3是示意地表示本发明的实施方式的电子部件的其它的一个例子的立体图。

[0036] 图3所示的电子部件2具备坯体11、和覆盖坯体11的表面的一部分的绝缘膜20。坯

体11的形状是具有卷绕了绕组43的柱状的卷芯部60、和分别与卷芯部60的长度方向L的两端部连接的凸缘部61的杠铃形状。绕组43卷绕于坯体11的卷芯部60。

[0037] 图4是图3中的IV－IV线剖视图。

[0038] 如图4所示，绝缘膜20覆盖坯体11的凸缘部61的全部、和卷芯部60的全部。坯体11的表面的全部被绝缘膜20覆盖，所以绕组43不与坯体11接触。此外，虽然未图示，但绕组43的端部与外部电极50连接。

[0039] 在图3以及图4所示的电子部件2中，坯体11的全部的表面被绝缘膜20覆盖，而绕组43不与坯体11接触。此外，覆盖坯体的表面的绝缘膜的数目并不特别限定，也可以通过两个以上的绝缘膜覆盖坯体的表面。

[0040] [坯体]

[0041] 在本发明的电子部件的一实施方式中，坯体是包含Cu元素的陶瓷。

[0042] 作为包含Cu元素的陶瓷，例如能够列举使铁素体、氧化铝、钛酸钡、Zn系陶瓷等公知的陶瓷含有Cu元素的陶瓷等。

[0043] 包含Cu元素的陶瓷也可以包含Mn_3O_4、Co_3O_4、SnO_2、Bi_2O_3、SiO_2等添加剂。

[0044] 优选坯体中的Cu元素的含量在6mol％以上，且在10mol％以下。

[0045] 此外，在坯体中的Cu元素的含量中，将构成在坯体的表面偏析的Cu偏析物的Cu元素排除在考虑之外。

[0046] 能够通过研磨使从坯体的表面起进入坯体的内侧10μm以上的剖面露出，并通过$\varphi 1\mu m$以上的光点直径进行波长色散型荧光X射线(WD－XRF)测定，来作为排除了偏析的影响的值测定坯体中的Cu元素的含量。此外，为了进一步减少测定位置所引起的偏差，也可以通过五个左右的样本进行WD－XRF测定。

[0047] 优选坯体中的Fe元素的含量以Fe_2O_3换算在40mol％以上，并在49.5mol％以下。

[0048] 坯体中的Ni/Zn摩尔比并不特别限定，但优选在1.8以上，且在2.8以下。

[0049] 坯体的形状并不特别限定，但例如能够列举立方体形状、长方体形状、杠铃形状、H形状、I形状、环状形状等。

[0050] 坯体的外形尺寸并不特别限定，但越小型，坯体与绝缘膜的接触面积越小，所以不容易使坯体与绝缘膜的紧贴性提高这样的问题越显著。

[0051] 例如，优选坯体的外形尺寸为长度5.7mm以下×宽度5.0mm以下×高度5.0mm以下，特别优选为长度1.6mm以下×宽度0.8mm以下×高度0.8mm以下。

[0052] 坯体也可以在内部具有导体层。

[0053] 形成于坯体的内部的导体层也可以形成线圈、电容器、电阻、热敏电阻等无源元件。也可以在坯体的内部形成多个无源元件。

[0054] 在坯体内形成的无源元件的方向任意。因此，在坯体内形成的线圈的线圈轴既可以相对于电子部件的安装面水平，也可以垂直。另外，形成在坯体内的线圈的数目既可以是一个，也可以是多个。

[0055] 作为在坯体内形成有线圈的情况下的本发明的电子部件的例子，能够列举层叠线圈部件，根据导体层形成的无源元件的种类，也可以是层叠电容器部件、层叠电阻部件、层叠热敏电阻部件等。

[0056] 坯体也可以不在内部具有导体层。

[0057] 该情况下,坯体也能够在周围缠绕绕组,作为绕组铁芯使用。

[0058] 作为在坯体的周围缠绕绕组的情况下的本发明的电子部件的例子,能够列举绕组线圈部件。通过在坯体的周围缠绕绕组构成的线圈的数目既可以是一个,也可以是多个。

[0059] [绝缘膜]

[0060] 在本发明的电子部件的一实施方式中,绝缘膜覆盖坯体的表面的至少一部分。

[0061] 绝缘膜包含玻璃。

[0062] 作为构成绝缘膜的玻璃,能够使用B－Si系玻璃、Ba－B－Si系玻璃、B－Si－Zn系玻璃、B－Si－Zn－Ba系玻璃、B－Si－Zn－Ba－Ca－Al系玻璃等。除了这些玻璃之外,也能够使用Na－Si系玻璃、K－Si系玻璃、Li－Si系玻璃等的碱金属系玻璃、Mg－Si系玻璃、Ca－Si系玻璃、Ba－Si系玻璃、Sr－Si系玻璃等碱土金属系玻璃、Ti－Si系玻璃、Zr－Si系玻璃、Al－Si系玻璃等。

[0063] 玻璃也可以是结晶性玻璃。

[0064] 玻璃在绝缘膜中所占的重量比例并不特别限定,但优选在90重量%以上。

[0065] 绝缘膜的厚度并不特别限定,但优选在0.005μm以上,且在10.000μm以下,更优选在0.030μm以上,且在1.500μm以下。此外,通过使绝缘膜的厚度在10μm以下,能够较大地降低给予电子部件的特性的影响。

[0066] 能够通过利用扫描式电子显微镜(SEM)观察在厚度方向切断绝缘膜的剖面来测定绝缘膜的厚度。

[0067] 也可以绝缘膜除了玻璃之外,还含有颜料、硅酮系阻燃剂,硅烷偶联剂、钛酸酯偶联剂等的表面处理剂、防带电剂等。

[0068] [Cu偏析物]

[0069] 在本发明的电子部件的一实施方式中,包含Cu元素的Cu偏析物在坯体与绝缘膜的界面上,与坯体和绝缘膜接触。

[0070] 在坯体与绝缘膜的界面上,由于存在Cu偏析物,而坯体与绝缘膜的紧贴性提高。

[0071] 虽然Cu偏析物可以存在于坯体上的任何位置,但优选存在于坯体的陶瓷的晶界上。坯体的陶瓷的晶界在坯体的表面成为凹形状,所以通过在该成为凹形状的晶界上存在Cu偏析物,产生锚定效应,而Cu偏析物与坯体的紧贴性进一步提高。

[0072] Cu偏析物的组成并不特别限定,但只要至少包含Cu元素即可,例如能够列举Cu、CuO、Cu_2O等。另外,Cu偏析物也可以包含玻璃。

[0073] 也可以在坯体与绝缘膜的界面存在多个Cu偏析物。若在坯体与绝缘膜的界面存在多个Cu偏析物,则能够进一步提高坯体与绝缘膜的紧贴性。

[0074] 能够通过在切断了电子部件的切剖面,利用扫描式电子显微镜－能量色散型X射线光谱分析(SEM－EDX)观察坯体与绝缘膜的界面来确认是否在坯体与绝缘膜的界面存在Cu偏析物。

[0075] 通过根据通过SEM－EDX得到的坯体与绝缘膜的界面附近的元素映射图像,确认Cu元素的浓度分布,能够确定在坯体与绝缘膜的界面附近存在的Cu偏析物的形状。

[0076] 在坯体为铁素体的情况下,坯体以Fe元素为主成分,Cu偏析物以Cu元素为主成分,绝缘膜以Si元素为主成分。因此,通过在元素映射图像中,对Fe元素、Cu元素以及Si元素的浓度进行比较,能够区分元素映射图像中的坯体、Cu偏析物以及绝缘膜。

[0077] 另外，在坯体为铁素体以外的陶瓷的情况下，能够通过对陶瓷的主成分的元素、Cu元素、以及Si元素的浓度进行比较，来区分元素映射图像中的坯体、Cu偏析物以及绝缘膜。例如，在坯体为氧化铝的情况下将Al元素作为陶瓷的主成分即可，在坯体为电容器用的钛酸钡的情况下将Ti元素或者Ba元素作为陶瓷的主成分即可，在坯体为热敏电阻用的Zn系陶瓷的情况下将Zn元素作为陶瓷的主成分即可。

[0078] Cu偏析物的形状并不特别限定，但可以是粒状、楔形、层状。

[0079] 能够根据纵横比的值、以及Cu偏析物是否向坯体侧突出的判定来决定Cu偏析物的形状。

[0080] 在将坯体与绝缘膜的界面延伸的方向上的Cu偏析物的长度设为La，并将与其正交的方向上的Cu偏析物的长度设为Lb时，通过长度La相对于长度Lb之比[La/Lb](以下，也称为纵横比)表示Cu偏析物的纵横比。此外，长度Lb相当于在认定了Cu偏析物的最接近坯体的地点、和最远离坯体的地点之后，分别假定通过该地点，并且与坯体和绝缘膜的界面延伸的方向平行的线段时的、两个线段间的距离。

[0081] 在Cu偏析物的形状为向坯体侧突出的形状的情况下，与Cu偏析物的纵横比无关，而为楔形。

[0082] 在Cu偏析物的形状不为楔形的情况下，上述纵横比在3以下的形状为粒状，上述纵横比超过3的形状为层状。

[0083] 在Cu偏析物的形状为楔形的情况下，除了向坯体侧突出的部分之外的Cu偏析物的形状既可以是粒状，也可以是层状。

[0084] 此外，层状的Cu偏析物仅存在于坯体与绝缘膜的界面的一部分，不覆盖坯体与绝缘膜的界面整体。

[0085] 图5是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的一个例子的剖视图。

[0086] 如图5所示，在坯体10与绝缘膜20的界面存在Cu偏析物30(31、32)，并与坯体10和绝缘膜20接触。不存在Cu偏析物30的部分上的绝缘膜20的厚度(与坯体10的正上接触的绝缘膜20的厚度)是双箭头T_0所示的长度。此外，绝缘膜20的厚度T_0也可以根据位置而不同。

[0087] 在图5中，可以说在一个绝缘膜20与坯体10的界面存在多个Cu偏析物。

[0088] 坯体10与绝缘膜20的界面延伸的方向(以下，也称为横向)上的Cu偏析物31的长度是双箭头La_1所示的长度。另外，与横向正交的方向(以下，也称为纵向)上的Cu偏析物31的长度是双箭头Lb_1所示的长度。Cu偏析物31的纵横比[La_1/Lb_1]大约为1.4。因此，Cu偏析物31的形状为粒状。

[0089] Cu偏析物31的厚度是双箭头Lb_1所示的长度，与Cu偏析物31的正上接触的绝缘膜20的厚度是双箭头T_1所示的长度。

[0090] Cu偏析物31是不向坯体10侧突出的形状。在图5中，Cu偏析物31的厚度Lb_1和与Cu偏析物31的正上接触的绝缘膜20的厚度T_1的合计与绝缘膜20的厚度T_0一致。

[0091] 另外，绝缘膜20的厚度T_0比与Cu偏析物31的正上接触的绝缘膜20的厚度T_1厚。若绝缘膜20的厚度T_0比与Cu偏析物31的正上接触的绝缘膜20的厚度T_1厚，则由于存在Cu偏析物而产生的绝缘膜的表面的凹凸较小，绝缘膜的表面的平滑性提高。

[0092] Cu偏析物32具有向坯体10侧突出的突出部32a。因此，可以说Cu偏析物32的形状与

纵横比无关，而为楔形。

[0093] 此外，对于Cu偏析物是否向坯体侧突出而言，根据坯体的表面中不存在Cu偏析物的部分的坯体表面的形状，估计在存在Cu偏析物的部分不存在Cu偏析物的情况下的坯体表面的形状，在Cu偏析物与估计出的坯体表面相比位于内侧(坯体侧)的情况下，视为Cu偏析物向坯体侧突出。

[0094] Cu偏析物也可以不向坯体侧突出而向绝缘膜侧突出。应予说明，不向坯体侧突出而仅向绝缘膜侧突出的Cu偏析物根据纵横比，判断相当于粒状或者层状的哪种形状。

[0095] 图6是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的其它的一个例子的剖视图。

[0096] Cu偏析物33的横向的长度为双箭头La_3所示的长度，纵向的长度为双箭头Lb_3所示的长度。纵横比[La_3/Lb_3]大约为10。因此，Cu偏析物33的形状为层状。

[0097] 此外，层状的Cu偏析物仅存在于坯体与绝缘膜的界面的一部分，并不覆盖坯体与绝缘膜的界面整体。

[0098] Cu偏析物33的厚度是双箭头Lb_3所示的长度，与Cu偏析物33的正上接触的绝缘膜20的厚度是双箭头T_3所示的长度。

[0099] Cu偏析物33是不向坯体10侧突出的形状。在图6中，Cu偏析物33的厚度Lb_3和与Cu偏析物33的正上接触的绝缘膜20的厚度T_3的合计与绝缘膜20的厚度T_0一致。

[0100] 另外，绝缘膜20的厚度T_0比与Cu偏析物33的正上接触的绝缘膜20的厚度T_3厚。

[0101] Cu偏析物的形状和与Cu偏析物的正上接触的绝缘膜的厚度相关。

[0102] 在与Cu偏析物的正上接触的绝缘膜的厚度小于0.5μm的情况下，Cu偏析物的形状容易成为粒状或者楔形。

[0103] 另一方面，在与Cu偏析物的正上接触的绝缘膜的厚度在0.5μm以上的情况下，Cu偏析物的形状容易成为层状。

[0104] 此外，在确定Cu偏析物的形状时，Cu偏析物与构成绝缘膜的玻璃混合的部分也视为Cu偏析物的一部分。因此，也包含Cu偏析物与构成绝缘膜的玻璃混合的部分作为一个Cu偏析物来确定形状。能够通过利用SEM－EDX进行Si元素以及Cu元素的元素映射来确认Cu偏析物与绝缘膜的边界。

[0105] 能够通过SEM－EDX测定Cu偏析物的形状以及纵横比、及与Cu偏析物的正上接触的绝缘膜的厚度。

[0106] 对各个Cu偏析物决定Cu偏析物的形状以及纵横比。与Cu偏析物的正上接触的绝缘膜的厚度是拍摄为Cu偏析物以及绝缘膜收纳在一个视场中的SEM－EDX图像中，各个Cu偏析物的从Cu偏析物的上表面的一点到位于其纵向正上的绝缘膜的顶面的一点为止的长度的最小值。不存在Cu偏析物的部分的绝缘膜的厚度是在三个位置测定出的从坯体的表面到绝缘膜的顶面为止的长度的平均值。上述的三个位置选择在目视观察时，从坯体的表面到绝缘膜的顶面为止的长度最长的地点、最短的地点、以及成为它们的中间的长度的地点。

[0107] 也可以通过多个绝缘膜覆盖坯体的表面。图1以及图2所示的坯体10以及图3以及图4所示的坯体11均为被多个绝缘膜覆盖的例子。

[0108] 多个绝缘膜的组成既可以不同，也可以相同。

[0109] 在坯体的表面被多个绝缘膜覆盖的情况下，也可以在各绝缘膜与坯体的界面分别

存在Cu偏析物。另外，也可以Cu偏析物的一部分未被绝缘膜覆盖。这样的Cu偏析物成为在坯体的表面露出的状态。

[0110] 绝缘膜也可以散布在坯体的表面上。

[0111] 使用图7对绝缘膜散布在坯体的表面上的情况下的例子进行说明。

[0112] 图7是示意地表示本发明的电子部件的一实施方式中的坯体与绝缘膜的界面的状态的其它的一个例子的剖视图。

[0113] 在图7所示的坯体10的表面设置有两个绝缘膜20a、20b。在绝缘膜20a、20b与坯体10的界面分别存在Cu偏析物34a、34b。

[0114] 在坯体10的表面存在未被绝缘膜20覆盖的部分，在该部分坯体10的表面露出。Cu偏析物34c存在于坯体10的表面未被绝缘膜20覆盖的部分。因此，Cu偏析物34c在坯体10的表面露出。

[0115] 在构成本发明的电子部件的坯体的表面存在Cu偏析物，所以容易引起电镀生长。通过利用绝缘膜覆盖Cu偏析物，能够阻碍Cu偏析物所引起的电镀生长的促进，抑制坯体的表面的不希望的区域上的电镀生长。

[0116] 根据上述的观点，优选在进行电镀的外部电极的周边形成覆盖Cu偏析物的绝缘膜。若在进行电镀的外部电极的周围形成绝缘膜，则能够抑制形成绝缘膜的区域上的电镀的形成。

[0117] [外部电极]

[0118] 本发明的电子部件的一实施方式具有外部电极，但其形态并不特别限定。

[0119] 作为外部电极，例如能够列举基底电极层与形成于其表面的覆盖层的组合、金属板、导线端子等。基底电极层既可以是通过在坯体的表面涂覆包含玻璃和导体的玻璃膏体，并进行烧成形成的电极，也可以是通过溅射或者电镀直接形成在坯体的表面的电极。

[0120] 作为基底电极层所包含的玻璃，能够合适地使用与构成绝缘膜的玻璃相同的玻璃。

[0121] 优选基底电极层具有包含导体的导体部、和包含玻璃的玻璃部。

[0122] 优选导体部包含从由Ni元素、Sn元素、Pd元素、Au元素、Ag元素、Pt元素、Bi元素、Cu元素以及Zn元素构成的组选择的至少一种金属元素，作为导体。另外，优选包含含有这些元素的导电性粒子。

[0123] 优选导体部包含Ag元素作为导体。Ag元素的导电性较高。另外，包含Ag元素作为导体的基底电极层容易形成。

[0124] 导电性粒子的平均粒子径并不特别限定，但优选在0.5μm以上，且在10μm以下。

[0125] 导电性粒子在基底电极层中所占的重量比例并不特别限定，但优选在71重量％以上，且在98重量％以下。

[0126] 优选玻璃在基底电极层中所占的重量比例在2重量％以上，且在15重量％以下。

[0127] 若玻璃在基底电极层中所占的重量比例在15重量％以下，则基底电极层的电阻值不会过大。另外若玻璃在基底电极层中所占的重量比例在2重量％以上，则能够提高基底电极层的致密性，能够防止电镀液以及湿气侵入到基底电极层的内部、以及电镀液以及湿气通过基底电极层侵入坯体内。

[0128] 优选覆盖层例如是设置在基底电极层的表面的电镀层。

[0129] 优选电镀层包含从由Cu、Ni、Sn、Pd、Au、Ag、Pt、Bi以及Zn构成的组选择的至少一种金属。电镀层既可以是一层，也可以在两层以上。作为电镀层，更优选为具有设置在基底电极层之上的Ni电镀层和Sn电镀层的层。通过Ni电镀层能够防止水向坯体中的浸入，通过Sn电镀层，能够使电子部件的安装性提高。

[0130] 也可以在坯体与基底电极层的界面(优选在坯体与玻璃部的界面)上存在Cu偏析物。

[0131] 通过在坯体与基底电极层的界面上存在Cu偏析物，坯体与基底电极层的紧贴性提高。

[0132] 对于本实施方式的电子部件来说，坯体与绝缘膜的紧贴性优异。本实施方式的电子部件并不限定于层叠线圈部件、绕组线圈部件，只要是使用包含Cu元素的陶瓷作为坯体的部件即可。

[0133] [电子部件的制造方法]

[0134] (第一实施方式)

[0135] 本发明的电子部件的制造方法的第一实施方式包含：陶瓷片准备工序，准备使包含Cu元素的陶瓷原料成形为片状的陶瓷片；导体图案形成工序，在陶瓷片形成通孔以及成为线圈图案的导体图案；层叠体准备工序，得到层叠了陶瓷片的层叠体；烧制工序，对层叠体进行烧制得到陶瓷的坯体；以及绝缘膜形成工序，在坯体的表面形成包含玻璃的绝缘膜。

[0136] [陶瓷片准备工序]

[0137] 在陶瓷片准备工序中，使包含Cu元素的陶瓷原料成形为片状。

[0138] 在使用铁素体原料作为陶瓷原料的情况下，例如能够通过将Fe_2O_3、ZnO、CuO、以及NiO称重为规定的比率并以湿式进行混合，之后通过粉碎、干燥以及临时烧制得到粉末状的铁素体原料。

[0139] 接着，将陶瓷原料、聚乙烯醇缩丁醛系树脂等有机粘合剂、以及乙醇、甲苯等有机溶剂等混合，之后通过粉碎，制成陶瓷浆料。接下来，通过刮浆法等使陶瓷浆料成形为规定的厚度的片状，之后通过穿孔为规定的形状，制成陶瓷片。

[0140] 优选陶瓷原料中的Cu元素的含量在6mol％以上，且在10mol％以下。

[0141] 陶瓷原料中的Cu元素的含量越多，越容易在坯体的表面产生Cu偏析物。

[0142] 优选陶瓷片所包含的有机粘合剂的含量在25重量％以上，且在35重量％以下。

[0143] 由于陶瓷片所包含的有机粘合剂包含碳，所以在烧制时与环境气中的氧结合使氧浓度降低。因此，有机粘合剂的含量越多，在烧制工序中氧浓度越容易降低，其结果，容易在坯体的表面产生Cu偏析物。

[0144] 陶瓷片的厚度并不特别限定，但优选在15μm以上，且在50μm以下。

[0145] [导体图案形成工序]

[0146] 在导体图案形成工序中，通过利用丝网印刷法等在各陶瓷片涂覆Ag膏体等导电性膏体，形成导体图案。在形成成为通孔导体的导体图案时，预先通过在陶瓷片的规定的位置进行激光照射形成通孔，并在该通孔填充导电性膏体。

[0147] [层叠体准备工序]

[0148] 在层叠了陶瓷片之后，通过利用热等静压(WIP)处理等进行压焊，制成层叠体。

[0149] 虽然陶瓷片的层叠数并不特别限定，但优选在30层以上，且在100层以下。

[0150] [烧制工序]

[0151] 在烧制工序中,对层叠体进行烧制得到坯体。

[0152] 烧制条件为在坯体的表面析出Cu偏析物的条件。

[0153] 不仅是陶瓷原料的组成,层叠体所包含的碳量、烧制温度(最高温度)、升温速度、烧制环境气、烧制炉的材质等也影响是否在坯体的表面产生Cu偏析物。在适当地选择了这些条件的情况下,在坯体的表面析出Cu偏析物。

[0154] 即,若烧制条件不适当,则即使陶瓷原料的组成相同,在坯体的表面也不析出Cu偏析物。

[0155] 优选烧制工序中的烧制温度(最高温度)在1000℃以上,且在1300℃以下。

[0156] 若烧制工序中的烧制温度(最高温度)在1000℃以上,则容易在坯体的表面产生Cu偏析物。

[0157] 优选烧制工序中的氧浓度在15体积%以下,更优选在5体积%以下。若烧制环境气中的氧含量在15体积%以下,则容易在坯体的表面产生Cu偏析物。

[0158] 优选烧制工序中的平衡气体是氮气或者氩气。

[0159] 优选烧制工序中的升温速度在10℃/min以下。

[0160] 到达到烧制温度为止的时间越短,越容易在坯体的表面产生Cu偏析物。

[0161] 优选构成在烧制工序中对层叠体进行烧制的烧制炉的炉材为氧化铝与硅的混合物等密度较高的材料。

[0162] 若构成烧制炉的炉材由密度较高的材料构成,则容易产生Cu偏析物。

[0163] [绝缘膜形成工序]

[0164] 在绝缘膜形成工序中,在通过烧制工序得到的坯体的表面形成包含玻璃的绝缘膜。

[0165] 能够通过将包含玻璃的膏体(以下,称为玻璃膏体)涂覆在坯体的表面,并进行烧制(烧成)来形成绝缘膜。

[0166] 也可以在玻璃膏体中除了玻璃之外还包含有树脂以及分散介质。

[0167] 作为玻璃,能够使用B－Si系玻璃、Ba－B－Si系玻璃、B－Si－Zn系玻璃、B－Si－Zn－Ba系玻璃、B－Si－Zn－Ba－Ca－Al系玻璃等。除了这些玻璃之外,也能够使用Na－Si系玻璃、K－Si系玻璃、Li－Si系玻璃等碱金属系玻璃、Mg－Si系玻璃、Ca－Si系玻璃、Ba－Si系玻璃、Sr－Si系玻璃等碱土金属系玻璃、Ti－Si系玻璃、Zr－Si系玻璃、Al－Si系玻璃等。

[0168] 玻璃也可以是结晶性玻璃。

[0169] 构成玻璃膏体的玻璃的平均粒子径并不特别限定,但优选在0.01μm以上,且在4.00μm以下。

[0170] 构成玻璃膏体的玻璃的平均粒子径越大,烧成时的玻璃膏体的流动性越低,绝缘膜的厚度越容易变厚。因此,越容易形成层状的Cu偏析物。

[0171] 另一方面,构成玻璃膏体的玻璃的平均粒子径越小,烧成时的玻璃膏体的流动性越高,绝缘膜的厚度越容易变薄。因此,越容易形成粒状或者楔形的Cu偏析物。

[0172] 使涂覆在坯体的表面的玻璃膏体干燥。干燥条件并不特别限定,但只要以150℃加热三十分钟左右即可。

[0173] 在坯体的表面涂覆多次玻璃膏体的情况下，优选反复进行玻璃膏体的涂覆和干燥。另外，除了玻璃膏体的涂覆和干燥之外，还将后述的烧成作为一组，通过将其反复一组以上的方法，也能够形成绝缘膜。

[0174] 形成绝缘膜时的温度(烧成温度)并不特别限定，但优选在750℃以上，且在900℃以下。

[0175] 若烧成温度在750℃以上，且在900℃以下，则更容易在坯体的表面产生Cu偏析物。另外，Cu偏析物与绝缘膜所包含的玻璃容易形成混合物，能够使坯体与绝缘膜的紧贴性提高。

[0176] 另外优选在非氧化性环境气中进行烧成。

[0177] 通过在非氧化性环境气中在825℃以上进行烧成，能够促进坯体的表面上的Cu的偏析。因此，能够进一步使坯体与绝缘膜的紧贴性提高。

[0178] 在坯体的表面形成绝缘膜的方法并不限定于上述的涂覆玻璃膏体并进行烧制的方法，例如，能够列举溅射法、电子束蒸镀法、热CVD法、等离子体CVD法、喷雾法、浸渍法、浸渍旋涂法、溶胶-凝胶法等，也可以组合两种以上这些方法。

[0179] 制造坯体的方法也可以是上述的片层叠工法以外的方法。

[0180] 作为片层叠工法以外的方法，例如能够列举打印层叠方法(积层法)。另外，在片表面形成布线、通孔的方法除了上述的方法之外，也能够使用利用了光刻法的方法。

[0181] 此外，也可以接着上述工序，进行在坯体的表面形成外部电极的外部电极形成工序。

[0182] [外部电极形成工序]

[0183] 在外部电极形成工序中，在坯体的表面形成外部电极。

[0184] 作为外部电极形成工序，例如能够列举依次在坯体的表面进行Ni电镀以及Sn电镀，形成Ni/Sn电镀层的方法。

[0185] 在外部电极形成工序中，也可以在形成电镀层的工序之前，通过在坯体的表面涂覆包含玻璃以及导电性粒子的玻璃膏体，并进行烧制(烧成)来形成基底电极层，并在该层的表面形成成为覆盖层的Ni/Sn电镀层。

[0186] 通过以上的工序，例如能够制造图1以及图2所示那样的在坯体的内部具有导体层的电子部件。

[0187] (第二实施方式)

[0188] 本发明的电子部件的制造方法的第二实施方式包含：坯体准备工序，使包含Cu元素的陶瓷原料成形准备陶瓷的坯体；绝缘膜形成工序，在坯体的表面形成绝缘膜；以及线圈形成工序，在坯体的表面缠绕成为线圈的绕组。

[0189] [坯体准备工序]

[0190] 作为在坯体准备工序中使用的陶瓷原料，能够合适地使用与在本发明的电子部件的制造方法的第一实施方式中使用的陶瓷原料相同的原料。

[0191] 作为使陶瓷原料成形为规定的形状的方法，能够使用以往公知的粉末的成形方法。此时，也可以根据需要在陶瓷原料添加树脂、粘合剂等。通过对使陶瓷原料成形得到的成形体进行烧制，成为坯体。此时，以在坯体的表面产生Cu偏析物的条件对成形体进行烧制。

[0192] 通过上述方法得到的坯体是在内部不包含导体层的坯体。

[0193] [绝缘膜形成工序]

[0194] 在绝缘膜形成工序中,在通过烧制工序得到的坯体的表面形成绝缘膜。

[0195] 本发明的电子部件的制造方法的第二实施方式中的绝缘膜形成工序与本发明的电子部件的第一实施方式中的绝缘膜形成工序相同。

[0196] [线圈形成工序]

[0197] 在线圈形成工序中,在坯体的表面缠绕成为线圈的绕组。

[0198] 绕组的卷数(匝数)以及绕组的直径只要根据电子部件的特定要求适当地变更即可。

[0199] 通过上述工序,制造本发明的实施方式的电子部件。

[0200] 此外,在本发明的电子部件的制造方法的第二实施方式中,也可以进行在坯体的表面形成外部电极的外部电极形成工序。

[0201] 本发明的电子部件的制造方法的第二实施方式中的外部电极形成工序与本发明的电子部件的制造方法的第一实施方式中的外部电极形成工序相同。

[0202] 该情况下,在线圈形成工序之前进行外部电极形成工序,并在线圈形成工序中,将成为线圈的绕组的两端与外部电极连接即可。

[0203] 成为线圈的绕组与外部电极的连接方法并不特别限定,但例如能够列举通过热压接进行接合的方法。

[0204] 通过以上的工序,例如能够制造图3以及图4所示那样的在坯体的周围卷绕了成为线圈的绕组的电子部件。

[0205] 实施例

[0206] 以下,示出更具体地公开本发明的电子部件的一实施方式的实施例。此外,本发明并不仅限定于这些实施例。

[0207] (实施例1)

[0208] [坯体准备工序]

[0209] 使制备为使Fe量恒定,使Ni/Zn摩尔比为2.3,并且使Cu含量为8mol%的铁素体原料成形为具有绕组部和凸缘部的杠铃形状得到成形体。

[0210] 通过以1100℃对成形体烧制一小时得到陶瓷的坯体。

[0211] 烧制时的环境气为常压、氧分压10体积%。

[0212] 得到的坯体的形状如图1以及图2所示,为具备在长度方向上对置的第一端面以及第二端面、在宽度方向上对置的第一侧面以及第二侧面、及在厚度方向上对置的上表面以及底面的大致长方体形状。

[0213] [绝缘膜形成工序]

[0214] 制备混合了玻璃料(硼硅酸玻璃)和溶剂(萜品醇)的玻璃膏体,使坯体的第一侧面朝下浸渍到玻璃膏体至坯体的宽度方向的一半的位置,之后以150℃使其干燥三十分钟。其后,将坯体的方向变更为上下相反,使坯体的第二侧面朝下浸渍到玻璃膏体至坯体的宽度方向的一半的位置,之后以150℃使其干燥三十分钟。最后,以650℃烧成十分钟,形成绝缘膜,制造实施例1的电子部件。此外,烧成越高温,越容易产生Cu偏析物的偏析量,所以优选在750℃以上,通过使其在850℃以上,Cu偏析物的流动性本身也提高。

[0215] 在构成实施例1的电子部件的坯体的表面，与图1相同，形成除了坯体的第一侧面的全部之外还覆盖坯体的第一端面、第二端面、上表面以及底面的一部分的绝缘膜、和除了坯体的第二侧面的全部之外还覆盖坯体的第一端面、第二端面、上表面以及底面的一部分的绝缘膜。

[0216] (实施例2、比较例1～3)

[0217] 不改变铁素体原料中的Fe量以及Ni/Zn摩尔比，将Cu含量变更为6mol％、4mol％、1mol％、0mol％之外与实施例1相同的顺序，制造实施例2以及比较例1～3的电子部件。各实施例以及比较例的坯体的烧结密度与实施例1同等程度。

[0218] (比较例4)

[0219] 不改变铁素体原料的组成，将成形体的烧制温度(最高温度)变更至950℃以下以外与实施例1相同的顺序，制造比较例4的电子部件。比较例4的坯体的烧结密度与实施例1同等程度。

[0220] [坯体的Cu含量的测定]

[0221] 在通过上述的WD－XRF测定坯体的Cu元素的含量时，均与铁素体原料中的Cu元素的含量相同。

[0222] [基于SEM－EDX的观察]

[0223] 对于实施例2的电子部件，通过SEM－EDX在三个位置观察坯体与绝缘膜的界面附近，并进行Cu的元素映射。结果如图8、图9以及图10所示。

[0224] 此外，在也通过SEM－EDX对实施例1以及比较例1～4的电子部件观察坯体与绝缘膜的界面附近时，对于实施例1的电子部件，在坯体与绝缘膜的界面，确认了与坯体和绝缘膜接触的Cu偏析物，但对于比较例1～4的电子部件，均未确认到Cu偏析物。

[0225] 图8是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。

[0226] 根据图8的结果，确认了在实施例2的电子部件中，在坯体10与绝缘膜20的界面，存在Cu元素的浓度较高的区域(Cu偏析物31)。Cu偏析物31的纵横比为2.0。因此，确认了在图8所示的SEM－EDX元素映射图像中存在粒状的Cu偏析物31。此外，与Cu偏析物31的正上接触的绝缘膜20的厚度为0.03μm。

[0227] 图9是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。图9中的测定SEM－EDX的位置是与图8中的测定SEM－EDX的位置不同的位置。

[0228] 根据图9的结果，确认了在实施例2的电子部件中，在坯体10与绝缘膜20的界面，存在Cu元素的浓度较高的区域(Cu偏析物32)。Cu偏析物32向坯体10侧突出。因此，确认了在图9所示的SEM－EDX元素映射图像中存在楔形的Cu偏析物32。此外，与Cu偏析物32的正上接触的绝缘膜20的厚度为0.13μm。

[0229] 图10是实施例2的电子部件的坯体与绝缘膜的界面的Cu的元素映射图像。图10中的测定SEM－EDX的位置是与图8中的测定SEM－EDX的位置以及图9中的测定SEM－EDX的位置不同的位置。

[0230] 根据图10的结果，确认了在实施例2的电子部件中，在坯体10与绝缘膜20的界面存在层状的Cu偏析物33。此外，与Cu偏析物33的正上接触的绝缘膜20的厚度为0.5μm。

[0231] 另外，根据图8、图9以及图10的结果，确认了在同一电子部件中，在绝缘膜与坯体的界面存在形状不同的多个Cu偏析物。

[0232] [耐负荷的测定(划痕试验)]

[0233] 使用超薄膜划痕试验机(CSR5000株式会社力世科(RHESCA)制),确认了在以规定的负荷将金刚石制压头(前端R:5μm)按压至各坯体的绝缘膜的状态下使其移动150μm时的绝缘膜的剥离的有无。使负荷从5mN以5mN的增量增加至60mN。将未产生剥离的最高的负荷作为耐负荷如表1所示。此外,若耐负荷在40mN以上,则能够判断为坯体与绝缘膜的紧贴性足够高。

[0234] [表1]

[0235]

	实施例 1	实施例 2	比较例 1	比较例 2	比较例 3	比较例 4
铁素体烧结体的Cu含有量[mol%]	8	6	4	1	0	8
耐负荷[mN]	55	40	35	15	15	35

[0236] 根据表1的结果,确认了本发明的实施方式的电子部件的坯体与绝缘膜的紧贴性较高。

[0237] 本发明的实施方式的电子部件能够合适地作为电感器、天线、噪声滤波器、电波吸收体、与电容器组合的LC滤波器、绕组铁芯等部件使用。

[0238] 附图标记说明

[0239] 1、2…电子部件,10、11…坯体,10a…坯体的第一端面,10b…坯体的第二端面,10c…坯体的第一侧面,10d…坯体的第二侧面,10e…坯体的上表面,10f…坯体的底面,20、20a、20b…绝缘膜,30、31、32、33、34a、34b、34c…Cu偏析物,32a…Cu偏析物向坯体侧突出的突出部,40…导体层,43…绕组,50…外部电极,60…卷芯部,61…凸缘部,L…长度方向,La_1、La_3…Cu偏析物的横向的长度,Lb_1、Lb_3…Cu偏析物的纵向的长度,T…厚度方向,T_0…绝缘膜的厚度,T_1、T_3…与Cu偏析物的正上接触的绝缘膜的厚度,W…宽度方向。

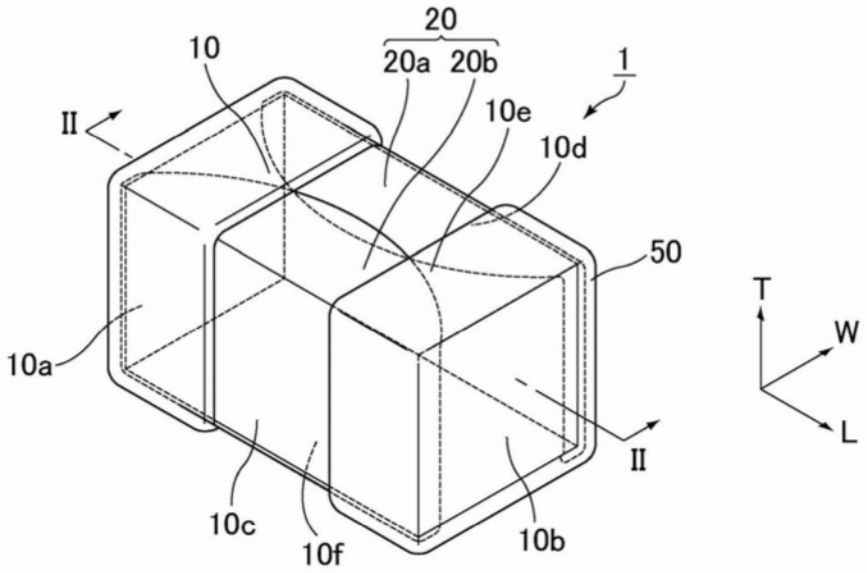

20
10
20a
20b
1
II
10e
10d
50
T
W
10a
L
II
10c
10f
10b

图1

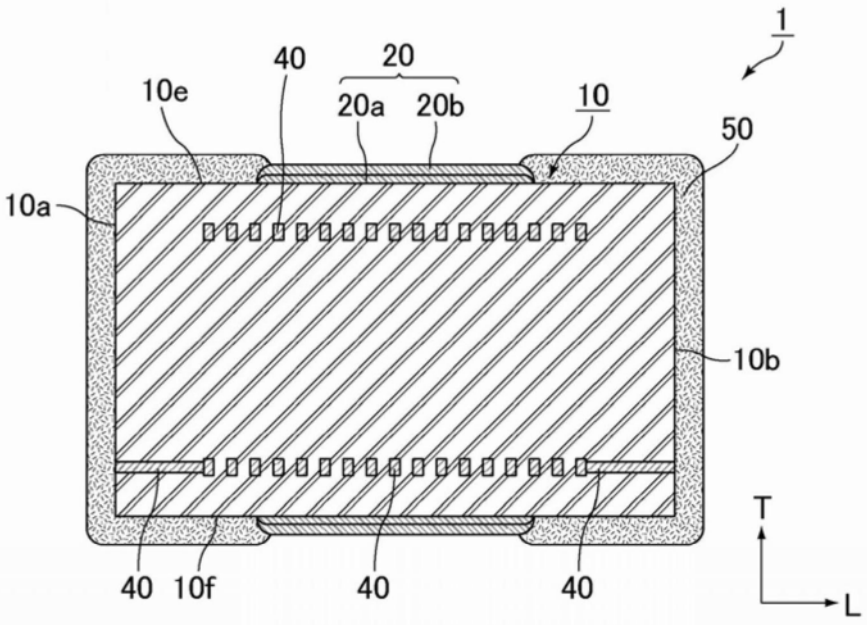

1
40
20
10e
20a
20b
10
50
10a
10b
T
40
10f
40
40
L

图2

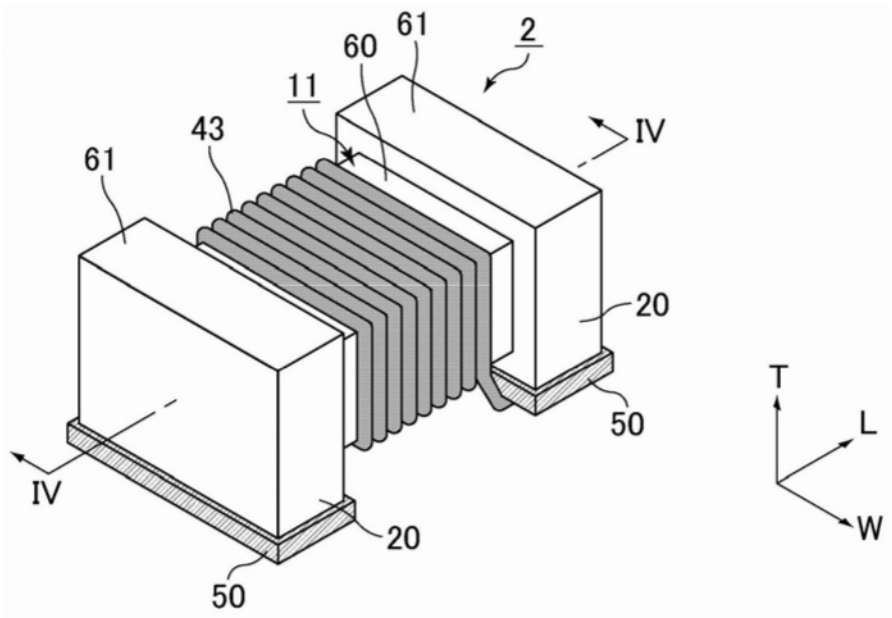


图3

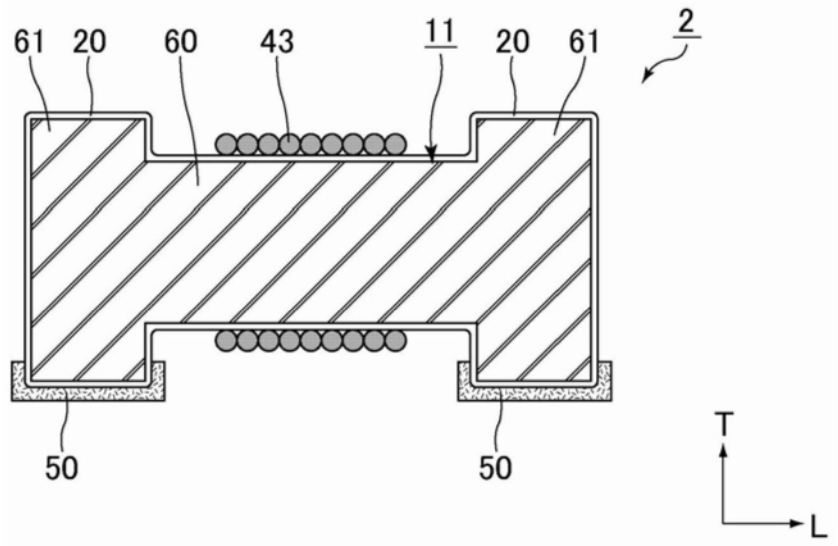


图4

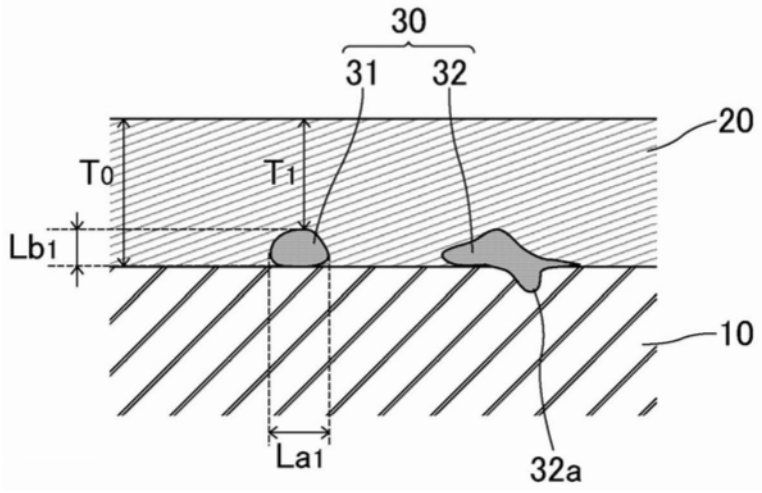

30
31
32
20
T0
T1
Lb1
10
La1
32a

图5

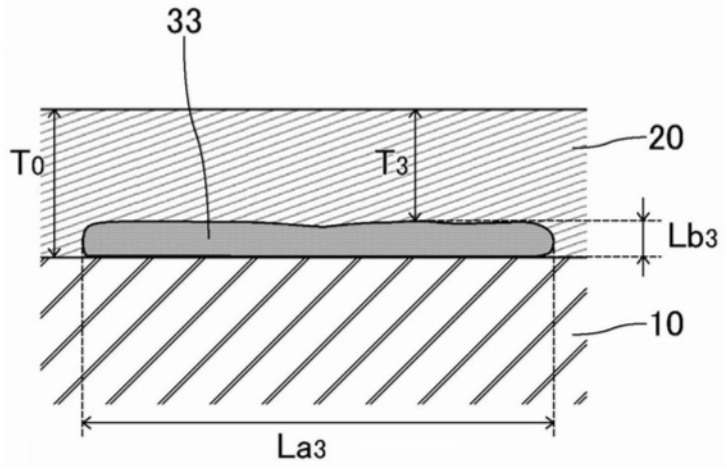

33
T0
T3
20
Lb3
10
La3

图6

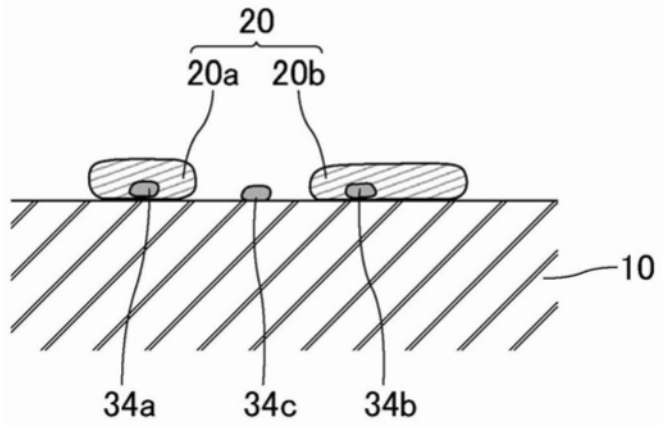

20
20a
20b
10
34a
34c
34b

图7

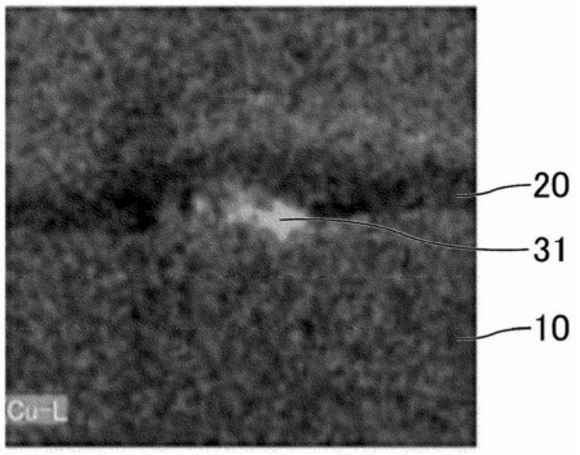


图8

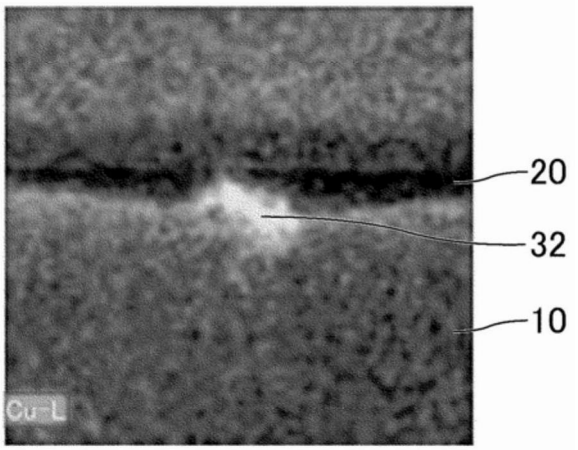


图9

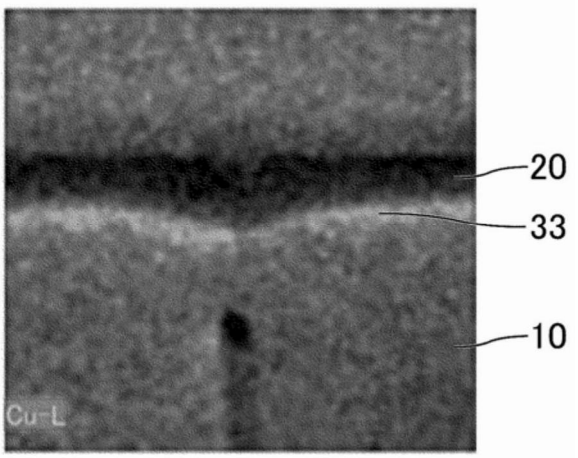


图10