

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-39983

(P2010-39983A)

(43) 公開日 平成22年2月18日(2010.2.18)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 6 F 12/16 (2006.01)	G 0 6 F 12/16 3 1 0 A	5 B 0 1 8
G 1 1 C 16/02 (2006.01)	G 1 1 C 17/00 6 0 1 B	5 B 1 2 5
	G 1 1 C 17/00 6 0 1 E	
	G 1 1 C 17/00 6 1 4	

審査請求 未請求 請求項の数 13 O L (全 26 頁)

(21) 出願番号	特願2008-205414 (P2008-205414)	(71) 出願人	503121103
(22) 出願日	平成20年8月8日 (2008.8.8)		株式会社ルネサステクノロジ
			東京都千代田区大手町二丁目6番2号
		(74) 代理人	100089071
			弁理士 玉村 静世
		(72) 発明者	望月 義則
			神奈川県川崎市麻生区王禅寺1099番地
			株式会社日立製作所システム開発研究所
			内
		(72) 発明者	受田 賢知
			神奈川県川崎市麻生区王禅寺1099番地
			株式会社日立製作所システム開発研究所
			内

最終頁に続く

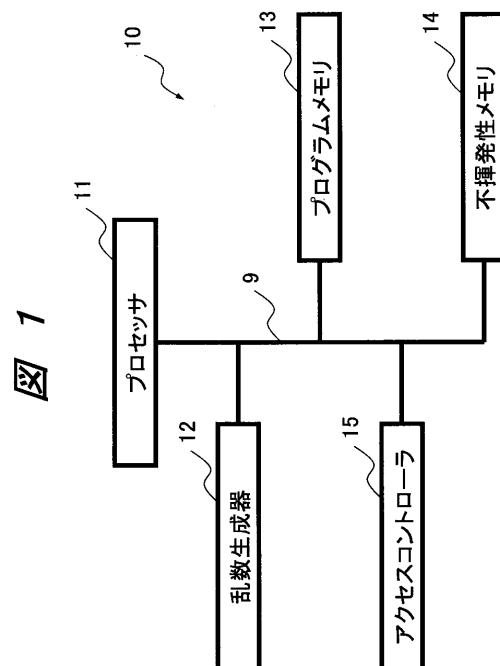
(54) 【発明の名称】 不揮発性メモリ制御方法及び半導体装置

(57) 【要約】

【課題】 不揮発性メモリにおいて、書き込み回数を不所望に増大させることなく、閾値を変動前の状態に戻す。

【解決手段】 不揮発性メモリ（14）と、乱数発生器（12）と、上記不揮発性メモリにアクセス可能なコントローラ（11）とを含むシステムで、上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を上記コントローラで決定する。そして、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させる。このようなりフレッシュ制御によって、書き込み回数を不所望に増大させることなく、閾値を変動前の状態に戻す。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

不揮発性メモリと、

乱数を生成可能な乱数発生器と、

上記乱数発生器に結合され、且つ、上記不揮発性メモリにアクセス可能なコントローラと、を有するシステムでの不揮発性メモリ制御方法であって、

上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を決定し、当該領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させることを特徴とする不揮発性メモリ制御方法。

【請求項 2】

不揮発性メモリと、

上記不揮発性メモリにアクセス可能なコントローラと、を有するシステムにおける不揮発性メモリ制御方法であって、

上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、リフレッシュ対象領域とを管理し、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリに対するアクセス回数の合計値を更新し、その更新結果に基づいて、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させることを特徴とする不揮発性メモリ制御方法。

【請求項 3】

上記コントローラでのリフレッシュ制御は、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値を取得する第 1 処理と、

上記第 1 処理で取得された合計値と、所定の閾値とを比較する第 2 処理と、

上記第 2 処理での比較結果に応じて、上記リフレッシュ対象領域に対する再書き込みを実行する第 3 処理と、

上記第 3 処理の後に、必要に応じて上記閾値を更新する第 4 処理と、を含む請求項 2 記載の不揮発性メモリ制御方法。

【請求項 4】

上記コントローラでのリフレッシュ制御は、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、アクセス対象領域毎のアクセス回数との差分を得る第 5 処理と、

上記第 5 処理で得られた差分と所定の閾値とを比較する第 6 処理と、

上記第 6 処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第 7 処理と、を含む請求項 2 記載の不揮発性メモリ制御方法。

【請求項 5】

上記コントローラでのリフレッシュ制御は、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、上記不揮発性メモリにおけるアクセス対象領域毎のアクセス回数との差分を得る第 8 処理と、

上記第 8 処理で得られた差分のうち、所定の閾値より小さな差分に対応する第 1 アクセス対象領域を取得する第 9 処理と、

上記第 9 処理で取得された第 1 アクセス対象領域がそれとは異なる第 2 アクセス対象領域との間で、論理アドレスに対する物理アドレスの入れ替えが可能か否かの判別を行う第 10 処理と、

上記第 10 処理での判別において、論理アドレスに対する物理アドレスの入れ替えが可能であると判断された場合には、上記第 1 アクセス対象領域と上記第 2 アクセス対象領域との間で論理アドレスに対する物理アドレスの入れ替えを行う第 11 処理と、

上記第 10 処理での判別において、論理アドレスに対する物理アドレスの入れ替えが不可能であると判断された場合には、上記第 8 処理で求められた差分に応じてリフレッシュ

10

20

30

40

50

対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第 1 2 処理と、を含む請求項 2 記載の不揮発性メモリ制御方法。

【請求項 6】

上記第 2 アクセス対象領域は、上記第 8 処理で得られた差分に基づいて決定される請求項 5 記載の不揮発性メモリ制御方法。

【請求項 7】

不揮発性メモリを含む半導体装置であって、

乱数を生成可能な乱数発生器と、

上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を決定し、当該領域に対して再書き込みを行うリフレッシュ制御を実行するコントローラと、を含むことを特徴とする半導体装置。

10

【請求項 8】

不揮発性メモリを含む半導体装置であって、

上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値とリフレッシュ対象領域とを管理可能な管理エリアと、

上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリに対するアクセス回数の合計値を更新し、その更新結果に基づいて、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を実行するコントローラと、を含むことを特徴とする半導体装置。

20

【請求項 9】

上記管理エリアは、上記不揮発性メモリにおける記憶領域の一部を使って形成された請求項 8 記載の半導体装置。

【請求項 10】

上記管理エリアは、上記不揮発性メモリとは別に設けられた半導体メモリに形成された請求項 8 記載の半導体装置。

【請求項 11】

上記コントローラは、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値を取得する第 1 処理と、

上記第 1 処理で取得された合計値と、所定の閾値とを比較する第 2 処理と、

30

上記第 2 処理での比較結果に応じて、上記リフレッシュ対象領域に対する再書き込みを実行する第 3 処理と、

上記第 3 処理の後に、必要に応じて上記閾値を更新する第 4 処理と、を含む請求項 8 記載の半導体装置。

【請求項 12】

上記コントローラは、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、アクセス対象領域毎のアクセス回数との差分を得る第 5 処理と、

上記第 5 処理で得られた差分と所定の閾値とを比較する第 6 処理と、

40

上記第 6 処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第 7 処理と、を含む請求項 8 記載の半導体装置。

【請求項 13】

上記半導体装置は、外部から与えられた論理アドレスを上記不揮発性メモリにおける物理アドレスに変換するための論理／物理アドレス変換テーブルを更に含み、

上記コントローラは、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、不揮発性メモリにおけるアクセス対象領域毎のアクセス回数との差分を得る第 8 処理と、

上記第 8 処理で得られた差分のうち、所定の閾値より小さな上記差分に対応する第 1 アクセス対象領域を取得する第 9 処理と、

50

上記第 9 処理で取得された第 1 アクセス対象領域がそれとは異なる第 2 アクセス対象領域との間で、論理アドレスに対する物理アドレスの入れ替えが可能か否かの判別を行う第 10 処理と、

上記第 10 処理での判別において、論理アドレスに対する物理アドレスの入れ替えが可能であると判断された場合には、上記第 1 アクセス対象領域と上記第 2 アクセス対象領域との間で論理アドレスに対する物理アドレスの入れ替えを行う第 11 処理と、

上記第 10 処理での判別において、論理アドレスに対する物理アドレスの入れ替えが不可能であると判断された場合には、上記第 8 処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第 12 処理と、を含む請求項 8 記載の半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、不揮発性メモリにおけるリフレッシュ制御技術に関し、例えば不揮発性メモリを備えたマイクロコンピュータに適用して有効な技術に関する。

【背景技術】

【0002】

大容量のメモリに対する要望が高まっており、不揮発性メモリが広く使用されるようになってきている。不揮発性メモリの大容量化を阻害する大きな要因としては、チップ面積の増大によるチップコストの増大がある。不揮発性メモリにおけるチップ面積の縮小化のために 1 ビット/1 トランジスタで構成された Single・MONOS (Metal Oxide Nitride Oxide Semiconductor) メモリが提案されている (例えば特許文献 1 参照)。

20

【0003】

【特許文献 1】特開 2006-185530 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

1 ビット/1 トランジスタで構成された Single・MONOS メモリにおいては、特許文献 1 の図 1 A-図 1 D に示されるような所定電圧をメモリゲート MG、ウェル、ソース (S) 及びドレイン (D) に印加することにより、選択したビットに対して消去、書き込み及び読み出しを行うことができる。また、この場合、選択していないビット (非選択ビット) の誤動作を防ぐため、非選択ビットに阻止電圧を印加する必要がある。しかし、それについて本願発明者が検討したところ、上記阻止電圧の印加によって、消去、書き込み及び読み出し時に非選択ビットが弱い消去状態もしくは書き込み状態になり、それによってメモリセルの閾値 (V_{th}) が変動する現象 (これを「ディスターブ」という) が生じてしまう。ディスターブ対策として、書き込み毎に、あるいは読み出し毎に、若しくは消去毎に、再書き込みによるリフレッシュを行うことが考えられる。しかし、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞がある。

30

【0005】

40

本発明の目的は、不揮発性メモリにおいて、書き込み回数を不所望に増大させることなく、閾値を変動前の状態に戻すための技術を提供することにある。

【0006】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【課題を解決するための手段】

【0007】

本願において開示される発明のうち代表的なものについて簡単に説明すれば下記のとおりである。

【0008】

50

すなわち、不揮発性メモリと、乱数発生器と、上記不揮発性メモリにアクセス可能なコントローラとを含むシステムで、上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を上記コントローラで決定する。そして、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させる。このようなリフレッシュ制御によって、書き込み回数を不所望に増大させることなく、閾値を変動前の状態に戻すことができる。

【0009】

また、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、リフレッシュ対象領域とを管理し、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリに対するアクセス回数の合計値を更新し、その更新結果に基づいて、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させる。これにより、不揮発性メモリにおけるアクセス対象領域について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値を変動前の状態に戻すことができる。

【発明の効果】

【0010】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0011】

すなわち、不揮発性メモリにおいて、書き込み回数を不所望に増大させることなく、閾値を変動前の状態に戻すことができる。

【発明を実施するための最良の形態】

【0012】

1. 代表的な実施の形態

先ず、本願において開示される発明の代表的な実施の形態について概要を説明する。代表的な実施の形態についての概要説明で括弧を付して参照する図面の参照符号はそれが付された構成要素の概念に含まれるものを例示するに過ぎない。

【0013】

〔1〕本発明の代表的な実施の形態に係る不揮発性メモリ制御方法は、不揮発性メモリ（14）と、乱数を生成可能な乱数発生器（12）と、上記乱数発生器に結合され、且つ、上記不揮発性メモリにアクセス可能なコントローラ（15）とを含むシステムで実施する。すなわち、上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を決定し、当該領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させる。

【0014】

このような制御方法によれば、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域が決定され、当該領域に対して再書き込みが不揮発性メモリにおける各アクセス対象領域（Page 1～Page N）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値を変動前の状態に戻すことができる。また、上記不揮発性メモリへのアクセスが行われる毎に乱数が発生され、その乱数に対応するアクセス対象領域について再書き込みが行われるので、リフレッシュに起因して書き込み回数が不所望に増大するのを回避することができる。

【0015】

〔2〕上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、リフレッシュ対象領域とを管理し、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリに対するアクセス回数の合計値を更新し、その更新結果に基づいて、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を上記コントローラに実行させる。これにより、不揮発性メモリにおけるアクセス対象領域（Page 1～Page N）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値を変動前の状態に戻すことができる。

【0016】

〔3〕上記〔2〕において、上記コントローラでのリフレッシュ制御は、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値を取得する第1処理（602，1001）と、上記第1処理で取得された合計値と、所定の閾値とを比較する第2処理（603，1004）と、上記第2処理での比較結果に応じて、上記リフレッシュ対象領域に対する再書き込みを実行する第3処理（605，1006）と、上記第3処理の後に、必要に応じて上記閾値を更新する第4処理（607，1009）とを含めることができる。

【0017】

〔4〕上記〔2〕において、上記コントローラでのリフレッシュ制御は、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、アクセス対象領域毎のアクセス回数との差分を得る第5処理（1202，1404）と、

上記第5処理で得られた差分と所定の閾値とを比較する第6処理（1203，1405）と、

上記第6処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第7処理（1204，1406）とを含めることができる。

【0018】

〔5〕上記〔2〕において、上記コントローラでのリフレッシュ制御には、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、上記不揮発性メモリにおけるアクセス対象領域毎のアクセス回数との差分を得る第8処理（1804）と、上記第8処理で得られた差分のうち、所定の閾値より小さな差分に対応する第1アクセス対象領域を取得する第9処理（1806）とを含めることができる。そして、上記第9処理で取得された第1アクセス対象領域がそれとは異なる第2アクセス対象領域との間で、論理アドレスに対する物理アドレスの入れ替えが可能か否かの判別を行う第10処理（1807）と、上記第10処理での判別において、論理アドレスに対する物理アドレスの入れ替えが可能であると判断された場合には、上記第1アクセス対象領域と上記第2アクセス対象領域との間で論理アドレスに対する物理アドレスの入れ替えを行う第11処理（1808）とを含めることができる。さらに、上記第10処理での判別において、論理アドレスに対する物理アドレスの入れ替えが不可能であると判断された場合には、上記第8処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第12処理（1810）とを含めることができる。

【0019】

〔6〕上記〔5〕において、上記第2アクセス対象領域は、上記第8処理で得られた差分に基づいて決定することができる。

【0020】

〔7〕本発明の代表的な実施の形態に係る半導体装置（10）は、不揮発性メモリ（14）を含む。そして、乱数を生成可能な乱数発生器（12）と、上記不揮発性メモリへのアクセスが行われる毎に、上記乱数発生器で発生された乱数に基づいて、リフレッシュ対象領域を決定し、当該領域に対して再書き込みを行うリフレッシュ制御を実行するコントローラ（15）とが設けられる。

【0021】

〔8〕本発明の代表的な実施の形態に係る半導体装置（10）は不揮発性メモリ（14）を含む。そして、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値とリフレッシュ対象領域とを管理可能な管理エリア（51）と、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリに対するアクセス回数の合計値を更新し、その更新結果に基づいて、上記リフレッシュ対象領域に対して再書き込みを行うリフレッシュ制御を実行するコントローラ（15）とが設けられる。

【0022】

〔9〕上記〔8〕において、上記管理エリアは、上記不揮発性メモリにおける記憶領域の一部を使って形成することができる。

【0023】

〔10〕上記〔8〕において、上記不揮発性メモリとは別に設けられた半導体メモリに形成することができる。

【0024】

〔11〕上記〔8〕において、上記コントローラに、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値を取得する第1処理（602，1001）と、

10

上記第1処理で取得された合計値と、所定の閾値とを比較する第2処理（603，1004）と、

上記第2処理での比較結果に応じて、上記リフレッシュ対象領域に対する再書き込みを実行する第3処理（605，1006）と、

上記第3処理の後に、必要に応じて上記閾値を更新する第4処理（607，1009）とを実行させることができる。

【0025】

〔12〕上記〔8〕において、上記コントローラに、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、アクセス対象領域毎のアクセス回数との差分を得る第5処理（1202，1404）と、

20

上記第5処理で得られた差分と所定の閾値とを比較する第6処理（1203，1405）と、

上記第6処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第7処理（1204，1406）とを実行させることができる。

【0026】

〔13〕上記〔8〕において、上記半導体装置は、外部から与えられた論理アドレスを上記不揮発性メモリにおける物理アドレスに変換するための論理／物理アドレス変換テーブル（17）を更に含む。そして、上記コントローラには、上記不揮発性メモリに対するアクセスが発生される毎に、上記不揮発性メモリにおける全てのアクセス対象領域についてのアクセス回数の合計値と、不揮発性メモリにおけるアクセス対象領域毎のアクセス回数との差分を得る第8処理（1804）と、上記第8処理で得られた差分のうち、所定の閾値より小さな上記差分に対応する第1アクセス対象領域を取得する第9処理（1806）とを実行させることができる。さらに上記コントローラには、上記第9処理で取得された第1アクセス対象領域がそれとは異なる第2アクセス対象領域との間で、論理アドレスに対する物理アドレスの入れ替えが可能か否かの判別を行う第10処理（1807）と、上記第10処理での判別において、論理アドレスに対する物理アドレスの入れ替えが可能であると判断された場合には、上記第1アクセス対象領域と上記第2アクセス対象領域との間で論理アドレスに対する物理アドレスの入れ替えを行う第11処理（1808）とを実行させることができる。そして、上記コントローラには、上記第10処理での判別において、論理アドレスに対する物理アドレスの入れ替えが不可能であると判断された場合には、上記第8処理で求められた差分に応じてリフレッシュ対象領域を決定し、そのリフレッシュ対象領域に対してリフレッシュのための再書き込みを実行する第12処理（1810）とを実行させることができる。

30

40

【0027】

〔14〕上記アクセス対象領域は、上記不揮発性メモリがセクタ単位でアクセスされる場合には「セクタ」とされ、上記不揮発性メモリがページ単位でアクセスされる場合には「ページ」とされ、上記不揮発性メモリがブロック単位でアクセスされる場合には「ブロック」とされる。また、上記アクセスには、上記不揮発性メモリへの書き込みのためのア

50

クセス、上記不揮発性メモリの消去のためのアクセス、上記不揮発性メモリからの読み出しのためのアクセスが含まれる。

【0028】

2. 実施の形態の説明

次に、実施の形態について更に詳述する。

【0029】

<実施の形態1>

図1には、本発明にかかる半導体装置の一例とされるマイクロコンピュータの構成例が示される。図1に示されるマイクロコンピュータ10は、特に制限されないが、プロセッサ11、乱数発生器12、プログラムメモリ13、不揮発性メモリ14、及びアクセスコントローラ15を含み、公知の半導体集積回路製造技術により、単結晶シリコン基板などの一つの半導体基板に形成される。プロセッサ11、乱数発生器12、プログラムメモリ13、及び不揮発性メモリ14は、バス9を介して互いに各種信号のやり取りが可能に結合される。不揮発性メモリ14は、例えば1ビット/1トランジスタで構成されたSingle MONOS (Metal Oxide Nitride Oxide Semiconductor) メモリとされる。

【0030】

上記不揮発性メモリ14は、複数の不揮発性メモリセルがアレイ状に配列されて成り、上記プロセッサ11には、処理に用いられる各種データが格納される。不揮発性メモリ14は、複数のブロックによって構成され、各ブロックはさらに図2に示されるように、複数のページPage 1～Page Nによって構成される。書き込みや消去や読み出しは、このページ単位で行われる。消去や、書き込み、読み出しなどの各モードにおいて所定の動作バイアスが印加されるようになっている。例えば図20Aに示されるように、消去時には、メモリゲート(MG)に -8.5V 、ウェル、ソース(S)及びドレイン(D)に電源電圧である 1.5V を印加し、トンネル効果でNitride膜中の電子をウェル側に抜くことにより、メモリセルの閾値(V_{th})をマイナス側にしている。図20Bに示されるように、書き込み時には、メモリゲートMGに 1.5V 、ウェル、ソース(S)及びドレイン(D)に -10.5V を印加し、トンネル効果でNitride膜中に電子を注入することにより、メモリセルの閾値(V_{th})をプラス側にしている。図20Cに示されるように、読み出し時には、選択するMGに 0V 、ソース(S)を 0V 、ドレイン(D)に 1.0V を設定することで、もしメモリセルが消去状態であれば、 V_{th} がマイナスのため、ドレイン(D)ーソース(S)間に電流が流れ、ドレイン電位が下がるのを検出し、メモリセルが書き込み状態であれば、 V_{th} がプラスのため、ドレイン(D)ーソース(S)間には電流が流れずドレイン電位は 1V のままキープされることを検出することになる。また、図20Dに示されるように、スタンバイ時には、MG、ウェルをメモリセル消去 V_{th} 以下である -1.5V を印加することになっている。

【0031】

図20Aー図20Dに示されるような所定電圧をメモリゲートMG、ウェル、ソース(S)及びドレイン(D)に印加することにより、選択したビットに対して消去、書き込み及び読み出しを行うことができる。また、この場合、選択していないビット(非選択ビット)の誤動作を防ぐため、非選択ビットに阻止電圧を印加する必要がある。しかし、上記阻止電圧の印加によって、消去、書き込み及び読み出し時に非選択ビットが弱い消去状態もしくは書き込み状態になり、それによってメモリセルの閾値(V_{th})が変動、すなわちディスタ urbを生ずる。ディスタ urb対策として、書き込み毎に、あるいは読み出し毎に、若しくは消去毎に、再書き込みによるリフレッシュを行うことが考えられるが、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞がある。そこで本例では以下のようにリフレッシュを行うようにしている。

【0032】

上記乱数発生器12は、真性乱数、すなわち、出現する数に偏りが無い乱数を発生する

。上記プロセッサ 11 は、所定のプログラムに従って所定の演算処理を実行する。また、上記プロセッサ 11 は、マイクロコンピュータ 10 全体の動作制御を司る。本例において上記不揮発性メモリ 14 のリフレッシュ制御は、上記プロセッサ 11 や上記アクセスコントローラ 15 等によって行われるが、本説明では、アクセスコントローラ 15 が行うものとする。上記アクセスコントローラ 15 によるリフレッシュ制御では、上記不揮発性メモリ 14 への書き込みが行われる毎に、上記乱数発生器 12 で発生された乱数に基づいてリフレッシュ対象ページが決定され、当該ページに対して再書き込みが行われるようになっている。

【0033】

ここで、上記乱数発生器 12 で生成される乱数の最大値は、上記不揮発性メモリ 14 における総ページ数 N よりも十分に大きな値とされる。このようにするのは、本例のリフレッシュ制御では、発生された乱数の値が 1 ~ N に含まれるか否かを判定し、乱数の値が 1 ~ N に含まれる場合にリフレッシュのための再書き込みが実行されるためである。仮に、上記乱数発生器 12 で生成される乱数の最大値を上記不揮発性メモリ 14 における総ページ数 N よりも小さな値とした場合には、乱数が発生される毎にリフレッシュのための再書き込みが実行されてしまい、その結果、必要以上にリフレッシュが行われることになる。

【0034】

上記プログラムメモリ 13 には、上記プロセッサ 11 で実行されるプログラムが格納されている。

【0035】

図 3 には、リフレッシュ制御の流れが示される。

【0036】

プロセッサ 11 がアクセスコントローラ 15 に、何れかのページ、例えば Page M へのデータ書き込みを要求し、アクセスコントローラ 15 が Page M にデータを書き込むと (301)、アクセスコントローラ 15 は、さらに、乱数生成器 12 に対して乱数 X を発生させ (302)、発生された乱数 X の値が 1 ~ N に含まれるか否かの判別を行う (303)。この判別において、発生された乱数の値が 1 ~ N に含まれる (YES) と判断した場合、アクセスコントローラ 15 は、その乱数に対応するページ (Page X) についての再書き込みを行うことでリフレッシュを実行する。例えば発生された乱数の値が「3」の場合、Page 3 についてのリフレッシュが行われる。このように本例によれば、不揮発性メモリ 14 における何れかのページにデータが書き込まれる毎に、乱数生成器 12 により真性乱数が発生され、その真性乱数に対応するページについて再書き込みが行われる。ここで真性乱数は、出現する数に偏りが無いので、不揮発性メモリ 14 における各ページ (Page 1 ~ Page N) について偏りなくリフレッシュすることができる。このリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。尚、不揮発性メモリ 14 が複数のブロックによって構成され、各ブロックがさらに複数のページ (Page 1 ~ Page N) によって構成される場合には、当該他のブロックにおいても、上記と同様にプロセッサ 11 によるリフレッシュ制御が行われる。

【0037】

上記例によれば、以下の作用効果を得ることができる。

【0038】

(1) 不揮発性メモリ 14 における何れかのページにデータが書き込まれる毎に、乱数生成器 12 により真性乱数が発生され、その真性乱数に対応するページについて再書き込みが行われるので、不揮発性メモリ 14 における各ページ (Page 1 ~ Page N) について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。

【0039】

(2) 上記 (1) の作用効果により、マイクロコンピュータ 10 の信頼性の向上を図ることができる。

【0040】

(3) 不揮発性メモリ14において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、上記のように不揮発性メモリ14における何れかのページにデータが書き込まれる毎に、乱数生成器12により真性乱数が発生され、その真性乱数に対応するページについて再書き込みが行われるため、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

【0041】

＜実施の形態2＞

図4には、本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例が示される。図4に示されるマイクロコンピュータ10が図1に示されるのと大きく相違するのは、乱数発生器12が省略され、それに代えて、不揮発性メモリ14内に、リフレッシュについての管理エリアが確保されている点である。本例においてアクセスコントローラ15は、上記管理エリアでの管理情報に基づいてリフレッシュ制御を行う。上記不揮発性メモリ14は、例えば図5に示されるように、Page1～PageNとは別に、管理エリア51が設けられる。この管理エリア51には、不揮発性メモリ14における全てのページについての書き込み回数の合計値（「全体書き込み回数」という）と、リフレッシュ対象とされるページ（リフレッシュPage）を特定するための情報が設定される。この管理エリア51内の各情報は、アクセスコントローラ15によって更新される。

【0042】

図6には、図4に示されるマイクロコンピュータ10におけるリフレッシュ制御の全体的な流れが示される。尚、このリフレッシュ制御はプロセッサ11やアクセスコントローラ15等によって行われるが、本説明では、アクセスコントローラ15が行うものとする。また、図7には上記リフレッシュ制御における不揮発性メモリ14の状態変化が示される。尚、図7において、ハッチングが付されているのは書き込みが行われるページであり、下線が付されているのはリフレッシュが行われるページである。

【0043】

図7（A）の状態を初期状態とする。この初期状態において、全体書き込み回数は「0」、リフレッシュPageは「Page1」とされる。また、閾値Xは、「10000」に設定される。この状態でアクセスコントローラ15の制御により上記不揮発性メモリ14へのデータ書き込みが行われる場合を考える。アクセスコントローラ15の制御により、例えば上記不揮発性メモリ14におけるPage2にデータの書き込みが行われるものとする（601）。この書き込みが終了すると、プロセッサ11により、管理エリア51が参照されることで、不揮発性メモリ14の全体書き込み回数が取得される（602）。そして、プロセッサ11において、全体書き込み回数が閾値Xより大きいかな否かの判別が行われる（603）。閾値Xはプロセッサ11内の適宜のレジスタ等に設定されている。ステップ603の判別において、全体書き込み回数が閾値Xより大きくない（NO）と判断された場合には、アクセスコントローラ15の制御により、全体書き込み回数が更新される（609）。例えば、図7（A）の初期状態で、全体書き込み回数は「0」であり、それは閾値Xより大きくないため、ステップ603の判別において「NO」と判断され、全体書き込み回数が更新される（609）。図7（B）に示される例では、全体書き込み回数が「0」から「1」に更新されている。同様に、図7（C）に示される状態では、Page300へのデータ書き込みが行われる。このとき全体書き込み回数は「9999」となっている。図7（D）に示される状態では、Page150へのデータ書き込みが行われる。このとき全体書き込み回数は「10000」となっている。図7（E）に示される状態では、Page511へのデータ書き込みが行われる。このとき全体書き込み回数は「10001」となり、そのときの閾値X＝10000を越えている。この状態では、ステップ603での判別で「YES」と判断される。そして、上記ステップ603の判別において、「YES」と判断された場合には、管理エリア51からリフレッシュPageの情報が取得される（604）。そして、リフレッシュが必要かな否かの判別が行われる（605）。例えば、上記ステップ604で取得されたリフレッシュPageへの書き込み

が上記ステップ601で行われた場合には、このリフレッシュPageへのリフレッシュのための再書き込みは不要である。そこで、上記ステップ605では、上記ステップ604で取得されたリフレッシュPageと、上記ステップ601で書き込みを行ったPageとを比較し、同一Pageの場合には、当該ページに対するリフレッシュは不要（NO）と判断し、異なるPageの場合には、当該ページに対するリフレッシュは必要（YES）と判断する。上記ステップ605の判別において、リフレッシュが必要（YES）と判断された場合には、対応するページ（ここでは、Page1）のリフレッシュ、すなわち再書き込みが実行される（606）。そして、全体書き込み回数との関係で閾値Xを更新する必要があるか否かの判別が行われる（607）。また、上記ステップ605の判別において、リフレッシュが不要（NO）と判断された場合には、上記ステップ606でのリフレッシュを行うことなく、上記ステップ607の判別が行われる。

10

【0044】

全体書き込み回数が閾値Xを越えた場合には、ステップ607の判別で「YES」と判断され、それにより閾値Xが、それまでの値より大きな値に更新される（608）。ここでもし閾値Xの値をそれまでの値より大きな値に変更しなければ、いずれかのページへの書き込みが行われる毎に、ステップ603の判別で必ず「YES」と判断されてリフレッシュが実行されることから、不必要な再書き込みが頻繁に行われてしまう。これを避けるため、全体書き込み回数が閾値Xを越えた場合には、ステップ606の判別で「YES」と判断され、それにより閾値Xが、それまでの値より大きな値に更新されるようになっていく（608）。そして閾値Xが更新された後に、リフレッシュPageが更新され（609）、その後、全体書き込み回数が更新される（610）。全体書き込み回数との関係で閾値Xを更新する必要がある場合には、上記ステップ607の判別で「NO」と判断され、閾値Xが更新されることなく、リフレッシュPageが更新され（609）、その後、全体書き込み回数が更新される（610）。図7（E）に示される例では、全体書き込み回数が「10001」とされ、リフレッシュPageが「Page2」に更新されているため、Page511へのデータ書き込みが行われた場合に、ステップ603の判別で「YES」と判断され、ステップ605でPage2のリフレッシュが行われることになる。

20

【0045】

上記例によれば、以下の作用効果を得ることができる。

30

【0046】

（1）不揮発性メモリ14における何れかのページにデータが書き込まれる毎に、全体書き込み回数が閾値より大きいかな否かの判別が行われ（603）、全体書き込み回数が閾値より大きい場合に、リフレッシュPageとして取得されたページがリフレッシュされる。そして、全体書き込み回数との関係で閾値Xが更新される（609）。このようなリフレッシュ制御により、不揮発性メモリ14における各ページ（Page1～PageN）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。

【0047】

（2）上記（1）の作用効果により、マイクロコンピュータ10の信頼性の向上を図ることができる。

40

【0048】

（3）不揮発性メモリ14において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、上記のように不揮発性メモリ14における何れかのページにデータが書き込まれる毎に、全体書き込み回数が閾値より大きいかな否かの判別が行われ（603）、全体書き込み回数が閾値より大きい場合に、リフレッシュPageとして取得されたページがリフレッシュされるため、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

【0049】

50

<実施の形態 3>

図 8 には、本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例が示される。図 8 に示されるマイクロコンピュータ 10 が図 4 に示されるのと大きく相違するのは、不揮発性メモリ 14 内の各 Page に、リフレッシュについての管理エリアが確保されている点と外部にリフレッシュ管理エリア 16 が形成されている点である。上記リフレッシュ管理エリア 16 は、バス 9 に結合された RAM（ランダム・アクセス・メモリ）などに形成される。上記不揮発性メモリ 14 は、例えば図 9（A）に示すように、Page 毎に管理エリアが設けられる。この管理エリアは、図 9（B）に示されるように、リフレッシュフラグと、全体書き込み回数との記憶エリアを含む。ここでリフレッシュフラグは、リフレッシュが行われたか否かを示すもので、例えばリフレッシュフラグが論理値「0」の場合には、未だリフレッシュが行われていないことを示し、リフレッシュフラグが論理値「1」の場合には、リフレッシュ済であることを示している。リフレッシュ管理エリア 16 は、電源投入時に管理エリアを検索することによって入手する全体書き込み回数ならびにリフレッシュ Page を保存するエリアである。このリフレッシュ管理エリア 16 により、全体書き込み回数ならびにリフレッシュ Page をメモリアクセス毎に検索する手間を省くことが可能となる。

10

【0050】

図 10 には、図 8 に示されるマイクロコンピュータ 10 におけるリフレッシュ制御の全体的な流れが示される。尚、このリフレッシュ制御はプロセッサ 11 やアクセスコントローラ 15 等によって行われるが、本説明では、アクセスコントローラ 15 が行うものとする。また、図 11 には上記リフレッシュ制御における不揮発性メモリ 14 の状態変化が示される。尚、図 11 において、ハッチングが付されているのは書き込みが行われるページであり、下線が付されているのはリフレッシュが行われるページである。

20

【0051】

図 11（A）の状態を初期状態とする。この初期状態においては、全てのページ（例えば Page 1 ～ Page 511）において、リフレッシュフラグは論理値「0」、全体書き込み回数は「0」にそれぞれ設定されている。また、閾値 X は、「10000」に設定されているものとする。

【0052】

先ず、アクセスコントローラ 15 により、リフレッシュ管理エリア 16 が参照され、不揮発性メモリ 14 における全体書き込み回数が取得される（1001）。そして、アクセスコントローラ 15 の制御により、不揮発性メモリ 14 における何れかのページにデータの書き込みが行われると（1002）、当該ページの管理エリアも更新される（1003）。そして、全体書き込み回数が閾値 X に達したか否かの判別が行われる（1004）。この判別において、全体書き込み回数が閾値 X に達していない（NO）と判断された場合には、処理が終了される。例えば、図 11（B）に示されるように、Page 2 にデータが書き込まれた場合には、この Page 2 の管理エリアも更新される。図 11（B）に示される例では、Page 2 以外の書き込みは行われていないので、不揮発性メモリ 14 における全体書き込み回数は、それまでの「0」から「1」に更新されている。また、図 11（C）に示される例では、Page 300 にデータ書き込みが行われているが、このとき、既に他のページへのデータ書き込みが行われており、不揮発性メモリ 14 における全体書き込み回数は、「9999」に更新されている。さらに、図 11（D）に示される例では、Page 150 にデータ書き込みが行われ、この Page 150 へのデータ書き込みによって、不揮発性メモリ 14 における全体書き込み回数は、「10000」となり、そのときの閾値 X = 10000 に達したことから、ステップ 1004 の判別において、「YES」と判断され、リフレッシュ Page の取得される（1005）。そして、リフレッシュが必要か否かの判別が行われる（1006）。例えば、上記ステップ 1004 で取得されたリフレッシュ Page への書き込みが上記ステップ 1001 で行われた場合には、このリフレッシュ Page へのリフレッシュのための再書き込みは不要である。そこで、上記ステップ 1006 では、上記ステップ 1005 で取得されたリフレッシュ Page

30

40

50

と、上記ステップ1001で書き込みを行ったPageとを比較し、同一Pageの場合には、当該ページに対するリフレッシュは不要（NO）と判断し、異なるPageの場合には、当該ページに対するリフレッシュは必要（YES）と判断する。上記ステップ1006の判別において、リフレッシュが必要（YES）と判断された場合には、対応するページ（ここでは、Page1）のリフレッシュ、すなわち再書き込みが実行される（1007）。尚、電源投入時に管理エリア内のリフレッシュフラグを参照し、このリフレッシュフラグが論理値「0」のページがリフレッシュPageとしてリフレッシュ管理エリア16に保存されている。リフレッシュPageが複数ある場合、その中でページ番号が最も小さいものが選択される。そして、リフレッシュ管理エリア16の更新やリフレッシュされたページの管理エリアが更新される（1008）。例えば図11（D）に示される例では、Page1のリフレッシュが行われ、それに対応するリフレッシュフラグが、それまでの論理値「0」から論理値「1」に更新されている。また、図11（E）に示される例では、Page511へのデータ書き込みによって、不揮発性メモリ14における全体書き込み回数は、「10001」となり、そのときの閾値 $X=10000$ に達していることから、ステップ1004の判別において、「YES」と判断され、リフレッシュPageの取得が行われる（1005）。この例では、Page1についてのリフレッシュフラグは論理値「1」とされ、既にリフレッシュが完了しているから、Page2についてのリフレッシュが行われ（1007）、このPage2に対応するリフレッシュフラグが、それまでの論理値「0」から論理値「1」に更新される（1008）。このように、何れかのページへのデータ書き込みが行われる毎に、全体書き込み回数が閾値 X に達したか否かの判別が行われ（1004）、その判別結果に基づいてリフレッシュが行われる（1007）。そして、閾値 X を更新する必要があるか否かの判別が行われる（1008）。Page1～Page511に対応する全てのリフレッシュフラグが論理値「1」になった場合には、閾値 X を更新する必要がある（YES）と判断され、閾値 X が、それまでの「10000」から例えば「30000」などに更新され（1010）、管理エリアが初期状態に戻される。そして、図10に示されるリフレッシュ制御が再び開始される。

【0053】

上記の例によれば、以下の作用効果を得ることができる。

【0054】

（1）何れかのページへのデータ書き込みが行われる毎に、全体書き込み回数が閾値 X に達したか否かの判別が行われ（1004）、その判別結果に基づいてリフレッシュが行われる（1007）。そして、閾値 X を更新する必要があるか否かの判別が行われる（1009）。Page1～Page511に対応する全てのリフレッシュフラグが論理値「1」になった場合には、閾値 X が更新される。このようなリフレッシュ制御により、不揮発性メモリ14における各ページ（Page1～PageN）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。

【0055】

（2）上記（1）の作用効果により、マイクロコンピュータ10の信頼性の向上を図ることができる。

【0056】

（3）不揮発性メモリ14において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、上記のように全体書き込み回数が閾値 X に達したか否かの判別が行われ（1004）、その判別結果に基づいてリフレッシュが行われるため（1007）、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

【0057】

<実施の形態4>

図12には、図4及び図5に示される構成における別のリフレッシュ制御の全体的な流

れが示される。

【0058】

図5に示される管理エリア51には、不揮発性メモリ14における全体書き込み回数と、各ページの書き込みが行われた際の全体書き込み回数とが格納され、それに基づいてプロセッサ11やアクセスコントローラ15等によりリフレッシュ制御が行われる。尚、本説明では、アクセスコントローラ15が行うものとする。また、図13には上記リフレッシュ制御における不揮発性メモリ14の状態変化が示される。尚、図13において、ハッチングが付されているのは書き込みが行われるページであり、下線が付されているのはリフレッシュが行われるページである。

【0059】

図13(A)の状態を初期状態とする。この初期状態において、全体書き込み回数は「0」、各ページの書き込み回数は「0」とされる。また、閾値Xは、「4000」に設定される。この状態でアクセスコントローラ15の制御により上記不揮発性メモリ14へのデータ書き込みが行われる場合を考える。

【0060】

まず、何れかのページにデータの書き込みが行われると(1201)、アクセスコントローラ15は、図5に示される管理エリア51を参照して、各ページの書き込みを行った際の全体書き込み回数と全体的の書き込み回数との差分が求められる(1202)。例えば図13(B)に示されるようにPage150にデータの書き込みが行われた場合(1201)、このPage150についてのデータ書き込み回数は「1」、他のページにつ

【0061】

そして、各ページの書き込みを行った際の全体書き込み回数と全体的の書き込み回数との差分が閾値Xに達したか否かの判別が行われる(1203)。この判別において、差分が閾値Xに達していない(NO)と判断された場合、書き込みを行ったページの全体書き込み回数、全体書き込み回数が更新される(1206)。また、ステップ1203の判別において、差分が閾値Xに達した(YES)と判断された場合、求められた差分の中で、差分値が最も大きなページがリフレッシュされる(1204)。図13(C)に示される例では、Page1の全体書き込み回数は「5000」、Page2の全体書き込み回数は「1000」、Page150の全体書き込み回数は「3340」、Page300の全体書き込み回数は「2300」、Page511の全体書き込み回数は「4300」、不揮発性メモリ14の全体書き込み回数は「5000」とされる。Page2の全体書き込み回数は「1000」で、これと不揮発性メモリ14の全体書き込み回数は「5000」との差分が「4000」となり、この差分が閾値X=4000に達したことから、ステップ1004の判別においてYESと判断され、差分の一番大きなページ(ここではPage2)がリフレッシュされる(1204)。このようにするのは、差分の一番大きなページは書き込み回数が最も少なく、他のページに優先してディスターブ対策する必要があるからである。そして、図13(D)に示されるように、書き込みを行ったページ及びリフレッシュしたページの書き込み回数、全体の書き込み回数が更新される(1205)。

【0062】

上記例によれば、以下の作用効果を得ることができる。

【0063】

(1) 不揮発性メモリ14における何れかのページにデータが書き込まれる毎に、各ページの書き込み回数と全体的の書き込み回数との差分が求められ(1202)、各ページの書き込み回数と全体的の書き込み回数との差分が閾値Xに達したか否かの判別が行われ(1203)、ステップ1203の判別において、差分が閾値Xに達した(YES)と判断された場合、求められた差分の中で、差分値が最も大きなページがリフレッシュされることにより(1204)、不揮発性メモリ14における各ページ(Page1~Page511)について偏りなくリフレッシュすることができる。そしてこのリフレッシュによ

って、メモリセルの閾値が変動前の状態に戻される。

【0064】

(2) 上記(1)の作用効果により、マイクロコンピュータ10の信頼性の向上を図ることができる。

【0065】

(3) 不揮発性メモリ14において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、各ページの書き込み回数と全体的な書き込み回数との差分が求められ、この差分が閾値Xに達した(YES)と判断された場合、求められた差分の中で、差分値が最も大きなページがリフレッシュされることにより、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

10

【0066】

<実施の形態5>

図14には、図8及び図9に示される構成における別のリフレッシュ制御の全体的な流れが示される。各Pageの管理エリアには、各ページの書き込みが行われた際の全体書き込み回数が格納される。また、図8に示されるリフレッシュ管理エリア16は、電源投入時に管理エリアを検索することによって入手する全体書き込み回数が格納され、それに基づいてプロセッサ11やアクセスコントローラ15によりリフレッシュ制御が行われる。尚、本説明では、アクセスコントローラ15が行うものとする。また、図15には、上記リフレッシュ制御における管理エリアの状態変化が示される。尚、図15において、ハッチングが付されているのは書き込みが行われるページであり、下線が付されているのはリフレッシュが行われるページである。

20

【0067】

図15(A)の状態を初期状態とする。この初期状態において、全体書き込み回数は「0」、各ページの書き込み回数は「0」とされる。また、閾値Xは「4000」に設定される。この状態でプロセッサ11の制御により上記不揮発性メモリ14へのデータ書き込みが行われる場合を考える。

【0068】

先ず、アクセスコントローラ15によってリフレッシュ管理エリア16が参照され、不揮発性メモリ14の全体書き込み回数が取得される(1401)。そして、何れかのページにデータ書き込みが行われた場合(1402)、当該ページの管理エリアも更新される(1403)。つまり、各ページの管理エリアには、当該ページにデータ書き込みが行われた時点での全体書き込み回数が格納されるようになっている。また、リフレッシュ管理エリア16に格納してある全体書き込み回数も更新する。

30

そして、アクセスコントローラ15によって、各ページの管理エリアの保持値と、現時点での全体の書き込み回数との差分が求められる(1404)。その後、上記ステップ1404で求められた差分が閾値Xに達したか否かの判別が行われる(1405)。ステップ1405の判別において、上記ステップ1404で求められた差分が閾値Xに達していない(NO)と判断された場合には、処理が終了される。ステップ1405の判別において、上記ステップ1404で求められた差分が閾値Xに達している(YES)と判断された場合には、上記ステップ1404で求められた差分が最も大きなページがリフレッシュされ(1406)、リフレッシュしたページの管理エリアが更新される(1407)。また、リフレッシュ管理エリア16に格納してある全体書き込み回数も更新する。例えば、図15(B)では、Page150へのデータ書き込みが行われることで、管理エリアにおける全体書き込み回数が「1」に更新される。図15(C)に示される例では、Page1に対応する管理エリアが「5000」となっており、この値が最も大きいことから、不揮発性メモリ14の現在の全体書き込み回数が「5000」であることが示される。次に、Page300にデータ書き込みが行われた場合、このPage300に対応する管理エリアは、図15(D)に示されるように、 $5000 + 1 = 5001$ に更新される(1403)。また、図15(C)の状態、各ページの管理エリアの保持値と、現時点での全

40

50

体の書き込み回数との差分が求められ（１４０４）、Page 2の管理エリアの保持値（１０００）と、現時点での全体の書き込み回数（５０００）との差分は「４０００」であり、それが、閾値 $X=4000$ に達したため、求められた差分が最も大きなページ（ここではPage 2）がリフレッシュされ（１４０６）、そのページの管理エリアが「５００１」に更新される。

【００６９】

上記例によれば、以下の作用効果を得ることができる。

【００７０】

（１）何れかのページにデータ書き込みが行われた場合（１４０２）、その書き込みが行われたページの管理エリアにおいて全体書き込み回数が更新される（１４０３）。そして、アクセスコントローラ１５によって、各ページの管理エリアの保持値と、現時点での全体の書き込み回数との差分が求められ（１４０４）、その後、上記ステップ１４０４で求められた差分が閾値 X に達したか否かの判別が行われる（１４０５）。ステップ１４０５の判別において、YESと判断された場合には、上記ステップ１４０４で求められた差分が最も大きなページがリフレッシュされ（１４０６）、リフレッシュしたページの管理エリアが更新される（１４０７）。これにより、不揮発性メモリ１４における各ページ（Page 1～Page 511）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。

【００７１】

（２）上記（１）の作用効果により、マイクロコンピュータ１０の信頼性の向上を図ることができる。

【００７２】

（３）不揮発性メモリ１４において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、各ページの管理エリアの保持値と、現時点での全体の書き込み回数との差分が求められ（１４０４）、この差分が閾値 X に達した（YES）と判断された場合、求められた差分の中で、差分値が最も大きなページがリフレッシュされることにより、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

【００７３】

<実施の形態６>

図１６には、本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例が示される。図１６に示されるマイクロコンピュータ１０が、図８に示されるのと大きく相違するのは、プロセッサ１１から与えられた論理アドレスを、不揮発性メモリ１４における物理アドレスに変換するための論理／物理アドレス変換テーブル１７が設けられている点である。アクセスコントローラ１５によって不揮発性メモリ１４がアクセスされる際に、論理／物理アドレス変換テーブル１７によって論理アドレスが不揮発性メモリ１４の物理アドレスに変換され、その物理アドレスによって不揮発性メモリ１４の書き込みや読み出し等が行われる。上記不揮発性メモリ１４は、例えば図１７（Ａ）に示すように、Page毎に管理エリアが設けられる。この管理エリアは、図１７（Ｂ）に示されるように、変換フラグと、全体書き込み回数との記憶エリアを含む。ここで、変換フラグとは、論理アドレスに対応する物理アドレスの入れ替えが可能か否かを示すのもので、例えば変換フラグが論理値「０」の場合には、入れ替えが可能であることを示し、変換フラグが論理値「１」の場合には、入れ替えが不可能であることを示している。リフレッシュ管理エリア１６は、電源投入時に管理エリアを検索することによって入手する全体書き込み回数を格納するエリアである。このリフレッシュ管理エリア１６により、全体書き込み回数をメモリアクセス毎に検索する手間を省くことが可能となる。

【００７４】

図１８には、図１６に示されるマイクロコンピュータ１０におけるリフレッシュ制御の全体的な流れが示される。このリフレッシュ制御はプロセッサ１１やアクセスコントロー

ラ 1 5 によって行われるが、本説明では、アクセスコントローラ 1 5 が行うものとする。また、図 1 9 には上記リフレッシュ制御における管理エリアの状態変化が示される。尚、図 1 9 において、ハッチングが付されているのは書き込みが行われるページであり、下線が付されているのはリフレッシュが行われるページである。

【0075】

図 1 9 (A) の状態を初期状態とする。この初期状態においては、全てのページ（例えば Page 1 ~ Page 511）において、変換フラグは論理値「0」、全体書き込み回数は「0」にそれぞれ設定されている。また、閾値 X は、「4000」に設定されているものとする。この状態でアクセスコントローラ 1 5 により、全体書き込み回数取得される（1801）。そして、何れかのページにデータの書き込みが行われると（1802）、当該ページの管理エリアが更新される（1803）。また、リフレッシュ管理エリア 1 6 の全体書き込み回数も更新される。例えば図 1 9 (B) に示されるように、アクセスコントローラ 1 5 によって Page 150 にデータの書き込みが行われた場合には、アクセスコントローラ 1 5 によって Page 150 の管理エリアにおける全体書き込み回数が、それまでの「0」から「1」に更新される。そして、各ページの管理エリアの値と全体の書き込み回数の差分を求め（1804）、差分が閾値 X に達したか否かの判別が行われる（1805）。例えば図 1 9 (C) に示される例では、Page 2 の管理エリアの値が「1000」とされ、それと、そのときの全体書き込み回数「5000」との差分「4000」が閾値 X（ここでは 4000 設定）に達している。これにより、ステップ 1805 の判別において、YES と判断され、こんどは、上記ステップ 1804 で求められた差分が、閾値 Y より小さいページが取得される（1806）。ここで閾値 Y は、閾値 X よりも小さな値とされ、例えば「100」などとされ、プロセッサ 11 内の適宜のレジスタ等に設定されているものとする。そして、取得したページの変換フラグの状態がチェックされる（1807）。変換フラグの状態が論理値「0」の場合には、入れ替えが可能であることを示しているため、求めた差分が最も大きいページと、差分が閾値 Y より小さいページとの間で、ページの入換えが行われ（1808）、各ページの管理エリアも更新される（1809）。例えば図 1 9 (D) に示される例では、全体の書き込み回数（5001）との差分が最も大きいページは、Page 2 であり、差分が閾値 Y より小さいページは、Page 1 である。そしてそれらの変換フラグの状態が論理値「0」であるため、ここでは、Page 1 と Page 2 との入れ換えが行われる（1808）。このページの入れ替えは、Page 1 の物理アドレスと、Page 2 の物理アドレスとを入れ替えることで実現される。Page 1 と Page 2 との入れ換えが行われた後、各ページの管理エリアが更新される（1809）。また、上記ステップ 1807 の判別において、入れ替え不可能（NO）と判断された場合には、差分の最も大きなページがリフレッシュされ（1810）、リフレッシュしたページの管理エリアが更新される（1811）。例えば図 1 9 (E) に示される例では、差分の最も大きな Page 2 のリフレッシュが行われ、その管理エリアの最大書き込み回数が「5001」に更新されている。

【0076】

上記の例によれば、以下の作用効果を得ることができる。

【0077】

(1) アクセスコントローラ 1 5 によってデータの書き込みが行われた場合には、各ページの管理エリアの値と全体の書き込み回数の差分が求められ（1804）、差分が閾値 X に達したか否かの判別が行われ（1805）、差分の最も大きなページがリフレッシュされ（1810）、リフレッシュしたページの管理エリアも更新される（1811）。これにより、不揮発性メモリ 14 における各ページ（Page 1 ~ Page 511）について偏りなくリフレッシュすることができる。そしてこのリフレッシュによって、メモリセルの閾値が変動前の状態に戻される。

【0078】

(2) 求めた差分が最も大きいページと、差分が閾値 Y より小さいページとの間で、ページの入換えが行われ（1808）、各ページの管理エリアも更新される（1809）。

このページの入れ替えは、Page 1 の物理アドレスと、Page 2 の物理アドレスとを入れ替えることで実現される。これにより、不揮発性メモリ 14 における各ページ (Page 1 ~ Page 511) における書き込み回数の偏りが更に低減される。

【0079】

(3) 上記 (1), (2) の作用効果により、マイクロコンピュータ 10 の信頼性の向上を図ることができる。

【0080】

(4) 不揮発性メモリ 14 において、書き込み毎に、あるいは読み出し毎に、若しくは消去毎にリフレッシュを行うようにすると、このリフレッシュ動作によって各ページの書き込み回数が不所望に増大する虞があるが、各ページの管理エリアの保持値と、現時点での全体の書き込み回数との差分が求められ (1804)、この差分が閾値 X に達したと判断された場合、求められた差分の中で、差分値が最も大きなページがリフレッシュされることにより、リフレッシュに起因して書き込み回数が不所望に増大されることが回避される。

【0081】

以上本発明者によってなされた発明を具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0082】

例えば、上記の例ではアクセスコントローラ 15 によってリフレッシュ制御を行うようにしたが、このリフレッシュ制御専用のコントローラを上記プロセッサ 11 やアクセスコントローラ 15 とは別に設けることができる。

【0083】

上記の例では、上記不揮発性メモリへの書き込みが行われる毎に乱数発生器で発生された乱数に基づいてリフレッシュ対象ページを決定したり、書き込み回数の合計値 (全体書き込み回数) を更新したりしたが、上記不揮発性メモリの消去又は読み出しが行われる毎に乱数発生器で発生された乱数に基づいてリフレッシュ対象ページを決定したり、消去回数又は読み出し回数の合計値を更新するようにしても良い。

【0084】

上記の例では、不揮発性メモリの書き込み回数を用いてリフレッシュ制御するようにしたが、不揮発性メモリにおける全てのページについての書き込み回数に代えて、不揮発性メモリにおける全てのページについての消去回数又は読み出し回数を用いてリフレッシュ制御することができる。

【0085】

上記の例では、アクセス対象領域をページ (Page) としたが、これに限定されない。例えばアクセス対象領域をセクタやブロックとすることができる。

【0086】

また、マイクロコンピュータ 10 内の RAM (ランダム・アクセス・メモリ) に、全体書き込み回数を記録するようにしても良い。バッテリーなどによって上記 RAM がバックアップされていない場合には、システムの電源遮断の直前に上記 RAM 内の全体書き込み回数を適宜の不揮発性メモリに待避し、システムのパワーオンリセットにおいて、上記不揮発性メモリ内の全体書き込み回数を上記 RAM にロードすれば良い。

【0087】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるマイクロコンピュータに適用した場合について説明したが、本発明はそれに限定されるものではなく、半導体装置に広く適用することができる。

【図面の簡単な説明】

【0088】

【図 1】本発明にかかる半導体装置の一例とされるマイクロコンピュータの構成例ブロック図である。

【図 2】図 1 に示されるマイクロコンピュータに含まれる不揮発性メモリの構成例説明図

10

20

30

40

50

である。

【図 3】図 1 に示されるマイクロコンピュータに含まれる不揮発性メモリのリフレッシュ制御のフローチャートである。

【図 4】本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例ブロック図である。

【図 5】図 4 に示されるマイクロコンピュータに含まれる不揮発性メモリの構成例説明図である。

【図 6】図 4 に示されるマイクロコンピュータに含まれる不揮発性メモリのリフレッシュ制御のフローチャートである。

【図 7】図 4 に示されるマイクロコンピュータに含まれる不揮発性メモリの上記リフレッシュ制御における状態変化の説明図である。

【図 8】本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例ブロック図である。

【図 9】図 8 に示されるマイクロコンピュータに含まれるリフレッシュ管理エリアの構成例説明図である。

【図 10】図 8 に示されるマイクロコンピュータに含まれる不揮発性メモリのリフレッシュ制御のフローチャートである。

【図 11】図 8 に示されるマイクロコンピュータに含まれる不揮発性メモリのリフレッシュ制御における状態変化の説明図である。

【図 12】図 4 及び図 5 に示される構成における別のリフレッシュ制御のフローチャートである。

【図 13】図 4 及び図 5 に示される構成における別のリフレッシュ制御における状態変化の説明図である。

【図 14】図 8 及び図 9 に示される構成における別のリフレッシュ制御のフローチャートである。

【図 15】図 8 及び図 9 に示される構成における別のリフレッシュ制御における状態変化の説明図である。

【図 16】本発明にかかる半導体装置の一例とされるマイクロコンピュータの別の構成例ブロック図である。

【図 17】図 16 に示されるマイクロコンピュータに含まれるリフレッシュ管理エリアの構成例説明図である。

【図 18】図 16 に示されるマイクロコンピュータに含まれる不揮発性メモリのリフレッシュ制御のフローチャートである。

【図 19】図 16 に示されるマイクロコンピュータに含まれる不揮発性メモリの上記リフレッシュ制御における状態変化の説明図である。

【図 20 A】上記不揮発性メモリにおける主要部の構成と電圧印加の説明図である。

【図 20 B】上記不揮発性メモリにおける主要部の構成と電圧印加の説明図である。

【図 20 C】上記不揮発性メモリにおける主要部の構成と電圧印加の説明図である。

【図 20 D】上記不揮発性メモリにおける主要部の構成と電圧印加の説明図である。

【符号の説明】

【0089】

- 10 マイクロコンピュータ
- 11 プロセッサ
- 12 乱数生成器
- 13 プログラムメモリ
- 14 不揮発性メモリ
- 15 アクセスコントローラ
- 16 リフレッシュ管理エリア

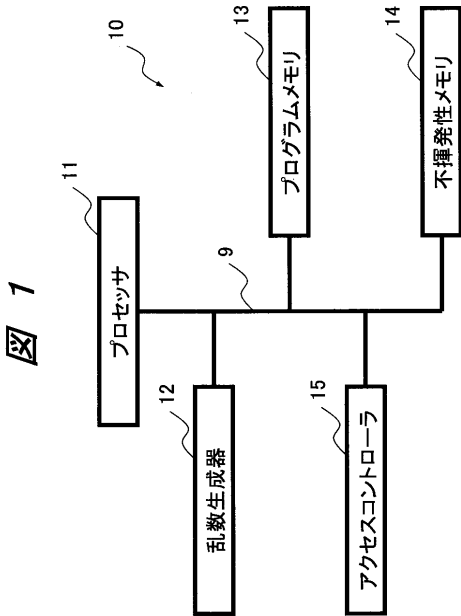
10

20

30

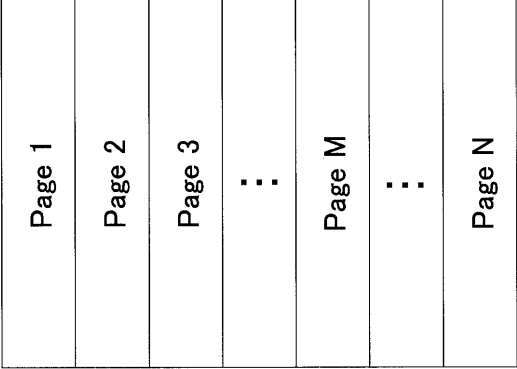
40

【図 1】



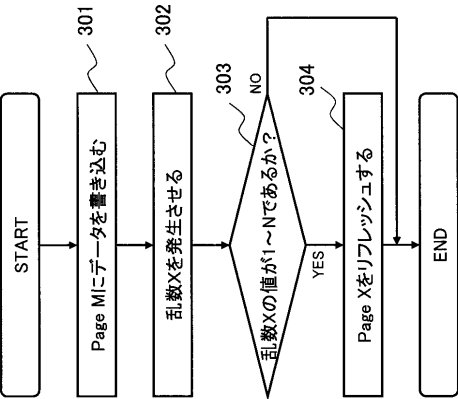
【図 2】

図 2

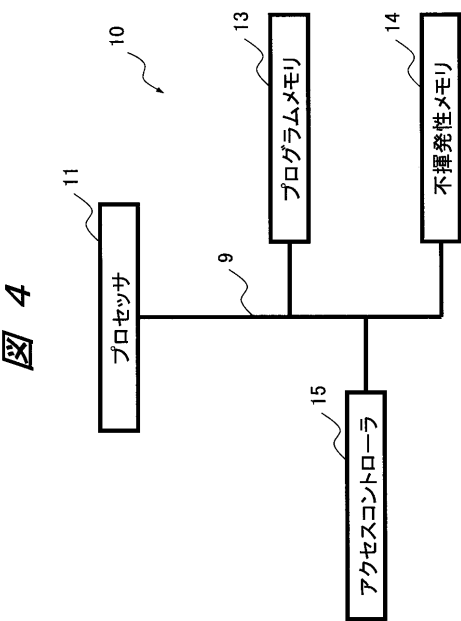


【図 3】

図 3

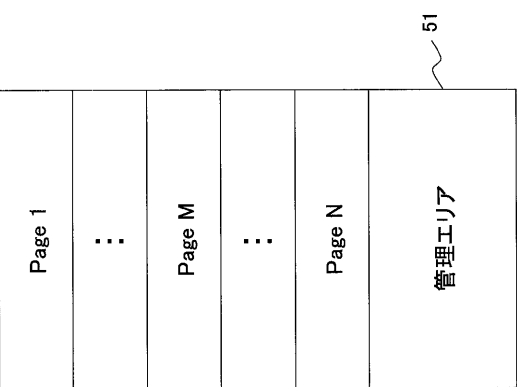


【図 4】



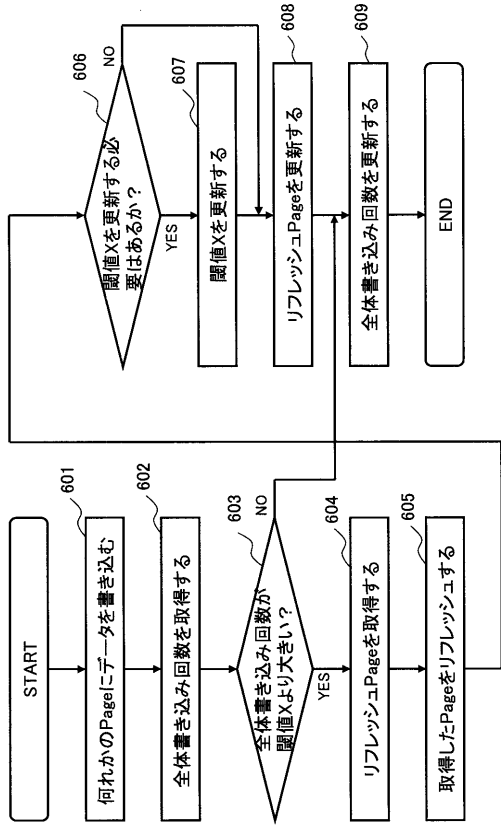
【図 5】

図 5



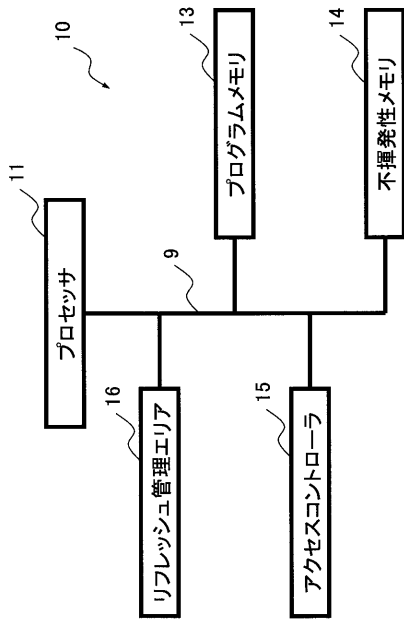
【図 6】

図 6



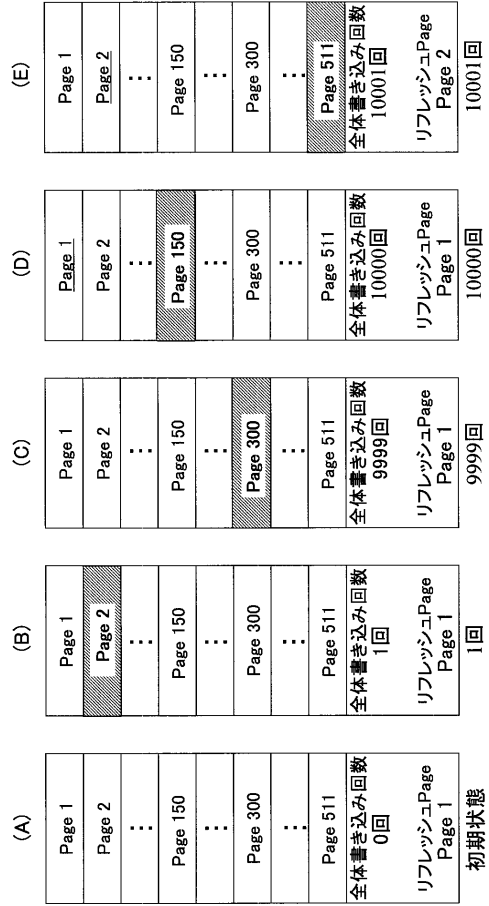
【図 8】

図 8



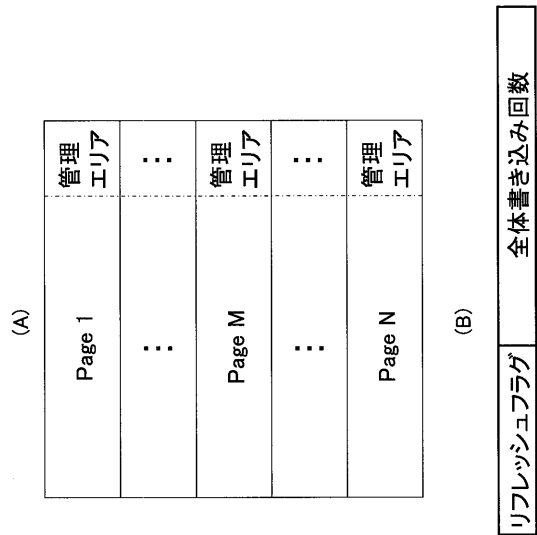
【図 7】

図 7



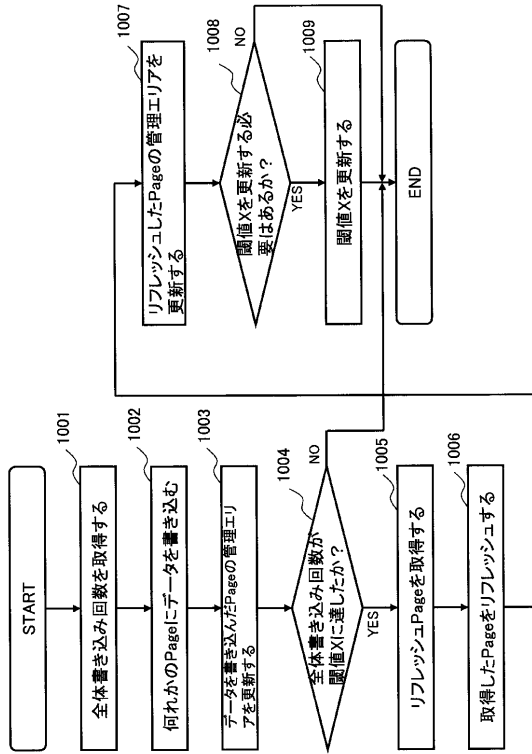
【図 9】

図 9



【図 10】

図 10

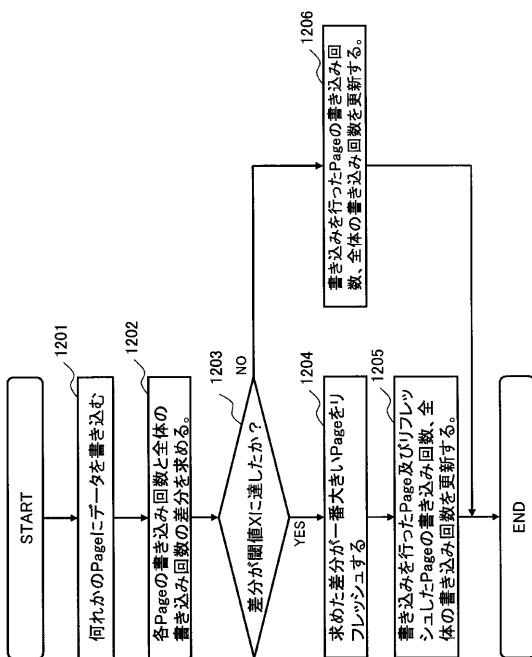


【図 11】

図 11

【図 12】

図 12



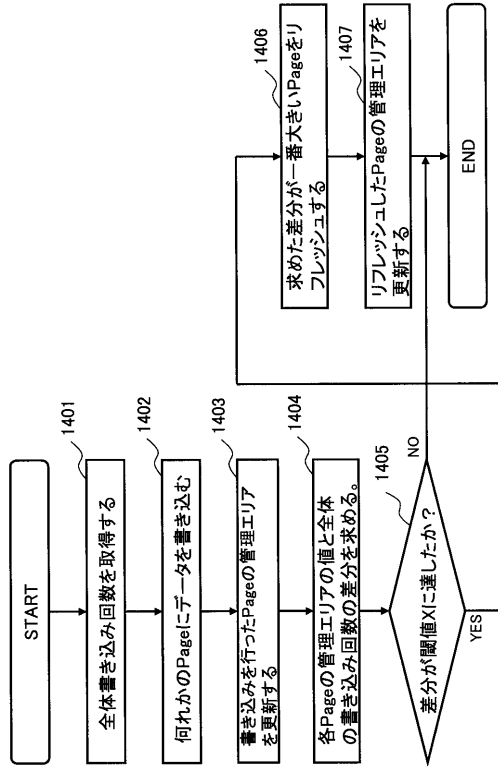
【図 13】

図 13

(A)	初期状態	(B)	1回	(C)	9999回	(D)	10000回	(E)	10001回
Page 1	0	Page 1	0	Page 1	0	Page 1	1	Page 1	1
Page 2	0	Page 2	0	Page 2	0	Page 2	0	Page 2	1
...	...	...	...	...	...	...	...	...	...
Page 150	0	Page 150	0	Page 150	0	Page 150	0	Page 150	0
...	...	...	...	...	...	...	...	...	...
Page 300	0	Page 300	0	Page 300	0	Page 300	0	Page 300	0
...	...	...	...	...	...	...	...	...	...
Page 511	0	Page 511	0	Page 511	0	Page 511	0	Page 511	0
書き込み回数Page1:0		書き込み回数Page1:5000		書き込み回数Page1:5000		書き込み回数Page1:5000		書き込み回数Page1:5000	
書き込み回数Page2:0		書き込み回数Page2:1000		書き込み回数Page2:5001		書き込み回数Page2:5001		書き込み回数Page2:5001	
...	...	...	...	...	...	...	...	...	...
書き込み回数Page150:0		書き込み回数Page150:3340		書き込み回数Page150:3340		書き込み回数Page150:3340		書き込み回数Page150:3340	
...	...	...	...	...	...	...	...	...	...
書き込み回数Page300:0		書き込み回数Page300:2300		書き込み回数Page300:5001		書き込み回数Page300:5001		書き込み回数Page300:5001	
...	...	...	...	...	...	...	...	...	...
書き込み回数Page511:0		書き込み回数Page511:4300		書き込み回数Page511:4300		書き込み回数Page511:4300		書き込み回数Page511:4300	
全体書き込み回数:0		全体書き込み回数:5000		全体書き込み回数:5001		全体書き込み回数:5001		全体書き込み回数:5001	

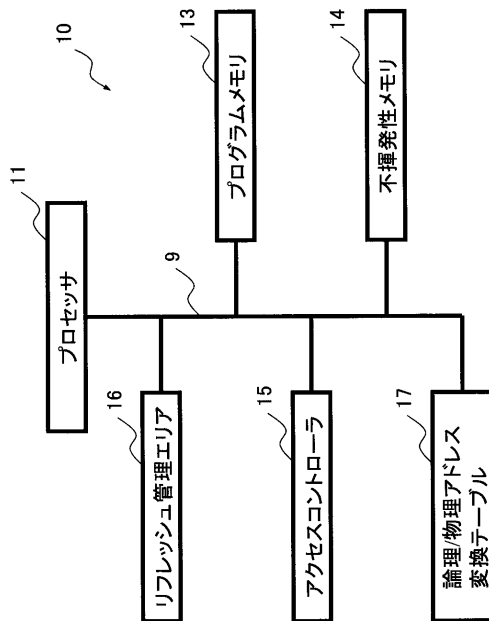
【図 14】

図 14



【図 16】

図 16



【図 15】

図 15

(A)		初期状態
Page 1	0	
Page 2	0	
⋮	⋮	
Page 150	0	
⋮	⋮	
Page 300	0	
⋮	⋮	
Page 511	0	

(B)		1回
Page 1	0	
Page 2	0	
⋮	⋮	
Page 150	1	
⋮	⋮	
Page 300	0	
⋮	⋮	
Page 511	0	

(C)		5000回
Page 1	5000	
Page 2	1000	
⋮	⋮	
Page 150	3340	
⋮	⋮	
Page 300	2300	
⋮	⋮	
Page 511	4300	

(D)		5001回
Page 1	5000	
Page 2	5001	
⋮	⋮	
Page 150	3340	
⋮	⋮	
Page 300	5001	
⋮	⋮	
Page 511	4300	

【図 17】

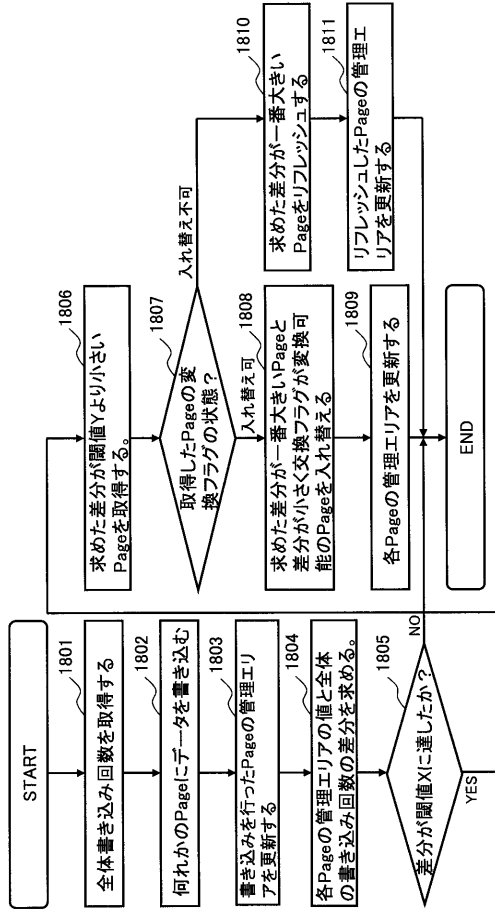
図 17

(A)	管理 エリア
Page 1	
⋮	⋮
Page M	管理 エリア
⋮	⋮
Page N	管理 エリア

(B)	変換フラグ	全体書き込み回数
-----	-------	----------

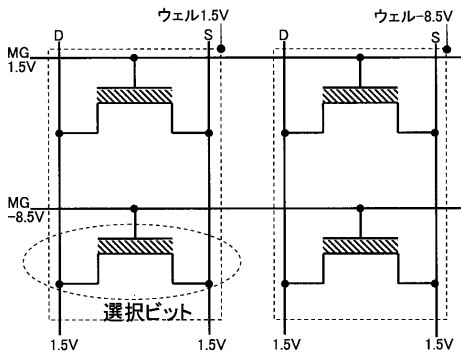
【図 18】

図 18



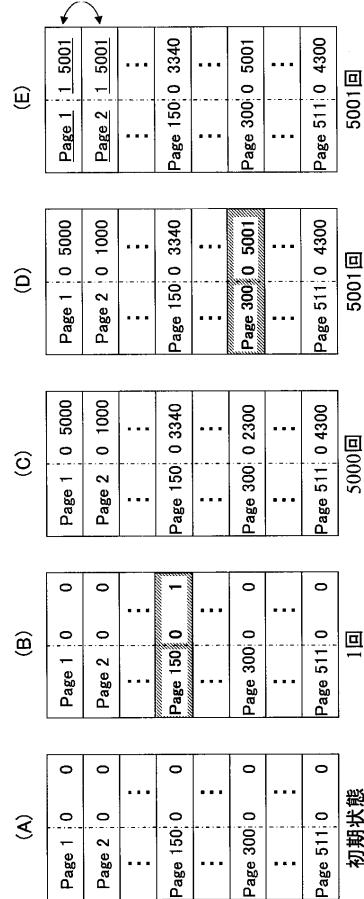
【図 20 A】

図 20A



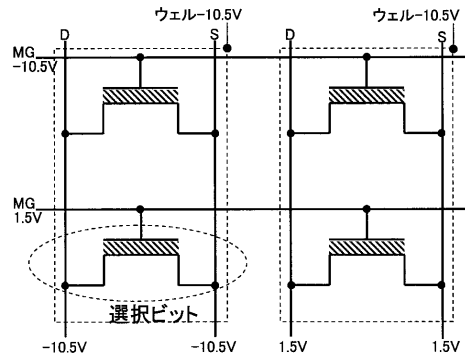
【図 19】

図 19

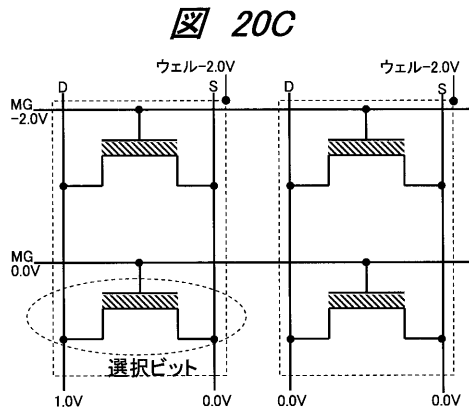


【図 20 B】

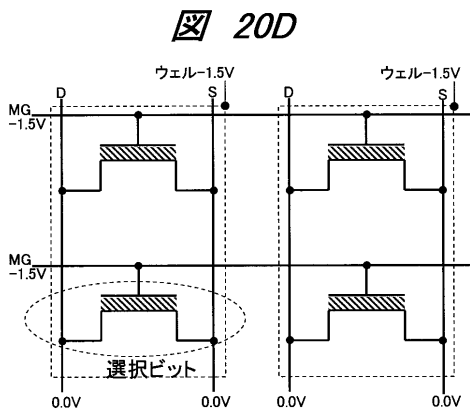
図 20B



【図 20C】



【図 20D】



フロントページの続き

(72)発明者 塩田 茂雅

東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内

Fターム(参考) 5B018 HA23 NA06 QA15

5B125 CA14 CA27 DA03 DB17 DB18 DC03 DD01 DD04 DD05 DD08

DE16 EB01 EK01 EK02 FA01