

(12) 发明专利

(10) 授权公告号 CN 102324931 B

(45) 授权公告日 2013.04.17

(21) 申请号 201110125625.7

CN 201754556 U, 2011.03.02, 说明书第 [0016] 段至第 [0020] 段, 附图 1.

(22) 申请日 2011.05.17

US 7092689 B1, 2006.08.15, 全文.

(73) 专利权人 西安电子科技大学

US 2008/0297232 A1, 2008.12.04, 全文.

地址 710071 陕西省西安市太白南路 2 号

审查员 白桦

(72) 发明人 庄奕琪 李振荣 傅玲 靳刚

汤华莲

(74) 专利代理机构 陕西电子工业专利中心

61205

代理人 王品华 朱红星

(51) Int. Cl.

H02M 3/07(2006.01)

H03L 7/18(2006.01)

(56) 对比文件

CN 101267205 A, 2008.09.17, 说明书第 4 页第 3 段至 4 段, 附图 1.

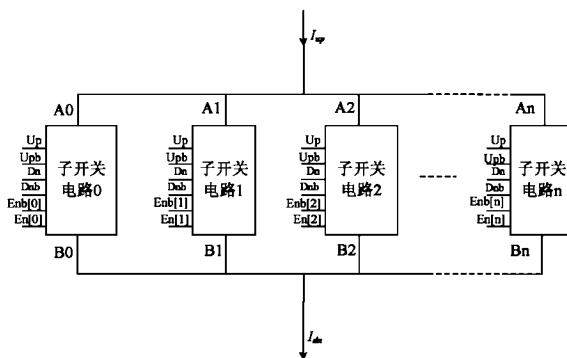
权利要求书 1 页 说明书 5 页 附图 5 页

(54) 发明名称

频率综合器中的电荷泵电路

(57) 摘要

本发明公开了一种频率综合器中的电荷泵电路, 主要解决传统电荷泵电路在充放电过程中产生电流尖峰而导致非理想效应大的问题, 其包括外接电流源 I₁、NMOS 电流镜电路、PMOS 电流镜电路和开关电路, 该开关电路由 n+1 组子开关电路并联组成, 每组子开关电路由两个限流电阻 R₁、R₂, 两个控制开关管 M_A、M_B, 充电差分开关对管 M₂₈、M₂₉, 放电差分开关对管 M₃₀、M₃₁ 和单位增益运算放大器 G 组成。其中两个控制开关管 M_A、M_B 用以改变流过每组子开关电路的充放电电流, 两个限流电阻 R₁、R₂ 用以消除电荷泵电路充放电过程中产生的电流尖峰, 减小非理想效应。本发明应用到频率综合器中, 可有效地改善频率综合器输出信号的频谱纯度, 提高锁定频率的准确度。



1. 一种频率综合器中的电荷泵电路,包括外接电流源 I_1 、NMOS 电流镜电路、PMOS 电流镜电路和开关电路;外接电流源 I_1 与 NMOS 电流镜电路的电流输入端相连, NMOS 电流镜电路为 PMOS 电流镜电路提供输入电流, NMOS 电流镜电路和 PMOS 电流镜电路的电流输出端与开关电路相连,通过开关电路对电荷泵电路输出节点进行充电或放电;开关电路由 $n+1$ 组子开关电路并联组成,每组子开关电路由两个限流电阻 R_1 、 R_2 ,两个控制开关管 M_A 、 M_B ,充电差分开关对管 M_{28} 、 M_{29} ,放电差分开关对管 M_{30} 、 M_{31} 和单位增益运算放大器 G 组成;该充电差分开关对管 M_{28} 、 M_{29} 的源极与第一控制开关管 M_A 相连,该放电差分开关对管 M_{30} 、 M_{31} 的源极与第二控制开关管 M_B 相连,单位增益运算放大器 G 跨接在开关管 M_{28} 与 M_{29} 的漏极之间;该第一控制开关管 M_A 通过第一限流电阻 R_1 连接于充电差分开关对管 M_{28} 、 M_{29} 的源端,用于控制充电的开关电路组数;该第二控制开关管 M_B 通过第二限流电阻 R_2 连接于放电差分开关对管 M_{30} 、 M_{31} 的源极,用于控制放电的开关电路组数;其特征在于:

所述的 $n+1$ 组子开关电路,其输入端 $A0 \sim A_n$ 连接至 PMOS 电流镜电路的电流输出端;其输出端 $B0 \sim B_n$ 连接至 NMOS 电流镜电路的电流输出端;PMOS 差分输入端 Up 、 Upb , NMOS 差分输入端 Dn 、 Dnb 均连接至鉴频鉴相器的输出端;每组子开关电路的控制信号 Enb 、 En 分别由外部信号控制;

所述的充电差分开关对管 M_{28} 、 M_{29} ,其栅极分别接 PMOS 差分输入信号 Up 、 Upb ,源极接第一限流电阻 R_1 ,漏极分别连接至放电差分开关对管 M_{30} 、 M_{31} 的漏极;

所述的放电差分开关对管 M_{30} 、 M_{31} ,其栅极分别接 NMOS 差分输入信号 Dn 、 Dnb ,源极接第二限流电阻 R_2 ,漏极分别连接至充电差分开关对管 M_{28} 、 M_{29} 的漏极。

2. 如权利要求 1 所述的频率综合器中的电荷泵电路,其特征在于:所述的充电差分开关对管 M_{28} 、 M_{29} 均采用工艺允许的最小尺寸 PMOS 管,放电差分开关对管 M_{30} 、 M_{31} 均采用工艺允许的最小尺寸 NMOS 管。

3. 如权利要求 1 所述的频率综合器中的电荷泵电路,其特征在于:所述的第一控制开关管 M_A 采用 PMOS 管,第二控制开关管 M_B 采用 NMOS 管。

4. 如权利要求 1 所述的频率综合器中的电荷泵电路,其特征在于:所述的两个限流电阻 R_1 和 R_2 均采用多晶硅电阻。

频率综合器中的电荷泵电路

技术领域

[0001] 本发明涉及电荷泵电路,特别是一种频率综合器中的电荷泵电路,可使频率综合器非理想效应小、锁定频率准确度高,用于通信、仪器仪表、高速计算机及导航系统中。

背景技术

[0002] 频率综合器是基于频率合成原理组成的设备或仪器,它是将一个高精度和高稳定度的标准频率源经过加、减、乘、除四则运算产生同样精度和稳定度的大量离散频率。频率综合器作为一种频率稳定度高的离散间隔型频率信号发生器,它被广泛应用在通信、仪器仪表、高速计算机及导航系统中,是现代电子系统的重要组成部分。在通信、雷达和导航等设备中,频率综合器既是发射机的激励信号源,又是接收机的本地振荡器;在电子对抗设备中,它可以作为干扰信号发生器;在测试设备中,可作为标准信号源。

[0003] 参照图 1,频率综合器是一个闭环相位自动控制系统,它由五个基本的部件组成:鉴频鉴相器 PFD,电荷泵 CP,环路滤波器 LPF,压控振荡器 VCO 和分频器 Divider。鉴频鉴相器对输入参考信号的相位和分频器输出信号的相位进行比较,实现两个电信号的相位同步,即当两个信号的相位差保持恒定或者为零时,环路进入稳定状态,表明相位已经锁定,这时分频器输出信号的频率 f_{div} 等于输入参考信号的频率 f_{ref} ,即 $f_{ref} = f_{div}$ 。否则,鉴频鉴相器会继续进行相位比较,产生 PMOS 差分输出信号 Up 、 Upb ,NMOS 差分输出信号 Dn 、 Dnb ,分别控制电荷泵电路中的相应开关管,由电荷泵电路控制对环路滤波器进行充放电。该充放电电流通过环路滤波器后形成直流控制电压 V_{tune} 来调节压控振荡器,使分频器输出频率逼近输入参考信号频率,最终达到锁定状态。

[0004] 电荷泵作为频率综合器的关键部分,接收来自于鉴频鉴相器的输出信号,根据该信号来控制对环路滤波器电路是进行充电还是放电、充放电电流的大小,及充放电电流的时间。它将鉴频鉴相器输出的数字电压信号转换成模拟电流信号,传递给环路滤波器,同时通过环路滤波器形成对压控振荡器的控制电压,调控输出信号频率。所以,鉴频鉴相器用以比较输入信号相位与输出信号相位,产生相位差;而电荷泵电路用以精确表征该相位差,并将其转换成后续电路可调控的模拟电压信号。模拟电压信号用于控制 VCO 的输出,其中任何波动将引入参考杂散,使得 VCO 的输出产生不期望的波动,从而影响整个频率综合器系统的正常工作。

[0005] 电荷泵电路有诸多的非理想效应,特别是由于采用开关管引入的电荷注入和时钟馈通效应。电荷注入是指开关管在完全导通的情况下,沟道会积累多子电荷。当开关管从导通变为断开的过程中,会有一半左右的多子电荷进入到压控点,使得压控点电压 V_{tune} 发生变化;相反,当开关管从断开变为导通的过程中,压控点又要有一些电荷进入到沟道中,使得压控点的电压 V_{tune} 发生变化。时钟馈通效应是指开关管存在栅漏和栅源电容,开关管会通过栅漏和栅源电容将控制信号 Up 、 Upb 、 Dn 、 Dnb 的变化耦合到压控点上,使压控点电压 V_{tune} 发生不期望的变化,产生毛刺。

[0006] 开关管的时钟馈通和电荷注入造成的电荷失配将导致电荷泵充放电电流不匹配,

同时由于电荷泵电路开关管的漏端直接与压控点 V_{tune} 相连,这些效应将直接引入杂散成分,使 V_{tune} 电压发生不期望的变化。而且,传统的电荷泵电路对于不同的充放电电流,通常只有一组开关管与之对应,当要求电荷泵充放电电流值较大时,由于流过每个开关管的电流增大,从而会使充放电电流大小匹配的输出电压范围变小。为保证输出电压范围足够大,只能采用非最小尺寸的开关管。这将增加开关管的栅源、栅漏电容,从而增加了开关管的非理想效应。

[0007] 同时,电荷泵电路在充放电过程会产生电流尖峰,该尖峰会引入非理想效应,引入杂散成分,使压控振荡器的控制电压 V_{tune} 发生不期望的变化。同时,过大的电流尖峰还会使器件损坏。

[0008] 综上,传统电荷泵电路由于采用非最小尺寸的开关管,以及在充放电过程中会产生电流尖峰,导致其非理想效应很大,使得频率综合器无法锁定到准确的频率,甚至导致器件损坏。

发明内容

[0009] 本发明的目的在于针对上述已有技术存在的不足,提供一种用于频率综合器的电荷泵电路,采用最小尺寸开关管及引入限流电阻,以减小非理想效应,提高频率综合器锁定频率的准确度。

[0010] 为实现上述目的,本发明包括:外接电流源 I_1 、NMOS 电流镜电路、PMOS 电流镜电路和开关电路;外接电流源 I_1 与 NMOS 电流镜电路的电流输入端相连,NMOS 电流镜电路为 PMOS 电流镜电路提供输入电流,NMOS 电流镜电路和 PMOS 电流镜电路的电流输出端与开关电路相连,通过开关电路对电荷泵电路输出节点进行充电或放电,其中:开关电路由 $n+1$ 组子开关电路并联组成,每组子开关电路由两个限流电阻 R_1 、 R_2 ,两个控制开关管 M_A 、 M_B ,充电差分开关对管 M_{28} 、 M_{29} ,放电差分开关对管 M_{30} 、 M_{31} 和单位增益运算放大器 G 组成;该充电差分开关对管 M_{28} 、 M_{29} 的源极与第一控制开关管 M_A 相连,该放电差分开关对管 M_{30} 、 M_{31} 的源极与第二控制开关管 M_B 相连,单位增益运算放大器 G 跨接在开关管 M_{28} 与 M_{29} 的漏极之间;该第一控制开关管 M_A 通过第一限流电阻 R_1 连接于充电差分开关对管 M_{28} 、 M_{29} 的源端,用于控制充电的开关电路组数;该第二控制开关管 M_B 通过第二限流电阻 R_2 连接于放电差分开关对管 M_{30} 、 M_{31} 的源极,用于控制放电的开关电路组数。

[0011] 所述的 $n+1$ 组子开关电路,其输入端 $A0 \sim A_n$ 连接至 PMOS 电流镜电路的电流输出端;其输出端 $B0 \sim B_n$ 连接至 NMOS 电流镜电路电流输出端;PMOS 差分输入端 Up 、 Upb ,NMOS 差分输入端 Dn 、 Dnb 均连接至鉴频鉴相器的输出端;每组子开关电路的控制信号 Enb 、 En 分别由外部信号控制。

[0012] 所述的充电差分开关对管 M_{28} 、 M_{29} 均采用工艺允许的最小尺寸 PMOS 管,放电差分开关对管 M_{30} 、 M_{31} 均采用工艺允许的最小尺寸 NMOS 管。

[0013] 所述的第一控制开关管 M_A 采用 PMOS 管,第二控制开关管 M_B 采用 NMOS 管。

[0014] 所述的两个限流电阻 R_1 和 R_2 均采用多晶硅电阻。

[0015] 本发明与现有技术相比,具有如下优点:

[0016] 1) 本发明的开关电路由于采用 $n+1$ 个子开关电路并联结构,减小了每组子开关电路的充放电电流。

[0017] 2) 本发明的开关电路由于采用控制开关管来选择工作的子开关电路组数,由此灵活地改变流过每组子开关电路的充放电电流,使子开关电路中的差分输入开关对管可采用工艺允许的最小尺寸晶体管。

[0018] 3) 本发明的子开关电路由于引入两个限流电阻,消除了电荷泵电路充放电过程中产生的电流尖峰,保证了电荷泵电路充放电电流的稳定性,提高了频率综合器锁定频率的准确度。

[0019] 4) 本发明的子开关电路的差分输入开关对管由于采用工艺允许的最小尺寸晶体管,降低了电荷泵电路的非理想效应。

[0020] 由上述结构特点,本发明实现的电荷泵电路应用到频率综合器中,可减小频率综合器的非理想效应,改善输出信号的频谱纯度,提高锁定频率的准确度。

附图说明:

[0021] 图 1 为本发明使用的频率综合器结构框图;

[0022] 图 2 为本发明的电荷泵电路方框图;

[0023] 图 3 为本发明电荷泵中的开关电路结构框图;

[0024] 图 4 为图 3 中的子开关电路原理图;

[0025] 图 5 为本发明的电荷泵电路充电过程仿真结果图;

[0026] 图 6 为本发明的电荷泵电路放电过程仿真结果图。

[0027] 具体实施方式

[0028] 下面结合附图对本发明的具体实施作进一步的说明。

[0029] 参见图 2,本发明的电荷泵电路主要由外接电流源 I_1 、NMOS 电流镜电路、PMOS 电流镜电路和开关电路组成。外接电流源 I_1 与 NMOS 电流镜电路的电流输入端相连, NMOS 电流镜电路的电流输出端 1 与 PMOS 电流镜电路的电流输入端相连,开关电路跨接在 PMOS 电流镜电路的电流输出端与 NMOS 电流镜电路的电流输出端 2。外接电流源 I_1 为 NMOS 电流镜电路提供输入电流, NMOS 电流镜电路通过电流输出端 1 为 PMOS 电流镜电路提供输入电流, NMOS 电流镜电路通过电流输出端 2 为开关电路提供放电电流 I_{dn} , PMOS 电流镜电路为开关电路提供充电电流 I_{dp} , 开关电路用于对电荷泵电路输出节点进行充电或放电,该开关电路的结构如图 3 所示。

[0030] 参照图 3,本发明的开关电路由 $n+1$ 组子开关电路并联组成,其输入端 $A_0 \sim A_n$ 连接至 PMOS 电流镜电路的电流输出端;其输出端 $B_0 \sim B_n$ 连接至 NMOS 电流镜电路电流输出端 2; PMOS 差分输入端 U_p 、 U_{pb} 连接至鉴频鉴相器的输出端 U_p 、 U_{pb} , NMOS 差分输入端 D_n 、 D_{nb} 连接至鉴频鉴相器的输出端 D_n 、 D_{nb} ; 每组子开关电路的控制信号 E_{nb} 、 E_n 分别由外部信号控制,且互为反相。当 E_n 为高电位, E_{nb} 为低电位时,对应的子开关电路导通,即该子开关电路对输出充放电电流大小有贡献;当 E_n 为低电位, E_{nb} 为高电位时,对应的子开关电路关断,即该子开关电路对输出充放电电流大小没有贡献。

[0031] 参照图 4,每组子开关电路由两个限流电阻 R_1 、 R_2 , 两个控制开关管 M_A 、 M_B , 充电差分开关对管 M_{28} 、 M_{29} , 放电差分开关对管 M_{30} 、 M_{31} 和单位增益运算放大器 G 组成。充电差分开关对管 M_{28} 、 M_{29} , 由 PMOS 管实现,其栅极分别接 PMOS 差分输入信号 U_p 、 U_{pb} , 源极接第一限流电阻 R_1 , 漏极分别连接至放电差分开关对管 M_{30} 、 M_{31} 的漏极。放电差分开关对管 M_{30} 、 M_{31} , 均由

NMOS 管实现,其栅极分别接 NMOS 差分输入信号 D_n 、 D_{nb} ,源极接第二限流电阻 R_2 ,漏极分别连接至充电差分开关对管 M_{28} 、 M_{29} 的漏极。第一控制开关管 M_A 通过第一限流电阻 R_1 连接于充电差分开关对管 M_{28} 、 M_{29} 的源端。第二控制开关管 M_B 通过第二限流电阻 R_2 连接于放电差分开关对管 M_{30} 、 M_{31} 的源极。单位增益运算放大器 G 的反相输入端与输出端短接,并连接至充电差分开关管 M_{28} 的漏极,同相输入端连接到电荷泵电路输出端 F 点。

[0032] 所述的子开关电路中的限流电阻 R_1 和 R_2 ,用以减小电荷泵电路充放电过程中产生的电流尖峰。即当电荷泵电路由于开关管频繁地导通或关断产生电流尖峰时,流过这两个限流电阻的大电流使其两端电压降增大,使 NMOS 电流镜电路和 PMOS 电流镜电路中的晶体管由饱和区进入线性区,从而使 NMOS 电流镜电路和 PMOS 电流镜电路的输出电流迅速减小,使电流尖峰得以消失。该限流电阻 R_1 和 R_2 在保护了器件的同时,也减小了电流过冲产生的非理想效应对电荷泵电路的影响,保证了电荷泵电路充放电电流的稳定性,提高了频率综合器锁定频率的准确度。

[0033] 所述的子开关电路中的限流电阻 R_1 和 R_2 ,均由多晶硅电阻实现,但不限于多晶硅电阻。

[0034] 所述的第一控制开关管 M_A 采用 PMOS 管,第二控制开关管 M_B 采用 NMOS 管,用以选择实际工作的子开关电路组数,从而调节流过每组子开关电路的充放电电流。其控制原理如下:

[0035] 当要求充电电流 I_{up} 或放电电流 I_{dn} 大于 $50\mu A$ 时, $n+1$ 组子开关电路中的控制开关管 M_A 和 M_B 均导通,即 $n+1$ 组子开关电路均工作,使得每一路子开关电路的电流仅为总电流的 $1/(n+1)$;而当要求充电电流 I_{up} 或放电电流 I_{dn} 小于 $50\mu A$ 时, $n+1$ 路子开关电路的控制开关管 M_A 和 M_B 只导通一部分,断开其余子开关电路,使流过每一路的子开关电路电流固定在与最小尺寸开关管相匹配的电流值。由此,在电路设计时,充电差分开关对管 M_{28} 、 M_{29} 可采用工艺允许的最小尺寸晶体管,放电差分开关对管 M_{30} 、 M_{31} 可采用工艺允许的最小尺寸晶体管,降低了差分开关管的栅源、栅漏电容,降低了开关管的电荷注入及时钟馈通效应,从而降低了电荷泵电路的非理想效应,改善了频率综合器输出信号的频谱纯度,提高了锁定频率的准确度。

[0036] 所述的 PMOS 差分输入信号 U_p 、 U_{pb} 为鉴频鉴相器的输出 U_p 、 U_{pb} ,且为反相;所述的 NMOS 差分输入信号 D_n 、 D_{nb} 为鉴频鉴相器的输出 D_n 、 D_{nb} ,且为反相。当 U_p 、 D_{nb} 为高电位, U_{pb} 、 D_n 为低电位时,充电差分开关对管中 M_{28} 关断、 M_{29} 导通,放电差分开关对管中 M_{30} 导通、 M_{31} 关断,此时开关电路对电荷泵电路输出节点进行充电。当 U_p 、 D_{nb} 为低电位, U_{pb} 、 D_n 为高电位时,充电差分开关对管中 M_{28} 导通、 M_{29} 关断,放电差分开关对管中 M_{30} 关断、 M_{31} 导通,此时开关电路对电荷泵电路输出节点进行放电。

[0037] 在充电过程中,来自 PMOS 电流镜电路的输出电流 I_{up} 通过第一控制开关管 M_A 和第一限流电阻 R_A 流至充电差分开关管 M_{29} 的源端,并通过充电差分开关管 M_{29} 对电荷泵电路的输出节点进行充电;来自 NMOS 电流镜电路的输出电流 I_{dn} 通过第二控制开关管 M_B 和第二限流电阻 R_B 流至放电差分开关管 M_{30} 的源端,并通过放电差分开关管 M_{30} 流至单位增益运算放大器 G 的输出端。单位增益运算放大器 G 的输出端电压跟随电荷泵电路的输出端电压变化,使得在电荷泵电路充电结束时,电荷泵电路的输出端电压不会发生突变。

[0038] 在放电过程中,来自 NMOS 电流镜电路的输出电流 I_{dn} 通过第二控制开关管 M_B 和第

二限流电阻 R_b 流至放电差分开关管 M_{31} 的源端,并通过放电差分开关管 M_{31} 对电荷泵电路的输出节点进行放电;来自 PMOS 电流镜电路的输出电流 I_{up} 通过第一控制开关管 M_A 和第一限流电阻 R_1 流至充电差分开关管 M_{28} 的源端,并通过充电差分开关管 M_{28} 流至单位增益运算放大器 G 的输出端;单位增益运算放大器 G 的输出端电压跟随电荷泵电路的输出端电压变化,使得在电荷泵电路放电结束时,电荷泵电路的输出端电压不会发生突变。

[0039] 本发明的效果可以通过以下仿真进一步说明:

[0040] 1) 对本发明的电荷泵电路充电过程进行仿真,其结果如图 5,其中 (a) 为电荷泵电路输入 U_p 信号, (b) 为环路滤波器中的控制电压 V_{tune} 。由图 5 可见,当 U_p 信号脉冲到来时电荷泵电路对环路滤波器充电,环路滤波器中的控制电压 V_{tune} 基本上以线性特性增长,波形平滑无过冲,消除了电荷泵电路充电过程中产生的电流尖峰。由此可见,本发明有效地降低了电荷泵电路充电过程中产生的非理想效应。

[0041] 2) 对本发明的电荷泵电路放电过程进行仿真,其结果如图 6,其中 (a) 为电荷泵电路输入 D_n 信号, (b) 为环路滤波器中的控制电压 V_{tune} 。由图 6 可见,当 D_n 信号脉冲到来时电荷泵电路对环路滤波器放电,环路滤波器中的控制电压 V_{tune} 基本上以线性特性减小,波形平滑无过冲,消除了电荷泵电路放电过程中产生的电流尖峰。由此可见,本发明有效地降低了电荷泵电路放电过程中产生的非理想效应。

[0042] 以上是本发明的一个具体实例,不构成对本发明任何限制。

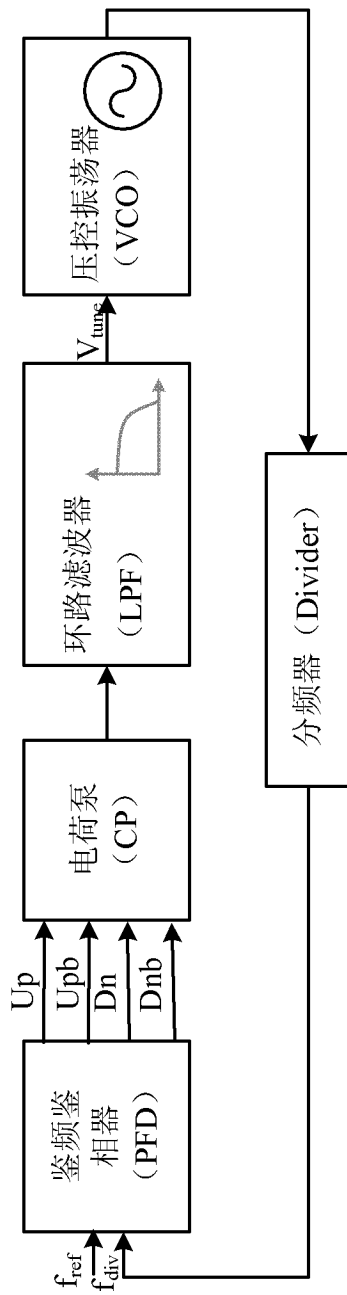


图 1

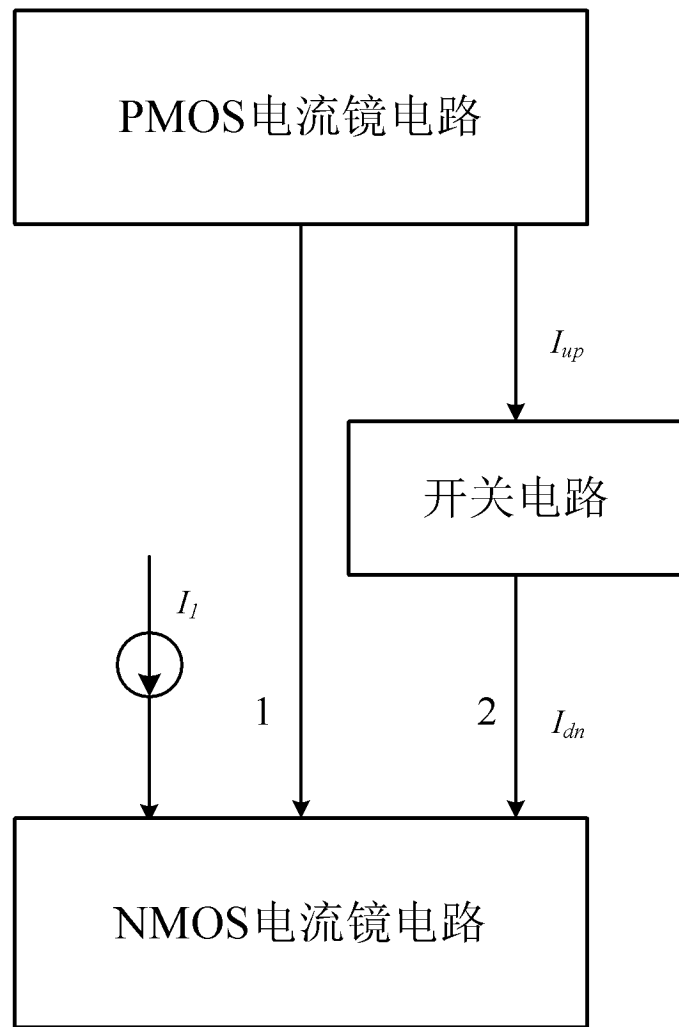


图 2

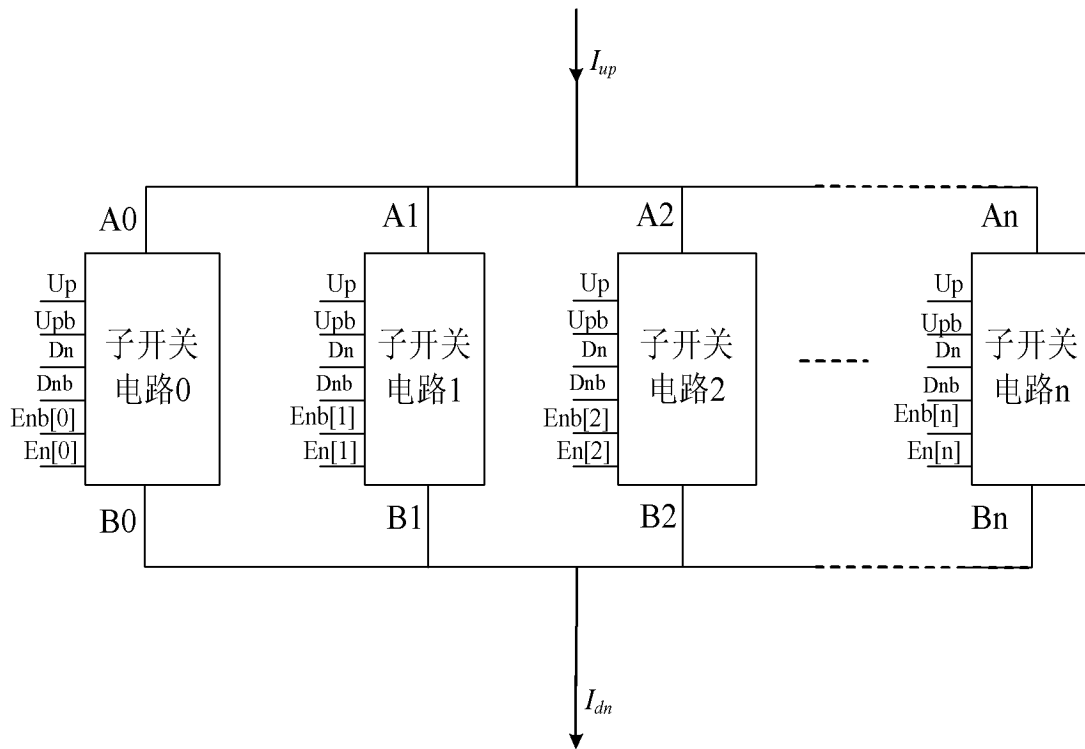


图 3

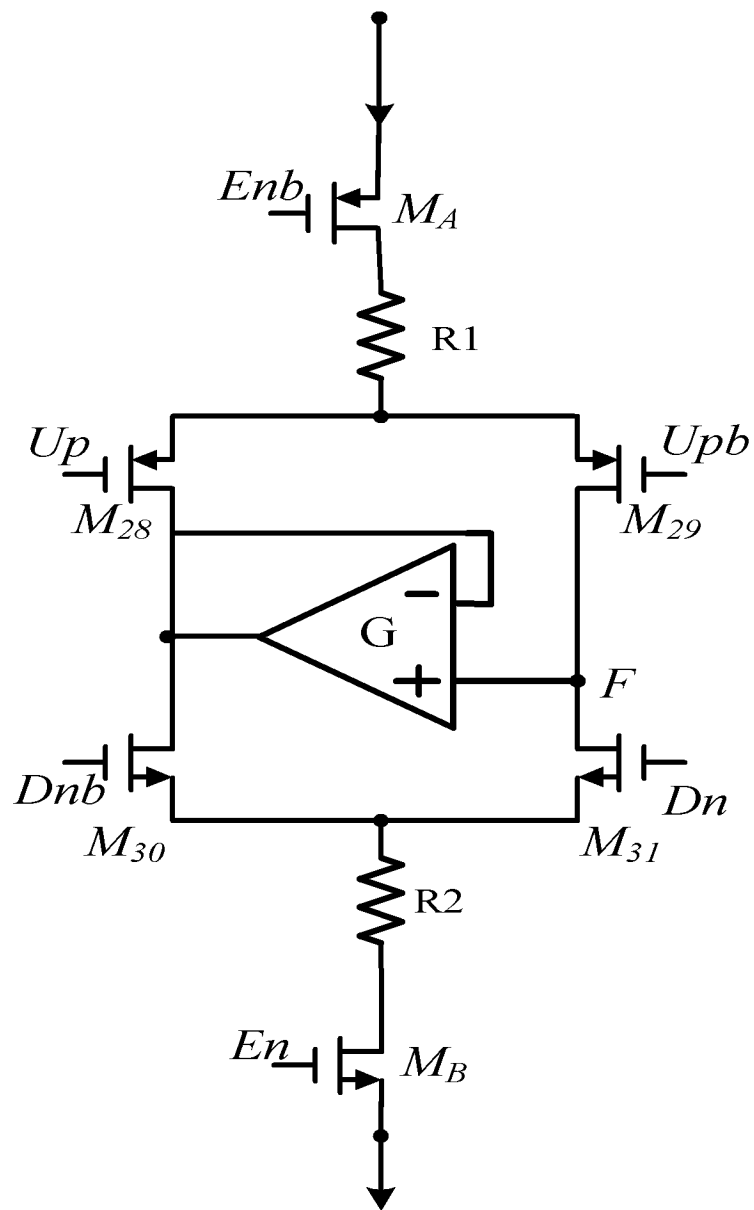
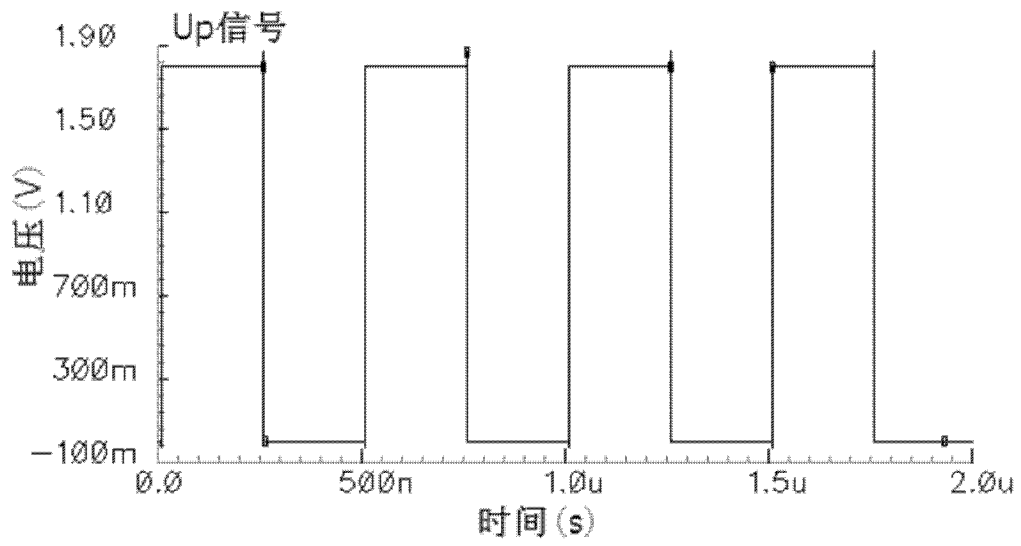
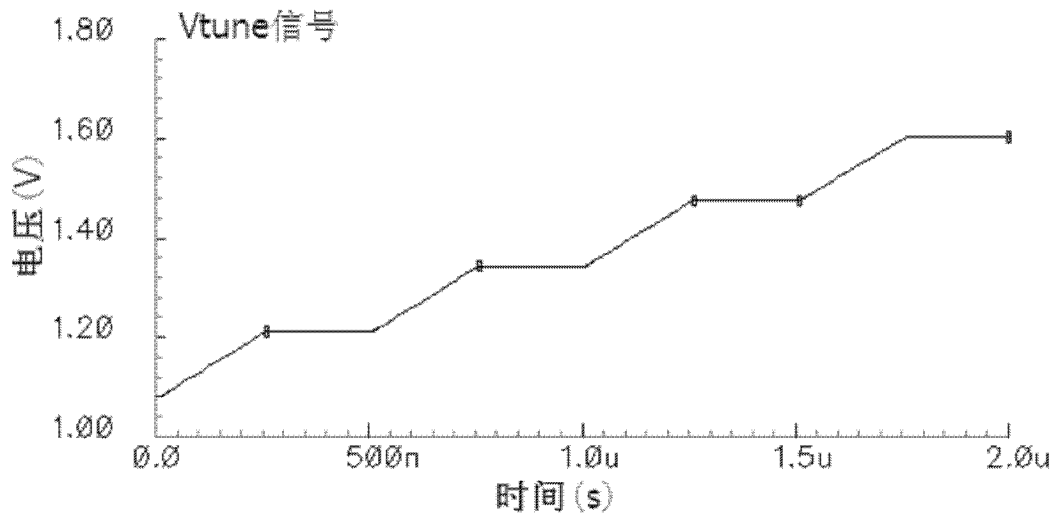


图 4

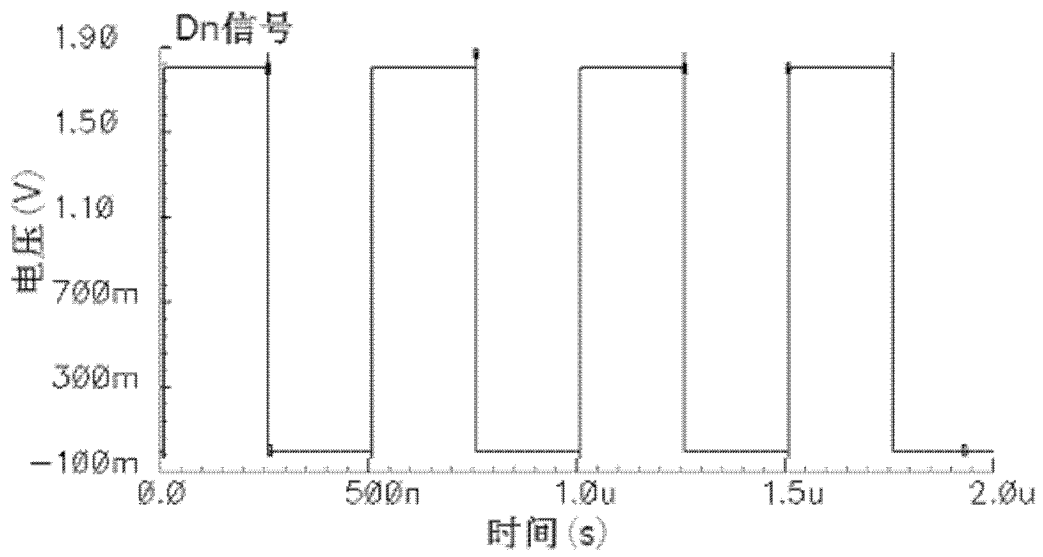


(a)

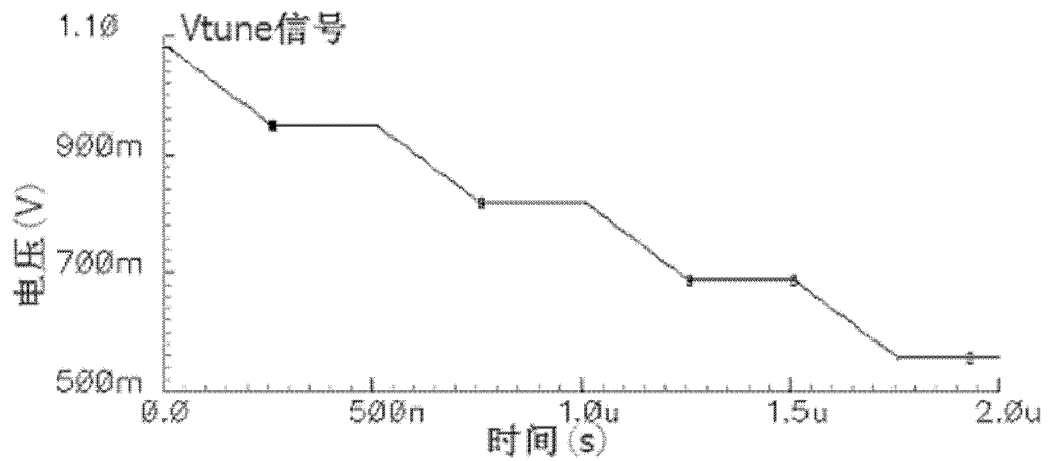


(b)

图 5



(a)



(b)

图 6