

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G11B 5/48 (2006.01)

G11B 5/584 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410064121.9

[45] 授权公告日 2007 年 6 月 6 日

[11] 授权公告号 CN 1320524C

[22] 申请日 1995.4.25

[21] 申请号 200410064121.9

分案原申请号 95104774.4

[30] 优先权

[32] 1994. 6. 30 [33] US [31] 270207

[73] 专利权人 国际商业机器公司

地址 美国纽约

[72] 发明人 托马斯·罗伯特·奥尔布雷克特

罗伯特·卡尔·巴雷特

詹姆斯·霍华德·伊顿

[56] 参考文献

US 4933786A 1990.6.12

US 5398145A 1995.3.14

审查员 喻 颖

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 李 颖

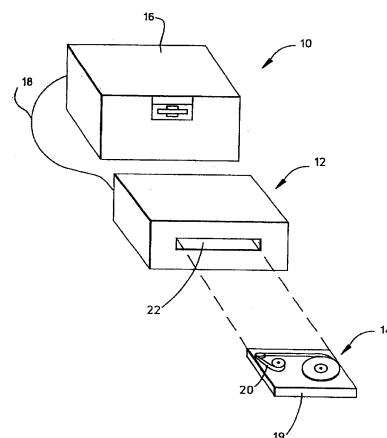
权利要求书 1 页 说明书 42 页 附图 23 页

[54] 发明名称

一种伺服写头

[57] 摘要

供磁带系统使用的道跟随伺服系统，其中磁伺服模式中包含的转换越过伺服磁道宽度记录在多于一个方位角方向上。对越过模式的宽度的任意一点的读而导出的信号的定时随读头移动越过伺服磁道而不断变化。模式由伺服读头读出，伺服读头的宽度相比较于伺服磁道模式而言较小。这种宽伺服模式和窄伺服读头的结合提供了极佳的位置检测线性度和动态范围。在最佳实施方式中，伺服读头与数据磁道相比也较窄，极大地消除了定位检测错误。



1. 一个伺服写头，它用于沿头转换方向在磁存储介质的伺服道上写入多个磁通转换，对每个伺服磁道，伺服写头在转换方向的多个方位角方向上具有多个间隙，使得任意两个间隙之间在转换方向上的最小间距超过任何间隙在转换方向上的宽度。

2. 权利要求 1 中所述的伺服写头，其特征在于头包括按如下方式安排的间隙，即头对于每个所写的伺服磁道具有在第一和第二方位角方向上的两个间隙。

3. 权利要求 1 中所述的伺服写头，其特征在于任两个间隙之间在转换方向上的最小间隙间距长于在转换方向上的间隙宽度的四倍。

一种伺服写头

本申请是1995年4月25日提出的、题为“用于磁带系统的基于定时的伺服系统”的中国专利申请 No. 95104774.4 的分案申请。

技术领域

本发明一般地涉及到在磁存储介质上记录和读取数据，尤其涉及到维持磁头相对于磁存储介质上磁道的位置的伺服控制系统。

背景技术

在磁存储介质的磁道上记录和读取数据要求磁读/写头精确定位。读/写头必须迅速地移到并保持在进行记录和读取数据的特定磁道的中央上方。磁头随着发生在头和磁存储介质之间在转换方向上的相对运动记录和读取数据。头从一个磁道平移过磁道宽度到达另一个磁道，这个方向同转换方向垂直。

例如，一个可记录盘典型地包含同心数据磁道并在一个磁头下旋转。旋转方向定义为转换方向。从磁道到磁道的径向运动定义为平移方向。一个磁带典型地包含沿带的长度在转换方向上延展的并同带边缘平行的数据磁道。然而在磁带螺旋搜索系统中，带在与带宽成一个角度移动的头下移动，对角线方向定义为转换方向。

在磁介质上读取和记录数据的存储介质典型地使用伺服控制系统在平移方向上精确定位数据头。伺服控制系统从一个读取存储介质上伺服磁道中所记录的伺服控制信息的伺服磁头上得到一个定位信号。典型地，伺服控制信息包含两种并行的但不相同的模式。

伺服头沿着两种不同伺服模式之间的边缘移动,这两种模式与数据磁道相对准而记录。当伺服头位于相对于两种伺服模式边界的中央时,则相关的读/写头也位于相对于数据磁道的中央。

伺服模式可包含半宽磁通转换的脉冲串,它们延展至伺服磁道的一半,具有不同的相位或频率。因为一个单个的伺服位置由一对邻近的模式决定,这些模式常被称作"半磁道"。通常,伺服头的宽度大于或等于大约半个伺服磁道。用一个半宽的伺服头,当头移动过半个磁道越过中央时可以立即确定为了达到中央位置而向哪个方向移动头。用小于半个磁道宽度的伺服头,当头完全越过一个伺服磁道或另一个的一半时也不能确定应向哪个方向移动。大于半磁道宽度的伺服头通常用于嵌入式伺服系统,这种伺服系统和数据用同一个读头。这种系统中,每个其它模式是不同的以避免头跑进一个相邻的磁道模式中,这将无法确定向哪个方向移动。

在 *Behr* 的美国专利 No. 3,686,649 中描述了对半磁道伺服控制系统方法的另一种可选方式,它描述了一个使用伺服控制信息的盘驱动器伺服控制系统,伺服控制信息中包含从同一条平行于盘半径的线成不同角度的两个方向延展通过伺服磁道宽度的磁通转换线。一对这样的转换线以对称四边形的形式定义了一个控制区。一个控制头检测一个由第一次转换产生的正向脉冲和一个由第二次转换产生的负向脉冲。这样产生的信号包含一个可与参考信号相比较的脉冲定位信号,以指示控制头偏离伺服磁道中心线多远。此

系统据称可允许存储盘上每英寸多于 200 条磁道。然而,对盘存储设备和带存储设备要求有越来越大的存储密度。例如,常规盘设备可达到每英寸 5000 条磁道。

半磁道伺服控制法一般可满足直接访问存储设备,如盘驱动器。带存储系统以独特的特点操作,即提高了提供高存储密度的难度。在磁带存储系统中,存储介质/磁头的接触表面不象盘系统的环境那样清洁,并且,与盘系统不同,磁带运转时同磁头实际接触。相对不洁的环境和介质与头之间的接触,还有伺服头相对大的宽度,对介质和伺服头产生了显著的损坏和摩擦并在两者表面上产生了局部聚集的污染。结果,伺服头对伺服控制信息的空间反应随着时间而变化,这或是随时间逐渐磨损的结果或是由于污染的碎屑之间脉冲串相互作用的结果。

伺服头空间反应的改变使得在定位信号中产生差错,以至于当伺服头实际上已经偏离伺服磁道中心线时,一个定位信号可能会指示没有发生磁道错误配准。要将定位信号中的差错从定位信号本身检测出来是非常困难的。所以常常使用冗余伺服磁道来提高可靠性,这里伺服控制系统仅当两个或更多冗余磁道的数据一致时才使用定位信号。冗余伺服磁道降低了可用于数据记录的存储介质的表面积并需要更多的磁头和支持电路。

由上面的讨论,很明显需要有一种特别适合于磁带系统的伺服控制系统以降低由于伺服头的磨损和碎屑造成的定位信号差错的

幅度，并使得定位信号差错更容易检测，本发明满足了这一需要。

发明内容

根据本发明，磁介质存储设备中的一个磁道跟随系统从一个或更多个特殊模式的伺服磁道中得到头定位信息。伺服模式包含记录于一个伺服磁道中多于一个方位角方向的磁转换，以使得在模式任意点上从所读取的伺服模式中得到的伺服定位信号脉冲的时序随着头越过磁道宽度的移动而不断变化。由伺服读头产生的脉冲的时序由适当的电路解码以提供一个供伺服系统使用的速度恒定的定位信号，从而将数据头定位于存储介质的所需数据磁道上。

在本发明的一方面中，伺服系统包括一个包含两个不同转换方位角方向的重复循环序列。例如，模式可以包含基本同磁道长度垂直的直的转换并交替以方位倾斜的转换。也就是，方位倾斜的转换与头的转换方向成一角度延展越过磁道宽度。由一个伺服读头读取的转换的相对时序与头相对于磁道中心的位置成线性关系。通过确定两个定时间隔之间的比率来提供速度恒定性。具体讲，可通过使用在相同转换间测量的间隔来规范化不同转换间变化的时间间隔以确定这个比率。最大动态范围和线性度可通过使用比伺服磁道模式宽度和数据磁道宽度窄的一个读头得到。对伺服模式译码的同步通过在作为模式起始点的模式中提供称作空闲间隔或同步间隙的周期性间隙完成。

在本发明的另一方面中，通过识别模式序列来完成差错检测和校正。例如，如果伺服模式在同步间隙间包含一预定数目的转换，那

么如果在间隙间没有遇到所期望数目的转换则意味着伺服磁道读取错误。同样,在一个伺服模式序列中不同间隔的时序必须同一个已知的格式匹配;在某些参数内的匹配失败意味着错误的伺服磁道读取。在检测到某些错误后,系统可通过用一个不同(冗余)伺服磁道上的信息替换,或临时用一个估计值的信息替换,或通过其它方法来校正错误信息。

带存储介质上的伺服模式可使用一个多间隙伺服写头产生。头的间隙具有适于产生上面所描述伺服模式特征的形状。例如,为使伺服模式包含两个不同方位角方向的直转换,一个在每个方向上具有一个窄的直间隙的双间隙头满足了这一需要。在本发明的一个特征中,头的模式的间隙通过在一个铁氧体环磁头结构上用称作光刻的技术镀一层坡莫合金来产生。流经写头线圈的电流脉冲把头上间隙的几何模式转化为带上的相同磁模式。恰当的脉冲时序产生期望的模式序列。

根据本发明,使用一个窄于写在存储介质上的伺服磁道的伺服读头减少了由于错误的定位信号引起的跟踪差错。如果伺服读头较窄,伺服读头或存储介质上伺服模式的内部缺陷和磨损产生较小的定位差错。同样,如果伺服读头比数据磁道的宽度窄,存储介质或伺服读头上临时的或永久的碎屑的积累也产生较小的定位检测误差。本系统特别适用于使用同数据磁道永远分离的专用伺服磁道。但是本系统也可用于嵌入式伺服系统。

在本发明的另一方面中,伺服控制系统检测具有第一转换极性的磁通转换而忽略具有第二转换极性的磁通转换。这样,伺服控制信息模式组只在具有相同极性的转换间给予定时。这就避免了由于在伺服写头的制造中,在实际伺服控制信息的写过程中磁带的特性和读头本身的不对称性而可能发生的转换的相反极性的时序中的偏移。如果希望的话,可通过使用冗余的第二套相反极性转换来进一步提高信噪比。

附图说明

通过下面对最佳实施方式的描述,本发明的其它特征和优点将会很清楚,以下用举例的方法描述了本发明的原理。

图 1 是一个根据本发明构造的带驱动存储设备和相关带盒的透视图。

图 2 是一个表示图 1 所示的带驱动器和带盒组合中磁头和伺服控制系统的原理图。

图 3 是一个表示根据本发明的可选择头组件的原理图。

图 4,5 和 6 表示根据本发明构造的三种可选的伺服模式。

图 7 图示了由图 2 中所示磁头产生的伺服控制信号。

图 8 表示伺服头跟踪图 6 中所示伺服模式的轨迹和它产生的头输出信号图。

图 9 表示伺服头跟踪一种根据本发明图示的第四种可选伺服模式的轨迹和它产生的头输出信号。

图 10,11 和 12 是用于图 2 中所示伺服控制系统的定位信号

译码器的框图。

图 13,14,15 和 16 是用于图 2 中所示伺服控制系统的一种可选的定位信号译码器的框图。

图 17 表示伺服头跟踪图 9 中所示伺服模式的轨迹,同时表示了它产生的头输出信号和相应的 A 和 B 信号间隔。

图 18 是一张存储于图 13 所示系统中用于解调图 17 中所示伺服模式的数据表。

图 19 表示在磁存储带上记录伺服模式的一个鼓系统。

图 20 表示可被图 19 中所示系统记录于一部分磁带上的磁通转换。

图 21 表示可用于记录图 9 中所示伺服模式的一个多间隙头。

图 22 是图 21 所示头的一个横截面。

图 23 是图 21 和 22 所示头的伺服模式间隙域的平面图。

图 24 是一个表示根据本发明构造的用于写磁带的伺服写头的原理图。

图 25 是一个表示根据本发明的用于生成磁带的记录系统的原理图。

图 26 是图 25 所示记录系统的原理图。

具体实施方式

图 1 表示了一个根据本发明构造的基于定时的伺服系统。这个系统包括一个接收一个带数据带盒 14 的驱动器,后者通过一根数据电缆 18 连接到主处理器 16。带盒包括一个含有一卷磁带 20

的盒子 19。为使用伺服控制信息所构造的本系统包含一个磁通转换的重复伺服模式,此模式记录于数据带盒中磁带 20 上的磁道中,并延展越过磁道宽度以使随着一个磁伺服读头在平移方向上移过磁道宽度时通过读取伺服控制信息而产生的一个伺服定位信息信号在不断变化,以此指示头在磁道中的相对位置。带驱动器 12 可以读取伺服控制信息并产生一个定位信号来控制相关数据读头的位置,或使用一个磁伺服写头把伺服控制信息写到数据带盒中的磁道上,或二者都做。这个系统加以最优化以便用于磁带环境,以使由于磨损和碎屑引起的定位信号差错的幅值降低并且这种差错易于检测。

带驱动器 12 包含一个带盒 14 可以插入的接收槽 22。主处理器 16 包括,举例而言,一台个人计算机如 *IBM* 公司的“*PS/2*”个人计算机,或一台工作站如 *IBM* 公司的“*RS6000*”工作站,或是一台小型机如 *IBM* 公司的“*AS400*”计算机。带驱动器 12 可很好地与这些主处理器和使用带盒的带库系统,如 *IBM* 公司的“3480”和“3490”带驱动装置兼容。带盒 14 可采用多种带盒格式中的任意一种,包括如常规的 8mm,4mm,1/4 英寸和 1/2 英寸数据带盒格式。

图 2 是带盒 14(图 1)中磁带 20 的一部分通过带驱动装置 12 的一个磁头组件 24 的俯视图。在剖视图中用虚线表示出带从哪里在头组件下面通过。头组件用实线表示并包括一个用来检测记录于带上的伺服磁道 27 的相对窄的伺服读头 26。为了图示相对大小,

同时表示出的是定位于包含多个数据磁道的带中数据磁道域 29 之上用于读取记录于数据磁道上数据的头组件中的一个数据读头 28。为简化叙述,图 2 给出了一个单个的伺服读头和一个单个的数据读头。熟练的技术人员懂得大部分带系统具有多个伺服磁道,多个伺服读头,多个数据读和写头。

在图 2 中,所指示的伺服磁道中心线 30 沿带 20 的长度延展。图 2 表示出伺服读头是相对窄的并且宽度实际上小于伺服磁道 27 的宽度。具体讲,在最佳实施方式中伺服读头的宽度小于一个单个数据磁道的半个宽度(未表示出),它典型地比一个伺服磁道更窄。

在图 2 中,当带 20 相对于头沿磁道 30 的长度线性移动时出现,带头在转换方向内的相对移动,这种移动可使伺服读头 26 读取伺服模式。当这种移动出现时,伺服读头检测磁通转换的伺服模式以使它产生一个通过伺服信号线 34 提供的模拟伺服读头信号并送给译码器 36。信号译码器处理伺服读头信号并产生一个定位信号,后者借助于定位信号线 38 传送给伺服控制器 40。伺服控制器产生一个伺服机械控制信号并借助于控制线 42 传送给头组件 24。一个头组件的伺服机械通过在平移方向上移动头 26 使之越过伺服磁道 30 的宽度来响应来自伺服控制器的伺服信号。伺服控制器 40 监视来自信号译码器 36 的定位信号并产生到达目的位置所需的控制信号,以使当头到达期望目标时控制信号等同于这个信号。

图 3 表示了根据本发明构造的一个多伺服磁道、多头系统。此

系统除下列方面外同图 2 所示系统很相似。图 3 中的头组件 24' 包括一个数据读头 28a 和一个数据写头 28b，分别用于在带数据域 29 的数据磁道上读和写数据。图 3 所示的带 20' 除第一伺服磁道 27 之外还包括一个第二伺服磁道 27'，这些伺服磁道放置在数据域 29 的相对两侧。同时还示出了第二伺服磁道的中心线 30'。图 3 中头组件 24' 也包括一个用于读取记录于第二伺服磁道 27' 的伺服信息的第二伺服读头 26'。应注意头组件 24' 产生两个伺服信号，每一个用于一个伺服读头。头组件通过信号线 34 把来自第一伺服读头 26 的伺服信号提供给相应的译码器 36 并通过信号线 34' 把来自第二伺服读头 26' 的伺服信号提供给相应的译码器 36'。这些相应的译码器把它们定位信号提供给伺服控制器 40。应注意大部分带系统包含多个数据读头和写头，为了叙述的目的图 3 中只给出了单独的一对。

如上面提到的，根据本发明的伺服模式包含越过伺服磁道宽度延展的磁通转换，以使随着伺服读头移过每个伺服磁道的宽度时通过读取模式所产生的伺服读头信号将不断变化。图 4, 5 和 6 给出了根据本发明的伺服模式的几种可选实施方式。熟练的技术人员可识别出黑色的垂直条，此后称为条，表示越过伺服磁道宽度延展的记录磁通量的磁化区，条的边缘包含用于检测产生伺服读头信号的磁通转换。这种转换具有两个磁极性，每个在条的一个边缘。当伺服读头越过转换时，它产生一个其极性由转换的极性所确定的脉

冲。例如,伺服头可以在每个条的前沿(遇到一个条时)产生一个正脉冲,在后沿(离开一个条时)产生一个负脉冲。每个伺服模式包含一个不同条的重复序列,这些条至少以两个方向越过磁道宽度以使第一个方向同第二个方向不平行。

例如,在图4中,伺服模式44包含一个交替的条序列,越过磁道宽度延展的第一种条46实际上同磁道的转换方向垂直,第二种条48相对于读头有一个方位倾斜。也就是说,第二种条相对于磁道中心线49的平移方向有一个倾斜度。图5中所示的模式50包含一个由第一种条52和第二种条54组成的交替序列,第一种直的条52与磁道中心线垂直,第二种人字形的条具有对于磁道中心线倾斜对称的两条腿。也就是说,模式50包含一个其特点为由两个相互影响的磁道形成的条,每个磁道包含人字形的一条腿54a或另一条腿54b。图6中的模式56包含人字形的第一种条58和第二种条60,它们背靠背地放置以形成一个关于磁道中心线62对称的菱形模式。很明显,模式56也可以认为是一个包含相对一个条的中心线相互影响的两个伺服磁道的条。

对于图4—6中所示的每一种伺服模式44,50,56,随着带在转换方向上相对于头做线性移动时定位于带20上的一个伺服读头产生一个具有峰值的模拟伺服读头信号,这些峰值的峰到峰周期随头在平移方向上移过磁道的宽度而变化。由下面更完整的描述,定时值的变化被用来确定磁伺服读头在伺服磁道内的相对位置。

图 4—6 中所示的伺服模式 44,50,56 包括定义了第一和第二种间隔的第一和第二种条,分别标作 A 间隔和 B 间隔,它们被用来产生一个独立于带速的定位信号。通过对间隔定时并计算它们的比率来产生定位信号。对这些模式,一个 A 间隔被定义为沿磁道的转换方向从一条磁带的一个条到另一个条磁带的下一个条之间的间隔,而 B 间隔定义为沿磁带的转换方向上同一磁带的两个条之间的间隔。应该清楚,从条到条的定时间隔随伺服读头在平移方向上移过磁道宽度而变化。还应注意,只有 A 间隔变化, B 间隔是恒定的,而与位置无关。

这样,在图 4 中,将被称为 $A1$ 的第一个 A 间隔从第一个垂直的条延展至第一个具有一个方位倾斜的条,第一个 B 间隔 $B1$ 从第一个垂直的条延展至第二个垂直的条,可以同样定义以后的伺服模式间隔 $A2,A3,\dots$ 和 $B2,B3,\dots$ 。图 5 中,第一个 A 间隔 $A1$ 从一个垂直的条延展至第一个人字形的条同时第一个 B 间隔 $B1$ 从第一个垂直的条延展至第二个人字形的条。第二个间隔 $B2$ 从第二个垂直的条延展至第三个垂直的条。图 6 中,第一个 A 间隔 $A1$,从包含第一个菱形左边部分的第一个人字形延展至包含第一个菱形右边部分的下一个入字形,同时第一个 B 间隔 $B1$,从第一个菱形左边部分延展至第二个菱形右边部分。第二个 A 间隔 $A2$ 从第二个菱形的左边部分延展至第二个菱形的右边部分。第二个 B 间隔 $B2$ 从第二个菱形的左边部分延展至第三个菱形的左边部分。应注意最后

一个条没有用来定义一个间隔。

根据本发明的一个伺服控制系统提供了一种装置,用于确定伺服读头与伺服模式起点与终点的相对位置。模式内位置的确定使得系统得到下一个将读到的条的特性并完成差错检测,如果希望的话,也可完成差错校正。例如,在图4所示的第一种伺服模式44这种形式中,系统可以得知下一个将读到的条是一个直的转变还是方位倾斜的转变。在最佳实施方式中,由伺服译码器所检测的伺服模式中的一个周期性同步特征来确定位置。

在图4,5和6所示的模式中,同步特征在条组之间含有空闲间隔。空闲间隔是没有转变的,这样可使得在大于一组中任意两个条之间的最大间隔的间隔中不会在转变方向上出现条。如果希望的话,非伺服控制模式数据的信息可放置于空闲间隔内。例如,如果条之间的间隙至少有两个不同的长度,可把信息以间隙长度的一串码的形式写入同步特征的空闲间隔。这些信息可用来指示数据块位置,带的纵向位置,或其它用于驱动器操作的信息。因为系统可以知道一个空闲间隔后的下一个磁通转变是一个垂直组条所以伺服控制系统用空闲间隔来同步以确定位置。连续空闲间隔之间的条组被称作“伺服脉冲串”。每个伺服脉冲串包含一定数量的条和转变,下面进一步描述将它们用于差错检测和校正。当高效地利用了带介质时,每个脉冲串带的条的数目提供了合适的伺服控制同步,这使得在每个不同条之后不需要一个同步特征来获得合适的同步。

例如,在图4中,图示了一个第一种伺服模式组66和一个第二种伺服模式组68。第一和第二种伺服模式组由一个包含一个空闲间隔70的同步特征分开。对于一个大于A间隔的间隔,空闲间隔沿带在转换方向上延展,这个间隔是从第一个垂直方向的条到第二个倾斜方向的条之间的间隔。同样,图5给出了伺服脉冲串74,76之间的一个空闲间隔72,图6给出了伺服脉冲串80,82之间的一个开始间隙78。如上边所提到的,非伺服模式数据的信息写在这些间隔中。

为了降低头不规则性的几率和控制系统由于伺服读头信号失真引起的不稳定,根据本发明的控制系统仅在具有相同极性的磁通转换之间将A和B间隔定时。这样做是因为,例如,伺服写头构造中的不对称性,实际伺服写过程中的变化和由于磁带本身或读头特性的其它缺点可能会在具有相反极性转换的定时中引起偏移。仅在相同极性的转换间定时,可消除由于极性间的不同造成的定时差错。例如,只有如读头在通过条的前沿时产生的转换脉冲可以使用。通过条的后沿时产生的转换脉冲被忽略。

通过使用相反极性的第二套冗余的转换可进一步降低信噪比。在这种情况下,将提供一个冗余伺服模式译码系统用于将定位信号从两种极性的磁通转换中分离出来进行译码。为了进行详细描述,将对与一个极性相关的译码系统进行描述。但是应该知道,可以提供一种用于具有相反极性转换的类似的译码系统。

图 7 表示当图 2 所示的磁头读取图 4 所示的伺服模式时产生的模拟伺服读头信号 84。图 7 表示出当伺服读头越过图 4 的第一条的前沿时出现了第一个伺服读头信号峰值 86。当伺服读头越过图 4 的第一条的后沿时出现了第一个负峰值 88。第二种转换极性被忽略了。余下对伺服系统的描述将涉及到仅检测伺服读头信号的正峰值。

图 8 表示一条伺服读头所沿路径的图 6 的菱形模式,在它下面是磁伺服读头越过伺服模式条时产生的相应伺服读头信号 92,并指示出了 A 和 B 间隔。如上所述,每个连续的 A 间隔称作 $A1$, $A2$, 等等, B 间隔类似地称作 $B1$, $B2$, 等等。图 8 表示移过各个条时产生的一个正峰值并定义了模式间隔,而在为定位信号的产生而确定时间间隔时忽略了下降的峰值。图 8 指示出伺服模式大约宽 408 微米长 434 微米。

图 9 给出了一个可选的嵌入式的,或交错的菱形模式 94,同时表示了伺服读头所沿的路径 96,它下面表示了头越过伺服模式条时产生的输出信号 97,并指示出了 A 和 B 间隔。交错的菱形模式包含一个由一组人字形转换构成的五个交错菱形的序列,随后跟有四个交错的菱形。重复这个序列以构成这种伺服模式。

图 9 所示的五个菱形和四个菱形的各组由一个相对短的空闲间隔 99 所分隔,这个间隔最窄处的宽度大于一个交错组内任意两个同类条之间的间隔并且位于任意两组之间。不具有转换的另一类

型的模式间隙位于图 9 模式中的一组菱形内部,这也是很明显的。因为内部间隙 98 出现在一个四菱形和五菱形的序列之间或一个五菱形和四菱形的序列之间,所以可以很容易的区分出来。与此对照,因为空闲间隔 99 仅在具有相同数目的条的两个条序列之后出现,如在两个 4 条组或两个 5 条组之后,所以可被识别出来。

图 9 给出了最佳实施方式中的伺服模式。尺寸如下:转换方向上的带宽 $2.5\mu\text{m}$ 。一个组内条的区间为 $5\mu\text{m}$ 。伺服模式垂直于转换方向的宽度为 $408\mu\text{m}$,分成宽为 $204\mu\text{m}$ 的对称两半。条相对于转换方向的垂线倾斜成 7.4 度角。在下面的尺寸中,所有的长度从一条的前沿到另一条的前沿度量:菱形之间的空闲间隔 99 在最窄处为 $10\mu\text{m}$; 4 菱形组中的内部间隙为 $15\mu\text{m}$; 5 菱形组中的内部间隙为 $10\mu\text{m}$ 。

图 9 图示出一个 A 间隔定义为从一个菱形左侧的一条延展至这个菱形右侧相应的条。例如,第一个 A 间隔 A1 从第一个菱形左侧的第一条延展至这个菱形右侧的第一条。相应的 B 间隔从一个菱形左侧的一条延展至下一个菱形左侧相应的条。

图 9 中所示的模式 94 最大限度地利用了磁道的长度来产生定位信号。模式每隔 $221\mu\text{m}$ 重复一次,这样,与其它所示伺服模式的较长周期采样区间相比,采样区间长仅为 $221\mu\text{m}$ 。因为图 9 中每个交错的菱形伺服模式包含一定数目的条,同步特征的空闲间隔可通过计算伺服读头经过的条数来检测。把模式分成四个菱形后跟五个

菱形的组使得译码器可确定头在转换方向上相对于磁道的位置。更具体讲,即使在译码器错过了一条的情况下也能够自身进行同步,因为它可以期望在收到两个五条的脉冲串后,接下来将收到两个四条的脉冲串,然后又是两个五条的脉冲串,如此这样循环。这个优点可用于实施一个相对简单的差错检测和校正方案。

图 9 所示模式 94 的尺寸给出了一个最佳设计,它平衡了三个伺服要求:伺服模式宽度,采样频率和定位信号噪音。模式宽度(图 9 中标示为 $408\mu\text{m}$)确定了伺服读头信号的范围。这个范围可以是几个数据磁道的宽度(未表示出)。在这个实施方式中伺服模式的宽度大约等于八个数据磁道的宽度,这可以使得一个伺服读取部件可用来定位八个不同数据磁道上的一个给定数据读头。

伺服读头信号的采样频率由伺服模式的长度和带速决定。在最佳实施方式中,伺服模式长为 $221\mu\text{m}$ 。它在这段空间中产生两个数据点,一个在间隔 $B4$ 的末端,一个在间隔 $B8$ 的末端。在大约 2.0m/s 的典型带速下,这就产生了一个每秒 18,100 次采样的频率。采样频率的要求由伺服回路的其余部件确定。如果采样频率太低,必须降低回路的动态响应以在系统中保持用于精确控制回路稳定性的足够的相位裕度。

定位信号的噪音由三个因素决定:转换间隔定时度量中的噪音,每次采样所度量的转换间隔定时的数目,和转换间隔定时到定位信号的换算系数。一些因素如介质噪音和电子噪音决定了转换间

隔定时度量中的噪音并较大地独立于模式的尺寸。这个噪音在本讨论中认为是一个常数。由于求平均值,所测量转换的数目影响到定位信号噪音。在图 9 所示的模式 94 中,每次采样测量四个 A 和 B 间隔。在译码器中,对这四次测量求平均值以产生这次采样的定位信号。在包含更多条并因此在模式中有更多的转换的情况下,可通过增加平均值来降低噪音,但这将需要一个较长的模式,这又降低了采样频率。把间隔定时转换到定位信号的换算系数由条的倾斜度得出。

随着条转换同伺服磁道中心线垂直方位倾斜的增大,转换之间的定时随伺服头的位置变化也更大。这些较大的定时差别降低了定位信号中的噪音。然而增大的倾斜度也使得伺服模式变长了,降低了采样频率。应该注意,增大的倾斜度由于方位角的损失削弱了来自伺服读头的信号强度。当确定用于一个给定应用场合的最优伺服模式时应考虑所有这些因素。图 9 中所示的模式 94 表示了一个最佳设计,但是,熟练的技术人员可通过调整模式的布局和尺寸容易提出不同目标的设计。

图 10,11 和 12 给出了图 2 中所示信号译码器 36 的框图。由下面的进一步描述,译码器最好包含差错检测和校正电路。熟练的技术人员会懂得这两个功能可由同一电路提供或由分开的电路模块提供。图 10 所示译码器 36 通过线 34 接收如图 7 所示来自伺服读头的模拟伺服读头信号并使用峰值检测器 102 把这个信号转化

为脉冲逻辑信号。在最佳实施方式中,峰值检测器的输出信号在一个正向转换时(前沿)升高而在负向转换时降低,以使得译码器区分两个极性。

如上所述,定位信号由一个数字信号译码器 36(图 2)进行译码。译码器的功能是测量 A 和 B 的时间间隔并进行必要的计算以使得定位信号可用于伺服控制系统的其余部分。此外,差错检测和校正可在译码器内实施。熟练的技术人员会认识到虽然译码的设计和必须适于所用的特定伺服磁道,但有许多通过不同硬件和软件的方法完成这项功能。为了图示的目的,图 10 和 11 表示了一个用于图 4 所示条简单模式所用的译码器和差错校正电路。

图 7 表示作为读取图 4 所示模式的结果从一个伺服读头得到的模拟信号。如图 10 所示,这个模拟信号由一个峰值检测器 102 转化为一个数字信号。峰值检测器的输出在检测到正峰值时由逻辑“低”变为逻辑“高”,在负峰值时由“低”变为“高”。译码器被设计为仅从峰值的一个极性来触发所有的间隔定时,这个极性与前面讨论的磁转换的一个单个极性相一致。

在译码器中,一些计数器用作同步和间隔定时的定时器。一个开始计数器 104 通过寻找比在一个脉冲串中所允许的最大值还长的无转换间隔来检测起始间隙 70(见图 4)。当检测到一个起始间隙后,重置同步和控制电路 111 以开始译码下一个新的脉冲串。每遇到伺服模式中的一个峰值,即激励并重置适当的计数器对适当的 A

和 B 间隔定时。一个单个的“ X ”计数器 106 定时每个 A 间隔。因为连续的 B 间隔是邻接的,并且输出计数器的和与重置计数器需要一定的时间,所以两个“ Y ”计数器 $Y1$ 108 和 $Y2$ 110 交替地对 B 间隔定时。所期望的定位信号是 A 和 B 的比率,它由以下的示例电路计算:因为全数字除法操作需要庞大的电路,当 B 值的要求范围较小时(假定带速在一限定范围内变化),使用一个带有 ROM 查询表的乘法器是有益的。 B 的值(两个 Y 计数器之一的输出)由一个 $Y1/Y2$ 计数器选择器 112 选择并通过一个 ROM 查询表 116 转化为一个 $1/B$ 值, ROM 查询表的输出在一个乘法器 114 中与 A 相乘。这样,原始定位信号 118 包含每对 A 和 B 值完成时的值 A/B (每个脉冲串中有 8 次)。

图 11 给出了一个同图 10 中所示译码器一起使用的实际差错检测和校正电路的框图。图示电路对每个脉冲串处执行差错检测,并为每个脉冲串输出一个单个的定位信号。在没有发现差错的情况下,脉冲串的输出为在脉冲串中发现的八个单独 A/B 值的平均值。如果检测到了一个差错,一个简单的方法是用最近的无差错值替换当前的错误脉冲串输出值。这些功能如下完成:一个转换计数器 120 对每个脉冲串中出现的转换进行计数。根据实验确定,大部分差错包括偶尔检测到一个额外转换,或漏检一个合法转换,都是由于噪音,遗漏,碎屑或其它原因造成。当这些错误发生时,转换计数器将每个脉冲串的转变数计数非正确数目(本例中为 18),并将输

出一个差错信号。附加的差错检测通过比较在所述脉冲串中产生的八个 A/B 值的连续值来完成。一个偏差累加器 124 对八个 A/B 值中的四个求和并减去剩余的四个, 给出一个指示八个值的不等性程度的偏差结果。如果这个偏差值超过了一个预定的界限, 一个偏差限检测器 126 产生一个错误信号。这些差错信号由一个差错门/控制逻辑 121 处理, 当没有检测到差错时, 这个逻辑在线 122 上产生一个脉冲串数据准备好信号以发出脉冲串来指示来自脉冲串平均累加器 128 的正确脉冲串数据的可用性。如果检测到一个差错, 新的脉冲串平均数据被拒绝, 并用最新的无差错值替换, 这由一个锁存器完成, 它把最新的来自累加器 128 的正确脉冲串平均值提供给一个数据选择器 132。一条脉冲串差错线 123 指示当前输出值是一个新的无差错值还是一个以前保存的值。

伺服控制系统利用脉冲串差错线 123 和脉冲串数据准备好线 122 来确定定位信号的完整性对于精确的伺服控制操作是否充分。例如, 在检测到一定数目连续的差错后或超过一预定时间间隔后还没有新的无差错数据, 则系统会拒绝定位数据。当出现这种错误状态时, 系统将选择接收来自另一冗余伺服磁道的定位信号数据, 或者如果没有伺服磁道产生无差错数据, 则系统可能禁止写数据, 以避免在磁道外写新数据和意外地擦除邻近磁道上的数据的可能性。图 12 图示了这样一种结构。

图 11 所示的电路在检测到一个差错时可仅通过以最新无差错

值的替换来完成差错校正。熟练的技术人员可了解到其它算法,如一个估计的当前值的替换,会给伺服控制系统带来一定的好处。

图 12 给出了用来确定脉冲串数据信号应被认为是合法还是非法的鉴别器电路 140 的框图。一个超时定时器 142 和一个连续差错计数器 144 从线 122 上接收脉冲串数据准备好信号。脉冲串差错确定信号从一个如图 11 所示的差错门/控制电路接收。如果超时定时器在一预定时间间隔内没有收到一个无差错伺服脉冲串信号;则超时定时器向一个差错门 146 提供一个差错信号。如连续差错计数器 144 发现预定数目的连续脉冲串中有错,则向差错门提供一个差错信号。如超时定时器和连续差错计数器都没有向差错门指示一个差错,则认为译码信号是合法的。于是一个锁存器 148 把一个数据合法信号 150 设置为高电平,指示一个合法输出。

图 10—12 中描述的译码器是图示基于定时的伺服模式译码的和差错检测与校正的原理的一种相对简单的形式。本发明的最佳实施方式使用图 9 所示的交错模式,这种方式已经为得到宽伺服磁道宽度,高信噪比,高采样频率和良好的差错检测能力的综合性能而最优化。

图 13—16 中以框图的形式图示了根据本发明构造的一个译码器的最佳实施方式。图 17 给出了在图 9 所示伺服模式的一部分之上的一个伺服读头的路径,还有由此产生的被伺服读头接收的模拟信号以及被定时的 A 和 B 间隔。模式由交替的四个和五个交错菱

形的脉冲串组成,它们之间由起始间隙分开,在起始间隙的最窄处的长度大于在脉冲串内遇到的任何间隙的长度。这个由可识别的间隙分开的四个和五个条的交替组的组合为译码器提供周期性同步信息。因为将被定时的间隔是交替的并且在 B 间隔的情况下间隔是连续的,译码器被分为两个由后缀“1”或“2”标识的子译码器,它们交替产生定位信号信息,每个信息隔一个输出定位信号值。每个子译码器定时四个 A 和四个 B 间隔,如图 17 所示。图 17 中标以 $CLR1, CLR2, OUT1$ 和 $OUT2$ 的定时点指示每个子译码器被清零和产生一个定位信号值的时间点。包括间隔定时电路和差错检测电路的子译码器的主电路,在图 13—16 中示出。所示的电路包括差错检测,但不包括差错校正,这个问题交给伺服控制器用类似上面讨论的原理解决。同样,在这个译码器中没有计算 A/B 的商,伺服控制器执行这个功能。熟练的技术人员可联系这些描述很容易地确定这一电路的细节。

虽然交错的 A 和 B 间隔可由各自专用的计数器定时,同样的功能还可由每个子译码器中单个的累加器来执行。例如,第一个子译码器中 A 值的定时如下完成:一个 $X1$ 累加器(由 $CLR1$)初始时清零为零值。一个转换计数器 $TC1$ 在伺服模式内一直跟踪头的位置(由越过多少条来确定)。当模式的位置在 A 间隔之外时,一个增量 $ROM X1$ 产生一个零值送给累加器 $X1$,保持它的值为零。在其它时间点,转换计数器 $TC1$ 和增量 $ROM X1$ 向累加器 $X1$ 提供一

个等于当前被定时的 A 间隔数的增量值。累加器 $X1$ 在每个时钟周期把这个数加到总和中。用这种方法累加器 $X1$ 用作多路并行定时器。

应该注意,累加器 $X1$ 在间隔完成之后含有四个 A 值的和,这是用于脉冲串组的所期望的 A 输出值。与上面所描述的方式相似,一个 $Y1$ 累加器对四个 B 间隔求和。一个偏差累加器 $D1$ 以这样的方式交替地对 A 和 B 间隔进行加减以使得如果所有 A 间隔有相同的长度并且所有 B 间隔有相同的长度时它的和为零。当这些相等性保持不住时, $D1$ 累加器中的和就不等于零。标以 $DEV\ MAX$ 和 $DEV\ MIN$ 的比较器判断这个偏差是否超出了标示一个错误状态的预定界限。差错检查也包括转换计数,它由两个幅值比较器 1 和 2 完成。因为每个子译码器的所期望的转换总数(13 或 14)是不同的,所以为每个子译码器提供独立的计数器和幅值检查器。由 $SELECT$ 信号来确定当前选择使用哪个子译码器。这个信号及图 13 中其它信号将联系图 14—16 来进行描述。

图 13 中所示 $DATA\ GOOD$ 信号指示在 $DATA\ READY$ 脉冲(图 16)发生时对于在 $XOUT$ 和 $YOUT$ 数据线上正处理的值讲,转换计数器 $TC1, TC2$ 或偏差限制电路 $DEV\ MAX$ 和 $DEV\ MIN$ 是否检测到一个差错状态。 $DATA\ GOOD$ 线的状态被伺服控制器用于差错校正。

图 14 图示了 PK 信号和三个称作 $GAP, FOUR$ 和 $FIVE$ 的其

它中间信号的产生。*PK* 信号由一个典型的用于磁盘和带驱动器中把模拟信号转化为数字脉冲的常规峰值检测器 160 产生。峰值检测器 160 与用在常规驱动器的检测器有所不同,它仅在正向峰值时产生脉冲。用于磁驱动器中的典型峰值检测器通常在正向和负向峰值时都产生脉冲。熟练的技术人员对最佳实施方式中的峰值检测器 160 应该非常了解,并且不需要进一步解释。

峰值检测器的输出包含提供给图 13 中所示电路及下行计数器 162 的 *PK* 信号。下行计数器还接收来自一个系统时钟的时钟信号 163,同时接收一个可由用户预定为一个预定值的长度信号 *GAP*,例如此预定值对应于图 9 所示菱形中条间的分隔。一个 *GAP* 信号包含一个脉冲,此脉冲是当检测到一个时间间隔超出了一个预定间隔长度而没有来自峰值检测器 160 的脉冲时,由下行计数器所产生的。也就是说,如果在间隙长度时间后没有检测到 *PK* 脉冲,则下行计数器超时或计数到零。对一给定的带速和伺服模式大小,应选择一个合适的间隙时间界限。在最佳实施方式中,带速大约每秒 2.0 米,模式包含的四和五条组相隔 5 μm ,最佳时间界限选为 3.75. *msec*。结果,产生的 *GAP* 信号在四和五伺服条组之间的每一个间隙处包含一个脉冲。如上边提到,基于对所遇菱形条的数目的跟踪可以很容易地区分空闲间隔 99(图 9)和模式内间隔 98。这一点将在下面进一步描述。

PK 信号和 *GAP* 信号用来分别产生 *FOUR* 和 *FIVE* 信号。当

在一个模式间隙后检测到四个伺服模式条时, *FOUR* 信号变高。当在一个间隙后检测到五个伺服模式条时 *FIVE* 信号变高。上行计数器 164 在时钟输入处接收 *PK* 信号, 在清零输入端处接受 *GAP* 信号, 上行计数器把它的输出提供给 3—8 译码器的输入线, 3—8 译码器以一种熟练的技术人员所熟悉的方式产生 *FOUR* 和 *FIVE* 脉冲信号。

图 15 表示如何使用 *FOUR*, *FIVE* 和 *GAP* 信号来产生主控信号 *OUT1*, *OUT2*, *CLR1* 和 *CLR2*。对于图 9 所示的模式, 在每个空闲间隔 99 处产生 *OUT1* 和 *OUT2* 信号, 而在内部间隙 98 处产生 *CLR1* 和 *CLR2* 信号。一个触发器阵列同两个或门一起使用来产生控制信号。*GAP* 信号提供给四个触发器 172, 176, 178, 188 的时钟输入。反向的 *FIVE* 信号提供给第一个触发器 172 和一个或门 174。无论何时在两个 *FIVE* 脉冲后检测到一个间隙, *OUT1* 信号产生一个单个脉冲。这样, 第一个触发器 172 的 *Q* 输出作用或门 174 的另一个输入, 这个或门的输出提供给第三个触发器 178 的 *D* 输入线, 第一个触发器 172 的反向 *Q* 输出提供给第四个触发器 180 作为时钟输入。第四个触发器的输入接地。第五个触发器 182 接收第三个触发器 178 的 *Q* 输出信号, 同时接收系统时钟信号作为它的时钟输入。第五个触发器从它的反向 *Q* 输出线产生 *OUT1* 信号。

当恰好在一个 *FIVE* 信号脉冲之后检测到一个 *GAP* 信号时 *CLR2* 线产生一个信号脉冲。于是第六个触发器 184 的 *D* 输出线接

收第四个触发器 180 的 Q 输出,并在它的时钟输入端接受系统时钟信号,第六个触发器 190 的反向 Q 输出提供 $CLR2$ 信号。

当在两个 $FOUR$ 信号之后出现一个 GAP 信号时 $OUT2$ 信号线产生一个信号脉冲,而 $OUT1$ 线在恰好一个 $FOUR$ 信号之后出现一个 GAP 信号时产生一个脉冲信号。如图 15 所示,这可通过把反向的 $FOUR$ 信号连到或门 186 的一个输入端和第二个触发器 176 的 D 输入端来提供。第二个触发器 176 的输出端 Q 提供给或门 186 的另一输入线。或门的输出作为第七个触发器 188 的 D 输入。 GAP 信号作为第七个触发器的时钟输入。第七个触发器 188 的 Q 输出作为第八个触发器 190 的 D 输入,第 11 个触发器在它的时钟输入线接收系统时钟信号。第八个触发器 190 的反向 Q 输出产生 $OUT2$ 信号。

$CLR1$ 信号由第九个触发器 192 产生,它的 D 输入接地且时钟输入端接收第二触发器 176 的反向 Q 输出。第九个触发器的 Q 输出提供给第十个触发器 194 的 D 输入端。第十个触发器在它的时钟输入线接收系统时钟信号。第十个触发器 194 的反向 Q 输出包括 $CLR1$ 信号。

图 16 图示了如何产生一个 $SELECT$ 信号和一个数据准备好(DR)信号。当一个 $OUT1$ 和 $OUT2$ 信号脉冲出现时,数据已准备好可以输出。也就是说,伺服头位于一个菱形模式的末端,也即或是一组四个交错的菱形或是一组五个交错的菱形。 $SELECT$ 信号用来选

择适当的寄存器和数据准备好脉冲。*SELECT* 信号从一个 *J—K* 触发器 196 产生,它的 *J* 输入端连接到 *OUT2* 信号,*K* 输入端连接到 *OUT1* 信号。*J—K* 触发器的时钟输入端连接到系统时钟信号。*J—K* 触发器 196 的 *Q* 输出端产生 *SELECT* 信号。*OUT1* 和 *OUT2* 信号连接到一个或门 198 的输入线,或门的输出端产生数据准备好 (*DR*)信号。

有关图 9 所示交错菱形模式的定位信号的产生可参照下列附图可以更好地理解:图 13 显示定位信号产生的逻辑电路;图 17 表示交错菱形模式和输出信号;图 18 显示输出信号和清零信号产生的一张列表。如图 13 所示,定位信号包含指定的 *XOUT* 和 *YOUT* 的交替值。如上面提到的,图 13 表示出由后缀“1”和“2”区分的完整的冗余信号产生系统,它们轮流产生 *XOUT* 和 *YOUT* 值。这样,*X1* 部分产生一个 *XOUT* 值,随后 *Y1* 部分产生一个 *YOUT* 值,然后 *X2* 部分产生下一个 *XOUT* 值,*Y2* 产生下一个 *YOUT* 值,*X1* 部分又产生下一个 *XOUT* 值,等等。值的序列构成定位信号。对电路操作的描述最初将仅涉及由后缀“1”标示的第一个冗余信号生成系统。

定位信号由上面参照图 4—6 和图 8,图 9 所描述四个 *A* 间隔的和除以四个 *B* 间隔的和得到。图 13 所示的累加器 *X1*,*X2*,*Y1* 和 *Y2* 可用下法完成这个除法:或将 *A* 乘 *B* 的倒数后再将商数相加,或先计算和然后执行除法操作,从而以产生 *XOUT* 和 *YOUT* 值。*A* 间隔和 *B* 间隔在图 17 中用图形表示。

图 17 表示 A 间隔 $A1, A2, A3$ 和 $A4$ 在时间上相互重叠, 相应的 B 间隔 $B1, B2, B3$ 和 $B4$ 也是这样。可以用一个独立的计数器给每个 A 和 B 间隔定时, 但这种方法需要八个计数器。如上面所述, 在最佳实施方式中, 可使用两个带有成对累加器的并行信号生成系统来替代而求得总和。如图 13 所示, 第一个信号生成系统包含两对成对累加器 $X1$ 和 $Y1$, 同时第二个信号生成系统包含两对成对累加器 $X2$ 和 $Y2$ 。每个累加器具有“清零”和“增量”两根输入线, 应该知道每个累加器还接收时钟输入(未示出), 在每个时钟周期, 累加器把从增量 ROM (标记为 $INC ROM$) 得到的增量值加到数据输出信号上。每个累加器根据伺服头刚刚越过的伺服模式条数增加一个增量 0, 1, 2, 3 或 4。各个信号生成系统的清零线($CLR1$ 或 $CLR2$) 分别将累加器的输出重置为零。累加器从增量 ROM 得到它们的递增指令, 即每个时钟周期要加的值, 增量 ROM 接着被转换计数器 $TC1$ 和 $TC2$ 访问。

在操作中, 当出现一个 $CLR1$ 脉冲时, 第一个转换计数器 $TC2$ 重置为零, 并且与它相关联的累加器 $X1, Y1$ 和 $D1$ 也重置为零。如图 17 所示, 随着伺服头在 $CLR1$ 脉冲后沿伺服模式移动, 它越过一个四个伺服模式条的组, 然后越过两个五个条的组, 转换计数器计数峰值(PK)脉冲以记录已越过了多少伺服模式条。在 $CLR1$ 信号之后收到第一个 PK 脉冲时, 系统开始为第一个 B 间隔计时。在第二个 PK 脉冲, 开始为第二个 B 间隔计时, 依次类推。在 $CLR1$ 信号

之后的第六个 *PK* 脉冲,开始为第一个 *A* 间隔计时。在第七个 *PK* 脉冲,开始为第二个 *A* 间隔计时,这样持续到 *CLR1* 信号后的第十一个 *PK* 脉冲,表示越过第十一个伺服模式条,第一个 *A* 间隔和第一个 *B* 间隔计时结束。在到 *CLR1* 后的第十四个 *PK* 脉冲时,所有的 *A* 和 *B* 间隔结束并且准备好输出总和。在一对五条组之后当出现 *OUT1* 脉冲时,第十四伺服模式条产生一个输出值(图 15)。

使用增量 *ROM* 中增量数据的累加器自动地按需要加上间隔。图 18 表示存贮在各自增量 *ROM* 中的增量数据。图 18 中 *ADDRESS* 列是指示在相关 *CLR1* 或 *CLR2* 信号之后哪个伺服模式条刚被越过的转换计数器输出值。*X1, X2, ..., D2* 列表示在每个时钟周期将加到图 13 的各个相应的累加器的增量值。应注意地址是相应清零信号之后的 *PK* 脉冲数。这样 *X1* 列的增量值根据一个 *CLR1* 信号之后收到的 *PK* 脉冲数来寻址,而 *X2* 列的增量值根据一个 *CLR2* 信号后收到的 *PK* 脉冲来寻址。

下面将从更多的细节上描述累加器 *X1* 的操作。其它的累加器以同样的方式工作。由图 17 应该很清楚,在一个 *CLR1* 信号后越过的第六个伺服模式条开始了一个五条菱形的第一个 *A* 间隔定时,这一点可由对伺服模式条、头输出模拟信号和第二组 *A* 间隔的检查中看出。这样,转换计数器 *TC* 中由计数 *PK* 脉冲产生的输出值等于 6 并且相应增量 *ROM* 的地址等于 6。由图 18,累加器 *X1* 的增量数为一。

在 *CLR1* 信号后的第七个 *PK* 脉冲,第一个 *A* 间隔继续计时,同时第二个 *A* 间隔开始计时。因此,在指示越过第七条伺服模式条的第七个脉冲后,*ROM* 的地址为七并且由图 18 很清楚累加器 *X1* 在每个时钟周期递增 2。在越过第八个伺服模式条后,三个 *A* 间隔 *A1*,*A2* 和 *A3* 同时计时,因此累加器每个时钟周期递增 3。在第九伺服模式条,累加器递增 4。在第十一伺服模式条,第一个 *A* 间隔已结束,因此只有三个间隔被继续计时。于是累加器 *X1* 的增量减为 3,如图 18 中 *ROM* 地址十一的表入口所示,在第十四个伺服模式条所有的 *A* 间隔结束,因此累加器的增量变为零。这样,在一个 *OUT1* 脉冲出现之后,累加器已经含有了四个 *A* 间隔的和并且已经准备好产生输出值。同样地,累加器 *Y1* 也将完成对 *B* 间隔的计时并把数据准备好输出。

第二套信号生成系统的累加器 *X2* 和 *Y2* 以同样的方式工作,开始于 *CLR2* 信号,结束于 *OUT2* 脉冲的计时(图 15)。这样,在一个 *CLR2* 信号后越过的第六条伺服模式条对应于一个四菱形组的第一个伺服模式条。因此,用于第二个信号生成组的 *A1* 间隔开始并且累加器 *X2* 应该递增 1。这一点由图 18 表中 *ROM* 地址 6 所对应的列 *X2* 的相应值表示。在带速大约每秒 2.0 米的情况下,两个累加器的组合以大约 18KHZ 的频率提供新的定位信号数据。

图 13 表示累加器的输出的路径是通过相应的选择器 *X-SELECT*,*Y-SELECT* 和 *D-SELECT*,它们选择两个信号生成系统

中哪一个含有应被输出的当前输出值。由上面图16所描述的 *SELECT* 数据信号控制选择。在一个 *OUT1* 脉冲后,第二套信号生成系统的累加器激活,在一个 *OUT2* 脉冲后,第一套信号生成系统的累加器激活。这样,对于图17中所示的交错菱形模式,第一套累加器 *X1,Y1,D1* 在一个 *OUT2* 脉冲后激活,*OUT2* 脉冲在两个四条组之后出现,而第二套累加器 *X2,Y2,D2* 在一个 *OUT1* 脉冲后激活,*OUT1* 脉冲在两个五条组之后出现。

在图14所示的最佳实施方式中,执行差错检查以检测丢失的或多余的转换并检测一个条轻微偏移位置上错误地读取的伺服模式条。图14中没有表示在差错检测之后可执行的差错校正的细节,但熟练的技术人员根据上面有关图10—12的描述可以很容易地构造出这种电路。在图13中,由计数每个峰值脉冲的转换计数器 *TC1* 和 *TC2* 检测丢失的或多余的条。当一个输出信号脉冲 *OUT1* 或 *OUT2* 出现时,幅值比较器检查是否检测到了正确数量的转换(13或14,如指示)。例如,在第一套累加器中,转换的预定数是14而第二套累加器的预定数是13。如果检测到的数大于预定数,那么由 *SELECT* 块产生的数据好(*DG*)信号将为假。系统译码器36(图2)检测 *DG* 信号并被警告数据是坏的并采取预定校正措施。例如在最佳实施方式中,校正措施包括保持输出信号为它的先前值。

如果来自一个伺服模式条的 *PK* 脉冲在时间上偶尔有点偏移,则所有的 *A* 间隔值和 *B* 间隔值将有不同的值。图13所示的系统提

供了偏差累加器 $D1$ 和 $D2$, 它以一种应该提供一个零结果的方式加减各个 A 和 B 间隔。如果任何伺服模式条在时间上有偏移, 结果将是非零值, 或正或负。一个最大比较器 DEV_{max} 和一个最小比较器 DEV_{min} 检查偏移累加器的输出, 允许伺服模式条的偏移大于一个预订的最小值, 它允许系统内的正常噪音产生可接受的差错, 但不允许偏移大于一个预定的最大值, 这个值指示一个差错。如果差错值小于最大值或者小于或等于最小值, 则相应偏差累加器 $D1$ 或 $D2$ 的输出变为高并随着 $SELECT$ 数据信号的输出产生数据好 (DG) 信号。用这种方法, 偏差检查电路还可以在随机噪音产生适于生成一个 $OUT1$ 或 $OUT2$ 信号脉冲的模式时防止将随机噪音认为是合法的。

上面描述的信号译码器和定位信号电路使用包含一个条的重复伺服模式, 这些条具有平移方向上以一个方位倾斜角连续延展越过伺服信息磁道宽度的磁通转换。信号译码器接收模拟伺服读头信号并产生一个定位信号, 它是来自伺服模式的两个间隔比率的一个函数。这就提供了一个不依赖于带速因而对带速的变化不敏感的伺服控制系统。熟练的技术人员会懂得可采用不同的技术在磁存贮介质上, 如磁带, 生成图 4—9 所示的伺服模式, 下面将描述用于生成译码器使用的伺服模式的不同系统。

图 19 给出了一个用于生成上面所描述伺服模式的磁鼓系统 300。记录有伺服模式的磁带 302 缠绕在一个鼓 306 的曲面 304 上,

以使得弯曲部分与磁带相反一侧的一个电磁铁 308 邻接,电磁铁 308 产生一个向外的朝向磁带的磁通线。一个凸起的组槽序列以所期望伺服模式的形式设置于鼓表面上。例如,图 20 所示设置于鼓的表面部分 304 的组槽在磁带 302 上产生一个与图 4 所示相同的伺服模式。熟练的技术人员对于用于产生伺服模式的鼓系统的实现的其它细节是熟知的并且不构成这里所描述的本发明的一部分,例如可参看 *Bernard* 的美国专利 3,869,711。

熟练的技术人员可懂得当外部电磁铁 308 在磁带上投射一个磁区域时鼓上的 304 部分屏蔽了与组槽相接触的磁带部分,并留下了期望的伺服模式磁通转换条。采用光刻技术高质量地形成鼓模式组槽 310,因为这种技术提供了精确再现伺服模式所需的高精度。最好在非磁性鼓上使用镍、铁或玻莫合金材料构成这些组槽。

产生模式的最佳方法是使用一个多间隙伺服写头。最佳实施方式中的多间隙头采用熟练的技术人员所熟知的成相技术制成。图 21 给出了一个根据本发明构造的多间隙伺服写头 400。图 21 所示的头包含一个带有模式化的 $NiFe$ 孔片区域 404 的铁氧体环 402。两个铁氧体块 406,408 构成了磁头外形,它们之间由一个玻璃垫片 411 分隔。

在构造磁头时,首先采用环氧树脂胶或玻璃粘合技术把铁氧体块 406,406 和玻璃垫片 411 结合在一起。形成的结构被磨光以形成一个所期望的前端轮廓,它包含带的支撑面。在最佳实施方式中,

提供了一个柱形前端表面。在头对磁带操作时将横槽 412 切入头内以去除空气。

如图 22 所示,一个导电的籽晶层 416 沉积于前端轮廓表面。在最佳实施方式中使用了 800 埃的 $NiFe$, 然后感光性树脂材料沉积于前端表面并形成所要求的伺服模式 414 的形状, 柱表面的模式化可采用熟练的技术人员所熟悉的接触曝光或投影曝光完成。因为仅在位于柱面顶端的伺服模式需要高分辨率, 所以可采用标准的平面曝光。在最佳实施方式中, 定义间隙区的感光性树脂线宽 $2\mu m$, 高 $3.5\mu m$ 。

所要求的间隙结构在感光性树脂中形成后, 在去除了感光性树脂材料的籽晶层 416 上镀一层大约为 $2\mu m$ 的 $Ni_{45}Fe_{55}$ 材料, 然后去除剩余的感光性树脂。然后在前端表面上沉积一层抗磨损的外壳 420 以保护它。在最佳实施方式, 外壳是一个厚度大约为 3000 埃的 $NiFeN/FeN$ 夹层结构。也可使用其它的外壳材料, 如类金刚石碳或其它抗磨损材料。

最后, 如图 21 所示, 一个线圈 420 通过一个线槽 422 缠绕在铁氧体块 408 上, 这样就完成了头的制作。越过每个间隙的磁通位于与平版印刷相同的表面内。间隙的宽度受限于光刻技术的分辨率, 但允许在限制之内的任意复杂的间隙形状, 这样, 图 4—9 所示伺服模式所要求的直对角线间隙在上面描述的水平头设计中很容易实现。熟练的技术人员懂得因为平面处理的限制在一个垂直头中产生

所要求的间隙结构需要一个复杂得多的过程。

头 400 的一个新颖之处是它采用磁饱和现象来简化它的设计。在图 23 中从更多细节方面所表示的写间隙 414 包含于一个连续的磁 *NiFe* 网格中。常规的理论会认为因为几乎所有的磁通将从低磁阻的 *NiFe* 通过而不通过高磁阻的写间隙,所以当头被激磁时这些间隙中的磁场应该很小,这些间隙看起来被 *NiFe* 网格短路了。但是,在大电流时 *NiFe* 网格的短路区变为磁饱和的,使得导磁性急剧下降。随着磁饱和的加剧,写间隙成为剩余磁通的最佳路径。在大的写电流时,这种设计产生了精确写磁带所必需的间隙磁场。这种设计提供了一个供磁带在其上运转的几乎完全光滑的表面。更多的常规设计将要求较宽的分隔间隙以把磁通导入写间隙,这种分隔间隙提供耐高压的边缘以防止被磁带磨损。这些宽的间隙还可积存带的碎屑,可能在头和带之间产生不希望的间隔。应该注意,在写间隙 430 上加了额外的向外张开的端部 432 以便清晰地划分写模式的界限。如果没有提供向外张开的端部,越过写间隙的磁场就会在端部减弱。向外张开的端部使得直到写间隙的末端都可保持几乎完整的写磁场。

饱和效应还用来有效地消除由于磁籽晶层和最佳磨损外壳所引起的负作用。这些层是磁性的并且复盖了头的整个前表面,包括写间隙 414。间隙短路的这个缺点除这些薄膜会在一个很低的电流下饱和这个问题外,在高的写电流下没有影响。熟练的技术人员会

认识到对饱和效应的良好利用简化了设计并提高了头的性能。

伺服读头的最佳实施方式采用一个带有横槽的柱面来保持带和头之间的良好接触。也可采用其它保持这种接触的技术。特别是,可使用一个带有小圆角边缘的平头,把带覆盖于边缘上。图24图示了这种技术。头900具有一个平面前表面902。带904以一个小的卷过头的角度(例如1度)与头接触。使带从头的圆角上通过的动作能去除头和带之间的空气层。由于带本身有一定的弹性系数,带在圆角附近稍微离开磁头,但然后立即和头相接触。可采用这种技术保持头和带接触。熟练的技术人员可认识到通过从头设计中去除柱面和横槽可在一定程度上简化头的制造过程。

图25图示了采用一种模式记录系统502来生成具有上面所示伺服模式磁带的过程。系统502可在如图1所示的带驱动器12中提供。特别是图25表示了生成一个具有图9所示模式的磁带的过程并给出了如图21和23所示当带504与写头510相接触通过时的顶视图506和侧视图508。带通过的方向由箭头512所示。

带的写头510通常不激磁,但它由一个预定极性的电流脉冲在预定时间周期性地激磁。也就是说,头在一个零电流和一个单一极性的电流之间切换。熟练的技术人员将会注意到这一点不同于常规方式,常规方式中写头在相反极性电流间切换。为在带504上产生期望的伺服模式,带以一个预定的速率移动同时写头510接收周期性的电流脉冲。写头的周期性电流脉冲在带上产生一个磁通模

式,这个模式是头间隙结构的复制,如图 25 中带模式 514 的表示所示。由图 25 应该很清楚,两个人字形的写间隙以足够大的空间隔开以使两个相对的带条,或菱形,由通过写头 510 的每个电流脉冲记录并且对电流脉冲进行计时以产生图 9 所示的交错菱形模式,这种模式中一个四个交错菱形的组后跟随着一个五个菱形的组。

图 25 表示对头写间隙间的空间 511 进行选择以使可在对带的一次扫描中写完交错模式。磁存贮介质以一个预定的速率在头的转换方向上移动同时伺服读头被一个预定极性的脉冲激磁以产生磁通并对每次激磁在带上的磁道中自动记录一个第一方位角方向的伺服模式转换条和一个第二方位角方向的伺服模式条。头被重复激磁直到在磁带上记录的条包括一组交错菱形组。更具体讲,伺服间隙是如此选择,使得在带的写速度下,在一个四条组或五条组的最后电流脉冲时,由尾间隙 513 记录的转换条全部位于在这组的第一个电流脉冲时分别由头间隙 515 和尾间隙记录的第一条之间。这样,在头适当的四个或五个动作之后就得到了期望的交错伺服模式。

同样,可通过在预定带速下继续移动磁带而不对伺服写头激磁以产生伺服模式条来形成同步特征的空闲间隔。空闲间隔在转换方向上的延展取决于头不被激磁的时间长短和预定的带速。写头没有激磁的时间最好足够长以使被一组脉冲所写的全部条都位于被前一组脉冲所写的条之外。也就是说,由尾间隙 513 越过的一组中的

所有转换条都位于将在条上写的下一组的任何条之前。

为了写如图 8 所示的一个无交错模式，头的写间隙分隔和脉冲采取一种方式以使在每个电流脉冲时由尾间隙记录的转换条全部位于在前一电流脉冲时由头间隙所记录的条之外。也就是说，由头间隙所写的条在写头的下一次激磁前通过尾间隙。通过延迟伺服写头的磁化形成条组间的同步特征以产生一个足够长时间的伺服模式条，从而使得位于在一组的最后一个电流脉冲时由头间隙记录的最后一个条和在下一组的第一个电流脉冲时由尾间隙记录的第一个条之间沿转换方向的最小间距大于一组之内任何一对连续条在转换方向上的最大距离。

如图 25 所示，伺服模式记录系统 502 的可编程模式生成器 516 产生提供给脉冲发生器 518 的脉冲，脉冲发生器 518 给写头 510 以周期性激磁。因为脉冲有一定的宽度并且带以一预定速率移动，所以，记录于带 504 上的伺服磁通模式拉长了写头实际间隙的形状，由于带速和脉冲宽度的作用，记录于带上的磁通模式宽于写头的间隙。

伺服模式记录系统 502 可操作于 AC 或 DC 可擦除磁带。如果磁带 504 是 AC 可擦除的，则意味着带具有零磁性，则当头 510 激磁时，带在间隙上方以一种极性磁化。带的其余部分具有零磁性。如果磁带 504 是 DC 可擦除的，则意味着带以一种极性磁化，那么必须定向越过写头 510 的电流以使记录的磁通模式带磁化为相反

的极性。于是形成的记录模式由相反极性的磁域间的转换构成。从一个 *DC* 可擦除带读回一个伺服模式时产生的信号大约是从 *AC* 可擦除带产生信号的两倍。然而在最佳实施方式中,使用一个 *AC* 可擦除带以防止产生一个过大的信号使得伺服读头饱和。也可降低写电流的强度以削弱带上写区域的磁性,从而降低读回的信号。

图 25 所示的模式生成器可采用熟练的技术人员所熟悉的多种技术来构成,例如,可把要求的脉冲模式记录于一个可编程只读存储器(*PROM*)并通过一个适当的寻址电路循环。另外也可用一个合适的计数器和相关逻辑的集合来产生要求的脉冲模式。这些技术是熟练的技术人员所熟知的,无需进一步解释。

应该懂得记录于带上的伺服模式的精确性依赖于模式生成定时和带速的精确性。模式生成定时采用良好的晶控因此是非常精确和稳定的。但是带速较难控制,在最佳实施方式中,要求带速达到 0.1% 的精确度并调整模式生成器的定时以校正带速的误差。获得这种精确性的一种替代方法是测量写头附近的带速并调整模式生成器的定时以校正带速的误差。例如,可用一个由带转动的精确的轴编码器 505 或一个激光多普勒设备完成带速的测量。熟练的技术人员应该很清楚这种带速测量系统的细节。

在模式脉冲生成后,必须把它们转化为越过写头的电流脉冲。在最佳实施方式中,脉冲发生器电路产生宽度为 150ns 的脉冲,具有高达 3 安培的峰值电流和一个小于 50ns 的上升和下降时间。熟

练的技术人员会知道这样的脉冲发生器可用如一个电源 *MOSFET* 开关和一个限流电阻构成。这些技术对于熟练的技术人员非常明显,无需进一步解释。

图 26 是一个图示了带验证部分的磁带写系统 502 的原理图并表示在带上记录伺服模式时磁带 504 经过一个供带卷轴 520 到达一个收带盘 522。模式生成器 516 产生模式脉冲,这些脉冲送给伺服写头脉冲发生器 518,然后立即对写头 510 激磁。当带 504 已经记录伺服模式后,必须对模式进行验证以保证高质量。一个伺服读头 524 读取刚刚记录的伺服模式并给一个预放大器 526 提供一个伺服信号。预放大器向一个模式验证器 528 提供一个放大的伺服信号,该验证器执行各种验证操作,如检查伺服模式,信号幅度,遗失率和冗余伺服磁道的一致性。验证器使用一个坏带标记头 530,如果发现了任何差错则在带 504 上作一标记以使得不会把带上的坏段装入带盒中(图 26)。

虽然这些讨论集中于讲述伺服磁道的实施方式,这种伺服系统也适用于嵌入式伺服实施方式。在所讲述的伺服磁道系统中,某些磁道专门用于伺服模式。在操作中一个伺服读取部件总是位于一个伺服磁道之上而其它部件用于读和写数据。嵌入式伺服系统在同一磁道上从空间上对伺服模式和数据块进行划分。用这种方法,可使用单个部件既读伺服信息又读取数据。因为单个部件用于两项工作,所以,嵌入式伺服方法降低了伺服采样频率和数据率。使用同一

头进行伺服和数据读取的一个缺点是无法将一个窄的伺服读头用于于所有的实际目的。但是可以得到其它优点,如降低了一个头组件中所需的元件数并减小了由于使用分离的伺服和数据部所造成的偏移差错。熟练的技术人员会认识到这里所描述的伺服系统可扩大应用于嵌入式伺服应用。

这样,上面所述的是一个重复磁通转换的伺服模式,它延展越过每个伺服磁道宽度以使得一个伺服读头在平移方向上移动越过伺服磁道宽度同时带在头下在转换方向上移动时,它们可以产生一个伺服定位信息信号,同时对转换之间的间隔定时以此来指示磁头在磁道中的相对位置。上面还描述了适于产生伺服模式的一组不同的伺服写头,其中包括构造一个多间隙伺服写头的最佳方法。上面还描述了一个伺服模式写系统,其中包括一个确保对带上伺服模式再现的准确性的带验证系统。

以上以目前最佳实施方式的形式对本发明进行了描述以使得可以表达对本发明的理解。然而,对于伺服译码器,伺服模式,伺服控制系统,存储介质,伺服写系统,数据存储系统和伺服写头的许多配置在这里没有特别描述,但它们是可用于本发明的。因此不应该把本发明理解为仅限于所描述的特定实施方式,而应认识到本发明对于伺服译码器,伺服模式,和伺服写头具有广泛的通用性。因此所有在所附权利要求范围之内的修改,变动或等价组织结构都应认为在本发明范围之内。

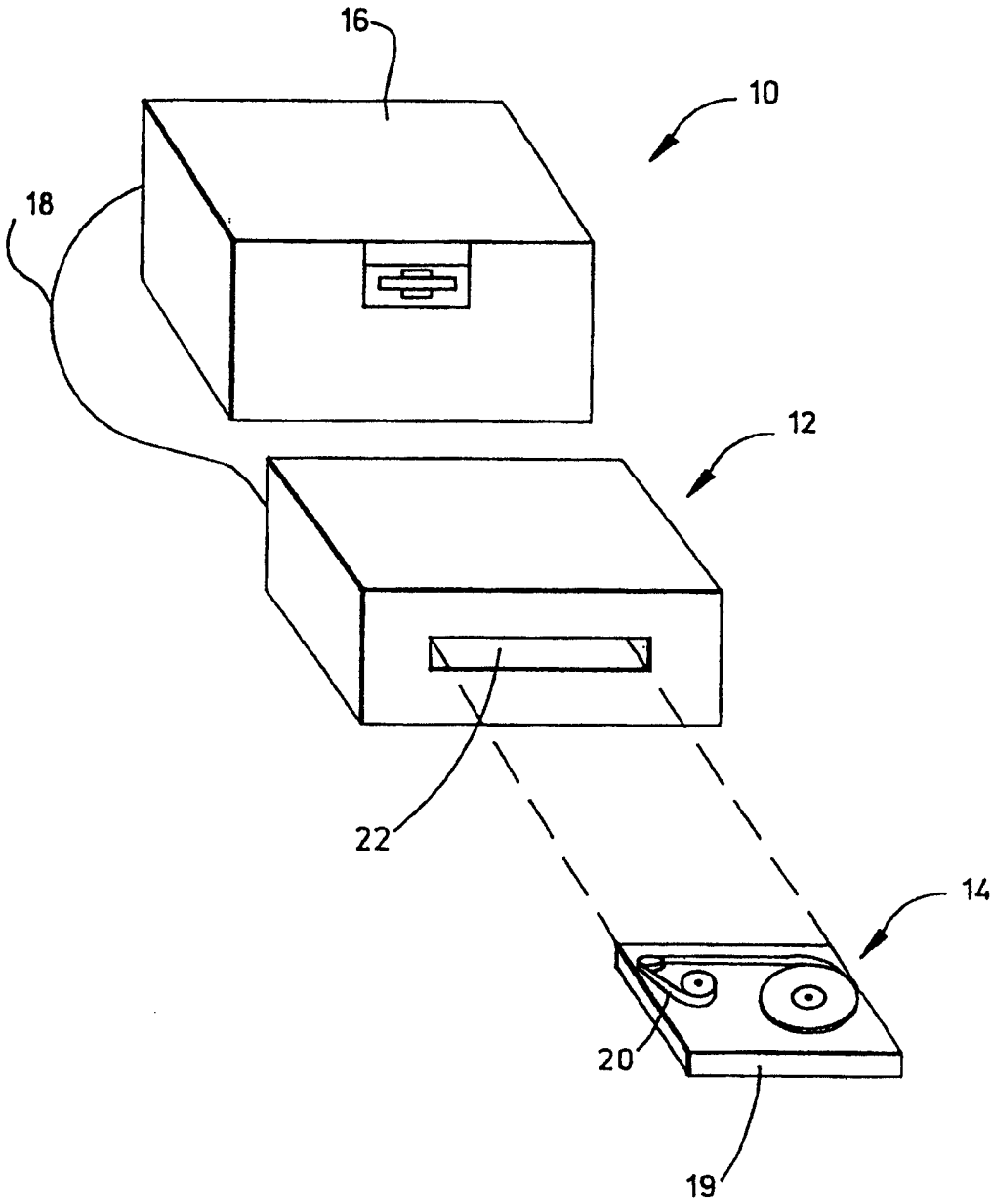


图 1

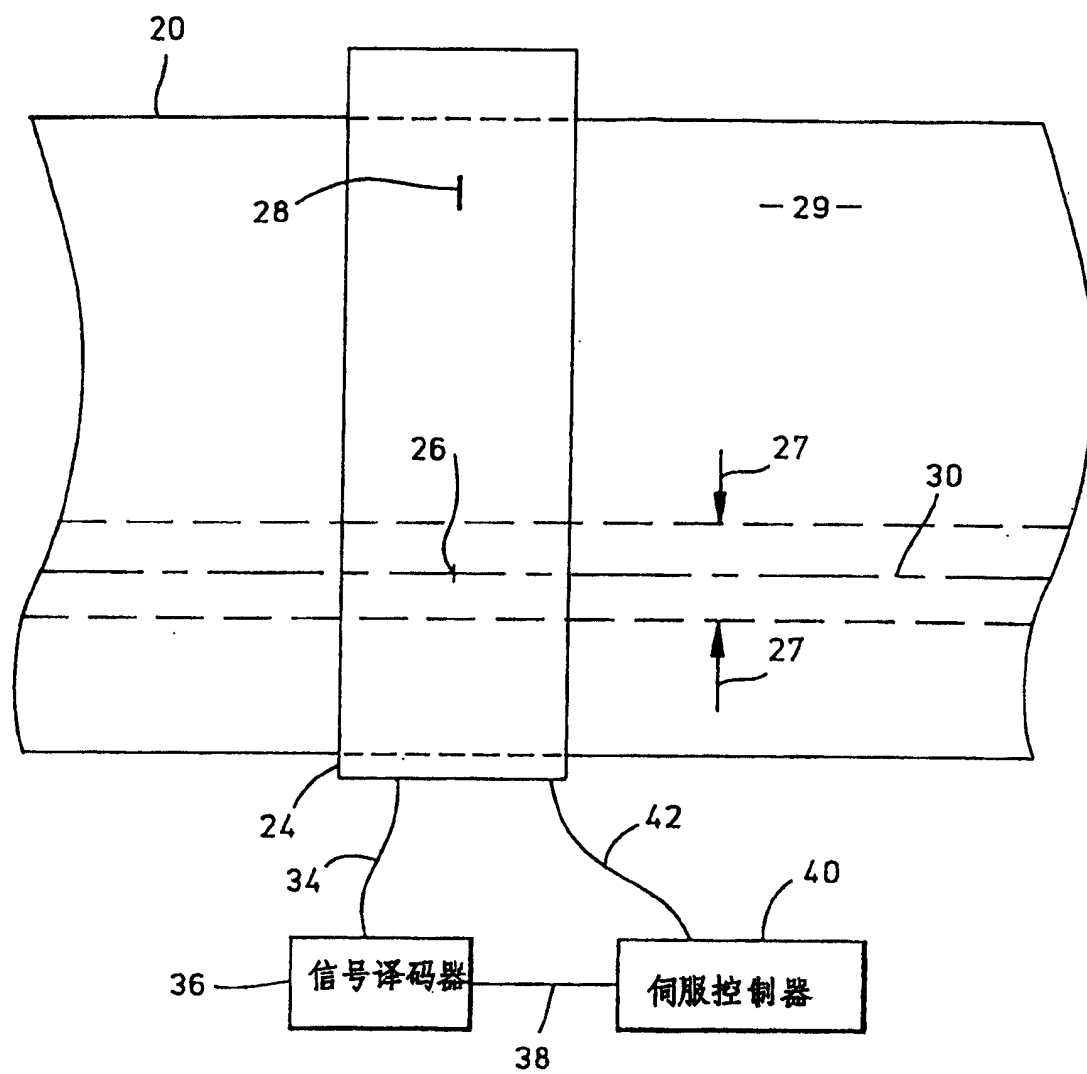


图2

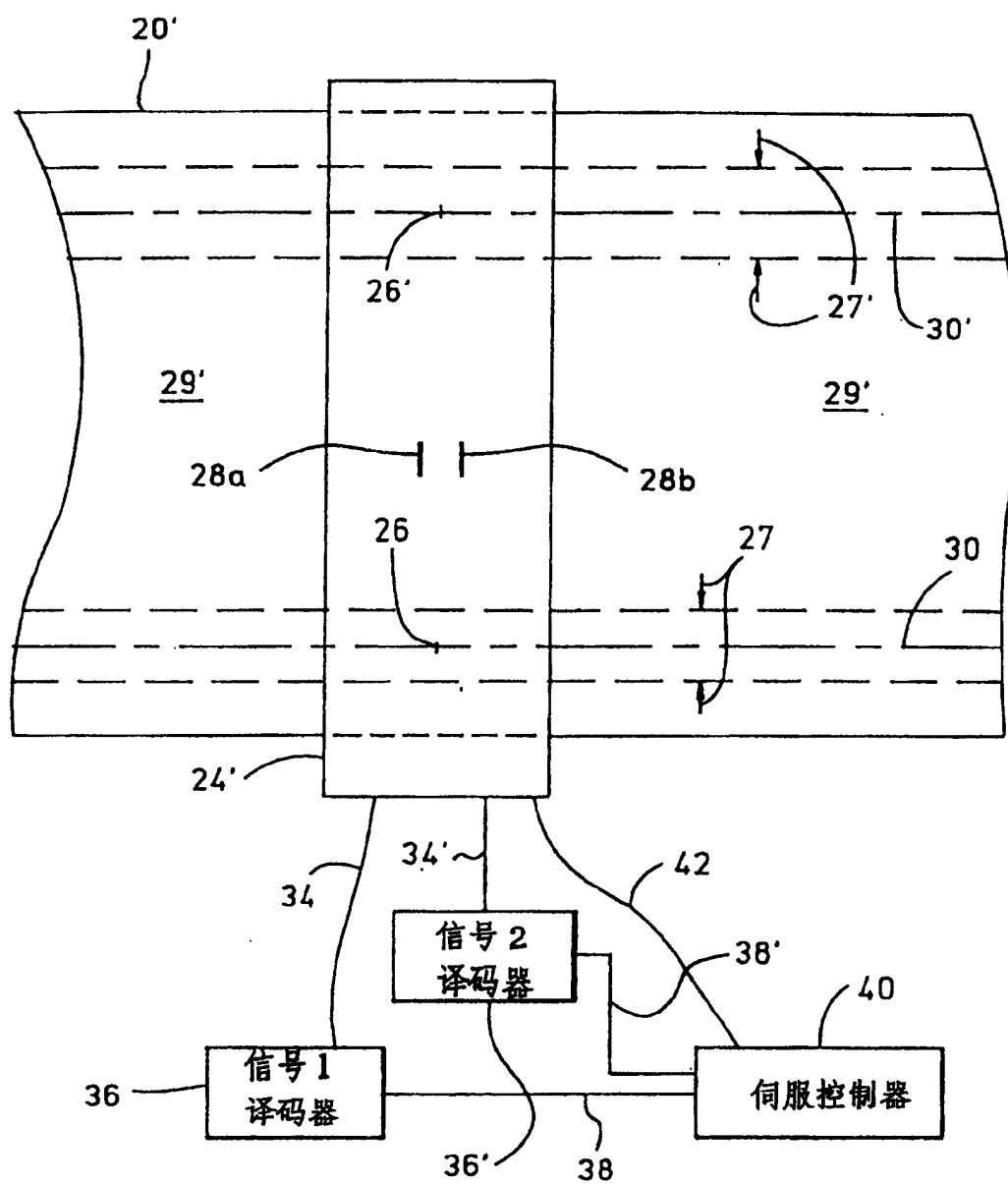
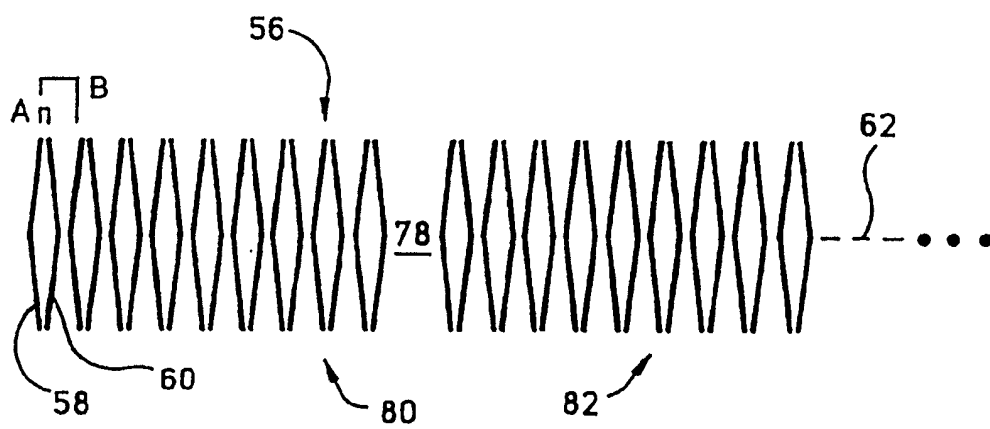
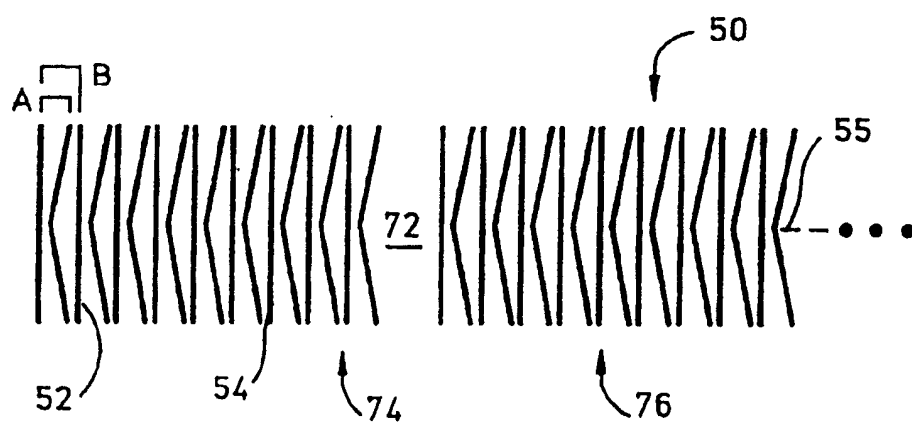
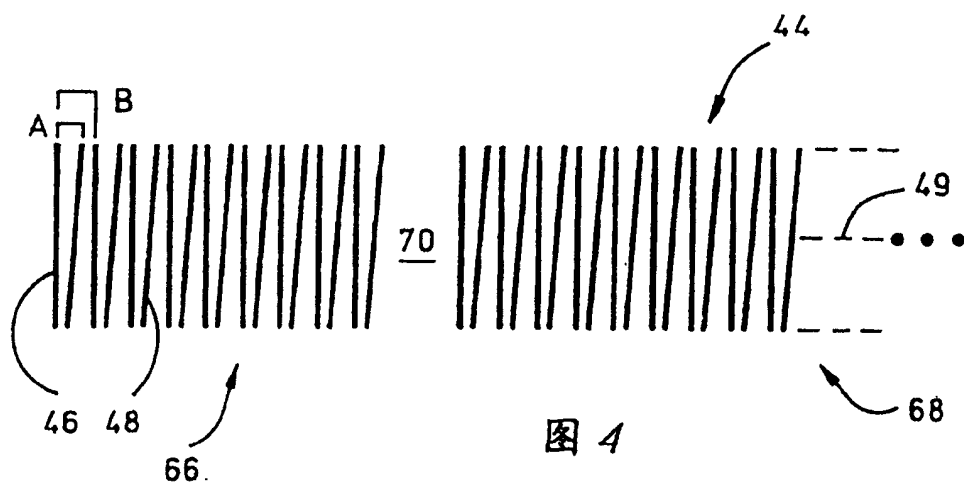


图 3



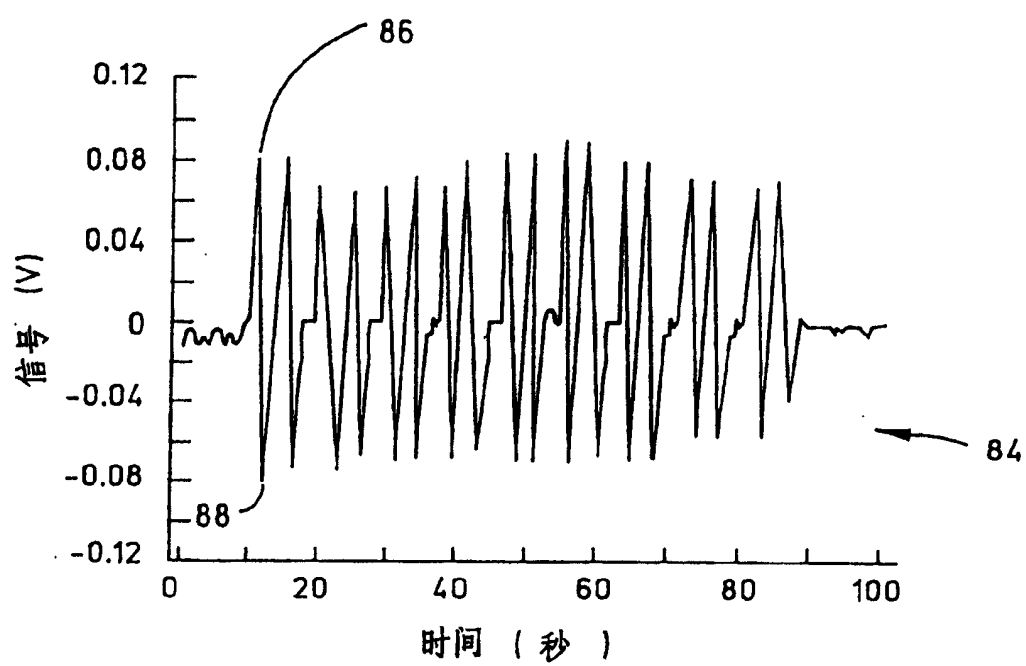


图 7

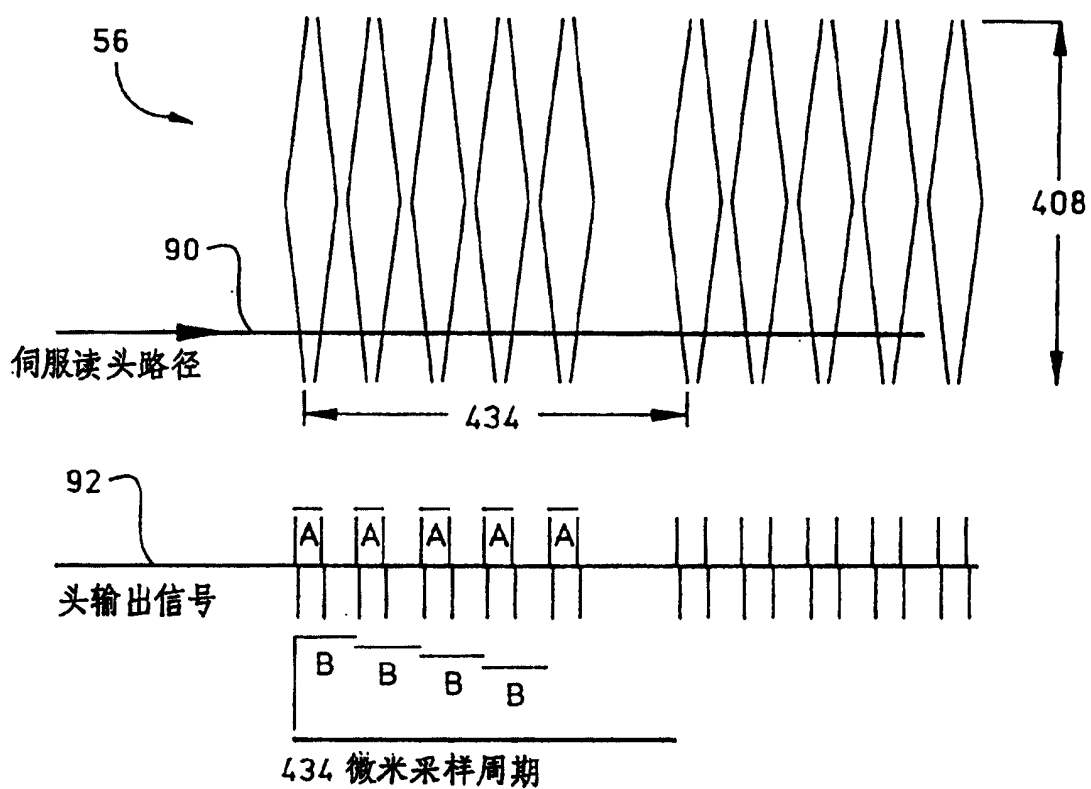


图 8

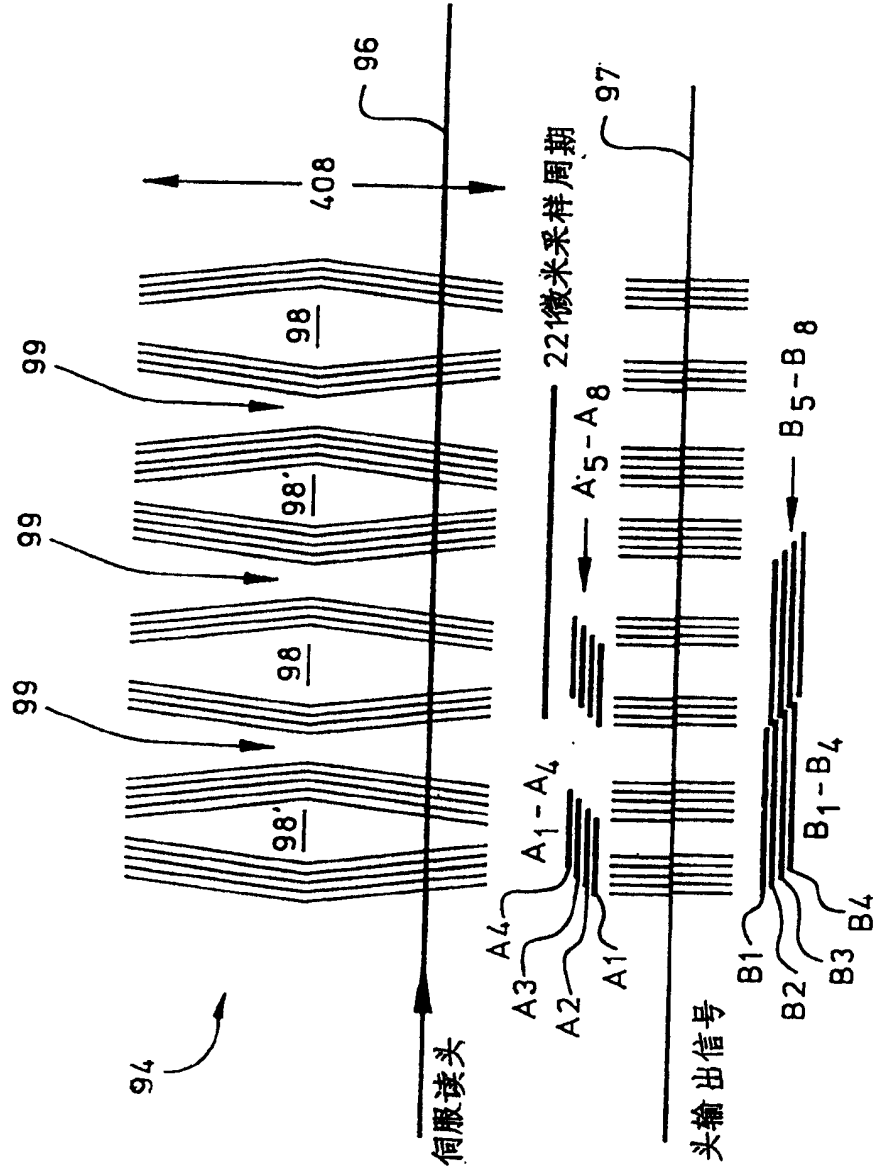


图 9

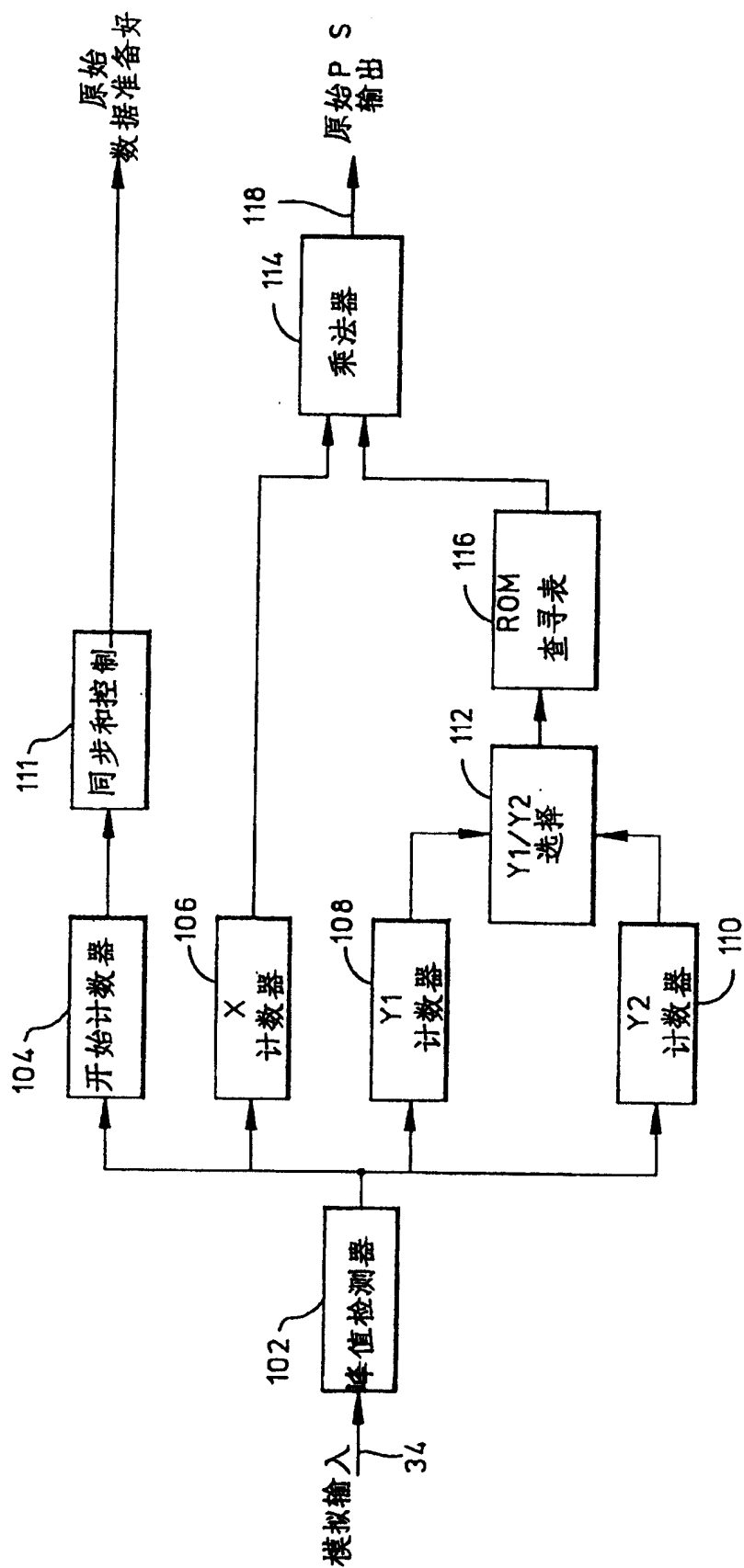


图 10

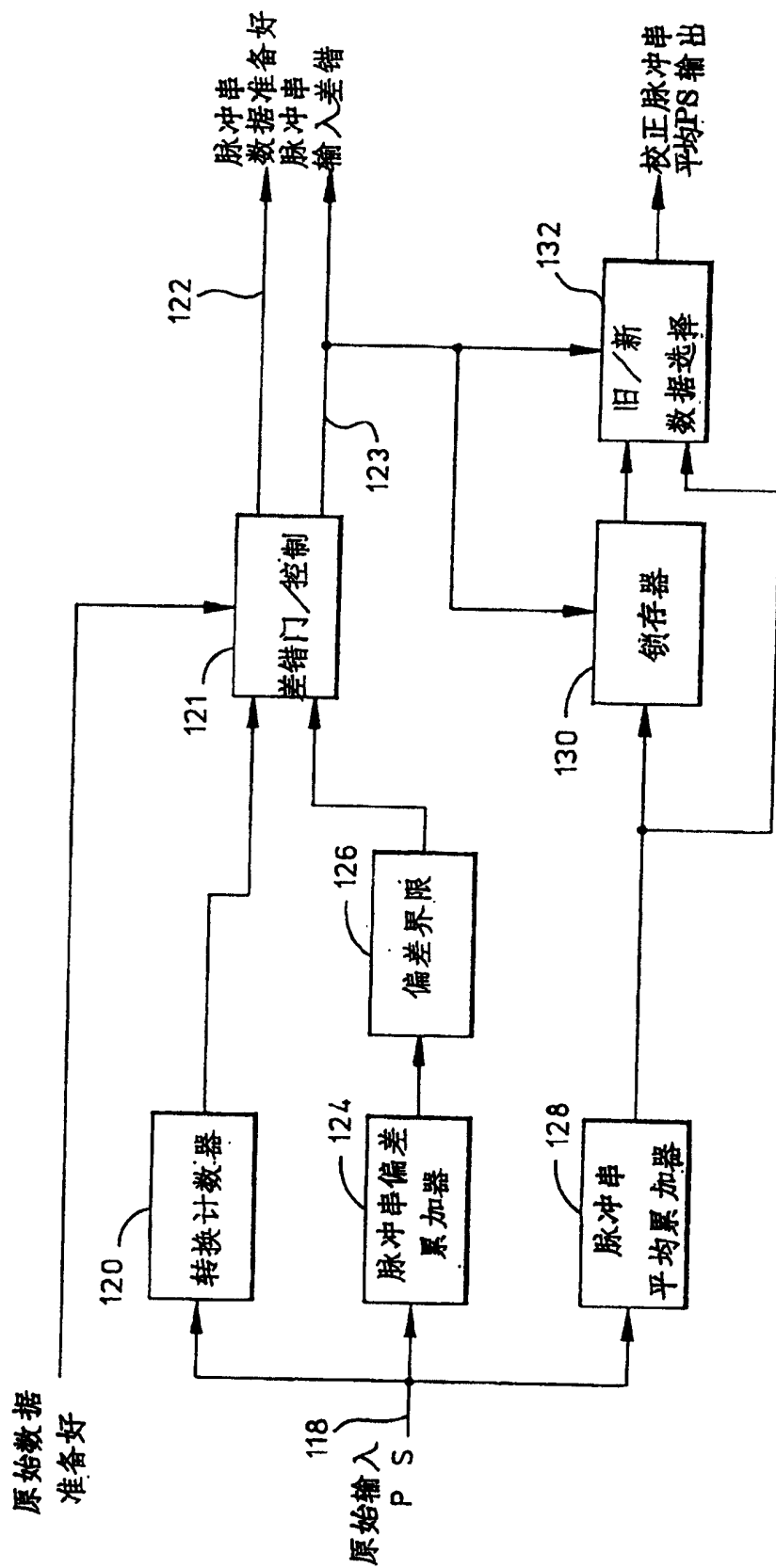


图 11

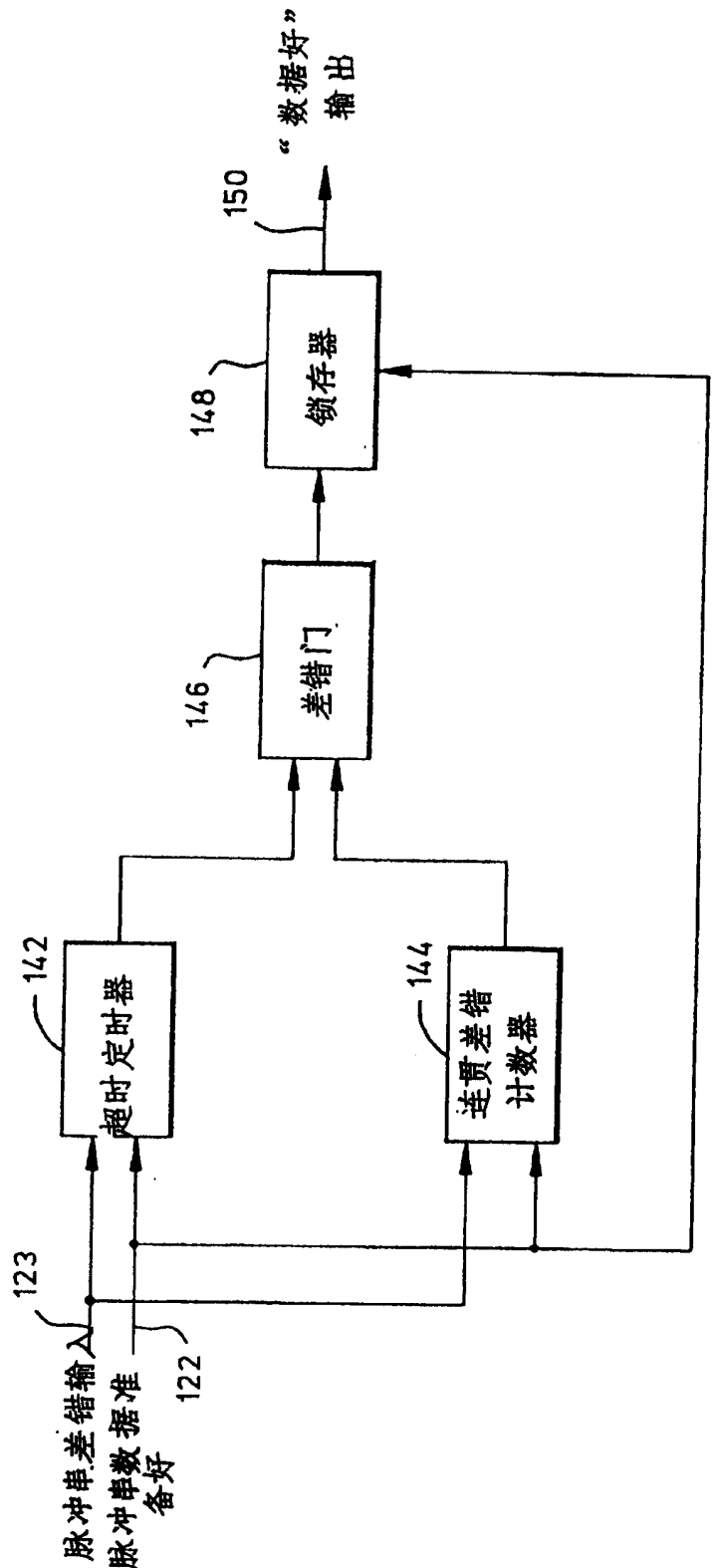


图 12

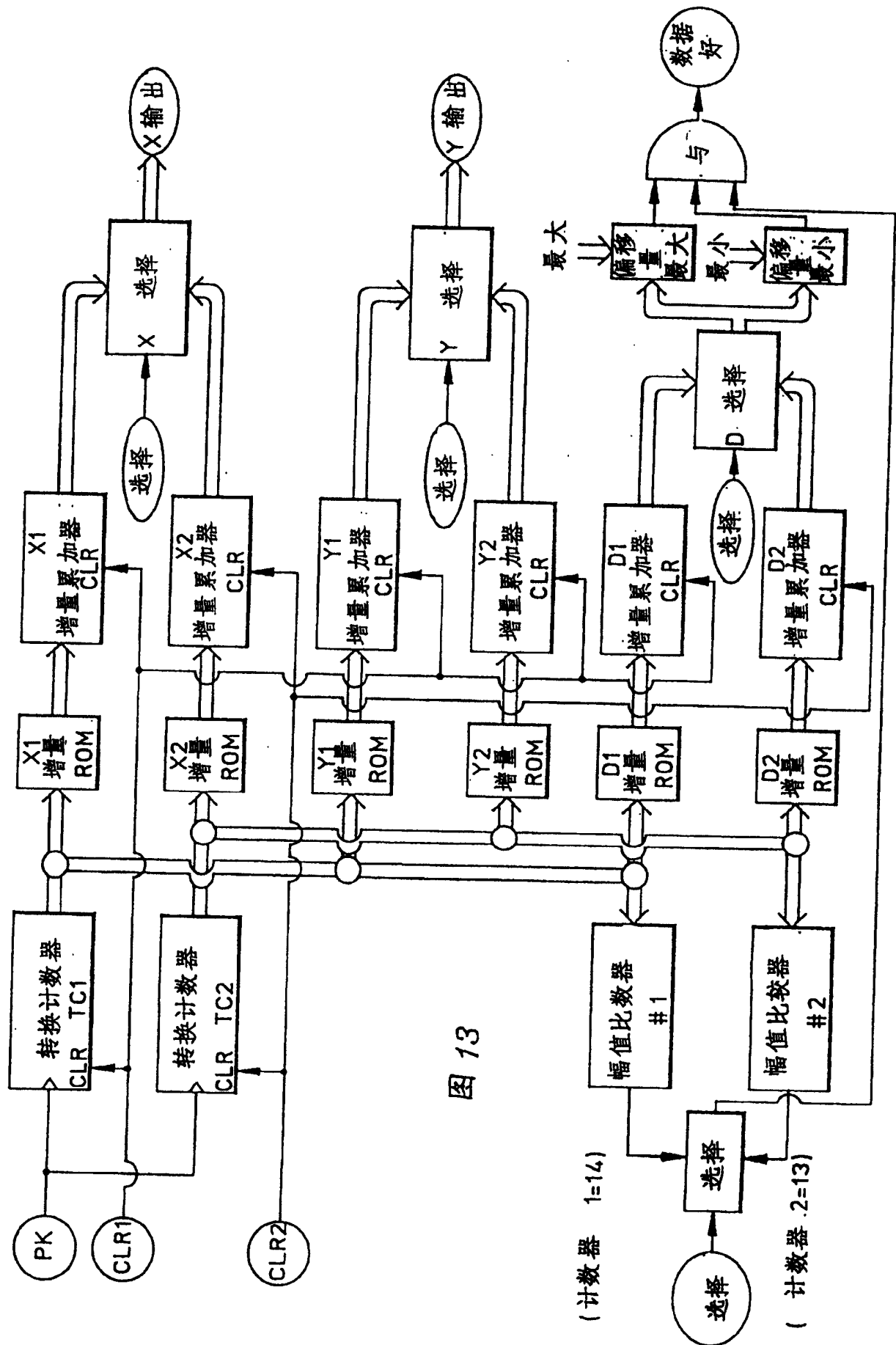


图 13

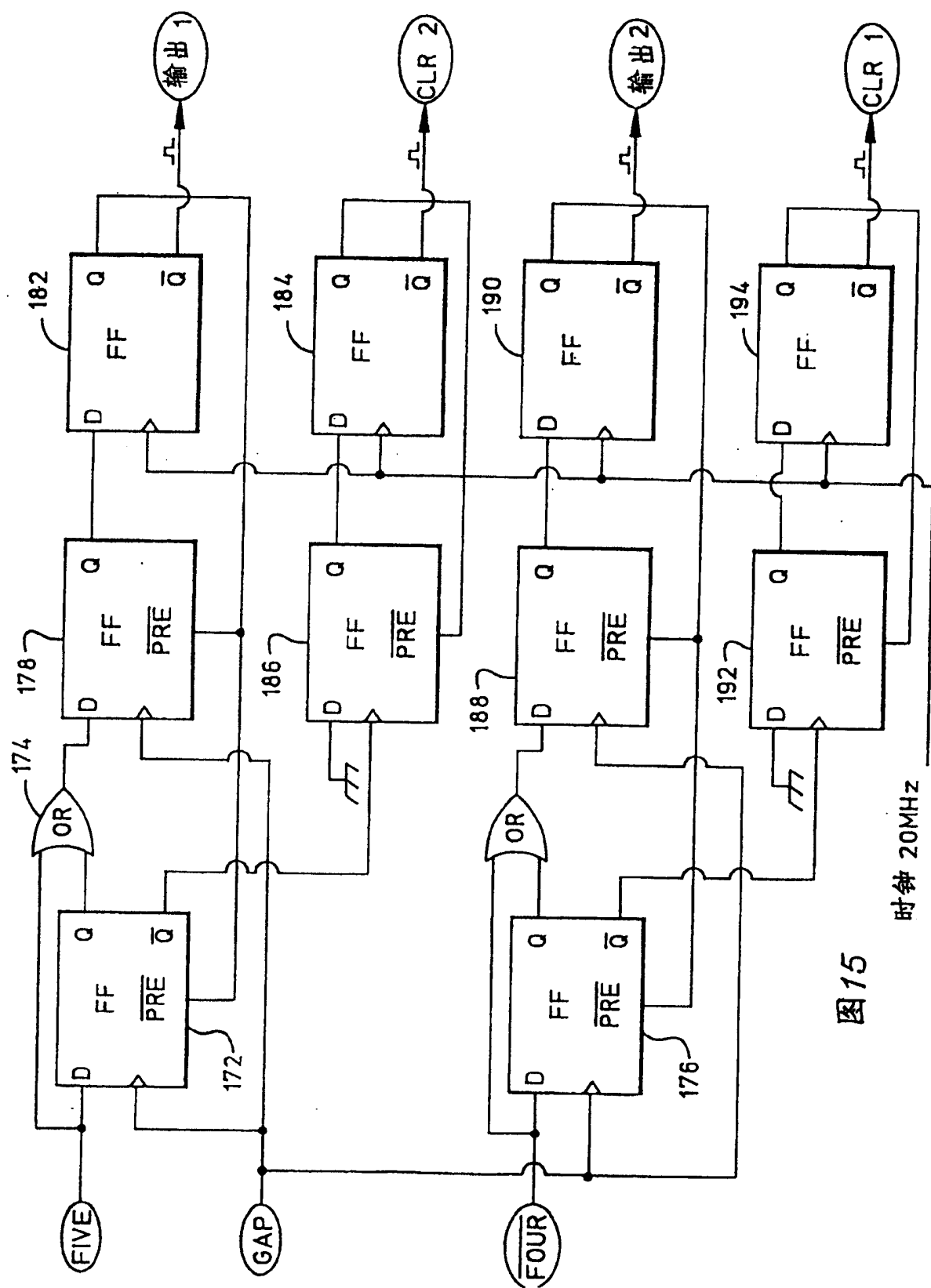


图15

时钟 20MHz

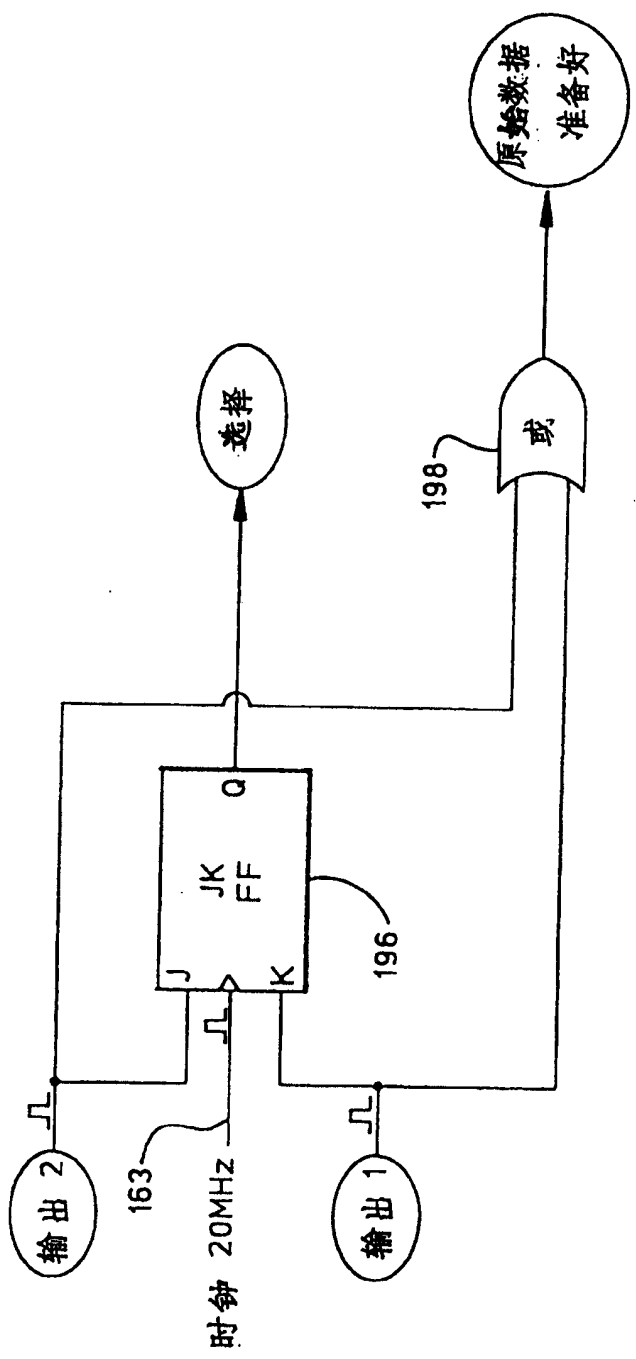


图 16

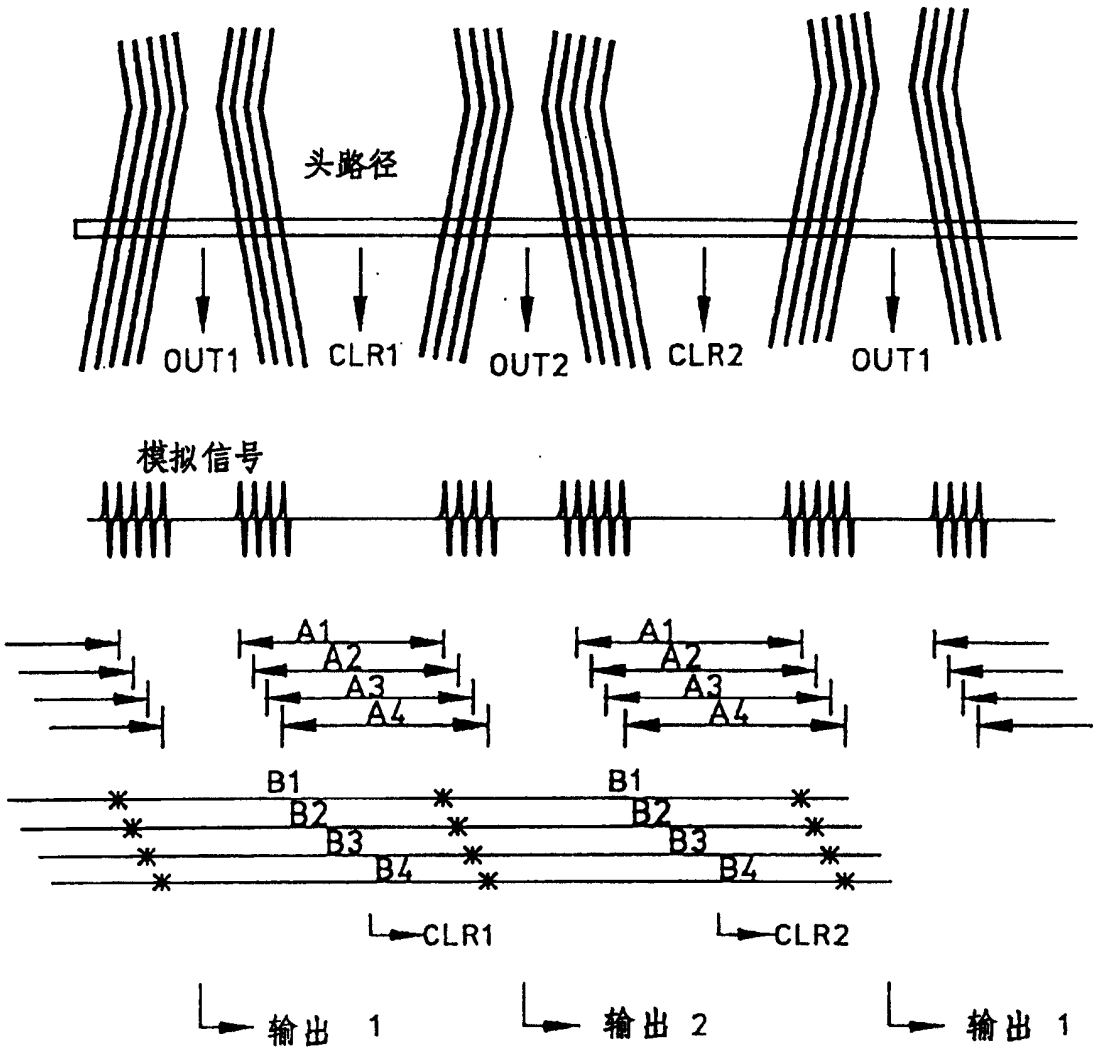


图17

<u>地址</u>	<u>X1</u>	<u>X2</u>	<u>Y1</u>	<u>Y2</u>	<u>D1</u>	<u>D2</u>
0	0	0	0	0	0	0
1	0	0	1	1	1	1
2	0	0	2	2	2	2
3	0	0	3	3	1	1
4	0	0	4	4	0	0
5	0	0	4	4	0	0
6	+1	+1	4	4	1	1
7	+2	+2	4	4	2	2
8	+3	+3	4	4	1	1
9	+4	+4	4	4	0	0
10	+4	+3	4	3	0	-2
11	+3	+2	3	2	-2	-4
12	+2	+1	2	1	-4	-2
13	+1	0	1	0	-2	0
14	0	0	0	0	0	0
15	0	0	0	0	0	0

图 18

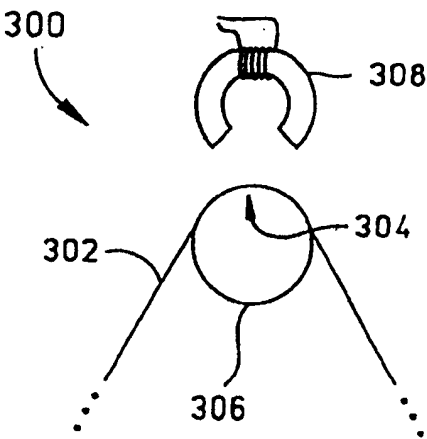


图 19

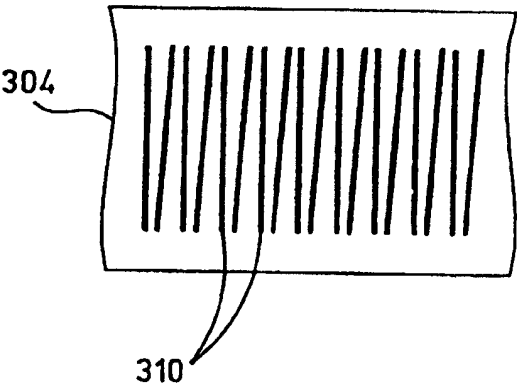


图 20

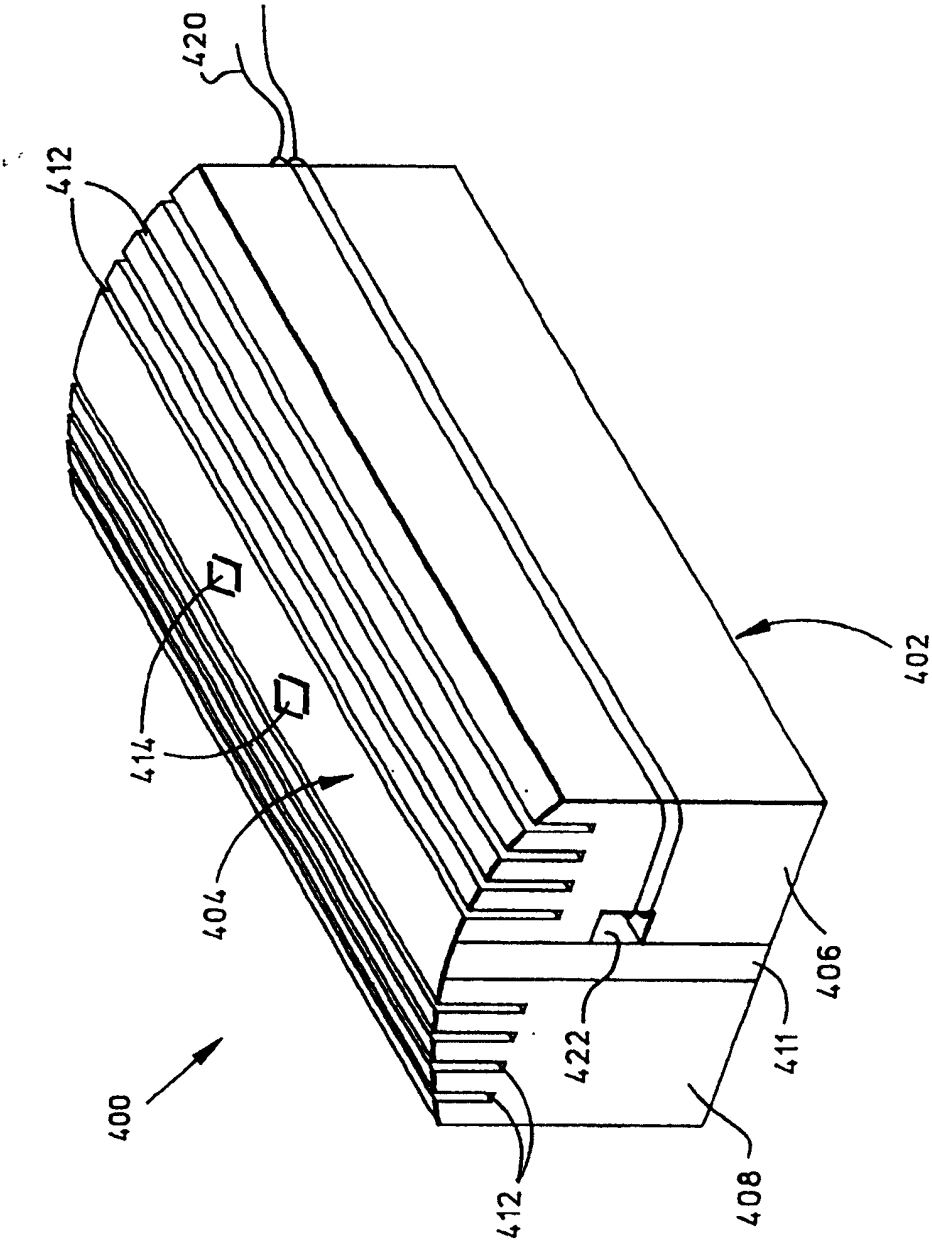


图 21

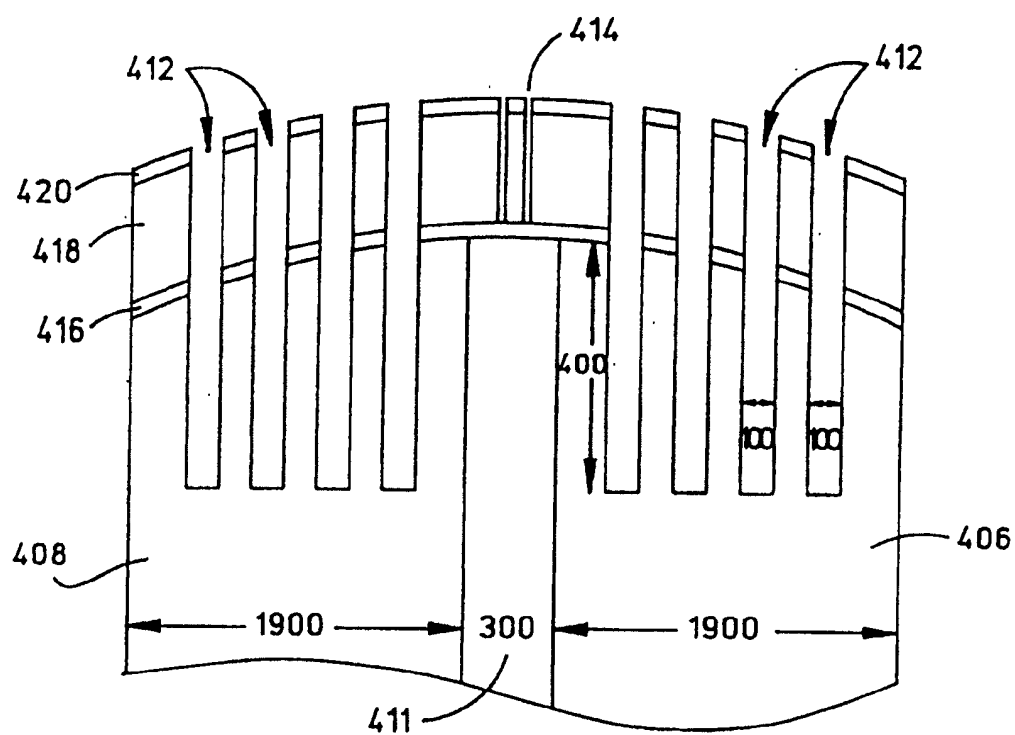


图22

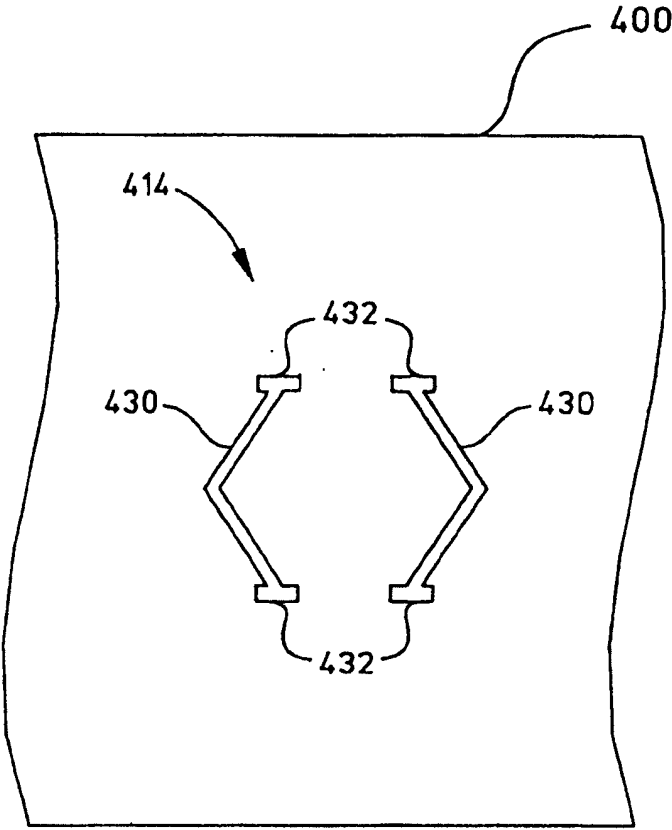


图 23

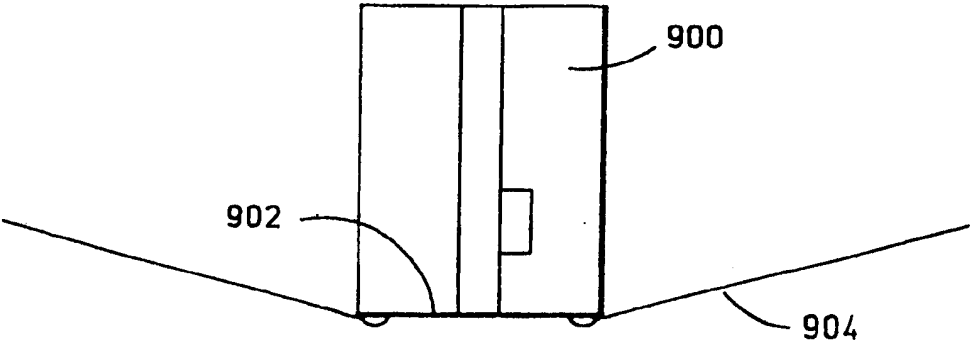


图 24

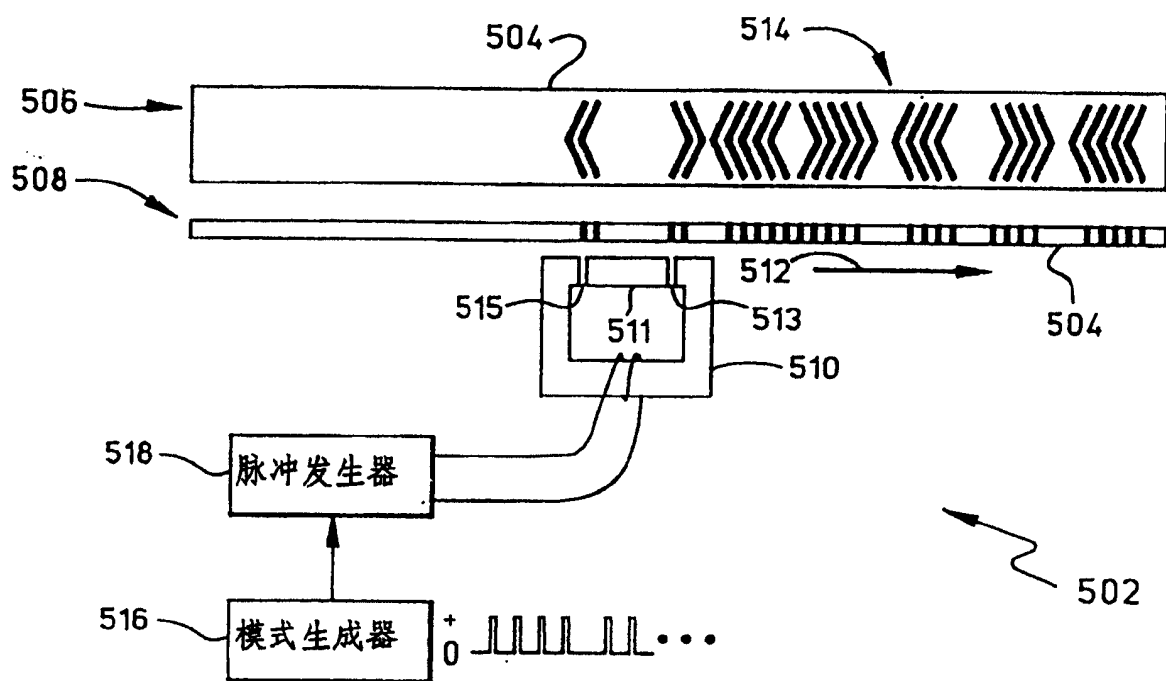


图 25

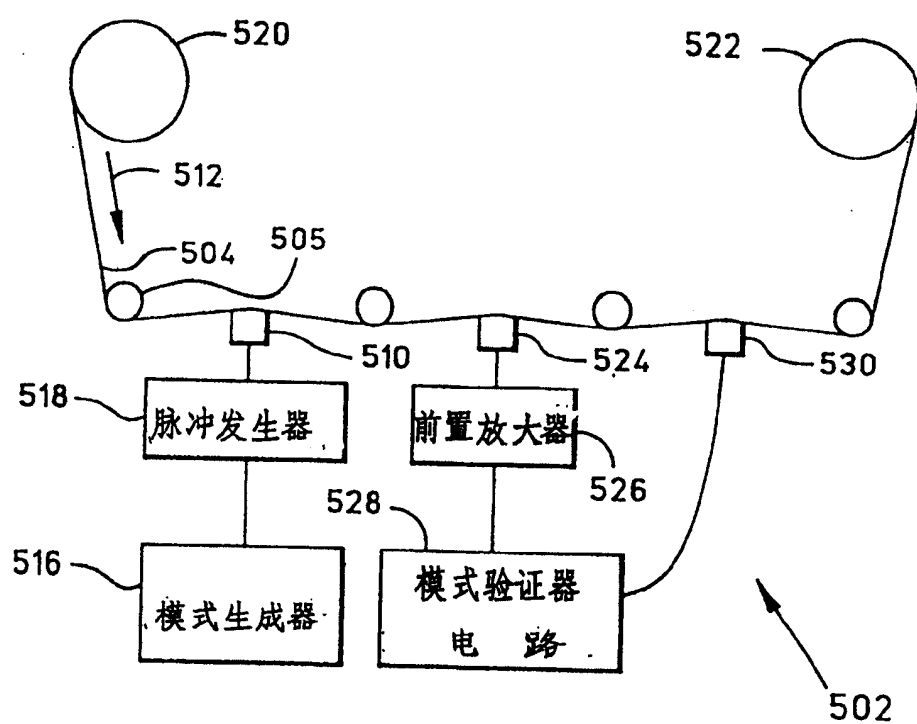


图 26