



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월22일
 (11) 등록번호 10-1022655
 (24) 등록일자 2011년03월09일

(51) Int. Cl.

G09G 3/22 (2006.01)

(21) 출원번호 10-2004-0030007

(22) 출원일자 2004년04월29일

심사청구일자 2008년12월30일

(65) 공개번호 10-2005-0104660

(43) 공개일자 2005년11월03일

(56) 선행기술조사문헌

JP10171404 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성에스디아이 주식회사

경기 용인시 기흥구 공세동 428-5

(72) 발명자

전동협

경기도용인시기흥읍공세리428-5

(74) 대리인

리엔목특허법인, 이해영

전체 청구항 수 : 총 7 항

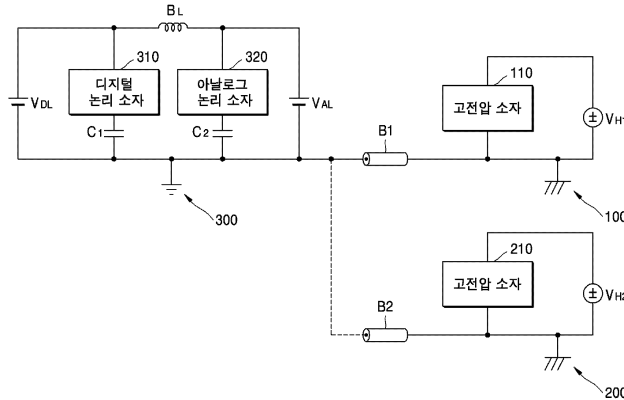
심사관 : 최훈영

(54) 접지 분리형 전계 방출 디스플레이 장치

(57) 요약

본 발명은 전계 방출 디스플레이 패널에서 고전압 소자와 저전압 논리 소자 사이의 노이즈 영향을 저감하는 것을 목적으로 하며, 상기 목적을 달성하기 위하여, 고전압 소자를 위한 접지를 제공하는 고전압용 접지와, 저전압 소자를 위한 접지를 제공하는 저전압용 접지; 및 상기 고전압용 접지와 상기 저전압용 접지 사이에 개재하여, 상기 고전압용 접지로부터의 고주파 노이즈를 차단하는 페라이트 비드를 구비하는 것을 특징으로 하는 전계 방출 디스플레이 장치를 제공한다.

대표도



특허청구의 범위

청구항 1

고전압 소자를 위한 접지를 제공하는 고전압용 접지와,
 저전압 소자를 위한 접지를 제공하는 저전압용 접지; 및
 상기 고전압용 접지와 상기 저전압용 접지 사이에 개재하여, 상기 고전압용 접지로부터의 고주파 노이즈를 차단하는 페라이트 비드를 구비하고,
 디지털 논리 전원과 상기 저전압용 접지 사이 및 아날로그 논리 전원과 상기 저전압용 접지 사이에 각각 접속된 커패시터들을 각각 구비하여, 상기 디지털논리 전원과 상기 아날로그 논리 전원 사이에 개재된 상기 페라이트 비드와 함께 파이형 노이즈 감쇄회로를 구성하고,
 상기 저전압용 접지는 디지털 논리 소자를 위한 상기 디지털 논리 전원과, 아날로그 논리 소자를 위한 상기 아날로그 논리 전원에 공통 접속되고,
 상기 페라이트 비드는 상기 디지털 논리 전원과 상기 아날로그 논리 전원과의 사이에 개재하여 상호 간의 노이즈를 차단하는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 2

제 1 항에 있어서,
 서로 다른 고전압에 의해 구동되는 복수의 고전압 소자를 위한 복수의 고전압용 접지를 구비하고, 각각의 상기 복수의 고전압용 접지들 사이에 개재하는 복수의 페라이트 비드들을 구비하는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 3

제 2 항에 있어서,
 상기 복수의 고전압용 접지 중 적어도 하나는, 상기 전계 방출 디스플레이 패널의 애노드 전극에 접속되는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 4

제 2 항에 있어서,
 상기 복수의 고전압용 접지 중 적어도 하나는, 상기 전계 방출 디스플레이 패널의 캐소드 전극 라인들에 접속되는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 5

제 2 항에 있어서,
 상기 복수의 고전압용 접지 중 적어도 하나는, 상기 전계 방출 디스플레이 패널의 게이트 전극 라인들에 접속되는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 6

제 1 항에 있어서,
 상기 저전압용 접지는 상기 전계 방출 디스플레이 패널에 데이터 신호를 출력하는 데이터 구동부에 접속되는 것을 특징으로 하는 전계 방출 디스플레이 장치.

청구항 7

제 1 항에 있어서,
 상기 저전압용 접지는 상기 전계 방출 디스플레이 패널에 주사 신호를 출력하는 캐소드 구동부에 접속되는 것을

특징으로 하는 전계 방출 디스플레이 장치.

청구항 8

삭제

청구항 9

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0014] 본 발명은 전계 방출 디스플레이 장치에 관한 것으로, 더욱 상세하게는 고전압 소자와 저전압 소자 사이에 접지를 통해 전달되는 노이즈 영향이 저감된 전계 방출 디스플레이 장치에 관한 것이다.
- [0015] 전계 방출 디스플레이 장치는 크게 전계 방출 디스플레이 패널과 그 구동 장치로 구성되며, 구동 장치가 전계 방출 디스플레이 패널의 애노드 전극에 정극성 전압을 인가한 상태에서, 게이트 전극에 정극성 전압, 캐소드 전극에 부극성 전압을 인가하면, 캐소드 전극으로부터 전자가 방출되어 게이트 전극을 향해 가속되고 애노드 전극을 향해 수렴하며, 애노드 전극 앞에 있는 형광 셀에 충돌하여 빛을 발산한다.
- [0016] 전계 방출 디스플레이 패널의 구동 장치는, 외부 아날로그 영상 신호를 디지털 신호로 변환하는 영상 처리부, 내부 영상 신호에 따라 구동 제어 신호들을 발생시키는 패널 제어부, 패널 제어부로부터 구동 제어 신호들을 처리하여 패널의 전극 라인들에 인가하는 데이터 구동부 및 주사 구동부를 포함한다. 전계 방출 디스플레이 패널의 전극 라인들은 상기 데이터 구동부 및 주사 구동부로부터 고주파의 고전압을 인가받는 캐소드 전극 라인들, 게이트 전극 라인들을 포함하며, 고전압 전원에 접속된 애노드 전극을 포함한다.
- [0017] 상기 캐소드 전극 라인들, 게이트 전극 라인들 및 애노드 전극에 인가되는 전압은 구동 장치의 논리 회로에 인가되는 전압에 비하여 현저히 높은 전압을 가진다. 따라서, 고전압 소자에 접속되는 접지와 저전압 소자에 접속되는 접지가 공통으로 사용될 경우, 고전압 소자에서 발생한 고주파 노이즈가 접지를 통해 저전압 소자에 흘러들어가게 되므로 저전압 소자, 예를 들어 논리 회로에 오류가 유발될 수 있다.
- [0018] 또한, 캐소드 전극 라인들, 게이트 전극 라인들 및 애노드 전극 라인들에 인가되는 전압은 동일한 고전압이 아니라 서로 상이한 고전압을 인가받으며, 이로 인해 발생한 고주파 노이즈는 상호 간에 악영향을 미친다. 특히, 구동부로부터 인가되는 고전압 펄스의 주파수가 높아질수록 고주파 노이즈가 많아진다. 패널을 대형화시키기 위해서는 동일한 수평 동기 신호 및 수직 동기 신호에 대해 더욱 많은 화소에 데이터 신호 및 주사 신호를 인가해야 하기 때문에 필연적으로 주파수가 높아지므로, 패널이 대형화될수록 노이즈 저감에 유의하여 설계할 필요가 있다.
- [0019] 또한, 저전압 소자들(논리 소자들) 사이에서도 디지털 논리 소자와 아날로그 논리 소자가 고주파로 동작할 때에는 상호 간에 고주파 노이즈 영향을 받을 수 있다. 따라서, 디지털 논리 소자와 아날로그 논리 소자 사이에서 노이즈 차단이 필요하다.
- [0020] 도 1은 전계 방출 디스플레이 장치에서 저전압 소자들(논리 소자들)과 고전압 소자들이 공통 접지된 모습을 나타내는 개략도이다. 도 1의 좌측은 고전압 소자(110)와 저전압 소자(310,320)가 섞여서 실장된 기판을 나타내고, 도 1의 우측은 고전압 소자(210)를 나타낸다.
- [0021] 저전압 논리 소자에는 디지털 논리 소자들(310)와 아날로그 논리 소자들(320)을 포함하고, 이들은 통상적으로 $\pm 5V$ 내외에서 동작한다. 고전압 소자(210) 중 패널의 게이트 전극 라인 또는 데이터 전극 라인에는 $\pm 50\sim 100V$ 정도의 고전압(V_{H2})의 전원이 공급되며, 특히 애노드 전극 라인에는 대략 4000 V의 고전압이 공급된다. 디지털 논리 소자들(310) 중에서 구동부는 패널의 데이터 전극 라인들 및 주사 전극 라인들에 공급되는 고전압 전원을 제어하기 위하여 고전압(V_{H1})의 전원을 공급받을 수 있다. 따라서, 고전압(V_{H1})의 전원을 제어하는 구동부와 같

은 논리 회로는 저전압 소자이면서도 다른 한편으로는 고전압 소자이다. 고전압 소자(110,210)는 고주파 고전압에서 구동되므로, 노이즈가 발생하며 여기서 발생한 노이즈는 접지(100)를 통하여 저전압 소자(310,320)에 영향을 미친다.

[0022] 예를 들어, 애노드(210) 전극의 4kV의 전위에서 발생한 노이즈는 접지를 통해 디지털 논리 소자(310) 및 아날로그 논리 소자(320)에 영향을 미칠 수 있다. 또한, 고전압 소자(110)에서 발생한 고주파 노이즈는 접지를 통해 다른 디지털 논리 소자들에 영향을 미칠 수 있고, 이로 인하여 전계 방출 디스플레이 패널에서 출력되는 영상 화질이 열화되는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

[0023] 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창안된 것으로서, 본 발명의 목적은 고전압 소자와 저전압 소자 사이에 접지를 통해 전달되는 노이즈 영향이 저감된 전계 방출 디스플레이 장치를 제공하는 것이다.

[0024] 본 발명의 다른 목적은 서로 영향을 미칠 수 있는 고전압 소자들 상호 간에 접지를 간접적으로 분리하여 노이즈 영향이 저감된 전계 방출 디스플레이 장치를 제공하는 것이다.

[0025] 본 발명의 또 다른 목적은 디지털 논리 소자와 아날로그 논리 소자의 전원은 별도로 사용하고 접지는 공통으로 사용하되, 파이형 노이즈 필터 회로를 구성하여 상호 간의 노이즈 영향이 저감된 전계 방출 디스플레이 장치를 제공하는 것이다.

발명의 구성 및 작용

[0026] 본 발명은 상기 목적을 달성하기 위한 것으로,

[0027] 고전압 소자를 위한 접지를 제공하는 고전압용 접지와,

[0028] 저전압 소자를 위한 접지를 제공하는 저전압용 접지; 및

[0029] 상기 고전압용 접지와 상기 저전압용 접지 사이에 개재하여, 상기 고전압용 접지로부터의 고주파 노이즈를 차단하는 페라이트 비드를 구비하는 것을 특징으로 하는 전계 방출 디스플레이 장치를 제공한다. 즉, 고전압 소자용 접지와 저전압 소자용 접지가 서로 독립적으로 존재하되, 그 사이에 페라이트 비드가 개재됨으로써 접지 전위가 공통적으로 유지되는 동시에 고주파에 대해서는 높은 임피던스에 의해 고주파 노이즈가 차단될 수 있다.

[0030] 본 발명의 다른 특징에 따르면, 상기 전계 방출 디스플레이 장치는, 서로 다른 고전압에 의해 구동되는 복수의 고전압 소자를 위한 복수의 고전압용 접지를 구비하고, 각각의 상기 복수의 고전압용 접지들 사이에 개재하는 복수의 페라이트 비드들을 구비할 수 있다.

[0031] 본 발명의 또 다른 특징에 따르면, 상기 복수의 고전압용 접지 중 적어도 하나는, 상기 전계 방출 디스플레이 패널의 애노드 전극, 게이트 전극 라인들, 또는 캐소드 전극 라인들에 접속될 수 있다.

[0032] 본 발명의 또 다른 특징에 따르면, 상기 저전압용 접지는 상기 전계 방출 디스플레이 패널에 데이터 신호를 출력하는 데이터 구동부에 접속될 수 있다. 또한, 상기 저전압용 접지는 상기 전계 방출 디스플레이 패널에 주사 신호를 출력하는 주사 구동부에 접속될 수 있다.

[0033] 본 발명의 또 다른 특징에 따르면, 상기 저전압용 접지는 디지털 논리 소자를 위한 디지털 논리 전원과, 아날로그 논리 소자를 위한 아날로그 논리 전원에 공통 접속되고, 상기 디지털 논리 전원과 상기 아날로그 논리 전원과의 사이에 개재하여 상호간의 노이즈를 차단하는 페라이트 비드를 구비할 수 있다.

[0034] 본 발명의 또 다른 특징에 따르면, 상기 디지털 논리 전원과 상기 저전압용 접지 사이 및 상기 아날로그 논리 전원과 상기 저전압용 접지 사이에는 커패시터를 각각 구비하여, 상기 디지털 논리 전원과 상기 아날로그 논리 전원 사이에 개재된 상기 페라이트 비드와 함께 파이형 노이즈 감쇄회로를 구성할 수 있다.

[0035] 이하에서는, 첨부된 도면을 참조하여 본 발명에 따른 전계 방출 디스플레이 장치의 바람직한 실시예를 설명한다.

[0036] 도 2는 본 발명의 일 실시예에 의한 전계 방출 디스플레이 장치 중 전계 방출 디스플레이 패널의 사시도이다.

[0037] 도 2를 참조하면, 본 발명의 일 실시예에 있어서, 전계 방출 디스플레이 패널(1)은 앞쪽 패널(2)과 뒤쪽 패널(3)이 스페이스 바아(space bar)들(41,...,43)에 의하여 지지된다.

- [0038] 뒤쪽 패널(3)은 뒤쪽 기관(31), 캐소드 전극 라인들(C_{R1}, \dots, C_{Bm}), 전자 방출원들(E_{R11}, \dots, E_{Bnm}), 절연층(33), 게이트 전극 라인들(G_1, \dots, G_n)을 포함한다.
- [0039] 데이터 신호들이 인가되는 캐소드 전극 라인들(C_{R1}, \dots, C_{Bm})은 전자 방출원들(E_{R11}, \dots, E_{Bnm})과 전기적으로 연결된다. 제1 절연층(33), 게이트 전극 라인들(G_1, \dots, G_n)에는 전자 방출원들(E_{R11}, \dots, E_{Bnm})에 대응하는 관통구들(H_{R11}, \dots, H_{Bnm})이 형성된다. 따라서, 주사 신호들이 인가되는 게이트 전극 라인들(G_1, \dots, G_n)에서, 캐소드 전극 라인들(C_{R1}, \dots, C_{Bm})과 교차되는 영역에 관통구들(H_{R11}, \dots, H_{Bnm})이 형성된다.
- [0040] 앞쪽 패널(2)은 앞쪽 투명 기관(21), 애노드 전극(22), 및 형광 셀들(F_{R11}, \dots, F_{Bnm})을 포함한다. 애노드 전극(22)에는 전자 방출원들(E_{R11}, \dots, E_{Bnm})로부터의 전자들이 형광 셀들로 이동하도록 1 내지 4 킬로볼트(KV)의 높은 정극성 전위가 인가된다.
- [0041] 도 3는 본 발명의 일 실시예에 의한 전계 방출 디스플레이 장치의 블록도이다.
- [0042] 전계 방출 디스플레이 장치는 전계 방출 디스플레이 패널(10) 및 그 구동 장치를 포함한다. 전계 방출 디스플레이 패널(10)의 구동 장치는 영상 처리부(15), 패널 제어부(16), 주사 구동부(17), 데이터 구동부(18), 및 전원 공급부(19)를 포함한다.
- [0043] 영상 처리부(15)는 컴퓨터로부터의 영상 신호, DVD 플레이어로부터의 영상 신호, TV 셋탑 박스로부터의 영상 신호 등의 외부 아날로그 영상 신호를 디지털 신호로 변환하여 내부 영상 신호를 발생시킨다. 내부 영상 신호는, 예를 들어, 각각 8 비트의 적색(R), 녹색(G) 및 청색(B) 영상 데이터, 클럭 신호, 수직 및 수평 동기 신호들이다.
- [0044] 패널 제어부(16)는 영상 처리부(15)로부터의 내부 영상 신호에 따라 데이터-구동 제어 신호(S_D) 및 주사-구동 제어 신호(S_S)로 이루어지는 구동 제어 신호들(S_D, S_S)을 발생시킨다. 데이터 구동부(18)는, 패널 제어부(16)로부터의 구동 제어 신호들(S_D, S_S) 중에서 데이터-구동 제어 신호(S_D)를 처리하여 표시 데이터 신호를 발생시키고, 발생된 표시 데이터 신호를 전계 방출 디스플레이 패널(10)의 캐소드 전극 라인들(C_{R1}, \dots, C_{Bm})에 인가한다. 주사 구동부(17)는 패널 제어부(16)로부터의 구동 제어 신호들(S_D, S_S) 중에서 주사-구동 제어 신호(S_S)를 처리하여 게이트 전극 라인들(G_1, \dots, G_n)에 인가한다.
- [0045] 전원 공급부(19)는 영상 처리부(15), 패널 제어부(16), 주사 구동부(17), 데이터 구동부(18), 및 전계 방출 디스플레이 패널의 애노드 전극(22)에, 예컨대 1 내지 4 킬로볼트(KV)의 전위를 인가한다.
- [0046] 도 4는 본 발명의 일 실시예에 따른 전계 방출 디스플레이 장치에서 저전압 소자들(논리 소자들)과 고전압 소자들이 공통 접지된 모습을 나타내는 개략도이다.
- [0047] 도 4에서, 좌측에는 기관(51)상에 배치된 소자들(310, 320)이 도시되어 있고, 우측에는 고전압 소자(210)가 배치된 회로가 도시되어 있다. 좌측의 기관(51) 상에는 접지층(50), 제1 전압(V_{H1})의 전원을 공급하는 층(52), 제1 절연층(53), 저전압 논리 전원(V_L)을 공급하는 층(54) 및 제2 절연층(55)이 구비되어 있다. 저전압 논리 전원(V_L)층에는 저전압 아날로그 소자(320)와 저전압 디지털 소자(310)가 접속되고, 제1 전압(V_{H1})의 전원을 공급하는 층(52)에는 고전압 소자(110)가 접속되어 있다. 일 실시예에 있어서, 소자(110, 310)는 저전압 아날로그 소자인 동시에 고전압 소자이다. 예를 들어, 고전압 펄스를 제어하는 데이터 구동부(18)나 주사 구동부(17)는 저전압 디지털 논리 전원(V_L)에 의해 작동하지만, 통상 V_{pp} 로 호칭되는 고전압(V_{H1})을 공급받아 고전압의 펄스를 출력한다.
- [0048] 우측의 고전압 소자(210)는 패널의 애노드 전극(22), 게이트 전극 라인들(G_1, \dots, G_n), 캐소드 전극 라인들(C_{R1}, \dots, C_{Bm}) 중의 어느 하나 일 수 있다. 이하의 실시예에서는 우측의 고전압(V_{H2})이 인가되는 고전압 소자(210)는 애노드 전극(22)으로서 제2 고전압 소자(210)로 호칭하고, 좌측의 고전압(V_{H1})이 공급되는 고전압 소자(110)는 데이터 구동부(18)로서 제1 고전압 소자(110)로 호칭하여 설명한다.
- [0049] 저전압 소자들 중에서 주사 구동부(17)나 데이터 구동부(18)와 같이 패널(10)에 고전압의 펄스 전원을 인가하는

집적회로는 고전압(V_{H1})의 소스 전원을 입력받아야 하므로 고전압 소자(110)를 겸한다는 점에 유의해야 한다.

[0050] 좌측의 제1 고전압(V_{H1})은 제1 고전압 소자(110)에 공급되며, 우측의 제2 고전압(V_{H2})은 제2 고전압 소자(210)에 공급된다. 그리고 저전압 아날로그 소자(320)와 저전압 디지털 소자(310)가 공통적으로 저전압(V_L)의 전원에 의해 작동한다.

[0051] 제1 고전압 소자(110)인 데이터 구동부는 $\pm 50 \sim 100V$ 의 전압에서, 적어도 (프레임 수) \times (수직 화소 수) 이상의 주파수를 가지는 고전압 펄스에 의해 작동하므로 강한 노이즈가 발생하며, 이러한 노이즈는 접지를 통해 다른 노드로 흘러들어갈 우려가 있다. 그러나, 제1 고전압 소자(110)에 접속된 접지(100)는 페라이트 비드(B1)로 인해 저전압 소자(310,320)에 접속된 접지(300)로부터 고주파 노이즈에 대해 분리되어 있으므로, 고주파 노이즈는 접지(100)를 통해 저전압 논리 소자(320)에 영향을 미치지 않는다.

[0052] 제2 고전압 소자(210)인 애노드 전극(22)에는 4000 V에 이르는 고전압(V_{H2})이 인가되며, 고전압(V_{H2}) 및 제2 고전압 소자(210)는 일시적으로 접지(300) 전위를 영전위가 아닌 전위로 만드는 노이즈 발생원이 되며, 접지(200)만으로는 이러한 노이즈를 소거시키기에 불충분하다. 고전압(V_{H2})의 전위 및 제2 고전압 소자(210)에 의해 접지(300) 전위를 변경시키는 노이즈는 저전압 소자(310,320)에게 영향을 미칠 우려가 있지만, 고전압용 접지(200)와 논리 회로를 위한 저전압(V_L)용 접지(300)는 페라이트 비드(B2)에 의해 고주파 노이즈만에 대해서는 서로 분리되어 있으므로, 고전압용 접지(200)측으로부터의 노이즈 영향은 차단된다.

[0053] 한편, 저전압 논리 소자는 디지털 논리 소자들(310)과 아날로그 논리 소자들(320)을 포함하고, 이들은 통상적으로 $\pm 5V$ 내외에서 동작한다. 고전압 소자(210) 중 패널의 게이트 전극 라인 또는 데이터 전극 라인에는 $\pm 50 \sim 100V$ 정도의 고전압(V_{H2})의 전원이 공급되며, 특히 애노드 전극 라인에는 대략 4000 V의 고전압이 공급된다. 디지털 논리 소자들(310) 중에서 데이터 구동부(18) 및 주사 구동부(17)는 패널의 캐소드 전극 라인들 및 게이트 전극 라인들에 공급해야 하는 고전압 전원을 제어하기 위하여 고전압(V_{H1})의 전원을 공급받을 수 있다. 따라서, 고전압(V_{H1})의 전원을 제어하는 주사 구동부(17) 및 데이터 구동부(18)와 같은 논리 회로는 고전압 소자(110)이면서도 다른 한편으로는 저전압 소자(310)이다. 고전압 소자(110,210)는 고전압에서 구동되므로, 노이즈가 발생하며 여기서 발생한 노이즈는 접지(100)의 전위를 변경하여 저전압 소자(310,320)에 영향을 미칠 수 있으나, 본 발명에 따른 전계 방출 디스플레이 장치에서는 페라이트 비드(B1,B2)에 의해 노이즈에 대하여 접지(300)가 분리되어 있으므로 노이즈의 영향이 미치지 않는다.

[0054] 도 5는 본 발명에 따른 전계 방출 디스플레이 장치에서, 고전압 소자용 접지들과 저전압 논리 소자용 접지가 페라이트 비드들에 의해 분리된 모습을 나타내는 회로도이다. 저전압용 접지(300), 제1 고전압용 접지(100) 및 제2 고전압용 접지(200)가 각각 별도로 마련되어 있고, 접지 전위를 일치시키기 위하여 이들 간에 페라이트 비드(B1, B2, ...)가 개재되어 있다.

[0055] 일 실시예로서, 제1 고전압 소자(110)가 데이터 구동부(18)일 때 -70V의 펄스를 발생시키고 이 고전압 펄스는 제1 고전압용 접지(100)의 전위에 영향을 미치는 노이즈 발생원이 된다. 또한, 제2 고전압 소자(210)는 애노드 전극(22)으로서 1~4000V의 전압이 가해지며, 이 고전압은 제2 고전압용 접지(200)에 영향을 미치는 노이즈 발생원이 된다. 페라이트 비드(B1, B2, ...)는 제1 고전압용 접지(100)와 제2 고전압용 접지(200) 사이의 노이즈 영향을 감소시키며, 제1 및 제2 고전압용 접지(100,200)와 논리 소자를 위한 저전압용 접지(300) 사이의 노이즈 영향을 감소시킨다.

[0056] 도 6은 도 5의 회로도에서 저전압 논리 소자측에 대하여 노이즈 저감 필터 회로가 구성된 회로도이다.

[0057] 도 6의 회로도는 저전압 논리 소자가 디지털 논리 소자(310)와 아날로그 논리 소자(320)로 나뉘고, 이들을 위한 전원이 별도로 설치되며, 페라이트 비드(B_L) 및 커패시터가 구비된 모습을 나타낸다. 논리회로를 위한 저전압용 접지(300)는, 디지털 논리 소자(310)를 위한 디지털 논리 전원(V_{DL})과 아날로그 논리 소자(320)를 위한 아날로그 논리 전원(V_{AL})에 공통 접속된다. 디지털 논리 전원(V_{DL})과 아날로그 논리 전원(V_{AL})과의 사이에는 상호간의 노이즈를 차단하는 페라이트 비드(B_L)가 개재된다. 예를 들어, 저전압 소자 중 디지털 논리 소자(310)는 고주파의 펄스를 사용하고, 아날로그 논리 소자(320)는 고주파 스위칭 작용을 할 때, 이들은 상호 간에 악영향을 미칠 수 있는 노이즈를 발생시킨다. 페라이트 비드(B_L)는 디지털 논리 소자(310)에서 발생하는 노이즈가 아날로그

논리 소자(320)에게 영향을 미치지 않도록 고주파 노이즈에 대한 차단 작용을 한다. 또한, 페라이트 비드(B_L)는 아날로그 논리 소자(310)에서 발생하는 노이즈가 디지털 논리 소자(320)에게 영향을 미치지 않도록 고주파 노이즈에 대한 차단 작용을 한다.

[0058] 한편, 디지털 논리 전원(V_{DL})과 저전압용 접지(300) 사이에 커패시터(C1)가 개재되고, 아날로그 논리 전원(V_{AL})과 저전압용 접지(300) 사이에 커패시터(C2)가 개재된다. 이로써, 페라이트 비드(B_L)를 인덕터로 간주할 때, 저전압 논리 소자들(310,320)은 파이형(π type) 노이즈 감쇄회로에 의해 노이즈에 대해 보호된다.

[0059] 도 7은 도 6의 회로도들 등가적으로 재배열한 회로도이다. 좌측의 저전압 논리 소자측의 회로도를 보면, 디지털 논리 소자(310)에 전원을 공급하는 디지털 논리 전원(V_{DL}), 아날로그 논리 소자(320)에 전원을 공급하는 아날로그 논리 전원(V_{AL}), 및 디지털 논리 전원(V_{DL})과 아날로그 논리 전원(V_{AL}) 사이에 개재된 페라이트 비드(B_L)에 의한 인덕턴스가 구비된다. 페라이트 비드(B_L)는 직류 손실은 거의 없고 고주파 노이즈에 대해서만 대략 $10^2 \sim 10^{10}$ Ω 내외의 높은 임피던스 특성을 가지므로, 고주파 노이즈 성분은 크게 줄여주지만 직류 성분에는 거의 영향을 미치지 않으므로 노이즈 제거 역할을 할 수 있다. 제거되는 노이즈는 페라이트 비드(B_L) 내에서 열 에너지로 변환되어 소모된다. 페라이트 비드(B_L)는 Fe₂O₃, NiO, ZnO를 주성분으로 하여 이루어지며, 그 외에 보조 성분으로서 CoO 또는 MgO가 첨가되기도 한다.

[0060] 디지털 논리 전원(V_{DL})과 저전압용 접지(300) 사이에 커패시터(C1)가 개재되고, 아날로그 논리 전원(V_{AL})과 저전압용 접지(300) 사이에 커패시터(C2)가 개재된다. 즉, 페라이트 비드(B_L)를 중심으로 한쌍의 커패시터(C1, C2)가 양측의 전원(V_{DL}, V_{AL})에 대해 병렬로 연결되어 있다. 페라이트 비드(B_L)와 한 쌍의 커패시터(C1, C2)는 수동형 로우 패스 필터(Low Pass Filter)를 구성하여 고주파 노이즈에 대한 차단 기능을 한다.

발명의 효과

[0061] 상기한 본 발명에 따른 전계 방출 디스플레이 장치에 따르면 다음과 같은 효과가 있다.

[0062] 첫째, 서로 영향을 미칠 수 있는 고전압 소자들 및 저전압 소자들 사이에서 접지를 간접적으로 분리하여 노이즈 영향이 저감된 전계 방출 디스플레이 장치가 제공된다. 즉, 고전압 소자용 접지와 저전압 소자용 접지 사이에 고주파 성분에 대해서만 높은 임피던스를 가지는 페라이트 비드(B₁)를 개재하여, 고전압 소자와 저전압 소자 사이에서 노이즈 영향이 저감된다.

[0063] 둘째, 고전압 소자용 접지들을 개별적으로 마련하고, 각 접지 간에는 고주파 성분에 대해서만 높은 임피던스를 가지는 페라이트 비드(B₁, B₂)를 개재하여, 고전압 소자들 상호간의 노이즈 영향이 저감된다.

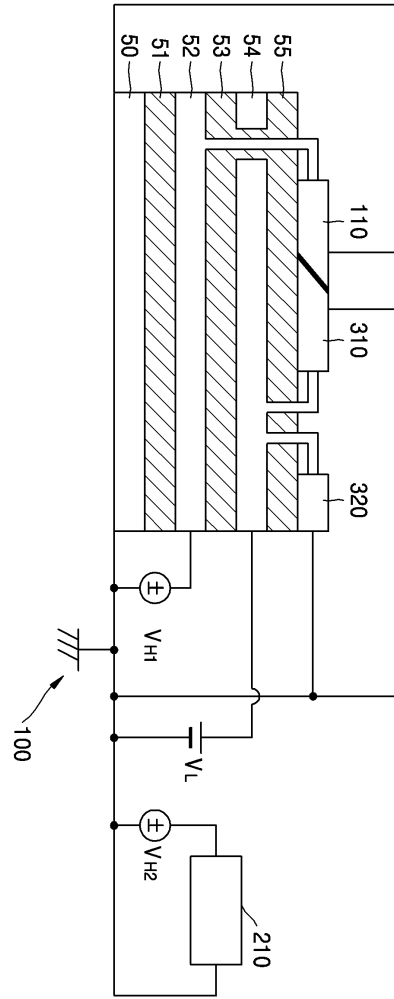
[0064] 셋째, 저전압 소자에 있어서, 디지털 논리 소자와 아날로그 논리 소자의 전원은 별도로 사용하고 접지는 공통으로 사용하되, 파이형 노이즈 필터 회로를 구성하여 저전압 소자 상호간의 노이즈 영향이 저감된 전계 방출 디스플레이 장치가 제공된다. 즉, 저전압 소자인 논리 소자들은 접지를 공통으로 사용하되, 디지털 논리 전원과 아날로그 논리 전원 사이에는 파이형 노이즈 필터 회로가 구성되어 상호간의 노이즈 영향이 저감된다.

[0065] 한편, 본 발명을 가장 바람직한 실시예를 기준으로 설명하였으나, 상기 실시예는 본 발명의 이해를 돕기 위한 것일 뿐이며, 본 발명의 내용이 그에 한정되는 것이 아니다. 본 발명의 구성에 대한 일부 구성요소의 부가, 삭감, 변경, 수정 등이 있더라도 첨부된 특허청구범위에 의하여 정의되는 본 발명의 기술적 사상에 속하는 한, 본 발명의 범위에 해당된다.

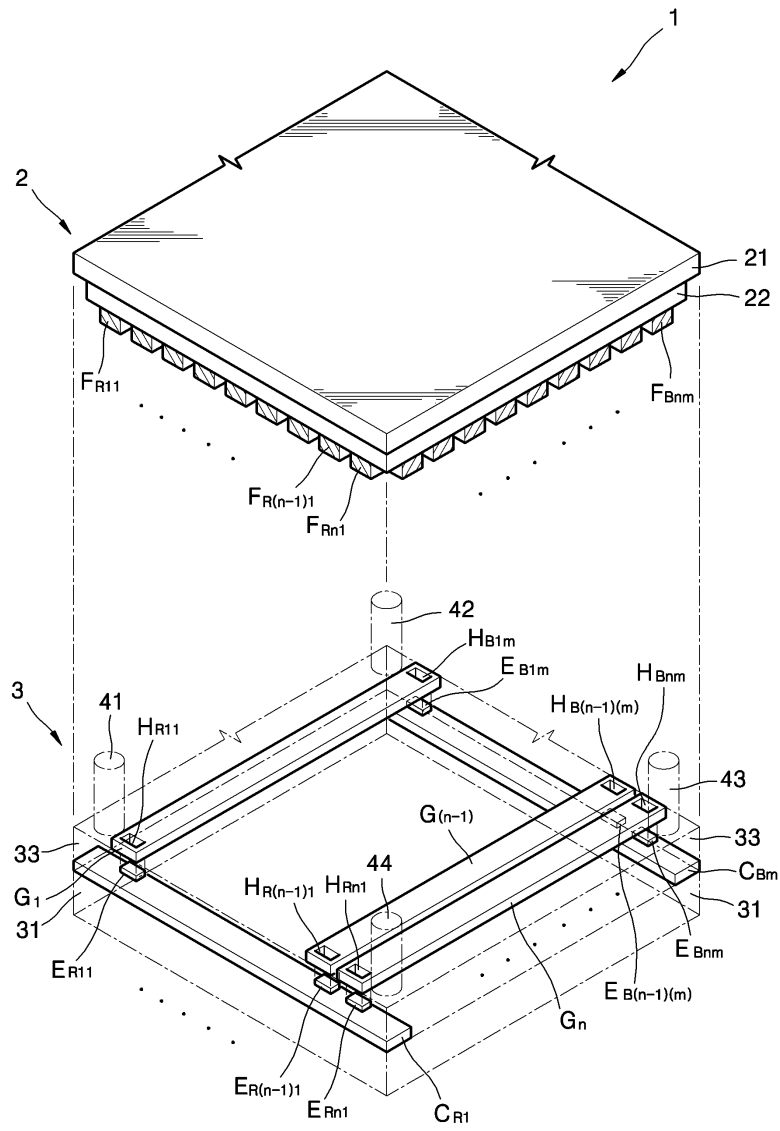
[0066] 예를 들어, 상기 실시예들에서는 제1 고전압 소자(110)를 데이터 구동부(18), 제2 고전압 소자(210)를 애노드 전극(22)으로 가정하여 설명하였으나, 이는 설명의 편의상 표현한 것이며, 상기 고전압 소자들은 전계 방출 디스플레이 패널(10)의 구조 설계 및 전극 라인들의 접속 관계에 따라 데이터 구동부, 주사 구동부, 캐소드 전극 라인들, 게이트 전극 라인들, 애노드 전극 중의 어느 하나가 될 수 있다. 특히, 상기 실시예들에서는 톱-게이트형(Top-Gate Type) 전계 방출 디스플레이 장치를 기준으로 하여 설명하였으나, 언더-게이트형(Under-Gate Type) 또는 메쉬형(Mesh Type)에 적합하도록 설계하는 것은 당업자가 용이하게 설계 변경할 수 있는 정도의 것이며 본 발명의 균등 범위에 속하는 것으로 이해하여야 한다.

도면

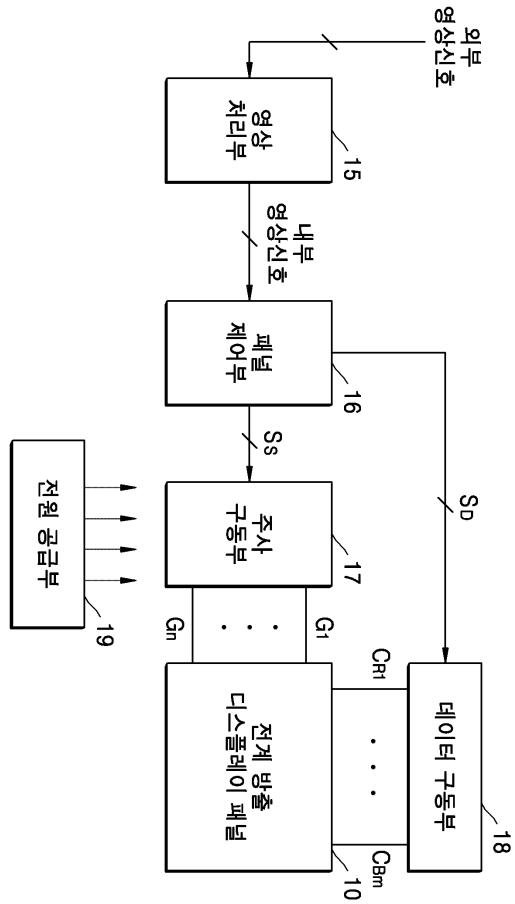
도면1



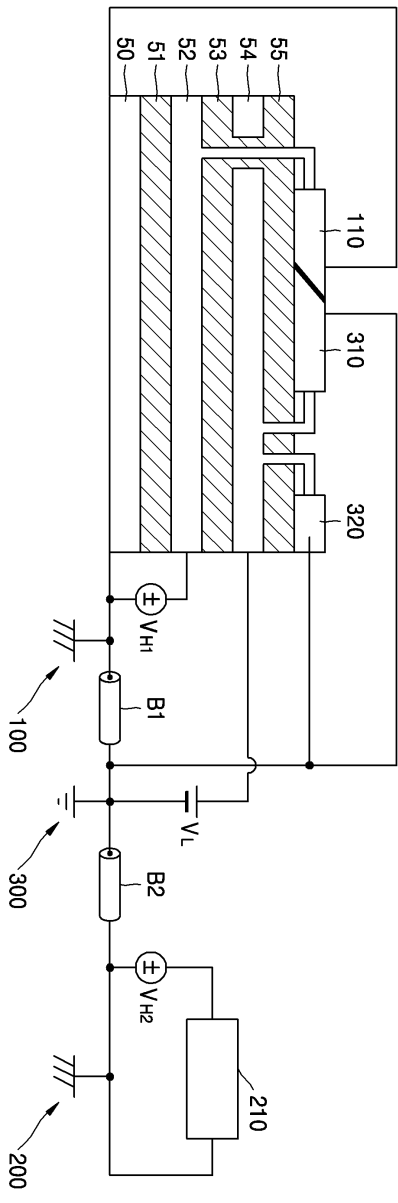
도면2



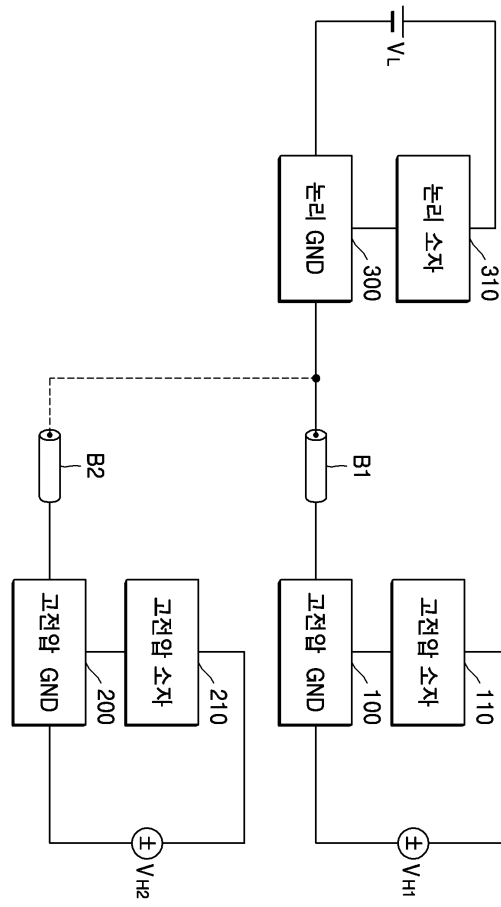
도면3



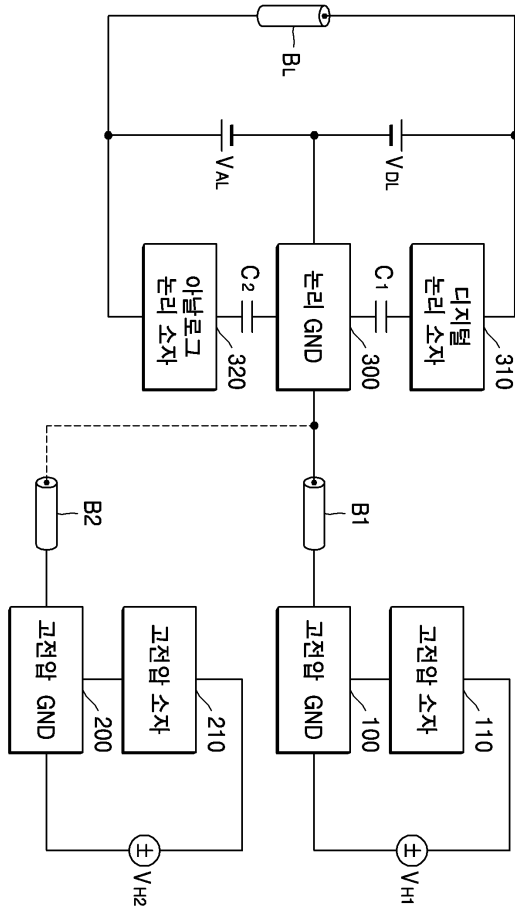
도면4



도면5



도면6



도면7

