

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구

국제사무국

(43) 국제공개일

2022년 5월 19일 (19.05.2022)



(10) 국제공개번호

WO 2022/103200 A1

(51) 국제특허분류:

H01L 27/15 (2006.01)

H01L 33/54 (2010.01)

H01L 25/075 (2006.01)

H01L 33/56 (2010.01)

PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(21) 국제출원번호:

PCT/KR2021/016539

(22) 국제출원일:

2021년 11월 12일 (12.11.2021)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

63/112,778

2020년 11월 12일 (12.11.2020) US

63/247,762

2021년 9월 23일 (23.09.2021) US

17/524,607

2021년 11월 11일 (11.11.2021) US

(84) 지정국

(별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(71) 출원인: 서울반도체 주식회사 (SEOUL SEMICONDUCTOR CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).

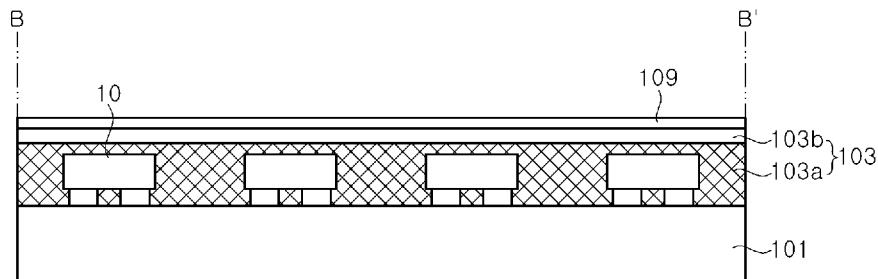
(72) 발명자: 박재현 (PARK, Jae Hyun); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR). 홍승식 (HONG, Seung Sik); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).

(74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울시 강남구 테헤란로14길 30-1, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM,

(54) Title: LIGHT-EMITTING MODULE, METHOD FOR MANUFACTURING SAME AND DISPLAY DEVICE COMPRISING SAME

(54) 발명의 명칭: 발광 모듈, 이를 제조하는 방법 및 이를 포함하는 디스플레이 장치



(57) Abstract: A light-emitting module according to one embodiment of the present disclosure comprises a circuit board, a plurality of unit pixels arranged on the circuit board, and a molding part covering the plurality of unit pixels. The molding part comprise a first molding layer at least partially covering each of the unit pixels, and a second molding layer covering the first molding layer. In addition, an anti-glare layer can be arranged on the molding part.

(57) 요약서: 본 개시의 일 실시예에 따른 발광 모듈은, 회로 기판, 상기 회로 기판 상에 배열된 복수의 유닛 픽셀 및 상기 복수의 유닛 픽셀을 덮는 몰딩부를 포함한다. 상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함한다. 또한, 안티-글레이층이 상기 몰딩부 상에 배치될 수 있다.



WO 2022/103200 A1

명세서

발명의 명칭: 발광 모듈, 이를 제조하는 방법 및 이를 포함하는 디스플레이 장치

기술분야

- [1] 본 발명은 발광 모듈, 이를 제조하는 방법 및 이를 포함하는 디스플레이 장치에 관한 것으로, 더욱 상세하게는 복수의 유닛 픽셀을 감싸는 몰딩부를 포함하는 발광 모듈에 관한 것이다.

배경기술

- [2] 발광소자는 무기 광원인 발광 다이오드를 이용한 반도체 소자로 디스플레이 장치, 차량용 램프, 일반 조명과 같은 여러 분야에 다양하게 이용되고 있다. 발광 다이오드는 수명이 길고, 소비전력이 낮으며, 응답속도가 빠른 장점이 있어 기존 광원을 빠르게 대체하고 있다.
- [3] 한편, 종래의 발광 다이오드는 디스플레이 장치에서 백라이트 광원으로 주로 사용되었는데, 최근 발광 다이오드를 이용하여 직접 이미지를 구현하는 디스플레이 장치가 개발되고 있다. 이러한 디스플레이는 마이크로LED 디스플레이로 지칭되기도 한다.
- [4] 디스플레이 장치는 일반적으로 청색, 녹색 및 적색의 혼합 색을 이용하여 다양한 색상을 구현한다. 디스플레이 장치는 다양한 이미지를 구현하기 위해 복수의 픽셀을 포함하고, 각 픽셀은 청색, 녹색 및 적색의 서브 픽셀을 구비한다. 이들 서브 픽셀들의 색상을 통해 특정 픽셀의 색상이 정해지고, 이들 픽셀들의 조합에 의해 이미지가 구현된다.
- [5] 마이크로LED 디스플레이의 경우, 각 서브 픽셀에 대응하여 마이크로LED가 평면상에 배열되고, 하나의 기판 상에 수많은 개수의 마이크로LED가 실장된다. 그런데 마이크로LED는 $200\mu\text{m}$ 이하 나아가 $100\mu\text{m}$ 이하로 매우 작아, 회로 기판에 전사하는 데 어려움이 있다. 또한, 작은 크기의 발광 다이오드를 회로 기판에 실장한 후, 광학적 왜곡이나 휘도의 손실없이 발광 다이오드를 물리적으로 보호하기도 어렵다. 나아가, 발광 다이오드를 보호함과 아울러 디스플레이 장치의 화질 향상을 도모할 수 있는 기술이 요구된다.

발명의 상세한 설명

기술적 과제

- [6] 본 발명이 해결하고자 하는 과제는, 회로 기판에 의해 초래될 수 있는 색감 차를 완화하고 휘도 손실을 최소화할 수 있도록 개선된 구조를 갖는 발광 모듈 및 그것을 제조하는 방법을 제공하는 것이다.
- [7] 본 발명이 해결하고자 하는 또 다른 과제는, 내구성을 강화할 수 있는 발광 모듈 및 그것을 제조하는 방법을 제공하는 것이다.

과제 해결 수단

- [8] 일 실시예에 따른 발광 모듈은, 회로 기판, 상기 회로 기판 상에 배열된 복수의 유닛 픽셀, 상기 복수의 유닛 픽셀을 덮는 몰딩부를 포함한다. 상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함한다. 나아가, 상기 발광 모듈은 상기 몰딩부 상에 배치된 안티-글래어층을 포함할 수 있다.
- [9] 일 실시예에 있어서, 상기 제1 몰딩층은 흑색 몰딩층을 포함할 수 있으며, 상기 제2 몰딩층은 투명 몰딩층을 포함할 수 있다. 다른 실시예에 있어서, 상기 제1 몰딩층은 투명 몰딩층을 포함할 수 있고, 상기 제2 몰딩층은 흑색 몰딩층을 포함할 수 있다.
- [10] 상기 제1 몰딩층은 상기 유닛 픽셀들 각각의 측면 및 상면을 덮을 수 있으며, 상기 제2 몰딩층은 상기 제1 몰딩층 상부에 배치될 수 있다.
- [11] 상기 제1 몰딩층은 상기 유닛 픽셀의 측면을 적어도 부분적으로 덮을 수 있으며, 상기 제2 몰딩층은 상기 제1 몰딩층을 덮을 수 있다. 나아가, 상기 제1 몰딩층은 상기 유닛 픽셀들 사이의 영역에서 오목한 형상을 가질 수 있다.
- [12] 더욱이, 상기 제2 몰딩층의 일부는 유닛 픽셀들 사이의 영역 내에 위치할 수 있다.
- [13] 일 실시예에 있어서, 상기 제1 몰딩층은 상기 유닛 픽셀들의 상면을 덮을 수 있으며, 상기 유닛 픽셀들 상에 위치하는 제1 몰딩층은 볼록한 형상을 가질 수 있다.
- [14] 일 실시예에 있어서, 상기 제2 몰딩층의 상면 프로파일은 상기 회로 기판의 프로파일과 무관하게 실질적으로 평평할 수 있다. 다른 실시예에 있어서, 상기 제2 몰딩층의 상면 프로파일은 상기 회로 기판의 프로파일과 실질적으로 동일할 수 있다.
- [15] 일 실시예에서, 상기 회로 기판의 상면은 비평면일 수 있으며, 상기 제1 몰딩층 및 제2 몰딩층은 각각 평평한 상면을 가질 수 있다.
- [16] 상기 발광 모듈은 상기 몰딩부와 상기 안티-글래어층 사이에 배치된 반사방지층을 더 포함할 수 있다.
- [17] 상기 발광 모듈은 상기 몰딩부와 상기 안티-글래어층 사이에 배치된 경도강화층을 더 포함할 수 있다.
- [18] 본 개시의 일 실시예에 따른 발광 모듈 제조 방법은, 회로 기판 상에 복수의 유닛 픽셀을 실장하고, 상기 회로 기판 상에 상기 복수의 유닛 픽셀을 덮는 몰딩부를 형성하는 것을 포함한다. 상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함한다. 나아가, 상기 몰딩부 상에 안티-글래어층이 형성될 수 있다.
- [19] 상기 발광 모듈 제조 방법은 상기 안티-글래어층, 상기 몰딩부, 및 상기 회로 기판의 가장자리를 커팅하는 것을 더 포함할 수 있다.
- [20] 일 실시예에서, 상기 몰딩부를 형성하는 것은, 제1 몰딩액을 도포하고 가경화하여 가경화된 제1 몰딩층을 형성하고, 상기 가경화된 제1 몰딩층 상에

플레이트를 배치하여 상기 가경화된 제1 몰딩층에 압력을 가하고, 상기 플레이트를 상기 가경화된 제1 몰딩층으로부터 제거하고, 상기 가경화된 제1 몰딩층 상에 제2 몰딩액을 도포하고 가경화하여 가경화된 제2 몰딩층을 형성하고, 상기 가경화된 제2 몰딩층 상에 플레이트를 배치하여 상기 가경화된 제2 몰딩층에 압력을 가하고, 상기 제1 몰딩층 및 상기 제2 몰딩층을 자외선으로 경화시키는 것을 포함할 수 있다.

[21] 상기 제1 몰딩액은 상기 회로 기관의 중앙부에 도포된 제1 부분, 및 상기 제1 부분에서 상기 회로 기관의 모서리들로 연장되는 제2 부분들을 갖도록 도포될 수 있다.

[22] 또한, 상기 제2 몰딩액은 상기 회로 기관의 중앙부에 도포된 제1 부분, 및 상기 제1 부분에서 상기 회로 기관의 모서리들로 연장되는 제2 부분들을 갖도록 도포될 수 있다.

[23] 상기 제2 부분들의 끝단들은 각각 상기 회로 기관의 모서리들로부터 이격될 수 있다.

[24] 다른 실시예에 있어서, 상기 몰딩부를 형성하는 것은, 상기 회로 기관 상에 잉크젯 기술을 이용하여 제1 몰딩액을 분사하여 제1 몰딩층을 형성하고, 상기 제1 몰딩층 상에 제2 몰딩액을 분사하여 제2 몰딩층을 형성하는 것을 포함할 수 있다.

[25] 일 실시예에서, 상기 1 몰딩층은 흑색 몰딩층으로 형성될 수 있으며, 상기 제2 몰딩층은 투명 몰딩층으로 형성될 수 있다. 다른 실시예에서, 상기 1 몰딩층은 투명 몰딩층으로 형성될 수 있으며, 상기 제2 몰딩층은 흑색 몰딩층으로 형성될 수 있다.

[26] 상기 발광 모듈 제조 방법은, 상기 안티-글래어층을 형성하기 전에, 상기 몰딩부 상에 반사 방지층을 형성하는 것을 더 포함할 수 있다.

[27] 상기 발광 모듈 제조 방법은, 상기 안티-글래어층을 형성하기 전에, 경도강화층을 형성하는 것을 더 포함할 수 있다.

[28] 본 개시의 일 실시예에 따른 디스플레이 장치는, 패널 기관 및 상기 패널 기관 상에 배열된 복수의 발광 모듈을 포함한다. 상기 발광 모듈은 각각, 회로 기관, 상기 회로 기관 상에 배열된 복수의 유닛 픽셀, 및 상기 복수의 유닛 픽셀을 덮는 몰딩부를 포함한다. 상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함할 수 있다. 나아가, 상기 발광 모듈들은 각각 상기 몰딩부 상에 배치된 안티-글래어층을 포함할 수 있다.

발명의 효과

[29] 본 발명의 실시예들에 따르면, 복수의 유닛 픽셀을 감싸도록 흑색 몰딩층과 투명몰딩층을 포함하는 몰딩부를 회로 기관 상에 배치하여 색감 차를 개선하고 휘도 손실을 최소화하는 발광 모듈이 제공될 수 있다.

- [30] 또한, 본 발명의 다른 실시예들에 따르면, 복수의 유닛 픽셀을 감싸는 몰딩부 상에 경도강화층을 배치하여 표면 경도가 향상된 발광 모듈이 제공될 수 있다.

도면의 간단한 설명

- [31] 도 1A는 일 실시예에 따른 디스플레이 장치를 설명하기 위한 개략적인 평면도이다.
- [32] 도 1B는 도 1A의 절취선 A-A'을 따라 취해진 개략적인 단면도이다.
- [33] 도 2A는 일 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 평면도이다.
- [34] 도 2B는 도 2A의 절취선 B-B'을 따라 취해진 개략적인 단면도이다.
- [35] 도 3A는 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [36] 도 3B는 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [37] 도 4는 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [38] 도 5는 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [39] 도 6은 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [40] 도 7A 내지 7G는 일 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [41] 도 8은 일 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 평면도이다.
- [42] 도 9A 내지 9H는 본 개시의 또 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [43] 도 10A 내지 10H는 본 개시의 또 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [44] 도 11은 발광 모듈 제조 공정에서 생성될 수 있는 몰딩부의 측면 형상을 설명하기 위한 개략적인 단면도이다.
- [45] 도 12A 내지 도 12E는 본 개시의 또 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [46] 도 13A, 도 13B, 및 도 13C는 본 개시의 다양한 유닛 픽셀을 설명하기 위한 개략적인 단면도들이다.

발명의 실시를 위한 최선의 형태

- [47] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 본 발명이 속하는 기술분야의 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고

다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 또한, 하나의 구성요소가 다른 구성요소의 "상부에" 또는 "상에" 있다고 기재된 경우 각 부분이 다른 부분의 "바로 상부" 또는 "바로 상에" 있는 경우뿐만 아니라 각 구성요소와 다른 구성요소 사이에 또 다른 구성요소가 개재된 경우도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [48] 도 1A는 일 실시예에 따른 디스플레이 장치를 설명하기 위한 개략적인 평면도이고, 도 1B는 도 1A의 절취선 A-A'를 따라 취해진 개략적인 단면도이다.
- [49] 도 1A 및 도 1B를 참조하면, 디스플레이 장치(1000)는 패널 기관(200) 및 복수의 발광 모듈(100)을 포함할 수 있다. 각각의 발광 모듈(100)은 복수의 유닛 픽셀(10)을 포함할 수 있다.
- [50] 디스플레이 장치(1000)는, 특별히 한정되는 것은 아니나, 마이크로 LED TV, 스마트 워치, VR 헤드셋과 같은 VR 디스플레이 장치, 또는 증강 현실 안경과 같은 AR 디스플레이 장치를 포함할 수 있다.
- [51] 상기 패널 기관(200)은 PI(Polyimide), FR4, 유리(glass) 등의 재질로 형성될 수 있으며, 수동 매트릭스 구동 또는 능동 매트릭스 구동을 위한 회로를 포함할 수 있다. 일 실시예에 있어서, 상기 패널 기관(200)은 내부에 배선 및 저항을 포함할 수 있다. 다른 실시예에서, 상기 패널 기관(200)은 배선, 트랜지스터 및 커패시터 등을 포함할 수 있다. 또한, 상기 패널 기관(200)은 회로에 전기적으로 접속할 수 있는 패드들을 상면에 가질 수 있다.
- [52] 복수의 발광 모듈(100)이 패널 기관(200) 상에 정렬될 수 있다. 발광 모듈들(100)은 서로 간격을 두고 배치될 수도 있고, 서로 밀착되도록 배치될 수도 있다. 발광 모듈들(100) 사이의 간격은 후술하는 유닛 픽셀들(10) 사이의 간격을 고려하여 설정될 수 있다. 예를 들어, 인접한 발광 모듈들(100) 내에 각각 배치된 두 개의 인접한 유닛 픽셀들(10) 사이의 간격은 하나의 발광 모듈(100) 내의 유닛 픽셀들(10) 사이의 간격과 실질적으로 동일할 수 있다. 그러나 본 개시가 반드시 이에 한정되는 것은 아니다. 발광 모듈(100)에 대해서는 도 2A 및 도 2B를 참조하여 상세히 설명한다.
- [53] 도 2A는 본 발명의 일 실시예에 따른 하나의 발광 모듈(100)을 도시한 평면도이고, 도 2B는 도 2A의 절취선 B-B'를 따라 취해진 개략적인 단면도이다.
- [54] 도 2A 및 도 2B를 참조하면, 일 실시예에 따른 발광 모듈(100)은 회로 기관(101), 복수의 유닛 픽셀(10), 몰딩부(103), 및 안티-글래어층(109)을 포함할 수 있다. 상기 몰딩부(103)는 제1 몰딩층(103a) 및 제2 몰딩층(103b)을 포함할 수 있다.
- [55] 상기 회로 기관(101)은 상기 패널 기관(200)과 상기 복수의 유닛 픽셀(10)을 전기적으로 연결하기 위한 회로를 가질 수 있다. 상기 회로 기관(101) 내의 회로는 다층 구조로 형성될 수 있다. 또한, 상기 회로 기관(101)은 상기 복수의 유닛 픽셀(10)을 수동 매트릭스 구동 방식으로 구동하기 위한 수동 회로 또는 능동 매트릭스 구동 방식으로 구동하기 위한 능동 회로를 포함할 수도 있다.

상기 회로 기관(101)은 표면에 노출된 패드들을 가질 수 있으며, 상기 복수의 유닛 픽셀(10)은 본딩재를 통해 상기 회로 기관(101)의 패드들에 본딩될 수 있다. 또한 상기 회로 기관(101)은 디스플레이 장치에 적합한 흑색 회로 기관(101)일 수 있다.

- [56] 상기 복수의 유닛 픽셀(10)은 상기 회로 기관(101) 상에 배열된다. 상기 복수의 유닛 픽셀(10)은 각각 적색광, 녹색광, 청색광을 방출하는 복수의 발광 소자들을 포함할 수 있다. 발광 소자들은 각각 서브 픽셀에 대응할 수 있다. 일 실시예에 있어서, 상기 유닛 픽셀(10)은 서로 동일 평면에 배열된 적어도 3개의 발광 소자들을 포함할 수 있다. 일 예로, 도 13A에 도시한 바와 같이, 유닛 픽셀(10a)은 투명 기관(11) 상에 서로 이격되어 배치된 적어도 3개의 발광 소자들(13a, 13b, 13c)을 포함할 수 있으며, 투명 기관(11)을 통해 광을 방출할 수 있도록 상기 투명 기관(11)과 함께 발광소자들(13a, 13b, 13c)이 회로 기관(101) 상에 배치될 수 있다. 또 다른 예에 있어서, 도 13B에 도시한 바와 같이, 상기 복수의 유닛 픽셀(10b)은 각각 서로 이격된 적어도 3개의 발광 소자들(13a, 13b, 13c)을 포함할 수 있다. 유닛 픽셀(10c)은 앞서 설명한 투명 기관(11) 없이 회로 기관(101) 상에 배열된 발광 소자들(13a, 13b, 13c)을 포함할 수 있다. 즉, 회로 기관(101) 상에 서로 인접하여 배치된 적어도 3개의 발광 소자들(13a, 13b, 13c)이 하나의 유닛 픽셀(10)을 구성할 수 있다.
- [57] 다른 실시예에 있어서, 상기 복수의 유닛 픽셀(10c)은 각각 수직 방향으로 적층된 제1 LED적층(23a), 제2 LED적층(23b), 및 제3 LED적층(23c)을 포함할 수 있다. 제1 LED적층(23a), 제2 LED적층(23b), 및 제3 LED적층(23c)이 각각 서브 픽셀을 구성할 수 있다. 도 13C에 도시된 바와 같이, 유닛 픽셀(10c)은 투명 기관(21) 상에 수직으로 적층된 제1, 제2, 및 제3 LED 적층들(23a, 23b, 23c)을 포함할 수 있다. 제1, 제2, 및 제3 LED 적층들(23a, 23b, 23c)은 투명 기관(21)을 통해 광을 방출할 수 있도록 투명 기관(21)과 함께 회로 기관(101) 상에 배치될 수 있다.
- [58] 상기 복수의 유닛 픽셀(10)은 상기 회로 기관(101) 상에 매트릭스 형태로 배열될 수 있다. 상기 복수의 유닛 픽셀(10)은 도 2A에 도시한 바와 같이 4x4로 배열될 수 있으나, 이에 한정되는 것은 아니며, 2x2, 3x3, 5x5 등 다양한 행렬(nxm, n=1,2,3,4,..., m=1,2,3,4,...)로 배열될 수 있다.
- [59] 상기 몰딩부(103)는 복수개의 몰딩층(103a, 103b)을 포함할 수 있으며, 상기 복수개의 몰딩층(103a, 103b)의 수는 제한하지 않는다. 상기 복수개의 몰딩층(103a, 103b)은 서로 다른 색을 가질 수 있으며, 적어도 2 종의 물질로 구성될 수 있다.
- [60] 상기 제1 몰딩층(103a)은 상기 복수의 유닛 픽셀(10)을 덮도록 상기 회로 기관(101) 상에 배치될 수 있다. 구체적으로, 상기 제1 몰딩층(103a)은 상기 회로 기관(101) 표면을 접할 수 있고, 상기 복수의 유닛 픽셀(10)의 하면, 측면 및 상면을 덮을 수 있다. 상기 제1 몰딩층(103a)은 평평한 상면을 가질 수 있다. 일

실시예에서, 회로 기관(101)은 휘어지거나 뒤틀릴 수 있으며, 이에 따라, 그 표면이 평평하지 않을 수 있다. 이 경우에도, 제1 몰딩층(103a)은 회로 기관(101)의 평탄도에 영향을 받지 않고 평평한 상면을 가질 수 있다. 다시 말해, 제1 몰딩층(103a)은 회로 기관(101)의 상면 왜곡을 흡수하여 평평한 상면을 제공한다. 따라서, 제1 몰딩층(103a)은 국부적으로 두꺼운 부분과 얇은 부분을 포함할 수 있으며, 제1 몰딩층(103a) 상면 프로파일은 회로 기관(101)의 상면 프로파일과 다를 수 있다.

[61] 상기 제2 몰딩층(103b)은 상기 제1 몰딩층(103a)의 상면을 덮을 수 있으며, 평평한 상면을 가질 수 있다. 제2 몰딩층(103b)은 대체로 균일한 두께를 가질 수 있다. 제1 몰딩층(103a)과 제2 몰딩층(103a)의 측면은 서로 나란할 수 있으며, 이들 측면들은 또한 기관(101)의 측면과 나란할 수 있다.

[62] 상기 제1 몰딩층(103a) 및 제2 몰딩층(103b)을 포함하는 몰딩부(103)는 자외선 경화 수지를 이용하여 형성될 수 있다. 자외선 경화 수지를 이용함으로써 열 경화 수지에 비해 몰딩부(103)의 경도를 증가시킬 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니며, 열 경화 수지를 이용하여 몰딩부(103)를 형성할 수도 있다.

[63] 상기 몰딩부(103)의 재료는 아크릴계, 실리콘계, 또는 우레탄계 수지를 포함할 수 있다. 상기 몰딩부(103)의 재료는 광 흡수제 또는 염료를 더 포함할 수 있다. 상기 몰딩부(103)의 재료는 투명할 수도 있고, 흑색, 백색 및 회색일 수 있다.

[64] 일 실시예에 있어서, 상기 제1 몰딩층(103a)은 흑색 몰딩층으로 형성될 수 있다. 상기 흑색 몰딩층은 상기 회로 기관(101)에 의한 색감 차이를 개선하여 추출되는 광의 균일도를 향상시킬 수 있다. 또한 상기 제1 몰딩층(103a)이 상기 복수의 유닛 픽셀(10)을 감싸고 있어 유닛 픽셀(10)의 측면으로 추출되는 광을 차단시킬 수 있으며, 이에 따라, 좌우 시야각이 감소하며, 인접하는 유닛 픽셀 간의 경계선이 관찰되는 것을 방지할 수 있다.

[65] 한편, 상기 제2 몰딩층(103b)은 투명 몰딩층으로 형성될 수 있다. 상기 투명 몰딩층은 디스플레이 장치(1000)의 광학적인 왜곡을 없애 시각적 이미지를 향상시킬 수 있다. 또한, 상기 흑색 몰딩층과 상기 투명 몰딩층을 함께 배치하여 상기 회로 기관(101)에 의한 색감 차를 완화하는 것에 더해 상기 흑색 몰딩층만을 배치할 경우보다 휘도를 향상시킬 수 있다.

[66] 본 실시예에 있어서, 제1 몰딩층(103a)이 흑색 몰딩층으로 형성되고, 제2 몰딩층(103b)이 투명 몰딩층으로 형성된 것으로 설명하지만, 본 개시는 이에 한정되는 것은 아니다. 다른 실시예에 있어서, 상기 제1 몰딩층(103a)이 투명 몰딩층으로 형성되고, 상기 제2 몰딩층(103b)이 흑색 몰딩층으로 형성될 수도 있다. 균일한 두께를 갖는 제2 몰딩층(103b)을 흑색 몰딩층으로 형성함으로써 회로 기관(101)에 의한 색감차를 개선할 뿐만 아니라 발광 모듈(100) 내 위치에 따른 휘도 균일성을 개선할 수 있다.

[67] 본 실시예에 있어서, 상기 제1 몰딩층(103a)은 복수의 유닛 픽셀(10)의 상면을

덮을 수 있다. 유닛 픽셀(10)의 상면에 위치하는 제1 몰딩층(103a)의 두께는 유닛 픽셀들(10) 사이의 폭보다 작을 수 있다.

- [68] 안티-글래어층(109)은 상기 몰딩부(103) 상에 배치될 수 있다. 상기 안티-글래어층(109)은 실리카, 멜라민 및 아크릴 등의 미립자를 경화 수지와 혼합하여 빛을 산란시킴으로써 글래어링을 방지할 수 있다. 안티-글래어층(109)은 높은 투과율을 유지하며, 발광 모듈(100) 표면의 명료성 및 부드러움을 개선할 수 있다. 안티-글래어층(109)은 아크릴계, 실리콘계 및 우레탄계 등의 고분자와 함께 실리카, 멜라민 및 아크릴 등의 미립자를 포함할 수 있다. 안티-글래어층(109)의 두께, 미립자의 밀도 및 크기 등을 조절하여 글래어 방지 효과를 조절할 수 있다.
- [69] 본 실시예에서, 각각의 발광 모듈(100)은 몰딩부(103)를 포함한다. 한편, 상기 몰딩부(103)에 더하여, 상기 패널 기관(200) 상에서 상기 발광 모듈들(100)을 덮는 추가 몰딩부가 배치될 수 있으며, 이에 따라, 발광 모듈들의 경계선이 관찰되는 것을 방지할 수 있다.
- [70] 도 3A는 본 개시의 또 다른 실시예에 따른 발광 모듈을 도시한 개략적인 단면도이다.
- [71] 도 3A를 참조하면, 발광 모듈은 회로 기관(101), 복수의 유닛 픽셀(10), 제1 몰딩층(103a), 제2 몰딩층(103b), 및 안티-글래어층(109)을 포함한다. 여기서, 회로 기관(101), 복수의 유닛 픽셀(10), 및 안티-글래어층(109)은 도 2A 및 도 2B를 참조하여 설명한 바와 유사하므로, 중복을 피하기 위해 상세한 설명은 생략한다.
- [72] 상기 제1 몰딩층(103a)은 유닛 픽셀들(10)의 하면과 측면을 덮도록 배치될 수 있다. 유닛 픽셀들(10)의 상면에는 제1 몰딩층(103a)이 배치되지 않으며, 이에 따라, 유닛 픽셀들의 휘도를 증가시킬 수 있다. 한편, 상기 제1 몰딩층(103a)은 유닛 픽셀들(10) 사이에서 오목한 표면을 가질 수 있다. 상기 제1 몰딩층(103a)은 유닛 픽셀(10)에 접하여 측벽을 형성한다. 유닛 픽셀(10)의 측면에 위치하는 제1 몰딩층(103a)은 유닛 픽셀(10)의 하부로 갈수록 더 두꺼운 측벽을 형성한다. 즉, 제1 몰딩층(103a)은 회로 기관(101)에 가까울수록 수평 방향 두께가 증가한다.
- [73] 제2 몰딩층(103b)은 상기 제1 몰딩층(103a)의 오목한 상면을 따라 배치될 수 있다. 상기 제2 몰딩층(103b)은 제1 몰딩층(103a)에 비해 더 많은 양으로 형성될 수 있으며, 제1 몰딩층(103a)에 비해 더 평평한 상면을 가질 수 있다.
- [74] 상기 제1 몰딩층(103a)은 흑색 몰딩층으로 형성될 수 있고, 상기 제2 몰딩층(103b)은 투명 몰딩층으로 형성될 수 있다. 이에 따라, 제1 몰딩층(103a)은 유닛 픽셀(10)의 상부 영역에서 측면 방향으로 방출되는 광을 차단하지 않고, 단지 유닛 픽셀(10)의 하부 영역에서 측면으로 방출되는 광을 차단할 수 있다. 이에 따라, 유닛 픽셀들(10) 사이의 광 간섭이 발생하는 것을 효율적으로 방지하면서, 유닛 픽셀(10)에서 방출되는 광의 휘도 및 지향각을 증가시킬 수 있다.

- [75] 그러나, 본 개시는 이에 한정되는 것은 아니며, 상기 제1 몰딩층(103a)이 투명 몰딩층으로 형성되고, 상기 제2 몰딩층(103b)이 흑색 몰딩층으로 형성될 수도 있다. 이에 따라, 유닛 픽셀들(10)의 측면으로 방출되는 광을 대부분 차단할 수 있다.
- [76] 상기 제1 몰딩층(103a) 및 제2 몰딩층(103b)은 회로 기관(101)의 위치에 상관없이 유닛 픽셀(10)의 측면 및 상면을 동일한 형상으로 덮을 수 있다. 예를 들어, 회로 기관(101)이 휘어지거나 뒤틀려 있어 유닛 픽셀들(10)이 서로 다른 높이에 배치되더라도, 제1 몰딩층(103a) 및 제2 몰딩층(103b)은 각각의 유닛 픽셀(10)의 측면 및 상면을 실질적으로 동일하게 덮을 수 있다. 즉, 제1 몰딩층(103a) 및 제2 몰딩층(103b)은 회로 기관(101)의 비평면을 따라 형성될 수 있으며, 따라서, 제2 몰딩층(103b)의 상면은 회로 기관(101)의 상면과 같은 형상으로 형성될 수 있다. 특히, 제2 몰딩층(103b)의 상면 프로파일은 회로 기관(101)의 상면 프로파일과 실질적으로 동일할 수 있다.
- [77] 도 3B는 본 개시의 또 다른 실시예에 따른 발광 모듈을 설명하기 위한 개략적인 단면도이다.
- [78] 도 3B를 참조하면, 본 실시예에 따른 발광 모듈은 도 3A를 참조하여 설명한 발광 모듈과 대체로 유사하나, 제1 몰딩층(103a)이 유닛 픽셀들(10)의 상면을 덮는 것에 차이가 있다. 즉, 제1 몰딩층(103a)은 유닛 픽셀들(10)의 상면, 측면, 및 하면을 덮을 수 있다. 다만, 제1 몰딩층(103a)은 유닛 픽셀들(10) 사이의 영역에서 오목한 표면을 가질 수 있으며, 유닛 픽셀들(10) 상에서 볼록한 표면을 가질 수 있다. 제2 몰딩층(103b)은 제1 몰딩층(103a)을 덮으며, 제1 몰딩층(103b)의 상면에 비해 평평한 상면을 가질 수 있다.
- [79] 본 실시예에서도, 제1 몰딩층(103a) 및 제2 몰딩층(103b)은 도 3A를 참조하여 설명한 바와 같이, 회로 기관(101)의 비평탄면을 따라 형성될 수 있다. 따라서, 유닛 픽셀들(10) 상에는 실질적으로 동일한 양의 제1 몰딩층(103a)이 배치될 수 있으며, 제2 몰딩층(103b)의 상면은 회로 기관(101)의 비평탄면을 따라 회로 기관(101)의 상면과 같은 형상으로 형성될 수 있다.
- [80] 도 4는 본 개시의 또 다른 실시예에 따른 발광 모듈을 도시한 개략적인 단면도이다.
- [81] 도 4를 참조하면, 본 실시예에 따른 발광 모듈은 회로 기관(101), 복수의 유닛 픽셀(10), 제1 몰딩층(103a), 제2 몰딩층(103b), 및 안티-글래어층(109)을 포함할 수 있다. 본 실시예에 따른 발광 모듈은 도 2A 및 도 2B를 참조하여 앞서 설명한 발광 모듈과 대체로 유사하므로, 중복을 피하기 위해 이하에서는 차이점에 대해 설명한다.
- [82] 본 실시예에서, 상기 제1 몰딩층(103a)은 유닛 픽셀들(10)의 하면 및 측면을 둘러싸고 배치될 수 있다. 다만, 상기 제1 몰딩층(103a)은 복수의 유닛 픽셀(10)의 상면이 노출되도록 상기 회로 기관(101) 상에 형성될 수 있다. 상기 제1 몰딩층(103a)은 평평한 상면을 가질 수 있고, 제1 몰딩층(103a)의 상면은 유닛

픽셀들(10)의 상면과 나란할 수 있다. 제2 몰딩층(103b)은 제1 몰딩층(103a) 상에 배치되며, 유닛 픽셀들(10)의 상면에 접할 수 있다.

[83] 상기 제1 몰딩층(103a)은 흑색 몰딩층으로 형성될 수 있고, 상기 제2 몰딩층(103b)은 투명 몰딩층으로 형성될 수 있으나, 이에 한정되는 것은 아니며, 상기 제1 몰딩층(103a)이 투명 몰딩층으로 형성되고, 상기 제2 몰딩층(103b)이 흑색 몰딩층으로 형성될 수도 있다.

[84] 도 5는 본 개시의 또 다른 실시예에 따른 발광 모듈을 도시한 개략적인 단면도이다.

[85] 도 5를 참조하면, 본 실시예에 따른 발광 모듈은 도 2A 및 도 2B를 참조하여 설명한 발광 모듈과 대체로 유사하나, 제2 몰딩층(103b)과 안티-글래어층(109) 사이에 반사방지층(105)을 더 포함하는 것에 차이가 있다.

[86] 반사 방지층(105)은 제2 몰딩층(103b)의 상면에서 발생하는 광 반사를 방지하여 발광 모듈의 휘도를 향상시킨다. 일 실시예에서, 상기 반사방지층(105)은 광학용 접착 소재를 이용하여 상기 제2 몰딩층(103b) 상에 배치될 수 있다. 상기 광학용 접착 소재는 제2 몰딩층(103b)을 덮어 제2 몰딩층(103b)의 표면에서 반사되는 것을 방지한다. 상기 광학용 접착 소재는 예를 들어, 아크릴계, 실리콘계, 및 우레탄계 등의 성분을 포함할 수 있다. 본 발명의 실시예에 따르면, 접착제는 비정형의 액상 형태인 OCR(optically clear resin)일 수 있으나, 이에 한정되는 것은 아니며, 양면테이프 같은 필름 형태인 OCA(optically clear adhesive)일 수 있다.

[87] 상기 반사방지층(105)은 PET(polyethylene terephthalate) 또는 TAC(tri-acetyl cellulose) 등과 같은 고분자 물질을 습식 코팅법으로 도포한 AR(anti-reflector) 코팅 필름일 수도 있다. 또 다른 실시예에서, 상기 반사 방지층(105)은 굴절률이 서로 다른 무기물층들을 배치하여 형성될 수도 있다. 예를 들어, ITO(Indium tin oxide), SiO₂, SiON, Si₃N₄, TiO₂, Ta₂O₅ 등의 산화물층들 중 적어도 2개의 층을 제2 몰딩층(103b) 상에 적층하여 반사 방지층(105)을 형성할 수도 있으며, 산화물층들이 적층된 코팅 필름을 제2 몰딩층(103b) 상에 부착하여 반사 방지층(105)을 형성할 수도 있다. 상기 반사 방지층(105)은 굴절율이 서로 다른 두 층 이상의 박막을 적층하여 박막들의 계면에서 발생하는 빛의 간섭을 이용할 수 있다. 각 박막의 경계면에서 반사되는 파장들이 서로 소멸간섭을 일으키도록 하여 반사 방지층(105)의 반사율을 감소시키고, 투과도를 높일 수 있으며, 이에 따라, 디스플레이 장치의 휘도를 증가시킬 수 있다.

[88] 도 6은 본 개시의 또 다른 실시예에 따른 발광 모듈을 도시한 개략적인 단면도이다.

[89] 도 6을 참조하면, 본 실시예에 따른 발광 모듈은 도 2A 및 도 2B를 참조하여 설명한 발광 모듈과 대체로 유사하나, 제2 몰딩층(103b)과 안티-글래어층(109) 사이에 경도강화층(107)을 더 포함하는 것에 차이가 있다.

[90] 경도강화층(107)은 제2 몰딩층(103b) 상에 배치될 수 있다. 상기

경도강화층(107)은 광학용 접착 소재를 이용하여 상기 제2 몰딩층(103b) 상에 배치할 수 있다.

- [91] 상기 경도강화층(107)은 유리(glass) 또는 플라스틱을 포함할 수 있으며, 플라스틱은 예를 들어, 폴리메틸메타크릴레이트(PMMA) 및 폴리카보네이트(polycarbonate) 등을 포함할 수 있다. 상기 경도강화층(107)은 연필경도 2H 이상의 경도를 가질 수 있다. 상기 발광 모듈은 또한 반사방지층 및 오염 방지층을 더 포함할 수 있다. 경도강화층(107)이 자외선 경화 재료로 형성될 수 있다. 이 경우, 경도강화층(107)은 제1 몰딩층(103a) 및 제2 몰딩층(103b)과 함께 자외선 조사에 의해 경화될 수도 있다.
- [92] 본 발명의 실시예들에 있어서, 발광 모듈(100)은 복수의 유닛 픽셀(10)을 포함하며, 복수의 발광 모듈(100)이 정렬되어 디스플레이 장치가(1000) 제조될 수 있다. 이하에서는 발광 모듈 제조 방법에 대해 상세하게 설명한다.
- [93] 도 7A 내지 도 7G는 본 발명의 일 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [94] 도 7A를 참조하면, 회로 기판(101) 상에 복수의 유닛 픽셀(10)이 본딩된다. 상기 복수의 유닛 픽셀(10)은 일정한 간격으로 서로 이격되도록 상기 회로 기판(101)의 상면에 배치될 수 있다. 유닛 픽셀(10)의 전극들은 솔더를 통해 각각 회로 기판(101)에 형성된 전극들에 본딩될 수 있으나, 이에 한정되는 것은 아니며, 예를 들어, 유테틱 본딩, 에폭시 본딩 등에 의해 본딩될 수 있다.
- [95] 도 7B를 참조하면, 상기 회로 기판(101) 상에 몰딩액을 도포하여 제1 몰딩층(103a)을 형성할 수 있다. 상기 몰딩액은 상기 회로 기판(101) 상에 도포되거나 코팅되거나 제팅(jetting)될 수 있으나, 본 개시가 이에 한정되는 것은 아니다. 상기 몰딩액이 도포된 후, 상기 몰딩액은 가경화될 수 있다. 일 실시예에서, 흑색 안료가 포함된 몰딩액을 도포하여 제1 몰딩층(103a)을 형성할 수 있다. 다른 실시예에서, 투명 몰딩액을 도포하여 제1 몰딩층(103a)을 형성할 수 있다.
- [96] 몰딩액을 도포하여 제1 몰딩층(103a)을 형성할 경우, 몰딩액을 회로 기판(101) 상에 균일한 두께로 도포하는 것이 어렵다. 본 개시는 몰딩액을 도포하고 플레이트(110)를 이용하여 균일한 두께로 제1 몰딩층(103a)을 형성하는 방법을 개시한다.
- [97] 몰딩액을 회로 기판(101)의 전면에 도포할 경우, 몰딩액이 회로 기판(101)의 가장자리에 누적되어 제1 몰딩층(103a)이 회로 기판(101)의 가장자리 부분에 두껍게 형성될 수 있다. 이를 방지하기 위해, 본 실시예에서, 상기 몰딩액은 회로 기판(101)의 전면에 도포되기 보다는 회로 기판(101)의 일부에 도포될 수 있다. 특히, 회로 기판(101)의 다른 부분에 비해 중앙부에 더 많은 양이 도포되어 중앙부가 위로 볼록한 형태로 도포될 수 있다. 회로 기판(101) 상에 도포된 몰딩액의 형상이 도 8에 개략적으로 도시되어 있다. 도 8을 참조하면, 상기 제1 몰딩층(103a)을 형성하는 몰딩액은 회로 기판(101)의 중앙부에 다량으로

도포되고, 중앙부로부터 회로 기관(101)의 모서리들을 향해 가지 형상으로 도포될 수 있다. 상기 몰딩액은 회로 기관(101)의 중앙부에 도포된 제1 부분 및 상기 제1 부분에서 회로 기관(101)의 모서리로 향하는 적어도 4개의 가지부를 포함할 수 있다. 회로 기관(101)의 중앙부에 도포된 몰딩액의 도포양은 가지부의 몰딩액 도포양보다 많을 수 있다. 또한 상기 가지부들의 몰딩액 도포양은 서로 실질적으로 동일할 수 있다. 한편, 각각의 가지부들의 끝단은 회로 기관(101)의 모서리로부터 이격된다. 가지부들의 끝단이 모서리에 너무 가까우면, 후속 공정에서 몰딩액이 모서리측에 쌓여 회로 기관(101)의 모서리에서 제1 몰딩층(103a)의 두께가 두꺼워질 수 있다. 뒤에 설명하는 제2 몰딩층(103b) 또한 제1 몰딩층(103a)과 동일한 방식으로 도 8에 도시한 바와 같이 몰딩액을 도포하여 형성될 수 있다. 본 실시예에서, 몰딩액을 회로 기관(101) 상의 위치에 따라 달리 도포하는 것에 대해 설명하지만, 제1 몰딩층(103a) 및 제2 몰딩층(103b)을 형성하기 위해 몰딩액을 도포하는 패턴은 다양할 수 있으며, 본 개시에 한정되지 않는다. 예를 들어, 몰딩액은 "ㄷ" 패턴, 지그재그 패턴 등 다양한 형상으로 도포될 수 있다.

- [98] 도 7C를 참조하면, 상기 제1 몰딩층(103a) 상에 플레이트(110)를 배치하고 플레이트(110)를 눌러 제1 몰딩층(103a)에 압력을 가할 수 있다. 상기 플레이트(110)는 특별히 한정되는 것은 아니며, 예를 들어, 유리 기관, 쿼츠 기관 또는 아크릴 기관일 수 있다.
- [99] 상기 제1 몰딩층(103a)은 상기 플레이트(110)에 의해 형상이 변형될 수 있다. 상기 플레이트(110)는 설정된 높이까지 아래로 내려갈 수 있으며, 상기 제1 몰딩층(103a)을 정해진 두께로 변형시킬 수 있다. 상기 플레이트(110)를 이용하여 제1 몰딩층(103a)에 압력을 가함에 따라, 중앙부에 배치된 제1 몰딩층(103a)이 회로 기관(101)의 주변 영역으로 퍼진다.
- [100] 상기 플레이트(110)의 하면은 평평한 면일 수 있으며, 이에 따라, 상기 제1 몰딩층(103a)의 상면은 플레이트(110)의 하면과 같이 평평하게 변형될 수 있다. 특히, 상기 제1 몰딩층(103a)의 상면은 회로 기관(101)의 상면 프로파일과 무관하게 평평한 면을 가질 수 있다. 다른 실시예에 있어서, 상기 플레이트(110)는 하면에 나노 패턴 또는 마이크로 패턴의 요철을 가질 수 있으며, 상기 제1 몰딩층(103a)은 상기 플레이트(110)의 하면 형상을 따라 요철을 갖도록 변형될 수 있다.
- [101] 도 7D를 참조하면, 상기 제1 몰딩층(103a) 상에 몰딩액을 도포하여 제2 몰딩층(103b)을 형성할 수 있다. 상기 몰딩액은 평평한 상면을 갖는 제1 몰딩층(103a) 상에 도포되거나 코팅되거나 제팅(jetting)될 수 있으며, 이에 한정되는 것은 아니다. 상기 몰딩액이 도포된 후, 상기 몰딩액은 가경화될 수 있다. 일 실시예에서, 상기 제2 몰딩층(103b)은 투명 몰딩액으로 형성될 수 있다. 다른 실시예에서, 상기 제1 몰딩층(103a)이 투명 몰딩층인 경우, 상기 제2 몰딩층(103b)은 흑색 몰딩액으로 형성될 수 있다.

- [102] 상기 몰딩액은 상기 제1 몰딩층(103a)의 중앙부에 더 많은 양이 도포되어 중앙부가 위로 볼록한 형태로 형성될 수 있다. 도 8을 참조하면, 상기 제2 몰딩층(103b)은 앞서 제1 몰딩층(103a)을 형성하는 경우와 같이 몰딩액을 제1 몰딩층(103a) 상에 도포하여 형성될 수 있다.
- [103] 도 7E를 참조하면, 상기 제2 몰딩층(103b) 상에 플레이트(110)를 배치하고 상기 플레이트(110)를 눌러 제2 몰딩층(103b)에 압력을 가할 수 있다. 상기 플레이트(110)는 특별히 한정되는 것은 아니며, 예를 들어, 유리 기판, 쿼츠 기판 및 아크릴 기판일 수 있다. 또한, 상기 플레이트(110)는 제1 몰딩층(103a)을 형성하기 위해 사용된 플레이트(110)와 동일한 것일 수 있으나, 이에 한정되는 것은 아니다.
- [104] 상기 제2 몰딩층(103b)의 상면은 상기 플레이트(110)에 의해 변형될 수 있다. 상기 플레이트(110)는 설정된 높이까지 아래로 내려갈 수 있으며, 상기 제2 몰딩층(103b)을 정해진 두께로 변형시킬 수 있다. 상기 플레이트(110)의 하면은 평평한 면일 수 있으며, 상기 제2 몰딩층(103b)의 상면은 평평하게 변형될 수 있다. 다른 실시예에 있어서, 상기 플레이트(110)는 하면에 나노 패턴 또는 마이크로 패턴을 가질 수 있으며, 상기 제2 몰딩층(103b)의 상면은 상기 플레이트(110) 패턴에 의해 요철을 갖도록 변형될 수 있다.
- [105] 이어서, 자외선을 조사하여 상기 제1 몰딩층(103a)과 상기 제2 몰딩층(103b)을 동시에 경화시킬 수 있으며, 이에 따라, 경화된 몰딩부(103)가 형성될 수 있다. 자외선은 상기 플레이트(110)를 통해 조사될 수 있다.
- [106] 도 7F를 참조하면, 상기 플레이트(110)를 제거하고 노출된 몰딩부(103) 표면에 안티-글래어층(109)을 형성할 수 있다. 상기 안티-글래어층(109)은 스프레이 코팅 기술을 이용하여 몰딩부(103) 상에 코팅될 수 있다. 상기 안티-글래어층(109)은 자외선을 이용하여 경화될 수 있다.
- [107] 도 7G를 참조하면, 상기 회로 기판(101)의 가장자리를 커팅하여 제거함으로써 발광 모듈이 완성될 수 있다. 다이싱, 레이저 커팅, 라우팅 등의 기술을 이용하여 상기 회로 기판(101), 상기 몰딩부(103) 및 상기 안티-글래어층(109)을 함께 커팅할 수 있다. 상기 회로 기판(101), 상기 몰딩부(103), 및 상기 안티-글래어층(109)은 커팅에 의해 서로 나란한 측면들을 가질 수 있다.
- [108] 도 9A 내지 도 9H는 본 발명의 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다. 이하 도 7A 내지 7G의 발광 모듈 제조 방법에 대한 설명과 중복되는 설명은 생략한다.
- [109] 도 9A를 참조하면, 회로 기판(101) 상에 복수의 유닛 픽셀(10)이 분당된다. 이에 대한 설명은 도 7A에서 설명한 것과 동일한 바 생략한다.
- [110] 도 9B 내지 도 9E를 참조하면, 상기 회로 기판(101) 상에 복수의 유닛 픽셀(10)을 덮는 제1 몰딩층(103a)이 형성되고, 상기 제1 몰딩층(103b) 상에 제2 몰딩층(103b)이 형성될 수 있다. 상기 제1 몰딩층(103a) 및 상기 제2 몰딩층(103b)의 형성 방법에 대한 설명은 도 7B 내지 도 7E에서 설명한 것과

동일한 바 생략한다.

- [111] 도 9F를 참조하면, 상기 제2 몰딩층(103b) 상에 반사방지층(105)이 형성될 수 있다. 상기 반사방지층(105)의 접착을 위해 상기 제2 몰딩층(103b)과 상기 반사방지층(105) 사이에 OCR(optically clear resin)이 배치될 수 있다. 상기 반사방지층(105)은 AR(anti-reflector) 코팅 필름 형태일 수 있다. 반사방지층(105)은 증착 공정을 통해 제2 몰딩층(103b) 상에 형성될 수도 있다.
- [112] 도 9G를 참조하면, 안티-글래어층(109)은 빛을 산란시켜 글래어링을 방지하도록 상기 반사방지층(105) 상에 배치될 수 있다. 상기 안티-글래어층(109)에 대한 설명은 도 7F에서 설명한 것과 동일한 바 생략한다.
- [113] 도 9H를 참조하면, 상기 회로 기관(101)의 가장자리를 커팅하여 제거함으로써 발광 모듈이 완성될 수 있다. 다이싱, 레이저 커팅, 라우팅 등의 기술을 이용하여 상기 회로 기관(101), 상기 몰딩부(103), 상기 반사방지층(105), 및 안티-글래어층(109)을 커팅할 수 있다. 상기 회로 기관(101), 상기 몰딩부(103), 상기 반사방지층(105), 및 상기 안티-글래어층(109)의 커팅된 측면은 동일면 상에 위치할 수 있다.
- [114] 도 10A 내지 10H는 본 개시의 또 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다. 이하 도. 7A 내지 도 7G의 발광 모듈 제조 방법에 대한 설명과 중복되는 설명은 생략한다.
- [115] 도 10A를 참조하면, 회로 기관(101) 상에 복수의 유닛 픽셀(10)이 본딩된다. 이에 대한 설명은 도 7A에서 설명한 것과 동일한 바 생략한다.
- [116] 도 10B 내지 도 10E를 참조하면, 상기 회로 기관(101) 상에 복수의 유닛 픽셀(10)을 덮는 제1 몰딩층(103a)이 형성될 수 있으며, 상기 제1 몰딩층(103b) 상에 제2 몰딩층(103b)이 형성될 수 있다. 상기 제1 몰딩층(103a) 및 상기 제2 몰딩층(103b)의 형성 방법에 대한 설명은 도 7B 내지 도 7E에서 설명한 것과 동일한 바 생략한다.
- [117] 도 10F를 참조하면, 상기 제2 몰딩층(103b) 상에 경도강화층(107)이 배치될 수 있다. 상기 경도강화층(107)의 접착을 위해 상기 제2 몰딩층(103b)과 상기 경도강화층(107) 사이에 OCR(optically clear resin)이 배치될 수 있다.
- [118] 또 다른 실시예에 있어서, 상기 경도강화층(107)은 도 10E의 상기 플레이트(110) 역할을 대체할 수 있다. 즉, 상기 경도강화층(107)이 상기 제2 몰딩층(103b) 상에 배치되고, 상기 경도 강화층(107)에 압력을 가할 수 있다. 이에 따라, 제2 몰딩층(103b)의 형상이 변형될 수 있다. 이후, 자외선을 조사하여 제1 몰딩층(103a) 및 제2 몰딩층(103b)이 경화될 수 있다. 이 경우, 도 10E의 플레이트(110)를 사용하여 제2 몰딩층(103b)에 압력을 가하는 과정은 생략될 수 있다.
- [119] 도 10G를 참조하면, 경도 강화층(107) 상에 안티-글래어층(109)이 형성될 수 있다. 안티-글래어층(109)은 빛을 산란시켜 글래어링을 방지한다. 상기 안티-글래어층(109)에 대한 설명은 도 7F에서 설명한 것과 동일한 바 생략한다.

- [120] 도 10H를 참조하면, 상기 회로 기관(101)의 가장자리를 커팅하여 제거함으로써 발광 모듈이 완성될 수 있다. 다이싱, 레이저 커팅, 라우팅 등의 기술을 이용하여 상기 회로 기관(101), 상기 몰딩부(103), 상기 경도강화층(107), 및 상기 안티-글래어층(109)을 커팅할 수 있으며, 이에 따라, 상기 회로 기관(101), 상기 몰딩부(103), 상기 경도강화층(107), 및 상기 안티-글래어층(109)은 서로 나란한 측면들을 가질 수 있다.
- [121] 도 11은 발광 모듈 제조 공정에서 생성될 수 있는 몰딩부의 측면 형상을 설명하기 위한 개략적인 단면도이다.
- [122] 앞서 설명한 실시예들에서, 플레이트(110)를 이용하여 제1 몰딩층(103a)에 압력을 가할 경우, 도 7C에 도시한 바와 같이, 제1 몰딩층(103a)의 상면 형상이 변형되는 것에 대해 설명하였다. 플레이트(110)의 압력에 의해 제1 몰딩층(103a)은 회로 기관(101)의 중앙부에서 주변 영역으로 퍼지며, 이때, 제1 몰딩층(103a)의 측면 형상도 변형될 수 있다. 제1 몰딩층(103a)의 재료에 따라, 도 7C에 도시한 바와 같이, 제1 몰딩층(103a)의 측면은 밖으로 볼록한 형상을 가질 수도 있고, 도 11에 도시한 바와 같이, 밖으로 오목한 형상을 가질 수도 있다. 또한, 제1 몰딩층(103a)은 회로 기관(101) 및 플레이트(110) 상에서의 표면 장력의 영향으로 회로 기관(101)과 플레이트(110)의 표면에서 바깥으로 퍼지는 정도에 차이가 발생할 수 있다. 이와 같이, 제1 몰딩층(103a)의 측면은 다양한 형상을 가질 수 있다. 제2 몰딩층(103b)의 측면 또한 플레이트(110)에 의해 다양한 형상으로 변형될 수 있다. 본 실시예에서는 제1 몰딩층(103a) 및 제2 몰딩층(103b)의 측면을 커팅하기 때문에, 제1 및 제2 몰딩층(103a, 103b)을 형성하는 동안 이들의 측면이 어떠한 형상을 갖더라도 최종적으로 제1 및 제2 몰딩층(103a, 103b)의 측면이 동일면 상에 배치될 수 있다.
- [123] 도 12A 내지 도 12E는 본 개시의 또 다른 실시예에 따른 발광 모듈 제조 방법을 설명하기 위한 개략적인 단면도들이다.
- [124] 도 12A를 참조하면, 회로 기관(101) 상에 복수의 유닛 픽셀들(10)이 배열된다. 이에 대한 설명은 도 7A에서 설명한 것과 동일한 바 생략한다.
- [125] 도 12B를 참조하면, 유닛 픽셀들(10)이 배열된 회로 기관(101) 상에 제1 몰딩층(103a)이 형성된다. 제1 몰딩층(103a)은 잉크젯 기술을 이용하여 몰딩액을 분사하여 형성될 수 있다. 이에 따라, 제1 몰딩층(103a)은 유닛 픽셀들(10)의 상면 및 회로 기관(101)의 상면에 형성된다. 특히, 제1 몰딩층(103a)은 유닛 픽셀들(10)의 측면을 덮을 수 있다. 잉크젯 기술을 이용하여 제1 몰딩층(103a)을 형성하므로, 제1 몰딩층(103a)의 회로 기관(101)의 상면 형상을 따라 형성될 수 있다. 따라서, 제1 몰딩층(103a)은 회로 기관(101) 상면의 굴곡에도 불구하고 어느 위치에서나 동일한 형태로 형성될 수 있다.
- [126] 도 12C를 참조하면, 유닛 픽셀들(10) 상에 형성된 제1 몰딩층(103a)은 제거될 수 있다. 예를 들어, 그라인딩 기술 등을 이용하여 유닛 픽셀들(10) 상에 배치된 제1 몰딩층(103a)이 제거될 수 있다.

- [127] 도 12D를 참조하면, 이어서, 제2 몰딩층(103b)이 형성된다. 제2 몰딩층(103b)은 잉크젯 기술을 이용하여 형성될 수 있다. 상대적으로 많은 양의 몰딩액을 분사함으로써 제2 몰딩층(103b)은 상면이 상대적으로 평평한 면을 갖도록 형성될 수 있다. 그 후, 제2 몰딩층(103b)을 경화함으로써 몰딩부(103)가 형성될 수 있다. 잉크젯 기술을 이용하여 제2 몰딩층(103b)을 형성하므로, 제2 몰딩층(103b)의 상면 프로파일은 회로 기판(101)의 상면 프로파일과 실질적으로 동일할 수 있다.
- [128] 도 12E를 참조하면, 몰딩부(103) 상에 안티-글래어층(109)이 형성될 수 있다. 안티-글래어층(109)은 도 7F를 참조하여 설명한 바와 같으므로 중복을 피하기 위해 상세한 설명은 생략한다. 이어서, 상기 안티-글래어층(109), 몰딩부(103), 및 회로 기판(101)을 커팅함으로써 발광 모듈이 완성될 수 있다.
- [129] 본 실시예에 있어서, 유닛 픽셀들(10) 상에 형성된 제1 몰딩층(103a)을 제거하는 것으로 설명하였지만, 유닛 픽셀들(10) 상에 형성된 제1 몰딩층(103a)을 잔류시킬 수도 있다. 더욱이, 제1 몰딩층(103a)을 잉크젯 기술을 이용하여 충분한 양으로 형성함으로써 제1 몰딩층(103a)의 곡률을 완화할 수 있으며, 이에 따라, 도 3B에서 설명한 바와 같은 발광 모듈을 제조할 수 있다.
- [130] 이상에서, 본 발명의 다양한 실시예들에 대해 설명하였으나, 본 발명은 상기 실시예에만 한정되는 것은 아니다. 또한, 하나의 실시예에 대해서 설명한 사항이나 구성요소는 본 발명의 기술적 사상을 벗어나지 않는 한 다른 실시예에도 적용될 수 있다.

청구범위

- [청구항 1] 회로 기관;
 상기 회로 기관 상에 배열된 복수의 유닛 픽셀;
 상기 복수의 유닛 픽셀을 덮는 몰딩부; 및
 상기 몰딩부 상에 배치된 안티-글래어층을 포함하되,
 상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함하는 발광 모듈.
- [청구항 2] 청구항 1에 있어서,
 상기 제1 몰딩층은 흑색 몰딩층을 포함하고,
 상기 제2 몰딩층은 투명 몰딩층을 포함하는 발광 모듈.
- [청구항 3] 청구항 2에 있어서,
 상기 제1 몰딩층은 상기 유닛 픽셀들 각각의 측면 및 상면을 덮고,
 상기 제2 몰딩층은 상기 제1 몰딩층 상부에 배치된 발광 모듈.
- [청구항 4] 청구항 2에 있어서,
 상기 제1 몰딩층은 상기 유닛 픽셀의 측면을 적어도 부분적으로 덮고,
 상기 제2 몰딩층은 상기 제1 몰딩층을 덮되,
 상기 제1 몰딩층은 상기 유닛 픽셀들 사이의 영역에서 오목한 형상을 갖는 발광 모듈.
- [청구항 5] 청구항 4에 있어서,
 상기 제2 몰딩층의 일부는 유닛 픽셀들 사이의 영역 내에 위치하는 발광 모듈.
- [청구항 6] 청구항 4에 있어서,
 상기 제1 몰딩층은 상기 유닛 픽셀들의 상면을 덮되,
 상기 유닛 픽셀들 상에 위치하는 제1 몰딩층은 볼록한 형상을 갖는 발광 모듈.
- [청구항 7] 청구항 1에 있어서,
 상기 제2 몰딩층의 상면 프로파일은 상기 회로 기관의 프로파일과 실질적을 동일한 발광 모듈.
- [청구항 8] 청구항 1에 있어서,
 상기 회로 기관의 상면은 비평면이고,
 상기 제1 몰딩층 및 제2 몰딩층은 각각 평평한 상면을 갖는 발광 모듈.
- [청구항 9] 청구항 1에 있어서,
 상기 몰딩부와 상기 안티-글래어층 사이에 배치된 반사방지층을 더 포함하는 발광 모듈.
- [청구항 10] 청구항 1에 있어서,
 상기 몰딩부와 상기 안티-글래어층 사이에 배치된 경도강화층을 더 포함하는 발광 모듈.

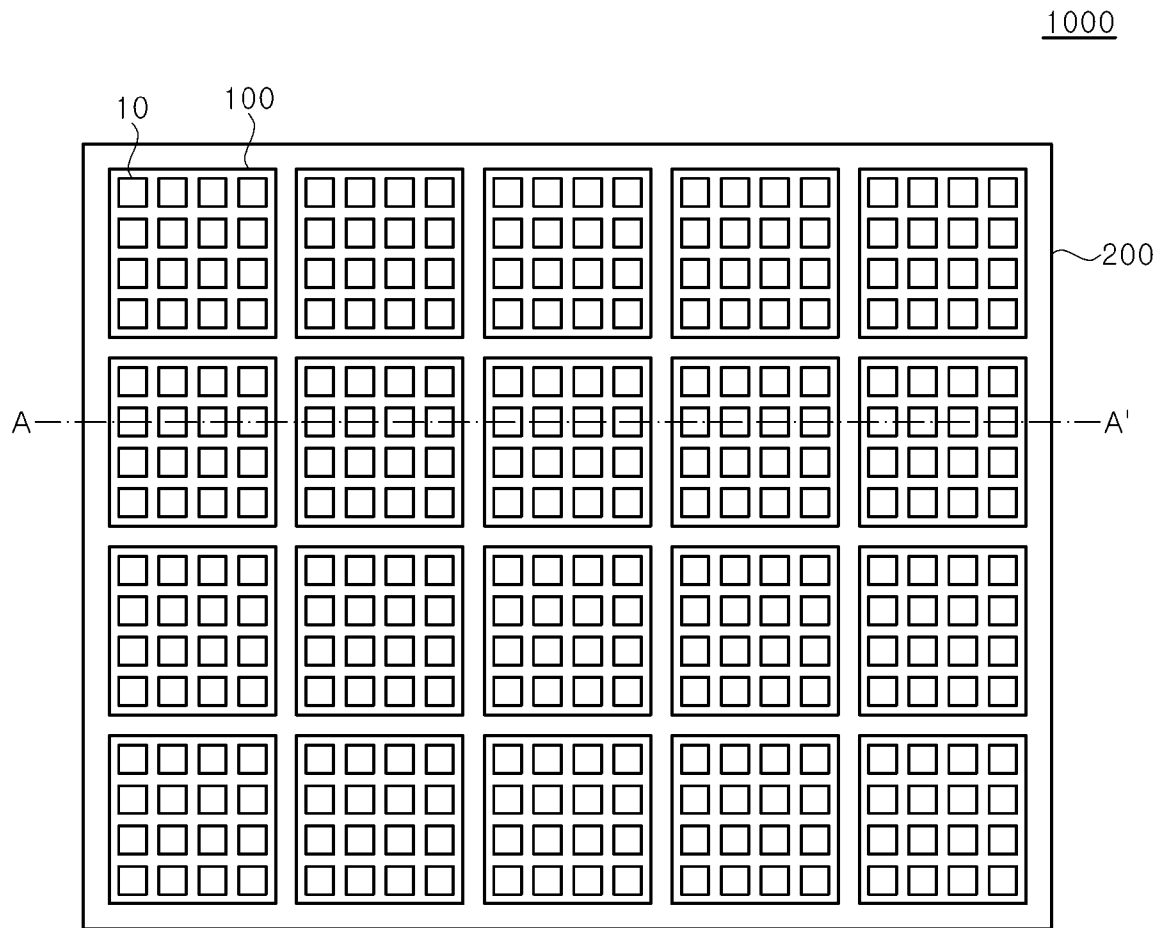
- [청구항 11] 회로 기판 상에 복수의 유닛 픽셀을 실장하고,
상기 회로 기판 상에 상기 복수의 유닛 픽셀을 덮는 몰딩부를 형성하고,
상기 몰딩부 상에 안티-글래어층을 형성하는 것을 포함하되,
상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1
몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함하는 발광 모듈
제조 방법.
- [청구항 12] 청구항 11에 있어서,
상기 안티-글래어층, 상기 몰딩부, 및 상기 회로 기판의 가장자리를
커팅하는 것을 더 포함하는 발광 모듈 제조 방법.
- [청구항 13] 청구항 12에 있어서,
상기 몰딩부를 형성하는 것은,
제1 몰딩액을 도포하고 가경화하여 가경화된 제1 몰딩층을 형성하고,
상기 가경화된 제1 몰딩층 상에 플레이트를 배치하여 상기 가경화된 제1
몰딩층에 압력을 가하고,
상기 플레이트를 상기 가경화된 제1 몰딩층으로부터 제거하고,
상기 가경화된 제1 몰딩층 상에 제2 몰딩액을 도포하고 가경화하여
가경화된 제2 몰딩층을 형성하고,
상기 가경화된 제2 몰딩층 상에 플레이트를 배치하여 상기 가경화된 제2
몰딩층에 압력을 가하고,
상기 제1 몰딩층 및 상기 제2 몰딩층을 자외선으로 경화시키는 것을
포함하는 발광 모듈 제조 방법.
- [청구항 14] 청구항 13에 있어서,
상기 제1 몰딩액은 상기 회로 기판의 중앙부에 도포된 제1 부분, 및 상기
제1 부분에서 상기 회로 기판의 모서리들로 연장되는 제2 부분들을
갖도록 도포되는 발광 모듈 제조 방법.
- [청구항 15] 청구항 14에 있어서,
상기 제2 부분들의 끝단들은 각각 상기 회로 기판의 모서리들로부터
이격된 발광 모듈 제조 방법.
- [청구항 16] 청구항 11에 있어서,
상기 몰딩부를 형성하는 것은,
상기 회로 기판 상에 잉크젯 기술을 이용하여 제1 몰딩액을 분사하여 제1
몰딩층을 형성하고,
상기 제1 몰딩층 상에 제2 몰딩액을 분사하여 제2 몰딩층을 형성하는
것을 포함하는 발광 모듈 제조 방법.
- [청구항 17] 청구항 1에 있어서,
상기 제1 몰딩층은 흑색 몰딩층으로 형성되고,
상기 제2 몰딩층은 투명 몰딩층으로 형성되는 발광 모듈 제조 방법.
- [청구항 18] 청구항 11에 있어서,

상기 안티-글래어층을 형성하기 전에, 상기 몰딩부 상에 반사 방지층을 형성하는 것을 더 포함하는 발광 모듈 제조 방법.

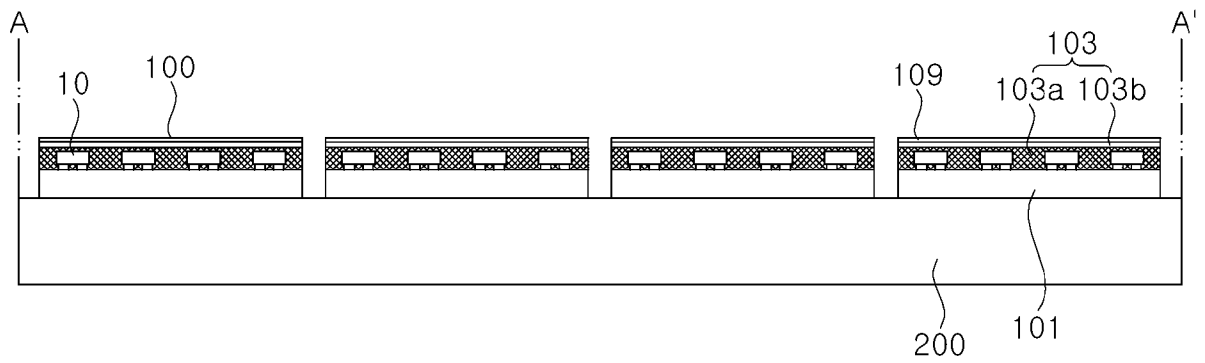
[청구항 19] 청구항 11에 있어서,
상기 안티-글래어층을 형성하기 전에, 경도강화층을 형성하는 것을 더 포함하는 발광 모듈 제조 방법.

[청구항 20] 패널 기판; 및
상기 패널 기판 상에 배열된 복수의 발광 모듈을 포함하고,
상기 발광 모듈은 각각,
회로 기판;
상기 회로 기판 상에 배열된 복수의 유닛 픽셀;
상기 복수의 유닛 픽셀을 덮는 몰딩부; 및
상기 몰딩부 상에 배치된 안티-글래어층을 포함하되,
상기 몰딩부는 상기 유닛 픽셀들 각각을 적어도 부분적으로 덮는 제1 몰딩층, 및 상기 제1 몰딩층을 덮는 제2 몰딩층을 포함하는 디스플레이 장치.

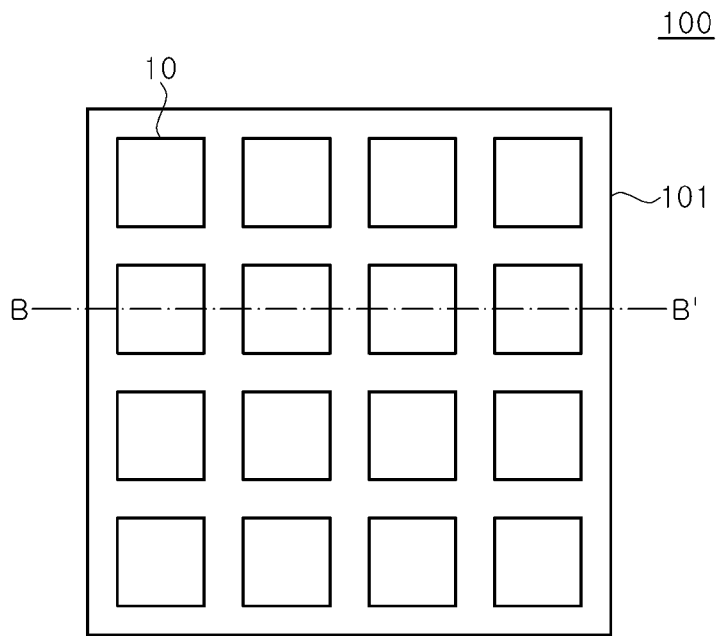
[도 1a]



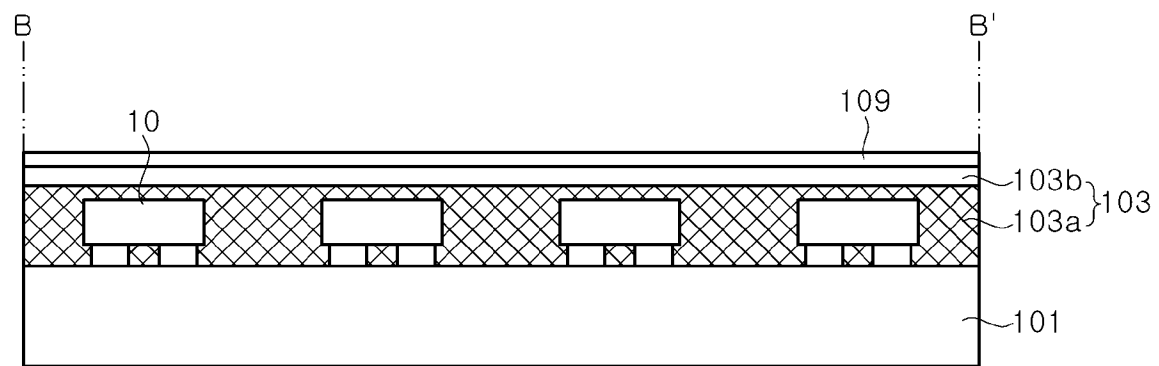
[도 1b]



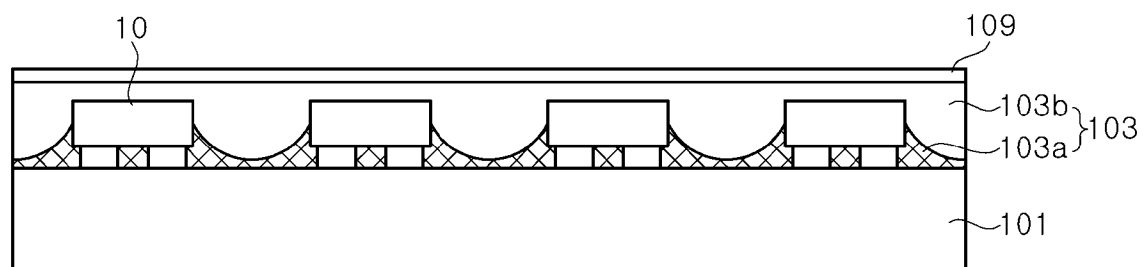
[도2a]



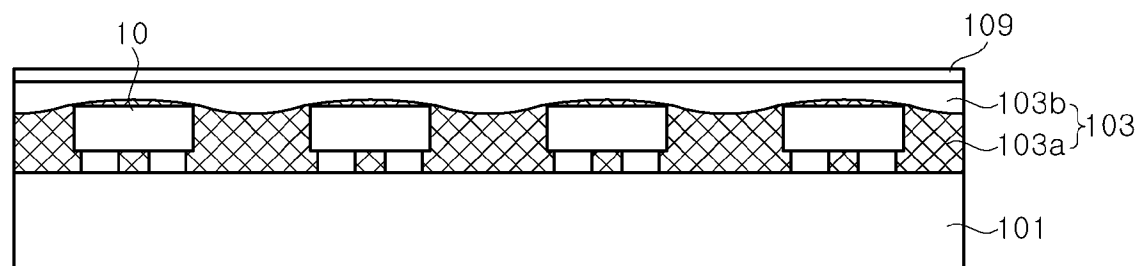
[도2b]



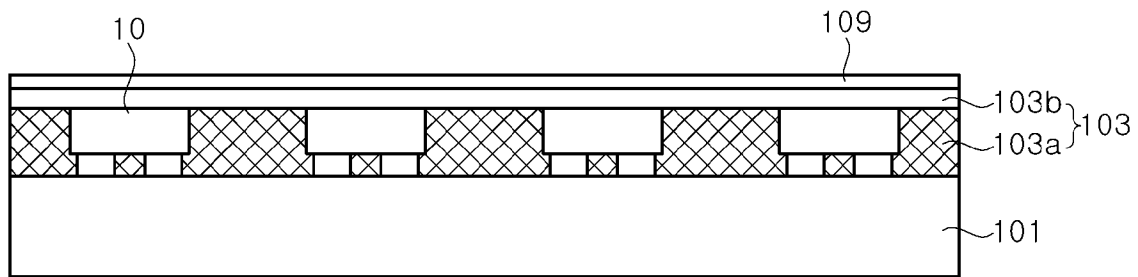
[도3a]



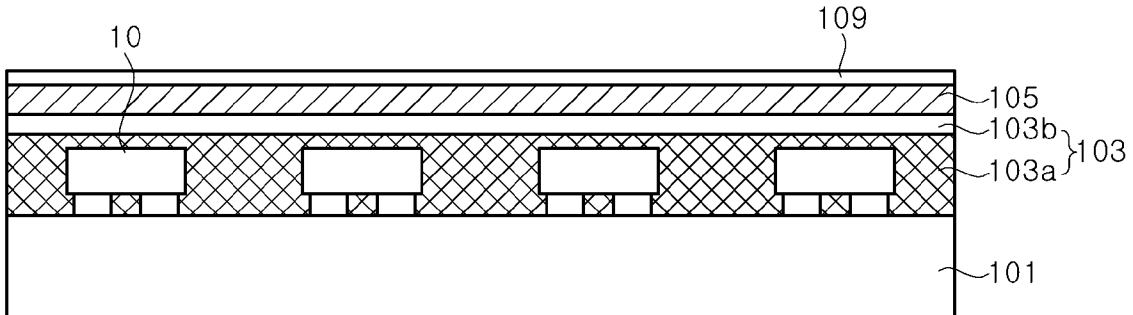
[도3b]



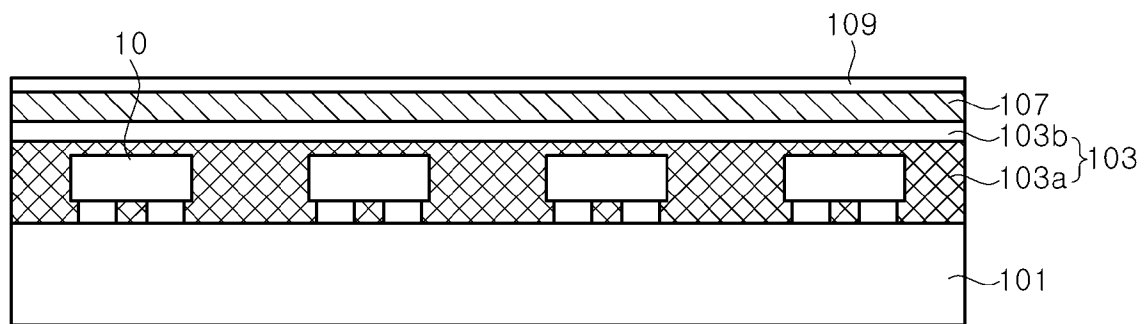
[도4]



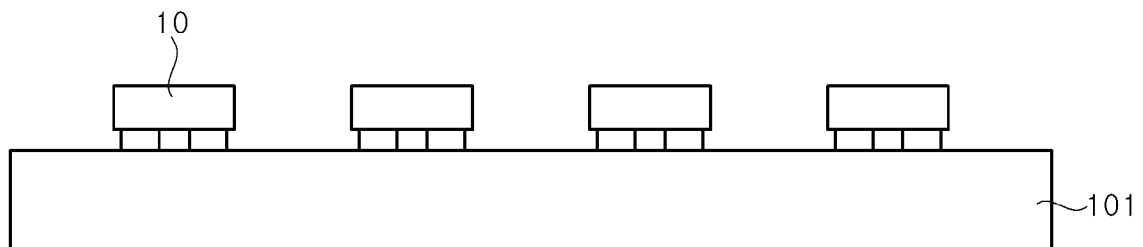
[도5]



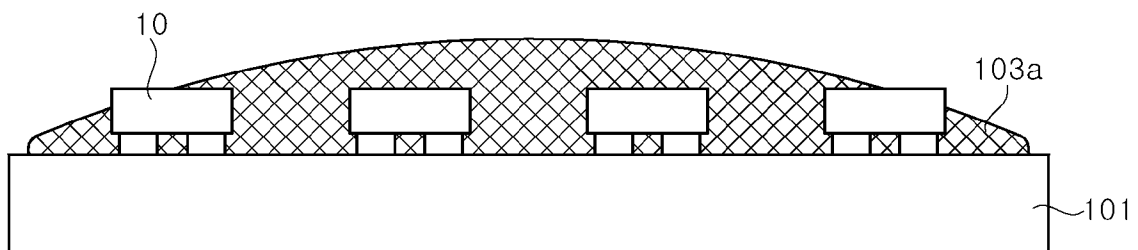
[도6]



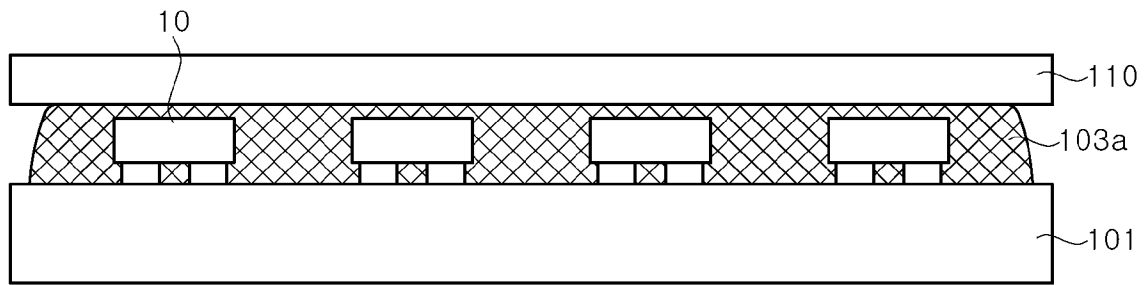
[도7a]



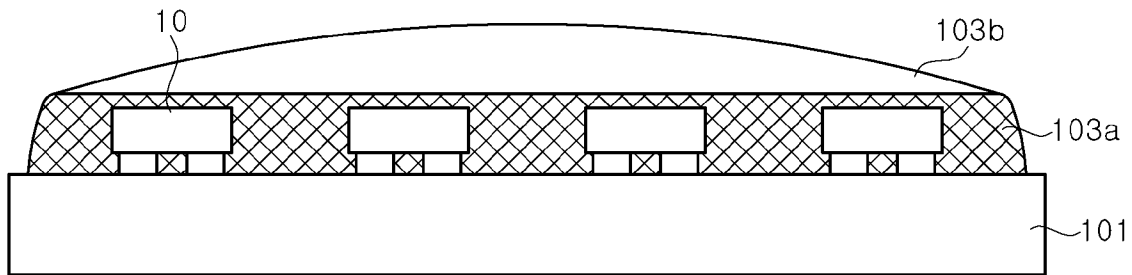
[도7b]



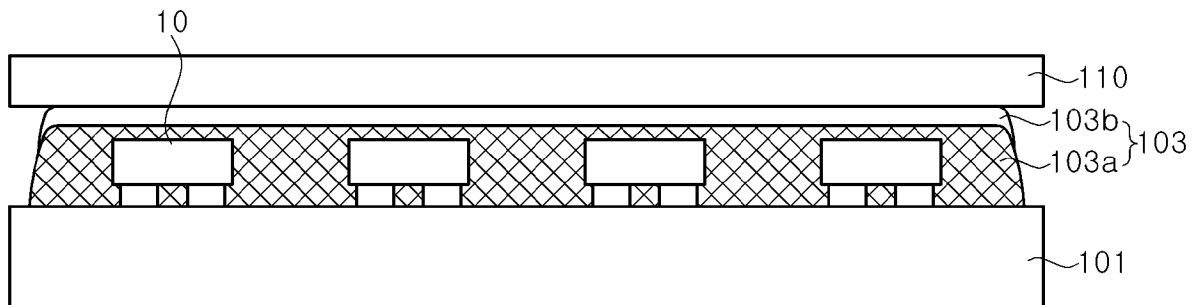
[도7c]



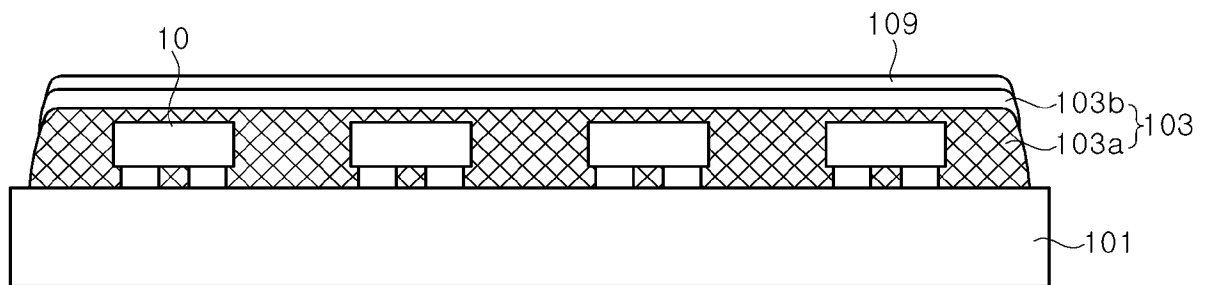
[도7d]



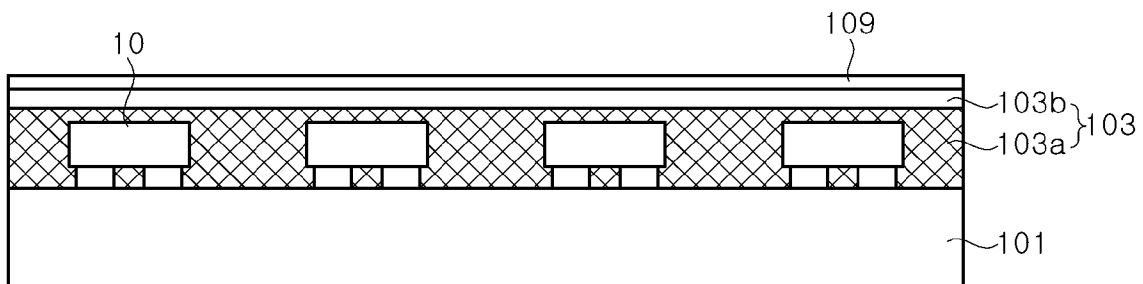
[도7e]



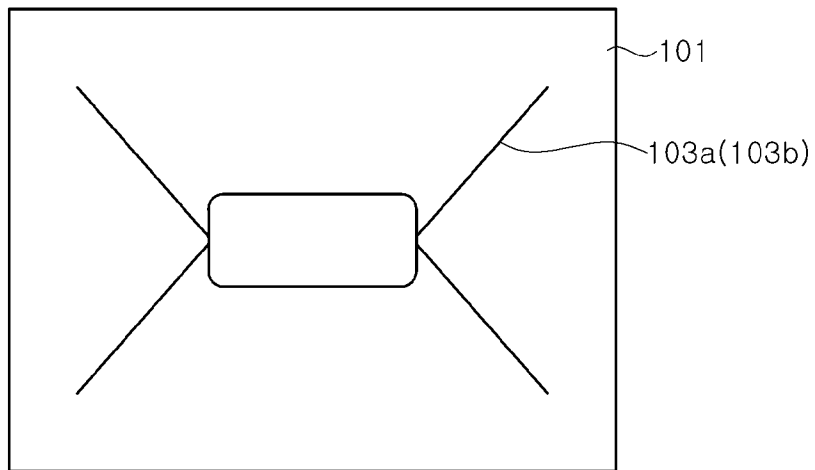
[도7f]



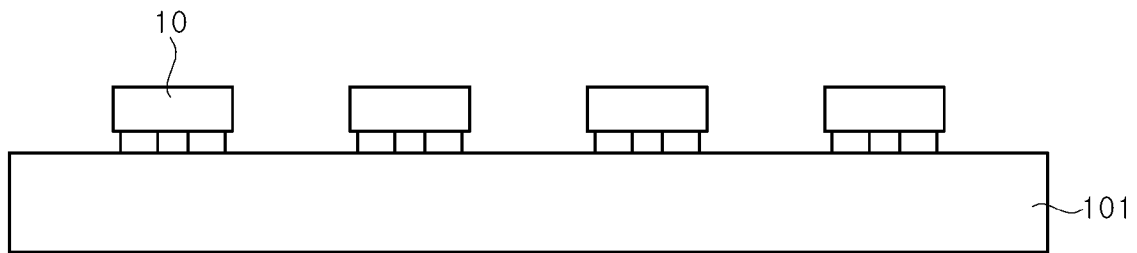
[도7g]



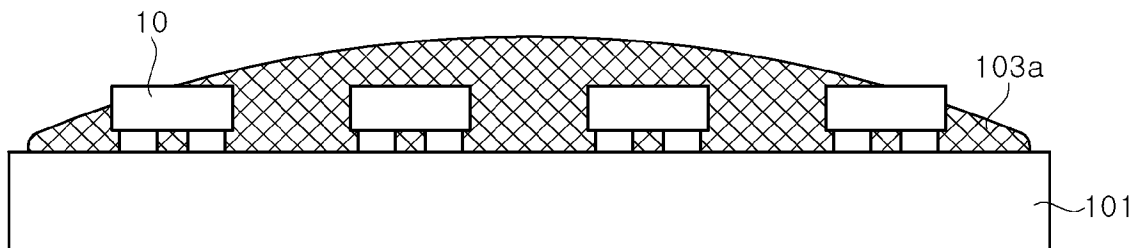
[도8]



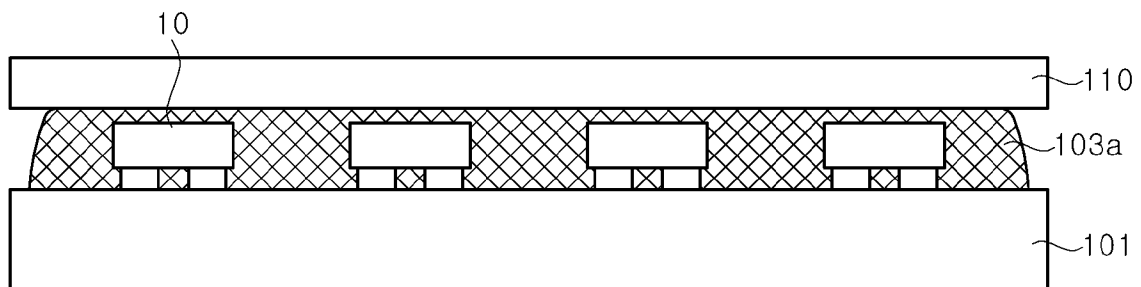
[도9a]



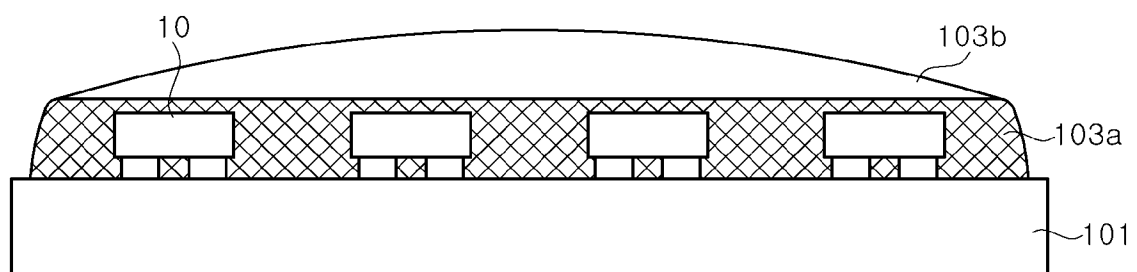
[도9b]



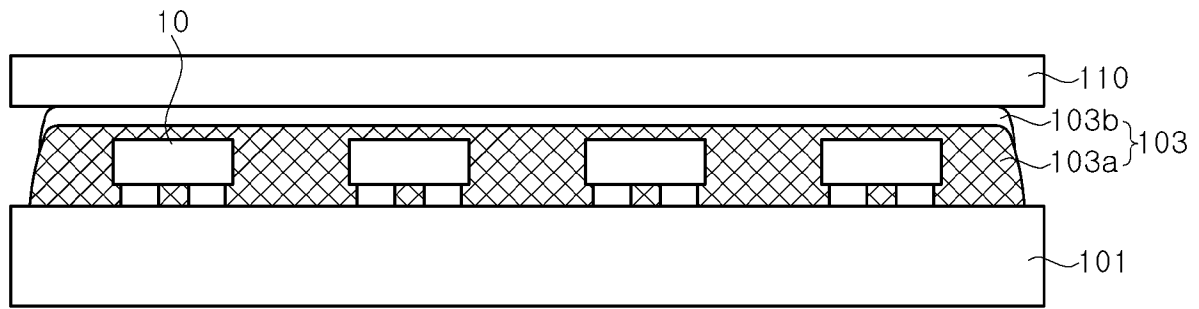
[도9c]



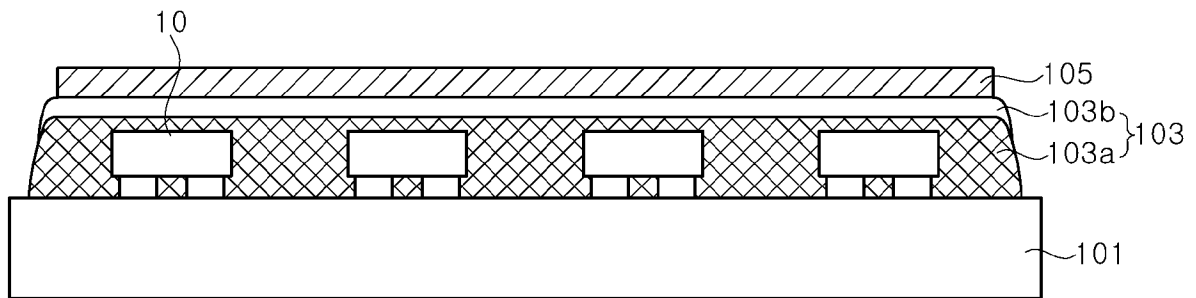
[도9d]



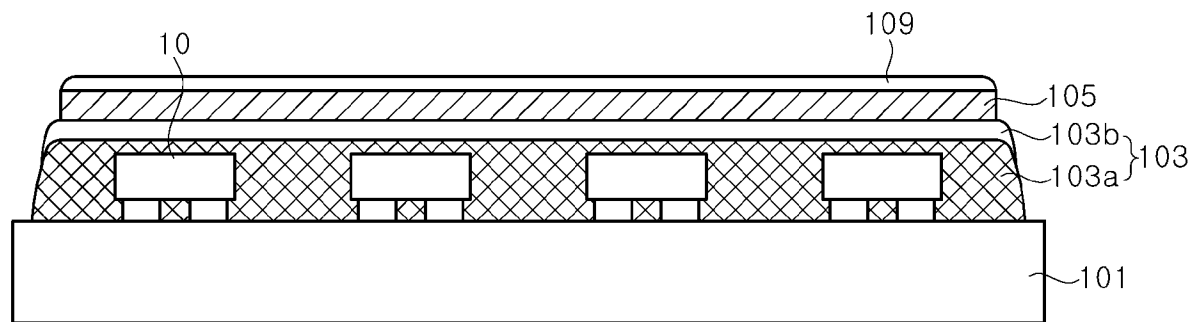
[도9e]



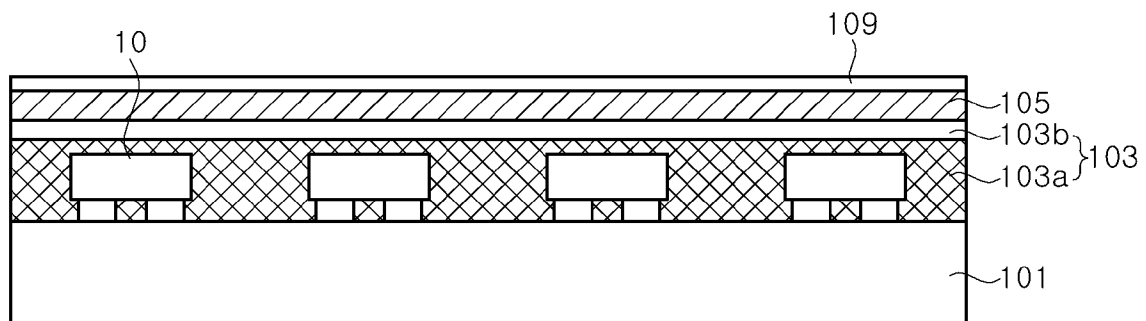
[도9f]



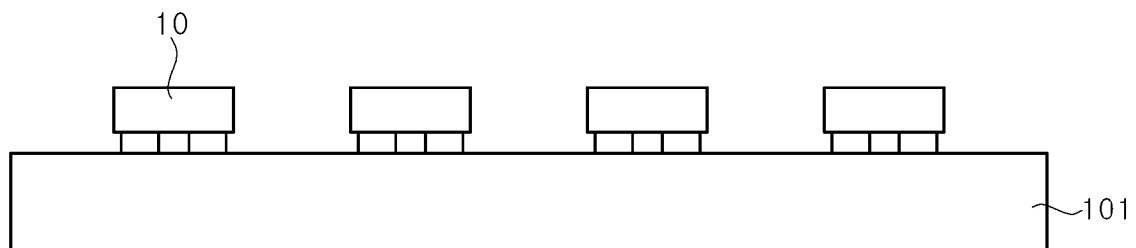
[도9g]



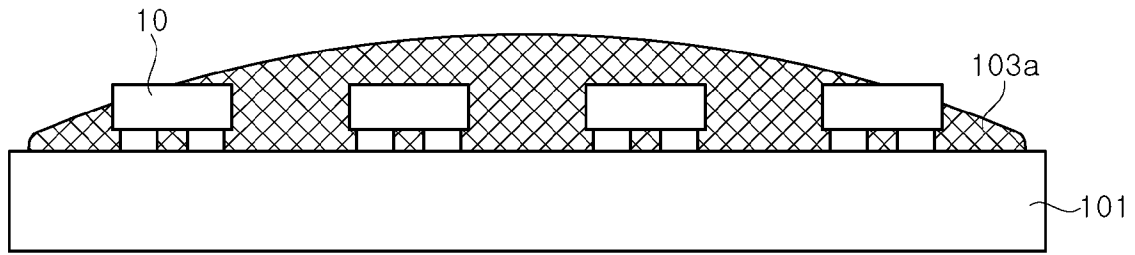
[도9h]



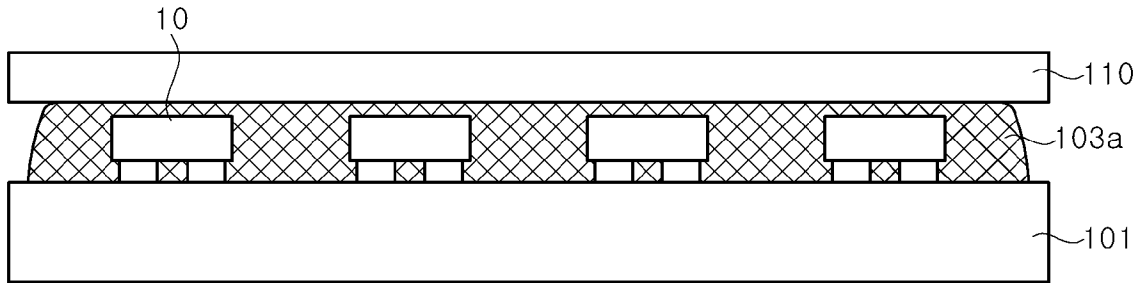
[도10a]



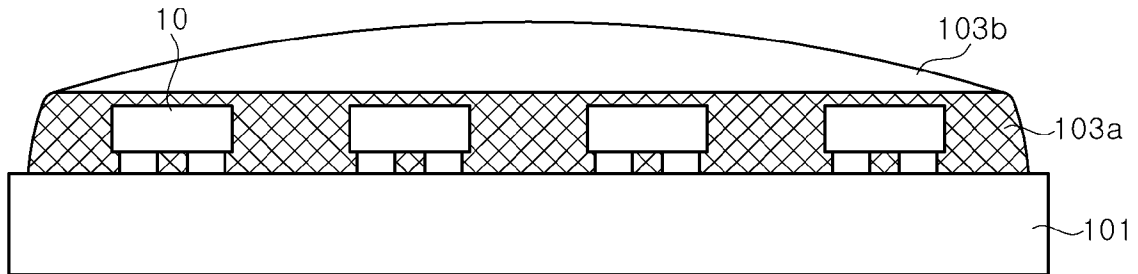
[도10b]



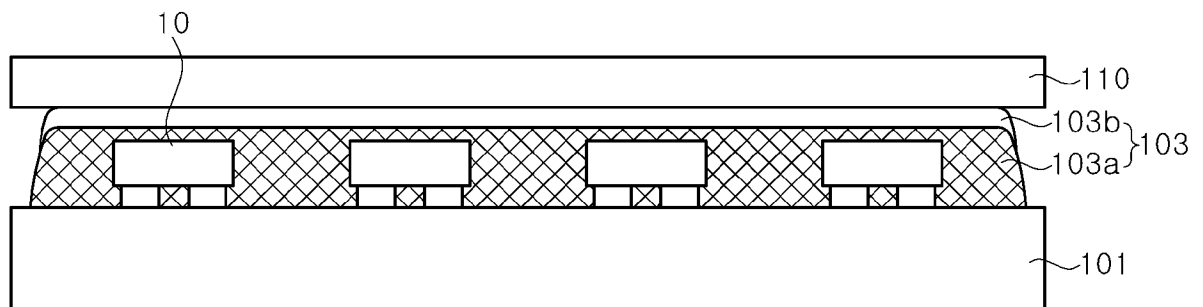
[도10c]



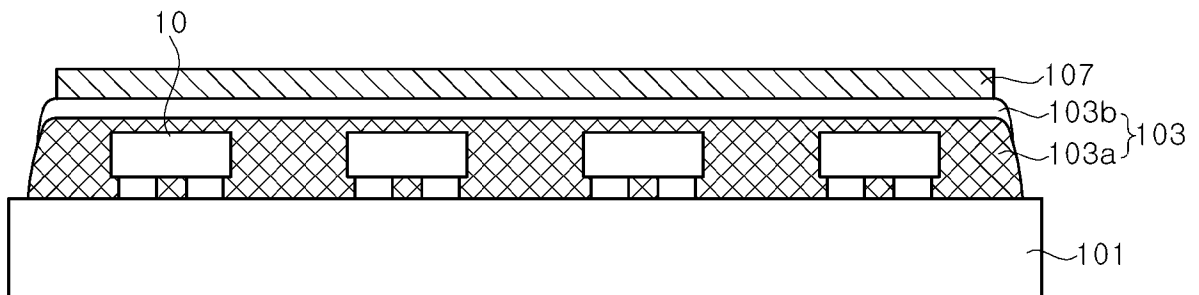
[도10d]



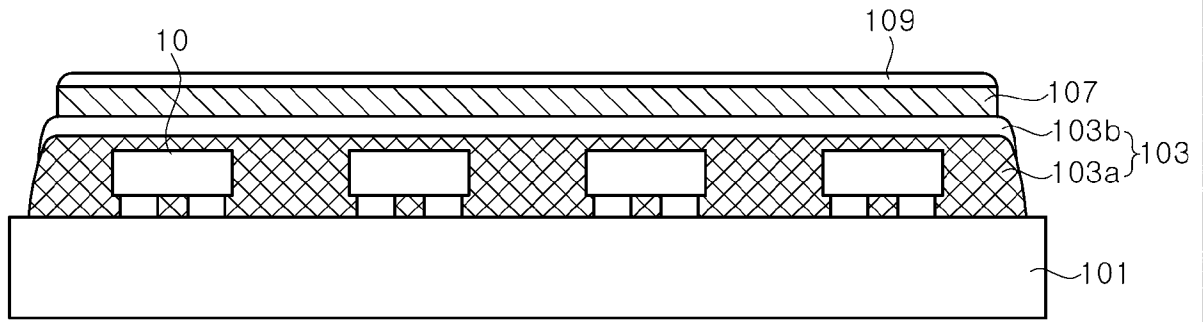
[도10e]



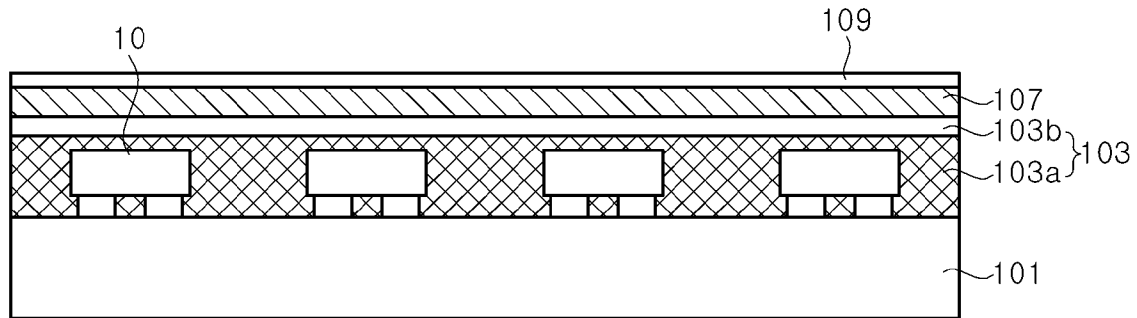
[도10f]



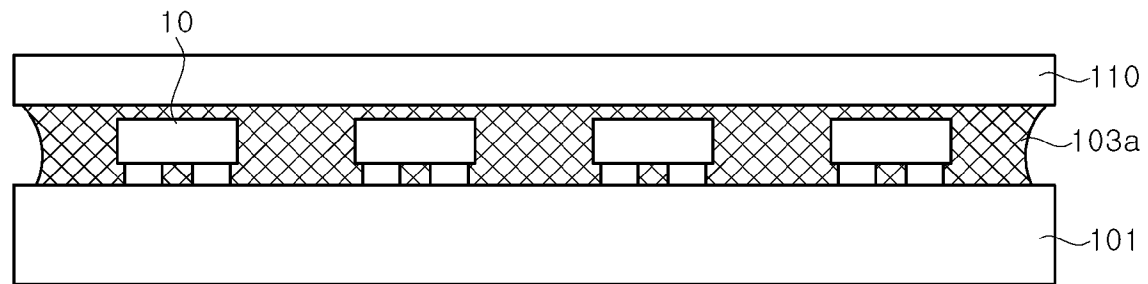
[도10g]



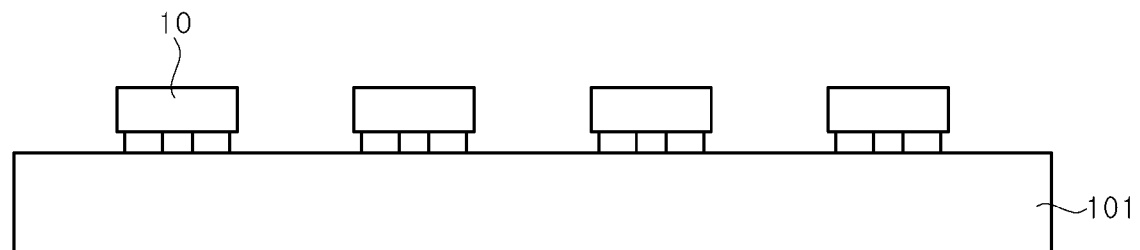
[도10h]



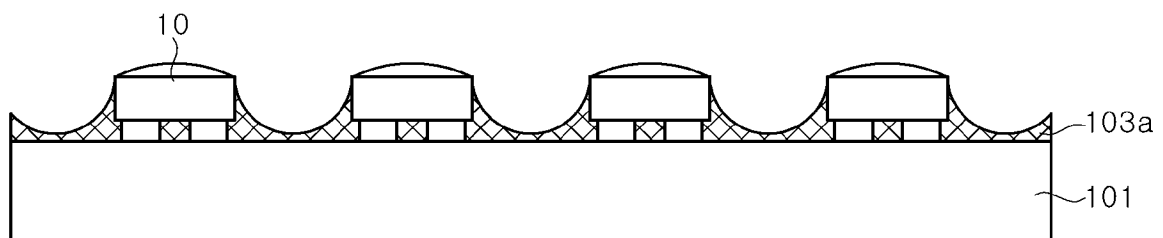
[도11]



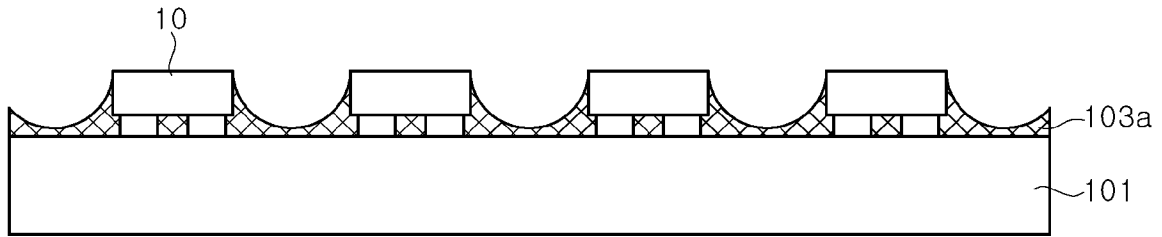
[도12a]



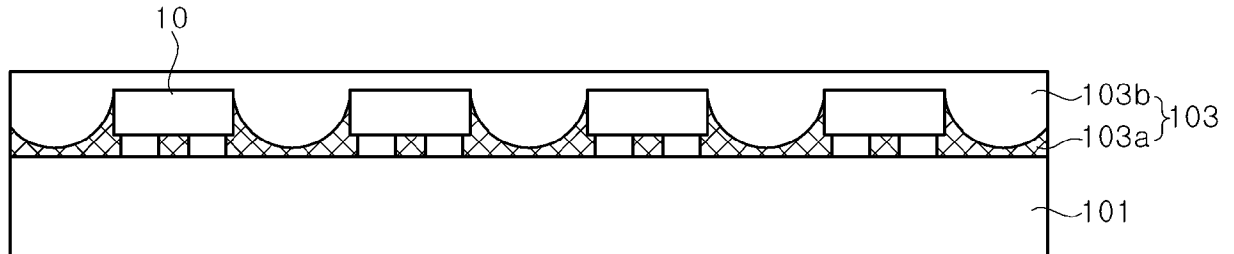
[도12b]



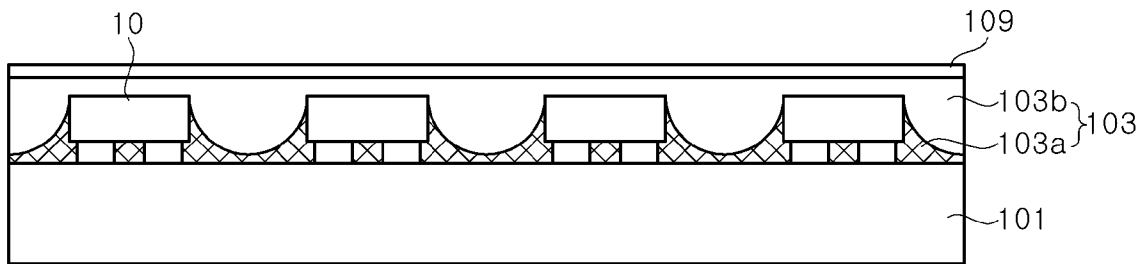
[도12c]



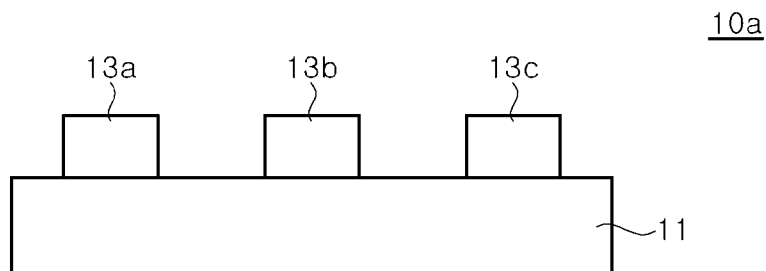
[도12d]



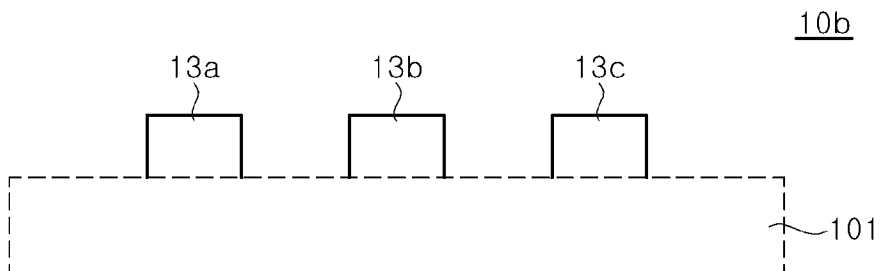
[도12e]



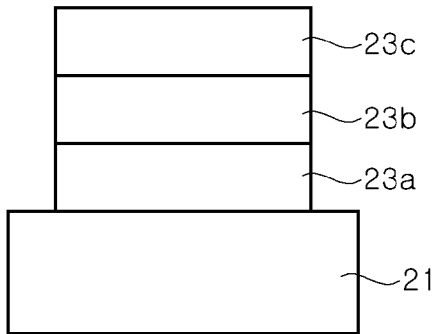
[도13a]



[도13b]



[도 13c]

10c

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/016539

A. CLASSIFICATION OF SUBJECT MATTER**H01L 27/15**(2006.01)i; **H01L 25/075**(2006.01)i; **H01L 33/54**(2010.01)i; **H01L 33/56**(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 27/15(2006.01); H01L 33/36(2010.01); H01L 33/48(2010.01); H01L 33/50(2010.01); H01L 33/52(2010.01);
H01L 33/54(2010.01); H05B 33/04(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 디스플레이(display), 발광소자(light-emitting diode), 블랙(black), 가압(pressurization), 안티-글래어층(anti-glare layer)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2020-0029191 A (SAMSUNG ELECTRONICS CO., LTD.) 18 March 2020 (2020-03-18) See paragraphs [0049]-[0057] and [0085], claims 1-20 and figures 5b-9a.	1-20
Y	KR 10-2019-0109222 A (LUMENS CO., LTD.) 25 September 2019 (2019-09-25) See paragraphs [0033] and [0079]-[0080] and figure 16.	1-20
Y	KR 10-2018-0067447 A (GLBTECH CO., LTD.) 20 June 2018 (2018-06-20) See paragraph [0115] and figure 10.	4-6
Y	KR 10-0779003 B1 (SAMSUNG SDI CO., LTD.) 22 November 2007 (2007-11-22) See claim 1.	10,19
Y	KR 10-2014-0094818 A (CTLAB CO., LTD.) 31 July 2014 (2014-07-31) See paragraph [0029] and figures 24-26.	13-15

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 February 2022

Date of mailing of the international search report

24 February 2022

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/016539

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2011-0223696 A1 (BASIN, Grigoriy et al.) 15 September 2011 (2011-09-15) See entire document.	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2021/016539

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-2020-0029191	A	18 March 2020	CN	112673473	A	16 April 2021
				EP	3815144	A1	05 May 2021
				TW	202017208	A	01 May 2020
				US	2020-0083397	A1	12 March 2020
				WO	2020-054992	A1	19 March 2020
KR	10-2019-0109222	A	25 September 2019	KR	10-2019-0094836	A	14 August 2019
				US	10964674	B2	30 March 2021
				US	2019-0244938	A1	08 August 2019
				WO	2019-156334	A1	15 August 2019
KR	10-2018-0067447	A	20 June 2018	WO	2018-110926	A1	21 June 2018
KR	10-0779003	B1	22 November 2007	None			
KR	10-2014-0094818	A	31 July 2014	KR	10-1460742	B1	13 November 2014
US	2011-0223696	A1	15 September 2011	BR	PI0909788	A2	06 October 2015
				BR	PI0909788	B1	05 November 2019
				CN	102084505	A	01 June 2011
				CN	102084505	B	01 May 2013
				EP	2266149	A1	29 December 2010
				EP	2266149	B1	23 August 2017
				JP	2011-514688	A	06 May 2011
				JP	5372133	B2	18 December 2013
				KR	10-1524004	B1	29 May 2015
				KR	10-2010-0129771	A	09 December 2010
				RU	2010142267	A	27 April 2012
				TW	200950158	A	01 December 2009
				TW	I463701	B	01 December 2014
				US	2009-0230409	A1	17 September 2009
				US	8273587	B2	25 September 2012
				WO	2009-115968	A1	24 September 2009

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 27/15(2006.01)i; H01L 25/075(2006.01)i; H01L 33/54(2010.01)i; H01L 33/56(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 27/15(2006.01); H01L 33/36(2010.01); H01L 33/48(2010.01); H01L 33/50(2010.01); H01L 33/52(2010.01); H01L 33/54(2010.01); H05B 33/04(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 디스플레이(display), 발광소자(light-emitting diode), 블랙(black), 가압 (pressurization), 안티-글레이층(anti-glare layer)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2020-0029191 A (삼성전자주식회사) 2020.03.18 단락 [0049]-[0057], [0085], 청구항 1-20 및 도면 5b-9a	1-20
Y	KR 10-2019-0109222 A (주식회사 루멘스) 2019.09.25 단락 [0033], [0079]-[0080] 및 도면 16	1-20
Y	KR 10-2018-0067447 A (지엔비텍 주식회사) 2018.06.20 단락 [0115] 및 도면 10	4-6
Y	KR 10-0779003 B1 (삼성에스디아이 주식회사) 2007.11.22 청구항 1	10,19
Y	KR 10-2014-0094818 A (주식회사 씨티랩) 2014.07.31 단락 [0029] 및 도면 24-26	13-15
A	US 2011-0223696 A1 (GRIGORIY BASIN 등) 2011.09.15 전체 문헌	1-20
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2022년02월24일(24.02.2022)		국제조사보고서 발송일 2022년02월24일(24.02.2022)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 장기정 전화번호 +82-42-481-8364

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2020-0029191 A	2020/03/18	CN 112673473 A	2021/04/16
		EP 3815144 A1	2021/05/05
		TW 202017208 A	2020/05/01
		US 2020-0083397 A1	2020/03/12
		WO 2020-054992 A1	2020/03/19
KR 10-2019-0109222 A	2019/09/25	KR 10-2019-0094836 A	2019/08/14
		US 10964674 B2	2021/03/30
		US 2019-0244938 A1	2019/08/08
		WO 2019-156334 A1	2019/08/15
KR 10-2018-0067447 A	2018/06/20	WO 2018-110926 A1	2018/06/21
KR 10-0779003 B1	2007/11/22	없음	
KR 10-2014-0094818 A	2014/07/31	KR 10-1460742 B1	2014/11/13
US 2011-0223696 A1	2011/09/15	BR PI0909788 A2	2015/10/06
		BR PI0909788 B1	2019/11/05
		CN 102084505 A	2011/06/01
		CN 102084505 B	2013/05/01
		EP 2266149 A1	2010/12/29
		EP 2266149 B1	2017/08/23
		JP 2011-514688 A	2011/05/06
		JP 5372133 B2	2013/12/18
		KR 10-1524004 B1	2015/05/29
		KR 10-2010-0129771 A	2010/12/09
		RU 2010142267 A	2012/04/27
		TW 200950158 A	2009/12/01
		TW I463701 B	2014/12/01
		US 2009-0230409 A1	2009/09/17
		US 8273587 B2	2012/09/25
		WO 2009-115968 A1	2009/09/24