



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I439993 B

(45)公告日：中華民國 103 (2014) 年 06 月 01 日

(21)申請案號：098101034

(22)申請日：中華民國 98 (2009) 年 01 月 13 日

(51)Int. Cl. : G09G3/30 (2006.01)

(30)優先權：2008/01/15 日本

2008-005329

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：本田達也 HONDA, TATSUYA (JP)

(74)代理人：林志剛

(56)參考文獻：

JP 2000-276075A

US 2004/0207331A1

US 2004/0227457A1

US 2006/0054894A1

審查人員：陳恩笙

申請專利範圍項數：18 項 圖式數：32 共 0 頁

(54)名稱

顯示裝置及電子機器

DISPLAY DEVICE AND ELECTRONIC APPLIANCE

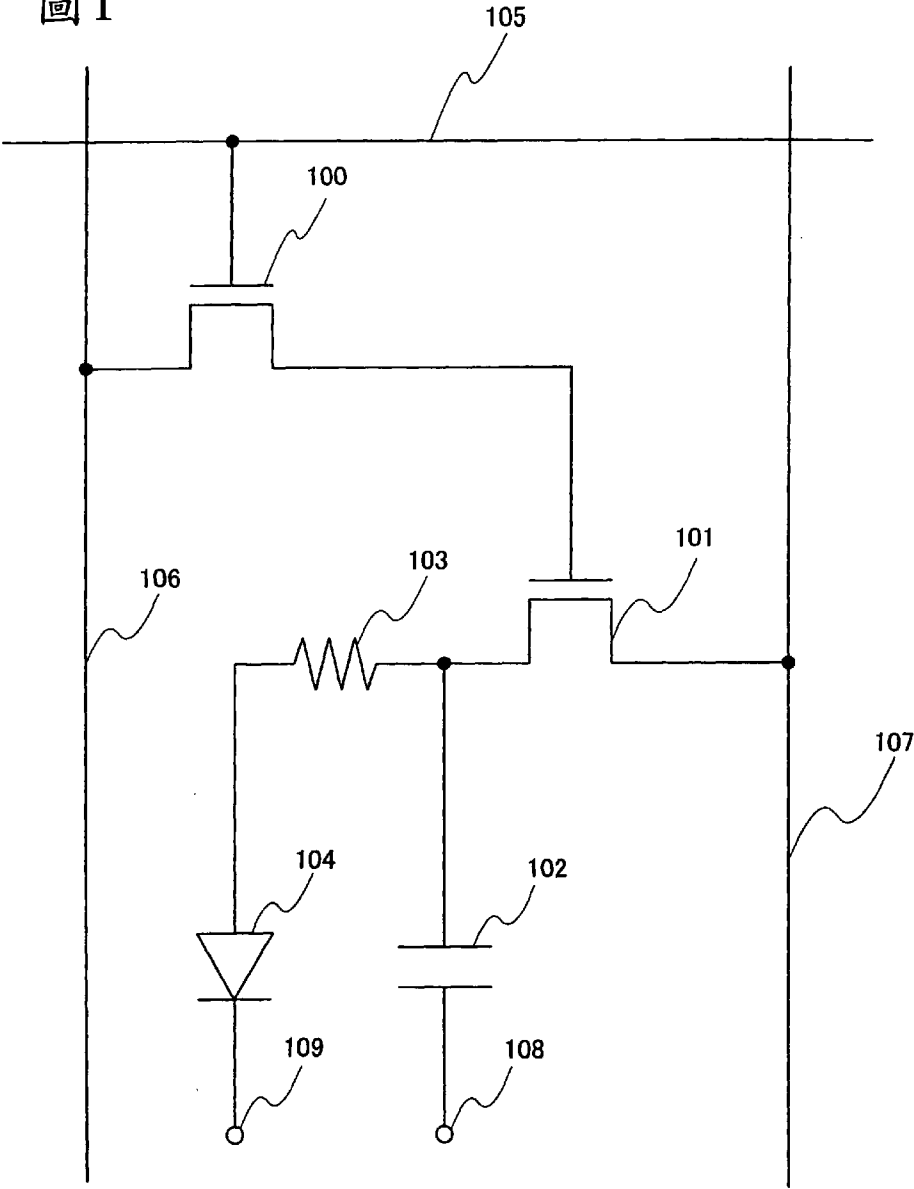
(57)摘要

一種具有為了進行適於運動影像顯示的脈衝式顯示所需發光時間的顯示裝置，包括：包括第一端子及第二端子的電阻器元件；包括閘極端子以及源極端子及汲極端子的電晶體，其中閘極端子電連接到信號線，源極端子及汲極端子中的一者電連接到電源線；包括第一端子及第二端子的電容器元件，其中第一端子及第二端子中的一者電連接到該電阻器元件的第一端子及第二端子中的一者以及該電晶體的源極端子及汲極端子中的另一者；以及包括第一端子及第二端子的發光元件，其中第一端子及第二端子中的一者電連接到該電阻器元件的第一端子及第二端子中的另一者。

A display device having a light emission time necessary for performing impulse-type display which is suitable for motion image display comprises a resistor element including a first terminal and a second terminal, a transistor including a gate terminal which is electrically connected to a signal line, and a source terminal and a drain terminal, one of which is electrically connected to a power supply line, a capacitor element including a first terminal and a second terminal, one of which is electrically connected to one of the first terminal and the second terminal of the resistor element and the other of the source terminal and the drain terminal of the transistor, a light-emitting element including a first terminal and a second terminal, one of which is electrically connected the other of the first terminal and the second terminal of the resistor element.

圖 1

- 100 . . . 第一電晶體
- 101 . . . 第二電晶體
- 102 . . . 電容器元件
- 103 . . . 電阻器元件
- 104 . . . 發光元件
- 105 . . . 掃描線
- 106 . . . 信號線
- 107 . . . 電源線
- 108 . . . 第一電位供給端子
- 109 . . . 第二電位供給端子



發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98101034

※申請日：98年01月13日

※IPC分類：G09G 3/30 (2006.01)

一、發明名稱：(中文／英文)

顯示裝置及電子機器

Display device and electronic appliance

二、中文發明摘要：

一種具有爲了進行適於運動影像顯示的脈衝式顯示所需發光時間的顯示裝置，包括：包括第一端子及第二端子的電阻器元件；包括閘極端子以及源極端子及汲極端子的電晶體，其中閘極端子電連接到信號線，源極端子及汲極端子中的一者電連接到電源線；包括第一端子及第二端子的電容器元件，其中第一端子及第二端子中的一者電連接到該電阻器元件的第一端子及第二端子中的一者以及該電晶體的源極端子及汲極端子中的另一者；以及包括第一端子及第二端子的發光元件，其中第一端子及第二端子中的一者電連接到該電阻器元件的第一端子及第二端子中的另一者。

三、英文發明摘要：

DISPLAY DEVICE AND ELECTRONIC APPLIANCE

A display device having a light emission time necessary for performing impulse-type display which is suitable for motion image display comprises a resistor element including a first terminal and a second terminal, a transistor including a gate terminal which is electrically connected to a signal line, and a source terminal and a drain terminal, one of which is electrically connected to a power supply line, a capacitor element including a first terminal and a second terminal, one of which is electrically connected to one of the first terminal and the second terminal of the resistor element and the other of the source terminal and the drain terminal of the transistor, a light-emitting element including a first terminal and a second terminal, one of which is electrically connected the other of the first terminal and the second terminal of the resistor element.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

100：第一電晶體

101：第二電晶體

102：電容器元件

103：電阻器元件

104：發光元件

105：掃描線

106：信號線

107：電源線

108：第一電位供給端子

109：第二電位供給端子

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明關於一種顯示裝置。另外，本發明還關於一種在顯示部具有顯示裝置的電子機器。

【先前技術】

近年來，諸如有源矩陣型的電致發光顯示裝置（以下稱為EL顯示裝置）的顯示裝置實施所謂的保持模式顯示（hold-type display），即在一個圖框週期保持亮度的顯示方法（例如，專利文獻1：日本專利申請公開H8-54836號公報）。

保持模式顯示容易產生問題（運動模糊：motion blur），即在顯示影像的一部分運動的情況下，運動部分似乎留下軌跡，或當整個顯示影像運動的情況下，整個顯示影像模糊。因此，像素的發光元件在一個圖框週期一次發光，然後減少亮度之諸如CRT顯示器的所謂的脈衝式顯示，適用於運動影像顯示，週期

然而，與用於CRT顯示器等的顯示裝置的熾光體相比，用於EL顯示裝置等的目前的發光元件的發光時間短。因此，使用發光元件的EL顯示裝置難以與如CRT顯示器等的顯示裝置相等的發光時間進行脈衝式顯示。一般而言，用於CRT顯示器的熾光體的發光時間大約為1 msec，而用於EL顯示裝置的發光元件的發光時間為數 μ sec左右。

在如上述EL顯示裝置等的具有發光元件的顯示裝置中

，爲了延長發光時間，設置另外提供電容器元件等的方法（例如專利文獻1）。

【發明內容】

然而，在上述EL顯示裝置等的具有發光元件的顯示裝置中，爲了獲得進行脈衝式顯示所需要的發光時間，需要電容量大的電容器元件，並且電容器元件的電極面積與其對應地增大。若使用這種電容器元件製造顯示裝置，開口率則降低。而且，將電荷儲存到電容器元件中所需要的時間也變長，而出現在寫入週期內不能將預定電荷量儲存到電容器元件中的問題。若不在電容器元件中儲存充分電荷，則施加到發光元件的電壓比預定的電壓降低，因此，發光亮度也比預定的亮度降低。由於顯示裝置的面板尺寸越大，像素間距及佈線電阻等也越大，因此不能在寫入時間內將預定電荷量儲存到電容器元件中的問題更明顯。

鑒於上述問題，本發明的目的在於獲得進行適合於運動影像顯示的脈衝式顯示所需要的發光時間。

例示的一個方式爲一種顯示裝置，包括掃描線、信號線、電源線、以及像素，其中，像素包括電阻器元件；包括第一端子及第二端子的電容器元件；閘極端子電連接到掃描線，並且源極端子及汲極端子中的一者電連接到信號線的第一電晶體；閘極端子連接到第一電晶體的源極端子及汲極端子中的另一者，源極端子及汲極端子中的一者電連接到電源線，並且源極端子及汲極端子中的另一者電連

接到電容器元件的第一端子的第二電晶體；以及包括第一端子及第二端子，並且第一端子透過電阻器元件電連接到電容器元件的第一端子的發光元件。

再者，一個方式為一種顯示裝置，包括掃描線、信號線、電源線、以及像素，其中，像素包括電阻器元件；包括第一端子及第二端子的電容器元件；閘極端子電連接到掃描線，並且源極端子及汲極端子中的一者電連接到信號線的第一電晶體；閘極端子連接到第一電晶體的源極端子及汲極端子中的另一者，源極端子及汲極端子中的一者電連接到電源線，並且源極端子及汲極端子中的另一者電連接到電容器元件的第一端子的第二電晶體；閘極端子連接到第一電晶體的源極端子及汲極端子中的另一者，源極端子及汲極端子中的一者電連接到電源線，並且源極端子及汲極端子中的另一者透過電阻器元件電連接到電容器元件的第一端子的第三電晶體；以及包括第一端子及第二端子，並且第一端子電連接到第三電晶體的源極端子及汲極端子中的另一者的發光元件。

另外，第二電晶體及第三電晶體具有彼此相同的導電類型。

再者，一個方式為一種顯示裝置，包括掃描線、信號線、電源線、以及像素，其中，像素包括電阻器元件；包括第一端子及第二端子的電容器元件；閘極端子電連接到掃描線，並且源極端子及汲極端子中的一者電連接到信號線的電晶體；包括第一端子及第二端子，並且第一端子透

過電阻器元件電連接到電容器元件的第一端子及電晶體的源極端子及汲極端子中的另一者的發光元件。

再者，一個方式為一種顯示裝置，包括掃描線、信號線、電源線、以及像素，其中，像素包括電阻器元件；包括第一端子及第二端子的電容器元件；包括第一端子及第二端子的發光元件；閘極端子電連接到掃描線，並且源極端子及汲極端子中的一者電連接到信號線的第一電晶體；閘極端子電連接到第一電晶體的源極端子及汲極端子中的另一者，源極端子及汲極端子中的一者電連接到電源線，並且源極端子及汲極端子中的另一者電連接到發光元件的第一端子的第二電晶體；閘極端子電連接到掃描線，源極端子及汲極端子中的一者透過電阻器元件電連接第一電晶體的源極端子及汲極端子中的另一者、以及電容器元件的第一端子，並且源極端子及汲極端子中的另一者電連接到電容器元件的第二端子的第三電晶體。

另外，第一電晶體及第三電晶體具有彼此不同的導電類型。

另外，將電荷儲存在電容器元件中的時間也可以比像素的一個水平週期短。

另外，電容器元件具有第一電極、第二電極、以及由第一電極及第二電極夾住的電介質層，並且用於電介質層的材料也可以為相對介電常數為8以上的材料。

另外，發光元件的發光時間也可以比一個圖框週期短。

本發明的一個技術方案為一種在顯示部具有上述本發明的顯示裝置中的任一種的電子機器。

另外，在本檔（說明書、申請專利範圍、附圖等）中，電晶體至少具有閘極端子、源極端子、以及汲極端子的三個端子，其中，閘極端子是指閘電極的部分（包括用作閘極的區域、導電層、以及佈線等）或電連接到閘電極的部分的一部分。另外，源極端子是指源電極的部分（包括用作源極的區域、導電層、以及佈線等）或電連接到源電極的部分的一部分。另外，汲極端子是指汲電極的部分（包括用作汲極的區域、導電層、以及佈線等）或電連接到汲電極的部分的一部分。

另外，在本檔（說明書、申請專利範圍、附圖等）中，電晶體的源極端子及汲極端子根據電晶體的結構或工作條件等而變化，因此，不容易限定哪一者是源極端子或汲極端子。於是，在本檔（說明書、申請專利範圍、附圖等）中，將從源極端子及汲極端子中任意選擇出的一端子稱為源極端子及汲極端子中的一者，而將另一端子稱為源極端子及汲極端子中的另一者。

另外，在本檔（說明書、申請專利範圍、附圖等）中，電容器元件至少具有第一電極、第二電極、以及由第一電極及第二電極夾住的電介質層，其中將第一電極的一部分或整體表示為一端子，將第二電極的一部分或整體表示為另一端子。然而，不局限於上述結構，還可以應用其他結構。

另外，在本檔（包括說明書、申請專利範圍、附圖等）中，發光元件至少具有第一電極、第二電極、以及由第一電極及第二電極夾住的電致發光層，將第一電極的一部分或整體表示為一端子，將第二電極的一部分或整體表示為另一端子。然而，不局限於上述結構，還可以應用其他結構。

藉由應用本發明，可以獲得為了進行適合於顯示運動影像的脈衝式顯示所需要的發光時間。

【實施方式】

將參照附圖以下說明各個實施模式。但是，本發明不局限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式和詳細內容在不脫離本發明的宗旨及其範圍下可以被變換為各種形式。因此，本發明不應該被解釋為僅限定在以下所示的實施模式所記載的內容中。

實施模式 1

在本實施模式中說明作為一個方式的顯示裝置。

作為本發明的一個方式的顯示裝置包括掃描線、信號線、電源線、以及像素。以下說明具體結構。

首先，使用圖 1 說明本實施模式的顯示裝置中的像素的結構。圖 1 為示出本實施模式的顯示裝置中的像素的結構的電路圖。

如圖 1 所示，本實施模式的顯示裝置中的像素具有第一電晶體 100、第二電晶體 101、電容器元件 102、電阻器元件 103、以及發光元件 104。

對於第一電晶體 100 而言，閘極端子電連接到掃描線 105，並且源極端子及汲極端子中的一者電連接到信號線 106。第一電晶體 100 具有作為開關電晶體的功能，根據取決於經由掃描線 105 輸入的信號的閘極端子的電位與源極端子的電位之間的電位差（即，施加到閘極端子及源極端子之間的電壓（以下稱為 V_{gs} ））比電晶體所具有的閾值電壓（以下稱為 V_{th} ）高還是低而處於導通狀態或截止狀態。在第一電晶體 100 處於導通狀態的情況下，通過第一電晶體 100 將信號線 106 的信號電位施加到第二電晶體 101 的閘極端子。

對於第二電晶體 101 而言，閘極端子連接到第一電晶體 100 的源極端子及汲極端子中的另一者，並且源極端子及汲極端子中的一者電連接到電源線 107。第二電晶體 101 具有作為驅動電晶體控制發光元件 104 的功能，並且根據 V_{gs} 比 V_{th} 高還是低而處於導通狀態或截止狀態。在第二電晶體 101 處於導通狀態的情況下，由於可以對發光元件 104 施加一定值的電位，因此可以抑制亮度的降低或不均勻性。由此，例如在面板尺寸為 5 英寸以上的顯示裝置中，也可以容易應用本實施模式的顯示裝置中的像素結構。

另外，作為第一電晶體 100 及第二電晶體 101，例如可以應用底閘型電晶體及頂閘型電晶體中的任一種。另外，

也可以應用 n 型電晶體或 p 型電晶體。再者，作為第一電晶體 100 可以使用具有多個閘極端子的多閘型電晶體。通過使用多閘型電晶體，可以降低截止電流。另外，不限於多閘型電晶體，也可以應用其他結構，例如使用多個電晶體構成等。

對於電容器元件 102 而言，一端子電連接到第二電晶體 101 的源極端子及汲極端子中的另一者。電容器元件 102 具有作為用來調整像素中的發光元件 104 的發光時間的輔助電容的功能，並且具有暫時保持與從電源線 107 對發光元件 104 施加的電位對應而儲存的電荷。在第二電晶體 101 處於導通狀態的情況下，通過第二電晶體 101 從電源線 107 將預定值的電位施加到電容器元件 102 的一端子，並且將對應於施加到電容器元件 102 的一端子和另一端子之間的電位差的電荷儲存到電容器元件 102 中。另外，電容器元件 102 的另一端子電連接到第一電位供給端子 108，並且通過第一電位供給端子 108 施加接地電位或預定值的電位。

此時的電容器元件 102 的電容值較佳地為在預定資料的寫入時間內可以儲存電荷的值。作為電容器元件 102，可以應用在兩個電極之間具有電介質層的結構等，並且作為電介質層可以使用例如 SiON 等的 Si 的氧化膜等。另外，作為電介質層還可以使用相對介電常數為 8 以上的材料，例如可以使用 Hf 基材料（ HfO_2 、 HfSiON 、 HfRu 、 HfLaO 、或 HfAlON 等）、Y 基材料（ Y_2O_3 、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、或 YAlO 等）、Zr 基材料（ ZrO_2 等）、或 La 基材

料（ La_2O_3 等）等。通過將相對介電常數高的材料用於電介質層，可以增加電容器元件102的電容，所以可以進一步減小電容器元件102的電極面積。

電阻器元件103具有調整發光元件104中的發光時間的功能。通過提供電阻器元件103，可以減少脈衝式顯示所需要的電容器元件的電容。作為電阻器元件103，例如雖然可以舉出使用半導體材料的結構等，但是不局限於此，也可以應用其他結構。此時，較佳地設定電阻器元件103的電阻值和電容器元件102的電容值，以使通過乘這些值而獲得的電荷緩和時間成為進行脈衝式顯示所需要的發光時間。

對於發光元件104而言，一端子通過電阻器元件103電連接到電容器元件102的一端子，另一端子電連接到第二電位供給端子109而通過第二電位供給端子109將接地電位或預定值的電位施加到發光元件104。發光元件104具有如下功能：在第二電晶體101處於導通狀態的情況下，通過第二電晶體101將預定值的電位從電源線107施加到發光元件104的一端子，並且對應於一端子和另一端子之間的電位差產生電流而發光。發光元件104中的亮度根據流過發光元件104中的電流量而變化。

另外，作為發光元件104例如可以應用在兩個電極之間具有電致發光層的結構等，並且作為電致發光層可以應用例如蔥等的有機材料或 ZnO 、 $\text{Mg}_x\text{Z}_{1-x}\text{O}$ 、 ZnS 、 ZnTe 或 CdS 等的無機材料等。

接下來，對本實施模式的顯示裝置中的像素的顯示工作進行說明。另外，在本實施模式中，以電流驅動使像素工作的情況作為一個例子來說明。

當在預定的像素中進行顯示時，顯示工作可以由將顯示資料寫入像素中的一個水平週期和發光元件即使在寫入資料後也繼續發光的電荷緩和週期構成。首先，在水平週期中，通過為了將顯示資料寫入像素中而選擇的掃描線105將掃描信號（電位）輸入到第一電晶體100的閘極端子，並且根據施加到第一電晶體100的閘極端子的電位而第一電晶體100處於導通狀態，因而通過第一電晶體100將資料信號（電位）從信號線106輸入到第二電晶體101的閘極端子。

第二電晶體101根據第二電晶體101的閘極端子的電位處於導通狀態，通過第二電晶體101將預定值的電位（在此為電源電位）從電源線107施加到電容器元件102的一端子及發光元件104的一方端子，而在電容器元件102中儲存對應於施加到一方端子及另一方端子之間的電壓的電荷，並且與施加到一方端子和另一方端子之間的電壓對應的電流流過發光元件104。發光元件104以對應於產生的電流量的亮度發光，從而處於顯示狀態。此時，電容器元件102的另一方端子及發光元件104的另一方端子的電位為接地電位。

在如上那樣完成顯示資料的寫入，並且為了將顯示資料寫入下一個像素而選擇的掃描線進入下一行或下一個像

素後，進行上述顯示工作的像素的第一電晶體100處於截止狀態，第二電晶體101也一起處於截止狀態，而進入電荷緩和週期。

此時儲存在電容器元件102中的電荷放電到發光元件104，發光元件104只在儲存在電容器元件102中的電荷緩和的週期發光，而維持顯示狀態。

在此，將從第二電晶體101處於導通狀態直到第二電晶體101處於截止狀態而儲存在電容器元件102中的電荷放電到發光元件104的時間設定為發光時間 T_L ， T_L 可以由一個水平週期（當進行線順序驅動時的每一行的資料寫入時間）和電荷緩和時間 τ （從電晶體（在此為第二電晶體101）處於截止狀態直到儲存在電容器元件（在此為電容器元件102）中的電荷放電到發光元件（在此為發光元件104）的時間）之和，即 $T_L = \text{一個水平週期} + \tau$ 表示。再者，若將電容器元件102的電容量設定為 C_a ，將發光元件104的電阻值設定為 R_{EL} ，並且將電阻器元件103的電阻值設定為 r ，則 τ 可以由 $\tau = C_a \times (R_{EL} + r)$ （以下稱為公式1）表示。另一方面，若將在第二電晶體101處於導通狀態時將電荷儲存到電容器元件所需要的時間設定為 τ_a ，以導通狀態的電晶體的電阻為 R_t ， τ_a 可以由 $\tau_a = C_a \times R_t$ （以下稱為公式2）表示。從該公式可知，若為了延長電荷緩和時間增加電容器元件102的電容 C_a ，則將電荷儲存到電容器元件所需要的時間也變長。由此，電容器元件的電容較佳地為在預定的寫入週期內可以儲存電荷的值。

從上述公式 1 可知，通過採用將第二電晶體 101 的源極端子及汲極端子中的另一者電連接到電容器元件並且將第二電晶體 101 的源極端子及汲極端子中的另一者通過電阻器元件 103 電連接到發光元件 104 的結構，即使電容器元件 102 的電容值小，通過增加電阻器元件 103 的電阻值 r ，也可以延長緩和時間 τ 。因此，可以減少電容器元件 102 的電荷的儲存時間，而可以在預定的寫入週期內對像素寫入顯示資料。另外，在第二電晶體 101 處於導通狀態的水平週期，由於可以不通過電阻器元件 103 將電源電位施加到電容器元件 102 的一端子，所以可以抑制起因於電阻器元件 103 的發光元件 104 的電壓降。因此，通過添加電阻器元件 103 將電容器元件 102 的電極面積抑制為必要最小限度，可以提高顯示裝置的開口率，而且可以獲得進行脈衝式顯示所需要的發光時間。

另外，此時較佳地考慮到由電阻器元件 103 的電阻值導致的電壓降來將電源線 107 的電位設定為大於施加到發光元件 104 的一端子的電位的值。當將從電容器元件 102 放電電荷而流過發光元件 104 的電流設定為 I_{EL} 時，加上施加到發光元件 104 的一端子的電位的電位 V_a 的值可以由 $V_a = I_{EL} \times r$ （以下稱為公式 3）算出。通過作為電源線 107 的電位的值設定對施加到發光元件 104 的一端子的預定電位加上 V_a 的值，即使在電阻器元件 103 中產生電壓降時，也可以使發光元件 104 以所希望的亮度發光而進行顯示。

另外，將電荷儲存在電容器元件 102 中的時間較佳地

短於一個水平週期。通過在一個水平週期內儲存電荷，可以使發光元件以所希望的亮度發光。

再者，使用圖2說明本實施模式的像素的工作。圖2為本實施模式的像素的驅動的時序圖。另外，在圖2的時序圖中，在第二電晶體101為P型電晶體，並且第二電晶體101當信號線106的信號電位為負時處於導通狀態的情況下進行說明。

在圖2中， V_{sig} 表示信號線106的信號電位， I_{EL} 表示流過發光元件104的電流，並且 T_w 表示資料寫入時間。在不設置電容器元件102的情況下，發光元件104雖然只在寫入時間 T_w 發光，但是，如圖2所示，通過添加電容器元件102，延長電流流過發光元件104的時間，而可以延長發光時間。

如上所示，可以獲得進行適合於顯示運動影像的脈衝式顯示所需要的發光時間。因此，可以顯示餘象少的運動影像。

實施模式2

在本實施模式中，將說明顯示裝置中的像素的其他結構。

首先，使用圖3對本實施模式的顯示裝置中的像素的結構進行說明。圖3為示出本實施模式的顯示裝置中的像素的結構的電路圖。

如圖3所示，本實施模式的顯示裝置中的像素具有第

一電晶體 200、第二電晶體 201、第三電晶體 202、電容器元件 203、電阻器元件 204、以及發光元件 205。

對於第一電晶體 200而言，閘極端子電連接到設置在顯示裝置中的掃描線 206，並且源極端子及汲極端子中的一者電連接到設置在顯示裝置中的信號線 207。第一電晶體 200具有作為開關電晶體的功能，並且根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。在第一電晶體 200處於導通狀態時，信號線 207的信號電位通過第一電晶體 200施加到第二電晶體 201及第三電晶體 202的閘極端子。

對於第二電晶體 201而言，閘極端子連接到第一電晶體 200的源極端子及汲極端子中的另一者，並且源極端子及汲極端子中的一者電連接到設置在顯示裝置中的電源線 208。第二電晶體 201具有選擇對電容器元件 203的一端子施加電荷或不施加電荷的功能，根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。

對於第三電晶體 202而言，閘極端子連接到第一電晶體 200的源極端子及汲極端子中的另一者，並且源極端子及汲極端子中的一者電連接到電源線 208。第三電晶體 202具有控制發光元件 205的功能，並且根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。

另外，通過將第二電晶體 201的源極端子及汲極端子中的一者以及第三電晶體 202的源極端子及汲極端子中的一者電連接到電源線 208，通過電源線 208使第二電晶體 201的源極端子及汲極端子中的另一者、以及第三電晶體

202的源極端子及汲極端子中的另一者具有預定值的電位，可以將一定值的電位施加到發光元件205，因而可以抑制亮度的降低或不均勻。由此，在例如面板尺寸為5英寸以上的顯示裝置中，也可以容易應用本實施模式的顯示裝置中的像素結構。

另外，第二電晶體201及第三電晶體202較佳地具有彼此相同的導電類型（p型或n型）。通過使它們具有彼此相同的導電類型，可以使各個電晶體同步地處於導通狀態或截止狀態。

另外，作為第一電晶體200至第三電晶體202，例如可以使用可應用於上述實施模式1中的第一電晶體100及第二電晶體101的電晶體。

對於電容器元件203而言，一端子電連接到第二電晶體201的源極端子及汲極端子中的另一者，另一端子電連接到第一電位供給端子209而將接地電位或預定值的電位通過第一電位供給端子209施加到電容器元件203。電容器元件203具有作為輔助電容的功能，輔助電容為用來調整像素中的發光元件205的發光時間的。通過第二電晶體201處於導通狀態，並且將預定值的電位通過第二電晶體201從電源線208施加到電容器元件203的一端子，在電容器元件203中儲存對應於施加到一端子和另一端子之間的電位差的電荷。

此時，電容器元件203的電容值較佳地為可以在將顯示資料寫入像素的時間內儲存電荷的值。作為電容器元件

203，例如可以應用在上述實施模式1中可應用於電容器元件102的結構及材料等。

電阻器元件204具有調整發光元件205中的發光時間的功能。通過添加電阻器元件，可以減少進行脈衝式顯示所需要的電容器元件203的電容。作為電阻器元件204，例如可以應用可應用於上述實施模式1的電阻器元件103的結構及材料等。較佳地設定此時的電阻器元件204的電阻值和電容器元件203的電容值，以使通過乘這些值而獲得的電荷緩和時間成為進行脈衝式顯示所需要的發光時間。

對於發光元件205而言，一端子通過電阻器元件204電連接到電容器元件203的一端子並且電連接到第三電晶體202的源極端子及汲極端子中的另一子，另一方端子電連接到第二電位供給端子210而通過第二電位供給端子210將接地電位或預定值的電位施加到發光元件205。發光元件205具有如下功能：在第二電晶體201處於導通狀態的清況下，通過第二電晶體201將預定值的電位從電源線208施加到發光元件205的一端子，將電壓施加到一端子和另一端子之間，並且產生相當於施加的電壓的電流而發光。發光元件205中的亮度根據流過發光元件205中的電流量而變化。另外，作為發光元件205，例如可以應用可應用於上述實施模式1的發光元件104的結構及材料等。

接下來，對本實施模式的顯示裝置中的像素的顯示工作進行說明。

當在預定的像素中進行顯示的情況下，通過為了將顯

示資料寫入像素而選擇的掃描線206將掃描信號（電位）輸入到第一電晶體200的閘極端子，並且根據施加到第一電晶體200的閘極端子的電位而第一電晶體200處於導通狀態，因而通過第一電晶體200將資料信號（電位）從信號線207輸入到第二電晶體201的閘極端子及第三電晶體202的閘極端子。

第二電晶體201及第三電晶體202根據閘極端子的電位處於導通狀態，通過第二電晶體201將預定值的電位（在此為正的電源電位）從電源線208施加到電容器元件203的一端子及發光元件205的一端子，並且通過第三電晶體202將電源電位施加到發光元件205的一端子。此時對電容器元件203的另一端子較佳地施加考慮到起因於電阻器元件204的發光元件205的電壓降的負電位元。通過對電容器元件203的另一端子施加起因於電阻器元件204的發光元件205的電壓降的負電位元，可以補償當電晶體201及電晶體202處於截止狀態的電荷緩和時產生的由電阻器元件204導致的施加到發光元件205的電壓的下降。在電容器元件203中儲存對應於施加到一端子及另一端子之間的電位差的電荷，並且在發光元件205中產生對應於施加到一端子及另一端子之間的電位差的電流。發光元件205以對應於流過的電流量的亮度發光，而處於顯示狀態。此時的發光元件205的另一端子的電位為接地電位。

在如上那樣完成顯示資料的寫入，並且為了將顯示資料寫入下一個像素而選擇的掃描線進入下一行或下一個像

素後，進行上述顯示工作的像素的第一電晶體200處於截止狀態，第二電晶體201及第三電晶體202也一起處於截止狀態。

此時儲存到電容器元件203的電荷通過電阻器元件204放電到發光元件205。對發光元件205施加從施加到電容器元件203的電壓減除由電阻器元件204導致的電壓降的電壓，而只在電荷緩和時間中維持發光狀態。

另外，此時的發光元件205的電荷緩和時間 τ 可以由上述實施模式1所示的公式1表示。

像這樣，通過將電容器元件電連接到第二電晶體201的源極端子及汲極端子的另一者，將電容器元件203通過電阻器元件204電連接到第三電晶體202的源極端子及汲極端子的另一者，並且將發光元件的一端子電連接到第三電晶體202的源極端子及汲極端子的另一者，即使電容器元件203的電容小，通過增大電阻器元件204的電阻值 r 也可以延長電荷緩和時間 τ 。由此，通過添加電阻器元件204將電容器元件203的電極面積抑制為必要最小限度，可以提高顯示裝置的開口率，另外，可以獲得進行脈衝式顯示所需要的發光時間。

另外，與圖1的電路結構相比，在圖3的電路結構中，在第三電晶體202處於導通狀態時，可以不通過電阻器元件204地將電源電位施加到發光元件205，所以不需要如圖1的電路結構那樣以電阻器元件的電壓降提高電源線的電位。

再者，將電荷儲存到電容器元件203的時間較佳地短於一個水平週期。通過在一個水平週期內儲存電荷，可以使發光元件以所希望的亮度發光。

如上所述，可以獲得進行適合於運動影像顯示的脈衝式顯示所需要的發光時間。由此，可以顯示餘象少的運動影像。

另外，本實施模式可以與其他實施模式適當地組合。

實施模式3

在本實施模式中，將說明顯示裝置中的像素的其他結構。

使用圖4對本實施模式的顯示裝置中的像素進行說明。圖4為示出本實施模式的顯示裝置中的像素的結構的電路圖。

如圖4所示，本實施模式的顯示裝置中的像素具有電晶體300、電容器元件301、電阻器元件302、以及電連接到電晶體300的發光元件303。

對於電晶體300而言，閘極端子電連接到設置在顯示裝置中的掃描線304，並且源極端子及汲極端子中的一者電連接到設置在顯示裝置中的信號線305。電晶體300根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。在電晶體300處於導通狀態時，將信號線305的信號電位通過電晶體300施加到電容器元件301的一端子並且通過電阻器元件302施加到發光元件303的一端子。

另外，作為電晶體300，例如可以使用可應用於上述實施模式1中的第一電晶體100及第二電晶體101的電晶體。

對於電容器元件301而言，一端子電連接到電晶體300的源極端子及汲極端子的另一者，另一端子電連接到第一電位供給端子306，並且通過第一電位供給端子306施加接地電位或預定值的電位。電容器元件301具有作為用來調整像素中的發光元件303的發光時間的輔助電容的功能，並且具有暫時儲存與施加到發光元件303的一端子的電位和施加到另一端子的電位的差異對應的電荷的功能。通過電晶體300處於導通狀態，對電容器元件301從信號線305施加資料信號，並且在電容器元件301中儲存與施加到電容器元件301的一端子和另一端子之間的電位差對應的電荷。

此時的電容器元件301的電容值較佳地為在將顯示資料寫入像素的時間內可以儲存電荷的值。作為電容器元件301，例如可以使用在上述實施模式1中可應用於電容器元件102的結構及材料等。

電阻器元件302具有調整發光元件303中的發光時間的功能。通過提供電阻器元件，可以減少進行脈衝式顯示所需要的電容器元件301的電容。作為電阻器元件302，例如可以應用可應用於上述實施模式1的電阻器元件103的結構及材料等。較佳地設定此時的電阻器元件302的電阻值和電容器元件301的電容值，以使通過乘這些值而獲得的電

荷緩和時間成為進行脈衝式顯示所需要的發光時間。

對於發光元件303而言，一端子通過電阻器元件302電連接到電容器元件301的一端子，另一端子電連接到第二電位供給端子307，並且通過第二電位供給端子307施加接地電位或預定值的電位。在電晶體300處於導通狀態時，對發光元件303的一端子通過電晶體300從信號線305施加資料信號（電位），並且產生與施加到一端子和另一端子之間的電壓對應的電流而發光。發光元件303的亮度根據流過發光元件303的電流量而變化。另外，作為發光元件303，例如可以應用可用於上述實施模式1的發光元件104的結構及材料等。

接下來，將說明本實施模式的顯示裝置中的像素的顯示工作。

在預定的像素中進行顯示的情況下，在水平週期，將掃描信號（電位）通過為了將顯示資料寫入像素而選擇的掃描線304輸入到電晶體300的閘極端子，電晶體300根據施加到電晶體300的閘極端子的電位處於導通狀態，而通過電晶體300將資料信號（電位）從信號線305施加到電容器元件301的一端子及發光元件303的一端子，在電容器元件301中儲存與施加到一端子及另一端子之間的電壓對應的電荷，並且在發光元件303中產生與施加到一端子及另一端子之間的電壓對應的電流。發光元件303以對應於流過的電流量的亮度發光，而處於顯示狀態。

在如上那樣完成顯示資料的寫入，並且為了將顯示資

料寫入下一個像素而選擇的掃描線進入下一行或下一個像素後，進行上述顯示資料的寫入的像素的電晶體300處於截止狀態，而進入電荷緩和週期。

此時儲存到電容器元件301的電荷放電到發光元件303，發光元件303只在儲存在電容器元件301中的電荷被放出的電荷緩和時間發光，而維持顯示狀態。

此時的發光元件303的電荷緩和時間 τ 可以由上述實施模式1所示的公式1表示。

像這樣，通過將發光元件303的一端子通過電阻器元件302電連接到電晶體300的源極端子及汲極端子的另一者，並且將電容器元件301電連接到電晶體300的源極端子及汲極端子的另一者，即使電容器元件301的電容值小，通過增大電阻器元件302的電阻值 r 也可以延長電荷緩和時間 τ 。由此，通過添加電阻器元件302將電容器元件301的電極面積抑制為必要最小限度，可以提高顯示裝置的開口率，另外，可以獲得進行脈衝式顯示所需要的發光時間。

再者，本實施模式的顯示裝置由於具有在像素中只提供一個電晶體的結構，所以與其他實施模式相比，可以進一步提高開口率。

再者，將電荷儲存到電容器元件301的時間較佳地短於一個水平週期。通過在一個水平週期內儲存電荷，可以使發光元件以所希望的亮度發光。

如上所述，可以獲得進行適合於運動影像顯示的脈衝式顯示所需要的發光時間。由此，可以顯示餘象少的運動

影像。

另外，本實施模式可以與其他實施模式適當地組合。

實施模式 4

在本實施模式中，將說明顯示裝置中的像素的其他結構。

使用圖 5 說明本實施模式的顯示裝置中的像素。圖 5 為示出本實施模式的顯示裝置中的像素的結構的電路圖。

如圖 5 所示，本實施模式的顯示裝置中的像素具有第一電晶體 400、第二電晶體 401、電容器元件 402、電阻器元件 403、第三電晶體 404、以及發光元件 405。

對於第一電晶體 400 而言，閘極端子電連接到設置在顯示裝置中的掃描線 406，並且源極端子及汲極端子中的一者電連接到設置在顯示裝置中的信號線 407。第一電晶體 400 具有作為開關電晶體的功能，並且根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。在第一電晶體 400 處於導通狀態時，將信號線 407 的信號電位通過第一電晶體 400 施加到第二電晶體 401 的閘極端子。

對於第二電晶體 401 而言，閘極端子電連接到第一電晶體 400 的源極端子及汲極端子中的另一者，並且第二電晶體 401 的源極端子及汲極端子中的一者電連接到設置在顯示裝置中的電源線 408。第二電晶體 401 具有控制發光元件 405 的功能，並且根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。

另外，通過利用電源線408使第二電晶體401的源極端子及汲極端子中的另一者具有預定值的電位，可以將一定值的電位施加到發光元件405的一端子，因此可以抑制亮度的降低或不均勻。由此，在例如面板尺寸為5英寸以上的顯示裝置中也可以容易應用本實施模式的顯示裝置中的像素結構。

對於電容器元件402而言，一端子電連接到第一電晶體400的源極端子及汲極端子中的另一者，另一端子電連接到第一電位供給端子409而將接地電位或預定值的電位通過第一電位供給端子409施加到電容器元件402。電容器元件402具有作為用來調整像素中的發光元件405的發光時間的輔助電容的功能。通過第一電晶體400處於導通狀態將預定值的電位通過第一電晶體400從信號線407施加到電容器元件402的一端子，在電容器元件402中儲存與施加到一端子和另一端子之間的電位差對應的電荷。

此時的電容器元件402的電容值較佳地為在將顯示資料寫入像素的時間內可以儲存電荷的值。作為電容器元件402，例如可以使用在上述實施模式1中可應用於電容器元件102的結構及材料等。

電阻器元件403具有調整發光元件405中的發光時間的功能。通過添加電阻器元件，可以減少電容器元件402的電容。作為電阻器元件403，例如可以應用可應用於上述實施模式1的電阻器元件103的結構及材料等。較佳地設定此時的電阻器元件403的電阻值和電容器元件402的電容值

，以使通過乘這些值而獲得的電荷緩和時間成為進行脈衝式顯示所需要的發光時間。

對於第三電晶體 404 而言，閘極端子電連接到掃描線 406，源極端子及汲極端子中的一者通過電阻器元件 403 電連接到第一電晶體 400 的源極端子及汲極端子中的另一者，並且源極端子及汲極端子中的另一電連接到電容器元件 402 的另一者端子。第三電晶體 404 具有作為開關元件控制使儲存在電容器元件 402 中的電荷是否放電的功能，並且根據 V_{gs} 比 V_{th} 高或低而處於導通狀態或截止狀態。另外，第三電晶體 404 的源極端子及汲極端子中的另一端子電連接到第一電位供給端子 409 而將接地電位或預定值的電位通過第一電位供給端子 409 施加到第三電晶體 404。

另外，第一電晶體 400 及第三電晶體 404 較佳地具有不同導電類型（p 型或 n 型）。通過使它們具有不同導電類型，在第一電晶體 400 及第三電晶體 404 中一電晶體處於導通狀態的情況下，可以容易使另一電晶體處於截止狀態，並且在一電晶體處於截止狀態的情況下，可以容易使另一電晶體處於導通狀態。

另外，作為第一電晶體 400 至第三電晶體 404，例如可以使用可用於上述實施模式 1 中的第一電晶體 100 及第二電晶體 101 的電晶體。

對於發光元件 405 而言，一端子電連接到第二電晶體 401 的源極端子及汲極端子中的另一者，另一端子電連接到第二電位供給端子 410 而將接地電位或預定值的電位通

過第二電位供給端子410施加到發光元件405。發光元件405具有如下功能，即在第二電晶體401處於導通狀態時，將電源電位通過第二電晶體401從電源線408施加到發光元件405的一端子，將電壓施加到一端子和另一端子之間，並且產生與施加的電壓對應的電流而發光。發光元件405中的亮度根據流過的電流量而變化。另外，作為發光元件405，例如可以應用可應用於上述實施模式1的發光元件104的結構及材料等。

接下來，將說明本實施模式的顯示裝置中的像素的顯示工作。

在預定的像素中進行顯示的情況下，將掃描信號通過為了將顯示資料寫入像素而選擇的掃描線406輸入到第一電晶體400的閘極端子，第一電晶體400根據施加到第一電晶體400的閘極端子的電位處於導通狀態，而通過第一電晶體400將資料信號（電位）從信號線407輸入到第二電晶體401的閘極端子。另外，對電容器元件402的一端子通過第一電晶體400從信號線407輸入資料信號（電位），並且施加對應於資料信號的電位，而儲存對應於一端子及另一端子之間的電位差的電荷。此時的電容器元件402的另一端子為接地電位。

再者，第二電晶體401根據閘極端子的電位而處於導通狀態，並且將預定值的電位（在此為電源電位）通過第二電晶體401從電源線408施加到發光元件405的一端子，對發光元件405的一端子及另一端子之間施加電壓。再者

，在發光元件405中對應於施加的電壓產生電流，以對應於流過的電流量的亮度發光，而處於顯示狀態。此時的發光元件405的另一端子為接地電位。

在如上那樣完成顯示資料的寫入，並且為了將顯示資料寫入下一個像素而選擇的掃描線進入下一行或下一個像素後，進行上述顯示工作的像素的第一電晶體400處於截止狀態，而第三電晶體404處於導通狀態。

此時，儲存在電容器元件402中的電荷通過電阻器元件403被放電。借助於放電，第二電晶體401的閘極端子的電位降低，從導通狀態變為截止狀態。第二電晶體401與處於截止狀態的同時，其電阻值增大，並且施加到發光元件405的電壓下降，而發光亮度降低。將發光元件405的發光時間調整為成為進行脈衝式顯示所需要的發光時間。從電容器元件402放出電荷的緩和時間 τ_f 相當於發光時間，當將電容器元件402的電容值設定為 C_s 並且將電阻器元件403的電阻值設定為 r 時，緩和時間 τ_f 可以由 $\tau_f = C_s \times r$ 表示。

像這樣，通過將電容器元件402通過電阻器元件403電連接到第一電晶體400的源極端子及汲極端子中的另一者，可以將使用現有的保持模式顯示型的顯示裝置來驅動的發光元件405的發光時間短於一個圖框週期。再者，通過將電容器元件402的電極面積抑制為必要最小限度，可以提高開口率，而且可以獲得進行脈衝式顯示所需要的發光時間。

另外，與上述實施模式1的圖1及實施模式2的圖3的電

路結構相比，在本實施模式的圖5的電路結構中，不需要以電阻器元件的電壓降提高電源線的電位。另外，與圖3的電路結構相比，在圖5的電路結構中，不需要將負電位元施加到電容器元件的另一端子。

再者，將電荷儲存在電容器元件402中的時間較佳地短於一個水平週期。通過在一個水平週期內儲存電荷，可以使發光元件405以所希望的亮度發光。

如上所述，可以獲得進行適合於顯示運動影像的脈衝式顯示所需要的發光時間。由此，可以顯示餘象少的運動影像。

另外，本實施模式可以與其他實施模式適當地組合。

實施模式5

在本實施模式中，對可用於顯示裝置中的像素的電晶體的結構進行說明。

在上述實施模式1至實施模式4的任一個中，作為用於像素的電晶體可以具有以下結構。使用圖6說明可用於顯示裝置的像素的電晶體的結構。圖6為示出本實施模式的電晶體的結構例子的模式圖。

如圖6所示，本實施模式中的可用於顯示裝置的像素的電晶體可以適當地選擇如下結構的電晶體來應用：第一電晶體500、第二電晶體501、第三電晶體502、第四電晶體503、第五電晶體504、或第六電晶體505等。各個電晶體分別具有基板506；設置在基板506上的基底膜507；設

置在基底膜 507 上的具有雜質區域 510 的半導體層 508；覆蓋半導體層 508 地設置的閘極絕緣膜 511；設置在閘極絕緣膜 511 的一部分上的閘電極 512A、閘電極 512B、閘電極 512C、閘電極 512D、閘電極 512E、以及閘電極 512F 中的一個；覆蓋閘電極 512A 至閘電極 512F 中的任一個並隔著閘極絕緣膜 511 覆蓋半導體層 508 地設置的第一絕緣膜 513；設置在第一絕緣膜 513 上的第二絕緣膜 514；以及通過第二絕緣膜 514、第一絕緣膜 513 及閘極絕緣膜 511 與半導體層 508 中的雜質區域 510 接觸的佈線 516。

半導體層 508 在其一部分具有雜質區域 510，並且在位於閘電極 512A 至閘電極 512F 的區域分別具有通道區域。此時，將雜質區域 510 用作源區或汲區。另外，為方便起見，在圖 6 中雖然並置多個具有不同結構的電晶體，但是不需要實際上並置電晶體，而可以根據需要分別形成電晶體。

接下來，對圖 6 中的各個電晶體的結構進行說明。

第一電晶體 500 為單汲極型電晶體，其由於可以通過簡單的方法製造，所以具有製造成本低且可以提高成品率的優點。另外，通過控制添加到第一電晶體 500 的半導體層 508 中的雜質量，可以控制半導體層 508 的電阻率。另外，可以使半導體層 508 和佈線 516 的電連接狀態接近於歐姆連接。另外，作為分別製造雜質量不同的半導體層的方法，可以使用以閘電極 512A 為掩模對半導體層 508 摻雜雜質的方法。

第二電晶體 501 爲閘電極 512B 具有一定程度以上的錐形角的電晶體，並且可以通過可靠性高且簡單的方法製造。由此，具有製造抑制成本而可以提高成品率的優點。另外，第二電晶體 501 的半導體層在雜質區域 510 和通道區域之間具有低濃度雜質區域 509。雜質區域 510、通道區域、低濃度雜質區域 509 的雜質濃度彼此不同。將設置在閘電極 512B 下方的低濃度雜質區域 509 用作低濃度汲極（Lightly Doped Drain:LDD）區域。由於具有 LDD 區域，所以可以抑制汲極端部的電場強度，並且可以抑制起因於熱載流子的元件退化。另外，作爲分別製造具有雜質量不同的區域的半導體層的方法，可以使用以閘電極 512B 爲掩模對半導體層 508 摻雜雜質的方法。在電晶體 501 中，由於閘電極 512B 具有一定程度以上的錐形角，所以可以使通過閘電極 512B 摻雜到半導體層 508 中的雜質濃度具有梯度，而可以不使用光掩模地形成 LDD 區域。

第三電晶體 502 爲閘電極 512C 由至少兩個層構成，並且下層的閘電極比上層的閘電極長的電晶體。在本說明書中，將上層閘電極及下層閘電極的形狀稱爲帽形（Hat-shape type）。若閘電極的形狀爲帽形，不用添加光掩模就可以形成 LDD 區域。另外，特別將如第三電晶體 502 那樣 LDD 區域與閘電極重疊的結構稱爲 GOLD（閘極重疊的汲極，Gate OverLapped Drain）結構。另外，作爲將閘電極的形狀形成爲帽形的方法，可以使用下面所示的方法。

首先，在對閘電極 512C 進行構圖時，通過乾蝕刻利用

各個電極的蝕刻速度的差異來蝕刻下層閘電極及上層閘電極，將閘電極512C形成爲其側面具有傾斜度（錐形）的形狀。接著，通過各向異性蝕刻加工上層閘電極，使其傾斜度接近於垂直。由此，形成截面形狀爲帽形的閘電極。之後，通過摻雜雜質元素，形成通道區域，用作LDD區域的低濃度雜質區域509、以及用作源電極及汲電極的雜質區域510。

另外，將與閘電極重疊的LDD區域稱爲Lov區域，而將與閘電極不重疊的LDD區域稱爲Loff區域。在此，Loff區域在抑制截止電流值方面的效果高，而它在通過緩和汲極端部的電場來防止由熱載流子導致的導通電流的降低方面的效果低。另一方面，Lov區域在通過緩和汲極區域附近的電場來防止導通電流的降低方面的效果高，而它在抑制截止電流方面的效果低。因此，較佳地在各種電路中分別應用具有對應於所需特性的結構的電晶體。在用於顯示裝置的各個電路的電晶體中，用於像素部的電晶體較佳地爲具有Loff區域的電晶體，以便抑制截止電流。

第四電晶體503爲具有以與閘電極512D的側面接觸的方式設置的側壁（也稱爲側壁515）的電晶體。通過設置側壁515，可以將與側壁515重疊的半導體區域用作LDD區域。

第五電晶體504爲具有通過使用光掩模對半導體層508摻雜雜質元素來設置的LDD（Loff）區域的電晶體。通過採用這種方式，可以準確地設置LDD區域，並且可以降低

電晶體的截止電流。

第六電晶體 505 為具有通過使用光掩模對半導體層 508 進行摻雜來設置的 LDD (Low) 區域的電晶體。通過採用這種結構，可以準確地設置 LDD 區域，並且緩和電晶體的汲極端部的電場，而可以減少導通電流的降低。

接下來，將說明構成各個電晶體的各個材料。

作為基板 506，可以使用玻璃基板如鋁硼矽酸玻璃和鋁硼矽酸玻璃等、石英基板、陶瓷基板、或包括不銹鋼的金屬基板等。除外，也可以使用由以聚對苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二醇酯 (PEN)、聚醚砜 (PES) 為代表的塑膠或諸如丙烯酸等的柔性合成樹脂形成的基板。通過使用柔性基板，可以製造可彎曲的半導體裝置。柔性基板在基板的面積及形狀方面沒有限制。由此，當使用例如一邊長具有 1 米以上的矩形基板作為基板 506 時，可以顯著提高生產率。與使用圓形矽基板的情況相比，這是一個很大的優點。

基底膜 507 具有防止來自基板 506 的諸如 Na 等的鹼金屬或鹼土金屬對半導體元件的特性造成負面影響的功能。基底膜 507 可以使用氧化矽、氮化矽、氧氮化矽或氮氧化矽等的包含氧或氮的絕緣膜的單層結構或疊層結構形成。例如，當採用兩層結構設置基底膜 507 時，較佳地設置氮氧化矽膜作為第一層基底膜，並且設置氧氮化矽膜作為第二層基底膜。作為其他例子，當採用三層結構設置基底膜 507 時，較佳地設置氧氮化矽膜作為第一層基底膜，設置

氮氧化矽膜作為第二層基底膜，並且設置氧氮化矽膜作為第三層基底膜。

作為半導體層508，可以使用非晶半導體、微晶半導體，或者多晶半導體層。微晶是一種具有非晶結構和結晶結構（包括單晶、多晶）之間的中間結構且具有自由能穩定的狀態的半導體，並且包括具有短程有序和晶格畸變的結晶區域。在膜的至少一部分區域可以觀察到0.5nm以上且20nm以下的結晶區域。當以矽為主要成分時，拉曼光譜向低於 520cm^{-1} 波數的一側偏移。在X射線繞射中，觀察到來源於矽晶格的（111）和（220）的繞射峰。微晶至少包含1原子%或其以上的氫或鹵素以補償懸空鍵。對材料氣體進行輝光放電分解（等離子體CVD）來形成微晶。作為材料氣體，不僅可以使用 SiH_4 ，還可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。或者，也可以混合 GeF_4 。該材料氣體還可以用 H_2 或者 H_2 與一種或多種選自He、Ar、Kr和Ne的稀有氣體元素稀釋。稀釋比率在2倍以上且1000倍以下的範圍內，壓力在0.1Pa以上且133Pa以下的範圍內，電源頻率在1MHz以上且120MHz以下，較佳地在13MHz以上且60MHz以下的範圍內，並且基板加熱溫度可以為 300°C 以下。作為膜中的雜質元素，來源於大氣成分的雜質諸如氧、氮和碳等的濃度較佳地為 $1\times 10^{20}\text{cm}^{-3}$ 以下。尤其是，氧的濃度較佳地為 $5\times 10^{19}\text{cm}^{-3}$ 以下，更較佳地為 $1\times 10^{19}\text{cm}^{-3}$ 以下。這裏，藉由濺射法、LPCVD法或等離子體CVD法等使用以矽為主要成分的材料（例如 $\text{Si}_x\text{Ge}_{1-x}$ 等）形成非晶半

導體層，然後，藉由諸如雷射晶化法、使用RTA或退火爐的熱晶化法或使用促進晶化的金屬元素的熱晶化法等晶化法使該非晶半導體層晶化。

閘極絕緣膜511可以使用包含氧或氮的絕緣膜如氧化矽、氮化矽、氧氮化矽或氮氧化矽等的單層結構或疊層結構形成。

閘電極512A至閘電極512F可以採用單層的導電膜、或者兩層或三層導電膜的疊層結構形成。作為用於閘電極512A至閘電極512F的材料，可以使用導電膜。例如，可以使用諸如鉭、鈦、鉬、鎢、鉻、矽等的元素的單體膜；上述元素的氮化膜（典型地說，氮化鉭膜、氮化鎢膜或氮化鈦膜）；組合了上述元素的合金膜（典型地說，Mo-W合金或Mo-Ta合金）；或者上述元素的矽化物膜（典型地說，矽化鎢膜或矽化鈦膜）等。注意，上述單體膜、氮化膜、合金膜、矽化物膜等可以具有單層結構或疊層結構。

第一絕緣膜513可以使用下列膜的單層結構或疊層結構形成：如氧化矽、氮化矽、氧氮化矽、氮氧化矽等的包含氧或氮的絕緣膜；或如DLC（類金剛石碳）等的包含碳的膜。

第二絕緣膜514可以使用下列膜的單層或疊層結構形成：矽氧烷樹脂；如氧化矽、氮化矽、氧氮化矽或氮氧化矽等的包含氧或氮的絕緣膜；如DLC（類金剛石碳）等的包含碳的膜；或者如環氧、聚醯亞胺、聚醯胺、聚乙烯苯酚、苯並環丁烯或丙烯酸等的有機材料。注意，矽氧烷樹

脂相當於包括 Si-O-Si 鍵的樹脂。矽氧烷的骨架結構由矽和氧的鍵構成。作為其取代基，可以使用至少包含氫的有機基（例如烷基或芳烴）。也可以使用氟基作為取代基。或者，也可以使用至少包含氫的有機基和氟基作為取代基。注意，也可以直接覆蓋閘電極 512A 至 512F 地提供第二絕緣膜 514 而不提供第一絕緣膜 513。

作為佈線 516，可以使用諸如鋁、鎳、碳、鎢、鉬、鈦、鉑、銅、鉭、金或錳等的元素的單體膜；上述元素的氮化膜；組合上述元素的合金膜；或上述元素的矽化物膜等。例如，作為包含上述元素中的多個元素的合金，可以使用包含碳及鈦的鋁合金、包含鎳的鋁合金、包含碳及鎳的鋁合金、以及包含碳及錳的鋁合金等。例如，在採用疊層結構的情況下，可以採用將鋁插入到鉬或鈦等之間的結構。藉由採用該結構，可以提高鋁對熱或化學反應的耐受性。

接下來，使用圖 7A 至 7E 說明電晶體的製造方法的例子。圖 7A 至 7E 為示出電晶體的製造方法的模式圖。注意，電晶體的製造方法不局限於圖 7A 至 7E 所示的方法，而可以使用各種製造方法。

首先，如圖 7A 所示，在基板 506 上形成基底膜 507。接下來，使用等離子體處理對基底膜 507 的表面進行氧化或氮化。另外，在形成本製造方法中的其他層之後也可以進行該等離子體處理。像這樣，使用等離子體處理對半導體層或絕緣膜進行氧化或氮化，該半導體層或絕緣膜的表面

改性，並可以形成比藉由CVD法或濺射法形成的絕緣膜更緻密的絕緣膜。因此，可以抑制如針孔等的缺陷，並且可以改善半導體裝置的特性等。

接下來，如圖7B所示，在被氧化或氮化的基底膜507的一部分上形成半導體層508。再者，使用抗蝕劑掩模等在半導體層508的一部分形成雜質區域510。

接下來，如圖7C所示，以覆蓋半導體層508及基底膜507的方式形成閘極絕緣膜511。

接下來，如圖7D所示，隔著閘極絕緣膜511在半導體層508的一部分上形成閘電極512A至512F。另外，在一部分閘電極512A至512F（閘電極512D）的側面形成側壁515。另外，作為側壁515，可以使用氧化矽或氮化矽。作為在閘電極512D的側面形成側壁515的方法，例如使用如下方法，即在形成閘電極512D並且形成氧化矽膜或氮化矽膜後，利用各向異性蝕刻對氧化矽膜或氮化矽膜進行蝕刻。藉由這樣做，可以只在閘電極512D的側面殘留氧化矽膜或氮化矽膜，因此，可以在閘電極512D的側面形成側壁515。再者，使用閘電極及另外形成的抗蝕劑掩模等在一部分半導體層508中形成低濃度雜質區域509。

接下來，如圖7E所示，以覆蓋閘極絕緣膜511及閘電極512A至閘電極512F的方式形成第一絕緣膜513。另外，第一絕緣膜513可以藉由濺射法或等離子體CVD法等形成。之後，藉由形成第二絕緣膜514及佈線516，形成如圖6所示的具有各種結構的電晶體。

如上所示，藉由根據用途適當地選擇電晶體的結構，可以進行更準確的顯示工作。

再者，對使用半導體基板作為電晶體的基板的例子進行說明。由於使用半導體基板製造的電晶體具有高遷移率，所以可以以低驅動電壓得到大導通電流。結果，可以減少電晶體的尺寸，而可以增加每單位面積的電晶體的數量（提高集成度）。當採用同一個電路結構時，電晶體的集成度越高，基板尺寸越小，因此可以降低製造成本。再者，當採用相同尺寸的基板時，集成度越高，電路規模越大，因此可以以大致相同的製造成本提供更高功能。而且，因為特性的不均勻性少，所以也可以提高製造成品率。再者，由於電晶體的遷移率高而積體電路的驅動電壓小，所以可以降低功耗。再者，可以實現積體電路的高速驅動。

集成使用半導體基板製造的電晶體而構成的電路例如可以用於顯示面板（顯示部）中。更具體地說，可以用於 LCOS（Liquid Crystal On Silicon：矽基液晶）等的反射型液晶面板、集成微鏡的 DMD（Digital Micromirror Device：數位微鏡裝置）元件、EL面板等。藉由使用半導體基板製造這種顯示面板（顯示部），可以低成本且高成品率地製造功耗低且能夠進行高速工作的顯示面板（顯示部）。另外，顯示面板（顯示部）還包括如大型積體電路（LSI）等具有驅動顯示面板（顯示部）以外的功能的電路。

下面，使用圖 8A 至 8C 及圖 9A 至 9D 說明使用半導體基

板製造電晶體的方法。圖8A至8C及圖9A至9D為示出使用半導體基板的電晶體的製造方法的圖。

首先，如圖8A所示，在半導體基板600上設置第一絕緣膜601（也稱為場氧化膜），以形成由第一絕緣膜601分離為每個元件即第一元件區域603及第二元件區域604的區域。另外，在第二元件區域604的半導體基板600的一部分中形成p井602。

作為半導體基板600，只要是半導體基板，就沒有特別的限制而可以使用。例如，可以使用具有n型或p型導電類型的單晶Si基板、化合物半導體基板（GaAs基板、InP基板、GaN基板、SiC基板、藍寶石基板、ZnSe基板等）、藉由貼合法或SIMOX（Separation by Implanted Oxygen；注氧隔離）法而製造的SOI（絕緣體上矽）基板等。

接下來，如圖8B所示，在第一元件區域603的半導體基板600上形成第二絕緣膜605，並且在第二元件區域604的半導體基板600上形成第三絕緣膜606。

作為第二絕緣膜605及第三絕緣膜606，例如可以使用藉由進行熱處理使設置在半導體基板600的第一元件區域603及第二元件區域604的表面氧化而形成的氧化矽膜。

接下來，如圖8C所示，在半導體基板600及第一絕緣膜601上形成第一導電膜607及第二導電膜608。

作為第一導電膜607及第二導電膜608，可以由選自鉬、鎢、鈦、鉬、鋁、銅、鉻和鈮等中的元素、或者以這些元素為主要成分的合金材料或化合物材料形成。此外，第

一導電膜 607 及第二導電膜 608 還可以由將這些元素氮化而成的金屬氮化膜形成。除此之外，第一導電膜 607 及第二導電膜 608 還可以由摻雜了磷等的雜質元素的多晶矽或引入了金屬材料的矽化物等為代表的半導體材料形成。

接下來，如圖 9A 所示，在第二絕緣膜 605 及第三絕緣膜 606 的一部分上形成第一閘電極 609 及第二閘電極 610。再者，如圖 9B 所示，在第一元件區域 611 中，以覆蓋第一閘電極 609、第一絕緣膜 601、以及第二絕緣膜 605 的方式形成抗蝕劑掩模 613，添加雜質，以形成雜質區域 614。另外，將位於第二閘電極 610 的下方的半導體基板 600 的部分用作通道區域 615。

接下來，如圖 9C 所示，在第二元件區域 612 中，在第二閘電極 610、第一絕緣膜 601、以及第三絕緣膜 606 上形成 616，添加雜質，以形成雜質區域 617。另外，將位於第一閘電極 609 的下方的半導體基板 600 的一部分用作通道區域 618。

接下來，如圖 9D 所示，以覆蓋第一閘電極 609、第二閘電極 610、第一絕緣膜 601、第二絕緣膜 605、以及第三絕緣膜 606 的方式形成第四絕緣膜 619，並且以隔著第四絕緣膜 619、第二絕緣膜 605、以及第三絕緣膜 606 與雜質區域 614 或雜質區域 617 接觸的方式形成佈線 620。

第四絕緣膜 619 可以藉由 CVD 法或濺射法等並且使用下列膜的單層或疊層結構形成：如氧化矽、氮化矽 (SiN_x)、氧氮化矽或氮氧化矽等的包含氧或氮的絕緣膜；如

DLC（類金剛石碳）等的包含碳的膜；如環氧、聚醯亞胺、聚醯胺、聚乙烯苯酚、苯並環丁烯或丙烯酸等的有機材料；或者矽氧烷樹脂等的矽氧烷材料等。注意，矽氧烷材料相當於包括Si-O-Si鍵的材料。矽氧烷的骨架結構由矽和氧的鍵構成。作為其取代基，可以使用至少包含氫的有機基（例如烷基或芳烴）。也可以使用氟基作為取代基。或者，也可以使用至少包含氫的有機基和氟基作為取代基。

佈線620藉由CVD法或濺射法等使用選自鋁、鎢、鈦、鉭、鉬、鎳、鉑、銅、金、銀、錳、鈹、碳、矽的元素或以這些元素為主要成分的合金材料或化合物材料的單層或疊層形成。作為以鋁為主要成分的合金材料，例如相當於以鋁為主要成分且包含鎳的材料或以鋁為主要成分且包含鎳、以及碳和矽的一方或雙方的合金材料。佈線620例如較佳地採用第一阻擋膜、鋁矽膜和第二阻擋膜的疊層結構；第一阻擋膜、鋁矽膜、氮化鈦膜和第二阻擋膜的疊層結構。另外，阻擋膜相當於由鈦、鈦的氮化物、鉬或鉬的氮化物構成的薄膜。由於鋁或鋁矽具有低電阻值並且廉價，所以作為用於形成佈線620的材料最合適。例如，藉由提供上層和下層的阻擋層，可以防止產生鋁或鋁矽的小丘。例如，當形成由高還原性的元素的鈦構成的阻擋膜時，即使在結晶半導體膜上形成薄的自然氧化膜，也可以使該自然氧化膜還原。結果，佈線620可以與結晶半導體膜電氣性及物理性良好地連接。

注意，電晶體的結構不局限於圖示的結構。例如，可

以採用反交錯結構、FinFET（鰭式場效應電晶體）結構等的電晶體結構。較佳地採用FinFET結構，因為可以抑制由電晶體尺寸的微細化導致的短通道效應。

以上說明了電晶體的結構及電晶體的製造方法。在此，佈線、電極、導電層、導電膜、端子、通路、插頭等較佳地由如下材料構成：選自由鋁、鈮、鈦、鉬、鎢、釷、鉻、鎳、鉑、金、銀、銅、鎂、銦、鈷、鋅、銱、矽、磷、硼、砷、銻、銻、錫構成的組中的一種或多種元素；以選自該組中的一種或多種元素為成分的化合物或合金材料（例如銻錫氧化物（ITO）、銻鋅氧化物（IZO）、包含氧化矽的銻錫氧化物（ITSO）、氧化鋅、氧化錫、氧化錫鎢、鋁釷、鎂銀、鉬銱等）。或者，佈線、電極、導電層、導電膜、端子等較佳地形成為具有組合這些化合物而成的物質等。或者，較佳地形成為具有如下材料：選自該組中的一種或多種元素和矽的化合物（矽化物）（例如鋁矽、鉬矽、矽化鎳等）；選自該組中的一種或多種元素和氮的化合物（例如氮化鈦、氮化鈮、氮化鉬等）。

另外，矽也可以包含n型雜質（磷等）或p型雜質（硼等）。藉由將雜質包含在矽中，可以提高導電率，並可以起到與通常的導體相同的作用。因此，可以容易用作佈線或電極等。

另外，矽可以是單晶、多晶（多晶矽）、或微晶（微晶矽）等的具有各種結晶性的矽。或者，矽也可以是非晶（非晶矽）等的沒有結晶性的矽。藉由使用單晶矽或多晶

矽，可以降低佈線、電極、導電層、導電膜、端子等的電阻。藉由使用非晶矽或微晶矽，可以以簡單的製程形成佈線等。

另外，ITO (Indium-Tin-Oxide) 、IZO (Indium-Zinc-Oxide) 、ITSO (Indium-Tin-Silicon-Oxide) 、氧化鋅、矽、氧化錫、氧化錫鎘具有透光性，而可以用於透過光的部分。例如，它們可用作像素電極或公共電極。

此外，較佳地使用IZO，因為容易蝕刻並且容易加工。IZO不容易引起當蝕刻時留下渣滓的問題。因此，藉由使用IZO作為像素電極，可以減少給液晶元件或發光元件帶來的負面影響（短路、取向無序等）。

此外，佈線、電極、導電層、導電膜、端子、通路、插頭等也可以由單層結構或疊層結構構成。藉由採用單層結構，可以簡化製造佈線、電極、導電層、導電膜、端子等的製程並減少製造天數，這可以實現成本降低。另一方面，當採用多層結構時，可以利用各種材料的優點並且減少其缺點，從而形成高性能佈線或電極等。舉例來說，藉由在多層結構中包含低電阻材料（鋁等），可以降低佈線的電阻。另外，當採用低耐熱性材料被夾在高耐熱性材料之間的疊層結構時，可以利用低耐熱性材料的優點並且提高佈線或電極等的耐熱性。例如，較佳地採用包含鋁的層被夾在包含鉬、鈦、釹等的層之間的疊層結構。

這裏，在佈線或電極等彼此直接接觸的情況下，它們可能不利地彼此影響。例如，一個佈線或電極等可能進入

另一個佈線或電極等的材料中，從而改變其性質，因此不能發揮本來的作用。作為其他例子，當形成或製造高電阻部分時，有時發生問題並且不能正常地製造。在這種情況下，較佳地採用疊層結構將容易引起反應的材料夾在不容易引起反應的材料之間，或者，使用不容易引起反應的材料覆蓋容易引起反應的材料。例如，在連接ITO和鋁的情況下，較佳地在ITO和鋁之間插入鈦、鉬、釹合金。另外，在連接矽和鋁的情況下，較佳地在矽和鋁之間插入鈦、鉬、釹合金。

注意，佈線指的是配置有導電體的物質。佈線形狀可以是線狀，也可以不是線狀。因此，佈線包括電極。

作為佈線、電極、導電層、導電膜、端子、通路、插頭等，也可以使用碳納米管。由於碳納米管具有透光性，所以可以將它用於透過光的部分。例如，可以用作像素電極或公共電極。

如上所述，藉由選擇具有對應於各個電路的特性的結構的電晶體，可以進行更準確的顯示工作。

另外，本實施模式可以與其他實施模式適當地組合。

實施模式 6

在本實施模式中，將說明本發明的顯示裝置。

首先，使用圖10說明本實施模式中的顯示裝置的結構。圖10為示出本實施模式中的顯示裝置的結構的框圖。

如圖10所示，本實施模式的顯示裝置包括具有多個像

素 700 的像素部 701；掃描線 702；信號線 703；電源線 704；電連接到掃描線 702 的掃描線驅動電路 705；電連接到信號線 703 的信號線驅動電路 706；電連接到電源線 704 的電源電路 708；以及電連接到掃描線驅動電路 705、信號線驅動電路 706 及電源電路 708 的控制電路 707。

設置在像素部 701 的多個像素 700 在信號線 703 和掃描線 702 交叉的區域以矩陣狀配置，並且可以以每個像素獨立輸入資料信號。另外，設置在像素部 701 中的多個像素 700 可以應用圖 1 至圖 4 所示的像素中的任一結構，掃描線 702、信號線 703 及電源線 704 分別相當於圖 1 中的掃描線 105、信號線 106 及電源線 107、以及圖 3 中的掃描線 206、信號線 207 及電源線 208。另外，在應用圖 4 中的像素的情況下，掃描線 702 及信號線 703 相當於掃描線 304 及信號線 305，並且可以省略圖 10 中的電源線 704 及電源電路 708。

控制電路 707 具有根據輸入的影像信號控制掃描線驅動電路 705、信號線驅動電路 706、以及電源電路 708 的功能。具體而言，控制電路 707 對掃描線驅動電路 705 及信號線驅動電路 706 分別輸出控制信號。

掃描線驅動電路 705 具有根據從控制電路 707 輸入的控制信號將掃描信號藉由掃描線 702 輸出到像素 700 的功能。

信號線驅動電路 706 具有根據從控制電路 707 輸入的控制信號將資料信號藉由信號線 703 輸出到像素 700 的功能。

電源電路 708 具有藉由電源線 704 對像素 700 施加電源電位的功能。

接下來，將說明本實施模式中的顯示裝置的掃描線驅動電路及信號線驅動電路的結構的一例。

首先，使用圖11A說明掃描線驅動電路的結構的一例。圖11A為示出本實施模式中的顯示裝置的掃描線驅動電路的結構的一例的框圖。

如圖11A所示，圖10中的掃描線驅動電路705具有移位暫存器800、電位轉換器801、以及緩衝器802。

對移位暫存器800輸入選通開始脈衝（GSP）、選通時鐘信號（GCK）等的信號。

接下來，使用圖11B說明信號線驅動電路的結構的一例。圖11B為示出本實施模式中的顯示裝置的信號線驅動電路的結構的一例的截面圖。

如圖11B所示，圖10中的信號線驅動電路706具有移位暫存器803、第一鎖存電路804、第二鎖存電路805、電位轉換器806、以及緩衝器807。

緩衝器807具有放大信號的功能，並且具有運算放大器等。對移位暫存器803輸入起始脈衝（SSP）等的信號，並且對第一鎖存電路804輸入視頻信號等資料（DATA）。在第二鎖存電路805中可以暫時保持鎖存（LAT）信號，並且將該保持的鎖存信號一齊輸出到圖10的像素部701中。將這稱為線順序驅動。因此，如果是進行點順序驅動而不進行線順序驅動的像素，就不需要第二鎖存電路805。

接下來，將說明本實施模式中的顯示裝置的工作。

藉由從控制電路707對掃描線驅動電路705及信號線驅

動電路 706 輸出控制信號，掃描線驅動電路 705 藉由掃描線 702 將掃描信號輸出到選擇的像素中。另外，信號線驅動電路 706 藉由信號線 703 將資料信號輸出到選擇的像素 700 中。選擇的像素根據輸入的掃描信號及資料信號進行從上述實施模式 1 至實施模式 3 所示的像素中的任一個選擇出的像素的顯示工作。

如上所述，藉由在各個像素中進行脈衝式顯示，可以將餘象少的運動影像顯示在像素部。

另外，本實施模式可以與其他實施模式適當地組合。

實施模式 7

在本實施模式中說明將本發明的顯示裝置用於顯示部的電子機器。

本發明的顯示裝置可以用於各種電子機器的顯示部。作為可以應用本發明的顯示裝置的電子機器的例子可以舉出如下：影像拍攝裝置如攝影機、數位照相機等；護目鏡型顯示器（頭盔顯示器）；導航系統；音頻再生裝置（汽車音響、音響元件等）；筆記本式個人電腦；遊戲機；攜帶電話機；可攜式資訊終端（包括安裝有可攜式電腦、可攜式音樂播放器、可攜式遊戲機、電子圖書、或組裝電腦並且藉由進行多個資料處理而具有多個功能的裝置）；具備記錄媒體的影像再生裝置（具體而言，能夠再生記錄媒體如數位多樣化光碟（DVD）等並具有可以顯示其影像的顯示器的裝置）等。在圖 12A 至 12H 及圖 13A 至 13C 中示出

本實施模式中的電子機器的結構。

圖 12A 為一種顯示裝置，包括框體 901、支撐台 902、顯示部 903、揚聲器部 904、和視頻輸入端子 905 等。本發明的顯示裝置可以用於顯示部 903。另外，顯示裝置包括個人電腦用、TV 廣播接收用、廣告顯示用等的所有顯示裝置。

圖 12B 為一種數位相機，包括主體 911、顯示部 912、影像接收部 913、操作鍵 914、外部連接埠 915、和快門按鈕 916 等。本發明的顯示裝置可以用於顯示部 912。

圖 12C 為一種筆記本式個人電腦，包括主體 921、框體 922、顯示部 923、鍵盤 924、外部連接埠 925、和定位裝置 926 等。本發明的顯示裝置可以用於顯示部 923。

圖 12D 為一種可攜式電腦，包括主體 931、顯示部 932、開關 933、操作鍵 934、和紅外線埠 935 等。本發明的顯示裝置可以用於顯示部 932。

圖 12E 為一種具備記錄媒體的可攜式影像再生裝置（具體地為 DVD 再生裝置），包括主體 941、框體 942、顯示部 A 943、顯示部 B 944、記錄媒體（DVD 等）讀取部 945、操作鍵 946、和揚聲器部 947 等。顯示部 A 943 主要顯示影像資訊，而顯示部 B 944 主要顯示文字資訊。本發明的顯示裝置可以用於這些顯示部 A 943、顯示部 B 944。另外，具備記錄媒體的影像再生裝置還包括家庭用遊戲機等。

圖 12F 為一種護目鏡型顯示器（頭盔顯示器），包括主體 951、顯示部 952、和臂部 953。本發明的顯示裝置可

以用於顯示部 952。

圖 12G 為一種攝影機，包括主體 961、顯示部 962、框體 963、外部連接埠 964、遙控器接收部 965、影像接收部 966、電池 967、聲音輸入部 968、和操作鍵 969 等。本發明的顯示裝置可以用於顯示部 962。

圖 12H 為一種攜帶電話機，包括主體 971、框體 972、顯示部 973、聲音輸入部 974、聲音輸出部 975、操作鍵 976、外部連接埠 977、和天線 978 等。本發明的顯示裝置可以用於顯示部 973。另外，顯示部 973 可以藉由在黑色背景上顯示白色文字，而抑制攜帶電話機消耗的電流。

圖 13A 至 13C 為具有多個功能的可攜式資訊終端的一例。圖 13A 為可攜式資訊終端的正視圖，圖 13B 為可攜式資訊終端的後視圖，圖 13C 為可攜式資訊終端的展開圖。以圖 13A 至 13C 為一例的可攜式資訊終端可以具有多個功能。例如，除了電話功能以外，還可以組裝電腦而具有各種資料處理功能。

圖 13A 至 13C 所示的可攜式資訊終端由框體 980 及框體 981 的兩個框體構成。框體 980 具備顯示部 982、揚聲器 983、麥克風 984、操作鍵 985、定位裝置 986、照相用透鏡 987、外部連接端子 988、耳機端子 989 等，框體 981 具備鍵盤 990、外部記憶體槽 991、照相用透鏡 992、和燈 993 等。另外，在框體 981 中組裝天線。

另外，除了上述結構以外，還可以安裝有非接觸 IC 晶片、小型記錄裝置等。

本發明的顯示裝置可以用於顯示部 982，並且其顯示方向根據使用方式而適當地改變。另外，由於在與顯示部 982 同一個表面上具有照相用透鏡 987，所以可以進行可見通話。另外，使用顯示部 982 作為取景器，使用照相用透鏡 992 及燈 993 拍攝靜止影像及運動影像。揚聲器 983 及麥克風 984 不局限於聲音通話，還可以用於可見通話、錄音、再生等的用途。操作鍵 985 可以進行電話的發送和接受、電子郵件等的簡單的資訊輸入、螢幕的滾動、以及游標移動等。再者，彼此重疊的框體 980 和框體 981（圖 13A）滑動而如圖 13C 那樣展開並可以用作可攜式資訊終端。在此情況下，可以使用鍵盤 990 和定位裝置 986 進行順利操作。外部連接端子 988 可以與 AC 整流器及各種纜線如 USB 纜線等連接，並且可以充電及與個人電腦等進行資料通訊。另外，藉由將記錄媒體插入外部記憶體槽 991 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通訊功能、電視接收功能等的可攜式資訊終端。

如上所述，本發明的顯示裝置可以用作如上所述的各種電子機器的顯示部。藉由使用本發明的顯示裝置作為顯示部，可以提供電路面積小且功耗低的電子機器。

另外，本實施模式可以與其他實施模式適當地組合。

實施例 1

在本實施例中，對於一種顯示裝置的一例進行說明，

該顯示裝置用來進行根據實際上的顯示裝置的規格的脈衝式顯示。另外，本實施例中的顯示裝置的像素結構應用上述實施模式1的圖1所示的像素結構作為例子。然而，本實施例中使用的顯示裝置的規格是一個例子，而不局限於此。

在本實施例的顯示裝置中應用上述實施模式1的像素結構的情況下，電容器元件的電容值 C_a 大約為 $1.3 \times 10^{-11} \text{F}$ 。另外，本實施例的顯示裝置中的電阻器元件的電阻值 r 大約為 $2.5 \times 10^7 \Omega$ 。在本實施例中，上述電容器元件的電容值 C_a 和電阻器元件的電阻值 r 按以下方式算出。

為了進行與CRT顯示器相等的脈衝式顯示所需要的發光時間為1水平週期 $+\tau$ ($\tau \geq 1 \text{msec}$)。此時，將 τ 假設為 1msec ，算出 $\tau = 1 \text{msec}$ 時的電容器元件的電容值 C_a 。

若假定本實施例的顯示裝置的面板尺寸為VGA($640 \times 480 \text{pixel}$)，像素電極的尺寸為 $50 \times 150 \mu\text{m}$ ，並且考慮到發光元件的特性而當對像素電極施加 10V 的電壓時產生 $0.2 \mu\text{A}$ 左右的電流，則一個發光元件的電阻 R_{EL} 成為 $R_{EL} = 10 \text{V} / (0.2 \times 10^{-6} \text{A}) = 5 \times 10^7 \Omega$ 。若此時使用上述實施模式1所示的公式1算出 C_a ，則 $C_a = 1 \times 10^{-3} \text{sec} / (R_{EL} + r)$ (以下稱為公式4)。

若使用上述實施模式1所示的公式3假設流過發光元件的電流 I_{EL} 為 $0.2 \mu\text{A}$ 、 $V_a = 5 \text{V}$ ，則 $r = 5 \text{V} / (0.2 \times 10^{-6} \text{A}) = 2.5 \times 10^7 \Omega$ 。

再者，在本實施例的顯示裝置中使用半導體材料形成電阻器元件的情況下，若將電阻層的電阻率設定為 ρ ，將

電阻層的長度設定為 l ，將電阻層的寬度設定為 w ，並且將電阻層的厚度設定為 x ，電阻器元件的電阻值 r 就由 $r = \rho(l/(w \times x))$ 表示。例如，若假設 $\rho = 50 \Omega \text{cm}$ 、 $l = 10 \mu\text{m}$ 、 $w = 4 \mu\text{m}$ 、 $x = 50 \text{nm}$ ，則可以獲得與上面設定的電阻器元件的電阻相同的值 $r = 2.5 \times 10^7 \Omega$ 。

若將此時的 R_{EL} 及 r 的值代入上述公式 4 中，則 $Ca = 1 \times 10^{-3} \text{sec} / (5 \times 10^{-7} \Omega + 2.5 \times 10^7 \Omega) = 1.3 \times 10^{-11} \text{F}$ 。

另外，在本實施例的顯示裝置中，電容器元件為了保持 $1.3 \times 10^{-11} \text{F}$ 的大小所需要的電極面積大約為 $3.7 \times 10^{-9} \text{m}^2$ 左右。本實施例的顯示裝置中的電容器元件的電極面積按以下方式算出。

假設構成電容器元件的電極間絕緣層為 10nm 厚的 SiON 膜（相對介電常數 4），將真空介電常數設定為 ϵ_0 ，將電極間絕緣層的相對介電常數設定為 ϵ ，將電極間絕緣層的厚度設定為 t_{ox} ，則 $Ca = \epsilon_0 \times \epsilon \times S / t_{ox}$ 。當根據這個來算出電極面積 S 時， $1.3 \times 10^{-11} \text{F} = 8.854 \times 10^{-12} \text{F/m} \times 4 \times S / (10 \times 10^{-9} \text{m})$ ，因此， $S = 3.7 \times 10^{-9} \text{m}^2$ 。

如上所述，藉由根據本實施例的顯示裝置的規格將電容器元件的電容及電極面積設定為上述值，可以獲得為了進行脈衝式顯示所需要的電容值。

另外，在本實施例的顯示裝置中，在電容器元件的電容值為上面求出的值時，驅動電晶體處於導通狀態時為了將電荷儲存在電容器元件中所需要的時間大約為 $0.12 \mu\text{sec}$ 左右。在本實施例的顯示裝置中，驅動電晶體處於導通狀

態時爲了將電荷儲存到電容器元件中所需要的時間按以下方式算出。

若假設本實施例的顯示裝置爲VGA面板尺寸的顯示裝置，其中圖框頻率爲60Hz，驅動方法爲線順序驅動，一個圖框週期則是 $1/60\text{sec}\approx 17\text{msec}$ 。另外，一個水平週期爲 $1/60/480\approx 35\mu\text{sec}$ 。本發明的顯示裝置需要使將電荷儲存在電容器元件中的時間短於一個水平週期。該將電荷儲存在電容器元件中的時間取決於驅動電晶體的電阻值。

此時的驅動電晶體的通道電阻 R_{ch} 大約爲 $9.5\times 10^3\Omega$ 。在本實施例的顯示裝置中，驅動電晶體的通道電阻按以下方式算出。

若假設當寫入時使驅動電晶體在線形區域工作，並且將驅動電晶體的通道長度設定爲 L ，將驅動電晶體的通道寬度設定爲 W ，將驅動電晶體的遷移率設定爲 μ ，將每單位面積的閘極電容設定爲 C_{ox} ，則驅動電晶體的通道電阻 R_{ch} 由 $R_{ch}=1/\beta(V_{gs}-V_{th})$ ($\beta=(L/W)\times\mu\times C_{ox}$) (以下稱爲公式5) 表示。

基於上述公式5，使用將多晶矽用於半導體層的N通道型驅動電晶體的參數作爲一例，假設 L/W 爲 $10/10\mu\text{m}$ 、 μ 爲 $300\text{cm}^2/\text{Vs}$ 、 C_{ox} 爲 $7.4\times 10^{-4}\text{F}/\text{m}^2$ (相當於50nm厚的SiON)、 V_{gs} 爲16V、 V_{th} 爲1V，則驅動電晶體的通道電阻算出爲 $9.5\times 10^3\Omega$ 。

當使用驅動電晶體的通道電阻算出電容器元件的電荷儲存時間時， $\tau=C_a\times R_{ch}=1.3\times 10^{-11}\text{F}/\text{m}^2\times 9.5\times 10^3\Omega=1.2\times 10^{-7}\text{sec}$

$=0.12\mu\text{sec}$ 。

由此，在本實施例的顯示裝置中，可以將電容器元件的電荷儲存時間設定為一個水平週期（大約 $35\mu\text{sec}$ ）的百分之一以下，而可以在一個水平週期內毫無問題地將為了進行脈衝式顯示所需要的電荷儲存到電容器元件。

另外，在本實施例的顯示裝置中，在一個水平週期和電荷儲存時間相同的條件下得到可獲得的電容器元件的電容值的最大值，並且根據上述公式2， $35\mu\text{sec} = C_a \times 9.5 \times 10^3 \Omega$ ，據此，電容器元件可獲得的最大電容值 C_a 大約為 $3.0 \times 10^{-9} \text{F}$ 。

如上所述，考慮到某一個顯示裝置的規格及電晶體的特性作為一個例子，藉由將電容器元件及電阻器元件的規格設定為上述值，可以獲得為了進行適合於運動影像顯示的脈衝式顯示所需要的發光時間。

本說明書根據2008年1月15日在日本專利局受理的日本專利申請編號2008-005329而製作，該申請內容包括在本說明書中。

【圖式簡單說明】

在附圖中：

圖1為示出實施模式1中的像素的結構的圖。

圖2為示出實施模式1中的像素的工作的時序圖。

圖3為示出實施模式2中的像素的結構的圖。

圖4為示出實施模式3中的像素的結構的圖。

圖 5 爲示出實施模式 4 中的像素的結構的圖。

圖 6 爲示出可應用於實施模式 5 中的像素的電晶體的結構的圖。

圖 7A 至 7E 爲示出可應用於實施模式 5 中的像素的電晶體的製造方法的圖。

圖 8A 至 8C 爲示出可應用於實施模式 5 中的像素的電晶體的製造方法的圖。

圖 9A 至 9D 爲示出可應用於實施模式 5 中的像素的電晶體的製造方法的圖。

圖 10 爲示出實施模式 6 中的顯示裝置的結構的框圖；

圖 11A 和 11B 爲示出實施模式 6 中的顯示裝置的驅動電路的結構的框圖。

圖 12A 至 12H 爲示出在顯示部具有實施模式 7 中的顯示裝置的電子機器的例子的圖。

圖 13A 至 13C 爲示出在顯示部具有實施模式 7 中的顯示裝置的電子機器的例子的圖。

【主要元件符號說明】

100：第一電晶體

101：第二電晶體

102：電容器元件

103：電阻器元件

104：發光元件

105：掃描線

- 106 : 信號線
- 107 : 電源線
- 108 : 第一電位供給端子
- 109 : 第二電位供給端子
- 200 : 第一電晶體
- 201 : 電晶體
- 202 : 電晶體
- 203 : 電容器元件
- 204 : 電阻器元件
- 205 : 發光元件
- 206 : 掃描線
- 207 : 信號線
- 208 : 電源線
- 209 : 第一電位供給端子
- 210 : 第二電位供給端子
- 300 : 電晶體
- 301 : 電容器元件
- 302 : 電阻器元件
- 303 : 發光元件
- 304 : 掃描線
- 305 : 信號線
- 306 : 第一電位供給端子
- 307 : 第二電位供給端子
- 400 : 第一電晶體

- 401：第二電晶體
- 402：電容器元件
- 403：電阻器元件
- 404：第三電晶體
- 405：發光元件
- 406：掃描線
- 407：信號線
- 408：電源線
- 409：第一電位供給端子
- 410：第二電位供給端子
- 500：第一電晶體
- 501：第二電晶體
- 502：第三電晶體
- 503：第四電晶體
- 504：第五電晶體
- 505：第六電晶體
- 506：基板
- 507：基底膜
- 508：半導體層
- 509：低濃度雜質區域
- 510：雜質區域
- 511：閘極絕緣膜
- 512A：閘電極
- 512B：閘電極

512C：閘電極

512D：閘電極

512E：閘電極

512F：閘電極

513：第一絕緣膜

514：第二絕緣膜

515：側壁

516：佈線

600：基板

601：第一絕緣膜

602：p井

603：第一元件區域

604：第二元件區域

605：第二絕緣膜

606：第三絕緣膜

607：第一導電膜

608：第二導電膜

609：第一閘電極

610：第二閘電極

611：第一元件區域

612：第二元件區域

613：抗蝕劑掩模

614：雜質區域

615：通道區域

- 616：抗蝕劑掩模
- 617：雜質區域
- 618：通道區域
- 619：第四絕緣膜
- 620：佈線
- 700：像素
- 701：像素部
- 702：掃描線
- 703：信號線
- 704：電源線
- 705：掃描線驅動電路
- 706：信號線驅動電路
- 707：控制電路
- 708：電源電路
- 800：移位暫存器
- 801：電位轉換器
- 802：緩衝器
- 803：移位暫存器
- 804：第一鎖存電路
- 805：第二鎖存電路
- 806：電位轉換器
- 807：緩衝器
- 901：框體
- 902：支撐台

- 903：顯示部
- 904：揚聲器部
- 905：視頻輸入端子
- 911：主體
- 912：顯示部
- 913：影像接收部
- 914：操作鍵
- 915：外部連接埠
- 921：主體
- 922：框體
- 923：顯示部
- 924：鍵盤
- 925：外部連接埠
- 926：定位裝置
- 931：主體
- 932：顯示部
- 933：開關
- 934：操作鍵
- 935：紅外線埠
- 941：主體
- 942：框體
- 943：顯示部
- 944：顯示部
- 945：讀取部

946：操作鍵
 947：揚聲器部
 951：主體
 952：顯示部
 953：臂部
 961：主體
 962：顯示部
 963：框體
 964：外部連接埠
 965：遙控器接收部
 966：影像接收部
 967：電池
 968：聲音輸入部
 969：操作鍵
 971：主體
 972：框體
 973：顯示部
 974：聲音輸入部
 975：聲音輸出部
 976：操作鍵
 977：外部連接埠
 978：天線
 980：框體
 981：框體

- 982：顯示部
- 983：揚聲器
- 984：麥克風
- 985：操作鍵
- 986：定位裝置
- 987：透鏡
- 988：外部連接端子
- 989：耳機端子
- 990：鍵盤
- 991：外部記憶體槽
- 992：透鏡
- 993：燈

空白頁



七、申請專利範圍：

1. 一種顯示裝置，包括：

掃描線；

信號線；

電源線；以及

像素，

該像素包括：

電阻器元件；

包括第一端子及第二端子的電容器元件；

包括閘極端子、源極端子、以及汲極端子的第一電晶體，其中該第一電晶體的該閘極端子電連接到該掃描線，並且該第一電晶體的該源極端子及該汲極端子中的一者電連接到該信號線；

包括閘極端子、源極端子、以及汲極端子的第二電晶體，其中該第二電晶體的該閘極端子電連接到該第一電晶體的該源極端子及該汲極端子中的另一者，且該第二電晶體的該源極端子及該汲極端子中的一者電連接到該電源線，並且該第二電晶體的該源極端子及該汲極端子中的另一者電連接到該電容器元件的該第一端子；以及

包括第一端子及第二端子的發光元件，其中該發光元件的該第一端子透過該電阻器元件電連接到該電容器元件的該第一端子。

2. 一種顯示裝置，包括：

掃描線；

信號線；

電源線；以及

像素，

該像素包括：

包括第一端子及第二端子的電阻器元件；

包括第一端子及第二端子的電容器元件；

包括閘極端子、源極端子、以及汲極端子的第一電晶體，其中該第一電晶體的該閘極端子電連接到該掃描線，並且該第一電晶體的該源極端子及該汲極端子中的一者電連接到該信號線；

包括閘極端子、源極端子、以及汲極端子的第二電晶體，其中該第二電晶體的該閘極端子電連接到該第一電晶體的該源極端子及該汲極端子中的另一者，且該第二電晶體的該源極端子及該汲極端子中的一者電連接到該電源線，並且該第二電晶體的該源極端子及該汲極端子中的另一者電連接到該電阻器元件的該第一端子；

包括閘極端子、源極端子、以及汲極端子的第三電晶體，其中該第三電晶體的該閘極端子電連接到該第一電晶體的該源極端子及該汲極端子中的另一者，且該第三電晶體的該源極端子及該汲極端子中的一者電連接到該電源線，並且該第三電晶體的該源極端子及該汲極端子中的另一者電連接到該電容器元件的該第一端子及該電阻器元件的該第二端子；以及

包括第一端子及第二端子的發光元件，其中該發光元

件的該第一端子透過該電阻器元件電連接到該第三電晶體的該源極端子及該汲極端子中的另一者及該電容器元件的該第一端子。

3.根據申請專利範圍第2項所述的顯示裝置，其中該第二電晶體及該第三電晶體具有彼此相同的導電類型。

4.一種顯示裝置，包括：

掃描線；

信號線；

電源線；以及

像素，

該像素包括：

電阻器元件；

包括第一端子及第二端子的電容器元件；

包括閘極端子、源極端子、以及汲極端子的電晶體，其中該電晶體的該閘極端子電連接到該掃描線，並且該電晶體的該源極端子及該汲極端子中的一者電連接到該信號線；以及

包括第一端子及第二端子的發光元件，其中該發光元件的該第一端子透過該電阻器元件電連接到該電容器元件的該第一端子以及該電晶體的該源極端子及該汲極端子中的另一者，

其中該發光元件的發光時間短於一個圖框週期。

5.一種顯示裝置，包括：

掃描線；

信號線；

電源線；以及

像素，

該像素包括：

包括第一端子及第二端子的電阻器元件；

包括第一端子及第二端子的電容器元件；

包括第一端子及第二端子的發光元件；

包括閘極端子、源極端子、以及汲極端子的第一電晶體，其中該第一電晶體的該閘極端子電連接到該掃描線，並且該第一電晶體的該源極端子及該汲極端子中的一者電連接到該信號線；

包括閘極端子、源極端子、以及汲極端子的第二電晶體，其中該第二電晶體的該源極端子及該汲極端子中的一者電連接到該電阻器元件的該第二端子，並且該第二電晶體的該源極端子及該汲極端子中的另一者電連接到該電容器元件的該第二端子；以及

包括閘極端子、源極端子、以及汲極端子的第三電晶體，其中該第三電晶體的該閘極端子電連接到該第一電晶體的該源極端子及該汲極端子中的另一者、該電容器元件的該第一端子、以及該電阻器元件的該第一端子，該第三電晶體的該源極端子及該汲極端子中的一者電連接到該發光元件的第一端子，並且該第三電晶體的該源極端子及該汲極端子中的另一者電連接到該電源線。

6. 根據申請專利範圍第 5 項所述的顯示裝置，其中該

第一電晶體及該第三電晶體具有彼此不同的導電類型。

7. 根據申請專利範圍第 5 項所述的顯示裝置，其中該第一電晶體及所述第二電晶體具有彼此相同的導電類型。

8. 根據申請專利範圍第 5 項所述的顯示裝置，還包括第二掃描線，其中該第二電晶體的該閘極端子電連接到該第二掃描線。

9. 根據申請專利範圍第 5 項所述的顯示裝置，其中接地電位施加到該電容器元件的該第二端子。

10. 根據申請專利範圍第 5 項所述的顯示裝置，其中該第一至第三電晶體包括微晶半導體層。

11. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述的顯示裝置，其中該電容器元件中的電荷的儲存時間短於一個水平週期。

12. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述的顯示裝置，其中該電容器元件包括第一電極、第二電極、以及插入該第一電極及該第二電極之間的電介質層，且其中該電介質層為使用相對介電常數為 8 或更高的材料形成的。

13. 根據申請專利範圍第 1、2 及 5 項中任一項所述的顯示裝置，其中該發光元件的發光時間短於一個圖框週期。

14. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述的顯示裝置，其中該發光元件的發光時間相當於一個水平週期和該電容器元件的電荷緩和時間的總和。

15. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述

的顯示裝置，其中該電阻器元件為使用半導體材料形成的。

16. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述的顯示裝置，其中該發光元件具有在兩個電極之間設置有電致發光層的結構，並且該電致發光層包括有機材料。

17. 根據申請專利範圍第 1、2、4 及 5 項中任一項所述的顯示裝置，其中該發光元件具有在兩個電極之間設置有電致發光層的結構，並且該電致發光層包括如 ZnO 、 $\text{Mg}_x\text{Z}_{1-x}\text{O}$ 、 ZnS 、 ZnTe 或 CdS 的無機材料。

18. 一種具有根據申請專利範圍第 1、2、4 及 5 項中任一項所記載的顯示裝置的電子機器，其中該電子機器為選自影像拍攝裝置如攝影機、數位相機等、護目鏡型顯示器、導航系統、音頻再生裝置、筆記型個人電腦、遊戲機、攜帶電話機、可攜式資訊終端、具備記錄媒體的影像再生裝置中的一種。

圖 1

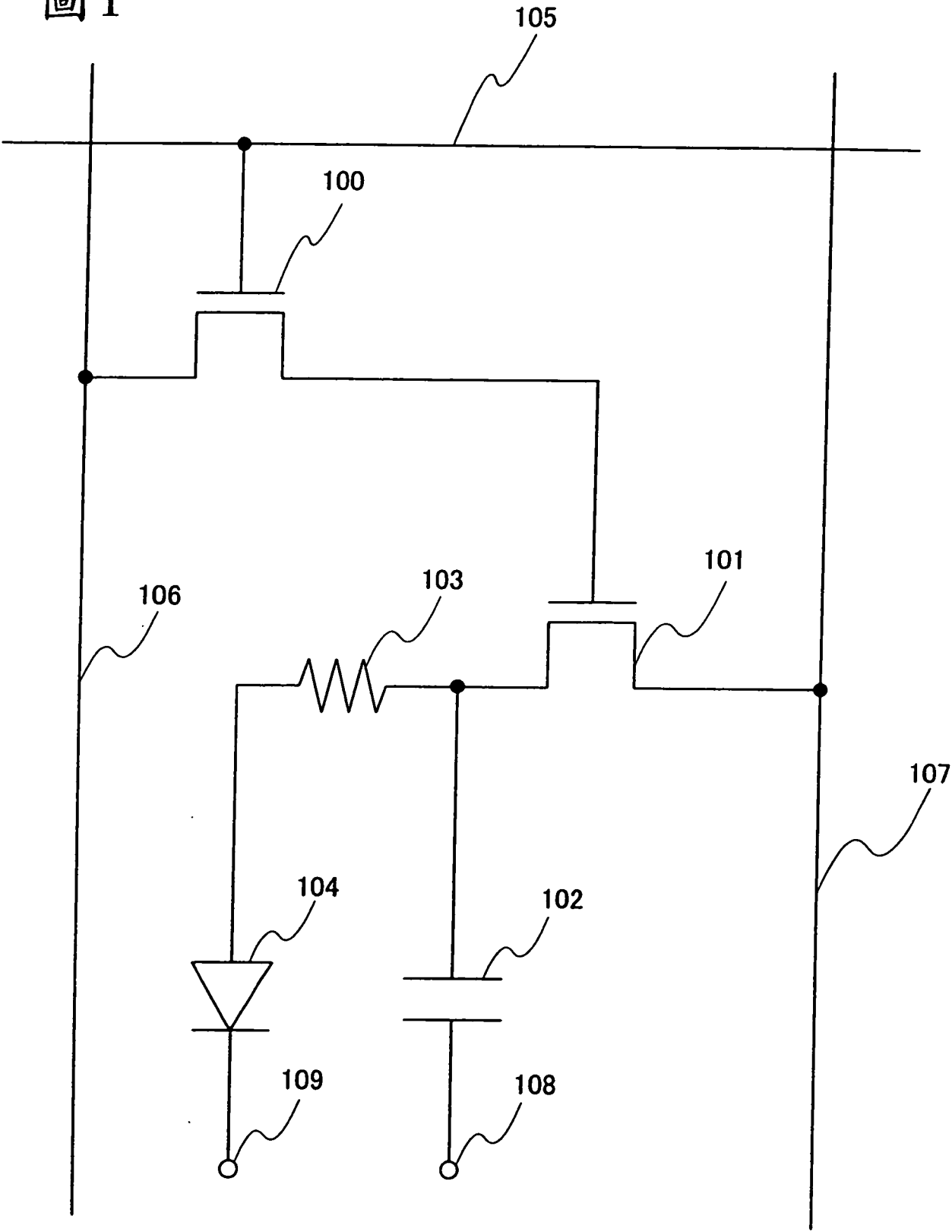


圖2

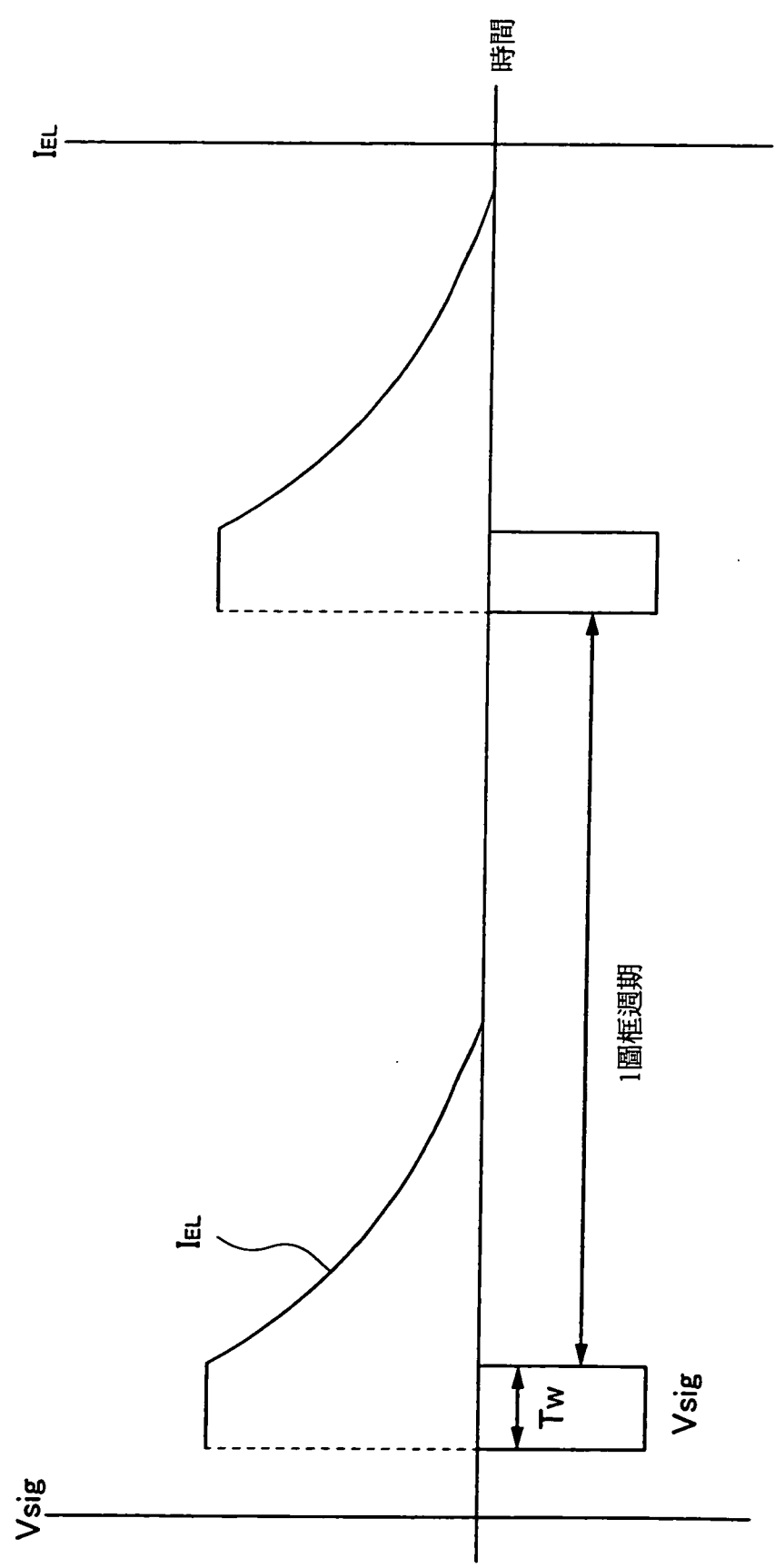


圖 3

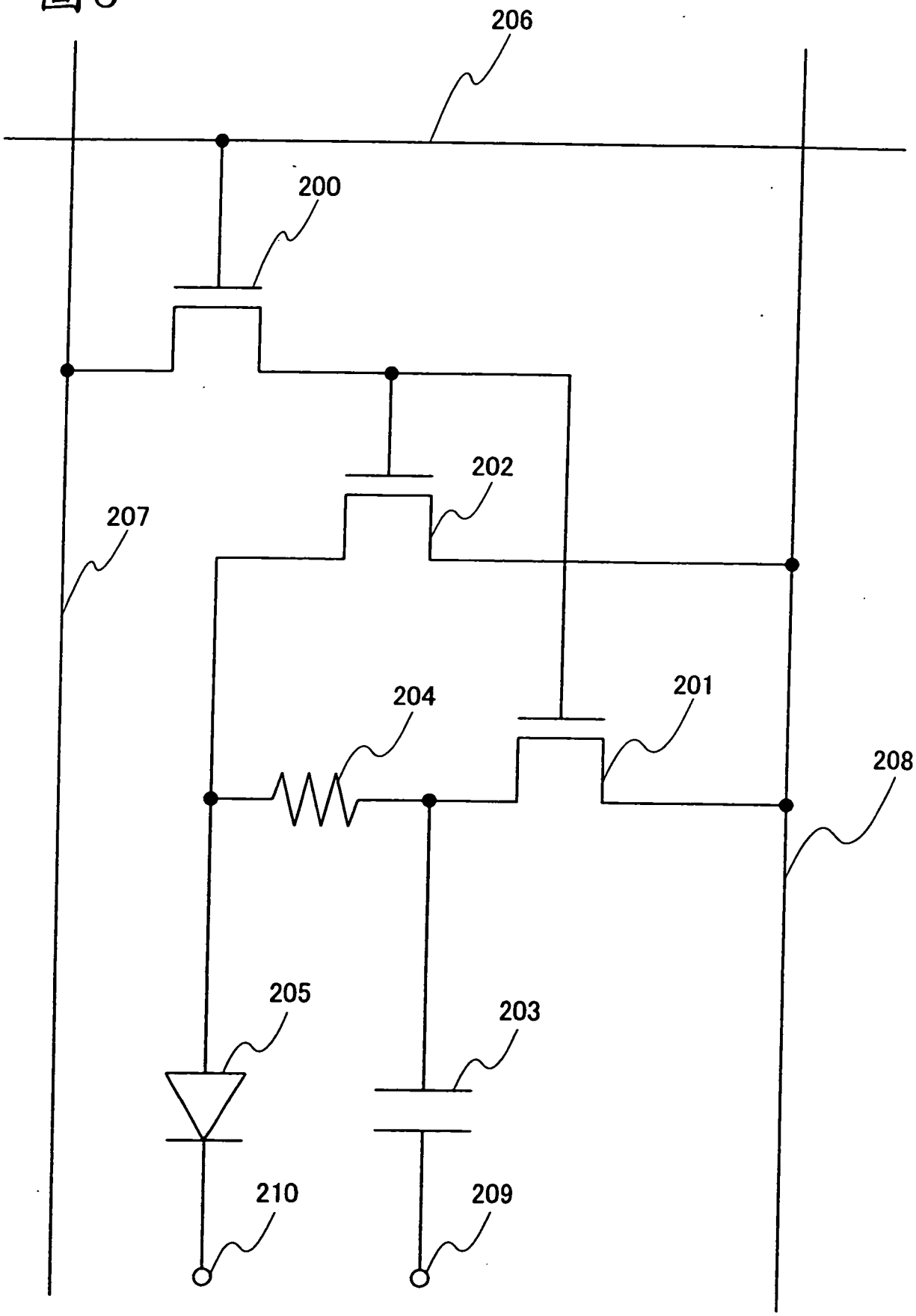


圖 4

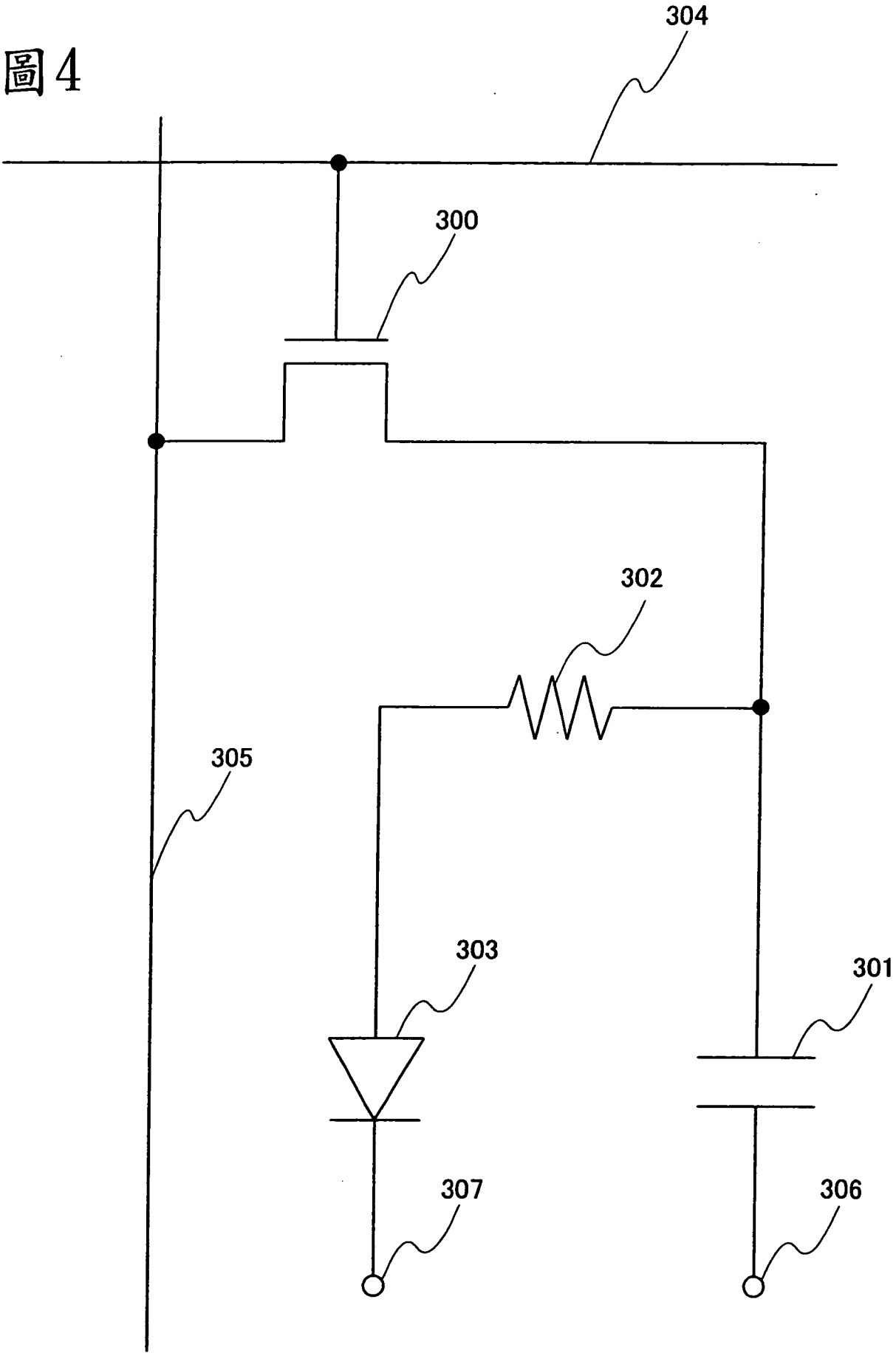


圖5

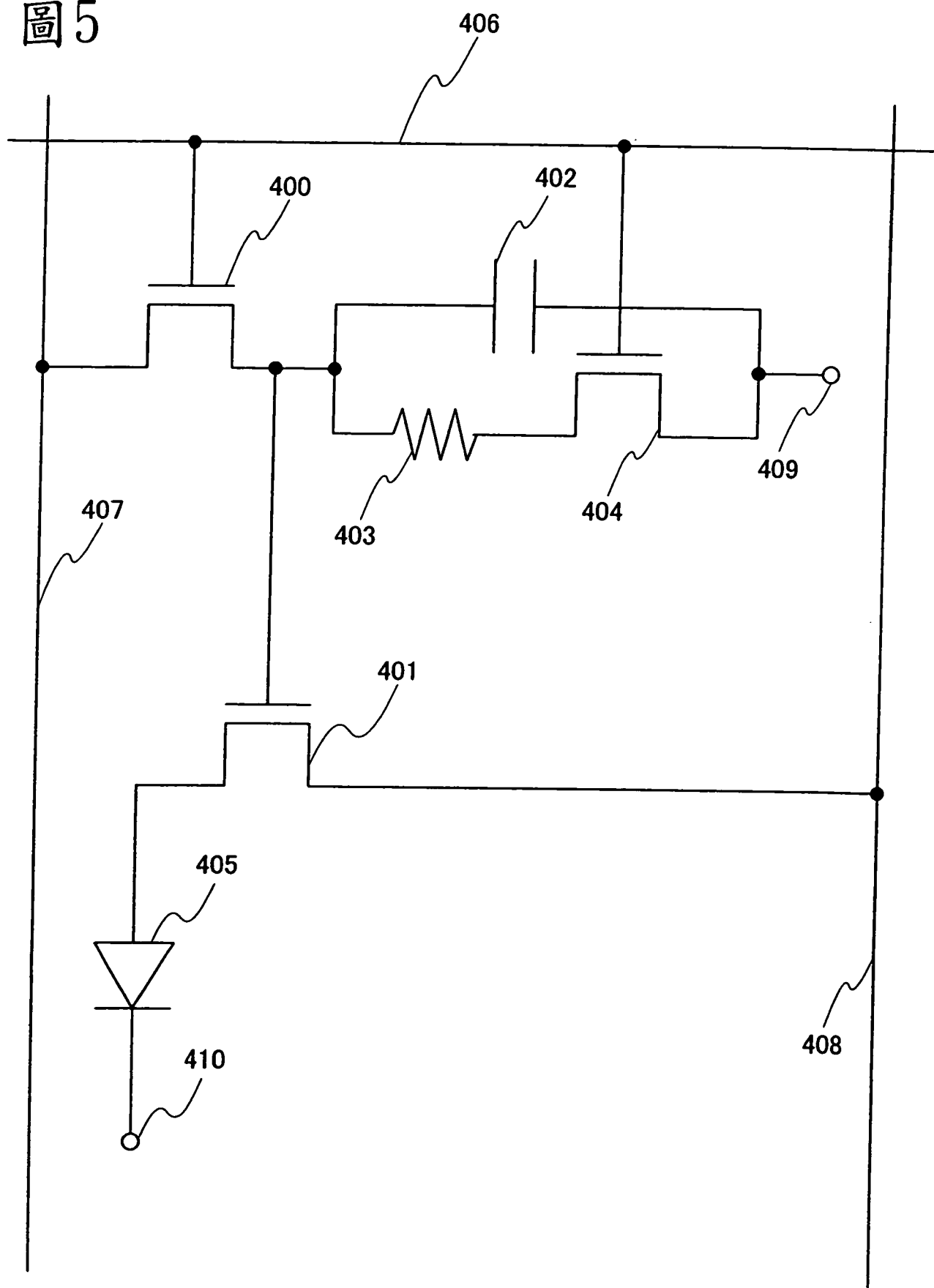


圖6

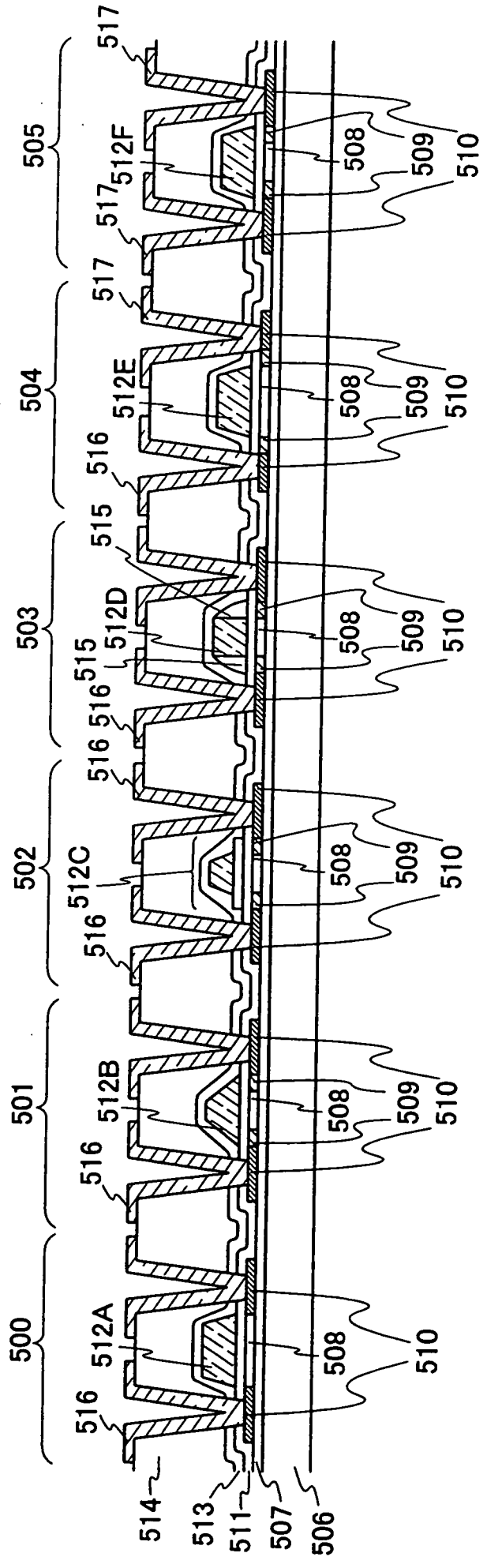


圖 7A

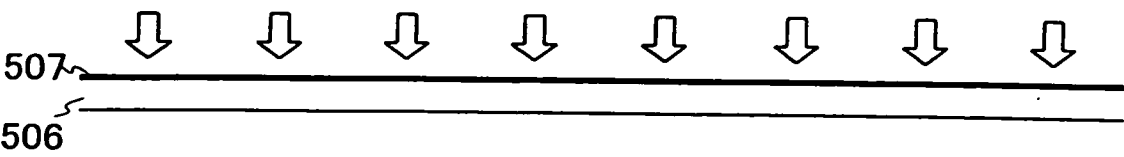


圖 7B

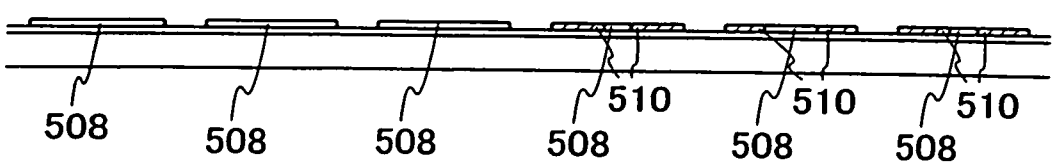


圖 7C

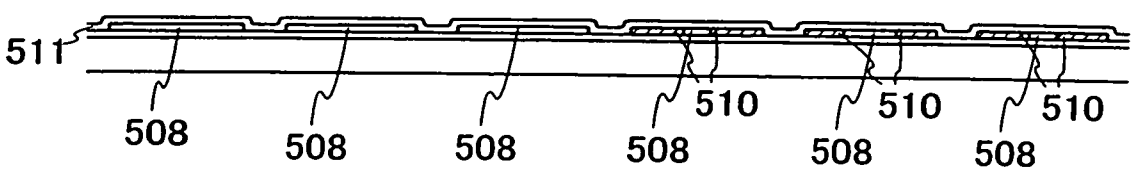


圖 7D

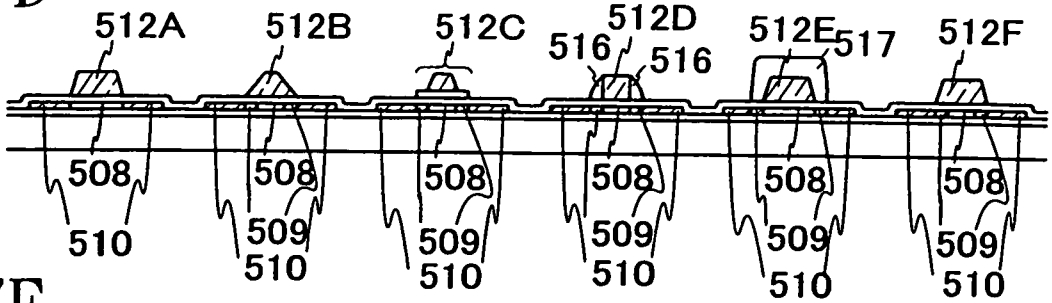


圖 7E

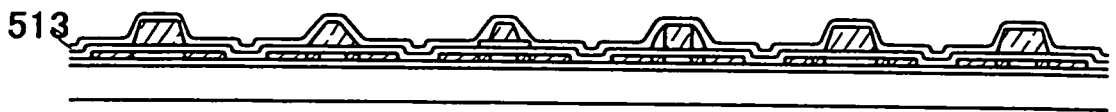


圖 8A

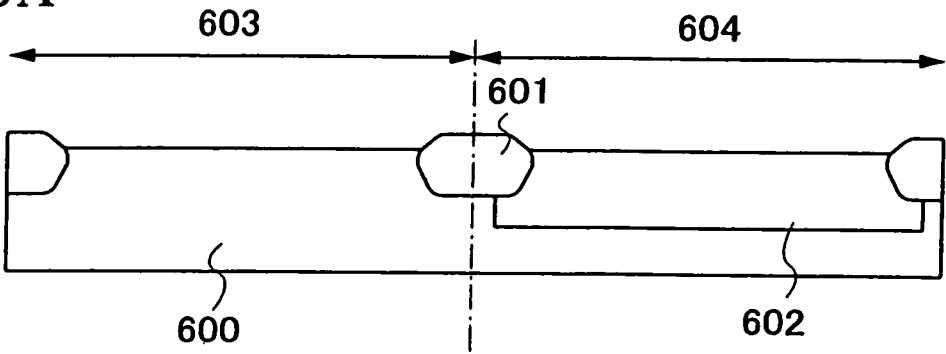


圖 8B

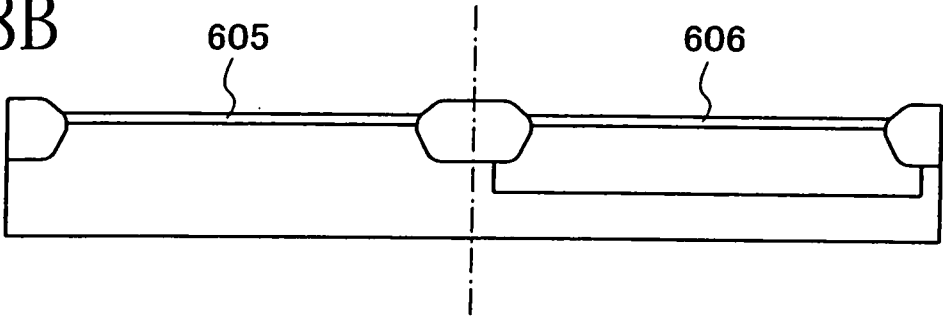


圖 8C

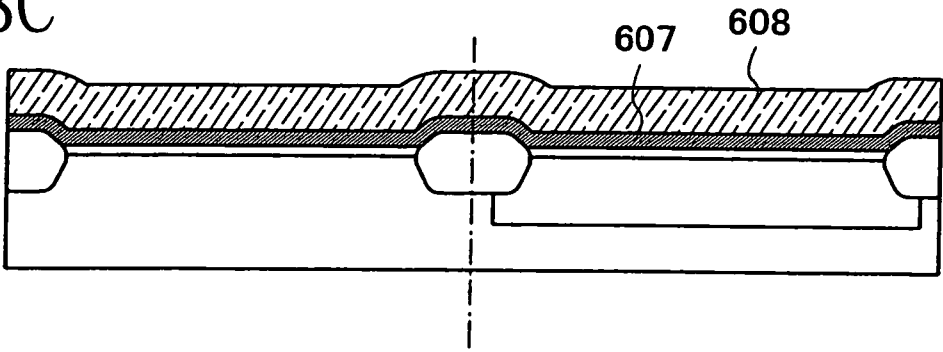


圖 9A

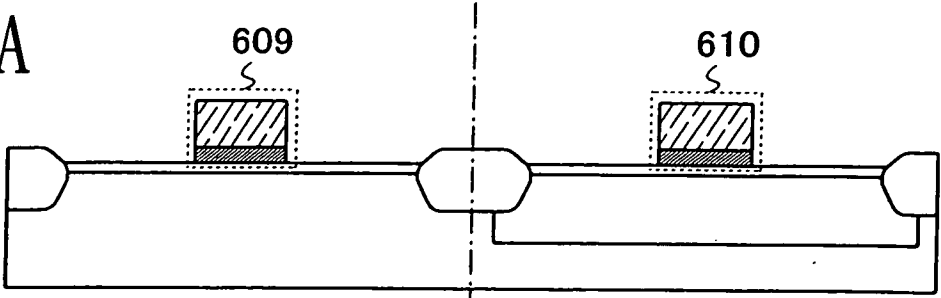


圖 9B

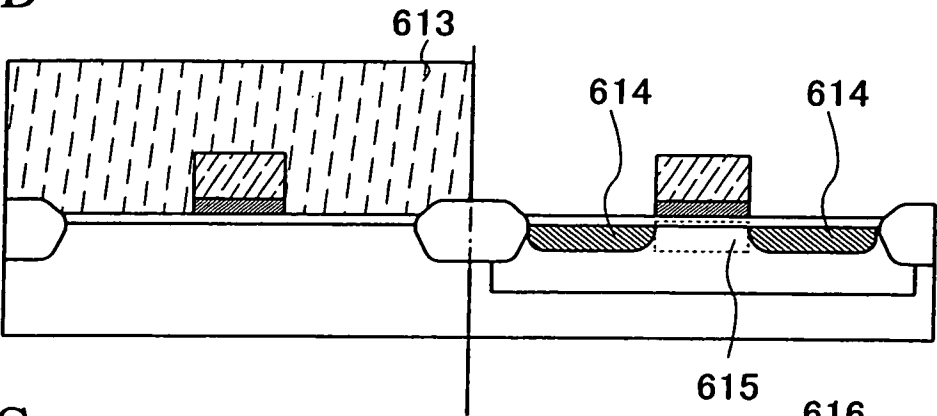


圖 9C

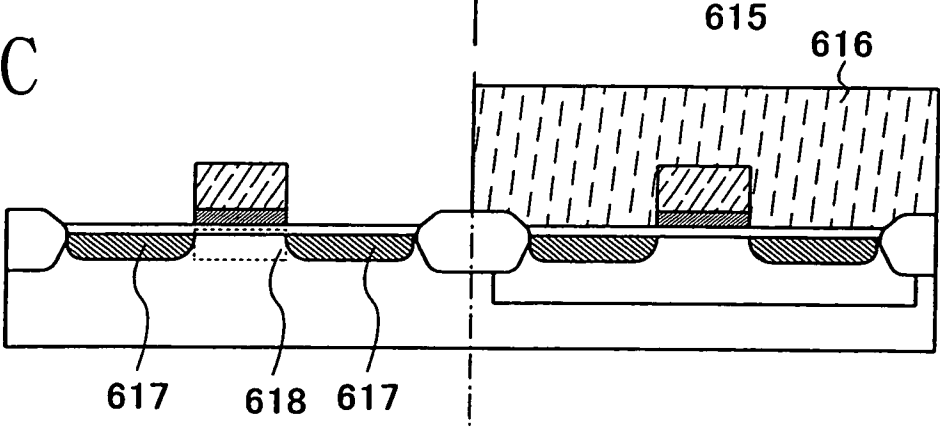


圖 9D

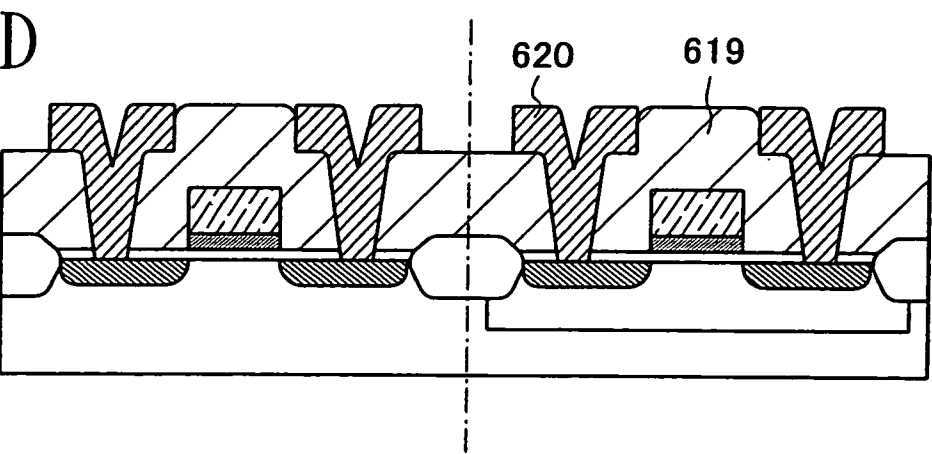


圖 10

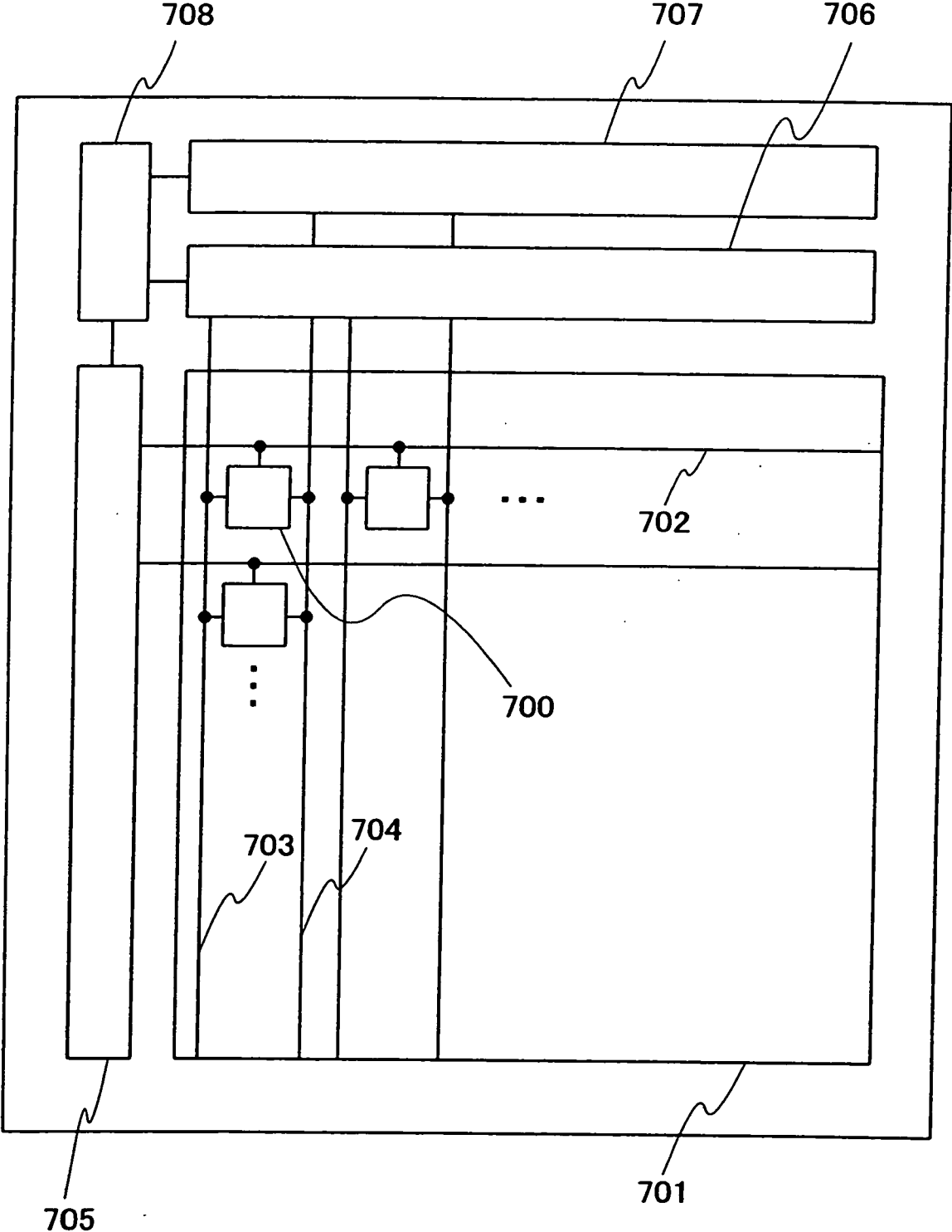


圖 11A

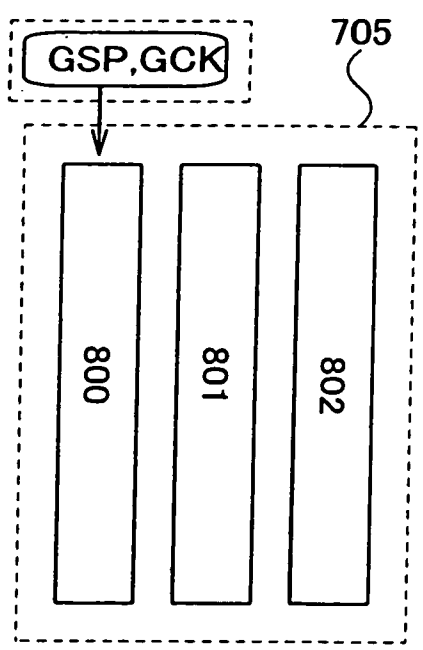


圖 11B

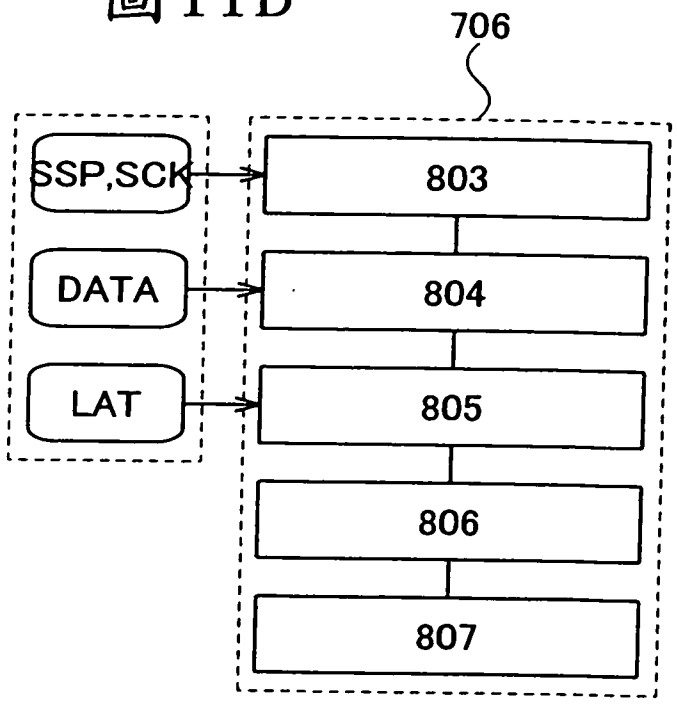


圖 12A

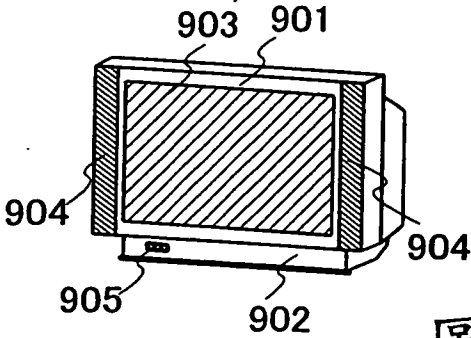


圖 12B

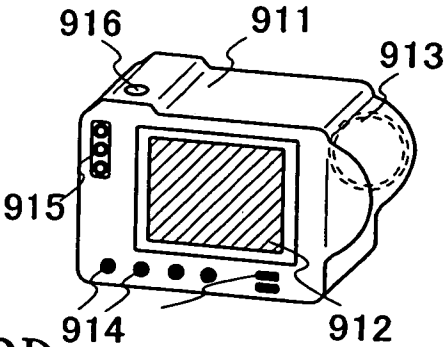


圖 12D

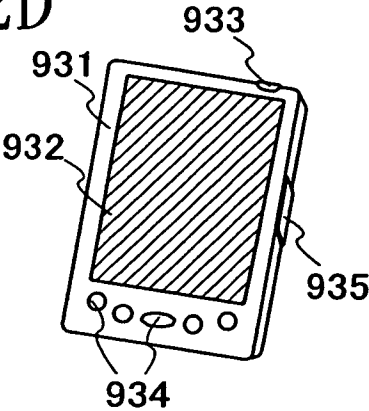


圖 12C

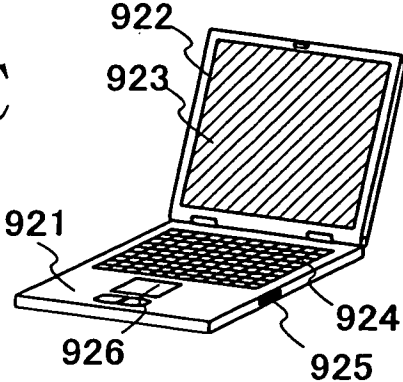


圖 12F

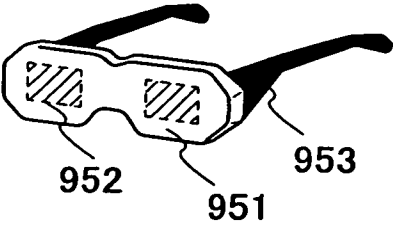


圖 12E

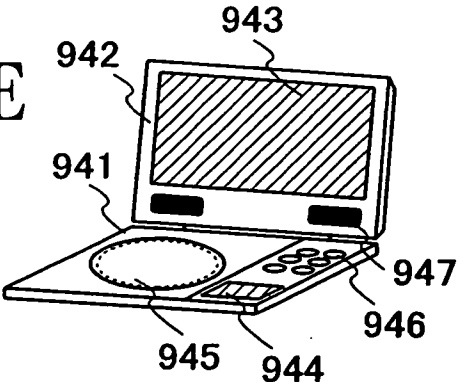


圖 12H

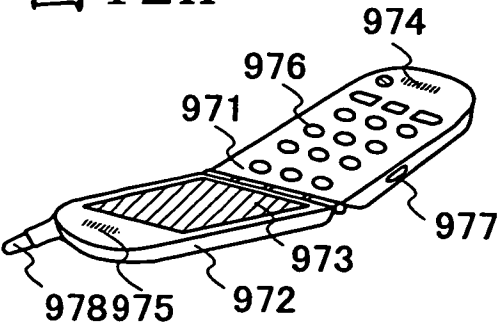


圖 12G

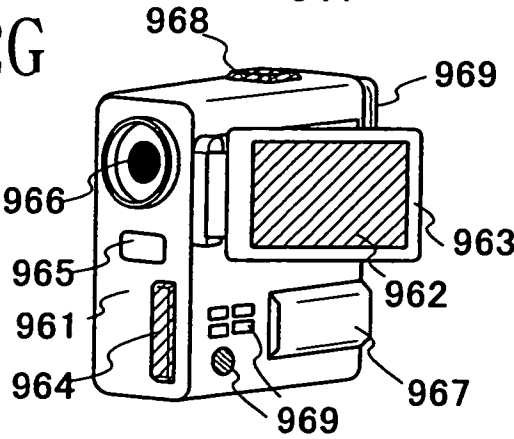


圖 13A

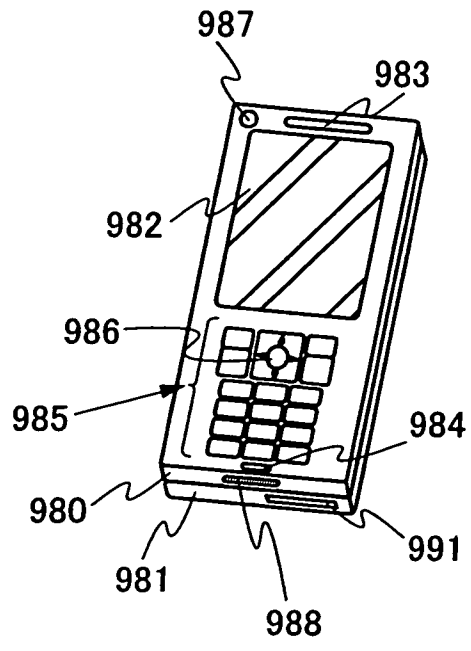


圖 13B

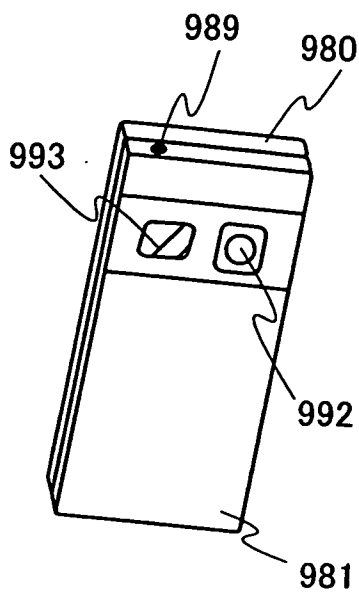


圖 13C

