



(12) 发明专利申请

(10) 申请公布号 CN 104361652 A

(43) 申请公布日 2015. 02. 18

(21) 申请号 201410635956. 9

G05B 19/418 (2006. 01)

(22) 申请日 2014. 11. 12

(71) 申请人 南车株洲电力机车研究所有限公司  
地址 412001 湖南省株洲市石峰区时代路  
169 号

(72) 发明人 侯春阳 张永维 石力 粟爱军  
吴文慧 尹君 陈冬 李龙 叶武

(74) 专利代理机构 北京聿宏知识产权代理有限公司 11372  
代理人 朱绘 张文娟

(51) Int. Cl.  
G07C 5/08 (2006. 01)

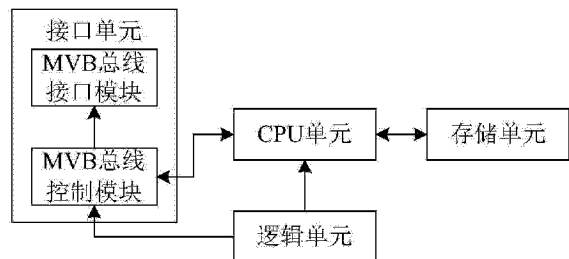
权利要求书1页 说明书6页 附图5页

(54) 发明名称

一种列车网络控制及监控系统的数据记录装置

(57) 摘要

本发明公开了一种列车网络控制及监控系统的数据记录装置,属于轨道交通技术领域,该数据记录装置能够适应列车运行时的震动、高温等恶劣环境,并且具有结构简单、成本低、存储量大和可靠性较高等优点。该列车网络控制及监控系统的数据记录装置包括:CPU 单元、接口单元、逻辑单元和存储单元,CPU 单元分别与接口单元、逻辑单元和存储单元连接;其中,接口单元用于接入来自列车网络控制及监控系统的数据,包括 MVB 总线接口模块和 MVB 总线控制模块,MVB 总线控制模块连接 CPU 单元并且用于监控 MVB 总线接口模块;逻辑单元用于调节 MVB 总线控制模块的时序,以使得 MVB 总线控制模块的时序与 CPU 单元相匹配;存储单元包括 CF 卡,用于存储来自列车网络控制及监控系统的数据。



1. 一种列车网络控制及监控系统的数据记录装置,其特征在于,包括:

CPU 单元、接口单元、逻辑单元和存储单元,所述 CPU 单元分别与所述接口单元、所述逻辑单元和所述存储单元连接;

其中,所述接口单元用于接入来自所述列车网络控制及监控系统的数据,包括 MVB 总线接口模块和 MVB 总线控制模块,所述 MVB 总线控制模块连接所述 CPU 单元并且用于监控所述 MVB 总线接口模块;

所述逻辑单元用于调节所述 MVB 总线控制模块的时序,以使得所述 MVB 总线控制模块的时序与 CPU 单元相匹配;

所述存储单元包括 CF 卡,用于存储来自所述列车网络控制及监控系统的数据。

2. 根据权利要求 1 所述的数据记录装置,其特征在于,所述 MVB 总线接口模块包括两个 MVB 总线接口电路,所述两个 MVB 总线接口电路互为冗余,所述 MVB 总线控制模块具体用于监视并切换所述两个 MVB 总线接口电路。

3. 根据权利要求 1 所述的数据记录装置,其特征在于,所述存储单元和所述 CPU 单元之间设置有两路信号线,其中一路信号线用于传输数据信号,另一路信号线用于传输所述 CPU 单元对所述存储单元的控制信号及相应的地址信号。

4. 根据权利要求 1 所述的数据记录装置,其特征在于,所述 CPU 单元包括闪存电路,所述闪存电路的数据写保护功能受控于所述逻辑单元。

5. 根据权利要求 1 所述的数据记录装置,其特征在于,所述逻辑单元包括缓冲寄存器、闪存电路和 FPGA 芯片,所述闪存电路用于存储所述 FPGA 芯片的配置程序,所述 FPGA 芯片用于调节所述 MVB 总线控制模块的时序。

6. 根据权利要求 1 所述的数据记录装置,其特征在于,还包括电源模块,所述电源模块为所述 CPU 单元、所述接口单元、所述逻辑单元和所述存储单元供电。

7. 根据权利要求 1 所述的数据记录装置,其特征在于,所述接口单元还包括以太网通信接口模块、RS485 总线接口模块、RS232 接口模块和 CAN 总线接口模块。

8. 根据权利要求 7 所述的数据记录装置,其特征在于,所述 RS485 总线接口模块和所述 CAN 总线接口模块内设置有隔离电源,隔离电源输出 5V 直流电压。

9. 根据权利要求 8 所述的数据记录装置,其特征在于,所述逻辑单元包括 FPGA 芯片,所述 FPGA 芯片还用于分时启动所述 RS485 总线接口模块和所述 CAN 总线接口模块内设置的隔离电源。

10. 根据权利要求 1 所述的数据记录装置,其特征在于,所述 CPU 单元包括温度监控模块,用于监控所述数据记录装置的温度,当判断到所述数据记录装置的温度超出预设温度值时,发出报警信号。

## 一种列车网络控制及监控系统的数据记录装置

### 技术领域

[0001] 本发明涉及轨道交通技术领域,具体地说,涉及一种列车网络控制及监控系统的数据记录装置。

### 背景技术

[0002] 列车网络控制及监控系统主要应用于机车、动车、地铁等领域,在车载电气系统中起到系统集成的关键作用,在系统中起到了中枢神经的作用。其采用分布式控制技术,包含了一系列模块或装置,其中数据记录装置作为记录列车运行安全相关数据的装置,具有至关重要的地位。

[0003] 随着轨道交通技术的快速发展,列车客运的速度也得到了快速提高。与此同时,人们对列车网络控制及监控系统中的数据记录装置的性能具有更高的要求,具体表现为对于大容量、高可靠性的数据记录的需求变得日益迫切。

[0004] 发明人发现,以往的列车通常采用工业电脑作为数据记录装置,对列车运行安全相关数据进行记录。但是工业电脑无法适应列车运行时的震动、高温等恶劣环境,并且工业电脑的安装、运行成本较高,无法满足列车数据记录的需要。

### 发明内容

[0005] 本发明的目的在于提供一种列车网络控制及监控系统的数据记录装置,该数据记录装置能够适应列车运行时的震动、高温等恶劣环境,并且具有结构简单、成本低、存储量大和可靠性较高等优点。

[0006] 本发明提供一种列车网络控制及监控系统的数据记录装置,该列车网络控制及监控系统的数据记录装置包括:

[0007] CPU 单元、接口单元、逻辑单元和存储单元,所述 CPU 单元分别与所述接口单元、所述逻辑单元和所述存储单元连接;

[0008] 其中,所述接口单元用于接入来自所述列车网络控制及监控系统的数据,包括 MVB 总线接口模块和 MVB 总线控制模块,所述 MVB 总线控制模块连接所述 CPU 单元并且用于监控所述 MVB 总线接口模块;

[0009] 所述逻辑单元用于调节所述 MVB 总线控制模块的时序,以使得所述 MVB 总线控制模块的时序与 CPU 单元相匹配;

[0010] 所述存储单元包括 CF 卡,用于存储来自所述列车网络控制及监控系统的数据。

[0011] 其中,所述 MVB 总线接口模块包括两个 MVB 总线接口电路,所述两个 MVB 总线接口电路互为冗余,所述 MVB 总线控制模块具体用于监视并切换所述两个 MVB 总线接口电路。

[0012] 其中,所述存储单元和所述 CPU 单元之间设置有两路信号线,其中一路信号线用于传输数据信号,另一路信号线用于传输所述 CPU 单元对所述存储单元的控制信号及相应的地址信号。

[0013] 其中,所述 CPU 单元包括闪存电路,所述闪存电路的数据写保护功能受控于所述

逻辑单元。

[0014] 其中,所述逻辑单元包括缓冲寄存器、闪存电路和 FPGA 芯片,所述闪存电路用于存储所述 FPGA 芯片的配置程序,所述 FPGA 芯片用于调节所述 MVB 总线控制模块的时序。

[0015] 其中,所述的数据记录装置还包括电源模块,所述电源模块为所述 CPU 单元、所述接口单元、所述逻辑单元和所述存储单元供电。

[0016] 其中,所述接口单元还包括以太网通信接口模块、RS485 总线接口模块、RS232 接口模块和 CAN 总线接口模块。

[0017] 其中,所述 RS485 总线接口模块和所述 CAN 总线接口模块内设置有隔离电源,隔离电源输出 5V 直流电压。

[0018] 其中,所述逻辑单元包括 FPGA 芯片,所述 FPGA 芯片还用于分时启动所述 RS485 总线接口模块和所述 CAN 总线接口模块内设置的隔离电源。

[0019] 其中,所述 CPU 单元包括温度监控模块,用于监控所述数据记录装置的温度,当判断到所述数据记录装置的温度超出预设温度值时,发出报警信号。

[0020] 本发明带来了以下有益效果:本发明实施例提供了一种列车网络控制及监控系统的数据记录装置,该数据记录装置包括 CPU 单元、接口单元、逻辑单元和存储单元。其中接口单元包括 MVB 总线接口模块和连接 CPU 单元、并且用于监控 MVB 总线接口模块的 MVB 总线控制模块;逻辑单元用于调节所述 MVB 总线接口模块中的 MVB 总线控制模块的时序,以使得所述 MVB 总线控制模块与 CPU 单元的时序相匹配,存储单元包括 CF 卡。该数据记录装置可将常用的 MVB 总线接口模块与 CPU 单元相匹配,并且利用 CF 卡进行存储,能够适应列车运行时的震动、高温等恶劣环境,并且结构简单、成本低、存储量大并且可靠性较高等优点。

[0021] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

## 附图说明

[0022] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要的附图做简单的介绍:

[0023] 图 1 是本发明实施例中提供的数据记录装置的结构示意图;

[0024] 图 2 是本发明实施例中提供的 CPU 单元的结构示意图;

[0025] 图 3 是本发明实施例中提供的逻辑单元与 CPU 单元、接口单元的配合示意图;

[0026] 图 4 是本发明实施例中提供的 MVB 总线控制模块与 CPU 单元、逻辑单元的配合示意图;

[0027] 图 5 是本发明实施例中提供的 MVB 总线接口模块与 MVB 总线控制模块的配合示意图;

[0028] 图 6 是本发明实施例中提供的存储单元与 CPU 单元的配合示意图;

[0029] 图 7 是本发明实施例中提供的 RS485 总线接口模块与 CPU 单元、逻辑单元的配合示意图;

[0030] 图 8 是本发明实施例中提供的 CAN 总线接口模块与 CPU 单元、逻辑单元的配合示意图;

[0031] 图 9 是本发明实施例中提供的数据记录装置的装配示意图。

### 具体实施方式

[0032] 以下将结合附图及实施例来详细说明本发明的实施方式,借此对本发明如何应用技术手段来解决技术问题,并达成技术效果的实现过程能充分理解并据以实施。需要说明的是,只要不构成冲突,本发明中的各个实施例以及各实施例中的各个特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

[0033] 本发明实施例提供了一种列车网络控制及监控系统的数据记录装置,如图 1 所示,该数据记录装置包括:

[0034] CPU 单元、接口单元、逻辑单元和存储单元,CPU 单元分别与接口单元、逻辑单元和存储单元连接。

[0035] CPU 单元是整个数据记录装置的核心,其负责对数据进行处理、运算、分配存储和控制通讯。如图 2 所示,CPU 单元具体包括中央处理器以及围绕其设置并连接的双倍速率同步动态随机存储器(Double Data Rate,DDR)电路、闪存(FLASH)电路、看门狗电路、时钟电路、JTAG 接口电路、功能配置电路和温度控制模块。DDR 电路由两片 16 位的 DDR 芯片构成,实现了 64M、32 位的存储功能。外接的时钟电路包括一个振荡器和一个晶体,分别为中央处理器提供系统时钟和实时时钟。FLASH 电路包括两片 FLASH 芯片,其数据写保护功能受控于逻辑单元。看门狗电路可以对外部程序起到监控作用,同时可以监视中央处理器的两种供电电压,并且具有上电、复位、延时的功能。JTAG 接口电路支持程序下载、单步指令执行、程序断点的设置和观察、观察 CPU 单元的内部寄存器状态等功能。温度监控模块由温度传感器构成,通过两线式串行(Integrated Circuit,简称 I2C)总线和中央处理器连接,用于监控数据记录装置的温度,并且当判断到数据记录装置的温度超出预设温度值时,发出报警信号。

[0036] 进一步的,接口单元用于接入来自该列车网络控制及监控系统的数据,如图 1 所示,包括多功能车辆(Multifunction Vehicle Bus,简称 MVB)总线接口模块和 MVB 总线控制模块,MVB 总线控制模块连接 CPU 单元并且用于监控所述 MVB 总线接口模块。其中,由于 MVB 总线接口模块和 CPU 单元的控制时序不匹配。因此,在本发明实施例中,还包括逻辑单元,逻辑单元用于调节 MVB 总线控制模块的时序,以使得 MVB 总线控制模块的时序与 CPU 单元相匹配。

[0037] 具体的,如图 3 所示,逻辑单元包括缓冲寄存器、闪存(FLASH)电路和现场可编程门阵列(Field-Programmable Gate Array,简称 FPGA)芯片,闪存电路用于存储 FPGA 芯片的配置程序,FPGA 芯片用于调节 MVB 总线控制模块的时序。其中,该闪存电路适用于串行外设接口(Serial Peripheral Interface,简称 SPI)总线,即为 SPI-FLASH。

[0038] 如图 3 所示,FPGA 芯片通过本地总线与 CPU 单元的中央处理器连接,可以实现对中央处理器的片选、中断、输入/输出(Input/Output,简称 IO)等关键信号的控制。FPGA 芯片对 MVB 总线控制模块有时序调节的作用,从而解决 MVB 总线控制模块和 CPU 单元控制时序不匹配的问题。同时,FPGA 芯片还可实现对 MVB 总线控制模块的中断、复位、读写、片选等关键信号的控制。

[0039] 显然,逻辑模块还可采用其他可编程逻辑器件(例如复杂可编程逻辑器件

(Complex Programmable Logic Device,简称 CPLD)) 实现。

[0040] 如图 4 所示,在本发明实施例中,MVB 总线控制模块和 CPU 单元之间设置有三路信号线,其中两路信号线用于传输数据信号,为双向信号线,剩余一路信号线用于传输地址信号,为单向信号线,三路信号线上均设置有缓冲寄存器。MVB 总线控制模块中还包括一个 MVB 控制器和传输存储器 (Transmission Memmory,简称 TM)。MVB 总线控制模块的任一信号线通过并行总线的方式与 TM、缓冲寄存器相连。结合图 3 所示,当 CPU 单元中的中央处理器要向 MVB 总线控制模块写入数据时,先通过逻辑单元中的 FPGA 芯片向 MVB 总线控制模块发出写信号。MVB 总线控制模块中的 MVB 控制器收到写信号之后,立即通过 FPGA 芯片返回确认信号,然后控制缓冲寄存器将数据临时存入 TM 中。所有来自 CPU 单元的数据存入完成后可从 TM 读出临时存储的数据。当 MVB 总线控制模块中的 MVB 控制器向 CPU 单元发送数据时,首先将数据临时写入 TM,然后通过 FPGA 芯片向 CPU 单元发出相关信号,CPU 单元收到该相关信号后即可在 MVB 总线控制模块的协助下读出临时存储在 TM 中的数据。

[0041] 进一步的,如图 5 所示,MVB 总线接口模块包括两个 MVB 总线接口电路,两个 MVB 总线接口电路互为冗余。本发明实施例中的 MVB 总线控制模块具体用于监视并切换两个 MVB 总线接口电路。具体的,每路 MVB 总线接口电路由 MVB 收发器和连接器(例如 DB9 连接器)构成。外部设备在两个 MVB 总线接口电路各自对应的两条传输线上同步发送相同的数据,而 MVB 总线控制模块只从其中的一个 MVB 总线接口电路对应的传输线接收数据,这一传输线称为信任线 (Trusted Line);MVB 总线控制模块同时监视另外一个 MVB 总线接口电路对应的传输线,这一传输线称作监视线。当 MVB 总线控制模块中的 MVB 收发器检测到当前的信任线超时或信号质量差时将自动切换到监视线并将当前的监视线作为信任线,另一根线(原本的信任线)作为监视线。如此重复以实现两个 MVB 总线接口电路之间受控于 MVB 总线控制模块的切换,使得两个 MVB 总线接口电路可互为冗余。

[0042] 在本发明实施例中,存储单元可包括小型快闪卡 (Compact Flash Card,简称 CF),用于存储来自列车网络控制及监控系统的数据。存储单元用于存放列车一些被监测的重要数据,例如行车记录、故障、事故数据等,在需要的时候可以读出里面的数据作为列车运行历史参考依据。

[0043] 如图 6 所示,存储单元经过两个缓冲寄存器通过硬盘接口 (Advanced Technology Attachment,简称 ATA) 总线和 CPU 单元相连。使用缓冲寄存器可以加大该 ATA 总线带负载的能力,并且可以隔离 CF 卡方向的故障对总线的影响。

[0044] 具体的,CF 卡是一种大容量存储介质,采用闪存技术,不需要电能来维持其中存储的数据,是一种稳定的存储解决方案。另外,现有的 CF 卡一般都支持错误检查和纠正 (Error Checking and Correcting,简称 ECC) 算法,可有效降低存储数据的故障率,也就大大减轻了该存储单元运行维护的工作量,从而提高了该数据记录装置工作的可靠程度。

[0045] 如图 6 所示,存储单元和 CPU 单元之间设置有两路信号线,其中一路信号线用于传输数据信号,为双向信号线;另一路信号线用于传输 CPU 单元对存储单元的控制信号及相应的地址信号,为单向信号线。

[0046] 进一步的,除去以上单元之外,本发明实施例公开的数据记录装置还包括电源模块,电源模块为 CPU 单元、接口单元、逻辑单元和存储单元供电。具体的,电源模块将车载的 110V 电源输入、转化为 5V 直流电压输出,为各单元供电。

[0047] 另外,除了 MVB 总线接口模块外,本发明实施例中的数据记录装置中的接口单元还包括以太网通信接口模块、RS485 总线接口模块、RS232 接口模块和控制器局域网(Controllor Area Network,简称 CAN) 总线接口模块等常用接口,使得该数据记录装置不仅可以利用 MVB 总线接口模块通信,还可以通过以太网通信接口模块与牵引系统、辅助系统、信息系统等进行通信;也可以通过 RS485 总线接口模块、RS232 接口模块、CAN 总线接口模块等与其他系统(如门控、制动、空调系统)等进行通信。丰富了该数据记录装置的使用领域、适用范围。

[0048] 显然,接口单元可根据实际需要设置其他的接口模块,例如通用串行总线(Universal Serial Bus,简称 USB) 接口模块等。

[0049] 同时,由于 FPGA 芯片的配置程序存放在 SPI-FLASH 中,可以远程加载 FPGA 芯片配置程序,即不必拆卸开逻辑单元,也无需使用 FPGA 芯片的专用下载器,只需将数据记录装置的接口单元中的各接口模块和相应的通讯端口连接线缆,即可将需更新的配置程序烧写到 SPI-FLASH 中的目标可编程只读存储器(Programmable Read-Only Memory,简称 PROM) 中,特别适合现场应用。

[0050] 需要说明的是,如图 7 和图 8 所示,RS485 总线接口模块和 CAN 总线接口模块内设置有隔离电源,隔离电源自电源模块处获得电能,输出 5V 直流电压。

[0051] 具体的,如图 7 所示,RS485 总线接口模块由两路完全相同的 RS485 总线接口电路构成,每路 RS485 总线接口电路由三个光耦、RS485 收发器以及连接器(例如 DB9 连接器)构成。隔离电源可为每一路 RS485 总线接口电路内的 RS485 收发器以及连接器等结构提供 5V 直流电压。同时,隔离电源的作用还有利于保障 RS485 总线接口电路内的各结构不受到外来的脉冲冲击,可以提高该 RS485 总线接口电路的防护能力,降低外界的干扰对该数据记录装置的损害。

[0052] 为更好地防止外部通信线上的干扰影响到数据记录装置的内部电路,RS485 总线接口电路的 RS485 收发器和 CPU 单元之间增加了三个光耦,该三个光耦可对信号进行电气隔离,光耦的隔离电压可达 3750V。

[0053] 优选的,在任一路 RS485 总线接口电路的 RS485 收发器和连接器之间设置防护电路,可进一步提高该 RS485 总线接口电路的防护能力。

[0054] 其中,RS485 总线接口电路可采用集成有光耦、隔离电源以及 RS485 收发器的芯片实现,也可采用光耦、隔离电源以及 RS485 收发器分开设置的方式实现。

[0055] 与 RS485 总线接口模块类似的,如图 8 所示,CAN 总线接口模块同样包括两路完全相同的 CAN 总线接口电路,每路 CAN 总线接口电路由两个光电耦合器、CAN 收发器以及连接器(例如 DB9 连接器)构成,还可以包括防护电路。

[0056] 如图 3、7 和 8 所示,需要说明的是,在本发明实施例中,逻辑单元中的 FPGA 芯片可分时启动 RS485 总线接口模块和 CAN 总线接口模块的 5V 隔离电源,从而确保隔离电源在大负荷情况下启动的可靠性。

[0057] 具体的,本发明实施例所提供的数据记录装置中的各个单元可集中设置于一块板卡上,也可分别设置于多块板卡上;另外,接口单元中的各个接口模块可以分开设置于两块甚至更多的板卡上。例如,如图 9 所示,将以太网通信接口模块、RS232 接口模块、存储单元、逻辑单元、接口单元中的 MVB 总线控制模块和 CPU 单元放置在板卡 1 上,剩余的电源模块、

RS485 总线接口模块、CAN 总线接口模块和 MVB 总线接口模块放置在板卡 2 上。具体的,板卡 1 和板卡 2 之间通过排线连接,排线中包括多条信号线,具体包括电源模块为板卡 1 上的各单元和模块供电的信号线、CPU 单元与各接口模块通信的信号线、逻辑单元与各接口模块通信的信号线等。本发明实施例对此不进行限制。

[0058] 在本发明实施例的技术方案中,提供了一种列车网络控制及监控系统的数据记录装置,该数据记录装置包括 CPU 单元、接口单元、逻辑单元和存储单元。其中接口单元包括 MVB 总线接口模块和连接 CPU 单元、并且用于监控 MVB 总线接口模块的 MVB 总线控制模块;逻辑单元用于调节 MVB 总线接口模块中的 MVB 总线控制模块的时序,以使得 MVB 总线控制模块的时序与 CPU 单元相匹配,存储单元包括 CF 卡。该数据记录装置可将常用的 MVB 总线接口模块与 CPU 单元相匹配,并且利用 CF 卡进行存储,能够适应列车运行时的震动、高温等恶劣环境,并且结构简单、成本低、存储量大并且可靠性较高等优点。

[0059] 虽然本发明所公开的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属技术领域的技术人员,在不脱离本发明所公开的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。



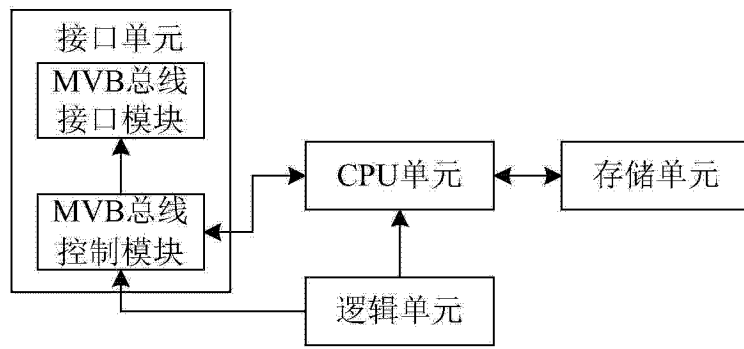


图 1

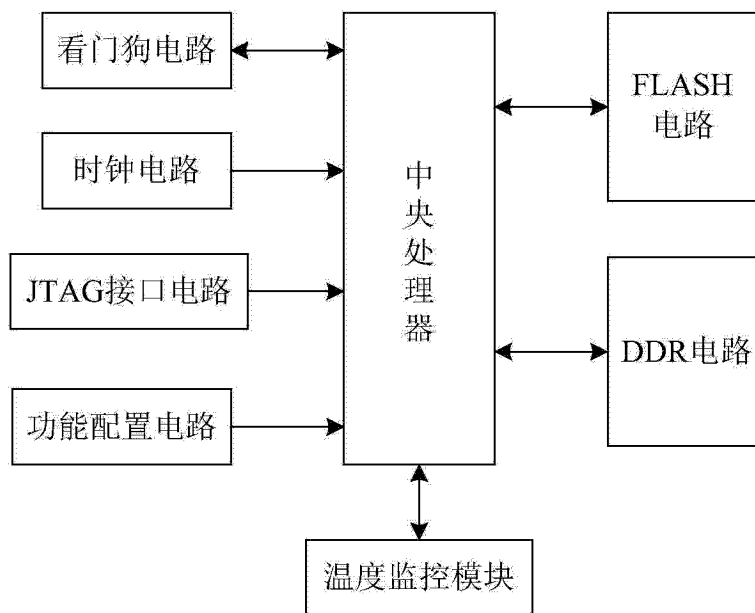


图 2

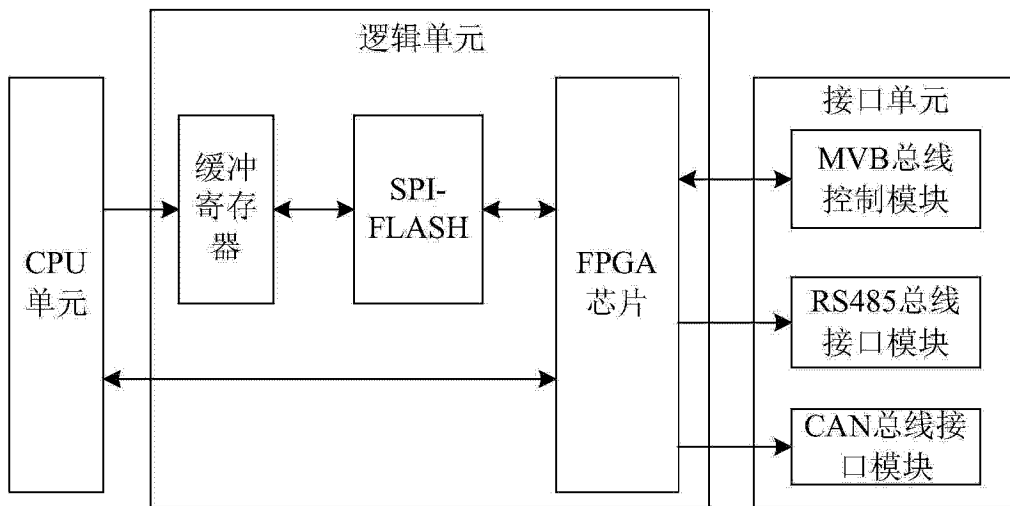


图 3

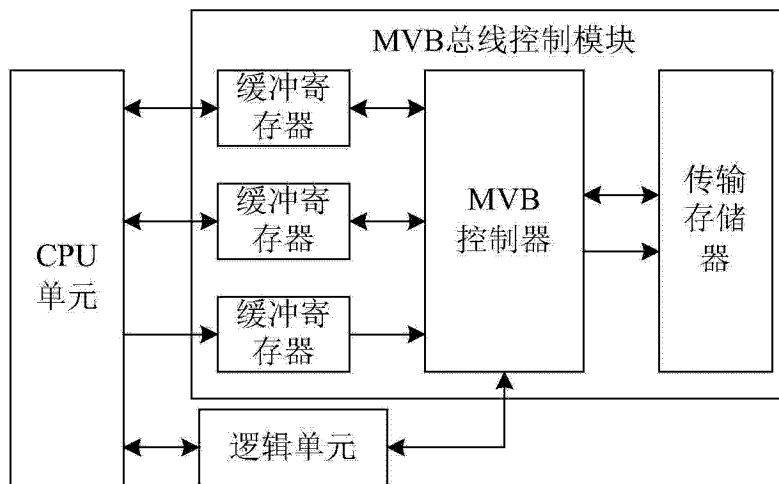


图 4

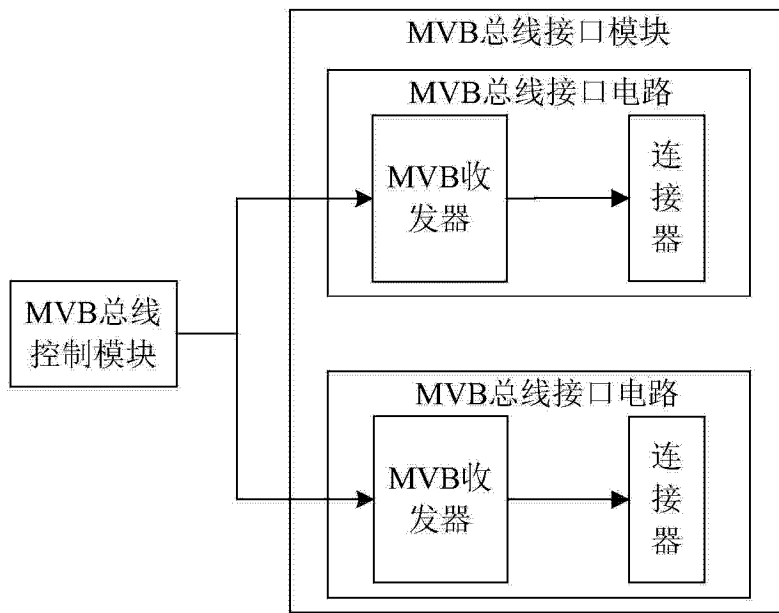


图 5

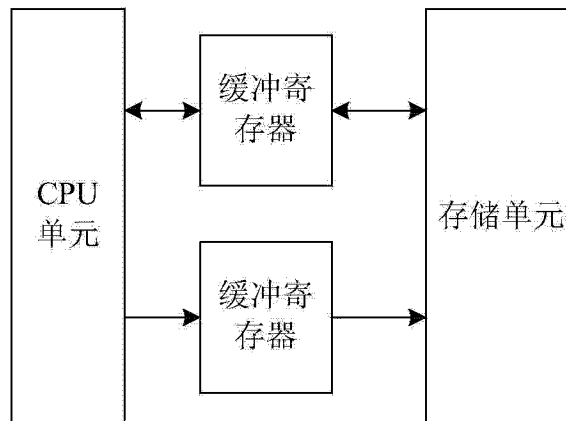


图 6

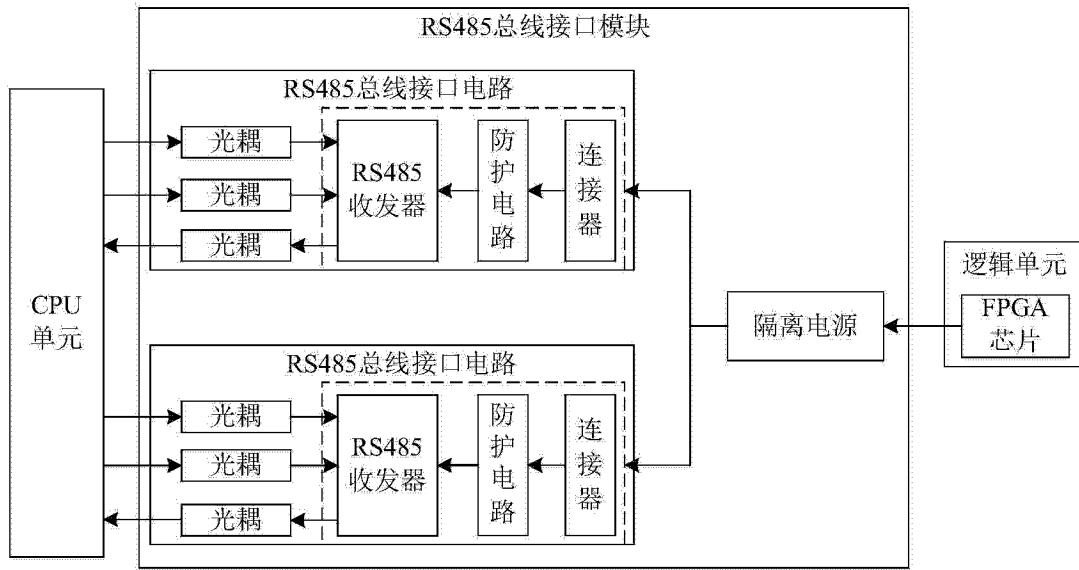


图 7

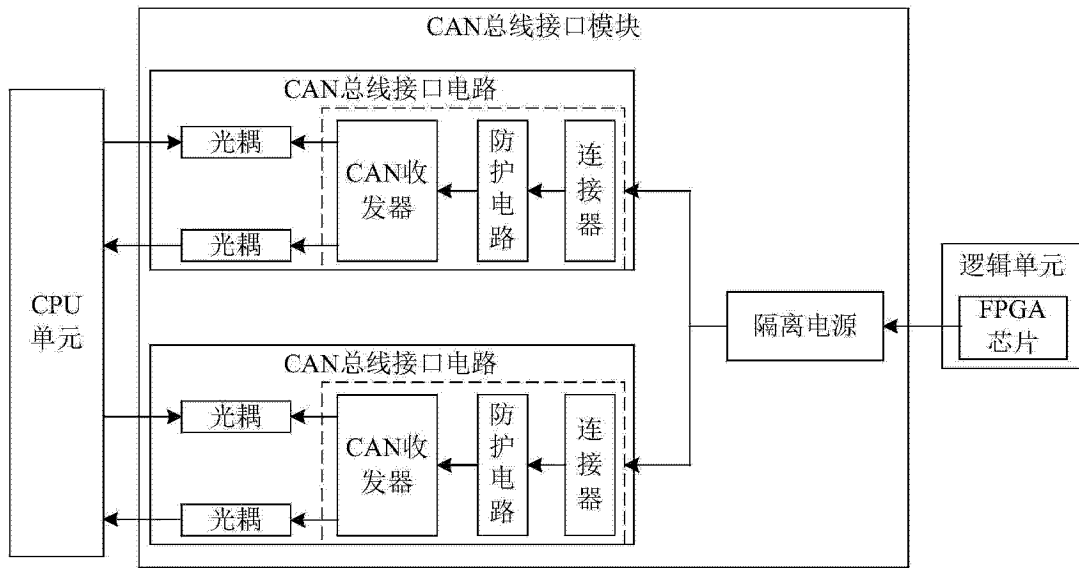


图 8

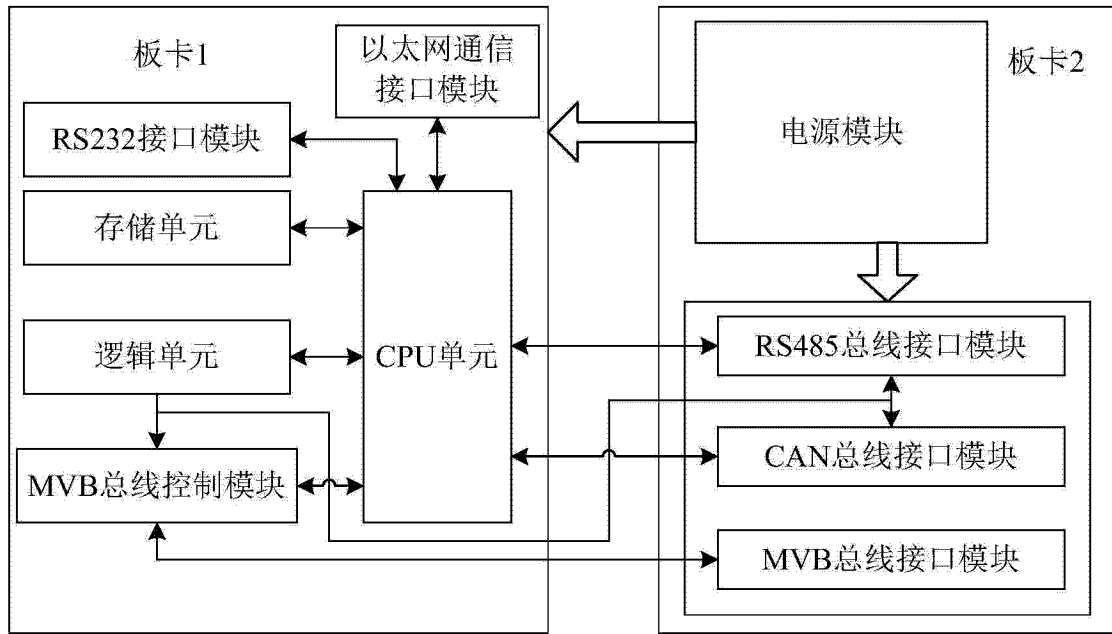


图 9