

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】令和7年6月12日(2025.6.12)

【公開番号】特開2025-75083(P2025-75083A)  
 【公開日】令和7年5月14日(2025.5.14)  
 【年通号数】公開公報(特許)2025-086  
 【出願番号】特願2025-26761(P2025-26761)  
 【国際特許分類】

H 1 0 D 3 0 / 6 7 ( 2 0 2 5 . 0 1 )

10

H 1 0 D 6 4 / 2 3 ( 2 0 2 5 . 0 1 )

H 1 0 D 6 4 / 6 2 ( 2 0 2 5 . 0 1 )

【 F I 】

H 1 0 D 3 0 / 6 7 1 0 2 K

H 1 0 D 3 0 / 6 7 1 0 2 N

H 1 0 D 3 0 / 6 7 1 0 3 B

H 1 0 D 3 0 / 6 7 1 0 1 T

H 1 0 D 6 4 / 2 3 M

H 1 0 D 6 4 / 6 2 B

H 1 0 D 6 4 / 6 2 R

20

【手続補正書】

【提出日】令和7年6月4日(2025.6.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

30

基板の上方に位置する領域を有する第1の電極と、  
 前記第1の電極の上方に位置する領域を有する第1の絶縁層と、  
 前記第1の絶縁層を介して前記第1の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第1の層と、  
 前記第1の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第2の層と、  
 前記第2の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第2の絶縁層と、  
 前記第2の絶縁層の上方に位置する領域を有する第2の電極と、を有し、  
 前記第1の層は、前記酸化物半導体層と接する領域を有し、  
 前記第2の層は、前記酸化物半導体層と接する領域を有し、  
 前記第1の層は、Inと、Znと、を有し、  
 前記第2の層は、Inと、Znと、を有し、  
 前記ソース電極は、前記第1の層と接する領域を有し、  
 前記ドレイン電極は、前記第2の層と接する領域を有し、  
 平面視において、前記第1の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第1の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第2の領域と、を有する、半導体

40

50

装置。

【請求項 2】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 1 の層の側面とがなす角度は、  
 30 度以下であり、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 2 の層の側面とがなす角度は、  
 30 度以下であり、  
 平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

10

20

【請求項 3】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 前記第 1 の層は、前記ソース電極の端部から延在した領域を有し、  
 前記第 2 の層は、前記ドレイン電極の端部から延在した領域を有し、  
 平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体

30

40

50

装置。

【請求項 4】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 1 の層の側面とがなす角度は、  
 30 度以下であり、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 2 の層の側面とがなす角度は、  
 30 度以下であり、  
 前記第 1 の層は、前記ソース電極の端部から延在した領域を有し、  
 前記第 2 の層は、前記ドレイン電極の端部から延在した領域を有し、  
 平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

10

20

30

【請求項 5】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 前記第 1 の層及び前記第 2 の層はそれぞれ、前記酸化物半導体層と組成が異なり、  
 平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャ

40

50

ネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

【請求項 6】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 前記第 1 の層及び前記第 2 の層はそれぞれ、前記酸化物半導体層と組成が異なり、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 1 の層の側面とがなす角度は、  
 30 度以下であり、  
 チャンネル長方向の断面視において、前記基板の上面と前記第 2 の層の側面とがなす角度は、  
 30 度以下であり、  
 平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

10

20

30

【請求項 7】

基板の上方に位置する領域を有する第 1 の電極と、  
 前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
 前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、  
 前記第 1 の層の上方に位置する領域を有するソース電極と、  
 前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、  
 前記第 2 の層の上方に位置する領域を有するドレイン電極と、  
 前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、  
 前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、  
 前記第 1 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 2 の層は、前記酸化物半導体層と接する領域を有し、  
 前記第 1 の層は、In と、Zn と、を有し、  
 前記第 2 の層は、In と、Zn と、を有し、  
 前記ソース電極は、前記第 1 の層と接する領域を有し、  
 前記ドレイン電極は、前記第 2 の層と接する領域を有し、  
 前記第 1 の層及び前記第 2 の層はそれぞれ、前記酸化物半導体層と組成が異なり、  
 前記第 1 の層は、前記ソース電極の端部から延在した領域を有し、  
 前記第 2 の層は、前記ドレイン電極の端部から延在した領域を有し、

40

50

平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

【請求項 8】

基板の上方に位置する領域を有する第 1 の電極と、  
前記第 1 の電極の上方に位置する領域を有する第 1 の絶縁層と、  
前記第 1 の絶縁層を介して前記第 1 の電極と重なる領域を有し、トランジスタのチャンネル形成領域を有する酸化物半導体層と、

10

前記酸化物半導体層の上方に位置する領域を有する第 1 の層と、

前記第 1 の層の上方に位置する領域を有するソース電極と、

前記酸化物半導体層の上方に位置する領域を有する第 2 の層と、

前記第 2 の層の上方に位置する領域を有するドレイン電極と、

前記ソース電極の上方に位置する領域及び前記ドレイン電極の上方に位置する領域を有する第 2 の絶縁層と、

前記第 2 の絶縁層の上方に位置する領域を有する第 2 の電極と、を有し、

前記第 1 の層は、前記酸化物半導体層と接する領域を有し、

前記第 2 の層は、前記酸化物半導体層と接する領域を有し、

前記第 1 の層は、In と、Zn と、を有し、

20

前記第 2 の層は、In と、Zn と、を有し、

前記ソース電極は、前記第 1 の層と接する領域を有し、

前記ドレイン電極は、前記第 2 の層と接する領域を有し、

前記第 1 の層及び前記第 2 の層はそれぞれ、前記酸化物半導体層と組成が異なり、

チャンネル長方向の断面視において、前記基板の上面と前記第 1 の層の側面とがなす角度は、30 度以下であり、

チャンネル長方向の断面視において、前記基板の上面と前記第 2 の層の側面とがなす角度は、30 度以下であり、

前記第 1 の層は、前記ソース電極の端部から延在した領域を有し、

前記第 2 の層は、前記ドレイン電極の端部から延在した領域を有し、

平面視において、前記第 1 の電極は、前記トランジスタのチャンネル幅方向に延びて配置され前記トランジスタのゲート電極として機能する第 1 の領域と、前記トランジスタのチャンネル長方向に延びて配置されゲート配線として機能する第 2 の領域と、を有する、半導体装置。

30

【請求項 9】

請求項 1 乃至 8 のいずれか一項において、

前記第 1 の絶縁層は酸化シリコンを有し、

前記第 2 の絶縁層は酸化シリコンを有する、半導体装置。

【請求項 10】

請求項 1 乃至 9 のいずれか一項において、

前記酸化物半導体層は、In を有する、半導体装置。

40