СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1040591 A

3(51) H 03 D 13/00

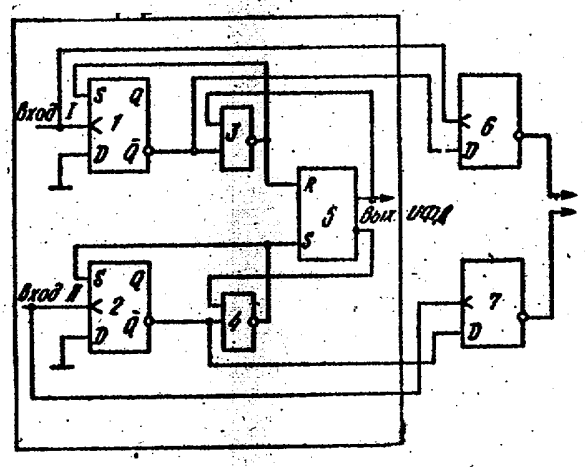
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3216065/18-09
(22) 10.12.80
(46) 07.09.83. Бюл. № 33
(72) Е.Д. Гуревич, И.Н. Гуревич, В.Г. Иванов и Л.А. Юдина
(53) 621.376.6(088.8)
(56) 1. Авторское свидетельство СССР № 758478, кл. H 03 D 13/00, 1978.
2. Патент Великобритании № 1462408, кл. H 03 D 13/00, 26.01.74 (прототип).

(54)(57) ЧАСТОТНО-ФАЗОВЫЙ ДЕТЕКТОР, содержащий два входных формирователя импульсов, инверсные выходы которых соединены с первыми входами первого и второго элементов И-НЕ соответственно, выходы элементов И-НЕ подключены к R- и S-входам RS-триггера, выход которого является первым выходом частотно-фазового детектора, а также два выходных D-триггера, выходы которых являются вторым и третьим выходами частотно-фазового детектора, о т л и ч а ю щ и й с я тем, что, с целью повышения точности детектора при одновременном расширении частотного диапазона сигнала, входные формирователи импульсов выполнены на D-триггерах, причем счетный вход первого D-триггера является первым входом частотно-фазового детектора и соединен со счетным входом первого выходного D-триггера, D-вход которого соединен с инверсным выходом первого D-триггера и с первым входом первого элемента И-НЕ, второй вход которого соединен с прямым выходом RS-триггера, а счетный вход второго D-триггера является вторым входом частотно-фазового детектора и соединен со счетным входом второго выходного D-триггера, D-вход которого соединен с инверсным выходом второго D-триггера и с первым входом второго элемента И-НЕ, второй вход которого соединен с инверсным выходом RS-триггера, при этом D-входы D-триггеров соединены с общей шиной, а S-входы D-триггеров соединены с выходами соответствующих элементов И-НЕ.



(19) SU (11) 1040591 A

Изобретение относится к радиотехнике и может использоваться в кольцах импульсно-фазовой автоподстройки частоты (ИФАПЧ).

Известен частотно-фазовый компаратор, содержащий элементы И-НЕ, фазовый и два блокировочных триггера, причем входы фазового триггера подключены к входам двух элементов И-НЕ, к входам которых подключены первые входы блокировочных триггеров, нулевые выходы которых соединены с их вторыми входами через третий элемент И-НЕ, а единичные выходы блокировочных триггеров подключены соответственно к первым входам четвертого и пятого элементов И-НЕ, при этом второй вход пятого элемента И-НЕ соединен с выходом четвертого элемента И-НЕ, второй вход которого подключен к нулевому выходу фазового триггера, единичный и нулевой выходы фазового триггера подключены соответственно к вторым входам двух элементов И-НЕ через устройства задержки [1].

Недостаток указанного устройства заключается в невысокой точности.

Наиболее близким к предлагаемому является частотно-фазовый детектор, содержащий два входных формирователя импульсов, инверсные выходы которых соединены с первыми входами первого и второго элементов И-НЕ соответственно, выходы элементов И-НЕ подключены к R- и S-входам RS-триггера, выход которого является первым выходом частотно-фазового детектора, а также два выходных D-триггера, выходы которых являются вторым и третьим выходами частотно-фазового детектора и подключены к первым входам третьего и четвертого элементов И-НЕ соответственно, а их выходы подключены к вторым входам первого и второго элементов И-НЕ, счетные входы выходных D-триггеров подключены к первым входам входных формирователей импульсов, вторые входы которых подключены к R- и S-входам RS-триггера соответственно, выходы которого через пятый и шестой элементы И-НЕ подключены к D-входам выходных D-триггеров, выходы которых подключены к вторым входам пятого и шестого элементов И-НЕ [2].

Однако известное устройство имеет недостаточную точность в широком частотном диапазоне сигналов.

Цель изобретения - повышение точности детектора при одновременном расширении частотного диапазона сигнала.

Указанная цель достигается тем, что в частотно-фазовом детекторе содержащем два входных формирователя импульсов инверсные выходы которых соединены с первыми входами первого и второго элементов И-НЕ соответственно, выходы элементов И-НЕ подключены к R- и S-входам RS-триггера, выход которого является первым выходом частотно-фазового детектора, а также два выходных D-триггера, выходы которых являются вторым и третьим выходами частотно-фазового детектора, входные формирователи импульсов выполнены на D-триггерах, причем счетный вход первого D-триггера является первым входом частотно-фазового детектора и соединен со счетным входом первого выходного D-триггера, D-вход которого соединен с инверсным выходом первого D-триггера и с первым входом первого элемента И-НЕ, второй вход которого соединен с прямым выходом RS-триггера, а счетный вход второго D-триггера является вторым входом частотно-фазового детектора и соединен со счетным входом второго выходного D-триггера, D-вход которого соединен с инверсным выходом второго D-триггера и с первым входом второго элемента И-НЕ второй вход которого соединен с инверсным выходом RS-триггера, при этом D-входы D-триггеров соединены с общей шиной, а S-входы D-триггеров соединены с выходами соответствующих элементов И-НЕ.

На чертеже приведена структурная электрическая схема предлагаемого устройства.

Частотно-фазовый детектор содержит два входных формирователя импульсов, выполненных на D-триггерах 1 и 2, первый и второй элементы И-НЕ 3 и 4, RS-триггер 5, два выходных D-триггера 6 и 7.

Частотно-фазовый детектор работает следующим образом.

Если частоты входных импульсных последовательностей равны, то D-триггеры 1 и 2 и элементы И-НЕ 3 и 4 играют роль формирователей коротких импульсов из положительного перепада входного сигнала. Эти импульсы поочередно поступают на R- и S-входы RS-триггера 5 и формируют на его вы-

ходе импульсы с длительностью, пропорциональной разности фаз входных сигналов, т.е. сигнал частотнофазового детектора. Связи противофазных выходов RS-триггера 5 с вторыми входами элементов И-НЕ 3 и 4 в этом режиме не влияют на работу схемы.

На D-входах выходных D-триггеров 6 и 7 присутствуют короткие положительные импульсы, но так как они задержаны относительно сигналов на счетных входах (на время срабатывания D-триггеров 1 и 2), то импульсы на выходах выходных D-триггеров 6 и 7 отсутствуют.

Если частоты входных импульсных последовательностей различны, то на первом входе частотно-фазового детектора устанавливается постоянное напряжение, соответствующее знаку расстройки, т.е. частотно-фазовый детектор играет роль различителя знака. В дальнейшем для определенности считают, что частота следования импульсов на входе I выше, чем на входе II. Тогда на втором входе элемента И-НЕ 3 устанавливается логический "0", а на втором входе элемента И-НЕ 4 - логическая "1".

На выходе выходного D-триггера 7 импульсы отсутствуют, так как длительность импульсов на его D-входе не изменилась по сравнению с режимом равных частот. Режим работы выходного D-триггера 6 изменился. На его D-входе появляются положительные импульсы переменной длительности. До тех пор, пока за временной промежуток между двумя импульсами по входу I проходит импульс, по входу II выходной D-триггер 6 не срабатывает, так как импульс на его D-входе задержан относительно импульса на счетном входе. Однако, если частота следования импульсов на входе I выше, наступает ситуация (повторяющаяся с разностной частотой), при которой за временной промежуток между двумя импульсами по входу I импульсы по входу II отсутствуют. Тогда в момент прихода второго импульса по входу I на D-входе выходного триггера 6 присутствует логическая "1", разрешающая срабатывание триггера. Следующий импульс по входу I перебросит выходной D-триггер 6 в исходное состояние. Таким образом, на выходе выходного D-триггера 6 образуются импульсы разностной частоты, проходящие на выход частотно-фазового детектора. Одновременно на прямом выходе D-триггера 1 образуются импульсы переменной длительности с частотой следования, равной частоте на входе II.

Таким образом, при разности частот, превышающей нерабочую зону, на выходе частотно-фазового детектора образуется импульсная последовательность с разностной частотой.

Если разность частот меньше нерабочей зоны, то выходной D-триггер 6 не успевает срабатывать. Исчезновение импульсов на выходе выходного D-триггера 6 вызывает отсутствие импульсов на выходе.

Таким образом, в синхронном режиме и при большой разности входных частот предлагаемый частотно-фазовый детектор работает аналогично прототипу, а при разности входных частот меньше нерабочей зоны импульсы на выходе отсутствуют.

Изобретение позволяет обеспечить уверенное вхождение в синхронизм кольца ИФАПЧ в широком диапазоне частот.

Составитель И. Грабилин
Редактор С. Квятковская Техред Т.Маточка Корректор О. Тигор

Заказ 6946/57 Тираж 936 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4