

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6643919号
(P6643919)

(45) 発行日 令和2年2月12日(2020.2.12)

(24) 登録日 令和2年1月9日(2020.1.9)

(51) Int.Cl.

F 1

HO4N 5/378	(2011.01)	HO4N 5/378
HO3M 1/10	(2006.01)	HO3M 1/10
HO3M 1/56	(2006.01)	HO3M 1/56
HO4N 5/374	(2011.01)	HO4N 5/374

A

請求項の数 11 (全 15 頁)

(21) 出願番号	特願2016-40441 (P2016-40441)
(22) 出願日	平成28年3月2日(2016.3.2)
(65) 公開番号	特開2017-158062 (P2017-158062A)
(43) 公開日	平成29年9月7日(2017.9.7)
審査請求日	平成31年3月1日(2019.3.1)

(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(74) 代理人	100076428 弁理士 大塚 康徳
(74) 代理人	100115071 弁理士 大塚 康弘
(74) 代理人	100112508 弁理士 高柳 司郎
(74) 代理人	100116894 弁理士 木村 秀二
(74) 代理人	100130409 弁理士 下山 治
(74) 代理人	100134175 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】信号処理装置及び方法、及び撮像装置

(57) 【特許請求の範囲】

【請求項 1】

互いに異なる傾きを有する複数の参照信号を用いてアナログ信号をデジタル信号に変換するアナログデジタル変換手段と、

予め決められた複数の異なる出力レベルのアナログ信号を前記アナログデジタル変換手段に供給する電圧供給手段と、

前記複数の異なる出力レベルのアナログ信号を前記複数の参照信号によりそれぞれ変換して得られた複数のデジタル信号に基づいて、撮像素子の画素部から出力されるアナログ信号を前記アナログデジタル変換手段により変換して得られるデジタル信号を補正するための、前記複数の異なる傾きの比とオフセット量とを算出する算出手段と、を有し、

前記電圧供給手段は、より傾きの大きい参照信号により変換を行う場合に、より傾きの小さい参照信号により変換を行う場合よりも出力レベルが高い少なくとも1つの高レベルのアナログ信号を、前記アナログデジタル変換手段に更に供給し、

前記算出手段は、前記傾きの比を算出するときに、前記高レベルのアナログ信号を変換して得られたデジタル信号を更に用いることを特徴とする信号処理装置。

【請求項 2】

前記複数の参照信号は、第一の参照信号と、該第一の参照信号よりも傾きの大きい第二の参照信号とを含み、

前記電圧供給手段は、前記第二の参照信号により変換を行う場合に、前記高レベルのアナログ信号を前記アナログデジタル変換手段に更に供給し、

10

20

前記算出手段は、前記第一の参照信号と前記第二の参照信号の前記傾きの比を算出するときに、前記高レベルのアナログ信号を変換して得られたデジタル信号を更に用いることを特徴とする請求項1に記載の信号処理装置。

【請求項3】

前記アナログデジタル変換手段は、前記撮像素子の画素部から出力されるアナログ信号の信号レベルが予め決められた閾値より小さい場合に、前記第一の参照信号を用いて変換を行い、当該アナログ信号の信号レベルが予め決められた閾値以上の場合に、前記第二の参照信号を用いて変換を行うことを特徴とする請求項2に記載の信号処理装置。

【請求項4】

前記アナログデジタル変換手段は、

10

前記撮像素子の画素部から出力されるアナログ信号の信号レベルが予め決められた閾値未満の場合に、前記第一の参照信号を用いて当該アナログ信号の変換を行い、前記信号レベルが前記閾値以上の場合に、前記第二の参照信号を用いて当該アナログ信号の変換を行う第一の撮影モードと、

前記撮像素子の画素部から出力されるアナログ信号の信号レベルが前記閾値未満の場合に、予め決められた条件に基づいて、前記第一の参照信号または前記第二の参照信号のいずれかを用いて当該アナログ信号の変換を行い、前記信号レベルが前記閾値以上の場合に、前記第二の参照信号を用いて当該アナログ信号の変換を行う第二の撮影モードと、

のいずれかにより変換を行うことを特徴とする請求項2に記載の信号処理装置。

【請求項5】

20

前記予め決められた条件は、前記算出手段により算出される前記傾きの比とオフセット量の信頼性が予め決められた信頼性よりも高いか否かを含み、

前記アナログデジタル変換手段は、前記第二の撮影モードにおいて、前記信号レベルが前記予め決められた閾値未満であって、且つ、前記信頼性が前記予め決められた信頼性よりも高い場合に、前記第一の参照信号を用い、前記信号レベルが前記予め決められた閾値未満であって、且つ、前記信頼性が前記予め決められた信頼性以下の場合に、前記第二の参照信号を用いて変換を行うことを特徴とする請求項4に記載の信号処理装置。

【請求項6】

前記アナログデジタル変換手段は、入力したアナログ信号にゲインをかける増幅手段を含み、

30

前記増幅手段のゲインが変更された場合に、前記信頼性が前記予め決められた信頼性よりも高くないと判断することを特徴とする請求項5に記載の信号処理装置。

【請求項7】

前記第二の撮影モードにおいて、前記算出手段は、前記高レベルのアナログ信号を変換して得られたデジタル信号を用い、前記傾きの比とオフセット量とを算出することを特徴とする請求項4乃至6のいずれか1項に記載の信号処理装置。

【請求項8】

前記撮像素子の画素部は、光電変換素子を含まないダミー画素を有し、前記電圧供給手段は、前記ダミー画素の読み出し期間に、前記予め決められた複数の異なる出力レベルのアナログ信号を供給することを特徴とする請求項1乃至7のいずれか1項に記載の信号処理装置。

40

【請求項9】

前記アナログデジタル変換手段が、前記撮像素子の画素部の各列にそれぞれ配置されていることを特徴とする請求項1乃至8のいずれか1項に記載の信号処理装置。

【請求項10】

前記撮像素子と、

請求項1乃至9のいずれか1項に記載の信号処理装置と
を有することを特徴とする撮像装置。

【請求項11】

電圧供給手段が、予め決められた複数の異なる出力レベルのアナログ信号をアナログデ

50

ジタル変換手段に供給する電圧供給工程と、

前記アナログデジタル変換手段が、前記複数の異なる出力レベルのアナログ信号を、互いに異なる傾きを有する複数の参照信号を用いてデジタル信号に変換するアナログデジタル変換工程と、

算出手段が、前記複数のデジタル信号に基づいて、撮像素子の画素部から出力されるアナログ信号を前記アナログデジタル変換手段により変換して得られるデジタル信号を補正するための、前記複数の異なる傾きの比とオフセット量とを算出する算出工程と、を有し、

前記電圧供給工程では、より傾きの大きい参照信号により変換を行う場合に、より傾きの小さい参照信号により変換を行う場合よりも出力レベルが高い少なくとも1つの高レベルのアナログ信号を、前記アナログデジタル変換手段に供給し、

前記算出工程では、前記傾きの比を算出するときに、前記高レベルのアナログ信号を変換して得られたデジタル信号を用いることを特徴とする信号処理方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号処理装置及び方法、及び撮像装置に関し、特に、アナログデジタル変換を行う信号処理装置及び方法、及び撮像装置に関する。

【背景技術】

【0002】

近年、テレビジョンの規格は、フルハイビジョンと呼ばれる水平1920画素、垂直1080画素(以下、「1920×1080画素」のように記す。)の画素数から、4k2kと呼ばれる3840×2160画素のHDの4倍の画素数に変わってきている。また、4k2kよりもさらに次の世代として、8k4k、もしくはスーパーハイビジョンと呼ばれる規格もあり、この規格では、7680×4320画素となっている。また、画素数と合わせて、フレームレートも増加の一途を辿っている。

【0003】

このようなテレビジョン規格の変化に伴い、テレビジョン映像を撮影する撮像装置においても、記録できる映像の高画素化及び高フレームレート化が要求されている。こういった要求を満足するためには、光を電気信号に変換する撮像素子においても、映像の読み出し時間を高速化することは重要な課題の一つであり、特に撮像素子が有するAD変換器の高速化が求められている。

【0004】

一方、より高画質な映像を記録するために、映像信号の高ビット化も求められている。しかし、高ビットでAD変換を行うためには、AD変換にかかる時間が増加してしまう。特許文献1には、レベルの小さい信号のみ、ゲインをかけた状態でAD変換し、レベルの大きい信号に対しては通常のAD変換を行い、AD変換後にゲイン差分のレベルを補正する手法が開示されている。これにより、AD変換の時間を増加させることなく、高ビット化を実現するという手法がある。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2013-236362号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上記従来例では、ランプ信号などを用いて異なるゲインでAD変換された信号に対し、その後補正を行う場合に、補正誤差が問題となる場合があった。例えば、AD変換回路にノイズや非線形特性が生じた場合に、より補正誤差が顕著になってしまっていた。また、ゲインの切替点が複数あった場合に、切替点によっては、補正誤差が大き

10

20

30

40

50

くなる場合があった。

【0007】

本発明は上記問題点を鑑みてなされたものであり、傾きの異なる複数のランプ信号を切り替えてA/D変換する場合に、A/D変換値を補正するためのより適切な補正值を得ることを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するために、本発明の信号処理装置は、互いに異なる傾きを有する複数の参照信号を用いてアナログ信号をデジタル信号に変換するアナログデジタル変換手段と、予め決められた複数の異なる出力レベルのアナログ信号を前記アナログデジタル変換手段に供給する電圧供給手段と、前記複数の異なる出力レベルのアナログ信号を前記複数の参照信号によりそれぞれ変換して得られた複数のデジタル信号に基づいて、撮像素子の画素部から出力されるアナログ信号を前記アナログデジタル変換手段により変換して得られるデジタル信号を補正するための、前記複数の異なる傾きの比とオフセット量とを算出する算出手段と、を有し、前記電圧供給手段は、より傾きの大きい参照信号により変換を行う場合に、より傾きの小さい参照信号により変換を行う場合よりも出力レベルが高い少なくとも1つの高レベルのアナログ信号を、前記アナログデジタル変換手段に更に供給し、前記算出手段は、前記傾きの比を算出するときに、前記高レベルのアナログ信号を変換して得られたデジタル信号を更に用いる。

【発明の効果】

【0009】

本発明によれば、傾きの異なる複数のランプ信号を切り替えてA/D変換する場合に、A/D変換値を補正するためのより適切な補正值を得ることができる。

【図面の簡単な説明】

【0010】

【図1】本発明の実施形態における撮像装置で用いられる撮像素子の概略構成を示すプロック図。

【図2】撮像素子の列アンプ群の概略構成及び動作タイミングを示す図。

【図3】第1の実施形態におけるA/D変換の動作を説明するためのタイミング図。

【図4】信号レベルに応じて傾きの異なるランプ信号を用いる場合の、出力レベルとA/D変換結果との関係を示す図。

【図5】第1の実施形態における撮像素子の画素部の構成例を示す図。

【図6A】第1の実施形態のダミー画素の読み出し期間における固定電圧V1を第二のランプ信号VRAMP(大)でA/D変換処理する場合のタイミング図。

【図6B】第1の実施形態のダミー画素の読み出し期間における固定電圧V2を第二のランプ信号VRAMP(大)でA/D変換処理する場合のタイミング図。

【図6C】第1の実施形態のダミー画素の読み出し期間における固定電圧V3を第二のランプ信号VRAMP(大)でA/D変換処理する場合のタイミング図。

【図6D】第1の実施形態のダミー画素の読み出し期間における固定電圧V1を第一のランプ信号VRAMP(小)でA/D変換処理する場合のタイミング図。

【図6E】第1の実施形態のダミー画素の読み出し期間における固定電圧V2を第一のランプ信号VRAMP(小)でA/D変換処理する場合のタイミング図。

【図7】第1の実施形態における補正值を生成するために基準とする参照点を示す図。

【図8】第2の実施形態における補正值生成方法の切り替え処理のフローチャート。

【図9】第2の実施形態における補正後のA/D変換値の一例を示す図。

【発明を実施するための形態】

【0011】

以下、添付図面を参照して本発明を実施するための形態を詳細に説明する。

【0012】

<第1の実施形態>

10

20

30

40

50

図1は、本発明の第1の実施形態における撮像装置で用いられる撮像素子1の構成を示すブロック図であり、撮像素子1と、撮像素子1により得られた画像データの出力先である画像処理部2とを示している。第1の実施形態における撮像素子1は、並列型A/D変換器を実装したCMOSイメージセンサである。画像処理部2は、撮像素子1が出力する画像データに対し、ホワイトバランス処理や、ガンマ処理などの現像処理を行い、最終的に記録媒体に記録する。また、画像処理部2はCPUを内蔵しており、このCPUにより、撮像装置の動作モードに応じて撮像素子1と通信（例えばシリアル通信）し、制御を行う。

【0013】

撮像素子1において、タイミング制御部100は撮像素子1の各ブロックに対して動作クロック信号及びタイミング信号を供給し、動作を制御する。 10

【0014】

画素部110は、2次元に配置された複数の画素を含み、各画素の光電変換素子において入射光量に応じて光電変換して得られた電荷を、電圧に変換して出力する。各々の画素には、カラーフィルタとマイクロレンズが実装されている。なお、カラーフィルタとして、R（赤）、G（緑）、B（青）の3色の、いわゆるRGB原色カラーフィルタによるベイダー配列の周期構造をとっているのが一般的であるが、必ずしもこの限りではない。

【0015】

垂直走査回路120は、画素部110の各画素により得られた画素信号を1フレーム期間内に順次読み出すためのタイミング制御を行う。一般的に読み出しあは、1フレーム中の上部の行から下部の行にかけて、行単位で順次行われる。 20

【0016】

列アンプ群130は、各列にそれぞれ設けられた複数の列アンプから成り、画素部110から読みだされた画素信号を電気的に増幅するために用いられる。列アンプ群130で画素信号を増幅することにより、後段のランプ回路140や列アノログデジタル変換器群（列ADC群）150が出すノイズとのS/N比を改善させる。ただし、画素部110の出すノイズに対し、ランプ回路140や列ADC群150が出すノイズが十分小さい回路構造においては、列アンプ群130は必ずしも必須ではない。

【0017】

定電圧回路400は、画素部110と列アンプ群130とを繋ぐ信号線に、固定の電圧を供給する電圧供給手段として動作する。なお、第1の実施形態では定電圧回路400を用いるが、ある一定の電圧で信号をクリップするようなクリップ回路などに応用できる回路を用いても良い。 30

【0018】

ランプ回路140は、時間方向に一定のスロープ（傾き）を持つランプ形状の電圧信号（ランプ信号）を発生する信号発生器である。列ADC群150は、列毎に比較部151とカウンタ・ラッチ回路152とからなる列ADCを有する。比較部151は、列アンプ群130により増幅された画素信号（アノログ信号）と、ランプ回路140からのランプ信号とを比較して、信号の大小関係を示す信号を出力する。そしてカウンタ・ラッチ回路152が、比較部151からの信号に応じてカウンタ値をラッチすることで、アノログ-デジタル変換が行われる。なお、比較部151とカウンタ・ラッチ回路152の詳細な動作は後述する。カウンタ・ラッチ回路152に保持された1行分のデジタル画像データ（デジタル信号）は、水平転送回路160により端の行から順に読みだされる。 40

【0019】

水平転送回路160により読み出された画像データは信号処理回路170に入力される。信号処理回路170はデジタル的に信号処理を行う回路であり、デジタル処理で一定量のオフセット値を加える他に、シフト演算や乗算を行うことで、簡易にゲイン演算を行うことができる。また、画素部110に、遮光した画素領域（OB画素部）を形成し、OB画素部の画素から得られる信号を利用したデジタルの黒レベルクランプ動作を行っても良い。更に、入力された画像データに基づいて、後述するように、ランプ回路140から出 50

力されるランプ信号を、タイミング制御部 100 を介して制御する。

【0020】

信号処理回路 170 により処理された画像データは、外部出力回路 180 に渡される。外部出力回路 180 は、シリアルライザー機能を有し、信号処理回路 170 からの多ビットの入力パラレル信号をシリアル信号に変換する。また、このシリアル信号を、例えば LVDS 信号等に変換し、画像処理部 2 に出力する。

【0021】

コントローラ回路 300 は、画像処理部 2 との I/F 部であり、シリアル通信回路などを用いて、画像処理部 2 の CPU から撮像素子 1 への制御を受ける。

【0022】

次に、撮像素子 1 の列 ADC 群 150 を用いた基本的な A/D 変換の原理について、図 2 を用いて説明する。列 ADC 群 150 は、上述したように、列毎に比較部 151 とカウンタ・ラッチ回路 152 を有している。また、図 2(a) に示すように、比較部 151 は、列アンプ群 130 から出力される画素信号 VAMP と、ランプ回路 140 から出力されるランプ信号 VRAMP とを比較し、その結果を出力する。

【0023】

図 2(b) に示すように、画素部 110 からの画素信号 VAMP の読み出し開始に先立って比較部 151 の動作を開始する(時刻 t1)。列アンプ群 130 の各列アンプの動作が安定すると、時刻 t2 において、カウンタ・ラッチ回路 152 のカウント値をリセットする。このカウンタ・ラッチ回路 152 のカウントリセットタイミングと同期して、ランプ回路 140 から出力されるランプ信号 VRAMP の信号レベルは、時刻 t2 から時間の経過とともに増加する。比較部 151 の出力は、列アンプ群 130 から出力される画素信号 VAMP の信号レベルをランプ回路 140 から出力されるランプ信号 VRAMP の信号レベルが超えた時に反転する(時刻 t3)。カウンタ・ラッチ回路 152 は、カウント値をリセットしてから、比較部 151 の出力が反転するまでの期間(時刻 t2 ~ 時刻 t3)、カウント動作を行う。この動作により、列アンプ群 130 により增幅された画素信号の出力レベルに比例したカウント値が得られるため、こうして得られたカウント値が A/D 変換結果となる。なお、ここで説明した画素信号とランプ信号の比較方法、カウンタ・ラッチ回路によるカウント方法などはあくまで一例であり、カウント値をリセットしてから比較部 151 の出力が反転するまでの期間を検出できれば、他の方法で実施しても構わない。

【0024】

図 3 は、第 1 の実施形態におけるランプ回路 140 及び列 ADC 群 150 の動作を説明する図である。図 3 において、横軸は時間、グラフ上部の縦軸は出力レベル、グラフ下部は、比較部 151 の出力を示している。図 3 を参照して、列アンプ群 130 の出力信号 VAMP の信号レベルに応じて、ランプ回路 140 から出力されるランプ信号 VRAMP のスロープを変える例について説明する。

【0025】

一般的に、単位画素からの信号の読み出し処理においては、まず N 信号(ノイズレベル)の読み出し及び A/D 変換を行い、その後に S 信号(ノイズレベル + 信号レベル)の読み出し及び A/D 変換を行う。そして、信号処理回路 170 で変換された S 信号と N 信号との差分をとることでノイズ成分を打ち消すことで、S/N の良い信号を得る。

【0026】

まず、N 信号の A/D 変換を行うために、時刻 t11 で比較部 151 の動作を開始し、時刻 t12 でカウンタ・ラッチ回路 152 のカウントをリセットすると共に、ランプ回路 140 から出力されるランプ信号 VRAMP の信号レベルを変化させる。ここで、ノイズレベルである N 信号の信号レベルは小さいため、N 信号の A/D 変換には、傾きが小さい第一のランプ信号 VRAMP(小)(第一の参照信号)を用いる。そして、カウンタ・ラッチ回路 152 のカウントをリセットしてから、比較部 151 の出力が反転するまでの期間(時刻 t12 ~ 時刻 t13)、カウント動作を行うことで、N 信号を A/D 変換する。

10

20

30

40

50

【0027】

次に、画素部110に蓄積された電荷に応じた信号を読み出して列アンプ群130により増幅された出力信号であるS信号に対し、レベル判定期間に、ランプ回路140はある一定の判定レベルVsを最大レベルとする判定用ランプ信号を比較部151に出力する。そして、S信号との比較を行う。ここでは、時刻t14においてカウンタ・ラッチ回路152のカウント値をリセットすると共に、ランプ回路140は所定の判定レベルVsを最大レベルに持つ判定用ランプ信号の出力を開始する。S信号の信号レベルが判定レベルVs以上(閾値以上)であれば(S>Vs)、比較部151の出力は反転しないため、時刻t16でレベル判定期間が終了するまでカウント値が増え続ける。これに対し、S信号の信号レベルが判定レベルVsより小さければ(閾値未満)(S<Vs)、例えば時刻t15で比較部151の出力が反転するため、カウント値の増加が終了する。このように、カウンタ・ラッチ回路152のカウント値により、信号処理回路170では、S信号の信号レベルが判定レベルVs以上か未満かを判断することができる。なお、カウンタ・ラッチ回路152のカウント値をリセットするタイミングを、ランプ回路140の出力が判定レベルVsに安定した時点とし、S信号の信号レベルが判定レベルVsより小さい(S<Vs)場合に、カウント値が0となるように制御してもよい。10

【0028】

S信号の信号レベルが判定レベルVsよりも小さい場合は、時刻t17から、N信号と同じ第一のランプ信号VRAMP(小)を用いてS信号のAD変換を行う。これにより、図3に示す例では、時刻t17から時刻t18の間のカウント値が得られる。一方、S信号の信号レベルが判定レベルVs以上である場合は、第一のランプ信号VRAMP(小)よりもスロープが倍の第二のランプ信号VRAMP(大)(第二の参照信号)を用いて、S信号のAD変換を行う。これにより、図3に示す例では、時刻t17から時刻t19の間のカウント値が得られる。20

【0029】

図4は、出力レベルに応じて傾きの異なるランプ信号を用いる場合の、出力信号の信号レベルとAD変換結果との関係を示す図である。図4の横軸は列アンプ群130の出力信号レベルを示し、縦軸はS信号のAD変換後のデジタル値を示している。実線は、比較部151及びカウンタ・ラッチ回路152でAD変換され、水平転送回路160を経て、信号処理回路170に入力されるデジタル値(AD変換値)を表している。上述したように、判定レベルVsより信号レベルが小さいS信号は第一のランプ信号VRAMP(小)を用いて、また、判定レベルVs以上の信号レベルを持つS信号は第二のランプ信号VRAMP(大)を用いてAD変換される。そのため、図4に示すように、判定レベルVsの前後で、AD変換後のS信号の整合が取れていないことになる。30

【0030】

そのため、信号レベルが判定レベルVs以上のS信号のAD変換値に対しては、まず、信号処理回路170にて、第一のランプ信号VRAMP(小)と第二のランプ信号VRAMP(大)の傾きの比を乗算する。更に、判定レベルVsで段差が無くなるようにオフセット量を加算することで(式(1))、入射光量に応じた画素信号の信号レベルとAD変換値が一次的な関係になるように補正を行う。40

【0031】

(第一のランプ信号相当のAD変換値)

$$= \times (\text{第二のランプ信号で得られたAD変換値}) + \dots \quad (1)$$

上述した補正を行わない状態で、有効画素の映像を出力すると、ある輝度で段差が残ったような違和感のある映像となってしまう。この補正に用いる補正值は、撮像素子の温度、撮像素子の駆動タイミング(列アンプ群130のゲインや動作状態等)、駆動設定(電源設定等)によって変化が生じるため、画像取得直前か、または定期的な補正值の取得が必要である。

【0032】

次に、第一のランプ信号VRAMP(小)と第二のランプ信号VRAMP(大)の傾き50

の比と、オフセット量を算出する処理の一例について説明する。

【0033】

図5は、画素部110の構成例を示している。画素構成として、最も上部にフォトダイオードを持たないダミー画素領域を配置し、順に、遮光されたオプティカルブラック(OB)画素領域、光電変換して得られた信号を出力する有効画素領域を配している。第1の実施形態では、ダミー画素の画素信号を、傾きの比とオフセット量を算出するために使用する。ここでは、ダミー画素の画素信号読み出し期間に、定電圧回路400から固定電圧を入力し、列アンプ群130から比較部151に入力される電圧がある固定電圧になるように制御する。なお、第1の実施形態においては、固定電圧として、電圧V1、V2、V3を用いる。

10

【0034】

ダミー画素の読み出し期間におけるAD変換処理について、図6を参照して説明する。まず、図6Aに示すように、固定電圧V1をAD変換する。なお、図3で説明した処理とは異なり、N信号をAD変換するための期間は設ける必要がない。図6Aに示すように、レベル判定期間のランプ回路140から出力されるランプ信号VRAMPを最小値VRAMP(MIN)とすることで、傾きが大きい第二のランプ信号VRAMP(大)で固定電圧V1をAD変換する。AD変換した結果をT1とする。

【0035】

続いて、図6Bに示すように、固定電圧V1よりも大きい固定電圧V2をAD変換する。ここで、固定電圧V2は判定レベルVsと同じ電圧とするとよい。図6Bにおいても、レベル判定期間のランプ信号VRAMPを最小値VRAMP(MIN)とすることで、傾きが大きい第二のランプ信号VRAMP(大)で固定電圧V2をAD変換する。AD変換した結果をT2とする。

20

【0036】

同様に、図6Cに示すように、固定電圧V2よりも大きい固定電圧V3(高レベルのアナログ信号)をAD変換する。図6Cにおいても、レベル判定期間のランプ信号VRAMPを最小値VRAMP(MIN)とすることで、傾きが大きい第二のランプ信号VRAMP(大)で固定電圧V3をAD変換する。AD変換した結果をT3とする。

【0037】

続いて、図6Dに示すように、固定電圧V1をAD変換する。図6Dでは、レベル判定期間のランプ信号VRAMPを最大値VRAMP(MAX)まで上げることで、傾きが小さい第一のランプ信号VRAMP(小)で固定電圧V1のAD変換を行う。AD変換した結果をT4とする。

30

【0038】

最後に図6Eに示すように、固定電圧V2をAD変換する。図6Eにおいても、レベル判定期間のランプ信号VRAMPを最大値VRAMP(MAX)まで上げることで、傾きが小さい第一のランプ信号VRAMP(小)で固定電圧V2のAD変換を行う。AD変換した結果をT5とする。

【0039】

これらは、横軸に入力電圧として固定電圧V1、V2、V3、縦軸にAD変換値をとると、図7のように表される。第二のランプ信号VRAMP(大)を用いて固定電圧V1、V2、V3に対するAD変換値を取得し、第一のランプ信号VRAMP(小)を用いて固定電圧V1、V2に対するAD変換値を取得する。

40

【0040】

上述したようにして求めたT1～T4の5点の座標から、傾きの比と、オフセット量を以下のようにして求める。

【0041】

まず、傾きの比は、第二のランプ信号VRAMP(大)の幅の広い2点(図7のP1、P3)と、第一のランプ信号VRAMP(小)の幅の広い2点(図7のP4、P5)との比から計算する。例えば、次の式(2)で求める。

50

【0042】

$$\alpha = \frac{(T5 - T4)(V3 - V1)}{(V2 - V1)(T3 - T1)} \quad \dots (2)$$

【0043】

次に、オフセット量 α は、判定レベル V_s である固定電圧 V_2 を参照電圧として用いる 2 点 (図 7 の P2、P5) を基準に算出する。例えば、次の式 (3) で求められる。

【0044】

$$\beta = T5 - \frac{(T5 - T4)(V3 - V1)}{(V2 - V1)(T3 - T1)} T2 \quad \dots (3)$$

10

【0045】

上記補正值 α 、 β の算出は、撮像素子 1 の内部で行っても良いし、画像処理部 2 で行っても良い。

【0046】

式 (2) については、傾きの比 α を算出する際に、第二のランプ信号 V R A M P (大) で変換した固定電圧 V_1 と V_3 の A/D 変換値である T_1 、 T_3 を用いているため、例えば固定電圧 V_1 と V_2 などを用いる場合よりも補正精度が良くなる。固定電圧 V_1 と V_2 を用いて傾きを算出した場合、固定電圧 V_2 の A/D 変換時に V の誤差があった場合、算出した傾きの誤差は $V / (V_2 - V_1)$ である。一方、固定電圧 V_1 と V_3 を用いて傾きを算出した場合、固定電圧 V_3 の A/D 変換時に V の誤差があった場合、算出した傾きの誤差は $V / (V_3 - V_1)$ となる。 V_3 は V_2 よりも大きいため、 $V / (V_2 - V_1)$ よりも、 $V / (V_3 - V_1)$ の方が小さくなる。ここでいう誤差とは、A/D 変換時のノイズや、非線形性で生じる誤差である。補正誤差を低減することで、補正後の出力データのレベルのばらつきを抑えることができる。

20

【0047】

また、式 (3) については、オフセット量 β を求める際に、P2、P5 の 2 点を基にしている。そのため、他の点を基に計算した場合よりも、入力電圧が判定レベル V_s 前後で、第一のランプ信号 V R A M P (小) の A/D 変換値と、第二のランプ信号 V R A M P (大) の A/D 変換値に補正值をかけたものとの差が、小さくなる。つまり、入射光量が変化し、ランプ信号が切り替わった際の A/D 変換値のずれが小さくなる。

30

【0048】

また、本実施形態では、入力した画素信号の信号レベルに応じて異なる傾きを有するランプ信号を切り替えて用いるため、1種類のランプ信号を用いて A/D 変換した場合よりも、適正なダイナミックレンジを確保できる。例えば、1種類のランプ信号を用いて A/D 変換した場合、得られた画像全体の A/D 変換値が想定よりも小さくなり、A/D 変換後のダイナミックレンジが狭くなってしまう、といったことを防ぐことができる。逆に、画像が明るく、A/D 変換値が想定よりも大きくなり、A/D 変換値がダイナミックレンジをオーバーしてしまう、といったことを防ぐことができる。

40

【0049】

上記の通り本第 1 の実施形態によれば、傾きの異なる複数のランプ信号を切り替えて A/D 変換する場合に、A/D 変換値を補正するための補正值の傾きの誤差を低減するとともに、判定レベル V_s 前後での A/D 変換値のずれを小さくすることができる。

【0050】

<第 2 の実施形態>

次に、本発明の第 2 の実施形態について説明する。第 2 の実施形態では、第一の補正值生成方法と、第二の補正值生成方法の 2 つの補正值生成方法を用いる例について説明する。第一の補正值生成方法は、第 1 の実施形態において説明した式 (2)、式 (3) を用い

50

た方法であるので、ここでは説明を省略する。

【0051】

以下、第二の補正值生成方法について、図7を用いて説明する。まず傾きの比 α を、判定レベル V_s と同じレベルの固定電圧 V_2 をA/D変換して取得した2点(P_2 、 P_5)と、固定電圧 V_2 よりも小さい固定電圧 V_1 を用いて取得した2点(P_1 、 P_4)を使って求める。例えば、次の式(4)で求める。

【0052】

$$\alpha = \frac{T_5 - T_4}{T_2 - T_1} \quad \cdots (4)$$

10

【0053】

次に、オフセット量 β も、上記傾きの比 α と同様の4点(P_1 、 P_2 、 P_4 、 P_5)を使って算出する。例えば、次の式(5)で求める。

【0054】

$$\beta = \frac{T_2 T_4 - T_1 T_5}{T_2 - T_1} \quad \cdots (5)$$

20

【0055】

図8は、第2の実施形態における補正值生成方法の切り替え処理のフローチャートを示す。S1では、第一の撮影モードであるか否かを判断する。第一の撮影モードは、列アンプ群130により増幅された画素信号が判定レベル V_s 以上の場合に第二のランプ信号VRAMP(大)を使用し、画素信号が判定レベル V_s 未満の場合に第一のランプ信号VRAMP(小)を使用するモードである。第二の撮影モードは、画素信号が判定レベル V_s 以上の場合に第二のランプ信号VRAMP(大)を使用し、画素信号が判定レベル V_s 未満の場合に第一のランプ信号VRAMP(小)と第二のランプ信号VRAMP(大)とを切り替えて使用するモードである。

【0056】

30

第一の撮影モードと、第二の撮影モードは、例えば、不図示の表示部に表示されたメニュー画面から、ユーザが選択することにより設定される。なお、本発明はこれらの例に限られるものではなく、任意の条件に応じて、自動的に設定されるようにしても良い。また、第二の撮影モードでは、適切な補正值が算出できた場合(例えば、算出した補正值の信頼性が所定の信頼性よりも高い場合)に、第一のランプ信号VRAMP(小)を用いてA/D変換を行う。そして、適切な補正值が算出できない場合(例えば、算出した補正值の信頼性が所定の信頼性以下の場合)に、第二のランプ信号VRAMP(大)を用いてA/D変換を行う。

【0057】

40

ここで、適切な補正值が算出できない場合の一例として、列アンプ群130のゲインが変更されてから予め決められた期間が考えられる。ゲインが変更されてからしばらくの間は、同じ入射光量に対する画素信号のA/D変換値が、変更前から変化してしまい、適切な補正值を算出することができない。そのような場合に、列アンプ群130の出力信号が判定レベル V_s 未満の場合にも第二のランプ信号VRAMP(大)を用いてA/D変換を行う。この場合、列アンプ群130の出力信号の大きさに関わらず、第二のランプ信号VRAMP(大)を用いてA/D変換を行うことになるため、A/D変換値を補正する必要が無くなる。

【0058】

S1で、第一の撮影モードであると判断された場合は、S2に進む。S2では、第一の補正值生成方法を用いて、A/D変換時の補正值を生成する。

50

【 0 0 5 9 】

一方、S 1 で第二の撮影モードであると判断された場合は、S 3 に進む。S 3 では、第二の補正值生成方法を用いて A D 変換時の補正值を生成する。

【 0 0 6 0 】

例え S 2 においては、第一の撮影モードであるため、第一のランプ信号 V R A M P (小) と第二のランプ信号 V R A M P (大) とを切り替えるのは画素信号が判定レベル V s をまたぐ場合のみである。このとき、第一の補正值生成方法により、判定レベル V s 付近で A D 変換値が一致するように補正されるため (図 9 (b)) 、ランプ信号の切り替え時に生じるレベル差は最小限に抑えられる。またランプ信号の傾きの比を、幅広い入射光量を元に算出しているため、ノイズや非線形性の影響を最小限に抑えられる。

10

【 0 0 6 1 】

一方、S 3 においては、画素信号が判定レベル V s 未満の場合は、どの信号レベルであっても、第一のランプ信号 V R A M P (小) と第二のランプ信号 V R A M P (大) を切り替えられる可能性がある。そのとき、第二の補正值生成方法により、判定レベル V s 未満の画素信号に対して、信号レベルが小さい場合と大きい場合の 2 点で、A D 変換値が一致するように補正される (図 9 (a)) 。そのため、画素信号が判定レベル V s 未満のどこでランプ信号の切替が発生しても、そのときに生じるレベル差を最小限に抑えることができる。

【 0 0 6 2 】

上記の通り第 2 の実施形態においては、2 つの補正值生成方法を状況によって使い分けることで、好適な撮影を実現することが可能となる。

20

【 0 0 6 3 】

なお、上述した第 1 及び第 2 の実施形態では、1 つの判定レベル V s に応じて、第一のランプ信号 V R A M P (小) または第二のランプ信号 V R A M P (大) のいずれかを選択するものとして説明した。しかしながら、本発明はこれに限るものではなく、複数の判定レベルを設定して、3 種類以上のランプ信号から選択できるようにしてもよい。

【 0 0 6 4 】

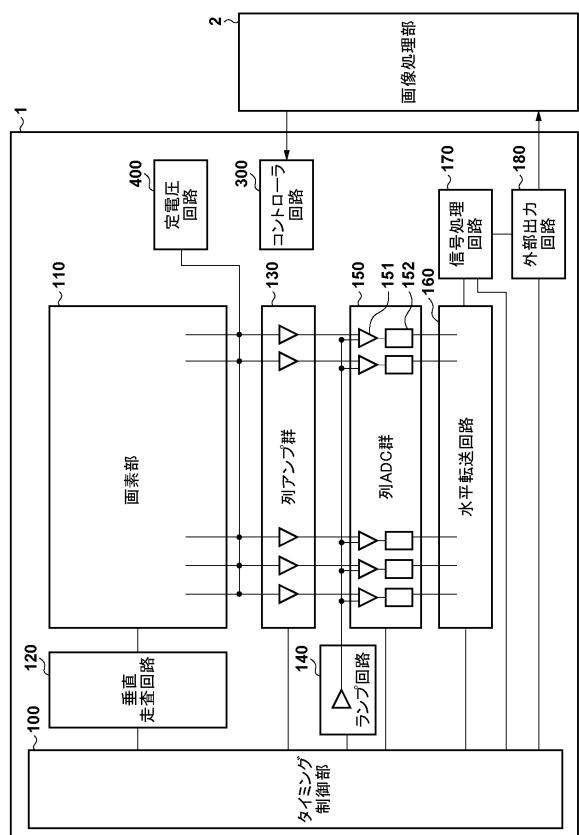
以上、本発明をその好適な実施形態に基づいて詳述してきたが、本発明はこれら特定の実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の様々な形態も本発明に含まれる。上述の実施形態の一部を適宜組み合わせてもよい。

30

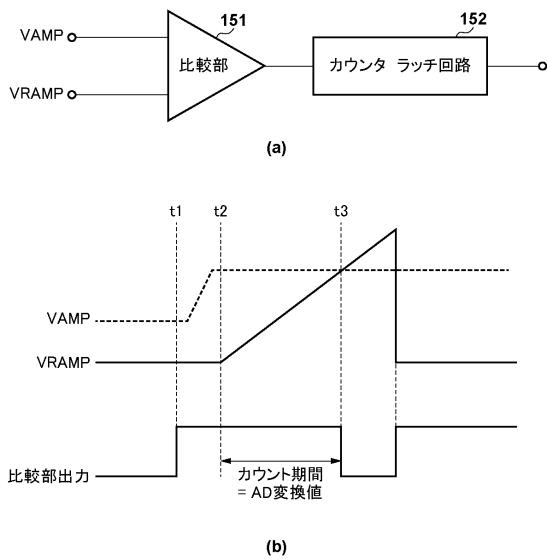
【 符号の説明 】**【 0 0 6 5 】**

1 : 撮像素子、2 : 画像処理部、140 : ランプ回路、150 : 列アナログデジタル変換器群、151 : 比較部、152 : カウンタ・ラッチ回路、170 : 信号処理回路、300 : コントローラ回路、400 : 定電圧回路

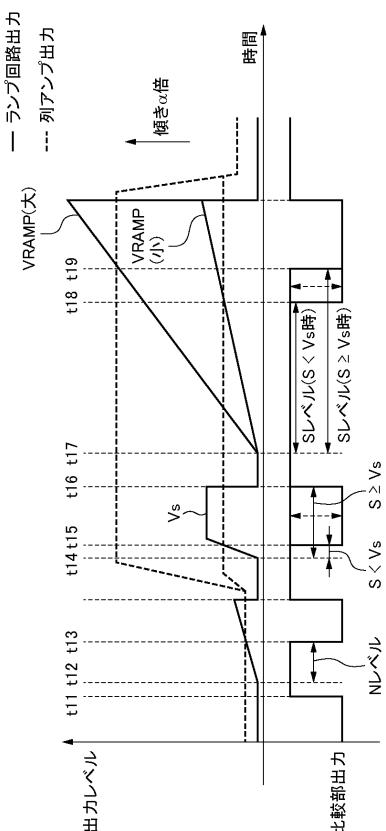
【図1】



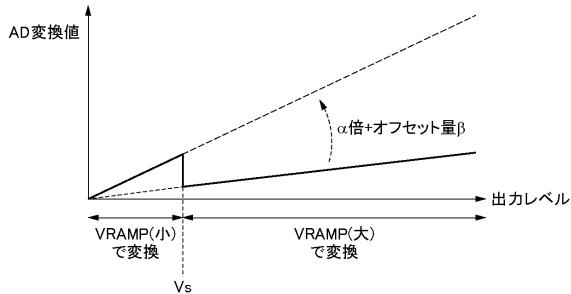
【図2】



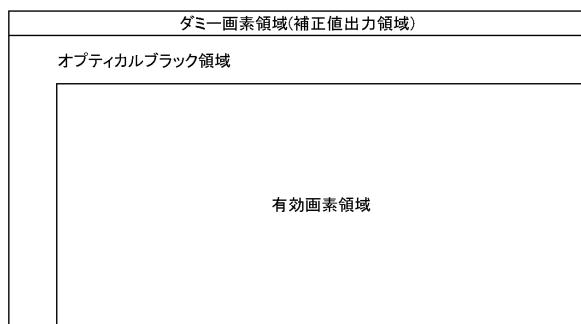
【図3】



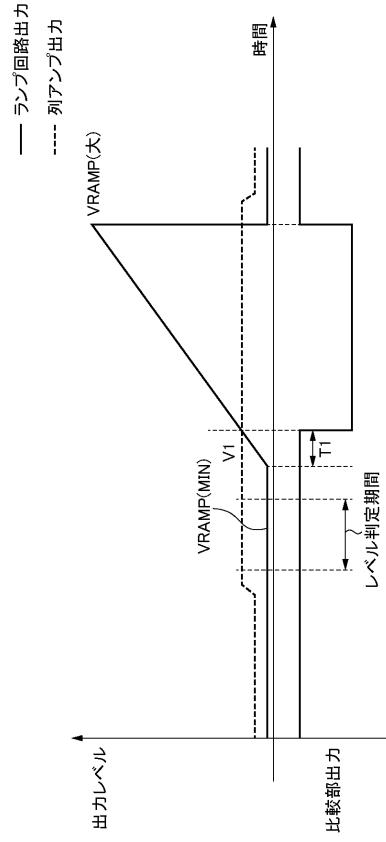
【図4】



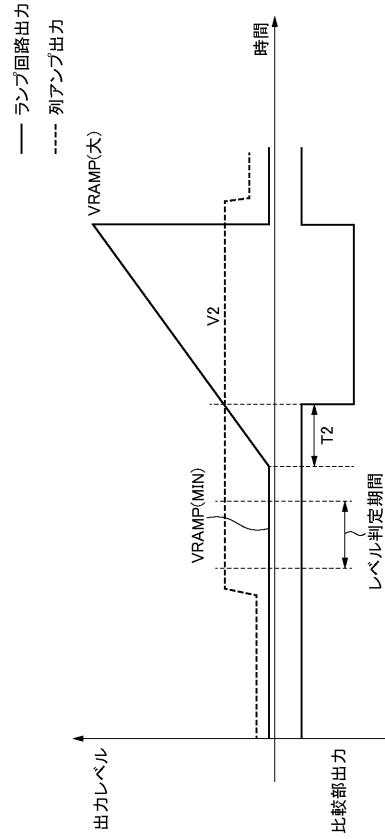
【図5】



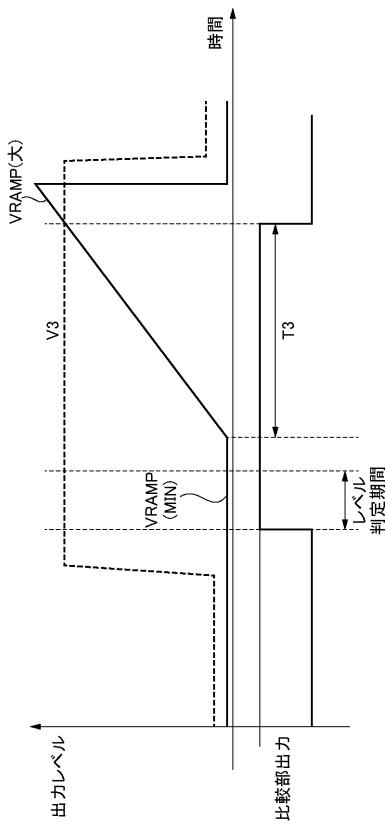
【図 6 A】



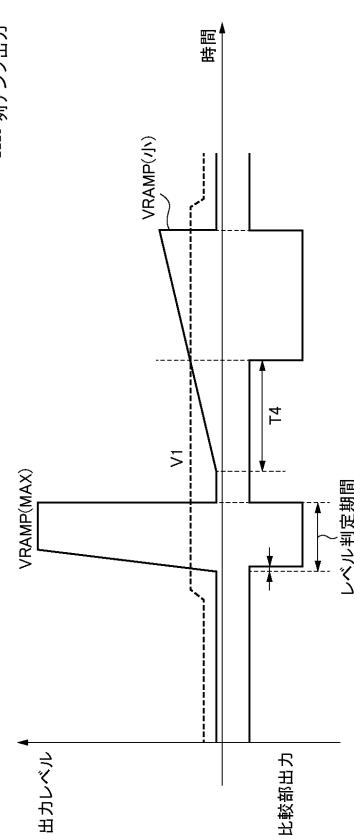
【図 6 B】



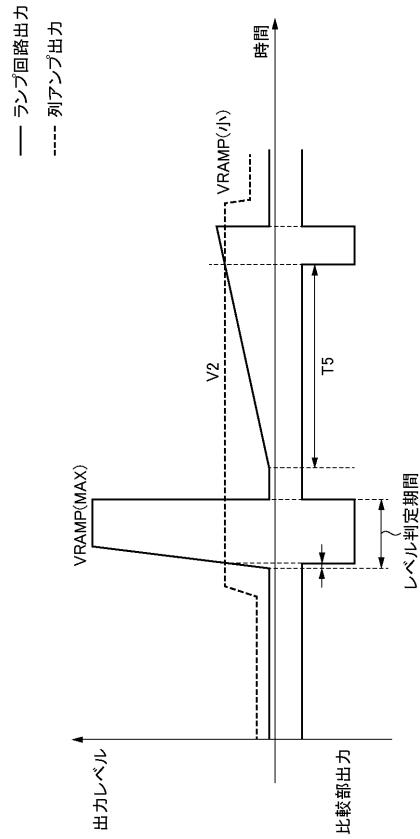
【図 6 C】



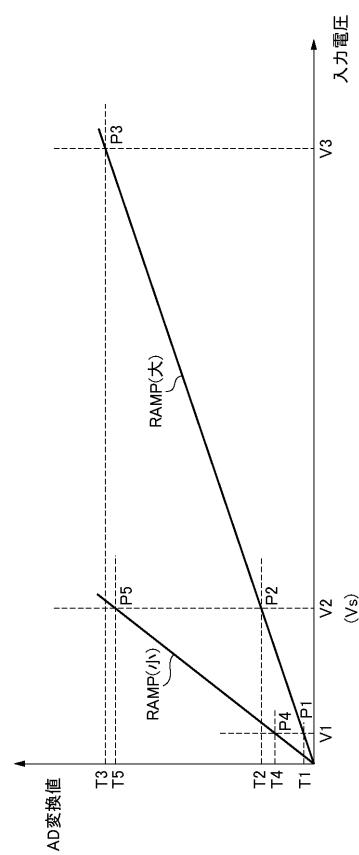
【図 6 D】



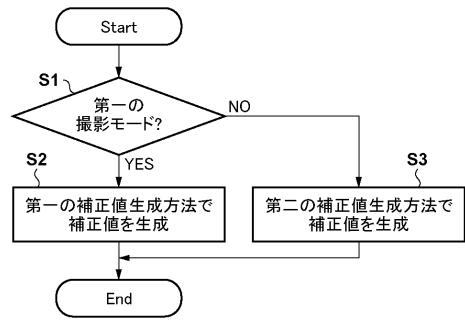
【図 6 E】



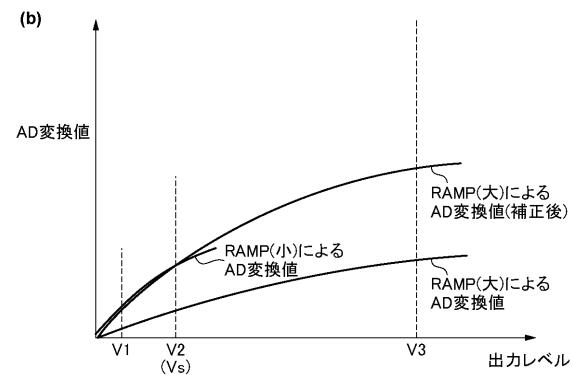
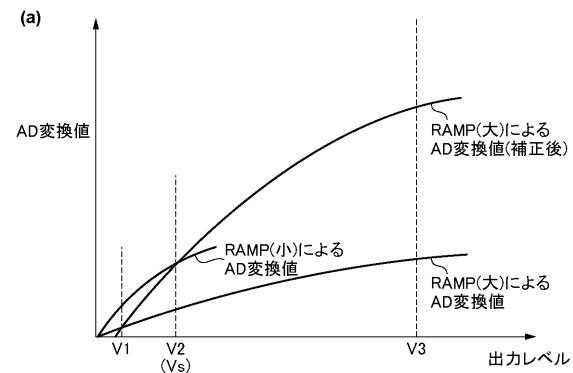
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 樋口 大輔

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 松永 隆志

(56)参考文献 特開2013-229852(JP, A)

特開2015-162751(JP, A)

特開2015-164278(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/225-5/378

H04N 9/00-9/11

H03M 1/10

H03M 1/56