



(12) 发明专利申请

(10) 申请公布号 CN 104917978 A

(43) 申请公布日 2015. 09. 16

(21) 申请号 201410447668. 0

(22) 申请日 2014. 09. 04

(30) 优先权数据

2014-051861 2014. 03. 14 JP

(71) 申请人 株式会社东芝

地址 日本东京都

(72) 发明人 冈元立太

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 王成坤 胡建新

(51) Int. Cl.

H04N 5/357(2011. 01)

H04N 5/378(2011. 01)

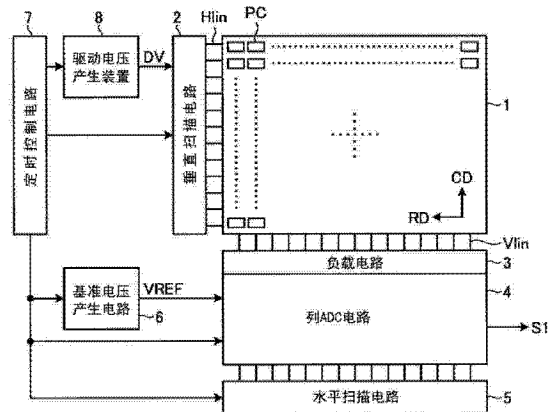
权利要求书2页 说明书7页 附图7页

(54) 发明名称

固体摄像装置

(57) 摘要

本发明抑制电荷泵电路的噪声的增大, 并且谋求像素驱动的高速化。像素阵列部(1)中, 蓄积电荷变换后的电荷的像素(PC)沿行方向(RD)以及列方向(CD)矩阵状地配置有m行×n列, 驱动电压产生电路(8)基于像素(PC)的驱动的开始的定时使产生驱动电压(DV)的驱动力增大。



1. 一种固体摄像装置,具备:
像素阵列部,蓄积光电变换后的电荷的像素配置成矩阵状而成;以及
驱动电压产生电路,产生在所述像素的驱动时对所述像素进行驱动的驱动电压,并且
基于所述驱动的开始的定时使产生所述驱动电压的驱动力增大。
2. 如权利要求1所述的固体摄像装置,
所述驱动电压产生电路具备:
第一电荷泵电路,基于本身的输出电压而动作;以及
第二电荷泵电路,在所述驱动的开始时动作。
3. 如权利要求2所述的固体摄像装置,
所述第一电荷泵电路将驱动力设定为,对由从所述像素的放电引起的电压下降量进行
补偿。
4. 如权利要求3所述的固体摄像装置,
与仅通过所述第一电荷泵电路进行驱动的情况相比,所述第二电荷泵电路将驱动力设
定为,使所述像素的驱动的开始的所述驱动电压的上升时间变短。
5. 如权利要求2所述的固体摄像装置,
在所述像素的驱动的开始时所述驱动电压上升后,所述第二电荷泵电路停止,仅驱动
所述第一电荷泵电路。
6. 如权利要求2所述的固体摄像装置,
在所述像素的驱动的开始时,所述第一电荷泵电路以及所述第二电荷泵电路协同地进
行升压动作。
7. 如权利要求1所述的固体摄像装置,
具备定时控制电路,该定时控制电路对所述驱动的开始的定时进行控制。
8. 如权利要求1所述的固体摄像装置,
所述像素具备:
光电二极管,蓄积光电变换后的电荷;
行选择晶体管,沿行方向选择所述像素;
放大晶体管,检测从所述光电二极管读出的信号;
复位晶体管,使从所述光电二极管读出的信号复位;以及
读出晶体管,从所述光电二极管读出信号。
9. 如权利要求8所述的固体摄像装置,
具备垂直扫描电路,该垂直扫描电路沿垂直方向对成为读出对象的像素进行扫描。
10. 如权利要求9所述的固体摄像装置,
所述垂直扫描电路,对所述行选择晶体管的栅极输入行选择信号,对所述读出晶体管
的栅极输入读出信号,对所述复位晶体管的栅极输入复位信号。
11. 如权利要求10所述的固体摄像装置,
所述驱动电压被用作所述行选择信号的脉冲电压。
12. 如权利要求10所述的固体摄像装置,
所述驱动电压被用作所述读出信号的脉冲电压。
13. 如权利要求10所述的固体摄像装置,

所述驱动电压被用作所述复位信号的脉冲电压。

14. 如权利要求 1 所述的固体摄像装置，

所述驱动电压产生电路具备：

第一电荷泵电路；

第二电荷泵电路；

电压分压部，对从所述第一电荷泵电路以及所述第二电荷泵电路输出的偏压电压进行分压；

参照电压产生电路，产生参照电压；

比较器，对由所述电压分压部生成的分压电压和所述参照电压进行比较；

第一 AND 电路，基于所述比较器的比较结果，对所述第一电荷泵电路输出时钟；以及

第二 AND 电路，基于所述驱动的开始的定时，对所述第二电荷泵电路输出所述第一 AND 电路的输出。

15. 如权利要求 14 所述的固体摄像装置，

所述第一电荷泵电路将驱动力设定为，对由从所述像素的放电引起的电压下降量进行补偿。

16. 如权利要求 15 所述的固体摄像装置，

与仅通过所述第一电荷泵电路进行驱动的情况相比，所述第二电荷泵电路将驱动力设定为，使所述像素的驱动的开始的所述驱动电压的上升时间变短。

17. 如权利要求 14 所述的固体摄像装置，

在所述像素的驱动的开始时所述驱动电压上升后，所述第二电荷泵电路停止，仅驱动所述第一电荷泵电路。

18. 如权利要求 14 所述的固体摄像装置，

在所述像素的驱动的开始时，所述第一电荷泵电路以及所述第二电荷泵电路协同地进行所述偏压电压的升压动作。

19. 如权利要求 14 所述的固体摄像装置，

具备定时控制电路，该定时控制电路对所述驱动的开始的定时进行控制。

20. 如权利要求 19 所述的固体摄像装置，

还具有电平转换器，该电平转换器在所述像素的驱动时使所述驱动电压转换为所述偏压电压，

所述定时控制电路，在从所述电平转换器对所述像素供给所述驱动电压的定时，驱动所述第二电荷泵电路，在使从所述电平转换器对所述像素的所述驱动电压的供给停止之前，使所述第二电荷泵电路停止。

固体摄像装置

[0001] 关联申请的参照

[0002] 本申请享受 2014 年 3 月 14 日提出申请的日本国专利申请号 2014 - 051861 的优先权的利益,该日本国专利申请的全部内容被引用用于本申请中。

技术领域

[0003] 本发明的实施方式涉及固体摄像装置。

背景技术

[0004] 在固体摄像装置中,在内部生成用于驱动像素的电压,因此存在设置有电荷泵电路的装置。在此,为了谋求像素的高速驱动,进行提高电荷泵电路的驱动力的处理。

发明内容

[0005] 本发明要解决的课题在于,提供能够抑制电荷泵电路的噪声的增大并且能够谋求像素驱动的高速化的固体摄像装置。

[0006] 一个实施方式的固体摄像装置,具备:像素阵列部,蓄积光电变换后的电荷的像素配置成矩阵状而成;以及驱动电压产生电路,产生在所述像素的驱动时对所述像素进行驱动的驱动电压,并且基于所述驱动的开始的定时使产生所述驱动电压的驱动力增大。

[0007] 效果

[0008] 根据上述构成的固体摄像装置,能够抑制电荷泵电路的噪声的增大,并且能够谋求像素驱动的高速化。

附图说明

[0009] 图 1 是对第一个实施方式所涉及的固体摄像装置的概略构成进行表示的框图。

[0010] 图 2 是对图 1 的固体摄像装置的像素的构成例进行表示的电路图。

[0011] 图 3 是对图 1 的像素的读出动作时的各部的电压波形进行表示的时序图。

[0012] 图 4 是对图 1 的固体摄像装置的驱动电压产生电路的构成例进行表示的框图。

[0013] 图 5 是对图 4 的电荷泵电路的动作时的电压波形进行表示的时序图。

[0014] 图 6(a) 是对图 4 的电压分压部的构成例进行表示的电路图,图 6(b) 是对图 4 的电压分压部的其他的构成例进行表示的电路图。

[0015] 图 7(a) 是对图 4 的比较器的构成例进行表示的电路图,图 7(b) 是对图 4 的比较器的其他的构成例进行表示的电路图。

[0016] 图 8(a) 是对图 4 的电荷泵电路的构成例进行表示的电路图,图 8(b) 是对图 4 的电荷泵电路的其他的构成例进行表示的电路图。

[0017] 图 9 是对图 4 的电平转换器的构成例进行表示的电路图。

[0018] 图 10 是对应用了第二实施方式所涉及的固体摄像装置的数字摄影机的概略构成进行表示的框图。

[0019] 符号说明

[0020] 1 像素阵列部, 2 垂直扫描电路, 3 负载电路, 4 列 ADC 电路, 5 水平扫描电路, 6 基准电压产生电路, 7 定时控制电路, 8 驱动电压产生电路, PC 像素, Ta 行选择晶体管, Tb 放大晶体管, Tr 复位晶体管, Td 读出晶体管, PD 光电二极管, FD 浮置扩散区, Vlin 垂直信号线, Hlin 水平控制线。

具体实施方式

[0021] 以下, 参照附图对实施方式所涉及的固体摄像装置进行详细地说明。另外, 本发明并不受这些实施方式限定。

[0022] (第一实施方式)

[0023] 图 1 是对第一实施方式所涉及的固体摄像装置的概略构成进行表示的框图。

[0024] 在图 1 中, 固体摄像装置中设置有像素阵列部 1。像素阵列部 1 中, 蓄积光电变换后的电荷的像素 PC 在行方向 RD 以及列方向 CD 上矩阵状地配置了 m (m 是正的整数) 行 \times n (n 是正的整数) 列。此外, 在该像素阵列部 1 中, 在行方向 RD 上设置有进行像素 PC 的读出控制的水平控制线 Hlin, 在列方向 CD 上设置有用于传输从像素 PC 读出的信号的垂直信号线 Vlin。

[0025] 此外, 在固体摄像装置中设置有: 垂直扫描电路 2, 沿垂直方向对成为读出对象的像素 PC 进行扫描; 负载电路 3, 通过在其与像素 PC 之间进行源极跟随动作, 从而从像素 PC 到垂直信号线 Vlin、按每列读出像素信号; 列 ADC (模数转换器) 电路 4, 通过 CDS (Correlated Double Sampling; 相关双取样) 按每列检测各像素 PC 的信号成分; 水平扫描电路 5, 沿水平方向扫描成为读出对象的像素 PC; 基准电压产生电路 6, 对列 ADC 电路 4 输出基准电压 VREF; 定时控制电路 7, 对各像素 PC 的读出和 / 或蓄积的定时进行控制; 以及驱动电压产生电路 8, 产生在像素 PC 的驱动时驱动像素 PC 的驱动电压 DV。驱动电压产生电路 8 能够基于像素 PC 的驱动的开始的定时使产生驱动电压 DV 的驱动力增大。另外, 基准电压 VREF 能够使用斜波。

[0026] 并且, 通过垂直扫描电路 2 沿垂直方向扫描像素 PC, 从而沿行方向 RD 选择像素 PC, 由驱动电压产生电路 8 产生的驱动电压 DV 被提供给像素 PC。并且, 在负载电路 3 中, 在负载电路 3 与该像素 PC 之间进行源极跟随动作, 由此从像素 PC 读出的像素信号经由垂直信号线 Vlin 而传输, 并被送至列 ADC 电路 4。此外, 在基准电压产生电路 6 中, 斜波被设定为基准电压 VREF 并被送至列 ADC 电路 4。并且, 在列 ADC 电路 4 中, 进行时钟的计数动作, 直到从像素 PC 读出的信号电平和复位电平与斜波的电平一致, 并取得此时的信号电平与复位电平的差分从而通过 CDS 检测各像素 PC 的信号成分, 并作为输出信号 S1 而输出。

[0027] 图 2 是对图 1 的固体摄像装置的像素的构成例进行表示的电路图。

[0028] 在图 2 中, 在各像素 PC 中, 设置有光电二极管 PD、行选择晶体管 Ta、放大晶体管 Tb、复位晶体管 Tr 以及读出晶体管 Td。此外, 在放大晶体管 Tb、复位晶体管 Tr、读出晶体管 Td 的连接点, 形成有浮置扩散区 FD 作为检测节点。

[0029] 并且, 在像素 PC 中, 读出晶体管 Td 的源极与光电二极管 PD 连接, 读出晶体管 Td 的栅极被输入读出信号 Φ_D 。此外, 复位晶体管 Tr 的源极与读出晶体管 Td 的漏极连接, 复位晶体管 Tr 的栅极被输入复位信号 Φ_R , 复位晶体管 Tr 的漏极与电源电位 VDD 连接。此外,

行选择晶体管 Ta 的栅极被输入行选择信号 ΦA , 行选择晶体管 Ta 的漏极与电源电位 VDD 连接。此外, 放大晶体管 Tb 的源极与垂直信号线 Vlin 连接, 放大晶体管 Tb 的栅极与读出晶体管 Td 的漏极连接, 放大晶体管 Tb 的漏极与行选择晶体管 Ta 的源极连接。另外, 图 1 的水平控制线 Hlin 能够按每行对像素 PC 传输读出信号 ΦD 、复位信号 ΦR 以及行选择信号 ΦA 。图 1 的负载电路 3 中按每列设置有恒流源 GA1, 恒流源 GA1 与垂直信号线 Vlin 连接。另外, 驱动电压 DV 能够作为行选择信号 ΦA 、读出信号 ΦD 以及复位信号 ΦR 的脉冲电压而使用。

[0030] 图 3 是对图 1 的像素的读出动作时的各部的电压波形进行表示的时序图。

[0031] 在图 3 中, 行选择信号 ΦA 是低电平的情况下, 行选择晶体管 Ta 为截止状态而不进行源极跟随动作, 因此垂直信号线 Vlin 上没有信号输出。此时, 读出信号 ΦD 和复位信号 ΦR 成为高电平时, 读出晶体管 Td 导通, 蓄积于光电二极管 PD 的电荷被排出到浮置扩散区 FD。并且, 经由复位晶体管 Tr 被排出到电源电位 VDD。

[0032] 蓄积于光电二极管 PD 的电荷被排出到电源电位 VDD 后, 读出信号 ΦD 成为低电平时, 在光电二极管 PD 中, 有效的信号电荷的蓄积开始。

[0033] 接下来, 在复位信号 ΦR 上升时, 复位晶体管 Tr 导通, 在浮置扩散区 FD 因漏电流等而产生的多余的电荷被复位。

[0034] 并且, 行选择信号 ΦA 成为高电平时, 像素 PC 的行选择晶体管 Ta 导通, 对放大晶体管 Tb 的漏极施加电源电位 VDD, 从而以放大晶体管 Tb 和恒流源 GA1 构成源极跟随。并且, 与浮置扩散区 FD 的复位电平 RL 对应的电压被施加到放大晶体管 Tb 的栅极。在此, 通过放大晶体管 Tb 和恒流源 GA1 构成源极跟随, 所以垂直信号线 Vlin 的电压追随对放大晶体管 Tb 的栅极施加的电压, 复位电平 RL 的像素信号 Vsig 经由垂直信号线 Vlin 被输出至列 ADC 电路 4。

[0035] 此时, 提供斜波 WR 作为基准电压 VREF, 并对复位电平 RL 的像素信号 Vsig 和基准电压 VREF 进行比较。并且, 减 1 计数 (down count) 直到复位电平 RL 的像素信号 Vsig 与基准电压 VREF 的电平一致, 从而复位电平 RL 的像素信号 Vsig 被变换为数字值 DR 并被保存。

[0036] 接下来, 读出信号 ΦD 上升时, 读出晶体管 Td 导通, 蓄积于光电二极管 PD 的电荷被转送至浮置扩散区 FD, 与浮置扩散区 FD 的信号电平 SL 对应的电压被施加至放大晶体管 Tb 的栅极。在此, 通过放大晶体管 Tb 和恒流源 GA1 构成源极跟随, 所以垂直信号线 Vlin 的电压追随对放大晶体管 Tb 的栅极施加的电压, 信号电平 SL 的像素信号 Vsig 经由垂直信号线 Vlin 被输出至列 ADC 电路 4。

[0037] 此时, 提供斜波 WS 作为基准电压 VREF, 并对信号电平 SL 的像素信号 Vsig 和基准电压 VREF 进行比较。并且, 这次加 1 计数 (up count), 直到信号电平 SL 的像素信号 Vsig 与基准电压 VREF 的电平一致, 从而信号电平 SL 的像素信号 Vsig 被变换为数字值 DS。并且, 复位电平 RL 的像素信号 Vsig 与信号电平 SL 的像素信号 Vsig 的差分 DR - DS 被保存, 并作为输出信号 S1 而输出。

[0038] 图 4 是对图 1 的固体摄像装置的驱动电压产生电路的构成例进行表示的框图。另外, 在图 4 所示的像素阵列部 1 中, 以电容 C 表示像素 PC。在驱动电压 DV 作为行选择信号 ΦA 的脉冲电压使用的情况下, 电容 C 是行选择晶体管 Ta 的栅极电容。驱动电压 DV 作为读

出信号 ΦD 的脉冲电压使用的情况下,电容 C 是读出晶体管 Td 的栅极电容。驱动电压 DV 作为复位信号 ΦR 的脉冲电压而使用的情况下,电容 C 是复位晶体管 Tr 的栅极电容。

[0039] 在图 4 中,驱动电压产生电路 8 中设置有:电压分压部 11、参照电压产生电路 12、比较器 13、AND 电路 14、15、电荷泵电路 16、17 以及电平转换器 18。电压分压部 11 对从电荷泵电路 16、17 输出的偏压电压 BI 进行分压。参照电压产生电路 12 产生参照电压 VF。比较器 13 对由电压分压部 11 生成的分压电压 VB 和参照电压 VF 进行比较。AND 电路 14 基于比较器 13 的输出 PA,将时钟 CK 输出至电荷泵电路 16 以及 AND 电路 15。AND 电路 15 基于像素 PC 的驱动的开始的定时将 AND 电路 14 的输出输出至电荷泵电路 17。电荷泵电路 16 基于本身的输出电压进行动作。另外,电荷泵电路 16 能够设定驱动力,以对由从像素 PC 的放电引起的电压下降量进行补偿。电荷泵电路 17 在像素 PC 的驱动的开始时进行动作。另外,电荷泵电路 17 能够设定驱动力,以使像素 PC 的驱动的开始的驱动电压 DV 的上升时间变短。电平转换器 18 是在像素 PC 的驱动时使驱动电压 DV 向偏压电压 BI 转换。此外,定时控制电路 7 将定时控制信号 PL 输出至电平转换器 18,将定时控制信号 HU 输出至电荷泵电路 17。

[0040] 并且,从电荷泵电路 16、17 输出的偏压电压 BI 被电压分压部 11 分压,并被输出至比较器 13。此外,由参照电压产生电路 12 产生的参照电压 VF 被输出至比较器 13。另外,该参照电压 VF 例如能够设定为 1V 左右。偏压电压 BI 例如能够设定为 3.8V 以上。并且,在由电压分压部 11 生成的分压电压 VB 低于参照电压 VF 时,比较器 13 的输出 PA 上升,时钟 CK 被从 AND 电路 14 供给至电荷泵电路 16 以及 AND 电路 15。在对电荷泵电路 16 供给时钟 CK 时,电荷泵电路 16 被驱动,进行偏压电压 BI 的升压动作。此外,由电压分压部 11 生成的分压电压 VB 低于参照电压 VF 的状态下定时控制信号 HU 上升时,时钟 CK 被从 AND 电路 15 供给至电荷泵电路 17。在对电荷泵电路 17 供给时钟 CK 时,电荷泵电路 17 被驱动,进行偏压电压 BI 的升压动作。

[0041] 并且,进行偏压电压 BI 的升压动作的结果是由电压分压部 11 生成的分压电压 VB 高于参照电压 VF 时,比较器 13 的输出 PA 下降,来自 AND 电路 14 的时钟 CK 的供给被停止。

[0042] 此外,在驱动像素 PC 的情况下,定时控制信号 PL 上升。其结果是,驱动电压 DV 被转换为偏压电压 BI,并被供给至像素 PC。此时,通过驱动电压 DV,电容 C 被充电,因此驱动电压 DV 降低。驱动电压 DV 降低,在由电压分压部 11 生成的分压电压 VB 低于参照电压 VF 时,比较器 13 的输出 PA 上升。为此,时钟 CK 被供给至电荷泵电路 16,进行偏压电压 BI 的升压动作。此外,定时控制信号 HU 在定时控制信号 PL 上升的定时上升时,时钟 CK 被供给至电荷泵电路 17,与电荷泵电路 16 协同地进行偏压电压 BI 的升压动作。

[0043] 在此,在像素 PC 的驱动的开始时电荷泵电路 16、17 协同地进行偏压电压 BI 的升压动作,由此能够缩短驱动电压 DV 的上升时间,能够谋求像素 PC 的高速驱动。此外,驱动电压 DV 在像素 PC 的驱动的开始时上升时,能够使电荷泵电路 17 停止,仅驱动电荷泵电路 16。此时,能够使电荷泵电路 17 具有在像素 PC 的驱动的开始的驱动电压 DV 的上升时间的缩短所需的驱动力。为此,电荷泵电路 16 的驱动力只要设定成对由从像素 PC 的放电引起的电压下降量进行补偿即可,与使电荷泵电路 16 具有在像素 PC 的驱动的开始的驱动电压 DV 的上升时间的缩短所需的驱动力的情况相比,能够降低电荷泵电路 16 的驱动力。其结果是,能够降低由电荷泵电路 16 的脉动 (ripple) 引起的噪声,能够降低像素 PC 的驱动

开始后的噪声。

[0044] 图 5 是对图 4 的电荷泵电路的动作时的电压波形进行表示的时序图。另外, V1 表示对电荷泵电路 16 追加了电荷泵电路 17 时的波形, V2 表示未对电荷泵电路 16 追加电荷泵电路 17 时的波形。

[0045] 在图 5 中, 电荷泵电路 16、17 被驱动时, 偏压电压 BI 产生脉动 W1。另一方面, 没有电荷泵电路 17 的情况下, 在像素 PC 的驱动开始时 (定时控制信号 PL 的上升时), 为了设定成与有电荷泵电路 17 时相同的上升时间, 与有电荷泵电路 17 的情况相比需要提高电荷泵电路 16 的驱动力。为此, 偏压电压 BI 产生比脉动 W1 大的脉动 W2。

[0046] 在此, 能够使定时控制信号 HU 的脉冲宽度 H2 比定时控制信号 PL 的脉冲宽度 H1 短。由此, 能够在定时控制信号 PL 下降前使定时控制信号 HU 上升, 能够降低由电荷泵电路 17 的驱动引起的脉动 W1 的增大的影响。

[0047] 此外, 通过在电荷泵电路 17 的前段设置 AND 电路 15, 由电压分压部 11 生成的分压电压 VB 在定时控制信号 HU 下降前高于参照电压 VF 的情况下, 能够在定时控制信号 HU 下降前使电荷泵电路 17 的升压动作停止, 能够降低由电荷泵电路 17 的驱动引起的脉动 W1 的增大的影响。

[0048] 另外, 定时控制信号 HU 上升的定时与行选择信号 ΦA 、读出信号 ΦD 或复位信号 ΦR 上升的定时相比, 可以分别延迟规定时钟数, 也可以分别提前规定时钟数。此外, 定时控制信号 HU 下降的定时与行选择信号 ΦA 、读出信号 ΦD 或复位信号 ΦR 下降的定时相比, 可以分别延迟规定时钟数, 也可以分别提前规定时钟数。

[0049] 图 6(a) 是对图 4 的电压分压部的构成例进行表示的电路图, 图 6(b) 是对图 4 的电压分压部的其他的构成例进行表示的电路图。

[0050] 在图 6(a) 中, 该电压分压部设置有电阻 R1、R2。电阻 R1、R2 互相串联连接。并且, 偏压电压 BI 被施加至电阻 R1 的一端时, 偏压电压 BI 被电阻 R1、R2 分压, 从电阻 R1、R2 的连接点输出分压电压 VB。

[0051] 在图 6(b) 中, 该电压分压部设置有电容 C1、C2 以及开关 W1 ~ W3。电容 C1、C2 互相串联连接。偏压电压 BI 与电容 C1 之间连接有开关 W1。与电容 C2 并联地连接有开关 W3。与电容 C1、C2 的串联电路并联地连接有开关 W2。

[0052] 并且, 对开关 W2、W3 施加信号 Φ , 对开关 W1 施加信号 ΦB 。另外, 信号 ΦB 是使信号 Φ 反转后的信号。并且, 信号 Φ 上升时, 开关 W1 断开, 开关 W2、W3 接通, 电容 C1、C2 被复位。接下来, 信号 Φ 下降时, 开关 W1 接通, 开关 W2、W3 断开。并且, 偏压电压 BI 被施加至电容 C1 的一端时, 偏压电压 BI 被电容 C1、C2 分压, 从电容 C1、C2 的连接点输出分压电压 VB。

[0053] 图 7(a) 是对图 4 的比较器的构成例进行表示的电路图, 图 7(b) 是对图 4 的比较器的其他的构成例进行表示的电路图。

[0054] 在图 7(a) 中, 在该比较器中, 设置有 P 沟道晶体管 M1、M2、N 沟道晶体管 M3、M4 以及电流源 GA2。P 沟道晶体管 M1 和 N 沟道晶体管 M3 互相串联连接, P 沟道晶体管 M2 和 N 沟道晶体管 M4 互相串联连接。N 沟道晶体管 M3、M4 的源极与电流源 GA2 连接。P 沟道晶体管 M1、M2 的栅极与 N 沟道晶体管 M4 的漏极连接。

[0055] 对 N 沟道晶体管 M3 的栅极施加分压电压 VB, 对 N 沟道晶体管 M4 的栅极施加参照

电压 V_F 。并且,分压电压 V_B 高于参照电压 V_F 时,N 沟道晶体管 M_3 导通,N 沟道晶体管 M_4 截止。其结果是,比较器 13 的输出 PA 经由 N 沟道晶体管 M_3 而接地,比较器 13 的输出 PA 下降。另一方面,分压电压 V_B 低于参照电压 V_F 时,N 沟道晶体管 M_3 截止,N 沟道晶体管 M_4 导通。其结果是,P 沟道晶体管 M_1 、 M_2 导通,比较器 13 的输出 PA 经由 P 沟道晶体管 M_1 与电源电位 V_{dd} 连接,比较器 13 的输出 PA 上升。

[0056] 在图 7(b) 中,该比较器中设置有 P 沟道晶体管 M_3 、 M_4 、 M_7 、N 沟道晶体管 M_5 、 M_6 以及电流源 GA_3 、 GA_4 。P 沟道晶体管 M_3 和 N 沟道晶体管 M_5 互相串联连接,P 沟道晶体管 M_4 和 N 沟道晶体管 M_6 互相串联连接。N 沟道晶体管 M_5 、 M_6 的源极与电流源 GA_3 连接。P 沟道晶体管 M_3 、 M_4 的栅极与 N 沟道晶体管 M_5 的漏极连接。P 沟道晶体管 M_7 的栅极与 N 沟道晶体管 M_6 的漏极连接。P 沟道晶体管 M_7 的漏极与电流源 GA_4 连接。

[0057] 对 N 沟道晶体管 M_5 的栅极施加分压电压 V_B ,对 N 沟道晶体管 M_6 的栅极施加参照电压 V_F 。并且,分压电压 V_B 高于参照电压 V_F 时,N 沟道晶体管 M_6 截止,N 沟道晶体管 M_5 导通。其结果是,P 沟道晶体管 M_4 导通,P 沟道晶体管 M_7 截止,比较器 13 的输出 PA 下降。另一方面,分压电压 V_B 低于参照电压 V_F 时,N 沟道晶体管 M_6 导通,N 沟道晶体管 M_5 截止。其结果是,P 沟道晶体管 M_7 导通,比较器 13 的输出 PA 经由 P 沟道晶体管 M_7 与电源电位 V_{dd} 连接,比较器 13 的输出 PA 上升。

[0058] 图 8(a) 是对图 4 的电荷泵电路的构成例进行表示的电路图,图 8(b) 是对图 4 的电荷泵电路的其他的构成例进行表示的电路图。

[0059] 在图 8(a) 中,在该电荷泵电路中,设置有 N 沟道晶体管 $M_{11} \sim M_{15}$ 、电容 $C_{12} \sim C_{15}$ 以及变换器 IV_1 。N 沟道晶体管 $M_{11} \sim M_{15}$ 互相串联连接。N 沟道晶体管 $M_{11} \sim M_{15}$ 的栅极分别与 N 沟道晶体管 $M_{11} \sim M_{15}$ 的漏极连接。

[0060] 分别经由电容 C_{12} 、 C_{14} 对 N 沟道晶体管 M_{12} 、 M_{14} 的栅极施加时钟 CK ,分别经由变换器 IV_1 以及电容 C_{13} 、 C_{15} 对 N 沟道晶体管 M_{13} 、 M_{15} 的栅极施加时钟 CK 。并且,对 N 沟道晶体管 M_{11} 的栅极施加电源电位 V_{dd} ,因此 N 沟道晶体管 M_{11} 导通,电容 C_{12} 被充电到电源电位 $V_{dd} - V_{th}$ 为止。另外, V_{th} 是 N 沟道晶体管 M_{11} 的阈值电压。并且,时钟 CK 上升时,N 沟道晶体管 M_{12} 、 M_{14} 导通,对电容 C_{12} 、 C_{14} 充电的电荷分别经由 N 沟道晶体管 M_{12} 、 M_{14} 被送至电容 C_{13} 、 C_{15} 。另一方面,时钟 CK 下降时,N 沟道晶体管 M_{13} 、 M_{15} 导通,充电到电容 C_{13} 中的电荷 N 经由沟道晶体管 M_{13} 被送至电容 C_{14} ,并且电容 C_{15} 的电压作为偏压电压 BI 而输出。

[0061] 在图 8(b) 中,该电荷泵电路中设置有 P 沟道晶体管 M_{21} 、 M_{22} 、N 沟道晶体管 M_{23} 、 M_{24} 、电容 C_{21} 、 C_{22} 以及变换器 IV_2 。P 沟道晶体管 M_{21} 和 N 沟道晶体管 M_{23} 互相串联连接,P 沟道晶体管 M_{22} 和 N 沟道晶体管 M_{24} 互相串联连接。P 沟道晶体管 M_{21} 以及 N 沟道晶体管 M_{23} 的栅极与 P 沟道晶体管 M_{22} 以及 N 沟道晶体管 M_{24} 的漏极连接,P 沟道晶体管 M_{22} 以及 N 沟道晶体管 M_{24} 的栅极与 P 沟道晶体管 M_{21} 以及 N 沟道晶体管 M_{23} 的漏极连接。

[0062] 经由电容 C_{21} 对 P 沟道晶体管 M_{21} 以及 N 沟道晶体管 M_{23} 的栅极施加时钟 CK ,经由变换器 IV_2 以及电容 C_{22} 对 P 沟道晶体管 M_{22} 以及 N 沟道晶体管 M_{24} 的栅极施加时钟 CK 。并且,时钟 CK 上升时,P 沟道晶体管 M_{21} 以及 N 沟道晶体管 M_{24} 导通,P 沟道晶体管 M_{22} 以及 N 沟道晶体管 M_{23} 截止。其结果是,经由 N 沟道晶体管 M_{24} ,电容 C_{22} 被充电到电源电位 V_{dd} 为止。另一方面,时钟 CK 下降时,P 沟道晶体管 M_{21} 以及 N 沟道晶体管 M_{24} 截止,P 沟

道晶体管 M22 以及 N 沟道晶体管 M23 导通。其结果是,经由 N 沟道晶体管 M23,电容 C21 被充电到电源电位 Vdd 为止。

[0063] 电容 C21 被充电到电源电位 Vdd 为止的状态下,时钟 CK 上升时,P 沟道晶体管 M21 导通,N 沟道晶体管 M23 截止。其结果是,时钟 CK 的电平升压了电源电位 Vdd 量后的电压,作为偏压电压 BI 而从 P 沟道晶体管 M21 的源极输出。此外,电容 C22 被充电到电源电位 Vdd 为止的状态下,时钟 CK 下降时,P 沟道晶体管 M22 导通,N 沟道晶体管 M24 截止。其结果是,时钟 CK 的电平升压了电源电位 Vdd 量后的电压,作为偏压电压 BI 而从 P 沟道晶体管 M22 的源极输出。

[0064] 图 9 是对图 4 的电平转换器的构成例进行表示的电路图。

[0065] 在图 9 中,该电平转换器中,设置有 P 沟道晶体管 M31、M32、N 沟道晶体管 M33、M34 以及变换器 IV3。P 沟道晶体管 M31 和 N 沟道晶体管 M33 互相串联连接,P 沟道晶体管 M32 和 N 沟道晶体管 M34 互相串联连接。P 沟道晶体管 M31 的栅极与 N 沟道晶体管 M34 的漏极连接,P 沟道晶体管 M32 的栅极与 N 沟道晶体管 M33 的漏极连接。

[0066] 对 P 沟道晶体管 M31、M32 的源极施加偏压电压 BI。对 N 沟道晶体管 M33 的栅极施加定时控制信号 PL,经由变换器 IV3 对 N 沟道晶体管 M34 的栅极施加定时控制信号 PL。并且,定时控制信号 PL 上升时,N 沟道晶体管 M33 导通,N 沟道晶体管 M34 截止。其结果是,P 沟道晶体管 M32 的栅极经由 N 沟道晶体管 M33 而接地,P 沟道晶体管 M32 导通。为此,驱动电压 DV 被转换为偏压电压 BI,并且 P 沟道晶体管 M31 截止。另一方面,定时控制信号 PL 下降时,N 沟道晶体管 M33 截止,N 沟道晶体管 M34 导通。其结果是,驱动电压 DV 转换为接地电压,并且 P 沟道晶体管 M31 导通,P 沟道晶体管 M32 截止。

[0067] (第二实施方式)

[0068] 图 10 是对应用了第二实施方式所涉及的固体摄像装置的数字摄影机的概略构成进行表示的框图。

[0069] 在图 10 中,数字摄影机 21 具有摄影机模块 22 以及后级处理部 23。摄影机模块 22 具有摄像光学系统 24 以及固体摄像装置 25。后级处理部 23 具有图像信号处理器 (ISP) 26、存储部 27 以及显示部 28。另外,固体摄像装置 25 能够使用图 1 的构成。此外,ISP26 的至少一部分的构成也可以与固体摄像装置 25 一起单芯片化。

[0070] 摄像光学系统 24 取入来自被拍体的光,并使被拍体像成像。固体摄像装置 25 对被拍体像进行摄像。ISP26 对通过固体摄像装置 25 中的摄像而获得的图像信号进行信号处理。存储部 27 储存经 ISP26 中的信号处理后的图像。存储部 27 根据用户的操作等,向显示部 28 输出图像信号。显示部 28 根据从 ISP26 或者存储部 27 输入的图像信号,显示图像。显示部 28 例如是液晶显示器。另外,摄影机模块 22 除了应用于数字摄影机 21 以外,也可以应用于例如带摄影机的便携电话、智能手机等的电子设备。

[0071] 另外,上述的固体摄像装置既可以形成于单层构造的半导体芯片,也可以形成于层叠构造的半导体芯片。

[0072] 对本发明的几个实施方式进行了说明,但这些实施方式是作为例子提示的,意图不在于限定发明的范围。这些新的实施方式能够以其他方式实施,在不脱离发明的主旨的范围内,能够进行各种省略、置换、变更。这些实施方式及其变形包含于发明的范围及主旨,并且包含于权利要求书记载的发明及其等同的范围。

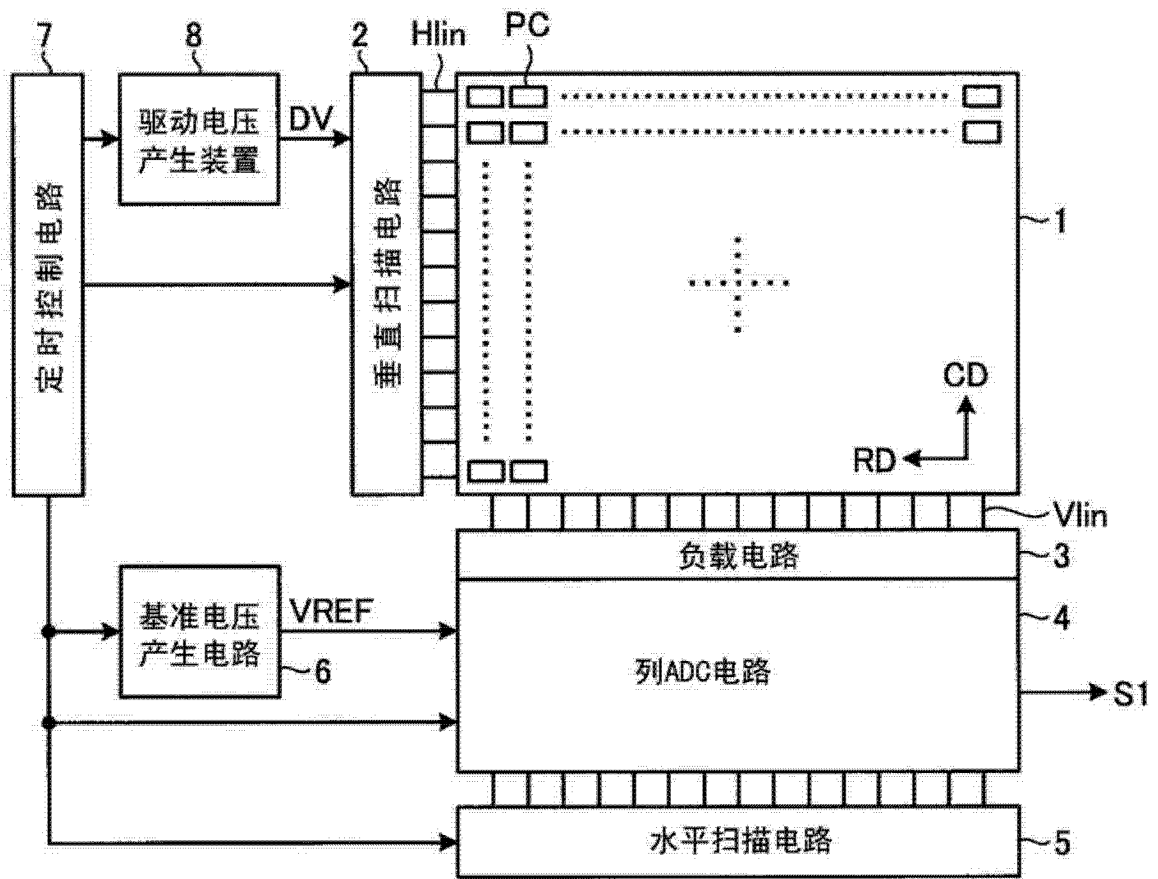


图 1

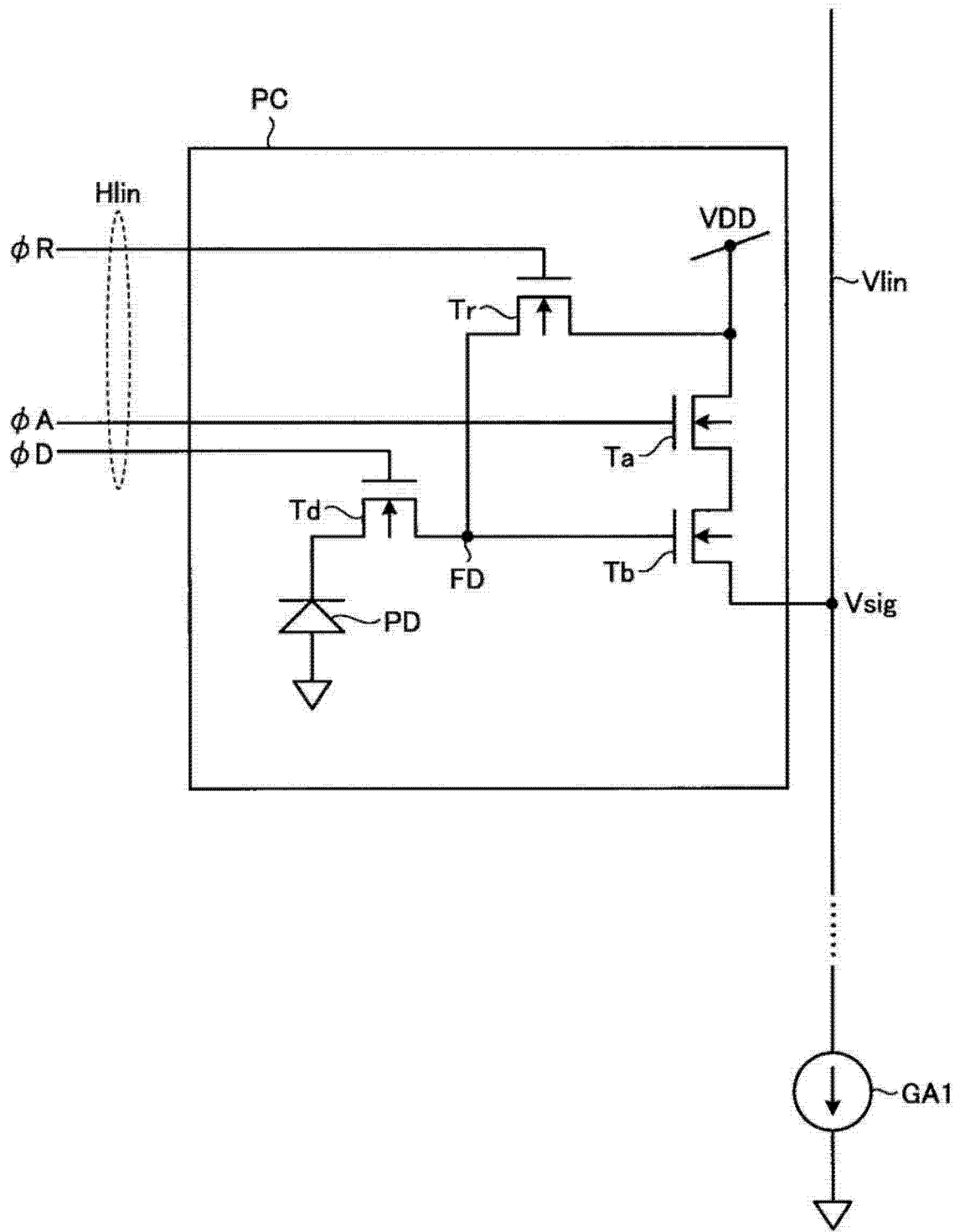


图 2

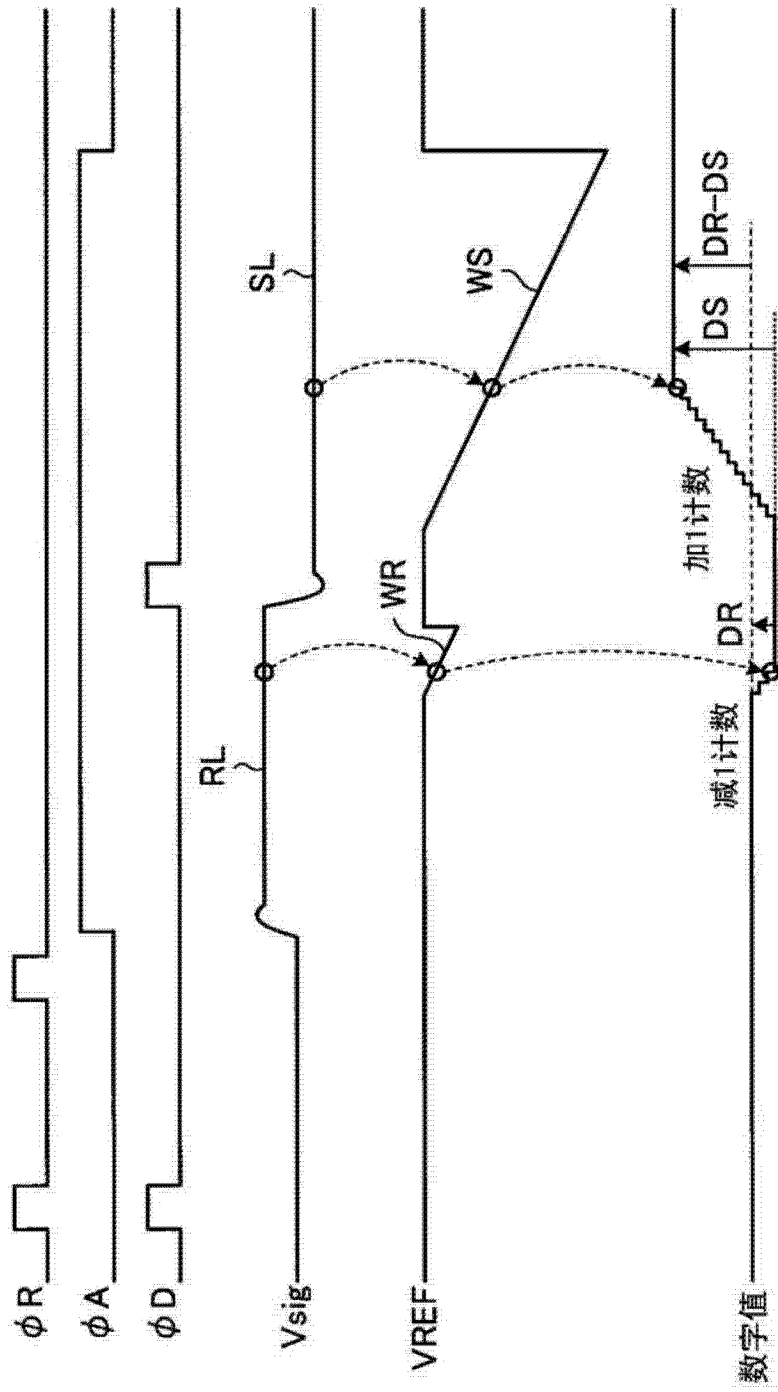


图 3

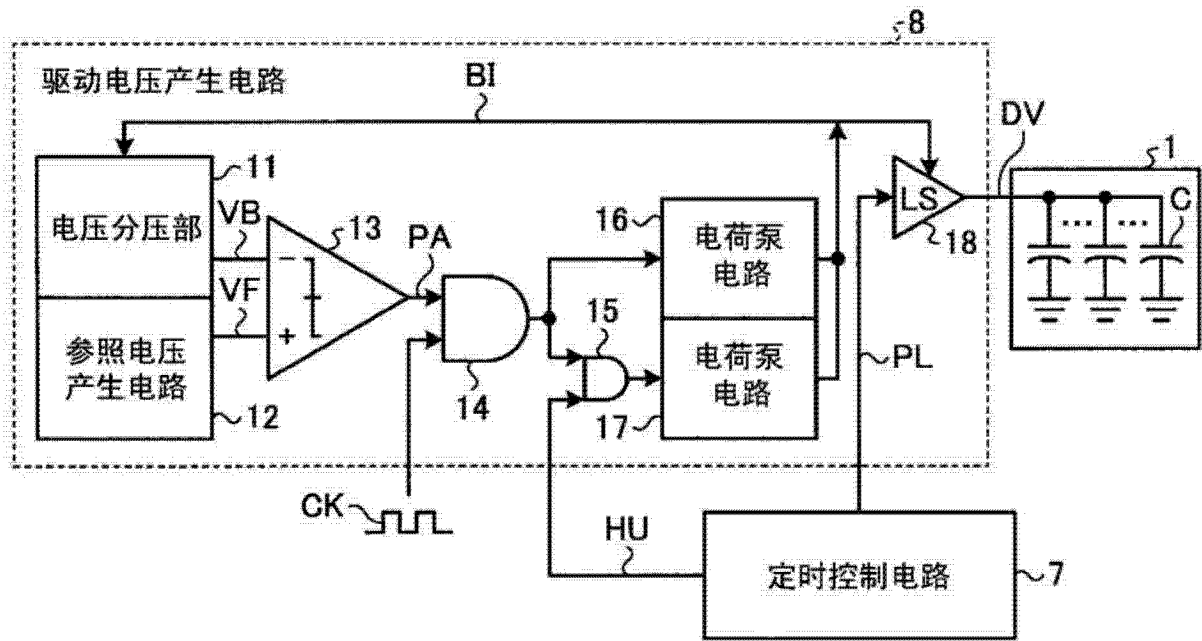


图 4

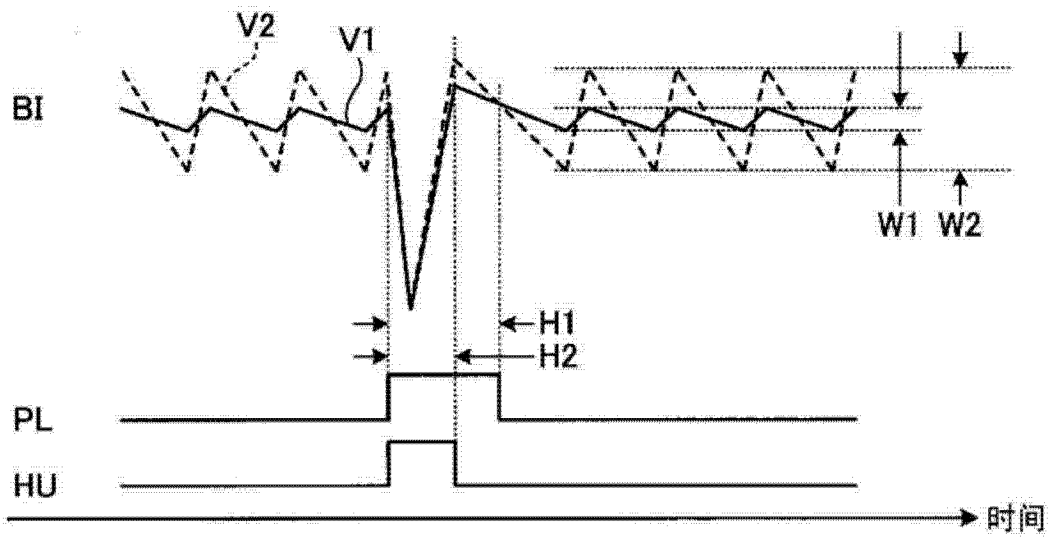


图 5

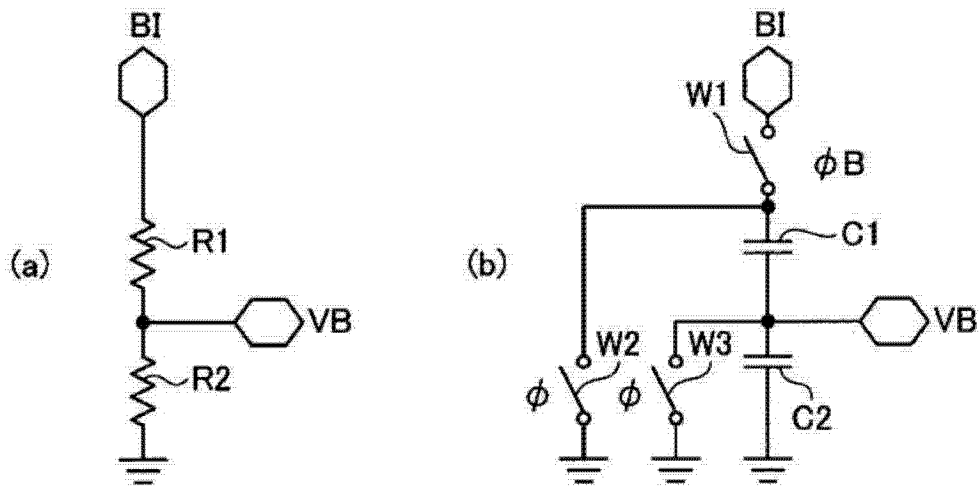


图 6

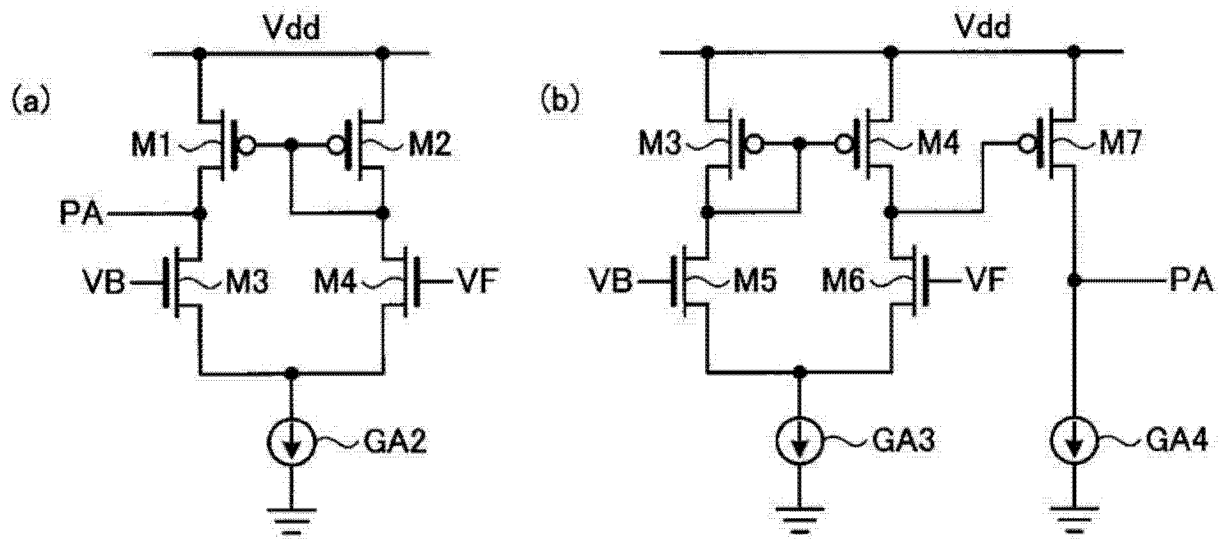


图 7

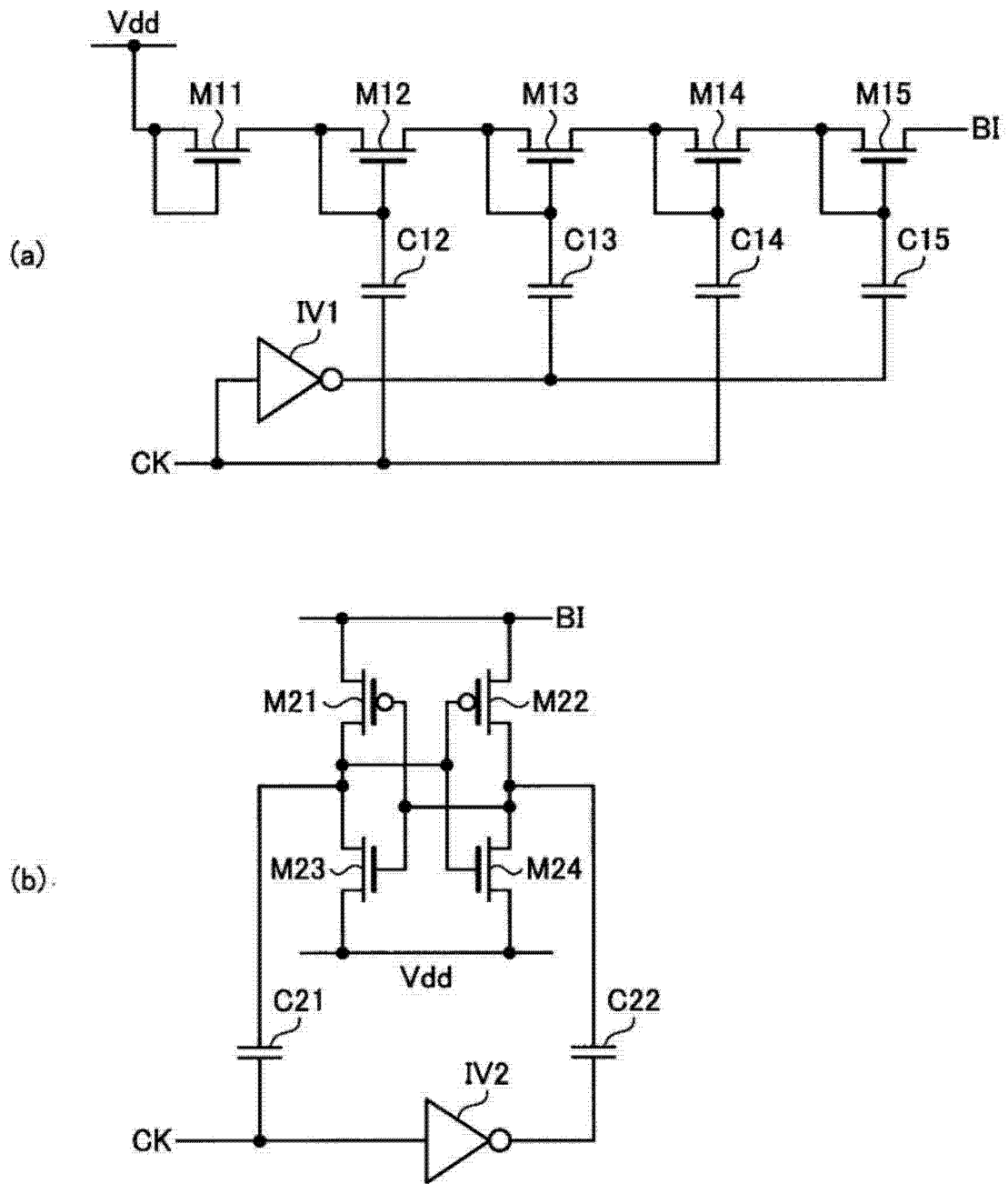


图 8

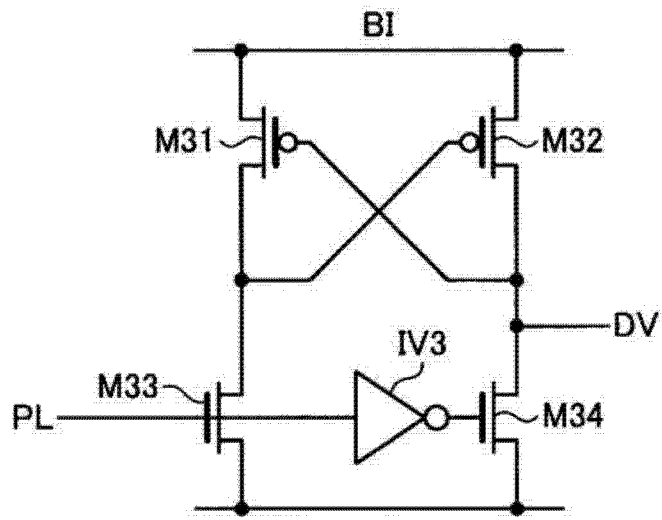


图 9

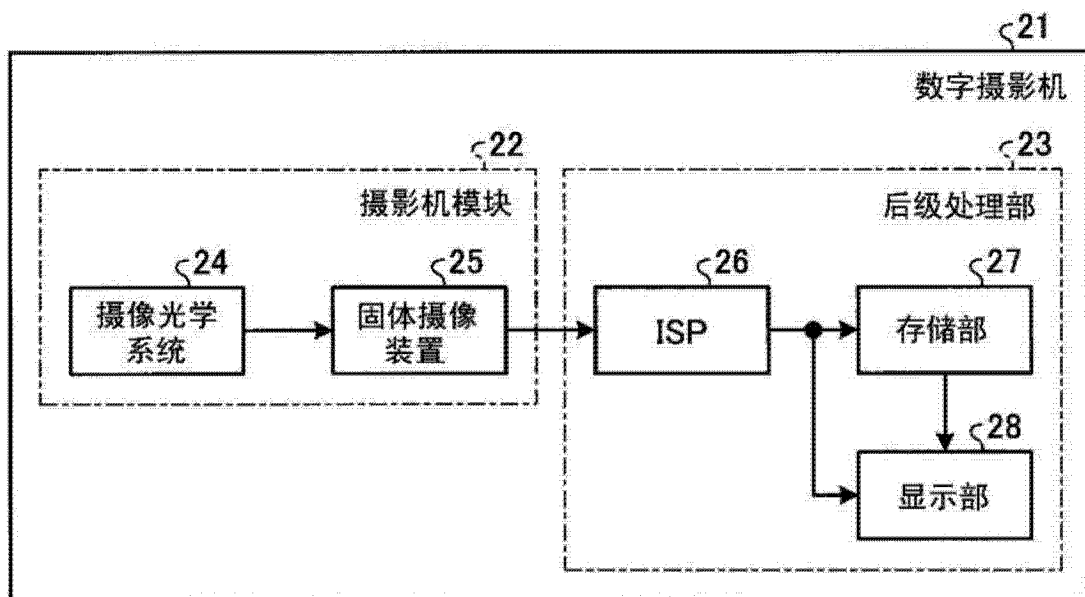


图 10