

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
22. September 2016 (22.09.2016)



(10) Internationale Veröffentlichungsnummer
WO 2016/146297 A1

(51) Internationale Patentklassifikation:

H01L 33/54 (2010.01) H01L 33/62 (2010.01)
H01L 33/48 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2016/051986

(22) Internationales Anmeldedatum:
29. Januar 2016 (29.01.2016)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2015 104 138.3 19. März 2015 (19.03.2015) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS
GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **LEIRER, Christian**; Albrechtstr. 7, 86316
Friedberg (DE).

(74) Anwalt: **EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH**;
Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,

AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

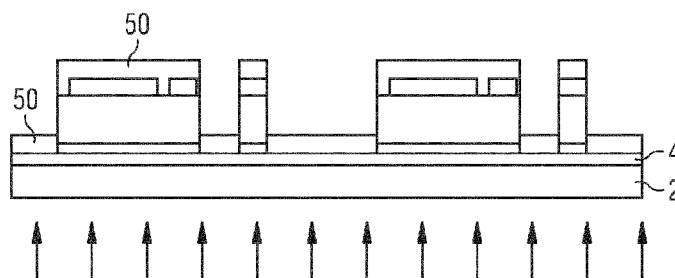
Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: METHOD FOR PRODUCING OPTOELECTRONIC SEMICONDUCTOR COMPONENTS AND
OPTOELECTRONIC SEMICONDUCTOR COMPONENT

(54) Bezeichnung : VERFAHREN ZUR HERSTELLUNG VON OPTOELEKTRONISCHEN HALBLEITERBAUELEMENTEN
UND OPTOELEKTRONISCHES HALBLEITERBAUELEMENT

FIG 3C



(57) Abstract: The invention relates to a method for producing a plurality of optoelectronic semiconductor components (100) comprising the following steps: a) providing an auxiliary carrier (2); b) providing a plurality of semiconductor chips (6), wherein each of the semiconductor chips has a carrier body (10) and a semiconductor body (16) arranged on an upper side (12) of the carrier body; c) attaching the plurality of semiconductor chips (6) to the auxiliary carrier (2), wherein the semiconductor chips (6) are spaced apart in a lateral direction (L) and wherein the semiconductor bodies (16) are facing away from the carrier body (10) as seen from the auxiliary carrier (2); d) forming a housing body composite (28) at least in regions between the carrier bodies (10) of adjacent semiconductor chips (6), wherein the semiconductor chips are completely formed e) removing the auxiliary carrier (2); f) reducing the housing composite (28); and g) individually separating the housing composite (28) into a plurality of optoelectronic semiconductor components (100), each semiconductor component comprising at least one semiconductor chip (6) and one part of the housing body composite as a housing body.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]

WO 2016/146297 A1



Es wird ein Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterbauelementen (100) angegeben, das folgende Schritte aufweist: a) Bereitstellen eines Hilfsträgers (2); b) Bereitstellen einer Mehrzahl von Halbleiterchips (6), wobei jeder der Halbleiterchips einen Trägerkörper (10) und einen auf einer Oberseite (12) des Trägerkörpers angeordneten Halbleiterkörper (16) aufweist; c) Befestigen der Mehrzahl von Halbleiterchips (6) auf dem Hilfsträger (2), wobei die Halbleiterchips (6) in einer lateralen Richtung (L) voneinander beabstandet sind und wobei die Halbleiterkörper (16) vom Trägerkörper (10) aus gesehen von dem Hilfsträger (2) abgewandt sind; d) Ausbilden eines Gehäusekörperverbunds (28) zumindest in Bereichen zwischen den Trägerkörpern (10) benachbarter Halbleiterchips (6), wobei die Halbleiterchips überformt werden; e) Entfernen des Hilfsträgers (2); f) Dünnen des Gehäusekörperverbunds (28); und g) Vereinzeln des Gehäusekörperverbunds (28) in eine Mehrzahl von optoelektronischen Halbleiterbauelementen (100), wobei jedes Halbleiterbauelement zumindest einen Halbleiterchip (6) und einen Teil des Gehäusekörperverbunds als Gehäusekörper aufweist.

Beschreibung

Verfahren zur Herstellung von optoelektronischen
Halbleiterbauelementen und optoelektronisches

5 Halbleiterbauelement

Diese Patentanmeldung beansprucht die Priorität der deutschen
Patentanmeldung DE 102015104138.3, deren Offenbarungsgehalt
hiermit durch Rückbezug aufgenommen wird.

10

Für Halbleiterbauelemente wie Leuchtdioden sind Bauformen
bekannt, bei denen die zur Erzeugung von Strahlung
vorgesehenen Halbleiterchips in vorgefertigte Gehäuse
montiert werden. Solche Bauformen sind zur Herstellung
15 besonders kompakter Leuchtdioden nur schwer miniaturisierbar.

Eine aus dem Stand der Technik bekannte Lösung dieses
Problems besteht darin, einen Gehäusekörperverbund
auszubilden, welcher zwischen matrixartig angeordneten
20 Halbleiterchips angeordnet ist. Die Halbleiterchips weisen
insbesondere einen auf einen Trägerkörper angeordneten
Halbleiterkörper mit einem zur Erzeugung und/oder Empfangen
von Strahlung vorgesehenen aktiven Bereich auf. Der
Gehäusekörperverbund kann beispielsweise mittels eines
25 Gießverfahrens hergestellt werden. In einem nachfolgenden
Verfahrensschritt wird der Gehäusekörperverbund in eine
Mehrzahl von optoelektronischen Halbleiterbauelementen
vereinzelte, sodass jedes vereinzelte Halbleiterbauelement
zumindest einen Halbleiterchip und einen Teil des
30 Gehäusekörperverbunds als Gehäusekörper aufweist.

Typischerweise weist ein solches Herstellungsverfahren einen
Schritt auf, in dem die Mehrzahl von Halbleiterchips auf

einem Hilfsträger befestigt wird, wobei die Halbleiterkörper vom Trägerkörper aus gesehen dem Hilfsträger zugewandt sind.

Hierbei tritt das Problem auf, dass der Gehäusekörperverbund nachfolgend gedünnt werden muss, beispielsweise durch einen Schleifprozess, wodurch einerseits eine Dicke der Halbleiterchips verringert wird, was zu einem Verlust an mechanischer Stabilität führen kann, und andererseits an einer Rückseite der Halbleiterchips aufgebrachte

Metallisierungen beschädigt bzw. entfernt werden. Letzteres erfordert einen zusätzlichen Verfahrensschritt, in welchem Metallisierungen an den Rückseiten der Halbleiterchips, genauer an den Rückseiten der Trägerkörper neu ausgebildet werden. Da die Positionierung der Metallisierungen nicht mit

der erforderlichen Präzision gewährleistet werden kann, bedecken die Metallisierungen gewöhnlicherweise auch einen Teil der Rückseite des Gehäusekörperverbunds. Dies erfordert, dass die Metallisierungen zusätzlich eine gute Haftung auf den Gehäusekörperverbund aufweisen müssen. Ein weiteres

Problem bei dem aus dem Stand der Technik bekannten Herstellungsverfahren liegt darin, dass zur Gewährleistung der mechanischen Stabilität der Halbleiterchips ein Polierprozess ausgeführt werden muss, welcher mit erheblichen Kosten verbunden ist.

Eine Aufgabe ist es, ein Verfahren zur Herstellung anzugeben, durch das optoelektronische Halbleiterbauelemente mit einer kompakten Bauform hergestellt werden können. Weiterhin soll ein solches Halbleiterbauelement angegeben werden.

Insbesondere ist es eine Aufgabe, die oben genannten Probleme in Verbindung mit der Rückseitenkontaktierung der Halbleiterchips weitestgehend zu unterbinden.

Diese Aufgaben werden unter anderem durch ein Verfahren beziehungsweise ein Halbleiterbauelement gemäß den unabhängigen Patentansprüchen gelöst. Ausgestaltungen und Zweckmäßigkeiten sind Gegenstand der abhängigen
5 Patentansprüche.

Es wird ein Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterbauelementen angegeben. Gemäß zumindest einer Ausführungsform des Verfahrens weist das
10 Verfahren einen Schritt auf, in dem ein Hilfsträger bereitgestellt wird. Der Hilfsträger kann flexibel, beispielsweise als Folie, oder starr ausgebildet sein.

Gemäß zumindest einer Ausführungsform des Verfahrens weist
15 das Verfahren einen Schritt auf, in dem eine Mehrzahl von Halbleiterchips bereitgestellt wird. Die Halbleiterchips weisen insbesondere einen Halbleiterkörper mit einem zur Erzeugung und/oder Empfangen von Strahlung vorgesehenen aktiven Bereich auf. Der Halbleiterkörper, insbesondere der
20 aktive Bereich enthält beispielsweise ein III-V-Verbindungshalbleitermaterial. Weiterhin umfasst der Halbleiterchip einen Trägerkörper, auf dessen Oberseite der Halbleiterkörper angeordnet ist. Mit Oberseite des Trägerkörpers wird im Folgenden stets die Seite des
25 Trägerkörpers bezeichnet, auf welcher der Halbleiterkörper angeordnet ist. Analog wird mit Rückseite des Trägerkörpers im Folgenden die Seite des Trägerkörpers bezeichnet, welche vom Halbleiterkörper abgewandt ist.

30 Dass eine Schicht oder ein Element „auf“ oder „über“ einer anderen Schicht oder einem anderen Element angeordnet oder aufgebracht ist, kann dabei hier und im Folgenden bedeuten, dass die eine Schicht oder das eine Element unmittelbar im

direkten mechanischen und/oder elektrischen Kontakt auf der anderen Schicht oder dem anderen Element angeordnet ist.

Weiterhin kann es auch bedeuten, dass die eine Schicht oder das eine Element mittelbar auf beziehungsweise über der

5 anderen Schicht oder dem anderen Element angeordnet ist.

Dabei können dann weitere Schichten und/oder Elemente zwischen der einen und der anderen Schicht angeordnet sein.

Beispielsweise ist der Trägerkörper ein Aufwachssubstrat für

10 die Halbleiterschichten des Halbleiterkörpers. Alternativ ist

der Trägerkörper von einem Aufwachssubstrat für die

Halbleiterschichten des Halbleiterkörpers verschieden. In

diesem Fall dient der Trägerkörper der mechanischen

Stabilisierung des Halbleiterkörpers, sodass das

15 Aufwachssubstrat hierfür nicht erforderlich ist und entfernt

werden kann. Ein Halbleiterchip, bei dem das Aufwachssubstrat entfernt ist, wird auch als Dünnschicht-Halbleiterchip

bezeichnet. Beispielsweise kann der Trägerkörper

(insbesondere dotiertes) Silizium, (insbesondere dotiertes)

20 Germanium oder ein Metall enthalten oder daraus bestehen.

Gemäß zumindest einer Ausführungsform des Verfahrens weist

das Verfahren einen Schritt auf, in dem die Mehrzahl von

Halbleiterchips auf dem Hilfsträger befestigt wird, wobei die

25 Halbleiterkörper vom Trägerkörper aus gesehen vom Hilfsträger

abgewandt sind. Die bevorzugt optoelektronischen

Halbleiterchips sind dabei in einer lateralen Richtung

voneinander beabstandet. Unter einer lateralen Richtung wird

hier und im Folgenden eine Richtung parallel zu einer

30 Haupterstreckungsebene des Hilfsträgers und/oder des

Halbleiterkörpers verstanden. Unter einer vertikalen Richtung

wird hier und im Folgenden analog eine Richtung senkrecht zu

einer Haupterstreckungsebene des Hilfsträgers und/oder des

Halbleiterkörpers verstanden. Beispielsweise kann der Hilfsträger als Klebefolie ausgebildet sein, auf welcher die Halbleiterchips haften. Die Mehrzahl von Halbleiterchips muss allerdings nicht notwendigerweise unmittelbar auf dem

- 5 Hilfsträger angeordnet sein. Es ist ausreichend, dass die Halbleiterchips beispielsweise auf einer haftenden Schicht, welche den Hilfsträger bedeckt, angeordnet sind, sodass sie zumindest mittelbar auf dem Hilfsträger befestigt sind.
- 10 Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem ein Gehäusekörperverbund ausgebildet wird, der zumindest bereichsweise zwischen den Trägerkörpern benachbarter Halbleiterchips angeordnet ist. Der Gehäusekörperverbund weist eine größere Dicke auf als die
- 15 Halbleiterchips. D.h. der Gehäusekörperverbund weist in vertikaler Richtung eine größere Ausdehnung auf als die Halbleiterchips. Somit werden die Halbleiterchips beim Ausbilden des Gehäusekörperverbunds überformt.
- 20 Bevorzugt ist ein vertikaler Abstand zwischen den Oberseiten der Trägerkörper und einer Oberseite des Gehäusekörperverbunds größer als 50 μm .

- Der Gehäusekörperverbund kann insbesondere mittels eines
- 25 Gießverfahrens hergestellt werden. Unter dem Begriff Gießverfahren fallen hierbei alle Herstellungsverfahren, bei denen eine Formmasse in eine vorgegebene Form eingebracht wird und insbesondere nachfolgend gehärtet wird. Insbesondere umfasst der Begriff Gießverfahren Gießen (*Casting*),
- 30 Spritzgießen (*Injection Molding*), Spritzpressen (*Transfer Molding*) und Formpressen (*Compression Molding*). Bevorzugt wird der Gehäusekörperverbund durch Formpressen oder durch

ein folienassistiertes Gießverfahren (*Film Assisted Transfer Molding*) ausgebildet.

Der Gehäusekörperverbund kann gefüllte oder ungefüllte
5 Gießharze (z. B. Epoxydharze oder Silikone) aufweisen. Der Gehäusekörperverbund kann eine Dicke zwischen 50 µm und 500 µm, bevorzugt zwischen 100 µm und 200 µm, typischerweise um die 150 µm aufweisen.

10 Beispielsweise wird der Gehäusekörperverbund durch ein schwarzes Material gebildet. Beispielsweise kann der Gehäusekörperverbund ein schwarzes Epoxid-Material („*black epoxy*“) enthalten oder aus diesem bestehen. Ein solches Material ist aufgrund seiner weiten Verbreitung in der
15 Elektronik besonders kostengünstig verfügbar und zeichnet sich durch eine gute Verarbeitbarkeit aus. Ein Epoxid-Material kann weiterhin den Vorteil haben, dass sich sein thermischer Ausdehnungskoeffizient von dem des Materials des Trägerkörpers nur wenig unterscheidet.

20 Alternativ wird der Gehäusekörperverbund durch ein weißes oder reflektierendes Material gebildet. Beispielsweise kann ein transparentes Matrixmaterial verwendet werden, in welches Streupartikel (beispielsweise aus Titanoxid) eingebettet
25 sind.

Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem der Hilfsträger entfernt wird, beispielsweise indem er delaminiert wird.

30 Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem der Gehäusekörperverbund gedünnt wird, beispielsweise mittels eines mechanischen

Verfahrens wie Schleifens oder Polierens. Das Dünnen des Gehäusekörperverbunds kann vor oder nach der Entfernung des Hilfsträgers erfolgen. Beispielsweise kann der Gehäusekörperverbund von der dem Hilfsträger abgewandten Seite her gedünnt werden.

Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem der Gehäusekörperverbund in eine Mehrzahl von optoelektronischen

Halbleiterbauelementen vereinzelt wird, wobei jedes Halbleiterbauelement zumindest einen Halbleiterchip und einen Teil des Gehäusekörperverbunds als Gehäusekörper aufweist. Die Gehäusekörper entstehen aus dem Gehäusekörperverbund also erst beim Vereinzeln und somit zu einem Zeitpunkt, zudem sich die Halbleiterchips bereits in dem Gehäusekörper befinden. Folge der Vereinzelung des Gehäusekörperverbunds ist es, dass Seitenflächen der entstehenden optoelektronischen Halbleiterbauelemente zumindest im Bereich der Gehäusekörper Vereinzelungsspuren aufweisen.

Gemäß zumindest einer Ausführungsform des Verfahrens weisen die Halbleiterchips jeweils eine auf einer Rückseite des Trägerkörpers ausgebildete Metallisierung auf, welche beim Entfernen des Hilfsträgers oder zumindest in einem der nachfolgenden Verfahrensschritte freigelegt wird, so dass sie von außen frei zugänglich ist. Bevorzugt ist hierbei, dass die Metallisierung mit dem Trägerkörper lateral bündig abschließt. Ebenso ist bevorzugt, dass die Metallisierungen bereits beim Befestigen der Mehrzahl von Halbleiterchips auf dem Hilfsträger ausgebildet sind, d.h. die Halbleiterchips werden bereits mit den Metallisierungen auf den Rückseiten der Trägerkörper bereitgestellt.

Dadurch, dass die Metallisierungen auf einer Rückseite des Gehäusekörperverbunds angeordnet sind und letzterer typischerweise von seiner Oberseite her gedünnt wird, bleiben die Metallisierungen beim Dünnen erhalten, insbesondere
5 unbeschädigt. Hierdurch entfällt die Notwendigkeit, die Metallisierungen in einem zusätzlichen Verfahrensschritt erneut an den Rückseiten der Trägerkörper auszubilden.

Gemäß zumindest einer Ausführungsform des Verfahrens wird auf
10 jeder der auf den Rückseiten der Trägerkörper ausgebildeten Metallisierungen in einem der Entfernung des Hilfsträgers nachfolgenden Verfahrensschritt eine Kontaktschicht ausgebildet. Die Kontaktschicht weist insbesondere ein gut lötbare Material auf und dient der externen Kontaktierung
15 des fertig gestellten optoelektronischen Halbleiterbauelements. Im Gegensatz zu der Metallisierung wird die Kontaktschicht bevorzugt zumindest bereichsweise (insbesondere unmittelbar) auch auf die Rückseite des Gehäusekörperverbunds aufgebracht.

20
Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem nach dem Entfernen des Hilfsträgers eine Konversionsschicht ausgebildet wird und jedes der vereinzelt Halbleiterbauelemente einen Teil der
25 Konversionsschicht aufweist. Die Konversionsschicht ist insbesondere dazu ausgebildet, in den Halbleiterchips erzeugte Primärstrahlung mit einer ersten Wellenlänge (beispielsweise aus dem blauen Spektralbereich) in Sekundärstrahlung mit einer von der ersten Wellenlänge
30 verschiedenen längeren Wellenlänge (beispielsweise aus dem gelben Spektralbereich) zu konvertieren. Beispielsweise ist das Halbleiterbauelement zur Erzeugung von Mischlicht, insbesondere von für das menschliche Auge weiß erscheinendem

Mischlicht, vorgesehen. Beispielsweise weist die Konversionsschicht eine Dicke zwischen 20 μm und 150 μm , besonders bevorzugt zwischen 40 μm und 100 μm auf. Gemäß zumindest einer Ausführungsform des Verfahrens wird die

5 Konversionsschicht durch Sprühbeschichtung ausgebildet und enthält beispielsweise ein Silikon mit einer geeigneten Viskosität, so dass es sich leicht sprühen lässt. Außerdem können in das Silikon geeignete Konversionspartikel eingebettet sein.

10

Gemäß zumindest einer Ausführungsform des Verfahrens werden die Halbleiterkörper nach dem Dünnen des Gehäusekörperverbunds zumindest bereichsweise, bevorzugt vollständig, freigelegt.

15

Gemäß zumindest einer Ausführungsform des Verfahrens weist jeder der Halbleiterchips eine Opferschicht auf, welche den Halbleiterkörper bedeckt, wobei die Opferschicht beim Dünnen des Gehäusekörperverbunds teilweise entfernt wird.

20 Beispielsweise wird beim Dünnen des Gehäusekörperverbunds in die Opferschicht hineingeschliffen, so dass sie ebenfalls gedünnt wird. Die Opferschichten wirken als Abstandshalter und ermöglichen es insbesondere, einen Schleifprozess oder ein ähnliches Verfahren am Gehäusekörperverbund

25 durchzuführen, ohne dass hierbei die Halbleiterkörper beschädigt werden. Die Verwendung der Opferschichten kann zur Folge haben, dass der Gehäusekörper den Halbleiterkörper im fertigen Halbleiterbauelement in einer vertikalen Richtung überragt und somit einen den Halbleiterkörper ringsum

30 umgebenden Rahmen ausbildet. Bevorzugt weisen die Opferschichten vor dem Dünnen des Gehäusekörperverbunds jeweils eine Dicke von mindestens 5 μm , besonders bevorzugt von mindestens 30 μm auf. Alternativ oder zusätzlich weisen

sie jeweils eine Dicke von höchstens 150 µm, besonders bevorzugt von höchstens 60 µm auf.

Gemäß zumindest einer Ausführungsform des Verfahrens weisen
5 die vor der Befestigung auf dem Hilfsträger bereitgestellten Halbleiterchips bereits jeweils die Opferschicht auf, welche bevorzugt auf der Oberseite des Trägerkörpers angeordnet ist und eine vom Trägerkörper abgewandte Seite des Halbleiterkörpers bedeckt.

10

Alternativ werden die Opferschichten erst nach der Befestigung der Halbleiterchips auf dem Hilfsträger ausgebildet, wiederum bevorzugt auf der Oberseite des Trägerkörpers und derart, dass sie jeweils eine vom
15 Trägerkörper abgewandte Seite des Halbleiterkörpers bedecken.

Gemäß zumindest einer Ausführungsform des Verfahrens wird jede der Opferschichten nach dem Dünnen des Gehäusekörperverbunds vollständig entfernt. Vor dem

20

Vereinzelungsschritt wird somit jede der Opferschichten vollständig entfernt, sodass die fertiggestellten

Halbleiterbauelemente frei von dem Material der Opferschicht

sind. Die Opferschicht besteht in diesem Fall bevorzugt aus

einem Material, welches einfach durch ein chemisches oder

25

physikalisches Verfahren entfernt werden kann. Beispielsweise

kann die Opferschicht aus einem Fotolack bestehen, welcher

bequem durch Einwirkung eines geeigneten Lösemittels, wie

beispielsweise von Wasser, aufgelöst werden kann.

30

Gemäß zumindest einer Ausführungsform des Verfahrens bleibt

ein den Halbleiterkörper bedeckender Teil der Opferschicht

auf dem Halbleiterkörper auch nach dem Dünnen des

Gehäusekörperverbunds angeordnet. Die Opferschichten bleiben

also zumindest teilweise erhalten und sind Teil der fertiggestellten Halbleiterbauelemente. Beispielsweise können die Opferschichten ein Konversionsmaterial aufweisen, so dass der jeweils in den fertig gestellten Halbleiterbauelementen verbleibende Teil als Konversionsschicht wirken kann.

Gemäß zumindest einer Ausführungsform des Verfahrens wird zwischen dem Bereitstellen der Halbleiterchips und deren Befestigung auf dem Hilfsträger ein fotostrukturierbares Material auf die Halbleiterchips und in von den

Halbleiterchips freigelassenen Bereichen des Hilfsträgers aufgebracht, das fotostrukturierbare Material durch den Hilfsträger hindurch belichtet und das fotostrukturierbare Material zumindest in den von den Halbleiterchips freigelassenen Bereichen entfernt, wobei das nicht entfernte und die Halbleiterkörper bedeckende fotostrukturierbare Material eine Vielzahl von Opferschichten bildet. Hierdurch wird ein selbstjustierender Prozess zur Ausbildung der Opferschichten bereitgestellt, in welchem durch den Hilfsträger hindurch belichtet wird und die Halbleiterchips das fotostrukturierbare Material bereichsweise abschatten. Die Halbleiterchips wirken somit als Maske in einem fotolithografischen Prozess, wodurch die Verwendung einer zusätzlichen externen Maske nicht erforderlich ist.

Ein optoelektronisches Halbleiterbauelement weist gemäß zumindest einer Ausführungsform einen zur Erzeugung und/oder zum Empfangen von Strahlung vorgesehenen Halbleiterchip mit einem auf einer Oberseite eines Trägerkörpers angeordneten Halbleiterkörper auf.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements weist das Halbleiterbauelement einen Gehäusekörper auf, der den Trägerkörper des Halbleiterchips

in einer lateralen Richtung bereichsweise umgibt, wobei Seitenflächen des Gehäusekörpers Vereinzelungsspuren aufweisen.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements ist auf einer Rückseite des Trägerkörpers eine Metallisierung und bevorzugt auf der Metallisierung eine Kontaktschicht ausgebildet.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements schließt die Metallisierung mit dem Trägerkörper lateral bündig ab.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements ist eine Rückseite des Gehäusekörpers frei von der Metallisierung.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements ist die Kontaktschicht zumindest bereichsweise auf die Rückseite des Gehäusekörpers aufgebracht.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements überragt der Gehäusekörper den Halbleiterkörper vom Trägerkörper aus gesehen vertikal, d.h. der Gehäusekörper bildet einen den Halbleiterkörper ringsum umgebenden Rahmen aus.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterbauelements ist ein vertikaler Abstand zwischen der Oberseite des Trägerkörpers und einer Oberseite des Gehäusekörpers größer als 5 μm .

Das vorstehend beschriebene Verfahren zur Herstellung von optoelektronischen Halbleiterbauelementen ist für die Herstellung des optoelektronischen Halbleiterbauelements besonders geeignet. Im Zusammenhang mit dem Verfahren
5 angeführte Merkmale können daher auch für das Halbleiterbauelement herangezogen werden oder umgekehrt.

Weitere Merkmale, Ausgestaltungen und Zweckmäßigkeiten ergeben sich aus der folgenden Beschreibung der
10 Ausführungsbeispiele in Verbindung mit den Figuren.

Gleiche, gleichartige oder gleich wirkende Elemente sind in den Figuren mit denselben Bezugszeichen versehen.

15 Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als maßstäblich zu betrachten. Vielmehr können einzelne Elemente und insbesondere Schichtdicken zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben groß
20 dargestellt sein.

Es zeigen:

Die Figuren 1A bis 1J und 2A bis 2I ein Verfahren zur
25 Herstellung von optoelektronischen Halbleiterbauelementen gemäß verschiedener Ausführungsbeispiele anhand von jeweils in schematischer Schnittansicht dargestellten Zwischenschritten; und

30

Die Figuren 3A bis 3D eine mögliche Herstellung von Opferschichten.

In den Figuren 1A bis 1J ist ein Ausführungsbeispiel für ein Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterbauelementen gezeigt.

- 5 In dem in Figur 1A dargestellten Verfahrensschritt wird eine Mehrzahl von Halbleiterchips 6 auf einem Hilfsträger 2 und einer über dem Hilfsträger 2 angeordneten Klebeschicht 4 befestigt. Jeder der Halbleiterchips 6 umfasst einen Trägerkörper 10 mit einer Oberseite 12 und einer Rückseite
- 10 14, einen auf der Oberseite 12 des Trägerkörpers angeordneten Halbleiterkörper 16, einen Oberseitenkontakt 20 sowie eine auf der Rückseite 14 des Trägerkörpers ausgebildete Metallisierung 18.
- 15 Die nachfolgende Beschreibung erfolgt exemplarisch für strahlungsemitierende Halbleiterbauelemente. Die Halbleiterchips 6 sind beispielsweise Lumineszenzdiodehalbleiterchips, etwa Leuchtdiodehalbleiterchips. Davon abweichend können die
- 20 Halbleiterbauelemente aber auch zum Empfangen von Strahlung vorgesehen sein und beispielsweise einen als Fotodiode ausgebildeten Halbleiterchip aufweisen.

- Die Halbleiterchips 6 werden derart auf den Hilfsträger 2
- 25 angeordnet, dass sie in einer lateralen Richtung L voneinander beabstandet sind und die Halbleiterkörper 16 von den Trägerkörpern 10 aus gesehen von dem Hilfsträger 2 abgewandt sind. Der Hilfsträger 2 kann auch als eine selbsthaftende Folie ausgebildet sein, sodass keine separate
- 30 Klebeschicht 4 vorgesehen sein muss. Die Halbleiterchips 6 sind matrixartig angeordnet und in einer lateralen Richtung L, das heißt in einer Richtung parallel zur

Haupterstreckungsebene des Hilfsträgers 2 voneinander beabstandet.

Des Weiteren werden auf dem Hilfsträger 2 eine Vielzahl von
5 Durchkontaktierungselementen 8 angeordnet, welche jeweils ein
Kontaktelement 22, beispielsweise aus dotiertem Silizium,
sowie weitere Metallisierungen 24, 26 an der Oberseite und
der Rückseite aufweisen. Analog kann eine Vielzahl von ESD-
Schutzelementen auf dem Hilfsträger 2 angeordnet werden
10 (nicht dargestellt).

In dem in Figur 1B gezeigten Verfahrensschritt wird ein
Gehäusekörperverbund 28 beispielsweise durch Formpressen
erzeugt, welcher Bereiche zwischen benachbarten
15 Halbleiterchips 6 und Durchkontaktierungselementen 8
zumindest bereichsweise ausfüllt und welche die genannten
Elemente überformt. Dies bedeutet, dass der
Gehäusekörperverbund 28 die Halbleiterchips 6 und die
Durchkontaktierungselemente 8 auf einer von dem Hilfsträger 2
20 abgewandten Seite vollflächig überdeckt und in dem
vorliegenden Ausführungsbeispiel unmittelbar bedeckt. Der
Gehäusekörperverbund 28 weist somit eine größere Ausdehnung
in vertikaler Richtung V auf als die Halbleiterchips 6. Eine
Oberseite 30 des Gehäusekörperverbunds 28 kann beispielsweise
25 von dem Halbleiterkörper 16 und/oder von der Oberseite 12 des
Trägerkörpers eines Halbleiterchips 6 einen Abstand von mehr
als 200 µm, bevorzugt mehr als 500 µm, beispielsweise mehr
als 1 mm, aufweisen.

30 In dem in Figur 1C dargestellten Verfahrensschritt wird der
Hilfsträger 2 durch Delaminieren entfernt. Hierbei werden die
Metallisierungen 18 auf den Rückseiten der Trägerkörper 10
der Halbleiterchips 6 freigelegt und sind nunmehr von außen

zugänglich. Analoges gilt für die Rückseitenmetallisierungen 26 der Durchkontaktierungselemente 8.

In dem in Figur 1D gezeigten Verfahrensschritt werden auf den
5 Metallisierungen 18 auf den Rückseiten 14 der Trägerkörper 10
jeweils Kontaktschichten 32 ausgebildet, welche
beispielsweise aus einem gut lötbaren Material bestehen und
eine externe Kontaktierung gewährleisten sollen. Im Gegensatz
zu der Metallisierung 18, welche lateral bündig mit dem
10 Trägerkörper 10 abschließt, überragt die Kontaktschicht 32
jedes Halbleiterchips den Trägerkörper 10 in einer lateralen
Richtung und bedeckt somit zumindest einen Teil einer
Rückseite 31 des Gehäusekörperverbundes 28. Analoges gilt für
einen auf der Rückseitenmetallisierung 26 des
15 Durchkontaktierungselements 8 ausgebildeten Lötkontakt 34.

In dem nachfolgenden, in Figur 1E gezeigten Verfahrensschritt
wird der Gehäusekörperverbund 28 von der Oberseite 30 her
gedünnt, beispielsweise mittels eines mechanischen Verfahrens
20 wie Schleifens, sodass die Oberseite 30 des
Gehäusekörperverbunds 28 einen geringeren Abstand (von
beispielsweise bis zu 1 µm) von einer Oberseite des
Halbleiterkörpers 16 aufweist. Der Abstand kann in weiteren
Ausführungsbeispielen bis zu mehreren Millimetern betragen.

25

In dem in Figur 1F gezeigten Verfahrensschritt wird weiteres
Material des Gehäusekörperverbunds 28 von der Oberseite 30
her abgetragen, beispielsweise durch Lösen des Materials des
Gehäusekörperverbundes durch chemische Lösungsmittel oder ein
30 Plasma, sodass die Halbleiterkörper 16 (insbesondere deren
strahlungsemitternde oder -empfangende Oberfläche) und die
oberseitigen Kontakte 20, 24 freiliegen. In dem
nachfolgenden, in Figur 1G dargestellten Verfahrensschritt

wird eine Isolierungsschicht 36 auf den oberseitig freiliegenden Kontakten 20, 24 ausgebildet, auf die nachfolgend (Figur 1H) ein planares Kontaktelement 38 aufgebracht wird, welches eine elektrische Verbindung
5 zwischen dem Oberseitenkontakt 20 des Halbleiterchips 6 und der Vorderseitenmetallisierung 24 des Durchkontaktierungselements 8 herstellt.

In dem in Figur 1I gezeigten Verfahrensschritt wird durch
10 Sprühbeschichtung eine Konversionsschicht 40 ausgebildet, welche den gesamten Verbund auf dessen Oberseite großflächig bedeckt.

Zum Vereinzeln in Halbleiterbauelemente 100 wird der
15 Gehäusekörperverbund 28 sowie die Konversionsschicht 40 entlang von Vereinzelungslinien 42 durchtrennt. Dies kann beispielsweise mechanisch, etwa mittels Sägens oder Stanzens, chemisch, beispielsweise mittels Ätzens, und/oder mittels kohärenter Strahlung, etwa durch Laserablation, erfolgen.
20 Jedes Halbleiterbauelement 100 weist einen Trägerkörper 10, einen Halbleiterkörper 16, einen Teil der Konversionsschicht 40 und einen Teil des Gehäusekörperverbunds 28 als Gehäusekörper auf. An Seitenflächen 44 des Gehäusekörpers sind Vereinzelungsspuren vorhanden.

25

In den Figuren 2A bis 2I ist ein weiteres Ausführungsbeispiel für ein Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterbauelementen dargestellt. In diesem Ausführungsbeispiel wird der Gehäusekörperverbund 28
30 derart ausgebildet, dass er keinen unmittelbaren Kontakt mit den Halbleiterkörpern 16 der Halbleiterchips 6 aufweist. Sowohl die Halbleiterchips 6 als auch die Durchkontaktierungselemente 8 weisen auf deren Oberseiten

Opferschichten 46, 48 auf, welche als Abstandshalter wirken und einen Schutz der Halbleiterkörper 16 sowie der oberseitigen Kontakte 20, 24 gewährleisten. Die Figuren 2B und 2C stellen Verfahrensschritte dar, welche den in den
5 Figuren 1C und 1D gezeigten Schritten gemäß dem ersten Ausführungsbeispiel entsprechen.

In dem in Figur 2D gezeigten Verfahrensschritt wird der Gehäusekörperverbund 28 wiederum gedünnt, wobei die
10 Opferschichten 46, 48 bereits teilweise entfernt werden. Beispielsweise wird ein Schleifprozess verwendet und in die Opferschichten 46, 48 hineingeschliffen. Die Verwendung der Opferschichten 46, 48 erlaubt es, den Schleifprozess mit einer geringeren Anforderung an die Präzision durchzuführen;
15 der Gehäusekörperverbund 28 wird oberhalb der Halbleiterchips 6, insbesondere der Halbleiterkörper 16, und der Durchkontaktierungselemente 8 entfernt, ohne dass hierbei die Oberseiten der genannten Elemente beschädigt werden. Die Ausführung eines aufwändigen Polierprozesses entfällt
20 hierdurch.

In dem in Figur 2E gezeigten Verfahrensschritt werden die Opferschichten 46, 48 entfernt, beispielsweise durch Verwendung eines Lösungsmittels, welches selektiv gegenüber
25 dem Material des Gehäusekörperverbunds 28 ist. Der Gehäusekörperverbund 28 überragt die Halbleiterkörper 16 in einer vertikalen Richtung und bildet somit jeweils einen Rahmen um diese herum aus. Im Bereich der Halbleiterkörper 16 werden hierdurch Kavitäten erzeugt, welche die optischen
30 Eigenschaften der fertiggestellten Bauteile verbessern. Die nachfolgenden, in den Figuren 2F bis 2I gezeigten Verfahrensschritte verlaufen analog zu dem in den Figuren 1A bis 1J gezeigten Ausführungsbeispiel.

Die Opferschichten 46, 48 können aus einem fotostrukturierbaren Material, beispielsweise einem (insbesondere silikonbasierten) Fotolack bestehen oder aus einem keramischen Material, Silikon, Epoxid, Glas, Aerogelen oder einer weiteren glasartigen Substanz. Des Weiteren können die Opferschichten 46, 48 Konversionsmaterialien, beispielsweise Lumineszenzkonversionsmaterialien, Quantenpunkte oder andere Materialien zur Steuerung einer Lichtauskopplung, wie beispielsweise Streupartikel, enthalten. In diesem Falle können die Opferschichten 46 gemäß eines weiteren, nicht dargestellten Ausführungsbeispiel im Bereich der Halbleiterkörper 16 erhalten bleiben und dort eine Konversionsschicht bilden. Beispielsweise kann in dem in Figur 2E dargestellten Verfahrensschritt eine Öffnung der Opferschichten 46, 48 lediglich im Bereich der Oberseitenkontakte 20, 24 erfolgen.

Die Figuren 3A bis 3D zeigen eine mögliche Herstellung der im vorangegangenen Ausführungsbeispiel gezeigten Opferschichten. Nach der in Figur 3A gezeigten Befestigung der Halbleiterchips 6 und der Durchkontaktierungselemente 8 auf dem Hilfsträger 2 wird ein fotostrukturierbares Material 50 großflächig auf dem gesamten Verbund, das heißt insbesondere auf die Oberseiten der Halbleiterchips 6 und der Durchkontaktierungselemente 8, sowie in den von den genannten Elementen freigelassenen Bereichen des Hilfsträgers aufgebracht. Nachfolgend wird das fotostrukturierbare Material 50 durch den Hilfsträger 2 und die Klebeschicht 4 hindurch belichtet (angedeutet durch Pfeile in Figur 3C) und hierdurch entwickelt. Im nachfolgenden, in Figur 3D dargestellten Verfahrensschritt wird das fotostrukturierbare Material 50 zumindest in den von den Halbleiterchips 6 und den Durchkontaktierungselementen 8 freigelassenen Bereichen

entfernt, sodass das nicht entfernte fotostrukturierbare Material auf den Oberseiten der Halbleiterchips 6 und der Durchkontaktierungselemente 8 erhalten bleibt und diese bedeckt. Hierdurch werden die Opferschichten 46, 48 ausgebildet.

Anders als in den Figuren 3A bis 3D dargestellt, können die Opferschichten 46, 48 auch durch einen fotolithografischen Prozess ausgebildet werden, bei welchem eine externe Maske im Bereich der Oberseite 30 des Gehäusekörperverbunds 28 angeordnet wird (nicht dargestellt). Alternativ können die Opferschichten 46, 48 auch durch eine andere Platzierungsmethode ausgebildet werden, bei welcher das Material lediglich auf den Oberseiten der Halbleiterchips 6 und der Durchkontaktierungselemente 8, aber nicht in die von den Elementen 6, 8 freigelassenen Bereiche des Hilfsträgers 2 aufgebracht wird.

In einem weiteren, nicht dargestellten Ausführungsbeispiel wird der Gehäusekörperverbund 28 nach Ausbildung der Kontaktschichten 32 (also nach Ausführung der in Figur 1D oder 2C gezeigten Verfahrensschritte) auf einen zusätzlichen Hilfsträger oder auf zwei oder mehr übereinander angeordnete zusätzliche Hilfsträger angeordnet; hierdurch wird die Ausführung der nachfolgenden Verfahrensschritte durch Erhöhung der mechanischen Stabilität erleichtert. Der zusätzliche Hilfsträger oder die zusätzlichen Hilfsträger können auch noch im Vereinzelungsschritt vorgesehen sein. Genauer kann eine Vereinzelung dadurch erfolgen, dass der Gehäusekörperverbund entlang der Vereinzelungslinien aufgesägt bis in den zusätzlichen Hilfsträger oder zumindest bis in einen der zusätzlichen Hilfsträger hinein. In einem nachfolgenden Verfahrensschritte können die vereinzelter

optoelektronischen Halbleiterbauelemente von dem zusätzlichen Hilfsträger abgetrennt, beispielsweise abgelöst werden.

Die Erfindung ist nicht durch die Beschreibung anhand der
5 Ausführungsbeispiele beschränkt. Viel mehr umfasst die
Erfindung jedes neue Merkmal sowie jede Kombination von
Merkmalen, was insbesondere jede Kombination von Merkmalen in
den Patentansprüchen beinhaltet, auch wenn dieses Merkmal
oder diese Kombination selbst nicht explizit in den
10 Patentansprüchen oder den Ausführungsbeispielen angegeben
ist.

Patentansprüche

1. Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterbauelementen (100) mit den Schritten:
- 5 a) Bereitstellen eines Hilfsträgers (2);
- b) Bereitstellen einer Mehrzahl von Halbleiterchips (6), wobei jeder der Halbleiterchips einen Trägerkörper (10) und einen auf einer Oberseite (12) des Trägerkörpers angeordneten Halbleiterkörper (16) aufweist;
- 10 c) Befestigen der Mehrzahl von Halbleiterchips (6) auf dem Hilfsträger (2), wobei die Halbleiterchips (6) in einer lateralen Richtung (L) voneinander beabstandet sind und wobei die Halbleiterkörper (16) vom
- 15 Trägerkörper (10) aus gesehen von dem Hilfsträger (2) abgewandt sind;
- d) Ausbilden eines Gehäusekörperverbunds (28) zumindest in Bereichen zwischen den Trägerkörpern (10) benachbarter Halbleiterchips (6), wobei die
- 20 Halbleiterchips überformt werden;
- e) Entfernen des Hilfsträgers (2);
- f) Dünnen des Gehäusekörperverbunds (28); und
- g) Vereinzeln des Gehäusekörperverbunds (28) in eine Mehrzahl von optoelektronischen Halbleiterbauelementen
- 25 (100), wobei jedes Halbleiterbauelement zumindest einen Halbleiterchip (6) und einen Teil des Gehäusekörperverbunds als Gehäusekörper aufweist.
2. Verfahren nach Anspruch 1, bei dem jeder der in Schritt
- 30 b) bereitgestellten Halbleiterchips (6) eine auf einer Rückseite (14) des Trägerkörpers ausgebildete Metallisierung (18) aufweist, welche in Schritt e) oder in einem nachfolgenden Schritt freigelegt wird.

3. Verfahren nach Anspruch 2, bei dem auf jeder der auf der Rückseite (14) des Trägerkörpers (10) ausgebildeten Metallisierungen (18) nach Schritt e) eine Kontaktschicht (32) ausgebildet wird.

5

4. Verfahren nach einem der vorangehenden Ansprüche, bei dem eine Konversionsschicht (40) ausgebildet wird und jedes der in Schritt g) vereinzelt Halbleiterbauelemente einen Teil der Konversionsschicht aufweist.

10

5. Verfahren nach Anspruch 4, bei dem die Konversionsschicht (40) durch Sprühbeschichtung ausgebildet wird.

15

6. Verfahren nach einem der vorangehenden Ansprüche, bei dem die Halbleiterkörper (16) nach dem Dünnen des Gehäusekörperverbunds (28) zumindest bereichsweise freigelegt werden.

20

7. Verfahren nach einem der vorangehenden Ansprüche, bei dem jeder der Halbleiterchips (6) eine Opferschicht (46) aufweist, welche den Halbleiterkörper (16) bedeckt, und bei dem die Opferschicht (46) im Schritt f) teilweise entfernt wird.

25

8. Verfahren nach Anspruch 7, die Opferschicht (46) nach Schritt f) vollständig entfernt wird.

30

9. Verfahren nach Anspruch 7, ein den Halbleiterkörper (16) bedeckender Teil der

Opferschicht (46) nach Schritt f) auf diesem angeordnet bleibt.

10. Verfahren nach Anspruch 7,
5 bei dem der den Halbleiterkörper (16) bedeckende Teil der Opferschicht (46) ein Konversionsmaterial aufweist.
11. Verfahren nach einem der vorangehenden Ansprüche, bei dem zwischen Schritt b) und c) ein fotostrukturierbares
10 Material (50) auf die Halbleiterchips und in von den Halbleiterchips freigelassenen Bereichen des Hilfsträgers (2) aufgebracht, das fotostrukturierbare Material durch den Hilfsträger hindurch belichtet und das fotostrukturierbare Material zumindest in den von
15 den Halbleiterchips freigelassenen Bereichen entfernt wird, wobei das nicht entfernte und die Halbleiterkörper bedeckende fotostrukturierbare Material eine Vielzahl von Opferschichten (46) bildet.
- 20 12. Optoelektronisches Halbleiterbauelement (100), wobei
- das Halbleiterbauelement einen zur Erzeugung und/oder zum Empfangen von Strahlung vorgesehenen Halbleiterchip (6) mit einem auf einer Oberseite (12) eines Trägerkörpers (10) angeordneten Halbleiterkörper (16)
25 aufweist;
- das Halbleiterbauelement einen Gehäusekörper aufweist, der den Trägerkörper des Halbleiterchips in einer lateralen Richtung (L) zumindest bereichsweise umgibt, wobei Seitenflächen (44) des Gehäusekörpers
30 Vereinzelungsspuren aufweisen;
- auf einer Rückseite (14) des Trägerkörpers (10) eine Metallisierung (18) und auf der Metallisierung eine Kontaktschicht (32) ausgebildet ist; und

- die Metallisierung (18) mit dem Trägerkörper lateral bündig abschließt.

13. Optoelektronisches Halbleiterbauelement (100) nach
5 Anspruch 12, wobei eine Rückseite (31) des
 Gehäusekörpers frei von der Metallisierung (18) ist.

14. Optoelektronisches Halbleiterbauelement (100) nach
 Anspruch 12 oder 13, wobei die Kontaktschicht (32)
10 zumindest bereichsweise auf der Rückseite (31) des
 Gehäusekörpers angeordnet ist.

15. Optoelektronisches Halbleiterbauelement (100) nach einem
 der Ansprüche 12 bis 14, wobei der Gehäusekörper den
15 Halbleiterkörper (16) vom Trägerkörper (10) aus gesehen
 vertikal überragt.

16. Optoelektronisches Halbleiterbauelement (100) nach einem
 der Ansprüche 12 bis 15, wobei ein vertikaler Abstand
20 zwischen der Oberseite (12) des Trägerkörpers (10) und
 einer Oberseite (30) des Gehäusekörpers größer als 5 μm
 ist.

17. Optoelektronisches Halbleiterbauelement (100) nach einem
25 der Ansprüche 12 bis 16, wobei das optoelektronische
 Halbleiterbauelement (100) eine Konversionsschicht (40)
 aufweist.

FIG 1A

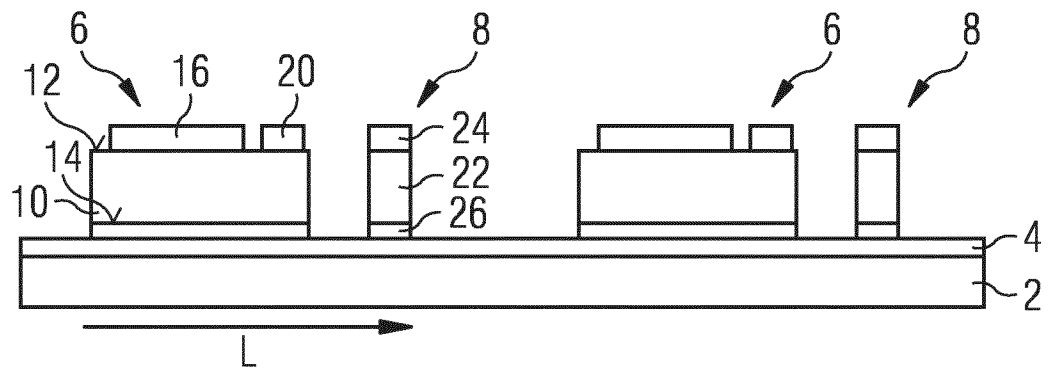


FIG 1B

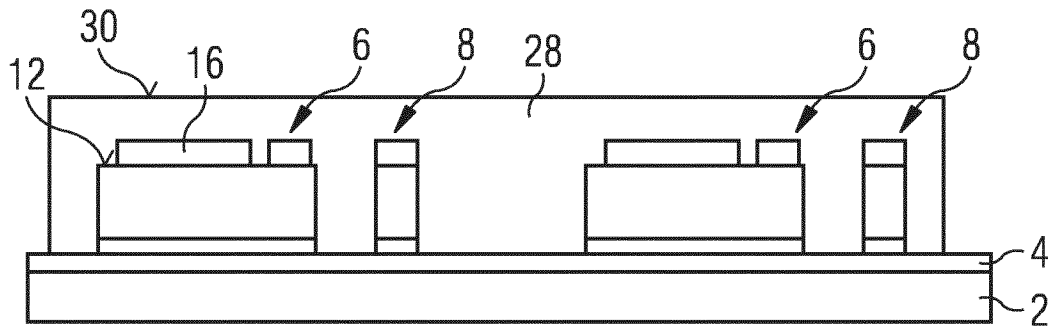


FIG 1C

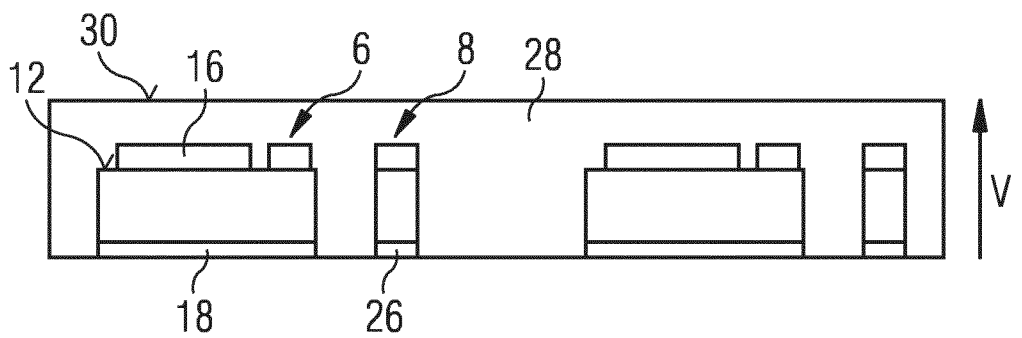


FIG 1D

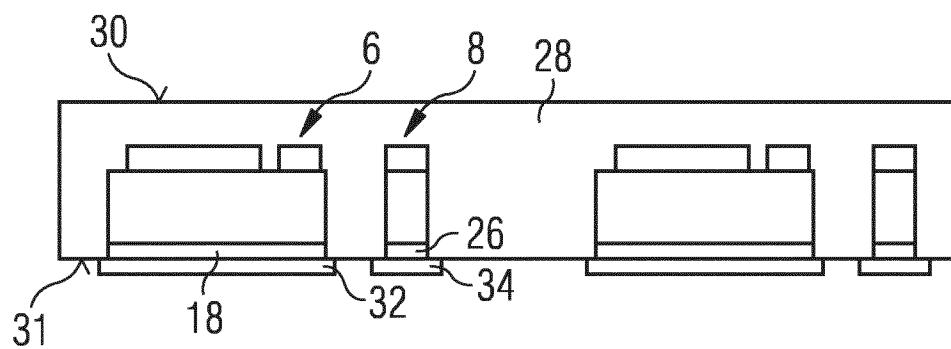


FIG 1E

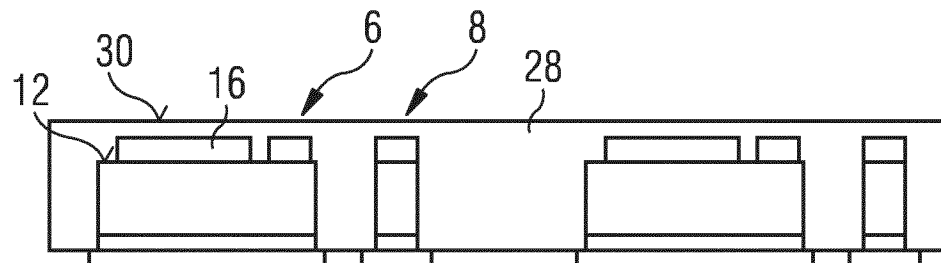


FIG 1F

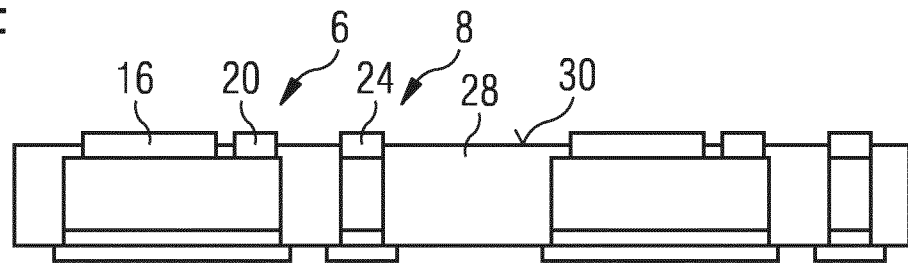


FIG 1G

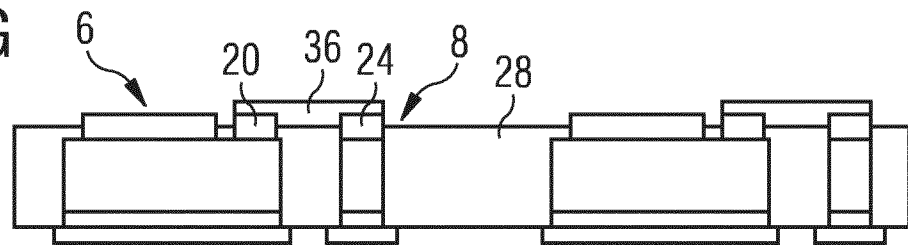


FIG 1H

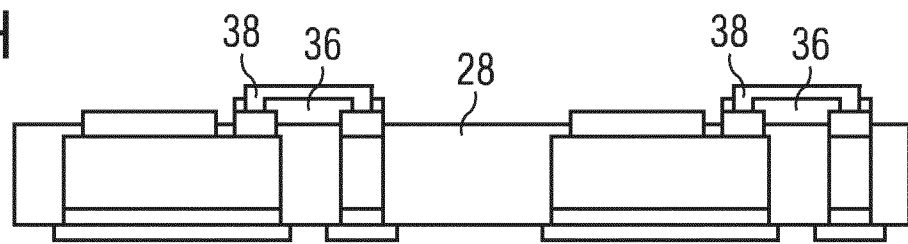


FIG 1I

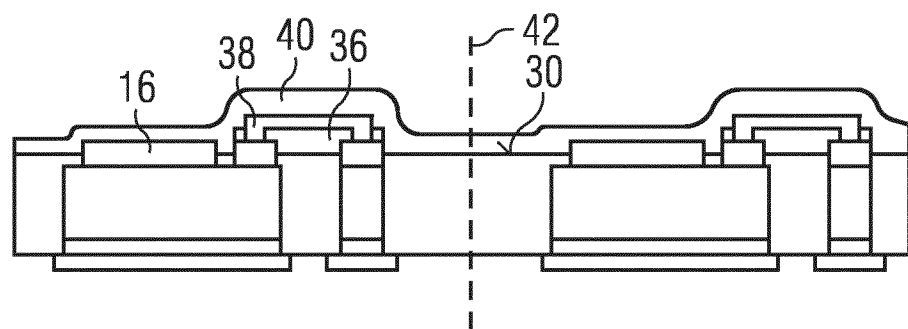


FIG 1J

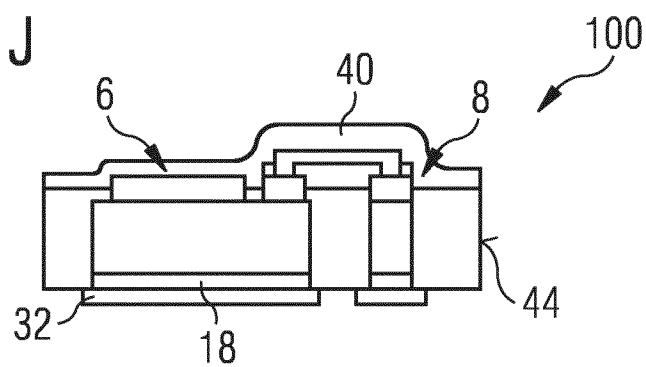


FIG 2A

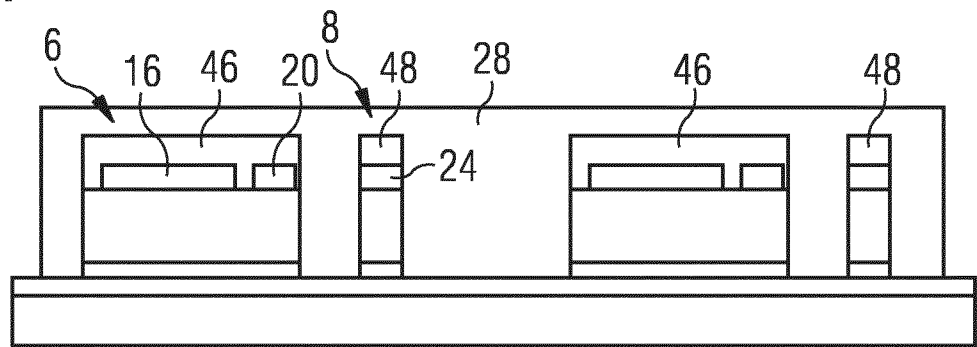


FIG 2B

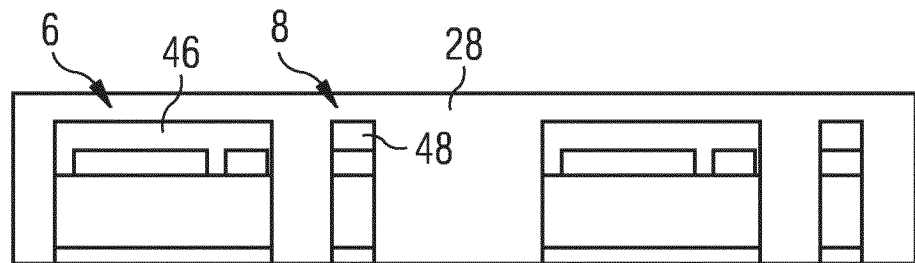


FIG 2C

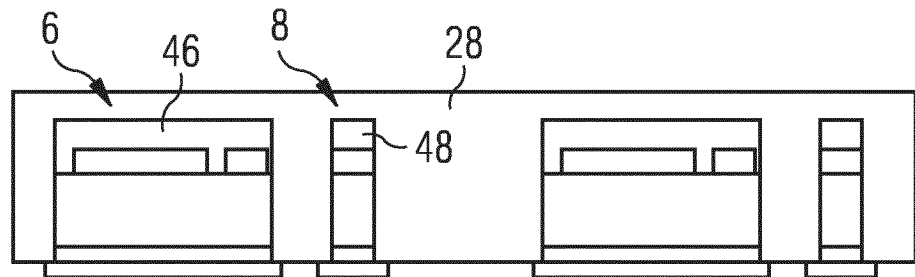


FIG 2D

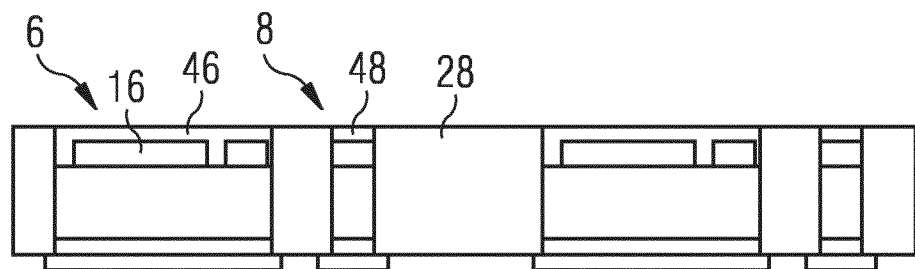


FIG 2E

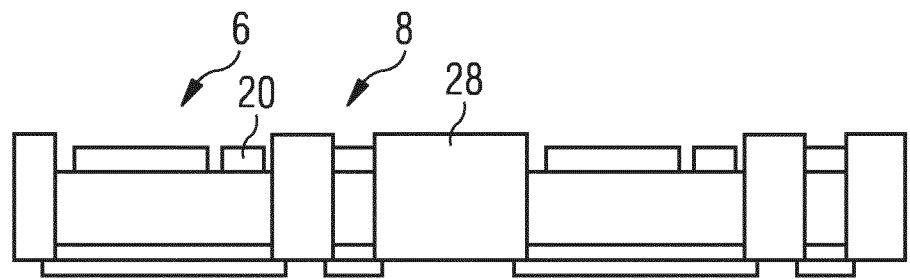


FIG 2F

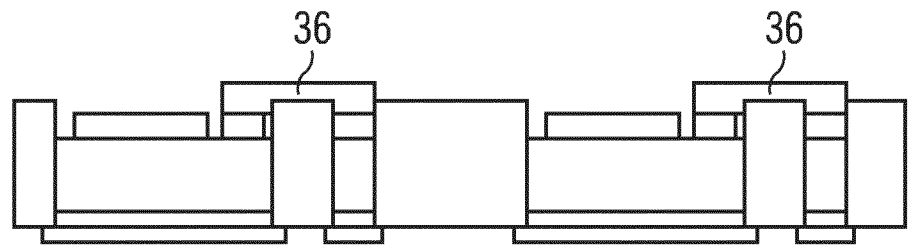


FIG 2G

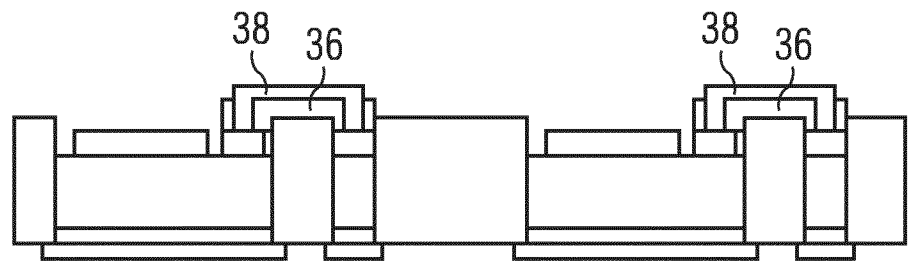


FIG 2H

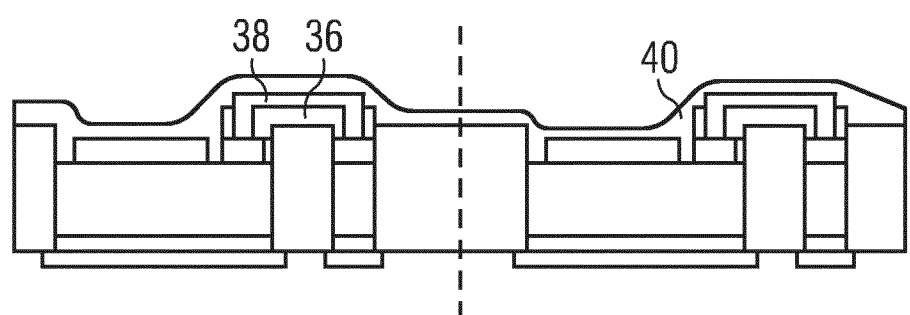


FIG 2I

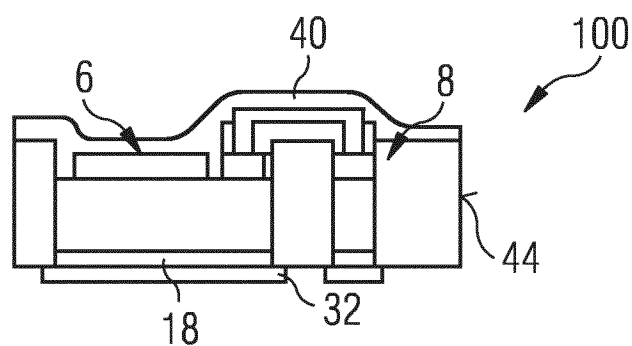


FIG 3A

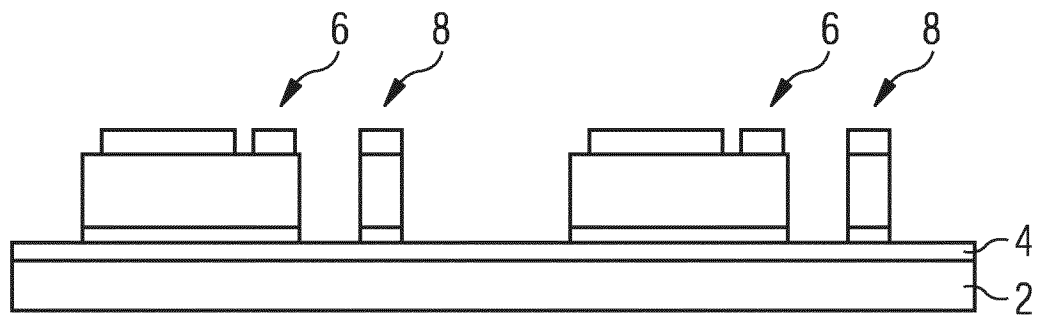


FIG 3B

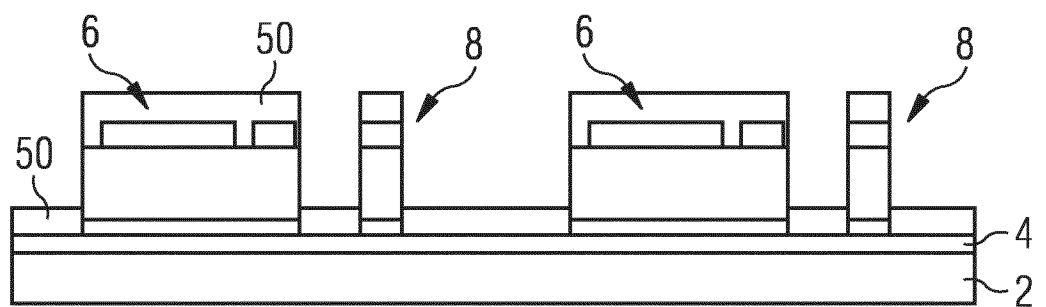


FIG 3C

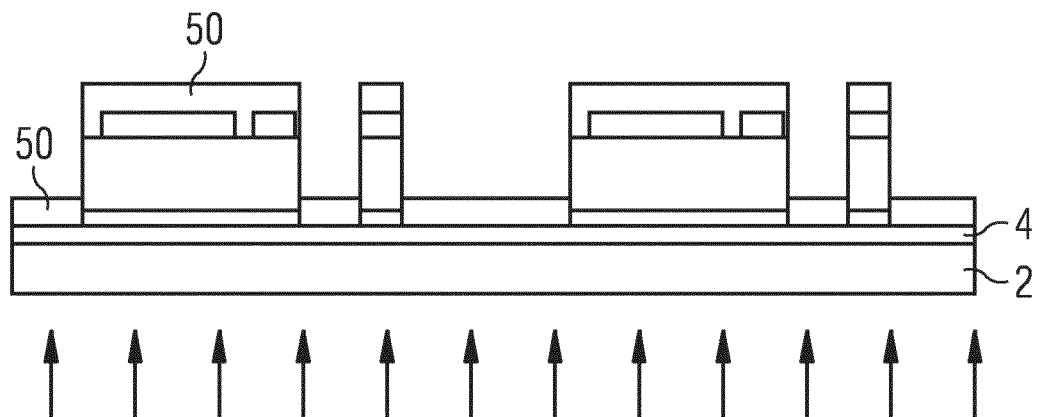
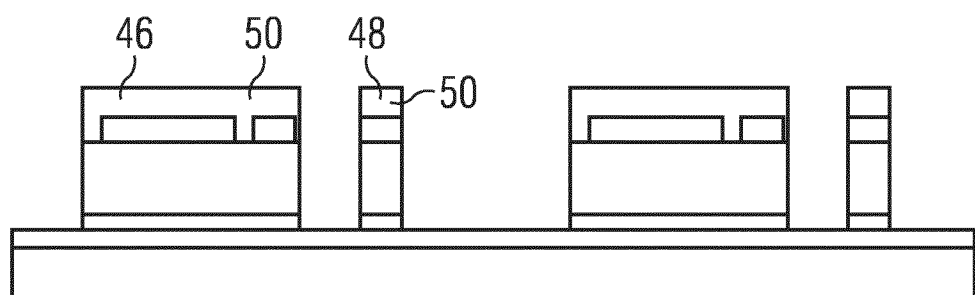


FIG 3D



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/051986

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L33/54 H01L33/48
ADD. H01L33/62

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 10 2009 036621 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 10 February 2011 (2011-02-10)	12-14
Y	paragraphs [0010], [0025], [0027], [0040] - [0047]; figures 1-5 -----	1-11, 15-17
Y	DE 10 2012 102420 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26 September 2013 (2013-09-26) paragraphs [0035] - [0054]; figure 1 -----	1-10, 15-17
Y	WO 2010/132552 A1 (UNIV ILLINOIS [US]; ROGERS JOHN A [US]; NUZZO RALPH [US]; KIM HOON-SIK) 18 November 2010 (2010-11-18) paragraphs [0480], [0481]; figure 48 ----- -/-	11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

22 March 2016

Date of mailing of the international search report

31/03/2016

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Müller-Kirsch, Lutz

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/051986

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 2 262 012 A2 (SONG JUNE O [KR]) 15 December 2010 (2010-12-15) paragraphs [0126] - [0134]; figures 41-45 -----	1
A	WO 2012/131288 A1 (CAMBRIDGE DISPLAY TECH [GB]; FLEISSNER ARNE [GB]; MALIK SURAMA [GB]; B) 4 October 2012 (2012-10-04) figure 4 -----	11
A	US 2008/099843 A1 (WANG YI-KAI [TW] ET AL) 1 May 2008 (2008-05-01) paragraphs [0026], [0027]; figures 2, 3 -----	11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2016/051986

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 102009036621 A1	10-02-2011	CN 102473814 A	23-05-2012
		DE 102009036621 A1	10-02-2011
		EP 2462633 A1	13-06-2012
		JP 5801805 B2	28-10-2015
		JP 2013501368 A	10-01-2013
		JP 2016021583 A	04-02-2016
		KR 20120056269 A	01-06-2012
		TW 201115792 A	01-05-2011
		US 2012119233 A1	17-05-2012
		US 2014284645 A1	25-09-2014
		US 2016056343 A1	25-02-2016
		WO 2011015449 A1	10-02-2011

DE 102012102420 A1	26-09-2013	DE 102012102420 A1	26-09-2013
		US 2015041832 A1	12-02-2015
		WO 2013139735 A1	26-09-2013

WO 2010132552 A1	18-11-2010	EP 2430652 A1	21-03-2012
		KR 20120065273 A	20-06-2012
		US 2010317132 A1	16-12-2010
		US 2015132873 A1	14-05-2015
		WO 2010132552 A1	18-11-2010

EP 2262012 A2	15-12-2010	CN 102106001 A	22-06-2011
		EP 2262012 A2	15-12-2010
		JP 5220916 B2	26-06-2013
		JP 2011517086 A	26-05-2011
		US 2011140076 A1	16-06-2011
		WO 2009145483 A2	03-12-2009

WO 2012131288 A1	04-10-2012	CN 103443709 A	11-12-2013
		EP 2691813 A1	05-02-2014
		JP 2014512075 A	19-05-2014
		KR 20140022853 A	25-02-2014
		TW 201244010 A	01-11-2012
		US 2014084272 A1	27-03-2014
		WO 2012131288 A1	04-10-2012

US 2008099843 A1	01-05-2008	TW 200820443 A	01-05-2008
		US 2008099843 A1	01-05-2008
		US 2008102567 A1	01-05-2008

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

INV. H01L33/54 H01L33/48

ADD. H01L33/62

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2009 036621 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 10. Februar 2011 (2011-02-10)	12-14
Y	Absätze [0010], [0025], [0027], [0040] - [0047]; Abbildungen 1-5 -----	1-11, 15-17
Y	DE 10 2012 102420 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26. September 2013 (2013-09-26) Absätze [0035] - [0054]; Abbildung 1 -----	1-10, 15-17
Y	WO 2010/132552 A1 (UNIV ILLINOIS [US]; ROGERS JOHN A [US]; NUZZO RALPH [US]; KIM HOON-SIK) 18. November 2010 (2010-11-18) Absätze [0480], [0481]; Abbildung 48 ----- -/-	11



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

22. März 2016

Absendedatum des internationalen Recherchenberichts

31/03/2016

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Müller-Kirsch, Lutz

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 2 262 012 A2 (SONG JUNE O [KR]) 15. Dezember 2010 (2010-12-15) Absätze [0126] - [0134]; Abbildungen 41-45 -----	1
A	WO 2012/131288 A1 (CAMBRIDGE DISPLAY TECH [GB]; FLEISSNER ARNE [GB]; MALIK SURAMA [GB]; B) 4. Oktober 2012 (2012-10-04) Abbildung 4 -----	11
A	US 2008/099843 A1 (WANG YI-KAI [TW] ET AL) 1. Mai 2008 (2008-05-01) Absätze [0026], [0027]; Abbildungen 2, 3 -----	11

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2016/051986

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 102009036621 A1	10-02-2011	CN 102473814 A	23-05-2012
		DE 102009036621 A1	10-02-2011
		EP 2462633 A1	13-06-2012
		JP 5801805 B2	28-10-2015
		JP 2013501368 A	10-01-2013
		JP 2016021583 A	04-02-2016
		KR 20120056269 A	01-06-2012
		TW 201115792 A	01-05-2011
		US 2012119233 A1	17-05-2012
		US 2014284645 A1	25-09-2014
		US 2016056343 A1	25-02-2016
		WO 2011015449 A1	10-02-2011

DE 102012102420 A1	26-09-2013	DE 102012102420 A1	26-09-2013
		US 2015041832 A1	12-02-2015
		WO 2013139735 A1	26-09-2013

WO 2010132552 A1	18-11-2010	EP 2430652 A1	21-03-2012
		KR 20120065273 A	20-06-2012
		US 2010317132 A1	16-12-2010
		US 2015132873 A1	14-05-2015
		WO 2010132552 A1	18-11-2010

EP 2262012 A2	15-12-2010	CN 102106001 A	22-06-2011
		EP 2262012 A2	15-12-2010
		JP 5220916 B2	26-06-2013
		JP 2011517086 A	26-05-2011
		US 2011140076 A1	16-06-2011
		WO 2009145483 A2	03-12-2009

WO 2012131288 A1	04-10-2012	CN 103443709 A	11-12-2013
		EP 2691813 A1	05-02-2014
		JP 2014512075 A	19-05-2014
		KR 20140022853 A	25-02-2014
		TW 201244010 A	01-11-2012
		US 2014084272 A1	27-03-2014
		WO 2012131288 A1	04-10-2012

US 2008099843 A1	01-05-2008	TW 200820443 A	01-05-2008
		US 2008099843 A1	01-05-2008
		US 2008102567 A1	01-05-2008
