

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 18 年 11 月 24 日 (2006.11.24)

【公表番号】特表 2006-513584 (P2006-513584A)  
 【公表日】平成 18 年 4 月 20 日 (2006.4.20)  
 【年通号数】公開・登録公報 2006-016  
 【出願番号】特願 2005-508542 (P2005-508542)  
 【国際特許分類】

**H 0 1 L 21/20 (2006.01)**

**H 0 1 L 27/14 (2006.01)**

**H 0 1 L 29/78 (2006.01)**

**H 0 1 L 31/10 (2006.01)**

【F I】

H 0 1 L 21/20

H 0 1 L 27/14 J

H 0 1 L 29/78 3 0 1 B

H 0 1 L 31/10 A

【手続補正書】

【提出日】平成 18 年 9 月 27 日 (2006.9.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

欠陥密度が低減された少なくとも 1 つの所定のエピタキシャル領域を有した、半導体デバイスを製作する方法であって、

(a) 第 1 の材料の単一結晶体の主表面上に、誘電性クラッド領域を形成する工程と、

(b) 前記クラッド領域中に第 1 の深さまで延びる第 1 の開口を形成する工程と、

(c) 前記第 1 の開口内にあり、前記第 1 の深さより深い第 2 の深さまで延び、前記単一結晶体の主表面の下にある部分を剥き出しにする、より小さい第 2 の開口を形成する工程と、

(d) 各前記開口中および前記クラッド領域の上部上に、第 2 の半導体材料の領域をエピタキシャル的に成長させる工程と、

(e) 前記第 2 の開口内で成長した第 1 のエピタキシャル・ステム領域および前記クラッド領域の上部上に過成長したエピタキシャル領域に、欠陥が閉じ込められることになり、第 1 の所定の領域が、前記第 1 の開口内に配置され、本質的に欠陥がないように、前記第 2 の開口の寸法を制御する工程と、

(f) 前記デバイスの上部を平坦化して、前記クラッド層の上部の上に延在するエピタキシャルの過成長した領域をすべて除去し、それによって前記第 2 の開口中に成長した前記第 1 の所定の領域の上部を、前記クラッド領域の上部と同一平面にさせる工程と、

(g) 前記デバイスの組み立てを完成させるための追加の工程を実施する工程とを含む方法。

【請求項 2】

前記第 1 の材料が、Si を含み、工程 (d) が、 $0 < x < 1$  の  $\text{Si}_{1-x}\text{Ge}_x$  として前記第 2 の材料を成長させる、請求項 1 に記載の方法。

【請求項 3】

前記所定の領域が、前記デバイスの能動領域として形成される、請求項 1 に記載の方法。

【請求項 4】

工程 (f) の前に、

(h) 前記クラッド領域中に第 3 の深さまで延びる細長い第 3 の開口を形成する工程と、

(i) 前記第 3 の開口内にあり、前記第 3 の深さより深い第 4 の深さまで延び、前記単一結晶の主表面の下にある部分を剥き出しにする、より小さい第 4 の開口を形成する工程と、

(j) 各前記開口中および前記クラッド領域の上部上に、第 3 の半導体材料の領域をエピタキシャル的に成長させる工程と、

(k) 前記第 4 の開口内および前記クラッド領域の上部上で成長した第 2 のエピタキシャル・ステム領域に、欠陥が閉じ込められることになり、第 2 の所定の領域が、前記第 3 の開口内に配置され、本質的に欠陥がないように、前記第 4 の開口の寸法を制御する工程との追加の工程をさらに含む、請求項 1 に記載の方法。

【請求項 5】

前記第 1 の所定の領域が、検出する光を吸収する能動領域であり、前記第 2 の所定の領域が、検出する光を伝播軸に沿って前記能動領域に送達する導波路領域である縁照射光センサとして、前記デバイスが形成される、請求項 4 に記載の方法。

【請求項 6】

前記能動領域および前記導波路領域が、 $0 < x < 1$  の  $\text{Si}_{1-x}\text{Ge}_x$  として形成され、前記導波路領域中の Ge のモル分率が、前記能動領域中のモル分率より小さくされる、縁照射光センサを製造するための請求項 5 に記載の方法。

【請求項 7】

前記能動領域および前記導波路領域が、ギャップによって互いに隔てられて形成され、該ギャップの長さが、前記光センサが検出する光の、前記ギャップ材料中で測定されたときの波長の半分の波長の偶数倍数にほぼ等しい、縁照射光センサを製造するための請求項 5 に記載の方法。

【請求項 8】

前記第 1 の所定の領域が検出する光を吸収する能動領域である光センサとして、前記デバイスが形成される、請求項 1 に記載の方法。

【請求項 9】

工程 (a) が、

その主表面上に第 1 のクラッド層を含む少なくとも 3 つの絶縁層からなるスタックと、前記第 1 の層上にエッチング停止層と、

前記エッチング停止層上に第 2 のクラッド層とを形成する工程を含む、請求項 1 に記載の方法。

【請求項 10】

形成工程 (c) と成長工程 (d) との間に、

前記クラッド領域の上部上、ならびに前記開口の壁および底部上にコンフォーマル誘電性層を形成する工程と、

前記第 2 の開口の底部上の前記コンフォーマル層の一部を異方性でエッチング除去する工程との追加の工程を含む、請求項 9 に記載の方法。

【請求項 11】

基板と前記能動領域の間に遮断 p - n 接合部を形成する工程を含む、請求項 1 に記載の方法。

【請求項 12】

前記デバイスが、前記所定の領域内に配置されたソース、ドレインおよびチャネル領域を有した MOSFET として形成される、請求項 1 に記載の方法。

【請求項 13】

表面照射光センサを製作する方法であって、

(a) 能動領域の半導体ピクセルのアレイを形成する工程と、

(b) 各ピクセル内に、隔離された互いに反対の導電性タイプの接触領域を形成する工程と、

(c) 前記接触領域への金属コンタクトを形成し、各ピクセル内で、前記金属コンタクトが、前記接触領域の上部表面面積の総計の少なくとも約30%を覆う工程とを含む、方法。

【請求項14】

半導体デバイスであって、

(a) 第1の材料の単一結晶半導体本体と、

(b) 前記本体の主表面上に配置された誘電性クラッド領域と、

(c) 第1の深さまでその中に延びる第1の開口を有した前記クラッド領域と、

(d) 前記第1の開口内にあり、前記第1の深さより深い第2の深さまで延び、前記本体の下にある部分を剥き出しにする、より小さな第2の開口を有した前記クラッド領域と、

(e) 前記第1の開口中に能動領域と前記第2の開口中に第1のステム領域とを形成するために、各前記開口を充填した前記クラッド領域の上部上にある第2の半導体材料であって、前記能動領域の上部が、本質的に前記クラッド領域の上部と同一平面である、第2の半導体材料と、

(f) 欠陥が、前記ステム領域に閉じ込められ、前記能動領域が、本質的に欠陥がないようにする前記第2の開口の寸法とを含む、半導体デバイス。

【請求項15】

前記第1の材料が、Siを含み、前記第2の材料が、 $0 < x < 1$ の $\text{Si}_{1-x}\text{Ge}_x$ を含む、請求項14に記載のデバイス。

【請求項16】

(g) 前記クラッド領域が、第3の深さまでその中に延びる細長い第3の開口を有し、

(h) 前記クラッド領域が、前記第3の開口内に、前記第3の深さより深い第4の深さまで延び、前記本体の下にある部分を剥き出しにする、より小さい第4の開口を有し、

(i) 第3の半導体材料が、前記第3の開口内に第2の所定の領域、および前記第4の開口を有した第2のステム領域を形成するために、各前記開口を充填し、前記クラッド領域の上部と同一平面であり、

(j) 前記第4の開口の寸法が、欠陥を前記第2のステム領域に閉じ込め、前記第2の所定の領域が比較的低い欠陥密度を有するようにさせる寸法である、請求項14に記載のデバイス。

【請求項17】

前記第1の所定領域が、検出する光を吸収する前記能動領域であり、前記第2の所定の領域が、検出する光を伝播軸に沿って前記能動領域へ送達する導波路領域である、縁照射光センサとして使用するための、請求項16に記載のデバイス。

【請求項18】

前記能動領域および前記導波路領域が、 $0 < x < 1$ の $\text{Si}_{1-x}\text{Ge}_x$ を含み、前記導波路領域中のGeのモル分率が、前記能動領域中のモル分率より小さい、縁照射光センサとして使用するための請求項17に記載のデバイス。

【請求項19】

前記能動領域および前記導波路領域が、ギャップによって互いに隔離され、該ギャップの長さが、検出する光の、前記ギャップの材料中で測定したときの波長の半分の波長の偶数倍数にほぼ等しい、縁照射光センサとして使用するための請求項17に記載のデバイス。

【請求項20】

前記第1の所定の領域が、検出する光を吸収する能動領域である、光センサとして使用するための請求項14に記載のデバイス。

**【請求項 2 1】**

前記能動領域のアレイを含む、表面照射光センサとして使用するための請求項 2 0 に記載のデバイス。

**【請求項 2 2】**

前記クラッド領域が、前記主表面上の第 1 のクラッド層と、前記第 1 の層上のエッチング停止層と、前記エッチング停止層上の第 2 のクラッド層とを含む絶縁層のスタックを含む、請求項 1 4 に記載のデバイス。

**【請求項 2 3】**

前記基板と前記能動領域の間に配置された遮断 p - n 接合部を含む、請求項 1 4 に記載のデバイス。

**【請求項 2 4】**

前記所定の領域内に配置されたソース、ドレインおよびチャネルを有した MOSFET として使用するための請求項 1 4 に記載のデバイス。

**【請求項 2 5】**

表面照射光センサであって、

( a ) 能動領域の半導体ピクセルのアレイと、

( b ) 各前記ピクセル内にあり、隔離された互いに反対の導電性タイプの接触領域と、

( c ) 各ピクセル内で、金属コンタクトが、前記接触領域の上部表面面積の総計の少なくとも約 3 0 % を覆う、前記接触領域への前記金属コンタクトとを含む、表面照射光センサ。