

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年12月6日(2018.12.6)

【公表番号】特表2017-538288(P2017-538288A)

【公表日】平成29年12月21日(2017.12.21)

【年通号数】公開・登録公報2017-049

【出願番号】特願2017-526096(P2017-526096)

【国際特許分類】

H 01 L 21/02 (2006.01)

H 01 L 27/12 (2006.01)

【F I】

H 01 L 27/12 B

H 01 L 21/02 B

【手続補正書】

【提出日】平成30年10月26日(2018.10.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

その一方が単結晶半導体ハンドル基板の表面であり、他方が前記単結晶半導体ハンドル基板の裏面である2つの主要な、ほぼ平行な面と、前記単結晶半導体ハンドル基板の前記表面と前記裏面を接合する外縁と、前記単結晶半導体ハンドル基板の前記表面と前記裏面の間の中心平面と、および前記単結晶半導体ハンドル基板の前記表面と前記裏面の間のバルク領域と、を含む単結晶半導体ハンドル基板であって、少なくとも500・cmの最小バルク領域抵抗率を有する単結晶半導体ハンドル基板と、

ゲルマニウムを含み、前記単結晶半導体ハンドル基板の前記表面に界面接觸している緩和半導体層と、

前記緩和半導体層に界面接觸している多結晶シリコン層と、

前記多結晶シリコン層に界面接觸している誘電体層と、

前記誘電体層に界面接觸している単結晶半導体デバイス層と、

を含む多層構造。

【請求項2】

前記単結晶半導体ハンドル基板は、シリコンを含む請求項1に記載の多層構造。

【請求項3】

前記単結晶半導体ハンドル基板は、チョクラルスキー法またはフロー・ティングゾーン法によって成長した単結晶シリコンインゴットからスライスされたシリコンウェハを含む請求項1に記載の多層構造。

【請求項4】

前記単結晶半導体ハンドル基板は、約500・cm～約100,000・cmのバルク抵抗率を有する請求項1に記載の多層構造。

【請求項5】

前記単結晶半導体ハンドル基板は、約1000・cm～約100,000・cmのバルク抵抗率を有する請求項1に記載の多層構造。

【請求項6】

前記単結晶半導体ハンドル基板は、約1000・cm～約10,000・cmのバ

バルク抵抗率を有する請求項 1 に記載の多層構造。

【請求項 7】

前記単結晶半導体ハンドル基板は、約 2 0 0 0 ～ 約 1 0 , 0 0 0 ～ c m のバルク抵抗率を有する請求項 1 に記載の多層構造。

【請求項 8】

前記単結晶半導体ハンドル基板は、約 3 0 0 0 ～ c m ～ 約 1 0 , 0 0 0 ～ c m のバルク抵抗率を有する請求項 1 に記載の多層構造。

【請求項 9】

前記単結晶半導体ハンドル基板は、約 3 0 0 0 ～ c m ～ 約 5 0 0 0 ～ c m のバルク抵抗率を有する請求項 1 に記載の多層構造。

【請求項 10】

前記緩和半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも 2 0 モル% である請求項 1 に記載の多層構造。

【請求項 11】

前記緩和半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも 5 0 モル% である請求項 1 に記載の多層構造。

【請求項 12】

前記緩和半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも 9 0 モル% である請求項 1 に記載の多層構造。

【請求項 13】

前記緩和半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも 9 9 . 9 モル% である請求項 1 に記載の多層構造。

【請求項 14】

前記緩和半導体層は、本質的にゲルマニウムから成る請求項 1 に記載の多層構造。

【請求項 15】

前記緩和半導体層は、臨界厚さより厚い請求項 1 に記載の多層構造。

【請求項 16】

前記緩和半導体層の平均厚さは、少なくとも約 1 0 ナノメートルである請求項 1 に記載の多層構造。

【請求項 17】

前記緩和半導体層の平均厚さは、約 1 0 ナノメートル～約 3 0 0 0 ナノメートルである請求項 1 に記載の多層構造。

【請求項 18】

前記誘電体層は、二酸化ケイ素、窒化ケイ素、酸化ハフニウム、酸化チタン、酸化ジルコニウム、酸化ランタン、酸化バリウム、およびそれらの組合せから成るグループから選択される請求項 1 に記載の多層構造。

【請求項 19】

前記誘電体層は、少なくとも約 1 0 ナノメートルの厚さ、例えば約 1 0 ナノメートル～約 1 0 , 0 0 0 ナノメートル、約 1 0 ナノメートル～約 5 0 0 0 ナノメートル、または約 1 0 0 ナノメートル～約 4 0 0 ナノメートルなどの厚さを有する埋め込み酸化物層を含む請求項 1 に記載の多層構造。

【請求項 20】

前記誘電体層は、二酸化シリコンを含む請求項 1 に記載の多層構造。

【請求項 21】

前記二酸化シリコンは、少なくとも約 1 0 ナノメートルの厚さ、例えば約 1 0 ナノメートル～約 1 0 , 0 0 0 ナノメートル、約 1 0 ナノメートル～約 5 0 0 0 ナノメートル、または約 1 0 0 ナノメートル～約 4 0 0 ナノメートルなどの厚さを有する請求項 2 0 に記載の多層構造。

【請求項 22】

単結晶半導体ハンドル基板の表面に界面接触するように半導体層を形成するステップで

あって、前記単結晶半導体ハンドル基板は、その一方が単結晶半導体ハンドル基板の表面であり、他方が前記単結晶半導体ハンドル基板の裏面である2つの主要な、ほぼ平行な面と、前記単結晶半導体ハンドル基板の前記表面と前記裏面を接合する外縁と、前記単結晶半導体ハンドル基板の前記表面と前記裏面の間の中心平面と、および前記単結晶半導体ハンドル基板の前記表面と前記裏面の間のバルク領域と、を含む単結晶半導体ハンドル基板であって、少なくとも500・cmの最小バルク領域抵抗率を有し、更に、前記半導体層は、少なくとも20モル%のゲルマニウムのモルパーセントでゲルマニウムを含むステップと、

前記半導体層を少なくとも部分的に緩和するのに十分な温度および時間で、前記単結晶半導体ハンドル基板の前記表面に界面接觸している半導体層を有する前記単結晶半導体ハンドル基板をアニールし、それによって緩和半導体層を形成するステップと、

前記緩和半導体層に界面接觸している多結晶シリコン層を形成するステップと、

単結晶半導体ドナー基板の表面上の誘電体層を前記単結晶半導体ハンドル基板の前記多結晶シリコン層に接合させることによって接合構造を形成するステップであって、前記単結晶半導体ドナー基板は、その一方が前記半導体ドナー基板の表面であり、他方が前記半導体ドナー基板の裏面である2つの主要な、ほぼ平行な面と、前記半導体ドナー基板の前記表面と前記裏面を接合する外縁と、前記半導体ドナー基板の前記表面と前記裏面の間の中心平面と、を含み、更に、前記半導体ドナー基板の前記表面は、前記誘電体層を含むステップと、

を含む多層構造の製造方法。

#### 【請求項23】

前記単結晶半導体ハンドル基板は、シリコンを含む請求項22に記載の方法。

#### 【請求項24】

前記単結晶半導体ハンドル基板は、チョクラルスキー法またはフロー・ティングゾーン法によって成長した単結晶シリコンインゴットからスライスされたシリコンウエハを含む請求項22に記載の方法。

#### 【請求項25】

前記単結晶半導体ハンドル基板は、約500・cm～約100,000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項26】

前記単結晶半導体ハンドル基板は、約1000・cm～約100,000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項27】

前記単結晶半導体ハンドル基板は、約1000・cm～約10,000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項28】

前記単結晶半導体ハンドル基板は、約2000・cm～約10,000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項29】

前記単結晶半導体ハンドル基板は、約3000・cm～約10,000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項30】

前記単結晶半導体ハンドル基板は、約3000・cm～約5000・cmのバルク抵抗率を有する請求項22に記載の方法。

#### 【請求項31】

前記緩和半導体層は、シリコングルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも50モル%である請求項22に記載の方法。

#### 【請求項32】

前記緩和半導体層は、シリコングルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも90モル%である請求項22に記載の方法。

**【請求項 3 3】**

前記緩和半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、少なくとも 99.9 モル% である請求項 2 2 に記載の方法。

**【請求項 3 4】**

前記緩和半導体層は、ゲルマニウムを含む請求項 2 2 に記載の方法。

**【請求項 3 5】**

単結晶半導体ドナー基板の表面上の前記誘電体層に接合させるステップの前に前記多結晶シリコン層を酸化させるステップを更に含む請求項 2 2 に記載の方法。

**【請求項 3 6】**

前記半導体ドナー基板の前記誘電体層と前記単結晶半導体ハンドル基板の前記表面上の前記多結晶シリコン層との間の接合を強化するのに十分な温度で、および十分な期間、前記接合構造を加熱するステップを更に含む請求項 2 2 に記載の方法。

**【請求項 3 7】**

前記単結晶半導体ドナー基板は、イオン注入されたダメージ層を含む請求項 2 2 に記載の方法。

**【請求項 3 8】**

前記単結晶半導体ドナー基板の前記イオン注入されたダメージ層で前記接合構造を機械的に劈開し、それによって前記単結晶半導体ハンドル基板と、前記緩和半導体層と、前記緩和半導体層に接觸している前記多結晶シリコン層と、前記誘電体層と、前記誘電体層に接觸している単結晶半導体デバイス層と、を含む劈開構造を製造するステップを更に含む請求項 3 7 に記載の方法。

**【請求項 3 9】**

前記単結晶半導体デバイス層と前記単結晶半導体ハンドル基板との間の接合を強化するのに十分な温度で、および十分な期間、前記劈開構造を加熱するステップを更に含む請求項 3 8 に記載の方法。

**【請求項 4 0】**

その一方が単結晶半導体ハンドル基板の表面であり、他方が前記単結晶半導体ハンドル基板の裏面である 2 つの主要な、ほぼ平行な面と、前記単結晶半導体ハンドル基板の前記表面と前記裏面を接合する外縁と、前記単結晶半導体ハンドル基板の前記表面と前記裏面の間の中心平面と、および前記単結晶半導体ハンドル基板の前記表面と前記裏面の間のバルク領域と、を含む単結晶半導体ハンドル基板であって、少なくとも 500.0 cm の最小バルク領域抵抗率を有する単結晶半導体ハンドル基板と、

シリコンゲルマニウムを含み、前記単結晶半導体ハンドル基板の前記表面に界面接觸している半導体層と、

シリコンおよびゲルマニウムを含む前記半導体層に界面接觸している誘電体層と、

前記誘電体層に界面接觸している単結晶半導体デバイス層と、

を含む多層構造。

**【請求項 4 1】**

前記単結晶半導体ハンドル基板は、シリコンを含む請求項 4 0 に記載の多層構造。

**【請求項 4 2】**

前記単結晶半導体ハンドル基板は、チョクラルスキー法またはフロー・ティング・ゾーン法によって成長した単結晶シリコンインゴットからスライスされたシリコンウエハを含む請求項 4 0 に記載の多層構造。

**【請求項 4 3】**

前記単結晶半導体ハンドル基板は、約 500.0 cm ~ 約 100,000.0 cm のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

**【請求項 4 4】**

前記単結晶半導体ハンドル基板は、約 1000.0 cm ~ 約 100,000.0 cm のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

**【請求項 4 5】**

前記単結晶半導体ハンドル基板は、約 1 0 0 0 · c m ~ 約 1 0 , 0 0 0 · c m のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

【請求項 4 6】

前記単結晶半導体ハンドル基板は、約 2 0 0 0 · c m ~ 約 1 0 , 0 0 0 · c m のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

【請求項 4 7】

前記単結晶半導体ハンドル基板は、約 3 0 0 0 · c m ~ 約 1 0 , 0 0 0 · c m のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

【請求項 4 8】

前記単結晶半導体ハンドル基板は、約 3 0 0 0 · c m ~ 約 5 0 0 0 · c m のバルク抵抗率を有する請求項 4 0 に記載の多層構造。

【請求項 4 9】

シリコンゲルマニウムを含む前記半導体層の中のゲルマニウムのモルパーセントは、少なくとも 5 モル% である請求項 4 0 に記載の多層構造。

【請求項 5 0】

シリコンゲルマニウムを含む前記半導体層の中のゲルマニウムのモルパーセントは、約 5 モル% ~ 約 2 0 モル% である請求項 4 0 に記載の多層構造。

【請求項 5 1】

前記半導体層は、炭素を更に含む請求項 4 0 に記載の多層構造。

【請求項 5 2】

前記半導体層は、単結晶である請求項 4 0 に記載の多層構造。

【請求項 5 3】

前記半導体層は、多結晶である請求項 4 0 に記載の多層構造。

【請求項 5 4】

前記半導体層は、約 1 0 ナノメートル ~ 約 1 0 0 0 ナノメートルの平均厚さを有する請求項 4 0 に記載の多層構造。

【請求項 5 5】

前記半導体層は、約 5 0 ナノメートル ~ 約 5 0 0 ナノメートルの平均厚さを有する請求項 4 0 に記載の多層構造。

【請求項 5 6】

前記誘電体層は、二酸化ケイ素、窒化ケイ素、酸化ハフニウム、酸化チタン、酸化ジルコニウム、酸化ランタン、酸化バリウム、およびそれらの組合せから成るグループから選択される請求項 4 0 に記載の多層構造。

【請求項 5 7】

前記誘電体層は、少なくとも約 1 0 ナノメートルの厚さ、例えば約 1 0 ナノメートル ~ 約 1 0 , 0 0 0 ナノメートル、約 1 0 ナノメートル ~ 約 5 0 0 0 ナノメートル、または約 1 0 0 ナノメートル ~ 約 4 0 0 ナノメートルなどの厚さを有する埋め込み酸化物層を含む請求項 4 0 に記載の多層構造。

【請求項 5 8】

前記誘電体層は、二酸化シリコンを含む請求項 4 0 に記載の多層構造。

【請求項 5 9】

単結晶半導体ハンドル基板の表面に界面接觸するように半導体層を堆積させるステップであって、前記単結晶半導体ハンドル基板は、その一方が単結晶半導体ハンドル基板の表面であり、他方が前記単結晶半導体ハンドル基板の裏面である 2 つの主要な、ほぼ平行な面と、前記単結晶半導体ハンドル基板の前記表面と前記裏面を接合する外縁と、前記単結晶半導体ハンドル基板の前記表面と前記裏面の間の中心平面と、および前記単結晶半導体ハンドル基板の前記表面と前記裏面の間のバルク領域と、を含む単結晶半導体ハンドル基板であって、少なくとも 5 0 0 · c m の最小バルク領域抵抗率を有し、更に、前記半導体層は、シリコンゲルマニウムを含み、更に、シリコンゲルマニウムを含む前記半導体層の中のゲルマニウムのモルパーセントは、少なくとも 5 モル% であるステップと、

単結晶半導体ドナー基板の表面に界面接觸している誘電体層を単結晶半導体ハンドル基板の前記表面に界面接觸しているシリコンゲルマニウムを含む前記半導体層に接合させることによって接合構造を形成するステップであって、前記単結晶半導体ドナー基板は、その一方が前記半導体ドナー基板の表面であり、他方が前記半導体ドナー基板の裏面である2つの主要な、ほぼ平行な面と、前記半導体ドナー基板の前記表面と前記裏面を接合する外縁と、前記半導体ドナー基板の前記表面と前記裏面の間の中心平面と、を含み、更に、前記半導体ドナー基板の前記表面は、前記誘電体層を含むステップと、

を含む多層構造の製造方法。

【請求項 6 0】

前記単結晶半導体ハンドル基板は、シリコンを含む請求項 5 9 に記載の方法。

【請求項 6 1】

前記単結晶半導体ハンドル基板は、チョクラルスキー法またはフロー・ティング・ゾーン法によって成長した単結晶シリコンインゴットからスライスされたシリコンウェハを含む請求項 5 9 に記載の方法。

【請求項 6 2】

前記単結晶半導体ハンドル基板は、約 500 ～ 約 100,000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 3】

前記単結晶半導体ハンドル基板は、約 1000 ～ 約 100,000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 4】

前記単結晶半導体ハンドル基板は、約 1000 ～ 約 10,000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 5】

前記単結晶半導体ハンドル基板は、約 2000 ～ 約 10,000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 6】

前記単結晶半導体ハンドル基板は、約 3000 ～ 約 10,000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 7】

前記単結晶半導体ハンドル基板は、約 3000 ～ 約 5000 ㎤ のバルク抵抗率を有する請求項 5 9 に記載の方法。

【請求項 6 8】

前記半導体層は、シリコンゲルマニウムを含み、ゲルマニウムのモルパーセントは、約 5 モル % ～ 約 20 モル % である請求項 5 9 に記載の方法。

【請求項 6 9】

前記半導体層は、炭素を更に含む請求項 5 9 に記載の方法。

【請求項 7 0】

前記半導体層は、エピタキシャル堆積によって堆積される請求項 5 9 に記載の方法。

【請求項 7 1】

前記半導体層は、多結晶である請求項 5 9 に記載の方法。

【請求項 7 2】

前記半導体層は、約 10 ナノメートル～約 1000 ナノメートルの平均厚さを有する請求項 5 9 に記載の方法。

【請求項 7 3】

前記半導体層は、約 50 ナノメートル～約 500 ナノメートルの平均厚さを有する請求項 5 9 に記載の方法。

【請求項 7 4】

シリコンおよびゲルマニウムを含む前記半導体層を酸化させるステップを更に含む請求項 5 9 に記載の方法。

**【請求項 7 5】**

前記半導体ドナー基板の前記誘電体層と前記単結晶半導体ハンドル基板の前記表面上のシリコンゲルマニウムを含む前記半導体層との間の接合を強化するのに十分な温度で、および十分な期間、前記接合構造を加熱するステップを更に含む請求項 5 9 に記載の方法。

**【請求項 7 6】**

前記単結晶半導体ドナー基板は、イオン注入されたダメージ層を含む請求項 5 9 に記載の方法。

**【請求項 7 7】**

前記単結晶半導体ドナー基板の前記イオン注入されたダメージ層で前記接合構造を機械的に劈開し、それによって前記単結晶半導体ハンドル基板と、シリコンゲルマニウムを含む前記半導体層と、シリコンゲルマニウムを含む前記半導体層に接触する前記誘電体層と、前記誘電体層を有する単結晶半導体デバイス層と、を含む劈開構造を製造するステップを更に含む請求項 7 6 に記載の方法。

**【請求項 7 8】**

前記単結晶半導体デバイス層と前記単結晶半導体ハンドル基板との間の接合を強化するのに十分な温度で、および十分な期間、前記劈開構造を加熱するステップを更に含む請求項 7 7 に記載の方法。