



## (12)发明专利

(10)授权公告号 CN 103137852 B

(45)授权公告日 2017.03.01

(21)申请号 201210484675.9

(22)申请日 2012.11.23

(65)同一申请的已公布的文献号

申请公布号 CN 103137852 A

(43)申请公布日 2013.06.05

(30)优先权数据

2011-261522 2011.11.30 JP

(73)专利权人 索尼公司

地址 日本东京

(72)发明人 肥后丰 细见政功 大森广之

别所和宏 浅山徹哉 山根一阳

内田裕行

(74)专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51)Int.Cl.

H01L 43/08(2006.01)

H01L 43/02(2006.01)

G11C 11/15(2006.01)

(56)对比文件

US 2009/0296462 A1, 2009.12.03,

CN 1630921 A, 2005.06.22,

EP 2182532 A1, 2010.05.05,

US 2009/0201614 A1, 2009.08.13,

WO 2010/024201 A1, 2010.03.04,

审查员 王小峰

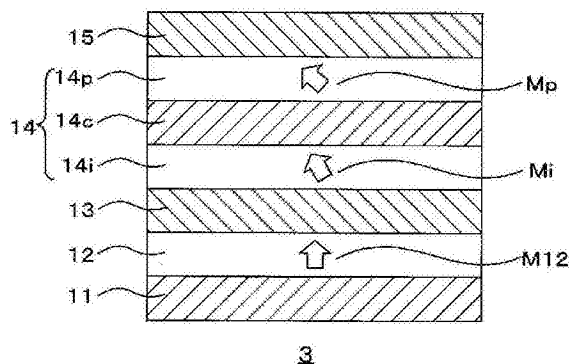
权利要求书2页 说明书15页 附图9页

(54)发明名称

存储元件和存储设备

(57)摘要

本发明提供了一种存储元件和存储设备。存储元件包括分层结构：存储层，其具有根据信息来变化的磁化方向，通过在分层结构的层压方向上施加电流来改变磁化方向以将信息记录在存储层中，存储层包括第一铁磁层，其具有倾斜于与膜表面垂直的方向的磁化方向，键合层，其层压在第一铁磁层上，以及第二铁磁层，其层压在键合层上并经由键合层与第一铁磁层键合，第二铁磁层具有倾斜于与膜表面垂直的方向的磁化方向；磁化固定层，其具有固定的磁化方向；中间层，其被配置在存储层与磁化固定层之间，并与第一铁磁层接触；以及覆盖层，其与第二铁磁层接触。



1. 一种存储元件,包括:

分层结构,其包括:

存储层,其具有根据信息来变化的磁化方向,通过在所述分层结构的层压方向上施加电流来改变所述磁化方向以将信息记录在所述存储层中,所述存储层包括:

第一铁磁层,其具有倾斜于与膜表面垂直的方向的磁化方向,其中,所述与膜表面垂直的方向是所述分层结构的层压方向,

键合层,其层压在所述第一铁磁层上,以及

第二铁磁层,其层压在所述键合层上,并经由所述键合层与所述第一铁磁层键合,所述第二铁磁层具有倾斜于与所述膜表面垂直的方向的磁化方向,

所述第一铁磁层和所述第二铁磁层中的一个铁磁层的磁化方向更靠近所述膜表面垂直的方向,另一铁磁层的磁化方向更靠近所述膜表面平行的方向;

磁化固定层,其具有与所述膜表面垂直的磁化方向;

中间层,其被配置在所述存储层与所述磁化固定层之间,并与所述第一铁磁层接触;以及

覆盖层,其与所述第二铁磁层接触。

2. 根据权利要求1所述的存储元件,其中,

由所述第一铁磁层的磁化与垂直于所述膜表面的方向形成的角度大于由所述第二铁磁层的磁化与垂直于所述膜表面的方向形成的角度。

3. 根据权利要求1所述的存储元件,其中,

由所述第一铁磁层的磁化与垂直于所述膜表面的方向形成的角度小于由所述第二铁磁层的磁化与垂直于所述膜表面的方向形成的角度。

4. 根据权利要求1所述的存储元件,其中,

所述中间层是隧道绝缘层。

5. 根据权利要求1所述的存储元件,其中,

所述覆盖层包括氧化物层。

6. 根据权利要求1所述的存储元件,其中,

所述第一铁磁层和所述第二铁磁层包括Co-Fe-B层。

7. 一种存储设备,包括:

存储元件,具有:

分层结构,其包括:

存储层,其具有根据信息来变化的磁化方向,通过在所述分层结构的层压方向上施加电流来改变所述磁化方向以将信息记录在所述存储层中,所述存储层包括:

第一铁磁层,其具有倾斜于与膜表面垂直的方向的磁化方向,其中,所述与膜表面垂直的方向是所述分层结构的层压方向,

键合层,其层压在所述第一铁磁层上,以及

第二铁磁层,其层压在所述键合层上,并经由所述键合层与所述第一铁磁层键合,所述第二铁磁层具有倾斜于与所述膜表面垂直的方向的磁化方向,

所述第一铁磁层和所述第二铁磁层中的一个铁磁层的磁化方向更靠近所述膜表面垂直的方向,另一铁磁层的磁化方向更靠近所述膜表面平行的方向;

磁化固定层,其具有与所述膜表面垂直的磁化方向;  
中间层,其被配置在所述存储层与所述磁化固定层之间,并与所述第一铁磁层接触;以及  
覆盖层,其与所述第二铁磁层接触;  
互连部,其将在所述层压方向上流动的电流提供给所述存储元件;以及  
电流供应控制器,其控制经由所述互连部向所述存储元件的电流供应。

## 存储元件和存储设备

### 技术领域

[0001] 本技术涉及一种存储元件和存储设备。

### 背景技术

[0002] 在信息处理装置中,广泛使用高速及高密度动态随机存取存储器(DRAM)作为随机存取存储器。

[0003] 然而,DRAM是一种断电时丢失其信息的易失性存储器。因此,期望有不丢失其信息的非易失性存储器。

[0004] 利用磁性材料的磁化来记录信息的磁性随机存取存储器(MRAM)已被视为可能的非易失性存储器,并且已在开发。

[0005] 在MRAM中,通过使用电流磁场来转换磁化,或者直接将自旋极化电子注入记录层中以诱发磁化转换来进行记录(例如,参见日本待审查专利申请公开第2004-193595号)。

[0006] 其中,记录电流可随元件尺寸减小而降低的自旋注入磁化转换引发了关注。

[0007] 为进一步使元件小型化,已检阅了使用垂直磁化膜(其中,磁性材料的磁化方向垂直取向)的方法(例如,参见日本待审查专利申请公开第2009-81215号)。

[0008] 日本待审查专利申请公开第2004-193595号公开了使用垂直磁化膜的自旋注入磁化转换元件的转换时间的方程。

### 发明内容

[0009] 然而,根据日本待审查专利申请公开第2004-193595号中所示的转换时间的方程,使用垂直磁化膜的自旋注入磁化转换元件的磁化转换时间可能长于不使用垂直磁化膜的自旋注入磁化转换元件的磁化转换时间。

[0010] 期望提供一种能利用小电流高速工作的存储元件和存储设备。

[0011] 根据本技术的一种实施方式,如下文所述配置存储设备。

[0012] 换句话说,该存储设备具有分层结构,包括:

[0013] 存储层,其磁化方向对应于信息而改变,

[0014] 磁化固定层,其磁化方向固定,

[0015] 中间层,其由非磁性材料构成,且被配置在存储层与磁化固定层之间,以及

[0016] 覆盖层,

[0017] 其中,通过在分层结构的层压方向上施加电流以改变存储层的磁化方向来记录信息。

[0018] 存储层包括以所述顺序层压的第一铁磁层、键合层和第二铁磁层,第一铁磁层经由键合层与第二铁磁层磁性键合,第一铁磁层与中间层接触,第二铁磁层与覆盖层接触,第一铁磁层和第二铁磁层中的一个主要发生面内磁化的面内磁化层,另一个是主要发生垂直磁化的垂直磁化层,且第一铁磁层和第二铁磁层的磁化方向倾斜于与膜表面垂直的方向。

[0019] 根据本技术实施方式的存储设备包括根据本技术实施方式的存储元件、将从层压方向流动的电流提供给存储元件的互连部,以及控制经由互连部向存储元件的电流供应的电流供应控制器。

[0020] 由于存储层的铁磁层的磁化方向倾斜于与膜表面垂直的方向,所以只要电流在与膜表面垂直的方向(各层的层压方向)上流向存储层,则各铁磁层中磁化的进动运动的幅度开始增加。与磁化方向不倾斜的配置相比,可以在更短时间内转换磁化方向。

[0021] 因此,当通过转换存储层的各铁磁层中的磁化方向来记录信息时,可以缩短转换时间,并减小转换时间的易变性。

[0022] 因此,可减小用于记录信息的电流量,且可在短时间内记录信息。

[0023] 因此,本技术可以实现能利用小电流高速工作的存储元件和存储设备。

[0024] 如附图所示,根据以下对本技术的最佳模式的实施方式的详细描述,本技术的这些和其他目的、特征以及优势将变得更加明显。

### 附图说明

[0025] 图1是根据一种实施方式的存储设备的示意性透视图;

[0026] 图2是根据一种实施方式的存储设备的剖视图;

[0027] 图3是根据一种实施方式的存储设备的平面图;

[0028] 图4是用于示出在磁化方向与膜表面垂直的现有技术中STT-MRAM存储元件的示意性配置的截面图;

[0029] 图5是根据第一实施方式的存储元件的示意性配置截面图;

[0030] 图6是根据第一实施方式的存储层的示意性配置透视图;

[0031] 图7是根据第二实施方式的存储元件的示意性配置截面图;

[0032] 图8A和图8B是现有的存储元件和根据实施方式的存储元件中的每一个的存储层的磁化( $M_i$ )的时间与垂直分量之间的关系的曲线图;

[0033] 图9是示出写入错误率对电流供应时间的依存度的曲线图;

[0034] 图10A至图10E分别示出了实验1中各样本的克尔(Kerr)测量结果;

[0035] 图11A至图11D分别示出了实验1中各样本的克尔测量结果;

[0036] 图12A至图12E示出了实验1中各样本的克尔测量结果;

[0037] 图13A和图13B分别示出了根据实施方式的存储元件(磁阻效应元件)在复合磁头上的应用。

### 具体实施方式

[0038] 本技术的实施方式将按照以下顺序来描述。

[0039] <1. 根据实施方式的存储设备的示意性配置>

[0040] <2. 根据实施方式的存储元件的一般性描述>

[0041] <3. 第一实施方式>

[0042] <4. 第二实施方式>

[0043] <5. 仿真结果>

[0044] <6. 实验>

[0045] <7. 变形例>

[0046] <1. 根据实施方式的存储设备的示意性配置>

[0047] 首先, 将描述存储设备的示意性配置。

[0048] 图1、图2和图3分别示出了存储设备的示意图。图1是透视图, 图2是剖视图, 以及图3是平面图。

[0049] 如图1所示, 在根据实施方式的存储设备中, 包括可根据磁化状态来保存信息的自旋转移扭矩磁性随机存取存储器(STT-MRAM)的存储元件3被置于互相垂直的两种地址互连线(例如, 字线和位线)的交叉点附近。

[0050] 换句话说, 组成用于选择各存储元件3的选择晶体管的漏极区8、源极区7和栅电极1形成在半导体衬底10(诸如硅衬底)中被元件隔离层2隔离的部分。其中, 栅电极1还用作在图1中前后方向上延伸的地址互连线(字线)。

[0051] 漏极区8与图1中的左右选择晶体管一同形成, 且互连线9与漏极区8连接。

[0052] 具有通过自旋扭矩磁化转换来转换磁化方向的存储层的存储元件3被置于源极区7与位线6之间, 该位线6被置于图1上侧并在左右方向上延伸。存储元件3配置有例如磁性隧道结元件(MTJ元件)。

[0053] 如图2所示, 存储元件3具有两个磁性层12和14。在这两个磁性层12和14中, 一个磁性层被设置为磁化M12方向固定的磁化固定层12, 以及另一侧磁性层被设置为磁化M14方向变化的磁化自由层, 即存储层14。

[0054] 另外, 存储元件3通过上下接触层4分别与各位线6和源极区7连接。

[0055] 以此方式, 当垂直方向(层压方向)上的电流被施加至存储元件3时, 存储层14的磁化M14方向可通过自旋扭矩磁化转换来转换。

[0056] 如图3所示, 通过将存储元件3置于垂直布置成矩阵的多条第一互连线(字线)1与第二互连线(位线)6的交叉点处来配置存储设备。

[0057] 存储元件3具有平面圆形形状和图2所示的截面。

[0058] 而且, 存储元件3具有磁化固定层12和存储层14。

[0059] 多个存储元件3构成了存储设备的存储单元。

[0060] 在该存储设备中, 必须用等于或小于选择晶体管的饱和电流的电流进行写入, 且已知晶体管的饱和电流随着小型化而减小。为使存储设备小型化, 需要提高自旋转移效率, 并减小流向存储元件3的电流。

[0061] 另外, 必须保证高磁阻变化率来放大读出信号。为实现这一点, 有效方法是采用上述MTJ结构, 即, 将存储元件3配置为中间层被置于两个磁性层12和14之间作为隧道绝缘层(隧道阻挡层)的这一方式。

[0062] 在使用隧道绝缘层作为中间层的情况下, 限制流向存储元件3的电流以防止隧道绝缘层的绝缘击穿发生。即, 从保证有关存储元件3的重复写入的可靠性的角度来看, 期望限制自旋扭矩磁化转换所需的电流。自旋扭矩磁化转换所需的电流也被称为转换电流、存储电流等。

[0063] 由于根据实施方式的存储设备是非易失性存储设备, 所以必须稳定存储由电流写入的信息。即, 必须保证有关存储层14的磁化的热涨落的稳定性(热稳定性)。

[0064] 在不能保证存储层14的热稳定性的情况下, 转换后的磁化方向可能由于热量(工

作环境下的温度)而再次转换,并导致保存错误。

[0065] 与现有技术的MRAM相比,存储设备中的存储元件3(STT-MRAM)尺度上有优势,即,具有体积可以很小的优势。然而,由于体积很小,所以只要其他特性相同,则热稳定性就可能变坏。

[0066] 随着STT-MRAM容量的继续增加,存储元件3的体积变得更小,因此保证热稳定性十分重要。

[0067] 因此,在STT-MRAM的存储元件3中,热稳定性是非常重要的特性,且必须将存储元件设计为即使当体积减小时也能保证其热稳定性的这种方式。

[0068] <2.有关根据实施方式的存储元件的一般性描述>

[0069] 接下来,将描述有关根据实施方式的存储元件3的一般性描述。

[0070] 首先,参照图4的截面图,将描述现有技术的STT-MRAM中的存储元件3'的示意性配置,其中,存储层的磁化方向(平衡状态下的磁化方向)与膜表面垂直。

[0071] 根据以下描述将变得很明显,在根据本技术实施方式的存储元件3中,存储层14的磁化M14方向(平衡状态下的磁化M14方向)将不与膜表面垂直。在参照图4的描述中,为方便起见,将使用存储元件3'的存储层“14”。

[0072] 如图4所示,在存储元件3'中,磁化M12方向固定的磁化固定层(也被称为基准层)12、中间层(非磁性层:隧道绝缘层)13、磁化M14方向可变的存储层(自由磁化层)14和覆盖层15按照所述顺序层压在基础层11上。

[0073] 其中,在磁化固定层12中,磁化M12方向通过高矫顽力等来固定。在该情况下,磁化固定层12的磁化方向被固定在与膜表面垂直的方向上。

[0074] 在存储元件3'中,信息通过具有单轴各向异性的存储层14的磁化M14方向(磁矩)来存储。

[0075] 通过在与存储元件3'的各层的膜表面垂直的方向(换句话说,各层的层压方向)上施加电流以诱发存储层14中的自旋扭矩磁化转换来将信息写入存储元件3'中。

[0076] 这里,将简要描述自旋扭矩磁化转换。

[0077] 对于电子,自旋角动量有两个可能的值。自旋状态暂时被定义为向上和向下。

[0078] 向上自旋和向下自旋的电子的数量在非磁性材料中相同。但在铁磁材料中,向上自旋和向下自旋的电子的数量不同。

[0079] 首先,在经由中间层13层压的两个铁磁层(磁化固定层12和存储层14)中,将考虑磁化M12和M14的方向不平行且电子从磁化固定层12向存储层14移动的情况。

[0080] 通过磁化固定层12的电子是自旋极化的,即,向上自旋和向下自旋的电子的数量不同。

[0081] 当作为隧道阻挡层的中间层13的厚度被制作得足够薄时,在自旋极化减弱之前,电子能到达另一磁性材料,即存储层(自由磁性层)14,且在非极化材料中,电子变为与非极化材料相同的非极化状态(向上自旋和向下自旋的电子的数量相同)。

[0082] 颠倒两个铁磁层(磁化固定层12和存储层14)中的自旋极化符号,使得一部分电子转换以降低系统能量,即,改变自旋角动量的方向。此时,系统的整个角动量必须守恒,从而等于由方向被改变的电子引起的总角动量变化的反应也被施加给了存储层14的磁矩。

[0083] 在电流(即,每单位时间通过的电子数量)很小的情况下,方向被改变的电子的总

数量变得很小,从而在存储层14的磁化M14中发生的角动量变化变得很小,但当电流增加时,可以在单位时间内对角动量进行很大改变。

[0084] 角动量随时间的变化是力矩,且当力矩超过阈值时,存储层14的磁化M14开始进行,并由于存储层14的单轴各向异性而旋转180度以达到稳定。即,出现从不平行到平行的转换。

[0085] 另一方面,当两个铁磁层的磁化M12和M14的方向平行且使电子从存储层14向磁化固定层12反向流动时,电子随后在磁化固定层12上被反射。

[0086] 当被反射且自旋转换的电子进入存储层14时施加力矩,并转换存储层14的磁化M14方向,从而可以将磁化M12和M14转换为不平行。

[0087] 然而此时,引发转换所需的电流大于从不平行转换为平行的情况下所需的电流。

[0088] 从平行转换为不平行直观上难以理解,但可以认为磁化固定层12的磁化M12固定,因此磁矩不转换,且转换存储层14以使整个系统的角动量守恒。

[0089] 如上所述,通过从磁化固定层(基准层)12向存储层14或者以其相反方向施加具有预定阈值以上(与各极性相对应)的电流来进行0/1的记录。

[0090] 通过利用类似于现有技术中的MRAM的磁阻效应来进行信息读取。即,与上述记录的情况相同,在与膜表面垂直的方向(各层的层压方向)上施加电流。随后,利用如下现象:其中,由存储元件3表现出的电阻根据存储层14的磁化M14方向与磁化固定层(基准层)12的磁化M12方向是否平行来改变。

[0091] 用于作为隧道绝缘层的中间层13的材料可以是金属材料或绝缘材料,但中间层13可使用绝缘材料来获得相对很高的读出信号(电阻变化率),并通过相对很低的电流来实现记录。此时的元件被称为铁磁性隧道结(磁性隧道结:MTJ)元件。

[0092] 上述自旋扭矩在存储层14的磁化M14方向与磁化固定层(基准层)12的磁化M12方向之间改变了某一角度。

[0093] 当表示磁化M14方向的单位矢量被指定为 $m_1$ 以及表示磁化M12方向的单位矢量被指定为 $m_2$ 时,自旋扭矩量与 $m_1 \times (m_1 \times m_2)$ 成正比。这里,“ $\times$ ”表示矢量的叉积。

[0094] 一般地,磁化固定层12的磁化M12被固定为存储层14的易磁化轴。存储层14的磁化M14具有定向至存储层14本身的易磁化轴的趋向。在该情况下, $m_1$ 和 $m_2$ 处于0度(平行)或180度(不平行)。

[0095] 图4示出了当 $m_1$ 和 $m_2$ 处于0度时的磁化M14方向和磁化M12方向。

[0096] 因此,当 $m_1$ 和 $m_2$ 处于0度或180度时,根据上述自旋扭矩方程,自旋扭矩将根本无法做功。

[0097] 然而,在实践中,由于存储层14的磁化M14因热涨落而随机分布在存储层14的易磁化轴周围,所以一旦存储层14的磁化M14与磁化固定层12的磁化M12之间的角度偏离0度或180度,则自旋扭矩做功以诱发磁化转换。

[0098] 用于诱发磁化转换的时间(转换时间)取决于从磁化M14到易磁化轴的距离。离易磁化轴的距离越长,磁化转换的速度越高。

[0099] 如上所述,存储层14的磁化M14和易磁化轴的角度由于热涨落而随机分布,导致了转换时间的可变性。



[0100] 即使磁化M14被定位为接近(角度接近)易磁化轴,但为高速转换磁化,也必须流通较大电流。

[0101] 本发明人已细致研究了利用小电流高速运行存储元件。

[0102] 结果,已发现存储层14具有如下配置:主要发生垂直磁化的垂直磁化层经由键合层与主要发生面内磁化的面内磁化层磁性键合,由此,面内磁化层的磁化与垂直磁化层的磁化之间的磁相互作用使得各磁化倾斜于与膜表面垂直的方向。

[0103] 采用这种配置,可以缩短转换时间,并降低转换时间的可变性。

[0104] 根据该实施方式,为了将主要发生垂直磁化的垂直磁化层经由键合层与主要发生面内磁化的面内磁化层磁性键合,使用具有垂直磁各向异性的Co-Fe-B。

[0105] 一般地,与膜表面相比,用于存储层等的铁磁层具有非常薄的膜厚度。在该情况下,一旦铁磁层的磁化定向为垂直方向,则会提供很大抗磁场。通过抗磁场与磁化之间的相互作用,抗磁场能量(下文被称为 $E_d$ )增加。因此,磁化在平衡状态下无法稳定地面向垂直方向,且将面向面内方向。

[0106] 然而,根据材料和界面状态,铁磁层可具有垂直磁各向异性。在该情况下,由垂直磁各向异性诱发的垂直磁各向异性能量(下文被称为 $E_a$ )会作用于铁磁层。当铁磁层的磁化面向膜表面的垂直方向时,净抗磁场能量等于 $E_d - E_a$ 。

[0107] 当抗磁场能量为负,即 $E_d < E_a$ 时,磁化可稳定地面向垂直方向。这种铁磁层下文被称为“主要发生垂直磁化的垂直磁化层”。

[0108] 相反,当抗磁场能量为正,即 $E_d > E_a$ 时,磁化无法稳定地面向垂直方向。这种铁磁层下文被称为“主要发生面内磁化的面内磁化层”。

[0109] 一般地,Co-Fe-B铁磁层是主要发生面内磁化的面内磁化层。

[0110] 然而,只要满足条件,Co-Fe-B也可以是主要发生垂直磁化的垂直磁化层。

[0111] 具体地,当Co-Fe-B膜的成分和膜厚度处于特定范围内且Co-Fe-B膜与MgO膜接触时,其将成为主要发生垂直磁化的垂直磁化层(例如,参见日本专利申请第2010-200983号)。

[0112] 发生垂直磁化的垂直磁化各向异性的起因被认为是MgO与Co-Fe-B之间界面处的界面各向异性。

[0113] 另外,当Co-Fe-B膜的两个界面与MgO膜接触时(例如,MgO/Co-Fe-B/MgO),垂直磁化各向异性将增加(例如,参见日本专利申请第2010-201526号)。

[0114] <3. 第一实施方式>

[0115] 下文将描述本技术的具体实施方式。

[0116] 图5示出了根据第一实施方式的存储元件3的示意性配置图(截面图)。

[0117] 在以下描述中,省略对与已通过附有相同标记来描述的部分相同的部分的描述。

[0118] 如图5所示,在根据该实施方式的存储元件3中,磁化M12方向固定的磁化固定层(基准层)12、中间层(非磁性层:隧道绝缘层)13、磁化M14方向可变的存储层(自由磁化层)14和覆盖层15按所述顺序层压在基础层11上。

[0119] 如上所述,在磁化固定层12中,磁化M12方向被固定在与膜表面垂直的方向上(图中向上)。

[0120] 根据该实施方式的存储元件3与之前的存储元件3'的不同之处在于,存储层14的

配置变为具有包括铁磁层和键合层的多层配置。

[0121] 具体地,存储层14具有包括铁磁层14i、键合层14c和铁磁层14p的按所述顺序层压的三层结构。

[0122] 铁磁层14i是主要发生面内磁化的面内磁化层。

[0123] 铁磁层14p是主要发生垂直磁化的垂直磁化层。

[0124] 在该实施方式中,铁磁层14i与中间层13接触,以及铁磁层14p与覆盖层15接触。

[0125] 在上述配置中,铁磁层14i的磁化 $M_i$ 与铁磁层14p的磁化 $M_p$ 经由键合层14c磁性结合。

[0126] 这里,在键合层14c中,可使用非磁性金属,诸如Ta、Ru等。

[0127] 用于形成隧道绝缘层的绝缘材料(各种氧化物等)或在磁阻效应元件与磁性层之间使用的非磁性金属可被用于磁化固定层12与存储层14之间的中间层(非磁性层)13。

[0128] 通过使用绝缘材料作为中间层13的材料,可提供相对很高的读出信号(电阻变化率),且可以相对很低的电流来进行记录,如上所述。

[0129] 在第一实施方式中,为提供作为主要发生垂直磁化的垂直磁化层的铁磁层14p,诸如MgO的氧化物被用于覆盖层15。尽管未示出,但覆盖层15被配置为将诸如Ta和Ru的非磁性金属层压在MgO层上,从而预期地增大了电导率。

[0130] 磁化固定层12可使用现有技术的STT-MRAM中使用的各种磁性金属。

[0131] 例如,可使用NiFe、TePt、CoPt、TbFeCo、GdFeCo、CoPd、MnBi、MnGa、PtMnSb、Co-Fe-B、Co-Cr基材料等。也可以使用除这些材料之外的磁性材料。

[0132] 通过利用与现有技术中的存储元件3'类似的磁阻效应来进行信息的读出。即,与上述信息记录的情况相同,施加电流以在与膜表面垂直的方向(各层的层压方向)上流通。随后,利用由存储元件3表现出的电阻根据磁化固定层12的磁化 $M_{12}$ 方向与存储层14的磁化 $M_{14}$ 方向之间的相对角度而改变的现象。

[0133] 图6进一步详细示出了存储层14的配置。

[0134] 这里,为方便起见,省略了键合层14c。

[0135] 在根据该实施方式的存储元件中,存储层14具有圆柱形状。

[0136] 为描述磁化 $M_i$ 和 $M_p$ 方向,如下所述定义角 $\theta_1$ 和 $\theta_2$ 。

[0137] 具体地,当将在垂直方向上穿过存储层14的轴定义为垂直轴aV时,由磁化 $M_i$ 与垂直轴aV形成角 $\theta_1$ ,由磁化 $M_p$ 与垂直轴aV形成角 $\theta_2$ 。

[0138] 如上所述,在磁化 $M_i$ 中,主要发生面内磁化,以及在磁化 $M_p$ 中,主要发生垂直磁化。

[0139] 因此,当经由键合层14c的键合,磁化方向倾斜于垂直轴aV时,角 $\theta_1$ 将大于角 $\theta_2$ 。换句话说,磁化 $M_i$ 大大倾斜于垂直轴aV。

[0140] 磁化固定层12的磁化 $M_{12}$ 与磁化 $M_i$ 的相对角度越大,自旋扭矩增加越多。存储层14的上述配置可实现较大磁化转换。

[0141] <4. 第二实施方式>

[0142] 接下来,图7示出了根据第二实施方式的存储元件20的示意性配置图(截面图)。

[0143] 在根据第二实施方式的存储元件20中,存储层14的层压顺序与根据第一实施方式的存储元件3不同。具体地,铁磁层14p、键合层14c和铁磁层14i按所述顺序层压。

[0144] 在该情况下,铁磁层14p与中间层13接触,以及铁磁层14i与覆盖层15接触。

[0145] 为提供作为主要发生垂直磁化的垂直磁化层的铁磁层14p,中间层13使用诸如MgO的氧化物。

[0146] 在具有如上所述配置的存储元件20中,自旋扭矩由磁化固定层12的磁化M12与磁化M<sub>p</sub>的相对角度来确定。

[0147] 在该情况下,由于角 $\theta_2$ 小于角 $\theta_1$ ,所以存储元件20中的自旋扭矩变得比第一实施方式的存储元件3中的自旋扭矩更小。然而,与现有技术中的存储元件3'相比,存储层14的磁化方向(平衡状态下的磁化方向)被倾斜。因此,可以较高速度转换磁化。

[0148] 如上所述可以确定,在根据第二实施方式的存储设备中,在具有图1至图3所示配置的存储设备中设置存储元件20来代替存储元件3。

[0149] <5. 仿真结果>

[0150] 为检验如上所述的各实施方式中的存储元件(3,20)的优势,对宏自旋模型磁化转换进行仿真。

[0151] 图8A和图8B分别示出了当施加电流时磁化的垂直分量的时间变化的仿真结果。

[0152] 图8A示出了现有技术中的存储元件3'的仿真结果,以及图8B示出了根据实施方式的存储元件的仿真结果。在图8B中,作为“根据实施方式的存储元件”,使用根据第二实施方式的存储元件20。

[0153] 在图8A和图8B中,横坐标轴表示施加电流之后经过的时间,以及纵轴表示磁化的垂直分量。向上方向接近1,以及向下方向接近-1。用于施加电流的时间(也被称为“电流供应时间”)被设定为20ns。

[0154] 在现有技术的存储元件3'中,存储层14的磁化M14在平衡状态下被定向为垂直方向。由于自旋扭矩原本不做功,所以通过从垂直轴aV偏移0.01度来进行计算。

[0155] 在图8B所示计算中,分别地,铁磁层14p的磁化M<sub>p</sub>在平衡状态下被定向为偏离垂直方向29度的角度,以及铁磁层14i的磁化M<sub>i</sub>在平衡状态下被定向为偏离垂直方向73度的角度。

[0156] 在现有技术的存储元件3'中,磁化M14的方向与垂直于膜表面的方向相邻,这可减小自旋扭矩和磁化运动随时间变化的改变。因此,在图8A的时域T1中,当开始施加电流时,磁化方向几乎无变化。

[0157] 这里,每次进行记录时,时域T1的长度根据磁化的初始角度而变化。因此,用于诱发磁化转换的时间产生了偏差,且确定转换磁化必须足够长的记录时间。

[0158] 在时域T1之后,磁化M14方向急剧改变以诱发磁化转换(时域T2)。在继续施加电流的时域T3之后,电流在时域T4变为零。

[0159] 相反,在根据该实施方式的存储元件中,铁磁层14p的磁化M<sub>p</sub>被定向为倾斜于与膜表面垂直的轴的方向。因此,与记录电流的施加同步,向其施加某些自旋扭矩的铁磁层14p的磁化M<sub>p</sub>将迅速开始转换运动(时域T5)。此时,由于铁磁层14i的磁化M<sub>i</sub>与磁化M<sub>p</sub>磁性结合,所以铁磁层14i的磁化M<sub>i</sub>也将与磁化M<sub>p</sub>的运动一起开始转换运动。

[0160] 因此,根据该实施方式的存储元件实现了高速转换运动。

[0161] 另外,可以确定,根据该实施方式的存储元件没有磁化运动的变化很小的时域(诸如图8A所示的时域T1)。这意味着利用根据该实施方式的存储元件可以缩短用于施加记录电流的时间,且也降低了转换时间的可变性。

[0162] 这里,在继续施加电流的时域T6期间,自旋扭矩被施加至磁化 $M_p$ 和磁化 $M_i$ ,以使它们偏离平衡状态。

[0163] 通过根据图8B的计算,磁化 $M_p$ 的角度为156度,以及磁化 $M_i$ 的角度为112度。

[0164] 当电流在时域T7变为零时,其变为角度倾斜于初始垂直轴aV的平衡状态。此时,磁化 $M_p$ 的角度为151度(180度-29度),以及磁化 $M_i$ 的角度为107度(180度-73度)。

[0165] 随后,将描述写入错误率与电流供应时间之间的关系。

[0166] 图9示出了通过仿真确定的写入错误率(对数值)与电流供应时间之间的关系。

[0167] 图9中,分别地,曲线C1示出了现有技术中的存储元件3'的结果,以及曲线C2示出了根据该实施方式的存储元件(该情况下为存储元件20)的结果。

[0168] 如上所述,在现有技术的存储元件3'中,每次进行记录时,转换时间根据磁化的初始角度而改变。因此,即使电流供应时间相同,也可诱发或者可不诱发磁化转换。

[0169] 这里,不诱发磁化转换的可能性被称为写入错误率。

[0170] 随着电流供应时间变长,诱发磁化转换的可能性也增大,从而引起降低写入错误率的趋势。换句话说,当电流供应时间很短时,诱发转换的可能性降低,使得写入错误率趋于增大。

[0171] 从图9可以看出,对于现有技术中的存储元件3'的曲线C1具有写入错误率随电流供应时间缓慢下降的缓坡。

[0172] 另一方面,对于根据该实施方式的存储元件的曲线C2具有陡坡。换句话说,当它们在相同写入错误率下比较时,根据该实施方式的存储元件的必需电流供应时间短于现有技术中的存储元件的必需电流供应时间。

[0173] 该结果也支持了根据该实施方式的存储元件可高速写入。

[0174] 尽管图8和图9中示出了根据该实施方式的存储元件20的仿真结果,但与现有技术中的存储元件3'相比,第一实施方式中的存储元件3也可提供改进结果。

[0175] <6.实验>

[0176] 这里,在根据该实施方式的存储元件的配置中,通过具体选择构成存储层14的各层的膜厚度来进行实验,以检验磁化方向偏离垂直轴的倾斜情况。以下[实验1]、[实验2]和[实验3]中描述了内容和结果。

[0177] [实验1]

[0178] 在具有0.725mm厚度的硅衬底上,形成具有300nm厚度的热氧化膜,且随后,Ta膜(15nm)、Ru膜(10nm)、Pt膜(1nm)、Co膜(1.2nm)、Ru膜(0.7nm)、Co-64Fe-20B膜(1.2nm)、MgO膜(0.8nm)、Co-56Fe-30B膜(x nm)、Ta膜(0.35nm)、Co-64Fe-20B膜(0.8nm)、MgO膜(0.85nm)、Ru膜(5nm)和Ta膜(3nm)按所述顺序从基础膜上形成。

[0179] 在该情况下,从底部开始,Ta膜和Ru膜对应于基础层11,Pt膜、Co膜、Ru膜和Co-64Fe-20B膜对应于具有合成针层结构(synthetic pin layer structure)的磁化固定层12,MgO膜对应于中间层13,Co-56Fe-30B膜对应于铁磁层14i,Ta膜对应于键合层14c,Co-64Fe-20B对应于铁磁层14p,MgO膜、Ru膜和Ta膜对应于覆盖层15。换句话说,它是根据第一实施方式的存储元件3的样式。

[0180] 与铁磁层14i对应的Co-56Fe-30B膜在各样本中具有1.5nm、1.6nm、1.65nm、1.7nm或1.8nm的膜厚度t。

[0181] 在STT-MRAM的存储元件中,期望将与非磁性层(中间层13)接触的两个铁磁层中的一个(磁化固定层12)的磁化固定。

[0182] 作为实验1中的各样本,使用具有层间键合的合成针层结构来固定底层Co-64Fe-20B膜的磁化。

[0183] 使用如上所述的各样本,进行克尔测量。图10A至图10E示出了该结果。

[0184] 在图10A至图10E中,纵坐标轴表示与磁化的垂直分量成比例的任何单位的克尔信号强度,以及横轴表示外部施加的在垂直方向上的磁场。

[0185] 图10A、图10B、图10C、图10D和图10E分别示出了当Co-56Fe-30B膜(铁磁层14i)具有1.5nm、1.6nm、1.65nm、1.7nm和1.8nm的膜厚度t时的结果。

[0186] 首先,考虑具有1.5nm膜厚度的Co-56Fe-30B膜。

[0187] 如上所述,根据界面各向异性,与MgO膜接触的Co-Fe-B膜可以是垂直磁化膜。与铁磁层14p对应的上部Co-64Fe-20B膜在作为覆盖层15的MgO膜界面处诱发界面各向异性,并成为垂直磁化膜。

[0188] 同时,作为铁磁层14i的Co-56Fe-30B膜在作为中间层13的MgO膜界面处诱发界面各向异性,并成为垂直磁化膜。这可以确定,通过施加 $\pm 3\text{kOe}$ 的外部磁场以将磁化方向整体定位为垂直方向而产生的克尔信号强度与通过施加 $0\text{kOe}$ 的外部磁场以成为平衡状态下的磁化方向而产生的克尔信号强度几乎相同。换句话说,磁化在平衡状态下与垂直轴aV重合,这未形成根据本技术实施方式的存储元件。

[0189] 接下来,考虑具有1.6nm以上的膜厚度的Co-56Fe-30B膜。

[0190] 当膜厚度为1.65nm以上时,克尔信号强度与外部磁场的相关性会改变。换句话说,通过施加 $\pm 3\text{kOe}$ 的外部磁场以将磁化方向整体定位为垂直方向而产生的克尔信号强度与通过施加 $0\text{kOe}$ 的外部磁场以成为平衡状态下的磁化方向而产生的克尔信号强度不同。这意味着磁化在平衡状态下处于与垂直轴aV倾斜的位置,这形成了根据本技术第一实施方式的存储元件3。

[0191] 平衡状态下,Co-56Fe-30B膜(铁磁层14i)与膜厚度的相关性可被解释如下:

[0192] 由界面各向异性诱发的垂直磁各向异性倾向于随铁磁层的膜厚度变厚而降低。因此,随着膜厚度变厚,Co-56Fe-30B膜从主要发生垂直磁化的垂直磁化层变为主要发生面内磁化的面内磁化层。在实验1中,考虑边界存在于1.6nm与1.65nm之间。与铁磁层14p对应的上部Co-64Fe-20B膜变为主要发生垂直磁化的垂直磁化层,以及与铁磁层14i对应的Co-56Fe-30B膜变为主要发生面内磁化的面内磁化层。通过经由与键合层14c对应的Ta膜磁性键合,磁化方向在平衡状态下倾斜于垂直轴aV。

[0193] [实验2]

[0194] 在具有0.725mm厚度的硅衬底上,形成具有300nm厚度的热氧化膜,且随后,Ta膜(15nm)、Ru膜(10nm)、Pt膜(1nm)、Co膜(1.2nm)、Ru膜(0.7nm)、Co-64Fe-20B膜(1.2nm)、MgO膜(0.8nm)、Co-56Fe-30B膜(1.7nm)、Ta膜(x nm)、Co-64Fe-20B膜(0.8nm)、MgO膜(0.85nm)、Ru膜(5nm)和Ta膜(3nm)按所述顺序从基础膜上形成。

[0195] 在该情况下,从底部开始,Ta膜和Ru膜对应于基础层11,Pt膜、Co膜、Ru膜和Co-64Fe-20B膜对应于具有合成针层结构的磁化固定层12,MgO膜对应于中间层13,Co-56Fe-30B膜对应于铁磁层14i,Ta膜对应于键合层14c,Co-64Fe-20B对应于铁磁层14p,MgO膜、Ru

膜和Ta膜对应于覆盖层15。换句话说,它是根据第一实施方式的存储元件3的样式。

[0196] 作为之前实验1的结果,与铁磁层14p对应的上部Co-64Fe-20B膜变为主要发生垂直磁化的垂直磁化层,以及与铁磁层14i对应的Co-56Fe-30B膜变为主要发生面内磁化的面内磁化层。

[0197] 在实验2中,与键合层14c对应的Ta膜具有0.35nm、0.4nm、0.45nm或0.7nm的膜厚度t。Co-64Fe-20B膜和Co-56Fe-30B膜的膜厚度固定。

[0198] 图11A至图11D示出了使用上述各样本的克尔测量的结果。

[0199] 图11A、图11B、图11C和图11D分别示出了当作为键合层14c的Ta膜具有0.35nm、0.4nm、0.45nm和0.7nm的膜厚度t时的结果。

[0200] 首先,考虑具有0.35nm或0.4nm膜厚度的与键合层14c对应的Ta膜。如实验1所述,在平衡状态下,磁化在一定范围内倾斜于垂直轴aV。

[0201] 相比之下,当与键合层14c对应的Ta膜具有0.45nm的膜厚度时,转换过程中有一个阶段(step)。当膜厚度为0.7nm时,磁化转换明显在两个阶段中发生。

[0202] 这是因为与键合层14c对应的Ta膜的膜厚度越厚,铁磁层14i与铁磁层14p之间的磁性键合就越弱,从而各磁化独立运动。在实验2中,考虑两个磁化整体运动的边界存在于0.4nm与0.45nm之间。

[0203] 这表明,当Ta膜具有0.7nm的膜厚度时,两个磁化独立运动,且变为垂直磁化。当Ta膜的膜厚度很薄时,与铁磁层14i对应的Co-56Fe-30B膜变为主要发生面内磁化的面内磁化层。然而,当Ta膜的厚度变厚时,与铁磁层14i对应的Co-56Fe-30B膜变为主要发生垂直磁化的垂直磁化层。这是因为通过使Ta膜的膜厚度变厚,原子扩散增加且Co-56Fe-30B膜的有效膜厚度减小。

[0204] 如上所述,根据实验1和实验2,通过适当选择Co-Fe-B层和Ta层的厚度,与铁磁层14p对应的Co-64Fe-20B膜变为主要发生垂直磁化的垂直磁化层,以及与铁磁层14i对应的Co-56Fe-30B膜变为主要发生面内磁化的面内磁化层。实验发现,当经由与键合层14c对应的Ta膜的磁性键合具有适当值时,平衡状态下磁化方向可倾斜于垂直轴aV。

[0205] [实验3]

[0206] 在具有0.725mm厚度的硅衬底上,形成具有300nm厚度的热氧化膜,且随后,Ta膜(5nm)、Ru膜(5nm)、Pt膜(1nm)、Co膜(1.2nm)、Ru膜(0.7nm)、Co-64Fe-20B膜(1.2nm)、MgO膜(0.8nm)、Co-56Fe-30B膜(1.5nm)、Ta膜(0.45nm)、Co-64Fe-30B膜(x nm)、MgO膜(0.8nm)、Ru膜(5nm)和Ta膜(10nm)按所述顺序从基础膜上形成。

[0207] 在该情况下,从底部开始,Ta膜和Ru膜对应于基础层11,Pt膜、Co膜、Ru膜和Co-64Fe-20B膜对应于具有合成针层结构的磁化固定层12,MgO膜对应于中间层13,Co-64Fe-20B膜对应于铁磁层14p,Ta膜对应于键合层14c,Co-56Fe-30B膜对应于铁磁层14i,MgO膜、Ru膜和Ta膜对应于覆盖层15。换句话说,它是根据第二实施方式的存储元件20的样式。

[0208] 在实验3中,与铁磁层14i对应的Co-56Fe-30B膜在各样本中具有0.7nm、0.75nm、0.8nm、0.85nm或0.9nm的膜厚度t。

[0209] 在STT-MRAM的存储元件中,期望将与中间层(非磁性层)接触的两个铁磁层中的一个(磁化固定层12)的磁化固定。作为实验3中的各样本,使用具有层间键合的合成针层结构来固定底层Co-64Fe-20B膜(磁化固定层12)的磁化。

[0210] 使用如上所述的各样本,进行克尔测量。图12A至图12E分别示出了当与铁磁层14i对应的Co-64Fe-30B膜具有0.7nm、0.75nm、0.8nm、0.85nm和0.9nm的膜厚度t时的结果。

[0211] 在实验3中,当与铁磁层14i对应的Co-56Fe-30B膜具有0.7nm和0.9nm的膜厚度时,通过施加 $\pm 3\text{kOe}$ 的外部磁场以将磁化方向整体定向为垂直方向而产生的克尔信号强度与通过施加0kOe的外部磁场以成为平衡状态下的磁化方向而产生的克尔信号强度几乎相同。磁化在平衡状态下与垂直轴aV重合,这未形成根据第二实施方式的存储元件。

[0212] 另一方面,当Co-56Fe-30B膜具有0.75nm、0.8nm和0.85nm的膜厚度时,通过施加 $\pm 3\text{kOe}$ 的外部磁场以将磁化方向整体定向为垂直方向而产生的克尔信号强度与通过施加0kOe的外部磁场以成为平衡状态下的磁化方向而产生的克尔信号强度不同。这意味着磁化在平衡状态下处于与垂直轴aV倾斜的位置,这形成了根据本技术第二实施方式的存储元件20。

[0213] 平衡状态下,Co-56Fe-30B膜与膜厚度的相关性可被解释如下:

[0214] 由界面各向异性诱发的垂直磁各向异性倾向于随铁磁层的膜厚度变薄而增加,但倾向于随铁磁层的膜厚度变厚而减小。因此,垂直磁各向异性在特定膜厚度范围内增加。在进行实验的膜厚度范围内,与铁磁层14i对应的Co-56Fe-30B膜是主要发生面内磁化的面内磁化层。需要考虑,若存在某些垂直磁各向异性,则无法通过与上部Co-64Fe-20B膜的键合来提供倾斜的磁化。在实验3中,需要考虑,提供必要垂直磁各向异性的膜厚度范围具有0.7nm与0.75nm之间的下限和0.85nm至0.9nm之间的上限。

[0215] 在膜厚度范围内,与铁磁层14p对应的Co-64Fe-20B膜变为主要发生垂直磁化的垂直磁化层,以及与铁磁层14i对应的Co-56Fe-30B膜变为主要发生面内磁化的面内磁化层。通过经由与键合层14c对应的Ta膜的磁性键合,磁化方向在平衡状态下倾斜于垂直轴aV。

[0216] 如上所述,根据实验3,通过选择Co-Fe-B层的厚度,发现可提供根据该实施方式的平衡状态下磁化方向倾斜于垂直轴aV的存储元件。

[0217] <7. 变形例>

[0218] 尽管已描述了根据本技术的实施方式,但应当理解,本技术不限于上述示例性实施方式。

[0219] 例如,Co-Fe-B膜的成分不应限于示例性成分(Co:Fe:B=14:56:30或Co:Fe:B=16:64:20)。在不背离本技术的精神和范围的前提下,可采用各种成分。

[0220] 另外,Co-Fe-B膜可具有单一成分或包括多种成分的层压结构。此外,可添加非磁性元素。

[0221] 尽管列举诸如MgO的氧化物作为用于对Co-Fe-B膜诱发垂直磁各向异性的材料,但这不限于氧化物,且可使用各种材料。

[0222] 键合层14c的材料不限于Ta,而可以是能够在铁磁层之间诱发磁性键合的任何材料,诸如Zr、V、Cr、Zr、Mo、W、Ru和Mg。

[0223] 基础层11和覆盖层15可具有单一成分或包括多种成分的层压结构。

[0224] 另外,磁化固定层12可由单层铁磁层构成,或者可具有多个铁磁层通过非磁性层层压的层压铁针状结构(laminated ferri-pinned structure)。

[0225] 根据本技术,存储层可具有将存储层定位在磁化固定层上侧或下侧的膜结构。

[0226] 此外,可采用将磁化固定层配置在存储层上侧和下侧的所谓双重结构。根据本技

术实施方式的存储元件3、20分别具有磁阻效应元件(诸如TMR元件)的配置。诸如TMR元件的磁阻效应元件可被应用于包括磁头、配有磁头的硬盘驱动器、集成电路芯片、个人计算机、便携式终端、移动电话和磁性传感器装置以及上述存储设备的各种电子设备、电器等。

[0227] 作为一个实例,图13A和图13B分别示出了具有存储元件3的配置的磁阻效应元件101在复合磁头100上的应用。图13A是通过截取复合磁头100的某些部分以识别内部配置而示出的透视图。图13B是复合磁头100的截面图。

[0228] 复合磁头100是用于硬盘设备等的磁头。在衬底122上形成根据本公开实施方式的磁阻效应磁头。在磁阻效应磁头上层压感应磁头,并因此形成复合磁头100。磁阻效应磁头用作再现磁头,以及感应磁头用作记录磁头。换句话说,复合磁头100通过结合再现磁头和记录磁头来构成。

[0229] 安装在复合磁头100上的磁阻效应磁头是所谓的屏蔽MR磁头,且包括经由绝缘层123形成在衬底122上的第一磁屏蔽125、经由绝缘层123形成在第一磁屏蔽125上的磁阻效应元件101、以及经由绝缘层123形成在磁阻效应元件101上的第二磁屏蔽127。绝缘层123包括诸如 $Al_2O_3$ 和 $SiO_2$ 的绝缘材料。

[0230] 第一磁屏蔽125用于磁屏蔽磁阻效应元件101的下侧,且包括诸如Ni-Fe的软磁材料。在第一磁屏蔽125上,经由绝缘层123形成磁阻效应元件101。

[0231] 磁阻效应元件101在磁阻效应磁头中用作从磁性记录介质检测磁信号的磁阻元件。磁阻效应元件101可具有与上述存储元件3、20相似的膜配置(分层结构)。

[0232] 磁阻效应元件101以近似矩形的形状形成,且具有暴露于磁性记录介质的正对表面的一侧。偏压层128和129被置于磁阻效应元件101的两端。另外,还形成了与偏压层128和129连接的接线端130和131。感应电流通过接线端130和131被提供给磁阻效应元件101。

[0233] 在偏压层128和129上方,经由绝缘层123配置第二磁屏蔽127。

[0234] 层压并形成在上述磁阻效应磁头上的感应磁头包括磁芯,该磁芯包括第二磁屏蔽127和上芯132;以及缠绕在磁芯周围的薄膜线圈133。

[0235] 上芯132与第二磁屏蔽127一起形成闭合磁路,将作为感应磁头的磁芯,且包括诸如Ni-Fe的软磁材料。第二磁屏蔽127和上芯132被形成为使得第二磁屏蔽127和上芯132的前端部分暴露于磁性记录介质的正对表面,以及第二磁屏蔽127和上芯132在其后端部分彼此接触。第二磁屏蔽127和上芯132的前端部分形成在磁性记录介质的正对表面,使得第二磁屏蔽127和上芯132被预定间隙g隔开。

[0236] 换句话说,在复合磁头100中,第二磁屏蔽127不仅磁屏蔽磁阻效应元件101的上侧,还用作感应磁头的磁芯。第二磁屏蔽127和上芯132构成感应磁头的磁芯。间隙g将作为感应磁头的记录磁隙。

[0237] 另外,在第二磁屏蔽127上方形成埋入绝缘层123的薄膜线圈133。该薄膜线圈133被形成为缠绕在包括第二磁屏蔽127和上芯132的磁芯周围。薄膜线圈133的两端(未示出)暴露在外,且薄膜线圈133的两端上形成的端子作为感应磁头的外部接线端。换句话说,当在磁性记录介质上记录磁信号时,将从外部接线端向薄膜线圈133提供记录电流。

[0238] 如上所述,可根据本技术实施方式的存储元件的层压结构应用于磁性记录介质的再现磁头,即用于从磁性记录介质中检测磁信号的磁阻效应元件。

[0239] 本公开还可具有以下配置。



- [0240] (1)一种存储元件,包括:
- [0241] 分层结构,其包括:
- [0242] 存储层,其具有根据信息来变化的磁化方向,通过在分层结构的层压方向上施加电流来改变磁化方向以将信息记录在存储层中,存储层包括:
- [0243] 第一铁磁层,其具有倾斜于与膜表面垂直的方向的磁化方向,
- [0244] 键合层,其层压在第一铁磁层上,以及
- [0245] 第二铁磁层,其层压在键合层上,并经由键合层与第一铁磁层磁性结合,第二铁磁层具有倾斜于与膜表面垂直的方向的磁化方向,
- [0246] 第一铁磁层和第二铁磁层中的一个铁磁层是主要发生面内磁化的面内磁化层,另一铁磁层是主要发生垂直磁化的垂直磁化层;
- [0247] 磁化固定层,其具有固定的磁化方向;
- [0248] 中间层,其被配置在存储层与磁化固定层之间,并与第一铁磁层接触;以及
- [0249] 覆盖层,其与第二铁磁层接触。
- [0250] (2)根据(1)所述的存储元件,其中,
- [0251] 第一铁磁层是面内磁化层,以及第二铁磁层是垂直磁化层。
- [0252] (3)根据(2)所述的存储元件,其中,
- [0253] 由第一铁磁层的磁化与垂直于膜表面的方向形成的角度大于由第二铁磁层的磁化与垂直于膜表面的方向形成的角度。
- [0254] (4)根据(1)所述的存储元件,其中,
- [0255] 第一铁磁层是垂直磁化层,以及第二铁磁层是面内磁化层。
- [0256] (5)根据(4)所述的存储元件,其中,
- [0257] 由第一铁磁层的磁化与垂直于膜表面的方向形成的角度小于由第二铁磁层的磁化与垂直于膜表面的方向形成的角度。
- [0258] (6)根据(1)至(5)所述的存储元件,其中,
- [0259] 中间层是隧道绝缘层。
- [0260] (7)根据(1)至(6)所述的存储元件,其中,
- [0261] 覆盖层包括氧化物层。
- [0262] (8)根据(1)至(7)所述的存储元件,其中,
- [0263] 第一铁磁层和第二铁磁层包括Co-Fe-B层。
- [0264] (9)一种存储设备,包括:
- [0265] 存储元件,具有:
- [0266] 分层结构,其包括:
- [0267] 存储层,其具有根据信息来变化的磁化方向,通过在分层结构的层压方向上施加电流来改变磁化方向以将信息记录在存储层中,存储层包括:
- [0268] 第一铁磁层,其具有倾斜于与膜表面垂直的方向的磁化方向,
- [0269] 键合层,其层压在第一铁磁层上,以及
- [0270] 第二铁磁层,其层压在键合层上,并经由键合层与第一铁磁层磁性结合,第二铁磁层具有倾斜于与膜表面垂直的方向的磁化方向,
- [0271] 第一铁磁层和第二铁磁层中的一个铁磁层是主要发生面内磁化的面内磁化层,另

一铁磁层是主要发生垂直磁化的垂直磁化层；

[0272] 磁化固定层,其具有固定的磁化方向；

[0273] 中间层,其被配置在存储层与磁化固定层之间,并与第一铁磁层接触；以及

[0274] 覆盖层,其与第二铁磁层接触；

[0275] 配线部,其将在层压方向上流动的电流提供给存储设备；以及

[0276] 电流供应控制器,其控制经由配线部向存储设备的电流供应。

[0277] 本技术包括涉及于2011年11月30日在日本专利局提交的日本在先专利申请第JP 2011-261522号中所公开的主题,将其整个内容结合于此供参考。

[0278] 本领域技术人员应当理解,在所附权利要求或其等同物的范围内,可根据设计要求和因素来进行各种修改、组合、子组合和变更。

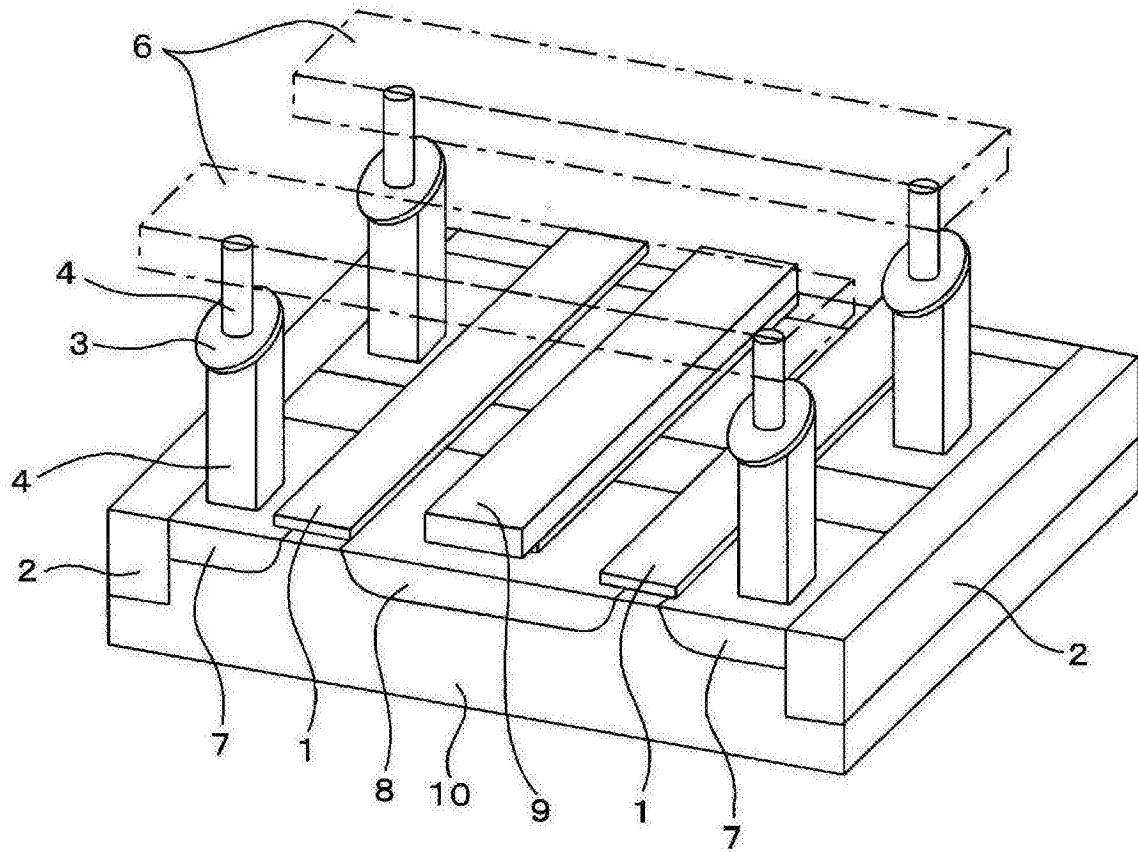


图1

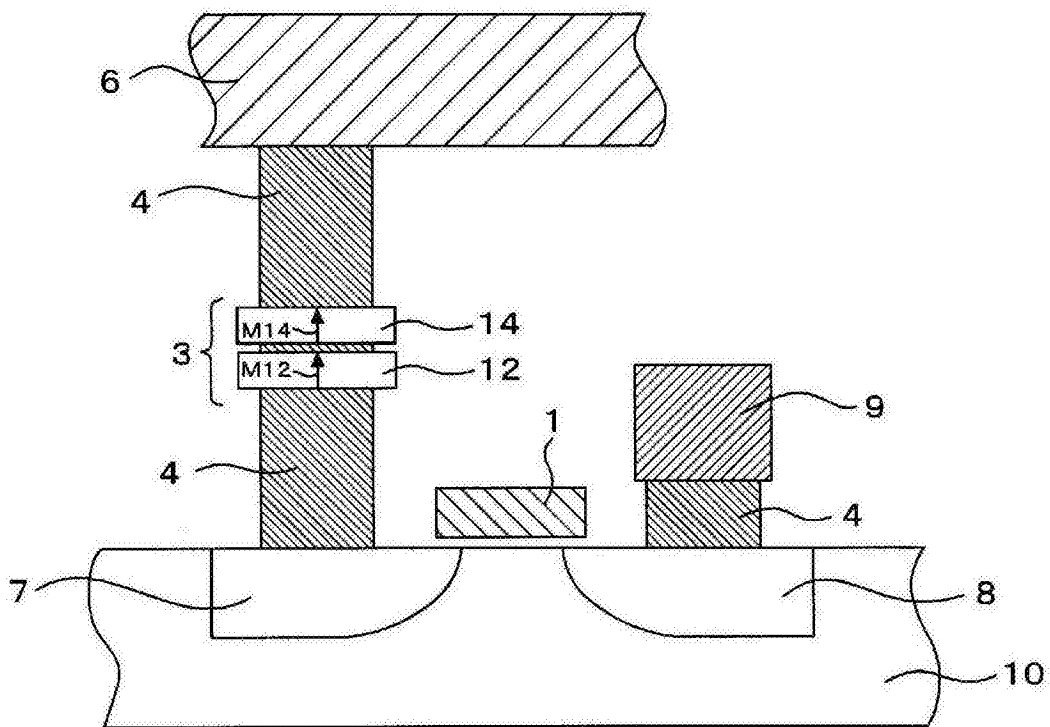


图2

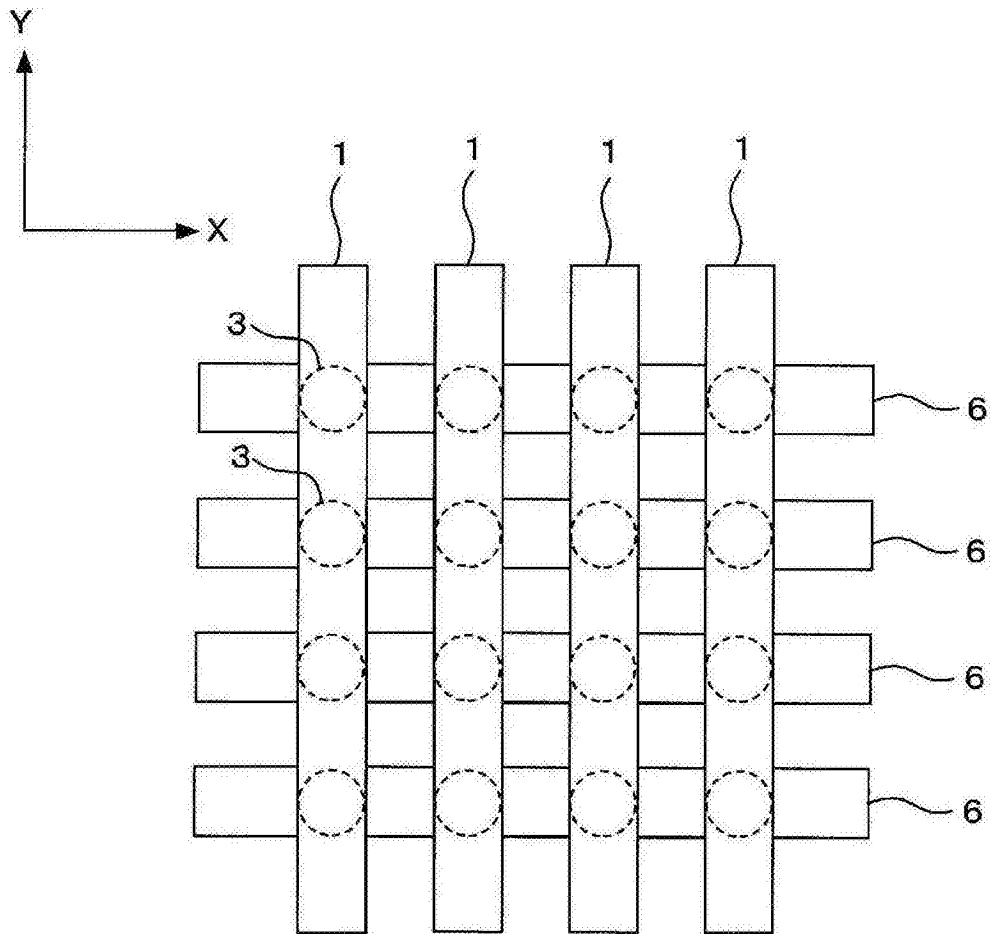


图3

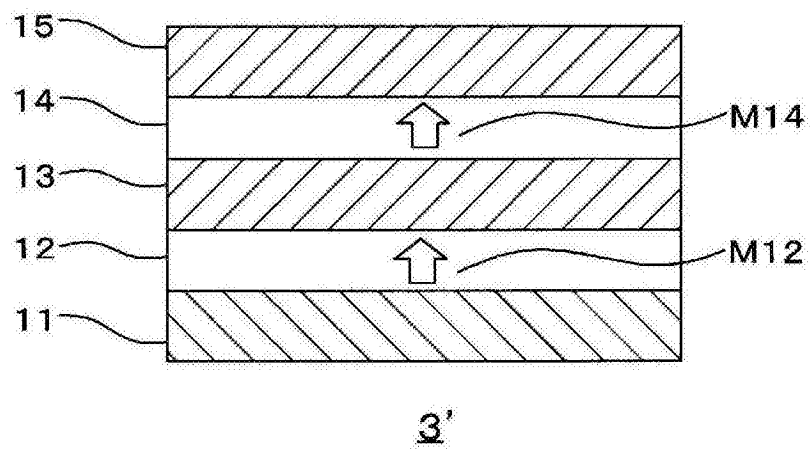


图4

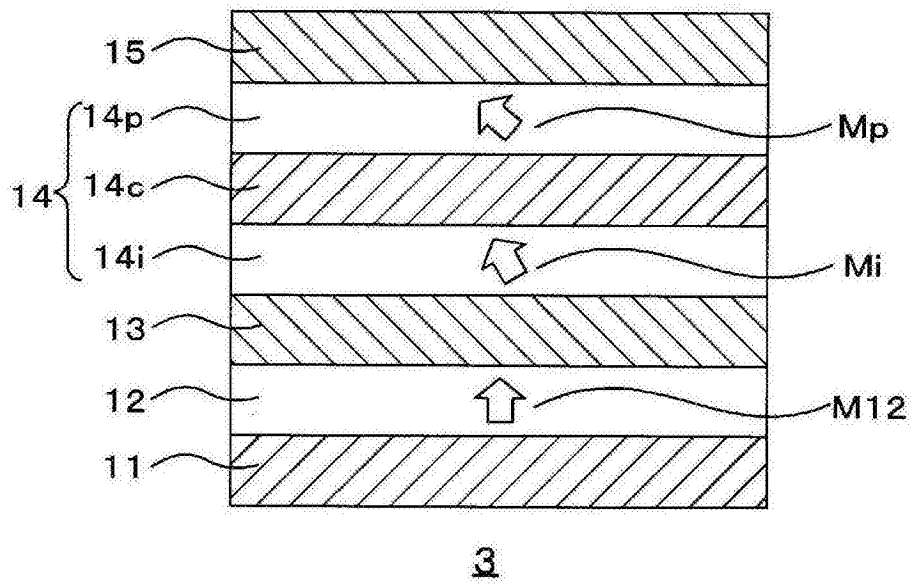


图5

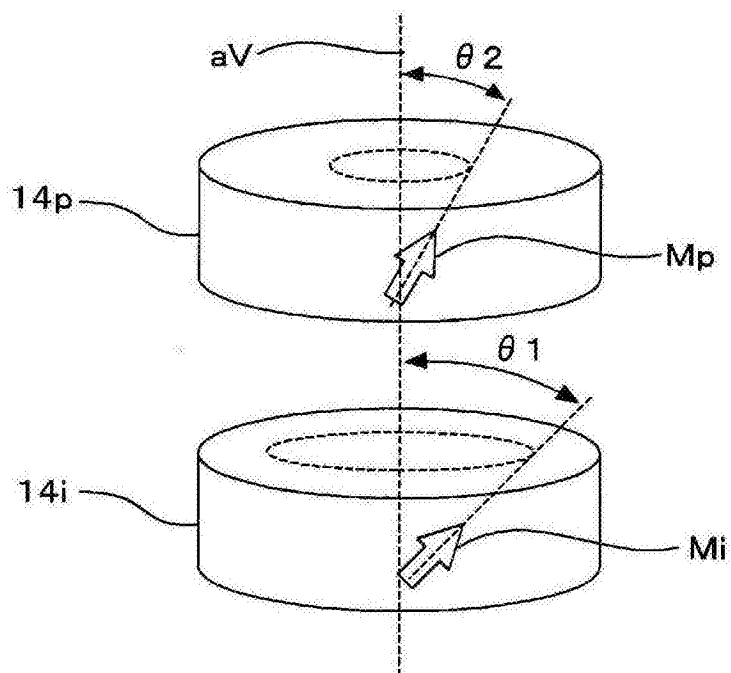


图6

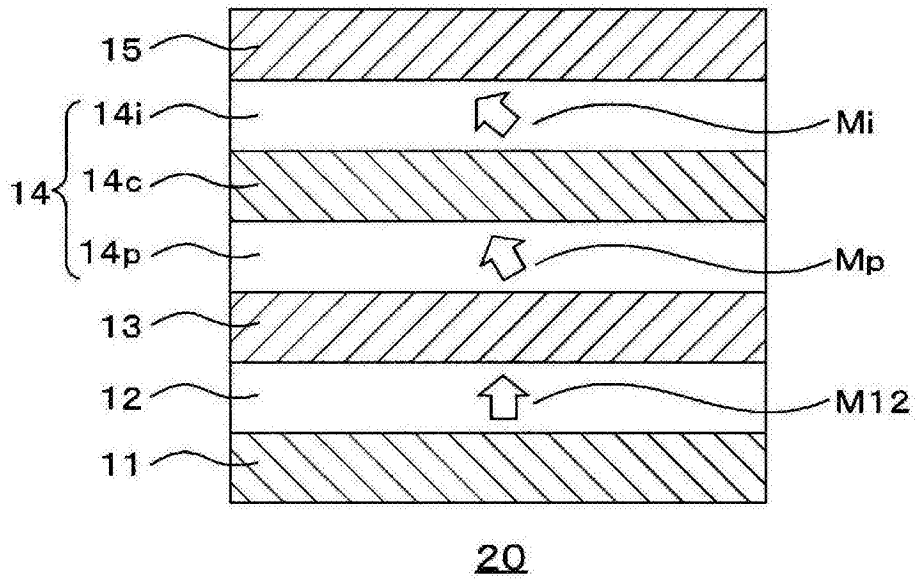


图7

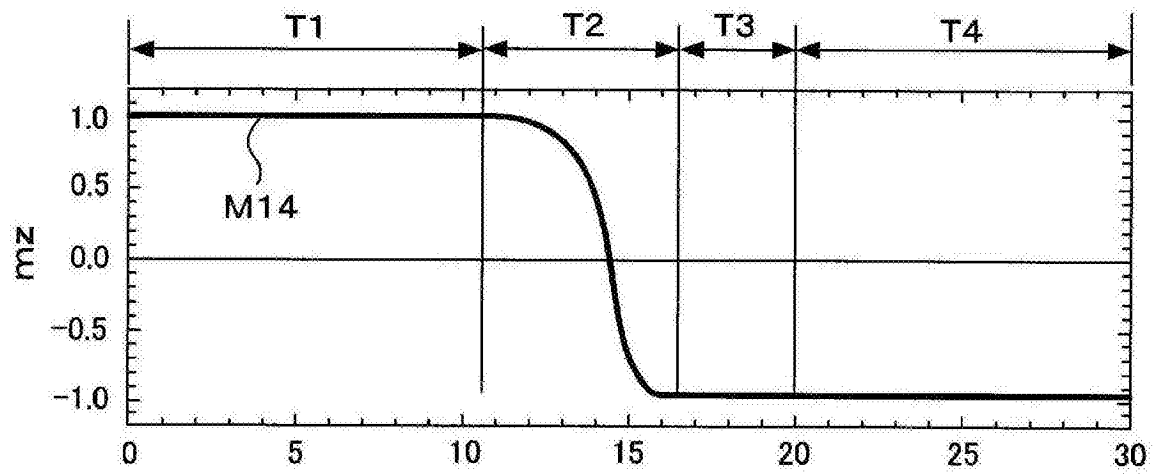


图8A

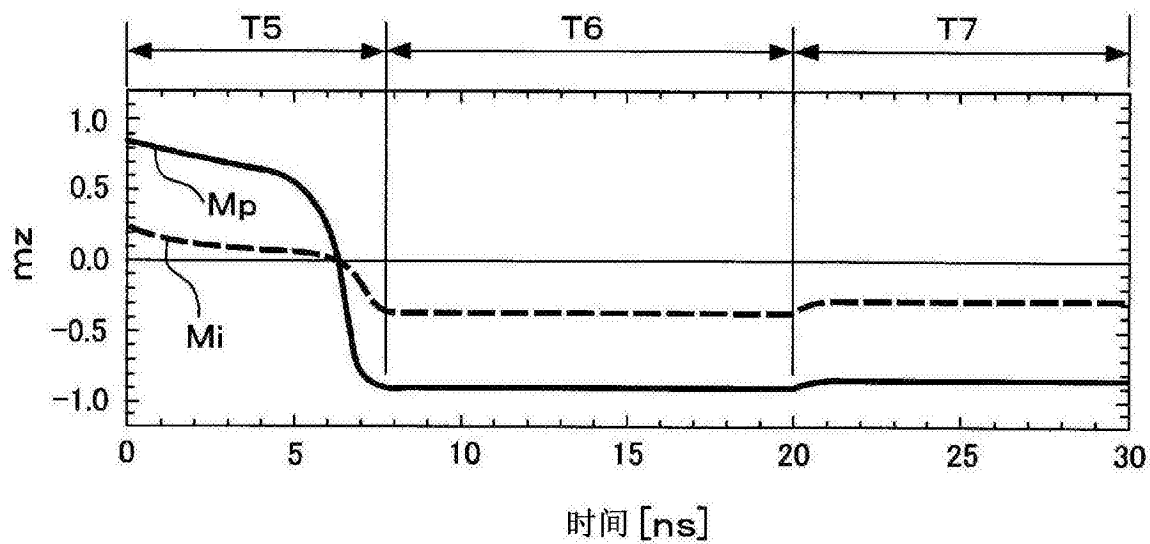


图8B

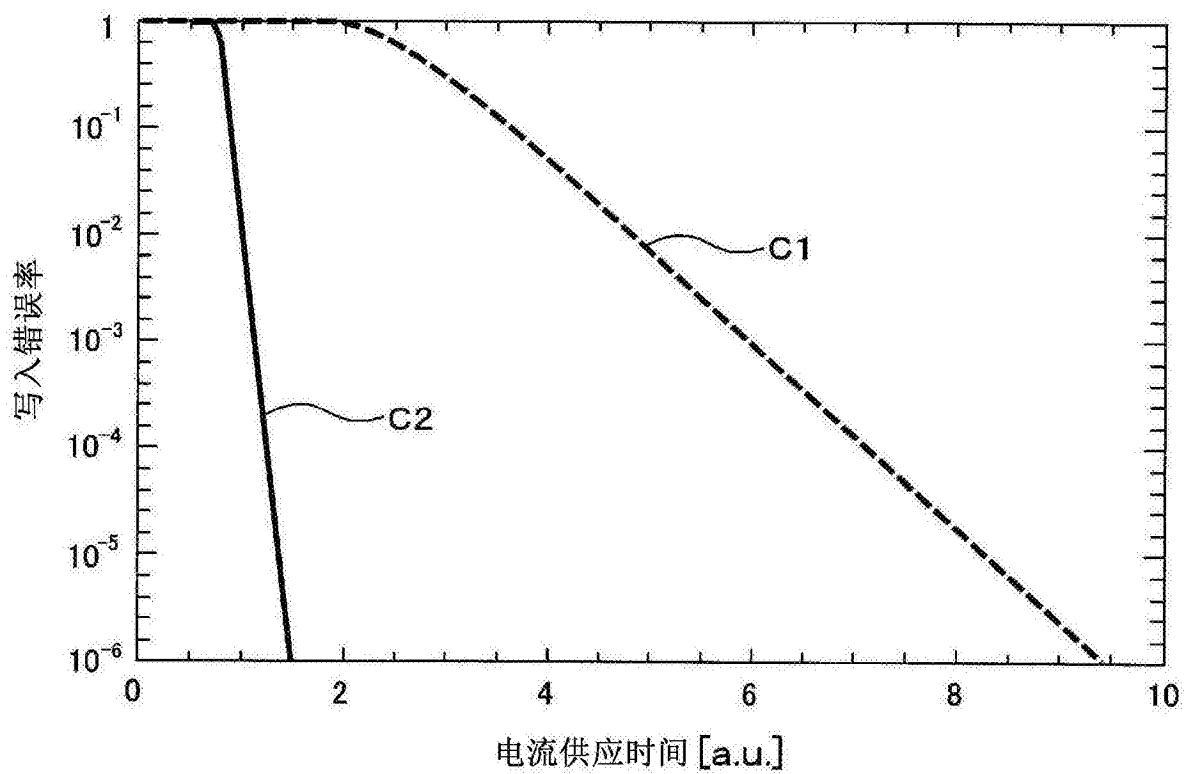
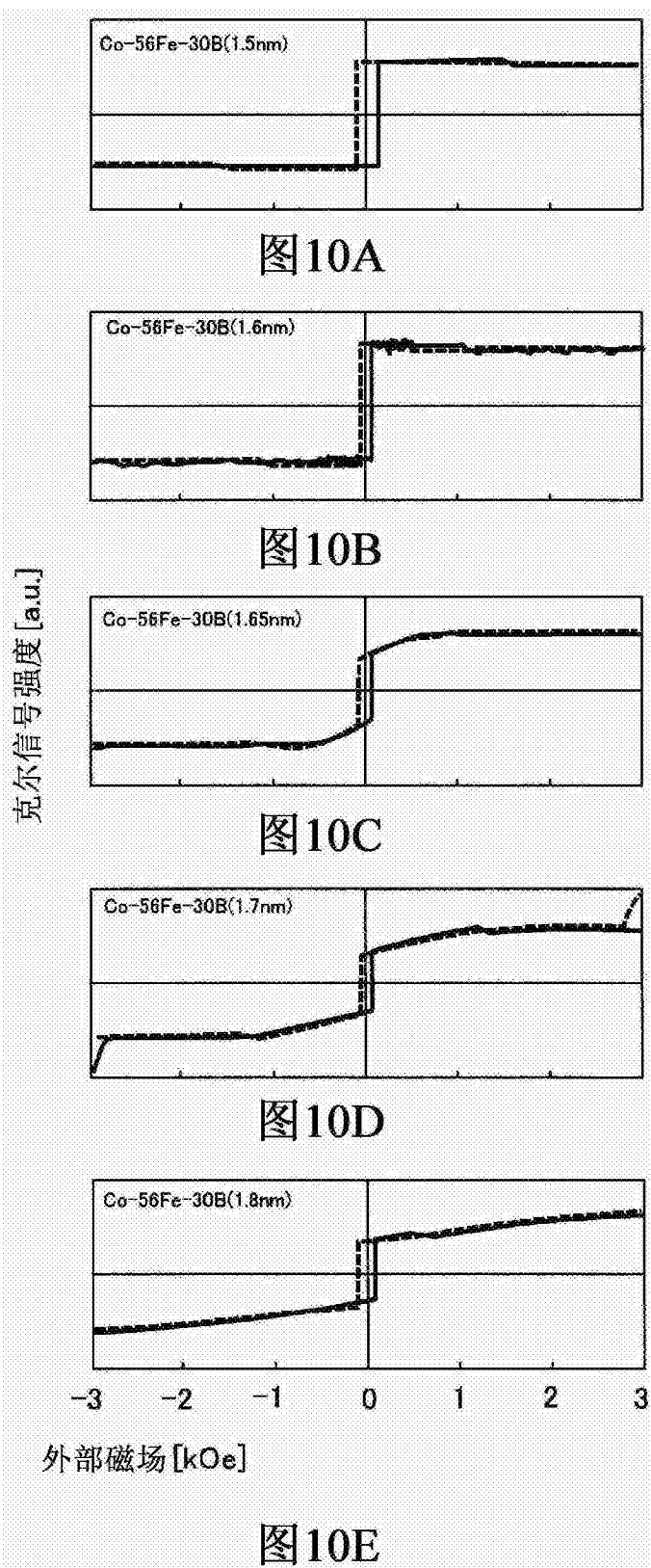


图9





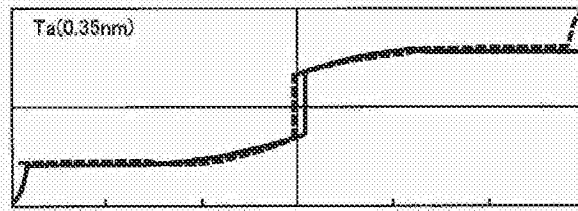


图11A



图11B

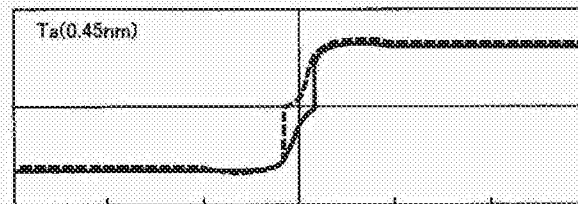


图11C

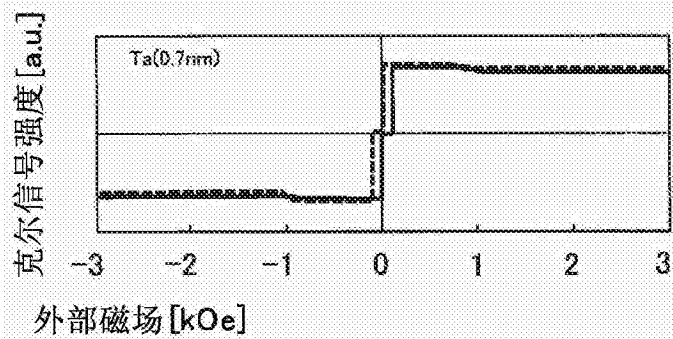


图11D

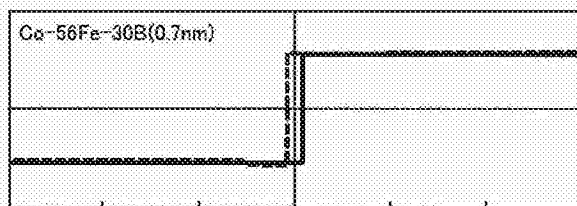


图12A

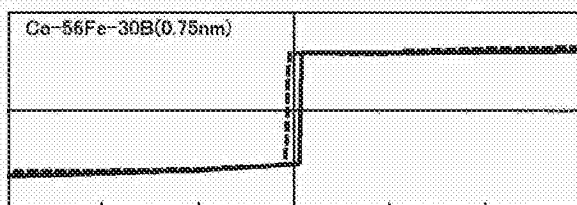


图12B

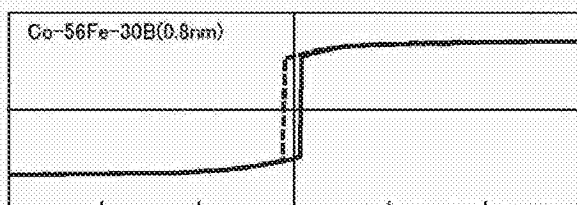


图12C

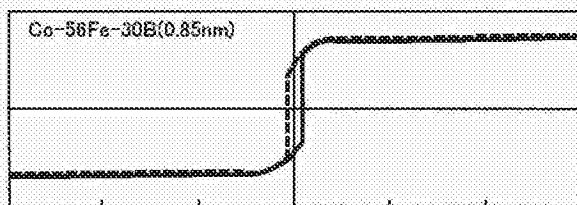
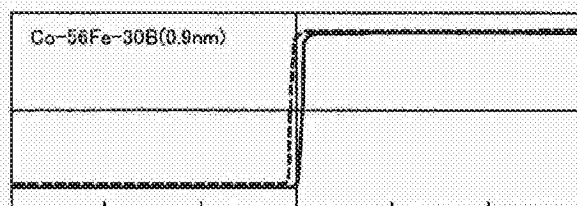


图12D



-3 -2 -1 0 1 2 3

外部磁场 [kOe]

图12E

