



(12) 发明专利

(10) 授权公告号 CN 1757119 B

(45) 授权公告日 2011.02.02

(21) 申请号 200380110037.X

(22) 申请日 2003.12.23

(30) 优先权数据

10/335,915 2003.01.02 US

(85) PCT申请进入国家阶段日

2005.08.29

(86) PCT申请的申请数据

PCT/US2003/041420 2003.12.23

(87) PCT申请的公布数据

WO2004/061973 EN 2004.07.22

(73) 专利权人 美商克立股份有限公司

地址 美国北卡罗莱纳州

(72) 发明人 K·U·米希拉 P·帕里克 吴益逢

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 金晓

(51) Int. Cl.

H01L 29/778 (2006.01)

H01L 21/60 (2006.01)

H01L 23/36 (2006.01)

(56) 对比文件

CN 1259764 A, 2000.07.12, 说明书第9页第1段以及附图3.

CN 1175793 A, 1998.03.11, 说明书第5页第5段以及附图1, 4, 6.

US 5949140 A, 1999.09.07, 说明书第6栏第15-35行以及附图6(A)-6(B).

US 2002/0017727 A1, 2002.02.14, 说明书第1页第0005—0011段以及附图6A-6C.

M. Asif Khan et al. AlGaIn/GaN metal-oxide-semiconductor heterostructure field-effect transistors on SiC substrates. APPLIED PHYSICS LETTERS 77 9. 2000, 77(9), 1339-1340.

审查员 穆堃

权利要求书 2 页 说明书 8 页 附图 7 页

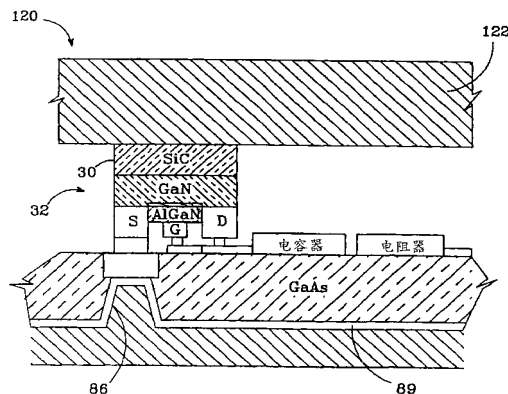
(54) 发明名称

以第三族氮化物为基的倒装片集成电路及其制造方法

(57) 摘要

本发明揭示一种倒装片集成电路和一种集成电路制造方法。一根据本发明的方法包括在一晶圆上形成多个有源半导体器件以及使所述有源半导体器件分开。在一电路衬底的一表面上形成无源元件和互连件和形成至少一穿过所述电路衬底的传导通道。使至少一所述有源半导体器件以倒装法装在所述电路衬底上且至少一焊接点与所述传导通道的其中之一电接触。一根据本发明的倒装片集成电路包括一电路衬底, 在其一表面上具有无源元件和互连件与至少一穿过所述电路衬底的传导通道。一有源半导体器件以倒装法装在所述电路衬底上且所述至少一传导通道的其中之一与所述至少一器件的端子的其中之一接触。本发明特别适用于在一碳化硅衬底上生长以第三族氮化物为基的有源半导体器件。无源元件和互连件然后可以在一成本较低, 直径较大的由砷化镓或

硅制作的晶圆上形成。在分离后, 所述第三族器件可以以倒装法装在砷化镓或硅衬底上。



1. 一种半导体器件的制造方法,其特征在于所述方法包括以下步骤:

在一晶圆上形成多个有源半导体器件(12),每一所述半导体器件包括:位于所述晶圆上的高电阻率层;

位于所述高电阻率层上的阻挡层,所述阻挡层的带隙比所述高电阻率层的宽;

多个与所述高电阻率层和所述阻挡层电接触的端子;以及

位于所述阻挡层与所述高电阻率层之间的二维电子气;

形成至少一焊接点(14),每一所述至少一焊接点在所述多个端子的其中之一上;

分开每一所述多个有源半导体器件(16);

在一电路衬底的一表面上形成驱动电子器件(18),所述电路衬底包含与所述晶圆不同的材料,其中所述电路衬底与所述有源半导体器件分开制作;

以倒装法使至少一所述有源半导体器件装在所述电路衬底上(22),使至少一所述焊接点与所述电路衬底结合以及使至少一所述端子与所述驱动电子器件电接触;以及

在以倒装法使至少一所述有源半导体器件装在所述电路衬底上之前,形成至少一穿过所述电路衬底的传导通道,至少一所述焊接点与所述至少一传导通道的其中之一电接触。

2. 根据权利要求1所述的方法,其特征在于:所述方法包括进一步把所述电路衬底分成个别的集成电路的步骤(24)。

3. 根据权利要求1所述的方法,其特征在于:所述驱动电子器件包括一或多个前置级放大器和互连件。

4. 根据权利要求1所述的方法,其特征在于:所述方法进一步包括设置散热器(26)以有助于使自所述多个倒装器件及所述电路衬底的热散逸。

5. 一种倒装片集成电路,其特征在于所述集成电路包括:

一电路衬底(50),所述电路衬底的一表面上具有驱动电子器件(52、53);

一有源半导体器件(32),所述有源半导体器件包括一帶有至少一层半导体材料(30、34、36)的衬底,所述半导体材料不同于所述电路衬底(50)的材料,其中,所述有源半导体器件与所述电路衬底分开制作,所述有源半导体器件包括:

形成于所述表面上的高电阻率层;

位于所述高电阻率层上的阻挡层,所述阻挡层的带隙比所述高电阻率层的宽;

多个端子(38,40,42),所述多个端子(38,40,42)的每一个与所述高电阻率层和所述阻挡层之一电接触;以及

位于所述阻挡层与所述高电阻率层之间的二维电子气;

所述有源半导体器件(32)以倒装法装在所述电路衬底(50)上,至少一所述端子(38、40、42)与所述驱动电子器件(52、53)电接触,以及

至少一穿过所述电路衬底的传导通道,所述至少一传导通道与所述多个端子的其中之一电接触。

6. 根据权利要求5所述的集成电路,其特征在于:所述集成电路进一步包括至少一散热底板(114、122)以有助于使自所述有源半导体器件(32)及所述驱动电子器件(52、53)的热散逸。

7. 根据权利要求6所述的集成电路,其特征在于:所述至少一散热底板(114、122)包括一紧贴所述衬底(50)设置的散热底板(114)。

8. 根据权利要求 6 所述的集成电路,其特征在于:所述集成电路进一步包括一在相对所述驱动电子器件(52、53)的所述电路衬底(50)表面上的第二层导电材料(86、89),其中所述至少一散热底板(114、122)包括一紧贴所述第二层导电材料(86、89)设置的散热底板(114)。

以第三族氮化物为基的倒装片集成电路及其制造方法

技术领域

[0001] 本发明涉及氮化物基半导体器件,更具体地说,涉及氮化物基功率器件,其以倒装法安装在具有无源元件和 / 或前置级放大器的电路衬底上。

背景技术

[0002] 微波系统通常使用固态晶体管作为放大器和振荡器,导致系统尺寸大大地缩小和可靠性大大提高。为了适应微波系统数量的扩大,人们对提高微波系统的工作频率和功率很感兴趣。较高频率信号能传送更多数据(频宽),可使较小型天线具有极高增益,而且可为雷达提供改进的解析度。

[0003] 场效应晶体管(FET)和高电子迁移率晶体管(HEMT)是常见的固态晶体管,其可由半导体材料制造,诸如硅(Si)或砷化镓(GaAs)。硅的一个缺点是其电子迁移率低(大约 $1450\text{cm}^2/\text{V}\cdot\text{s}$),从而产生一高源电阻。这种高源电阻严重地降低硅基 HEMT 潜在的高性能增益。(CRC Press, The Electrical Engineering Handbook, 第二版, Dorf, 第 994 页, (1997))

[0004] 砷化镓也是一种常用于 HEMT 的材料并且已成为在民用和军用雷达、手机蜂窝式和卫星通信中的信号放大用的标准材料。砷化镓比硅具有一较高的电子迁移率(大约 $6000\text{cm}^2/\text{V}\cdot\text{s}$)和一较低的源电阻以致砷化镓基器件可以较高频率运行。然而,砷化镓相对较小的带隙(在室温为 1.42 电子伏特)和相对较小的击穿电压使砷化镓基 HEMT 不能供给大功率。

[0005] 在以第三族氮化物为基的半导体材料,诸如氮化镓(GaN)和氮化镓铝(AlGaN)制作中的改进已把注意力集中在 AlGaN/GaN 基器件,诸如 HEMT 的研发。这些器件能产生大额功率,归因于其独特的材料特性组合,包括高击穿场、宽带隙(GaN 在室温时为 3.36 电子伏特)、大导带偏移以及高饱和电子漂移速度。相同尺寸的 AlGaN/GaN 放大器比一在相同频率工作的砷化镓放大器可产生多达十倍的功率。

[0006] Khan 等人的美国专利 5,192,987 揭示在一缓冲器和一衬底上生长的 AlGaN/GaN 基 HEMT 以及一种 HEMT 生产方法。其它已揭示的 HEMT 有 Gaska 等人的 "High-Temperature Performance of AlGaN/GaN HFET's on SiC Substrates", IEEE Electron Device Letters, Vol. 18, No. 10, 1997 年 10 月, 第 492 页;以及 Wu 等人的 "High Al-content AlGaN/GaN HEMTs With Very High Performance", IEDM-1999 Digest 第 925-927 页, Washington DC, 1999 年 12 月。这些器件有些已展示一高达 100 千兆赫的增益带宽积(fT)(Lu 等人的 "AlGaN/GaN HEMTs on SiC With Over 100GHz fT and Low Microwave Noise", IEEE Transactions on Electron Devices, Vol. 48, No. 3, 2001 年 3 月, 第 581-585 页)以及在 X 波段上的高达 10W/mm 的大功率密度(Wu 等人的 "Bias-dependent Performance of High-Power AlGaN/GaN HEMTs", IEDM-2001, Washington DC, 2001 年 12 月 2-6 日)。

[0007] 以第三族氮化物为基的半导体器件通常在蓝宝石或碳化硅衬底上制造。蓝宝石衬底的一缺点是其导热率差以及在蓝宝石衬底上形成的器件的总功率输出会受限于衬底的

热散逸。蓝宝石衬底也难以蚀刻。碳化硅衬底有较高的导热率 (3.5-4w/cmK) 但其缺点是昂贵和得不到大直径的晶圆。典型的半绝缘碳化硅晶圆的直径为两吋,而且如果晶体管的活性层连同无源元件、互连件和 / 或前置级放大器一起在晶圆上形成,每晶圆生产的器件数目会相对较低。这样的低产量增加了在碳化硅上制造第三族晶体管的成本。

[0008] 现有的直径较大的砷化镓 (GaAs) 和硅 (Si) 半绝缘晶圆的成本相比直径较小的碳化硅晶圆为低。砷化镓和硅晶圆较易蚀刻而且导电率低。这些晶圆的另一优点是半导体器件的沉积及其它的处理可以在一商业性玻璃厂中进行,这样能降低成本。这些晶圆的一缺点是其不能容易地用作一以第三族氮化物为基的器件用的衬底,因为材料之间的晶格失配会导致半导体器件的质量低劣。这些晶圆的另一缺点是其导热率低。

发明内容

[0009] 本发明提供一种集成电路和一种集成电路制造方法,其结合使用成本较高、直径较小的晶圆与成本较低、直径较大的晶圆以便以一高产率生产成本较低的集成电路。有源半导体器件和端子在一成本较高并且得不到较大直径的晶圆上形成。为了避免耗用成本较高的晶圆上的空间,无源元件、前置级放大器和 / 或互连件在一成本较低且直径较大的晶圆上形成。有源半导体器件然后以倒装法与有关元件装在成本较低,直径较大的晶圆上。

[0010] 一种根据本发明的一种集成电路的制造方法包括在一晶圆上形成多个有源半导体器件,每一所述半导体器件包括至少两半导体材料层及与所述半导体材料层电接触的端子。在所述晶圆的每一有源半导体器件上的至少一端子上形成焊接点以及使所述有源半导体器件分开。然后在一电路衬底的一表面上形成无源元件和互连件以及形成至少一穿过所述电路衬底的传导通道。使至少一所述有源半导体器件以倒装法装在所述电路衬底上且至少一所述焊接点与所述传导通道的其中之一电接触。

[0011] 一根据本发明的一种倒装片集成电路的实施例包括一电路衬底,在其一表面上具有无源元件和互连件与至少一穿过所述电路衬底的传导通道。该实施例包括一带有一衬底的有源半导体器件,在所述衬底上具有半导体材料层以及形成至少一端子。包括的至少一端子与至少一所述半导体材料层电接触。所述有源半导体器件以倒装法装在所述电路衬底上且所述至少一传导通道的其中之一与所述至少一端子的其中之一接触。

[0012] 本发明特别适用于在一碳化硅衬底上生长以第三族氮化物为基的有源半导体器件,然后再分成个别的器件。无源元件,前置级放大器以及互连件然后可在一成本较低,直径较大的由砷化镓或硅制成的晶圆上形成,或者可在其它的电绝缘衬底上形成。在分离后,一或多个所述第三族器件可以以倒装法装在砷化镓或硅衬底上。

[0013] 本发明的这些和其它的进一步特征和优点,通过以下的详细叙述并结合附图来考虑,对于本领域的技术人员来说就会变得明白,其中:

附图说明

[0014] 图 1 所示为一根据本发明的一种集成电路的制造方法的流程图;

[0015] 图 2 所示为一根据本发明的一有 AlGaIn/GaN HEMT 在其上面形成的碳化硅晶圆的俯视图;

[0016] 图 3 所示为在图 2 中所示的晶圆上形成的其中两 AlGaIn/GaN HEMT 的一截面图;

- [0017] 图 4 所示为一与在图 2 中的晶圆上的其它 HEMT 分离的个别的 HEMT 的一截面图；
- [0018] 图 5 所示为一根据本发明的一电路衬底的截面图；
- [0019] 图 6 所示为一根据本发明的一第二电路衬底的截面图；
- [0020] 图 7 所示为一根据本发明的一第三电路衬底的截面图；
- [0021] 图 8 所示为一根据本发明的一第四电路衬底的截面图；
- [0022] 图 9 所示为一根据本发明的一集成电路且该电路衬底上装有一 HEMT 倒装片的截面图；
- [0023] 图 10 所示为图 9 中的器件和一在该电路衬底的底面上的第一散热底板的一截面图；
- [0024] 图 11 所示为图 9 中的器件和一紧贴该 HEMT 的衬底的第二散热底板的一截面图；以及
- [0025] 图 12 所示为一根据本发明的另一集成电路且该电路带有以倒装法安装的一 HEMT 以及第二散热底板的截面图。

具体实施方式

[0026] 制造方法

[0027] 图 1 所示为一根据本发明的一种方法 10 的实施例。在第一步骤 12 中，在一晶圆上形成一半导体器件和器件端子的半导体层。一较佳的半导体器件为一在蓝宝石、碳化硅或硅晶圆上生长的以第三族氮化物为基的器件，诸如一 AlGa_xN HEMT 或 FET，而较佳的晶圆为一 4H 多型碳化硅。还可使用其它的包括 3C、6H 和 15R 多型在内的多型碳化硅。在该晶圆和器件活性层之间可以包括一 Al_xGa_{1-x}N 缓冲层（其中 x 在 0 到 1 之间）以便在该碳化硅晶圆（衬底）和该些活性层之间提供一适当的晶体结构变化。

[0028] 通常，碳化硅晶圆优于蓝宝石和硅晶圆，因为其晶格与第三族氮化物更为匹配，所以可产生较高质的第三族氮化物薄膜。碳化硅还具有一极高的导热率，所以在碳化硅上的第三族氮化物器件的总输出功率不会受限于晶圆的热阻（像是某些在蓝宝石或硅上形成的器件的情况）。除此之外，半绝缘碳化硅晶圆的可用性提供器件隔离以及降低寄生电容的能力使商品器件变成可能。碳化硅衬底可从位于北卡罗莱那州 Durham 的 Cree Inc. 得到，而其生产方法则在科学文献 Re. 34, 861 以及美国专利 4, 946, 547 和 5, 200, 022 里叙述。

[0029] Al_xGa_{1-x}N 和其它的外延层可用不同的外延生长方法，诸如金属有机化学汽相沉积法 (MOCVD)、等离子体化学汽相沉积法 (CVD) 或热丝化学汽相沉积法在晶圆上沉积。在活性层沉积后，可去除该层的部分以形成端子用的位置。可使用不同的除去法，包括但不限于湿式化学氢氟酸 (HF) 蚀刻、活性离子蚀刻 (RIE) 或等离子体蚀刻。可使用溅射、蒸发或电镀把端子沉积在活性层之上。

[0030] 对于一 HEMT，该些端子包括源极及漏极接点，其最好包含钛、铝、镍和黄金的合金，而一栅极接点最好包含钛、铂、铬、镍、钛和钨的合金以及硅化铂。在一实施例中，该些接点包括一镍、硅和钛的合金，所述合金是通过把该些材料层分别沉积然后再退火而形成。因为这种合金系排除了铝，就避免了在退火温度超过铝的熔点 (660°C) 时在该器件表面上的有害的铝杂质。

[0031] 在步骤 14 中，在至少一器件的端子上形成焊接点而且在该器件如下所述是以倒

装法装好时则该焊接物会与该电路衬底接触。在一 AlGaN HEMT 工作时,该漏极接点会在一定额定电压偏置(对一 n 沟道器件来说为一正漏电压)而该源极则接地。对于 HEMT,该焊接点包含在该源极接点之上以便可与该电路衬底的接地电连接。该焊接点最好由一高度导电材料诸如黄金(Au)制成并且能使用溅射来沉积。可以使用其它材料,诸如一焊锡焊接点。

[0032] 在步骤 16 中,该在晶圆上的有源半导体器件最好通过切割分成个别的器件。该器件可选择地通过一划痕及断口来分开。

[0033] 在步骤 18 中,在一电路衬底晶圆上形成可驱动一或多个有源半导体器件的驱动电子器件。电路衬底必须要成本低、直径大、易于处理、导电率低和导热率高。砷化镓和硅是合适的电路衬底材料并且除了高导热率之外具有所有要求的特征。这些材料的导热率可通过使用如下所述的传导通道来改善。这些驱动电子器件可包括不同组合的前置级放大器、无源元件和互连件。这些驱动电子器件形成这些以倒装法安装的有源半导体器件的驱动电路。在包括前置级放大器的实施例中,该放大器典型地串联互连以放大减弱的信号。在前置级放大器把该信号放大后,该信号可施加到以倒装法安装的半导体器件作高功率放大。在以倒装法安装的器件无需前置级放大就可由无源元件及互连件驱动的实施例则不需要前置级放大器。可利用一工业化玻璃生产过程把前置级放大器、无源元件及互连件沉积在电路衬底上,这有助于降低制造成本。

[0034] 驱动电子器件可以驱动一不同数量的有源器件。在一实施例中,一单一驱动电子器件可以驱动一单一有源器件。在其它的实施例中,一驱动电路可以驱动多过一个的有源器件,或者一有源器件可由多过一个的驱动电子电路驱动。

[0035] 无源元件可以包括但不限于电阻器、电容器和电感器,而互连件可以包括在电路衬底上的导电材料迹线或传输线电路元件。这些前置级放大器和无源元件可使用 MOCVD、CVD 或热丝 CVD 来形成,而该些迹线可使用溅射或电子束沉积来形成。

[0036] 在可选择的步骤 20 中,形成一或多个穿过该电路衬底的传导通道,而每一驱动电路利用至少一传导通道。在一根据本发明的实施例中,该些通道形成一如下所述以倒装法装在一驱动电路上的有源半导体器件用的一接地导电通路,并且有助于该器件的热散逸。可使用不同的方法形成该些通道,包括但不限于使用湿式化学氢氟酸蚀刻、活性离子蚀刻、感应耦合等离子(ICP)或等离子体蚀刻形成一穿过该电路衬底的孔。该些通道的内表面然后可由一层可使用溅射来沉积的导电材料覆盖,最好是黄金(Au)。尽管如此,在另一实施例中,该传导通道的顶端可以包括一导电材料插塞以增进热散逸。

[0037] 在一根据本发明的方法的另一实施例中,有源倒装片器件的电路衬底无需该穿过衬底的通路就可工作,所以该器件不包括传导通道或插塞。该器件可以通过其它通路与接地连接,诸如通过在该电路衬底上的互连件,而且可以以其它方式把热从器件抽出,诸如通过一附在该器件的背上的散热器。

[0038] 在步骤 22 中,该有源半导体器件以倒装法装在该电路衬底上,该电路衬底的 Au 焊接点与该通道中的 Au 电接触,成一 Au-Au 倒装片连接。另外,可使用传统的基于 Au 或焊锡的凸起式焊接。对于一 AlGaN HEMT,在源极接点上的 Au 可与该通道电接触。然后栅极及漏极接点可以与在电路衬底上的驱动电子器件电连接,该栅极典型地与驱动电子器件的输入端连接,而漏极则与输出端连接。

[0039] 在步骤 24 中,在该电路衬底上的驱动电子电路和有源器件被分成个别的集成电

路。这可以通过与上述用来分开有源器件的相同方法来达成。

[0040] 在另一可选择的步骤 26 中,可以在集成电路(在分开前或后)上形成一或多个散热底板,而该些底板与一或多个散热器连接。来自有源器件和电路衬底的热流入该些底板继而散热器之内,并在该处散逸。该些底板可以以许多不同的方式布置,包括但不限于,与有源器件和/或电路衬底邻接。

[0041] 除 AlGaIn HEMT 以外,根据本发明的方法除可用来制造许多不同的的器件。该方法的不同步骤还可以使用不同的工序完成以及该方法的步骤可以以不同的顺序进行。

[0042] 倒装片器件

[0043] 本发明还揭示一种以倒装法装在一具有无源元件和互连件的电路衬底上的有源半导体器件。图 2 所示为一典型的现有不同直径,包括大约二吋直径的半绝缘碳化硅晶圆 30。该器件的活性层和端子 32,由晶圆 30 上的正方形表示,是用上述的方法在晶圆 30 上沉积。该附图仅只表示在一晶圆上可形成的器件数目。较佳的器件活性层和端子 32 形成一 AlGaIn HEMT 以及对于一具有 10 瓦特的 HEMT 的典型的 2 英吋晶圆来说,大约可在该晶圆上形成 2000 个 HEMT。如果无源元件或前置级放大器与 HEMT 一起在该晶圆上形成,则只可形成大约 200 个器件。

[0044] 图 3 所示为根据本发明在晶圆 30 上形成的其中两 AlGaIn/GaN 基 HEMT 32 的一截面图。当 HEMT 32 分成个别的器件时,属于每一 HEMT 的晶圆 30 部分会作为 HEMT 的衬底。在该晶圆和该器件活性层之间可以包括一 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 缓冲层(其中 x 在 0 到 1 之间)(未显示)以便在该晶圆和该活性层之间提供一要求的晶体结构变化。

[0045] 一 GaN 高电阻率层 34 沉积在晶圆 30 上以及一 AlGaIn 阻挡层 36 沉积在该高电阻率层 34 上。该高电阻率层 34 的典型厚度大约为 0.5 至 4 微米,而阻挡层 36 的典型厚度大约为 0.1 至 0.3 微米。

[0046] 为了在个别的 HEMT 之间提供间距以及为源极及漏极接点 38、40 提供一位置,可蚀刻阻挡层 36 直到高电阻率层 34。源极和漏极接点 38、40 在该高电阻率层 34 的表面沉积,而该阻挡层 36 则布置在中间。每一接点 38、40 皆与阻挡层 36 的边缘电接触。

[0047] 对于微波器件来说,接点 38、40 通常以一在 1.5 至 5 微米范围内的间距分开,但在特殊情况下可以是 1 至 10 微米。一整肖特基接点(Schottky contact)(栅极)42 设在源极和漏极接点 38、40 之间的阻挡层 36 的表面上,而其典型长度为 0.1 至 2 微米。HEMT 32 的总宽度取决于要求的总功率,可以宽于 30 毫米,而典型宽度则在 100 微米至 6 毫米的范围内。

[0048] 阻挡层 36 的带隙比 GaN 层 34 的宽而且这一能带隙的不连续性导致一自由电荷从带隙较宽转移到带隙较小的材料。此外,在第三族氮化物系统中,压电和自发极化导致一极高的电荷密度。一电荷在该两层之间的界面累积并且产生一二维电子气(2DEG)35 以致于电流可在源极和漏极接点 38、40 之间流动。该 2DEG 35 具有非常高的电子迁移率以给予 HEMT 一极高跨导。

[0049] 在工作时,该漏极接点 40 会在一额定电压偏置(对一 n 沟道器件来说为一正漏电压)而该源极则接地。这导致电流通过沟道和 2DEG,从漏极流到源极接点 38、40。电流的流动由该偏压和施加到栅极 42 的频率电压控制,该电压调节沟道电流并且提供增益。该施加到栅极 42 的电压以静电直接控制在栅极 42 下的 2DEG 中的电子数目,并且从而控制总电

子流。

[0050] 如下所述,该源极接点 38 上还包括一焊接点 43 以便以倒装法连接该电路衬底。如图 4 所示,当在晶圆 30 上的该些 HEMT 32 分成个别的 HEMT 时,在该些 HEMT 之间的部分 GaN 层 34 和碳化硅晶圆 30 被移除而剩下个别的器件。

[0051] 图 5 至图 8 所示为根据本发明的电路衬底的不同实施例,虽然还可以使用其它的电路衬底。图 5 所示为一根据本发明的电路衬底 50,其包括一可以用包括砷化镓在内的许多不同材料制作的晶圆 51。该晶圆 51 的顶面上有无源元件 52 以及互连件 53 沉积。晶圆 51 可以有很多不同的厚度,而一合适的厚度在 50 至 500 微米范围内。也可以采用其它材料的晶圆,包括硅,而较佳的晶圆要易于处理、导电率低和 / 或导热率高。

[0052] 可以使用不同的无源元件,包括电阻器 56 或电容器 58,而互连件 53 可以是导电迹线 60。无源元件 52 和互连件 53 可一起作为一以倒装法装在衬底 50 上的有源器件的驱动电子器件和匹配电路(如下所述)。衬底 50 可以具有可用于多过有源器件的驱动电子器件,而无源元件 52 和迹线可使用如上述图 1 中的方法来形成。

[0053] 一成形的孔 61 穿过该砷化镓晶圆 51,而该孔 61 的内表面和顶口由一高导电率和导热率材料制成的孔层 62 覆盖。该层 62 形成一穿过晶圆 51 的传导通道 63。该晶圆 51 的底面也可以以一高导电率和导热率材料层 64 覆盖,而 Au 为较佳的用于层 62 和 64 的材料。电和热通过层 62 并且传入层 64 内蔓延。该层 62 和 64 一起作为一以倒装法装在该衬底 50 上的器件的接地电接点且同时也有助于使自该倒装片器件的热散逸。这对于导热率较低的砷化镓和硅衬底特别有用。通常,该些通道 63 越大,该电路衬底 50 的热散逸愈有效。典型的通道宽度为 50-100 微米,但也可以使用更宽或更窄的通道。

[0054] 图 6 所示为一根据本发明的电路衬底 70,其包括一与图 5 中的晶圆 51 相似的砷化镓晶圆 71,并且可以用相同材料制作。该晶圆 71 的顶面上有无源元件 72 和互连件 73 沉积以形成驱动电子器件。不过,晶圆 71 没有一孔、一传导通道或一在其底面上的导电层。相反的,其设有一导电通路以使一包含在该晶圆 71 的表面的导电迹线 74 接地。器件可以以倒装法装在该晶圆 71 上,而该器件的接地与该迹线 74 连接,以致于能够无需一穿过该晶圆 71 的接地或热散逸用的导电通路。

[0055] 图 7 所示为一根据本发明的与该电路衬底 50 相似的电路衬底 80,其包括一晶圆 81 和一在孔 88 中形成的传导通道 82。然而,在衬底 80 中包含一由高导电率和导热率材料制成的插塞 84。插塞 84 在孔 88 的顶端上,而该插塞的顶面在该晶圆 81 的顶面上。该通道层 86 覆盖该孔 88 的内部和该插塞 84 的底面。该插塞 84 最好用黄金 (Au) 制成以及使衬底 80 能够更有效率地带走自其上的倒装片器件的热。该衬底 80 还包括无源元件 85、互连件 83 以及底导电层 89。

[0056] 图 8 所示为一根据本发明的一电路衬底 90 的另一实施例,其包括一晶圆 91、包括但不限于一电容器 94、一电阻器 96 的无源元件 92 以及互连件 97。除此之外,衬底 90 具有可用包括 InGaAs 和 InP 在内的很多材料系统制作的前置级放大器 98a 和 98b。放大器 98a 和 98b 起前置级放大的作用且典型地串联以放大减弱的信号。当信号在前置级放大器 98a 和 98b 放大后,会被施加到以倒装法装在该衬底 90 上的放大器作高功率放大。前置级放大器最好是 HEMT 以及通常使用 2-3 个前置级放大器,虽然也可使用更多或更少。如上所述,可利用一商业性玻璃厂在电路衬底 91 上制造前置级放大器 98a、98b 连同无源元件 92。

[0057] 一根据本发明的电路衬底可以具有在图 5 至图 8 所示的衬底特征的任何组合。例如,衬底可以具有前置级放大器而没有一通道,或者要是衬底具有一通道,则该通道可在无需一插塞下使用。因此,根据本发明的电路衬底可具有许多在上述实施例以外的额外实施例。

[0058] 图 9 所示为一根据本发明的倒装片集成电路 (IC) 组件 100,其具有图 4 中的 HEMT 32,该 HEMT 32 以倒装法装在图 7 中的电路衬底 80 上,虽然该 HEMT32 也能够以倒装法装在图 5、图 6 和图 8 中的电路衬底 50、70 和 90 上。来自图 4 和图 7 中的相同参考数字用于表示相同的特征。

[0059] 在源极接点 38 上的 HEMT 的焊接点 43 通过在插塞 84 上的焊接点 43 与该电路衬底 80 的表面连接。焊接点 43 与该插塞 84 电和热接触地连接。该层 89 用作该集成电路的接地,而源极接点 38 通过该插塞 84 和通道层 86 与该层 89 连接。自 HEMT 32 的热量也通过该插塞 84 和通道层 86 流到该层 89。该漏极 40 与栅极 42 通过在该电路衬底 80 上的导电线路 102、104 及互连件 83 与无源元件 82 连接。如图 9 所示,通过倒装法就能够在较低成本下以较高产率生产集成电路 100。

[0060] 图 10 所示为一与图 9 中的集成电路 100 类似的 IC 组件 110,但其具有改进的热散逸特征。其具有同样的以倒装法装在一具有无源元件 82 及互连件 83 的电路衬底 80 上的 HEMT 器件 32。设置的一第一散热底板 114 紧贴导电层 86 和 89,以使自该些导电层的热流入该第一底板 114。然后,热从该第一底板 114 流入一外部散热器(未显示)并在其内散逸。该底板 114 和散热器必须要由一导热材料制作以便导走来自该衬底 80 和 HEMT 32 的热,而合适材料为铜、铜-钨、铜-钼-钨的复合材料、氮化铝、钻石或其它传统的散热器材料。该底板 114 和散热器有助于防止该 HEMT 32 在较高功率电平时过热。该底板 114 也可与一没有一导电插塞的电路衬底一起使用。

[0061] 图 11 所示为一根据本发明的另一 IC 组件 120,其类似图 10 中的 IC 组件 110,但包括一额外的热散逸特征。该 IC 组件 120 具有一以倒装法装在一具有一第一底板 114 的电路衬底 80 上的 HEMT 32,正如图 10 中的电路 110 一样。为了改善通过该 HEMT 的衬底 30 的热散逸,该 IC 组件 120 还具有一第二散热底板 122,其紧贴该碳化硅衬底 30 设置。该第二底板 122 与一第二散热器(未显示)耦合以提供另一路径使自 HEMT 32 的热散逸。该第二底板 122 和第二散热器可以与该第一底板 114 和散热器用相同或不同的材料制作,但是必须要用一导热材料制作。该第二底板 122 也可与一以倒装法装在一没有一导电插塞 84 的电路衬底 80 上的 HEMT 一起使用。该第二底板还可用于一没有一第一散热器的 IC 组件,虽然最有效率的热散逸是通过使用该第一和第二个底板 114、122 以及其各自的散热器。在本发明的其它实施例中,该第二底板 122 可以是热散逸的主要路径和 / 或该第一底板 114 可以简化或省略。为抵偿该 IC 组件 120 的热膨胀,该第一或第二底板 114、122 可以与一导热封装连接而不是一散热器,而该封装则稍微要有弹性或柔性。

[0062] 图 12 所示为一根据本发明的 IC 组件 130,其具有一以倒装法装在一电路衬底 132 上的 GaN HEMT 131。无源元件、前置级放大器和互连件(未显示)可以包含在该衬底 132 上。一顶散热底板 133 包含在 HEMT 131 上,而该底板 133 也通过可以是假晶圆或焊凸块的定位件 134 装在衬底 132 上。定位件 134 的布置可使该散热底板 133 与该 HEMT 131 保持紧贴,同时使该底板 133 可以稳定地附着该衬底 132。

[0063] 虽然已参照本发明某些较佳的结构,对本发明作出相当详细的叙述,但是还有其它可能的变型。在上述的方法中的步骤顺序可以改变。根据本发明的其它方法可以采用或多或少的步骤并且能够采用不同的步骤。上述的所有实施例可以采用有或没有前置级放大器以及有或没有通道插塞的电路衬底。根据本发明,可以倒装法装配由许多不同材料制成的许多不同类型的集成电路。因此,本发明的精神和权利要求的保护范围不应限于在本说明书中叙述的方案。

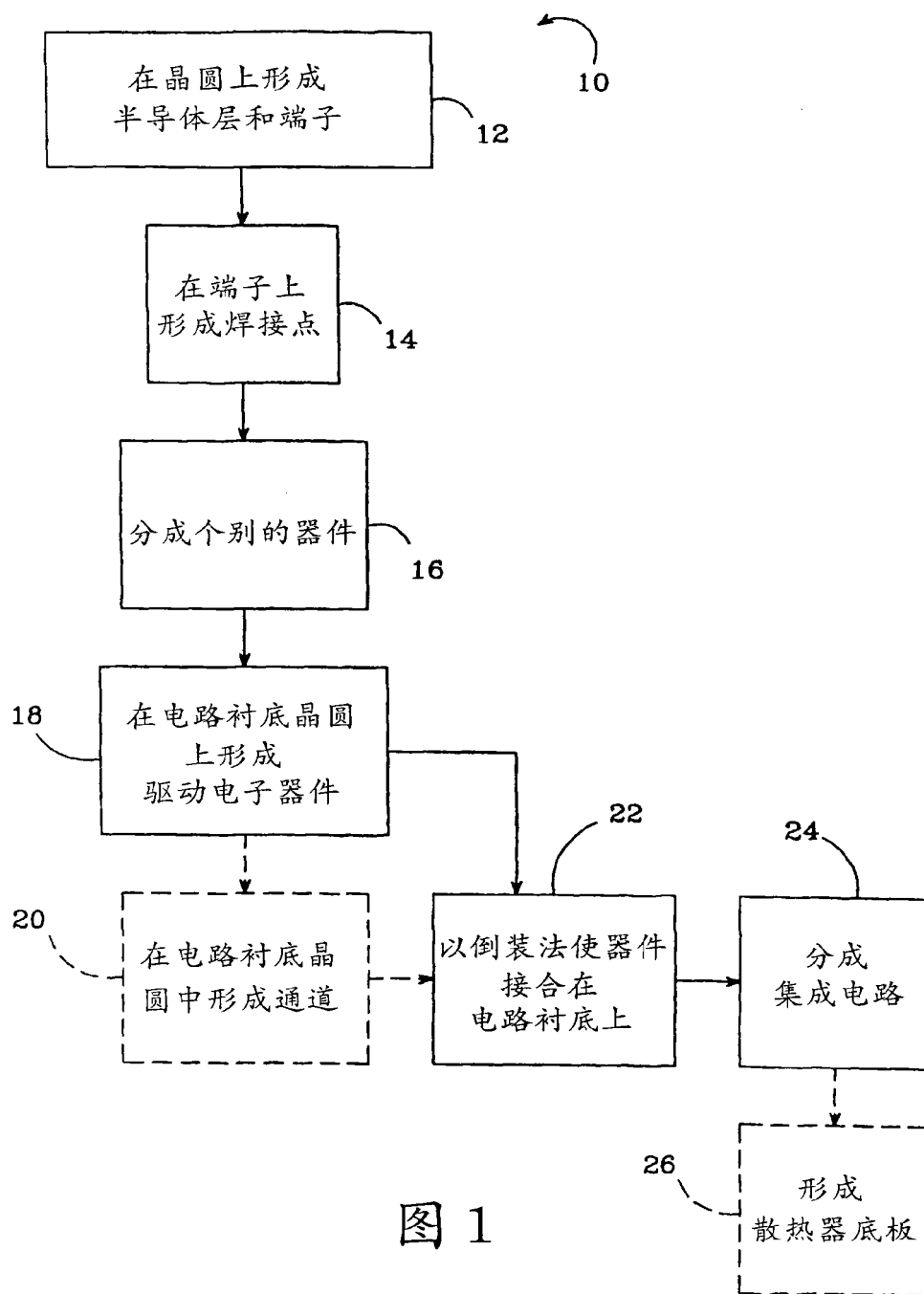


图 1

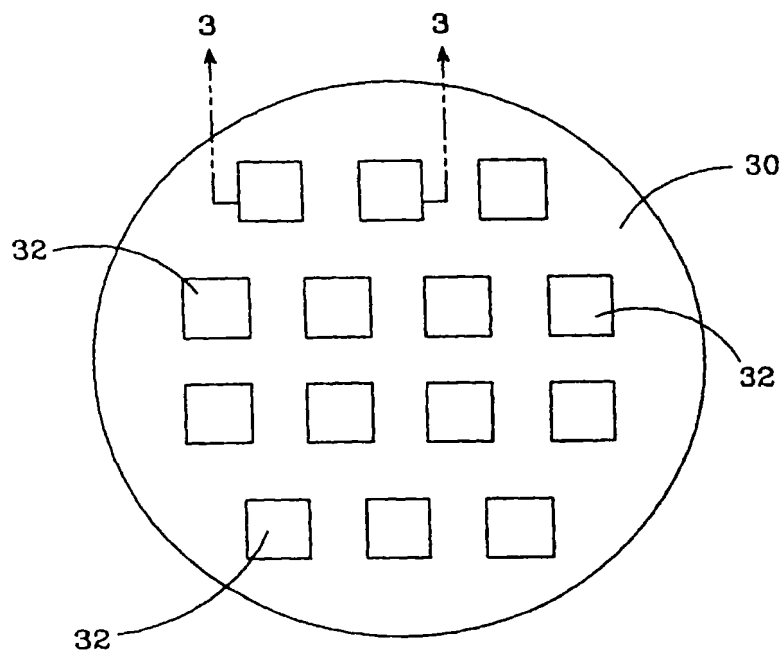


图 2

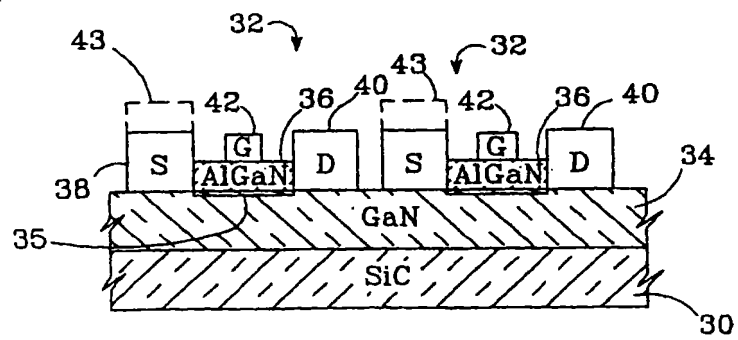


图 3

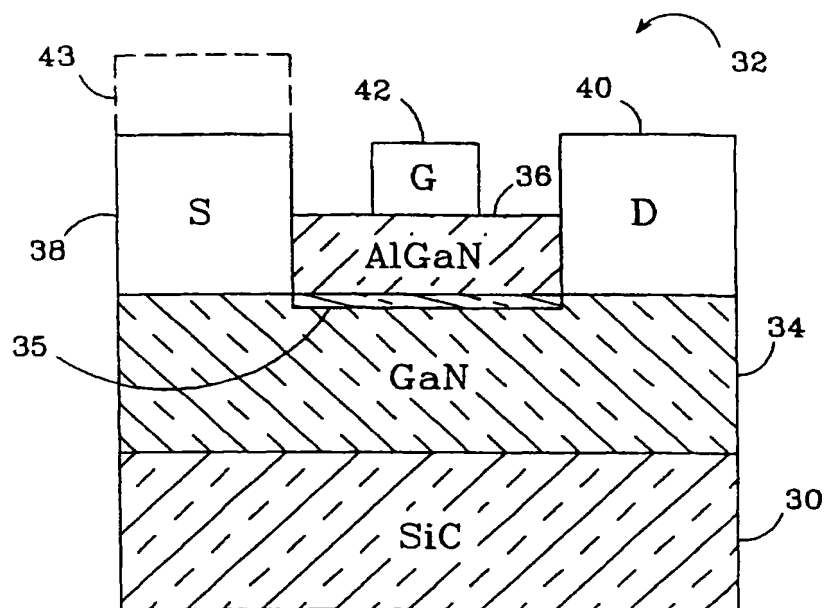


图 4

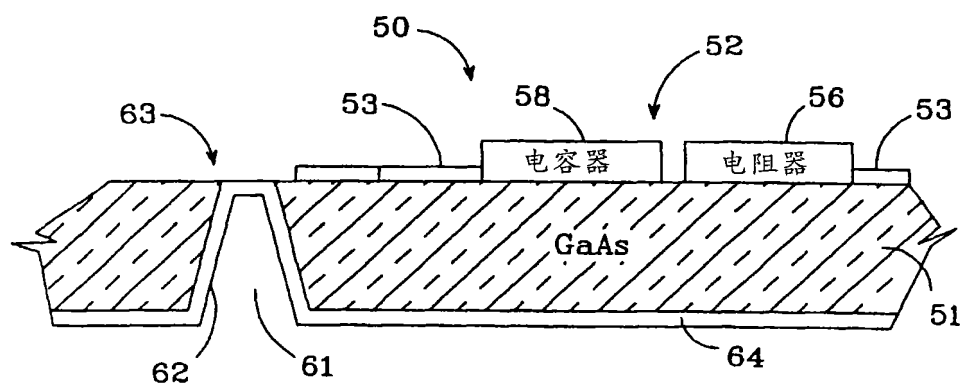


图 5

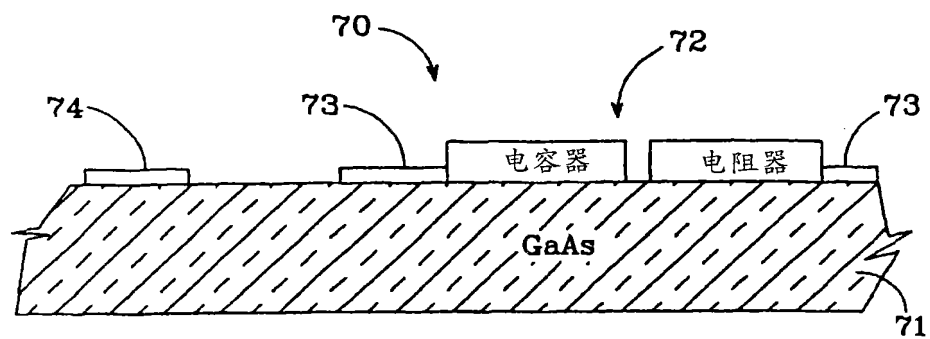


图 6

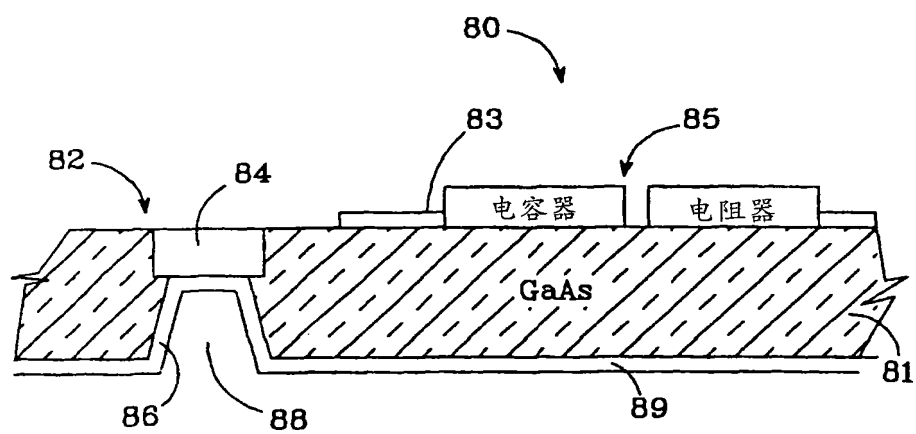


图 7

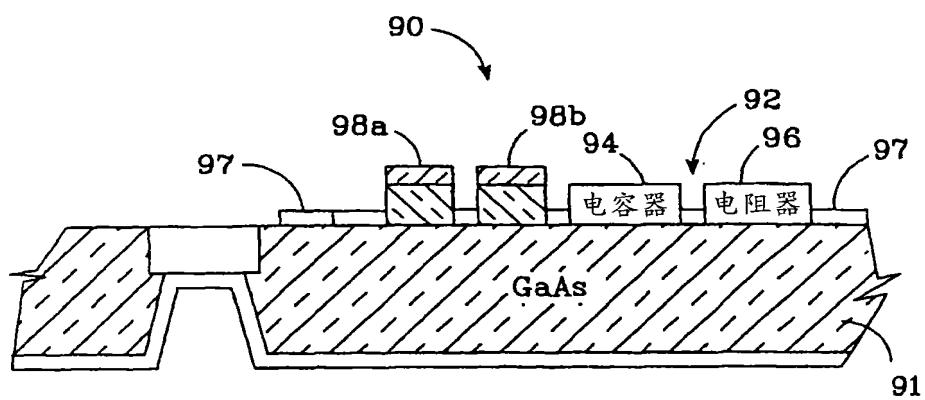


图 8

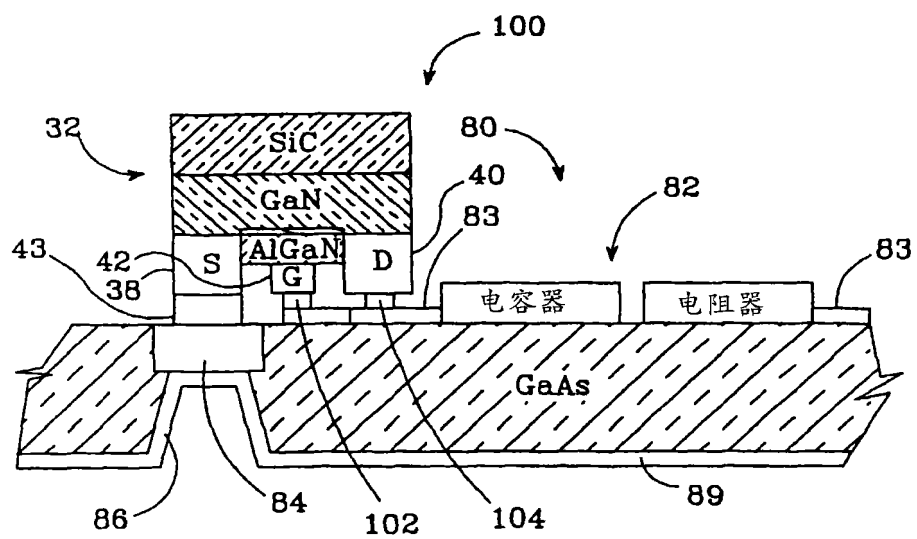
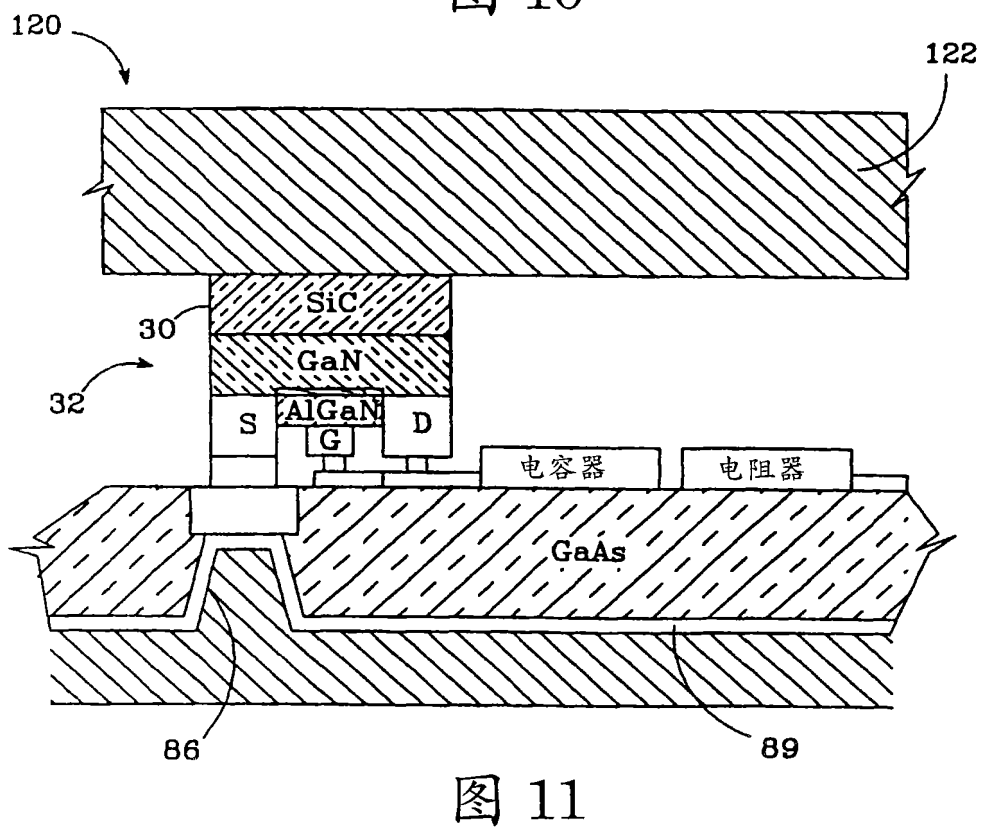
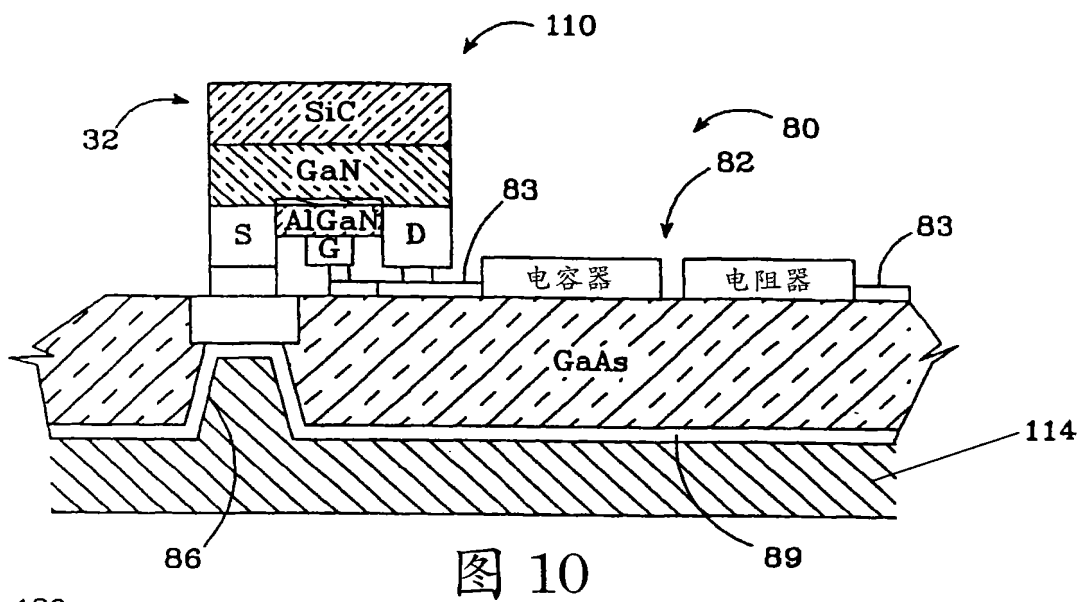


图 9



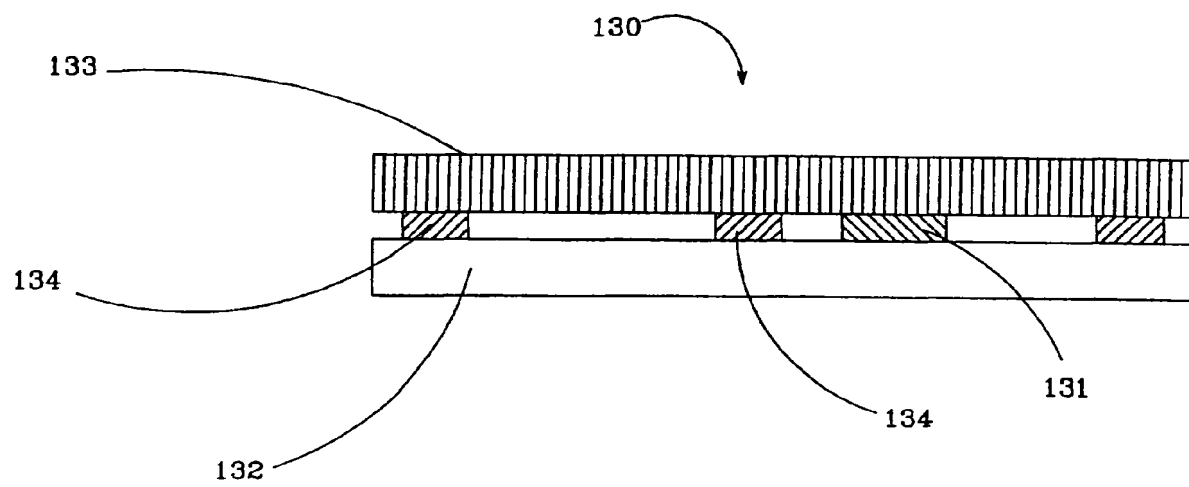


图 12