(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 106233233 B
(45)授权公告日 2019.09.10

(21)申请号 201580020887.3
(22)申请日 2015.04.15
(65)同一申请的已公布的文献号
申请公布号 CN 106233233 A
(43)申请公布日 2016.12.14
(30)优先权数据
2014-088971 2014.04.23 JP
(85)PCT国际申请进入国家阶段日
2016.10.21
(86)PCT国际申请的申请数据
PCT/IB2015/052729 2015.04.15
(87)PCT国际申请的公布数据
WO2015/162522 EN 2015.10.29
(73)专利权人 株式会社半导体能源研究所
地址 日本神奈川
(72)发明人 川岛进 三宅博之 楠纮慈
井上圣子
(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038
代理人 秦晨
(51)Int.Cl.
G06F 3/041(2006.01)
G06F 3/044(2006.01)
G09F 9/30(2006.01)
G09G 3/20(2006.01)
G09G 3/30(2006.01)
H01L 27/32(2006.01)
H01L 51/50(2006.01)
H05B 33/08(2006.01)
(56)对比文件
US 2013088416 A1,2013.04.11,
CN 103688303 A,2014.03.26,
CN 101825966 A,2010.09.08,
US 2006208971 A1,2006.09.21,
CN 103247664 A,2013.08.14,
CN 102738198 A,2012.10.17,
JP 2010177601 A,2010.08.12,
审查员 孙阳丹

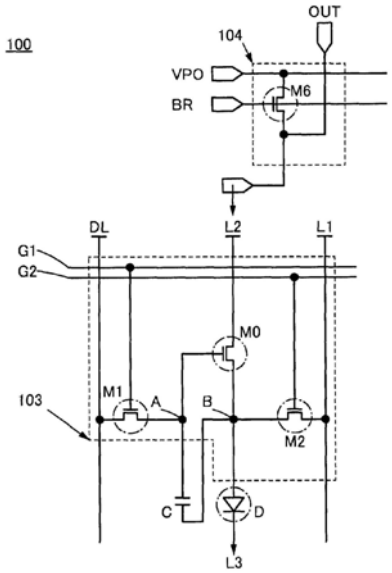
权利要求书8页 说明书43页 附图22页

(54)发明名称

输入/输出装置及输入/输出装置的驱动方法

(57)摘要

本发明提供方便性或可靠性优异的新颖的输入/输出装置。本发明提供输入/输出装置的驱动方法。本发明人构想出一种结构，该结构包括：被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路；能够供应基于感测信号的感测数据的转换电路；能够供应感测信号的感测元件；以及被供应电流的显示元件。



CN 106233233 B

1.一种输入/输出装置，包括：

输入/输出电路，该输入/输出电路被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于所述感测信号的电位或基于所述显示信号的电流；

转换电路，该转换电路被供应高电源电位，且能够供应基于所述高电源电位的电位及供应基于所述感测信号的感测数据；

能够供应所述感测信号的感测元件；以及

被供应所述电流的显示元件，

其中，所述输入/输出电路包括：

第一晶体管，该第一晶体管包括与能够供应所述选择信号的第一控制线电连接的栅极及与能够供应所述显示信号的信号线电连接的第一电极；

第二晶体管，该第二晶体管包括与能够供应所述控制信号的第二控制线电连接的栅极及与第一布线电连接的第一电极；以及

驱动晶体管，该驱动晶体管包括与所述第一晶体管的第二电极电连接的栅极、与第二布线电连接的第一电极及与所述第二晶体管的第二电极电连接的第二电极，

所述转换电路包括：

晶体管，该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述第二布线电连接的第二电极；以及

与所述第二布线电连接且能够供应所述感测数据的端子，

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

并且，所述显示元件包括与所述驱动晶体管的所述第二电极电连接的第一电极及与第三布线电连接的第二电极。

2.根据权利要求1所述的输入/输出装置，其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

3.根据权利要求1所述的输入/输出装置，其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

4.一种输入/输出装置，包括：

输入/输出电路，该输入/输出电路被供应选择信号、第一控制信号、第二控制信号、第三控制信号、包括显示数据的显示信号及感测信号，且能够供应基于所述感测信号的电位或基于所述显示信号的电流；

转换电路，该转换电路被供应高电源电位且能够供应基于所述高电源电位的电位及供应基于所述感测信号的感测数据；

能够供应所述感测信号的感测元件；以及

被供应所述电流的显示元件，

其中，所述输入/输出电路包括：

第一晶体管，该第一晶体管包括与能够供应所述选择信号的第一控制线电连接的栅极及与能够供应所述显示信号的信号线电连接的第一电极；

第二晶体管，该第二晶体管包括与能够供应所述第一控制信号的第二控制线电连接的栅极及与第一布线电连接的第一电极；

第三晶体管，该第三晶体管包括与能够供应所述第二控制信号的第三控制线电连接的栅极及与所述第二晶体管的第二电极电连接的第一电极；

第四晶体管，该第四晶体管包括与能够供应所述第三控制信号的第四控制线电连接的栅极及与所述第一晶体管的第二电极电连接的第一电极；

第五晶体管，该第五晶体管包括与能够供应所述选择信号的所述第一控制线电连接的栅极、与所述第四晶体管的第二电极电连接的第一电极及与第四布线电连接的第二电极；以及

驱动晶体管，该驱动晶体管包括与所述第四晶体管的所述第二电极电连接的栅极、与第二布线电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

所述转换电路包括：

晶体管，该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述第二布线电连接的第二电极；以及

与所述第二布线电连接且能够供应所述感测数据的端子，

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

并且，所述显示元件包括与所述第三晶体管的第二电极电连接的第一电极及与第三布线电连接的第二电极。

5.根据权利要求4所述的输入/输出装置，其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

6.根据权利要求4所述的输入/输出装置，其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

7.一种输入/输出装置的驱动方法，该输入/输出装置包括：

输入/输出电路，该输入/输出电路被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于所述感测信号的电位或基于所述显示信号的电流；

转换电路，该转换电路被供应高电源电位，且能够供应基于所述高电源电位的电位及供应基于所述感测信号的感测数据；

能够供应所述感测信号的感测元件；以及

被供应所述电流的显示元件，

其中，所述输入/输出电路包括：

第一晶体管，该第一晶体管包括与能够供应所述选择信号的第一控制线电连接的栅极及与能够供应所述显示信号的信号线电连接的第一电极；

第二晶体管，该第二晶体管包括与能够供应所述控制信号的第二控制线电连接的栅极及与第一布线电连接的第一电极；以及

驱动晶体管，该驱动晶体管包括与所述第一晶体管的第二电极电连接的栅极、与第二布线电连接的第一电极及与所述第二晶体管的第二电极电连接的第二电极，

所述转换电路包括：

晶体管，该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述第二布线电连接的第二电极；以及

与所述第二布线电连接且能够供应所述感测数据的端子，

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

并且，所述显示元件包括与所述驱动晶体管的所述第二电极电连接的第一电极及与第三布线电连接的第二电极，

所述方法包括：

第一步骤，其中供应能够使所述第一晶体管成为导通状态的所述选择信号、能够使所述第二晶体管成为导通状态的所述控制信号以及具有基准电位的所述显示信号；

第二步骤，其中供应能够使所述第一晶体管成为截止状态的所述选择信号及能够使所述第二晶体管成为导通状态的所述控制信号，供应基于所述高电源电位的所述电位使得所述驱动晶体管根据所述感测元件所供应的所述感测信号而供应所述电流，且使所述转换电路供应基于所述感测信号的所述感测数据；

第三步骤，其中供应能够使所述第一晶体管成为导通状态的所述选择信号、能够使所述第二晶体管成为截止状态的所述控制信号及具有基于所述显示数据的电位的所述显示信号；以及

第四步骤，其中供应能够使所述第一晶体管成为截止状态的所述选择信号及能够使所述第二晶体管成为截止状态的所述控制信号，并且供应基于所述高电源电位的所述电位使得所述驱动晶体管根据在所述第三步骤中供应的所述显示信号而供应所述电流。

8.根据权利要求7所述的输入/输出装置的驱动方法，其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

9.根据权利要求7所述的输入/输出装置的驱动方法，其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

10.一种输入/输出装置的驱动方法，该输入/输出装置包括：

输入/输出电路，该输入/输出电路被供应选择信号、第一控制信号、第二控制信号、第三控制信号、包括显示数据的显示信号及感测信号，且能够供应基于所述感测信号的电位或基于所述显示信号的电流；

转换电路，该转换电路被供应高电源电位且能够供应基于所述高电源电位的电位及供应基于所述感测信号的感测数据；

能够供应所述感测信号的感测元件；以及

被供应所述电流的显示元件，

其中，所述输入/输出电路包括：

第一晶体管，该第一晶体管包括与能够供应所述选择信号的第一控制线电连接的栅极及与能够供应所述显示信号的信号线电连接的第一电极；

第二晶体管，该第二晶体管包括与能够供应所述第一控制信号的第二控制线电连接的

栅极及与第一布线电连接的第一电极；

第三晶体管，该第三晶体管包括与能够供应所述第二控制信号的第三控制线电连接的栅极及与所述第二晶体管的第二电极电连接的第一电极；

第四晶体管，该第四晶体管包括与能够供应所述第三控制信号的第四控制线电连接的栅极及与所述第一晶体管的第二电极电连接的第一电极；

第五晶体管，该第五晶体管包括与能够供应所述选择信号的所述第一控制线电连接的栅极、与所述第四晶体管的第二电极电连接的第一电极及与第四布线电连接的第二电极；以及

驱动晶体管，该驱动晶体管包括与所述第四晶体管的所述第二电极电连接的栅极、与第二布线电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

所述转换电路包括：

晶体管，该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述第二布线电连接的第二电极；以及

与所述第二布线电连接且能够供应所述感测数据的端子，

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

并且，所述显示元件包括与所述第三晶体管的第二电极电连接的第一电极及与第三布线电连接的第二电极，

所述方法包括：

第一步骤，其中供应能够使所述第一晶体管及所述第五晶体管成为截止状态的所述选择信号、能够使所述第二晶体管成为截止状态的所述第一控制信号、能够使所述第三晶体管成为导通状态的所述第二控制信号以及能够使所述第四晶体管成为截止状态的所述第三控制信号；

第二步骤，其中供应能够使所述第一晶体管及所述第五晶体管成为导通状态的所述选择信号、能够使所述第二晶体管成为截止状态的所述第一控制信号、能够使所述第三晶体管成为截止状态的所述第二控制信号、能够使所述第四晶体管成为截止状态的所述第三控制信号以及具有基准电位的所述显示信号；

第三步骤，其中供应能够使所述第一晶体管及所述第五晶体管成为截止状态的所述选择信号、能够使所述第二晶体管成为导通状态的所述第一控制信号、能够使所述第三晶体管成为截止状态的所述第二控制信号以及能够使所述第四晶体管成为导通状态的所述第三控制信号，将基于所述高电源电位的所述电位供应给所述第二布线使得所述驱动晶体管根据所述感测元件所供应的所述感测信号而供应所述电流，且使所述转换电路根据所述感测信号供应所述感测数据；

第四步骤，其中供应能够使所述第一晶体管及所述第五晶体管成为截止状态的所述选择信号、能够使所述第二晶体管成为截止状态的所述第一控制信号、能够使所述第三晶体管成为导通状态的所述第二控制信号以及能够使所述第四晶体管成为截止状态的所述第三控制信号；

第五步骤，其中供应能够使所述第一晶体管及所述第五晶体管成为导通状态的所述选

择信号、能够使所述第二晶体管成为截止状态的所述第一控制信号、能够使所述第三晶体管成为截止状态的所述第二控制信号、能够使所述第四晶体管成为截止状态的所述第三控制信号以及基于所述显示数据的所述显示信号;以及

第六步骤,其中供应能够使所述第一晶体管及所述第五晶体管成为截止状态的所述选择信号、能够使所述第二晶体管成为截止状态的所述第一控制信号、能够使所述第三晶体管成为导通状态的所述第二控制信号以及能够使所述第四晶体管成为导通状态的所述第三控制信号,将所述高电源电位供应给所述第二布线使得所述驱动晶体管根据在所述第五步骤中供应的所述显示信号而供应所述电流。

11.根据权利要求10所述的输入/输出装置的驱动方法,其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

12.根据权利要求10所述的输入/输出装置的驱动方法,其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

13.一种输入/输出装置,包括:

配置为矩阵状的多个像素;

能够供应选择信号的多个第一控制线;

能够供应控制信号的多个第二控制线;

能够供应包括显示数据的显示信号的多个信号线;

能够供应第一电源电位的多个第一布线;

能够供应基于高电源电位的电位的多个第二布线;

能够供应第二电源电位的多个第三布线;

与所述多个第二布线中的一个电连接的转换电路,该转换电路被供应所述高电源电位,其中该转换电路能够供应基于所述高电源电位的所述电位及供应基于感测信号的感测数据;以及

支撑所述多个像素、所述多个第一控制线、所述多个第二控制线、所述多个信号线、所述多个第一布线、所述多个第二布线及所述多个第三布线的基体,

其中,所述多个像素中的一个与所述多个第一控制线中的一个、所述多个第二控制线中的一个、所述多个信号线中的一个、所述多个第一布线中的一个、所述多个第二布线中的所述一个及所述多个第三布线中的一个电连接,

所述多个像素中的所述一个包括:

被供应所述选择信号、所述控制信号、所述显示信号及所述感测信号且能够供应基于所述感测信号的电位的输入/输出电路;

能够供应所述感测信号的感测元件;以及

被供应电流的显示元件,

所述输入/输出电路包括:

第一晶体管,该第一晶体管包括与能够供应所述选择信号的所述多个第一控制线中的所述一个电连接的栅极及与能够供应所述显示信号的所述多个信号线中的所述一个电连接的第一电极;

第二晶体管,该第二晶体管包括与能够供应所述控制信号的所述多个第二控制线中的

所述一个电连接的栅极及与所述多个第一布线中的所述一个电连接的第一电极;以及

驱动晶体管,该驱动晶体管包括与所述第一晶体管的第二电极电连接的栅极、与所述多个第二布线中的所述一个电连接的第一电极及与所述第二晶体管的第二电极电连接的第二电极,

所述转换电路包括:

晶体管,该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述多个第二布线中的所述一个电连接的第二电极;以及

与所述多个第二布线中的所述一个电连接且能够供应所述感测数据的端子,

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极,

并且,所述显示元件包括与所述驱动晶体管的所述第二电极电连接的第一电极及与所述多个第三布线中的所述一个电连接的第二电极。

14.根据权利要求13所述的输入/输出装置,其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

15.根据权利要求13所述的输入/输出装置,其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

16.根据权利要求13所述的输入/输出装置,其中所述转换电路被所述基体支撑。

17.一种输入/输出装置,包括:

配置为矩阵状的多个像素;

能够供应选择信号的多个第一控制线;

能够供应第一控制信号的多个第二控制线;

能够供应第二控制信号的多个第三控制线;

能够供应第三控制信号的多个第四控制线;

能够供应包括显示数据的显示信号的多个信号线;

能够供应第一电源电位的多个第一布线;

能够供应基于高电源电位的电位的多个第二布线;

能够供应第二电源电位的多个第三布线;

能够供应第三电源电位的多个第四布线;

与所述多个第二布线中的一个电连接的转换电路,该转换电路被供应所述高电源电位,其中该转换电路能够供应基于所述高电源电位的所述电位及供应基于感测信号的感测数据;以及

支撑所述多个像素、所述多个第一控制线、所述多个第二控制线、所述多个第三控制线、所述多个第四控制线、所述多个信号线、所述多个第一布线、所述多个第二布线、所述多个第三布线及所述多个第四布线的基体,

其中,所述多个像素中的一个与所述多个第一控制线中的一个、所述多个第二控制线中的一个、所述多个第三控制线中的一个、所述多个第四控制线中的一个、所述多个信号线中的一个、所述多个第一布线中的一个、所述多个第二布线中的所述一个、所述多个第三布

线中的一个及所述多个第四布线中的一个电连接，

所述多个像素中的所述一个包括：

被供应所述选择信号、所述第一至第三控制信号、所述显示信号及所述感测信号且能够供应基于所述感测信号的电位的输入/输出电路；

能够供应所述感测信号的感测元件；以及

被供应预定的电流的显示元件，

所述输入/输出电路包括：

第一晶体管，该第一晶体管包括与能够供应所述选择信号的所述多个第一控制线中的所述一个电连接的栅极及与能够供应所述显示信号的所述多个信号线中的所述一个电连接的第一电极；

第二晶体管，该第二晶体管包括与能够供应所述第一控制信号的所述多个第二控制线中的所述一个电连接的栅极及与所述多个第一布线中的所述一个电连接的第一电极；

第三晶体管，该第三晶体管包括与能够供应所述第二控制信号的所述多个第三控制线中的所述一个电连接的栅极及与所述第二晶体管的第二电极电连接的第一电极；

第四晶体管，该第四晶体管包括与能够供应所述第三控制信号的所述多个第四控制线中的所述一个电连接的栅极及与所述第一晶体管的第二电极电连接的第一电极；

第五晶体管，该第五晶体管包括与能够供应所述选择信号的所述多个第一控制线中的所述一个电连接的栅极、与所述第四晶体管的第二电极电连接的第一电极及与所述多个第四布线中的所述一个电连接的第二电极；以及

驱动晶体管，该驱动晶体管包括与所述第四晶体管的所述第二电极电连接的栅极、与所述多个第二布线中的所述一个电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

所述转换电路包括：

晶体管，该晶体管包括与能够供应所述高电源电位的布线中的一个电连接的栅极、与能够供应所述高电源电位的布线中的另一个电连接的第一电极及与所述多个第二布线中的所述一个电连接的第二电极；以及

与所述多个第二布线中的所述一个电连接且能够供应所述感测数据的端子，

所述感测元件包括与所述第一晶体管的所述第二电极电连接的第一电极及与所述第二晶体管的所述第二电极电连接的第二电极，

并且，所述显示元件包括与所述第三晶体管的第二电极电连接的第一电极及与所述多个第三布线中的所述一个电连接的第二电极。

18.根据权利要求17所述的输入/输出装置，其中由所述感测元件供应的所述感测信号包括随着电容的变化而变化的电流。

19.根据权利要求17所述的输入/输出装置，其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

20.根据权利要求17所述的输入/输出装置，其中所述转换电路被所述基体支撑。

21.一种半导体装置，包括：

第一晶体管，该第一晶体管包括与能够供应显示信号的信号线电连接的第一电极；

第二晶体管，该第二晶体管包括与第一布线电连接的第一电极；

第三晶体管，该第三晶体管包括与所述第二晶体管的第二电极电连接的第一电极；

感测元件，该感测元件包括与所述第一晶体管的第二电极电连接的第一电极及与所述第二晶体管的所述第二电极和所述第三晶体管的所述第一电极电连接的第二电极；

显示元件，该显示元件包括与所述第三晶体管的第二电极电连接的第一电极及与第三布线电连接的第二电极；以及

转换电路，该转换电路与所述第三晶体管的第二电极电连接，

其中所述感测元件能够基于被感测对象与导电膜之间的电容的变化供应感测信号，

所述导电膜与所述感测元件的所述第一电极和所述第二电极中的一个电连接，

并且所述转换电路能够供应基于所述感测信号的感测数据。

22.根据权利要求21所述的半导体装置，其中所述感测元件是电容器。

23.根据权利要求21所述的半导体装置，其中所述显示元件包括所述第一电极、与所述第一电极重叠的所述第二电极以及所述第一电极与所述第二电极之间的包含发光有机化合物的层。

输入/输出装置及输入/输出装置的驱动方法

技术领域

[0001] 本发明的一个方式涉及一种输入/输出装置、输入/输出装置的驱动方法或半导体装置。

[0002] 注意，本发明的一个方式不局限于上述技术领域。本说明书等所公开的发明的一个方式的技术领域涉及一种物体、方法或制造方法。此外，本发明的一个方式涉及一种工序(process)、机器(machine)、产品(manufacture)或组合物(composition of matter)。具体而言，作为本说明书所公开的本发明的一个方式的技术领域的例子包括半导体装置、显示装置、发光装置、蓄电装置、存储装置、任何装置的驱动方法及任何装置的制造方法。

背景技术

[0003] 在将驱动晶体管的漏电流供应到发光元件的情况下，当在像素之间产生驱动晶体管的阈值电压的变化时，发光元件的亮度相应地产生变化。

[0004] 作为发光装置的结构，已知通过将对图像信号的电压加上驱动晶体管的阈值电压而得到的电位供应到栅电极，可以抑制因晶体管的阈值电压的变化而产生的像素之间的亮度的变化的结构(专利文献1)。

[0005] [专利文献]

[0006] [专利文献1]日本专利申请公开第2013-137498号公报

发明内容

[0007] 本发明的一个方式的目的之一是提供一种方便性或可靠性优异的新颖的输入/输出装置。本发明的一个方式的目的之一是提供一种方便性或可靠性优异的新颖的输入/输出装置的驱动方法。本发明的一个方式的目的之一是提供一种新颖的输入/输出装置、新颖的输入/输出装置的驱动方法或新颖的半导体装置。

[0008] 注意，这些目的的记载不妨碍其他目的的存在。注意，本发明的一个方式并不一定必须要实现所有上述目的。这些目的以外的目的从说明书、附图及权利要求书等的记载是显然的，并可以从说明书、附图及权利要求书等的记载中抽出。

[0009] 本发明的一个方式是一种输入/输出装置，包括：被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路；被供应高电源电位且能够供应基于高电源电位的电位及基于感测信号的感测数据的转换电路；能够供应感测信号的感测元件；以及被供应预定的电流的显示元件。

[0010] 输入/输出电路包括第一晶体管。第一晶体管的栅极与能够供应选择信号的第一控制线电连接。第一晶体管的第一电极与能够供应显示信号的信号线电连接。

[0011] 输入/输出电路包括第二晶体管。第二晶体管的栅极与能够供应控制信号的第二控制线电连接。第二晶体管的第一电极与第一布线电连接。

[0012] 输入/输出电路包括驱动晶体管。驱动晶体管的栅极与第一晶体管的第二电极电连接。驱动晶体管的第一电极与第二布线电连接。驱动晶体管的第二电极与第二晶体管的

第二电极电连接。

[0013] 转换电路包括晶体管。晶体管的栅极及第一电极与各自能够供应高电源电位的每个布线电连接。晶体管的第二电极与第二布线电连接。转换电路还包括与第二布线电连接且能够供应感测数据的端子。

[0014] 感测元件的第一电极与第一晶体管的第二电极电连接。感测元件的第二电极与第二晶体管的第二电极电连接。

[0015] 显示元件的第一电极与驱动晶体管的第二电极电连接。显示元件的第二电极与第三布线电连接。

[0016] 本发明的一个方式是一种输入/输出装置，包括：被供应选择信号、第一控制信号至第三控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路；被供应高电源电位且能够供应基于高电源电位的电位及基于感测信号的感测数据的转换电路；能够供应感测信号的感测元件；以及被供应预定的电流的显示元件。

[0017] 输入/输出电路包括第一晶体管。第一晶体管的栅极与能够供应选择信号的第一控制线电连接。第一晶体管的第一电极与能够供应显示信号的信号线电连接。

[0018] 输入/输出电路包括第二晶体管。第二晶体管的栅极与能够供应第一控制信号的第二控制线电连接。第二晶体管的第一电极与第一布线电连接。

[0019] 输入/输出电路包括第三晶体管。第三晶体管的栅极与能够供应第二控制信号的第三控制线电连接。第三晶体管的第一电极与第二晶体管的第二电极电连接。

[0020] 输入/输出电路包括第四晶体管。第四晶体管的栅极与能够供应第三控制信号的第四控制线电连接。第四晶体管的第一电极与第一晶体管的第二电极电连接。

[0021] 输入/输出电路包括第五晶体管。第五晶体管的栅极与能够供应选择信号的第一控制线电连接。第五晶体管的第一电极与第四晶体管的第二电极电连接。第五晶体管的第二电极与第四布线电连接。

[0022] 输入/输出电路包括驱动晶体管。驱动晶体管的栅极与第四晶体管的第二电极电连接。驱动晶体管的第一电极与第二布线电连接。驱动晶体管的第二电极与第二晶体管的第二电极电连接。

[0023] 转换电路包括晶体管。晶体管的栅极及第一电极与各自能够供应高电源电位的每个布线电连接。晶体管的第二电极与第二布线电连接。转换电路还包括与第二布线电连接且能够供应感测数据的端子。

[0024] 感测元件的第一电极与第一晶体管的第二电极电连接。感测元件的第二电极与第二晶体管的第二电极电连接。

[0025] 显示元件的第一电极与第三晶体管的第二电极电连接。显示元件的第二电极与第三布线电连接。

[0026] 上述本发明的一个方式的输入/输出装置包括；被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路；能够供应基于感测信号的感测数据的转换电路；能够供应感测信号的感测元件；以及被供应预定的电流的显示元件。

[0027] 由此，可以使用根据感测元件所供应的感测信号而变化的电位供应感测数据，且

根据显示信号使用预定的电流由显示元件显示显示数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0028] 在本发明的一个方式的上述输入/输出装置中，由感测元件供应的感测信号也可以包括根据电容的变化而变化的电流。

[0029] 在本发明的一个方式的上述输入/输出装置中，显示元件包括第一电极、与第一电极重叠的第二电极以及第一电极与第二电极之间的包含发光有机化合物的层。

[0030] 由此，可以供应与从感测元件至介电常数高于大气的物体的距离变化有关的感测数据，且可以使用光显示被供应的显示数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0031] 本发明的一个方式是包括如下步骤的上述输入/输出装置的驱动方法。

[0032] 第一步骤供应能够使第一晶体管成为导通状态的选择信号、能够使第二晶体管成为导通状态的控制信号以及具有基准电位的显示信号。

[0033] 第二步骤供应能够使第一晶体管成为截止状态的选择信号、能够使第二晶体管成为导通状态的控制信号，供应基于高电源电位的电位使得驱动晶体管根据感测元件所供应的感测信号而供应预定的电流，且使转换电路供应基于感测信号的感测数据。

[0034] 第三步骤供应能够使第一晶体管成为导通状态的选择信号、能够使第二晶体管成为截止状态的控制信号以及具有基于显示数据的电位的显示信号。

[0035] 第四步骤供应能够使第一晶体管成为截止状态的选择信号和能够使第二晶体管成为截止状态的控制信号，供应基于高电源电位的电位使得驱动晶体管根据在第三步骤中供应的显示信号而供应电流。

[0036] 本发明的一个方式是包括如下步骤的上述输入/输出装置的驱动方法。

[0037] 第一步骤供应能够使第一晶体管及第五晶体管成为截止状态的选择信号、能够使第二晶体管成为截止状态的第一控制信号、能够使第三晶体管成为导通状态的第二控制信号以及能够使第四晶体管成为截止状态的第三控制信号。

[0038] 第二步骤供应能够使第一晶体管及第五晶体管成为导通状态的选择信号、能够使第二晶体管成为截止状态的第一控制信号、能够使第三晶体管成为截止状态的第二控制信号、能够使第四晶体管成为截止状态的第三控制信号以及具有基准电位的显示信号。

[0039] 第三步骤供应能够使第一晶体管及第五晶体管成为截止状态的选择信号、能够使第二晶体管成为导通状态的第一控制信号、能够使第三晶体管成为截止状态的第二控制信号以及能够使第四晶体管成为导通状态的第三控制信号，将基于高电源电位的电位供应给第二布线使得驱动晶体管根据感测元件所供应的感测信号而供应预定的电流，且使转换电路根据感测信号供应感测数据。

[0040] 第四步骤供应能够使第一晶体管及第五晶体管成为截止状态的选择信号、能够使第二晶体管成为截止状态的第一控制信号、能够使第三晶体管成为导通状态的第二控制信号以及能够使第四晶体管成为截止状态的第三控制信号。

[0041] 第五步骤供应能够使第一晶体管及第五晶体管成为导通状态的选择信号、能够使第二晶体管成为截止状态的第一控制信号、能够使第三晶体管成为截止状态的第二控制信号、能够使第四晶体管成为截止状态的第三控制信号以及基于显示数据的显示信号。

[0042] 第六步骤供应能够使第一晶体管及第五晶体管成为截止状态的选择信号、能够使

第二晶体管成为截止状态的第一控制信号、能够使第三晶体管成为导通状态的第二控制信号以及能够使第四晶体管成为导通状态的第三控制信号，将高电源电位供应给第二布线使得驱动晶体管根据在第五步骤中供应的显示信号而供应预定的电流。

[0043] 上述本发明的一个方式的驱动方法包括如下步骤，使第一晶体管成为截止状态，使第二晶体管成为导通状态，将驱动晶体管的栅极与第二电极之间的电压设定为感测元件的第一电极与第二电极之间的电压。

[0044] 由此，可以使用转换电路根据感测元件所供应的感测信号将驱动晶体管所供应的电流或用来供应预定的电流的电压转换为感测数据并可以供应感测数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置的驱动方法。

[0045] 本发明的一个方式包括配置为矩阵状的多个像素。

[0046] 此外，包括与配置在行方向上的多个像素电连接且能够供应选择信号的多个第一控制线和与配置在行方向上的多个像素电连接且能够供应控制信号的多个第二控制线。

[0047] 此外，包括与配置在列方向上的多个像素电连接且能够供应包括显示数据的显示信号的多个信号线、与配置在列方向上的多个像素电连接且能够供应第一电源电位的多个第一布线、与配置在列方向上的多个像素电连接且能够供应基于高电源电位的电位的多个第二布线以及与配置在列方向上的多个像素电连接且能够供应第二电源电位的多个第三布线。

[0048] 此外，包括转换电路，该转换电路与多个第二布线中的至少一个电连接且被供应高电源电位并能够供应基于高电源电位的电位以及基于感测信号的感测数据。

[0049] 此外，包括支撑像素、第一控制线、第二控制线、信号线及第一布线至第三布线的基体。

[0050] 每个像素包括被供应选择信号、控制信号、显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路。

[0051] 此外，像素包括能够供应感测信号的感测元件以及被供应预定的电流的显示元件。

[0052] 输入/输出电路包括第一晶体管。第一晶体管的栅极与能够供应选择信号的第一控制线电连接。第一晶体管的第一电极与能够供应显示信号的信号线电连接。

[0053] 输入/输出电路包括第二晶体管。第二晶体管的栅极与能够供应控制信号的第二控制线电连接。第二晶体管的第一电极与第一布线电连接。

[0054] 输入/输出电路包括驱动晶体管。驱动晶体管的栅极与第一晶体管的第二电极电连接。驱动晶体管的第一电极与第二布线电连接。驱动晶体管的第二电极与第二晶体管的第二电极电连接。

[0055] 转换电路包括晶体管。晶体管的栅极及第一电极与各自能够供应高电源电位的每个布线电连接。晶体管的第二电极与第二布线电连接。转换电路还包括与第二布线电连接且能够供应感测数据的端子。

[0056] 感测元件的第一电极与第一晶体管的第二电极电连接。感测元件的第二电极与第二晶体管的第二电极电连接。

[0057] 显示元件的第一电极与驱动晶体管的第二电极电连接。显示元件的第二电极与第三布线电连接。

[0058] 本发明的一个方式包括配置为矩阵状的多个像素。

[0059] 此外，包括与配置在行方向上的多个像素电连接且能够供应选择信号的多个第一控制线、与配置在行方向上的多个像素电连接且能够供应第一控制信号的多个第二控制线、与配置在行方向上的多个像素电连接且能够供应第二控制信号的多个第三控制线以及与配置在行方向上的多个像素电连接且能够供应第三控制信号的多个第四控制线。

[0060] 此外，包括与配置在列方向上的多个像素电连接且能够供应包括显示数据的显示信号的多个信号线、与配置在列方向上的多个像素电连接且能够供应第一电源电位的多个第一布线、与配置在列方向上的多个像素电连接且能够供应基于高电源电位的电位的多个第二布线、与配置在列方向上的多个像素电连接且能够供应第二电源电位的多个第三布线以及与配置在列方向上的多个像素电连接且能够供应第三电源电位的多个第四布线。

[0061] 此外，包括转换电路，该转换电路与多个第二布线中的至少一个电连接且被供应高电源电位并能够供应基于高电源电位的电位及基于感测信号的感测数据。

[0062] 此外，包括支撑像素、第一控制线至第四控制线、信号线及第一布线至第四布线的基体。

[0063] 每个像素包括被供应选择信号、第一控制信号至第三控制信号、显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路。

[0064] 此外，像素包括能够供应感测信号的感测元件以及被供应预定的电流的显示元件。

[0065] 输入/输出电路包括第一晶体管。第一晶体管的栅极与能够供应选择信号的第一控制线电连接。第一晶体管的第一电极与能够供应显示信号的信号线电连接。

[0066] 输入/输出电路包括第二晶体管。第二晶体管的栅极与能够供应第一控制信号的第二控制线电连接。第二晶体管的第一电极与第一布线电连接。

[0067] 输入/输出电路包括第三晶体管。第三晶体管的栅极与能够供应第二控制信号的第三控制线电连接。第三晶体管的第一电极与第二晶体管的第二电极电连接。

[0068] 输入/输出电路包括第四晶体管。第四晶体管的栅极与能够供应第三控制信号的第四控制线电连接。第四晶体管的第一电极与第一晶体管的第二电极电连接。

[0069] 输入/输出电路包括第五晶体管。第五晶体管的栅极与能够供应选择信号的第一控制线电连接。第五晶体管的第一电极与第四晶体管的第二电极电连接。第五晶体管的第二电极与第四布线电连接。

[0070] 输入/输出电路包括驱动晶体管。驱动晶体管的栅极与第四晶体管的第二电极电连接。驱动晶体管的第一电极与第二布线电连接。驱动晶体管的第二电极与第二晶体管的第二电极电连接。

[0071] 转换电路包括晶体管。晶体管的栅极及第一电极与各自能够供应高电源电位的每个布线电连接。晶体管的第二电极与第二布线电连接。转换电路还包括与第二布线电连接且能够供应感测数据的端子。

[0072] 感测元件的第一电极与第一晶体管的第二电极电连接。感测元件的第二电极与第二晶体管的第二电极电连接。

[0073] 显示元件的第一电极与第三晶体管的第二电极电连接。显示元件的第二电极与第三布线电连接。

[0074] 在本发明的一个方式的上述输入/输出装置中，感测元件也可以供应包括根据电容的变化而变化的电压的感测信号。

[0075] 在本发明的一个方式的上述输入/输出装置中，显示元件包括第一电极、与第一电极重叠的第二电极以及第一电极与第二电极之间的包含发光有机化合物的层。

[0076] 在本发明的一个方式的上述输入/输出装置中，转换电路被基体支撑。

[0077] 上述本发明的一个方式的输入/输出装置包括：各自包括被供应选择信号、控制信号、包括显示数据的显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路、能够供应感测信号的感测元件以及被供应预定的电流的显示元件的多个像素；配置有矩阵状的该多个像素的基体；以及与配置在列方向上的像素中的至少一个电连接且能够供应基于感测信号的感测数据的转换电路。

[0078] 由此，通过使用根据配置为矩阵状的每个像素所包括的感测元件所供应的感测信号而变化的电位，能够供应可以与像素配置的位置上的数据相关联的感测数据。此外，可以根据显示信号使用预定的电流由配置为矩阵状的每个像素所包括的显示元件显示显示数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0079] 注意，在本说明书中，EL层是指设置在发光元件的一对电极之间的层。因此，夹在电极之间且包含作为发光物质的有机化合物的发光层是EL层的一个方式。

[0080] 在本说明书中，在将物质A分散在使用物质B构成的基质中的情况下，将构成基质的物质B称为主体材料，并将分散在基质中的物质A称为客体材料。注意，物质A和物质B也可以各自是单一物质或者是两种或多种物质的混合物。

[0081] 注意，在本说明书中，发光装置是指图像显示装置或光源(包括照明装置)。另外，发光装置在其范畴内还包括如下任何模块：在发光装置中安装有连接器诸如FPC(Flexible Printed Circuit：柔性印刷电路)或TCP(Tape Carrier Package：载带封装)的模块；在TCP的端部设置有印刷线路板的模块；以及IC(集成电路)通过COG(Chip On Glass：玻璃覆晶)方式直接安装在形成有发光元件的衬底上的模块。

[0082] 虽然本说明书的附图中的方框图示出在独立的方框中根据其功能进行分类的构成要素，但是实际上的构成要素难以根据其功能清楚地划分，而一个构成要素有时具有多个功能。

[0083] 在本说明书中，晶体管所具有的“源极”和“漏极”的名称根据晶体管的极性或施加到各端子的电位的高低互相调换。一般而言，在n沟道型晶体管中，将被施加低电位的端子称为源极，而将被施加高电位的端子称为漏极。在p沟道型晶体管中，将被供应低电位的端子称为漏极，而将被供应高电位的端子称为源极。在本说明书中，尽管为方便起见在一些情况下假设源极和漏极是固定的来描述晶体管的连接关系，但是实际上源极和漏极的名称根据上述电位关系而互换。

[0084] 在本说明书中，晶体管的“源极”是指用作活性层的半导体膜的一部分的源区域或与上述半导体膜连接的源电极。同样地，晶体管的“漏极”是指上述半导体膜的一部分的漏区域或与上述半导体膜连接的漏电极。“栅极”是指栅电极。

[0085] 在本说明书中，第一晶体管与第二晶体管彼此串联连接的状态是指例如第一晶体管的源极和漏极中的仅一个与第二晶体管的源极和漏极中的仅一个连接的状态。另外，第一晶体管与第二晶体管彼此并联连接的状态是指第一晶体管的源极和漏极中的一个与第

二晶体管的源极和漏极中的一个连接且第一晶体管的源极和漏极中的另一个与第二晶体管的源极和漏极中的另一个连接的状态。

[0086] 在本说明书中，“连接”的名称是指电连接，并相当于能够供应或传送电流、电压或电位的状态。因此，连接状态不一定必须是指直接连接的状态，而在其范畴内还包括以能够供应或传送电流、电压或电位的方式通过布线、电阻器、二极管或晶体管等电路元件电连接的状态。

[0087] 在本说明书中，即使当在电路图上独立的构成要素彼此连接时，实际上也有一个导电膜兼具有多个构成要素的功能的情况，例如布线的一部分还用作电极的情况等。本说明书中的“连接”的名称的范畴内包括这种一个导电膜兼具有多个构成要素的功能的情况。

[0088] 另外，在本说明书中，晶体管的第一电极和第二电极中的一个是源电极，则另一个是漏电极。

[0089] 根据本发明的一个方式，可以提供一种方便性或可靠性优异的新颖的输入/输出装置。或者，可以提供一种方便性或可靠性优异的新颖的输入/输出装置的驱动方法。或者，可以提供一种新颖的半导体装置。

[0090] 注意，这些效果的记载不妨碍其他效果的存在。本发明的一个方式并不需要实现所有上述效果。这些效果以外的效果从说明书、附图及权利要求书等的记载是显然的，并可以从说明书、附图及权利要求书等的记载中抽出。

附图说明

[0091] 图1A及图1B是说明根据一个实施方式的输入/输出装置的结构的电路图及说明其驱动方法的时序图；

[0092] 图2A及图2B是说明根据一个实施方式的输入/输出装置的结构的电路图及说明其驱动方法的时序图；

[0093] 图3A及图3B是说明根据一个实施方式的输入/输出装置的结构的方框图及电路图；

[0094] 图4是说明根据一个实施方式的输入/输出装置的结构的电路图；

[0095] 图5A1、图5A2、图5B1及图5B2是说明根据一个实施方式的输入/输出装置的驱动方法的时序图；

[0096] 图6A至图6D是说明根据一个实施方式的输入/输出装置的结构的俯视图及截面图；

[0097] 图7A至图7C说明可以用于根据一个实施方式的转换电路的晶体管的结构；

[0098] 图8A1、图8A2、图8B1、图8B2、图8C、图8D1、图8D2、图8E1及图8E2是说明根据一个实施方式的叠层体的制造工序的示意图；

[0099] 图9A1、图9A2、图9B1、图9B2、图9C、图9D1、图9D2、图9E1及图9E2是说明根据一个实施方式的叠层体的制造工序的示意图；

[0100] 图10A1、图10A2、图10B、图10C、图10D1、图10D2、图10E1及图10E2是说明根据一个实施方式的叠层体的制造工序的示意图；

[0101] 图11A1、图11A2、图11B1、图11B2、图11C1、图11C2、图11D1及图11D2是说明根据一个实施方式的在支撑体中具有开口部的叠层体的制造工序的示意图；

[0102] 图12A1、图12A2、图12B1及图12B2是各自说明根据一个实施方式的加工构件的结构的示意图；

[0103] 图13A至图13C是说明根据一个实施方式的数据处理装置的结构的投影图；

[0104] 图14A至图14D是说明根据一个实施方式的输入/输出装置的结构的俯视图及截面图。

具体实施方式

[0105] 本发明的一个方式的输入/输出装置包括：被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路；能够供应基于感测信号的感测数据的转换电路；能够供应感测信号的感测元件；以及被供应预定的电流的显示元件。

[0106] 由此，可以使用根据感测元件所供应的感测信号而变化的电位供应感测数据，且可以根据显示信号使用预定的电流由显示元件显示显示数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置。或者，可以提供输入/输出装置的驱动方法。

[0107] 参照附图对实施方式进行详细说明。注意，本发明不局限于下面说明，所属技术领域的普通技术人员很容易地理解一个事实就是其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此，本发明不应该被解释为仅局限于下面所示的实施方式所记载的内容中。注意，在以下说明的发明的结构中，在不同的附图之间共同使用相同的附图标记来表示相同的部分或具有相同功能的部分，而省略其重复说明。

[0108] 实施方式1

[0109] 在本实施方式中，参照图1A及图1B对本发明的一个方式的输入/输出装置的结构进行说明。

[0110] 图1A及图1B说明本发明的一个方式的输入/输出装置100的结构。图1A是说明本发明的一个方式的输入/输出装置的结构的电路图。图1B是说明图1A所示的输入/输出装置的驱动方法的时序图。

[0111] <输入/输出装置的结构例子>

[0112] 本实施方式所说明的输入/输出装置100包括被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路103。

[0113] 此外，输入/输出装置100包括被供应高电源电位且能够供应基于高电源电位的电位及基于感测信号的感测数据的转换电路104。

[0114] 此外，输入/输出装置100包括能够供应感测信号的感测元件C及被供应预定的电流的显示元件D。

[0115] 输入/输出电路103包括第一晶体管M1。第一晶体管M1的栅极与能够供应选择信号的第一控制线G1电连接。第一晶体管M1的第一电极与能够供应显示信号的信号线DL电连接。

[0116] 输入/输出电路103包括第二晶体管M2。第二晶体管M2的栅极与能够供应控制信号的第二控制线G2电连接。第二晶体管M2的第一电极与第一布线L1电连接。

[0117] 输入/输出电路103包括驱动晶体管M0。驱动晶体管M0的栅极与第一晶体管M1的第

二电极电连接。驱动晶体管M0的第一电极与第二布线L2电连接。驱动晶体管M0的第二电极与第二晶体管M2的第二电极电连接。

[0118] 转换电路104包括晶体管M6。晶体管M6的栅极与能够供应高电源电位的布线BR电连接。晶体管M6的第一电极与能够供应高电源电位的布线VPO电连接。晶体管M6的第二电极与第二布线L2电连接。转换电路104还包括与第二布线L2电连接且能够供应感测数据的端子OUT。

[0119] 感测元件C的第一电极与第一晶体管M1的第二电极电连接。感测元件C的第二电极与第二晶体管M2的第二电极电连接。

[0120] 显示元件D的第一电极与驱动晶体管M0的第二电极电连接。显示元件D的第二电极与第三布线L3电连接。

[0121] 本实施方式所示的输入/输出装置100包括：被供应选择信号、控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路103；能够供应基于感测信号的感测数据的转换电路104；能够供应感测信号的感测元件C；以及被供应预定的电流的显示元件D。

[0122] 由此，可以使用根据感测元件所供应的感测信号而变化的电位供应感测数据，且可以根据显示信号使用预定的电流由显示元件显示显示数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0123] 注意，驱动晶体管M0可以使感测元件C所供应的感测信号放大。

[0124] 注意，布线VPO及布线BR可以各自供应足以使输入/输出装置100所包括的晶体管工作的高电源电位。

[0125] 第一布线L1可以供应第一电源电位，第三布线L3可以供应第二电源电位。注意，第二电源电位优选高于第一电源电位。

[0126] 以下对构成输入/输出装置100的每个构成要素进行说明。注意，有时这些构成要素不能明确地分离，一个构成要素兼作其他构成要素或包括其他构成要素的一部分。

[0127] 例如与感测元件及显示元件电连接的输入/输出电路既是感测元件的驱动电路又是显示元件的驱动电路。

[0128] 《整体结构》

[0129] 输入/输出装置100包括输入/输出电路103、转换电路104、感测元件C或显示元件D。

[0130] 《输入/输出电路》

[0131] 输入/输出电路103包括第一晶体管M1、第二晶体管M2或驱动晶体管M0。注意，驱动晶体管既可以利用分时灰度方式(也称为数字驱动方式)驱动显示元件，又可以利用电流灰度方式(也称为模拟驱动方式)驱动显示元件。

[0132] 可以将能够经过同一工序制造的晶体管用于第一晶体管M1、第二晶体管M2及驱动晶体管M0。由此，可以提供使制造工序简化的输入/输出电路。

[0133] 注意，可以使用能够根据选择信号而被开启或关闭的开关代替第一晶体管M1。

[0134] 可以使用能够根据控制信号而被开启或关闭的开关代替第二晶体管M2。

[0135] 第一晶体管M1、第二晶体管M2或驱动晶体管M0包括半导体层。

[0136] 例如，可以将4族的元素、化合物半导体或氧化物半导体用于半导体层。具体而言，

可以将包含硅的半导体、包含砷化镓的半导体或包含铟的氧化物半导体等用于半导体层。可以使用单晶、多晶或非晶半导体等的半导体，具体而言，可以使用单晶硅、多晶硅或非晶硅等。

[0137] 注意，在实施方式5中详细说明将氧化物半导体用于半导体层的晶体管的结构。

[0138] 输入/输出电路103与第一控制线G1、第二控制线G2、信号线DL、第一布线L1、第二布线L2或第三布线L3电连接。

[0139] 第一控制线G1能够供应选择信号。

[0140] 第二控制线G2能够供应控制信号。

[0141] 信号线DL能够供应显示信号。

[0142] 第一布线L1能够供应第一电源电位。

[0143] 第二布线L2能够供应基于高电源电位的电位。

[0144] 第三布线L3能够供应第二电源电位。

[0145] 使用具有导电性的材料形成第一控制线G1、第二控制线G2、信号线DL、第一布线L1、第二布线L2或第三布线L3等。

[0146] 例如，可以将无机导电性材料、有机导电性材料、金属或导电性陶瓷等用于布线。

[0147] 具体而言，可以使用选自铝、金、铂、银、铬、钽、钛、钼、钨、镍、铁、钴、钯和锰中的金属元素、包含上述任何金属元素的合金或组合上述任何金属元素的合金等来形成布线等。

[0148] 或者，可以使用氧化铟、铟锡氧化物、铟锌氧化物、氧化锌或添加有镓的氧化锌等导电氧化物。

[0149] 或者，可以使用石墨烯或石墨。包含石墨烯的膜例如可以使包含氧化石墨烯的膜还原而形成。作为还原方法，可以采用进行加热的方法或使用还原剂的方法等。

[0150] 或者，可以使用导电高分子。

[0151] 注意，也可以利用在支撑输入/输出电路103的基体上形成用来形成输入/输出电路103的膜并对其进行加工的方法，来形成输入/输出电路103。

[0152] 或者，也可以利用将形成在基体上的输入/输出电路103转置到支撑输入/输出电路103的其他基体的方法，形成输入/输出电路103。在实施方式6至实施方式8中详细说明输入/输出电路103的制造方法的一个例子。

[0153] 《转换电路》

[0154] 可以将基于高电源电位的电位及基于流过第一布线L1的电流量的感测数据供应给端子OUT的各种电路用于转换电路104。

[0155] 例如，通过与输入/输出电路103电连接，构成源极跟随器电路或电流镜电路等的电路可以被用于转换电路104。

[0156] 具体而言，可以将包括晶体管M6的电路用于转换电路104，该晶体管M6的栅极与布线BR电连接，第一电极与布线VPO电连接，第二电极与第二布线L2电连接。

[0157] 例如，当将足以驱动晶体管的高电源电位供应给布线VPO及布线BR的每一个时，可以由转换电路104及输入/输出电路103构成源极跟随器电路(参照图1A)。

[0158] 可以将具有与可以用于输入/输出电路103的晶体管相同的结构的晶体管用于晶体管M6。

[0159] 可以将与可以用于输入/输出电路103的布线相同的布线用于布线VPO及布线BR。

[0160] 注意，也可以使用支撑输入/输出电路103的基体支撑转换电路104。

[0161] 转换电路104也可以经过与输入/输出电路103同一的工序形成。

[0162] 《感测元件》

[0163] 感测元件C例如感测电容、照度、磁力、电波或压力等，将基于感测出的物理量的电压供应给第一电极及第二电极。

[0164] 例如，可以将电容器、光电转换元件、磁感测元件、压电元件或谐振器等用于感测元件。

[0165] 具体而言，可以将供应包括基于电容的变化而变化的电压的感测信号的感测元件用于感测元件C。例如，在大气中，介电常数比大气高的物体如手指等接近于导电膜时，物体与导电膜之间的电容发生变化。通过感测出该电容的变化可以供应感测信号。具体而言，可以将包括与一个电极连接的导电膜的电容器用于感测元件C。随着电容的变化引起电荷分布，电容器的两个电极的电压发生变化。可以将该电压变化用于感测信号。

[0166] 《显示元件》

[0167] 显示元件D被供应基于显示信号的电流，并显示显示数据。

[0168] 例如，可以将有机电致发光元件或发光二极管等用于显示元件D。

[0169] 具体而言，可以将包括第一电极、与第一电极重叠的第二电极、第一电极与第二电极之间的包含发光有机化合物的层的发光元件(也称为有机电致发光元件或有机EL元件)用于显示元件D。

[0170] <输入/输出装置的驱动方法>

[0171] 以下对供应基于感测元件C所供应的电压的感测数据且根据被供应的显示信号进行显示的输入/输出装置100的驱动方法进行说明(参照图1A及图1B)。

[0172] 《第一步骤》

[0173] 在第一步骤中，供应能够使第一晶体管M1成为导通状态的选择信号，供应能够使第二晶体管M2成为导通状态的控制信号，且供应具有基准电位的显示信号(参照图1B中的期间T1)。

[0174] 由此，可以将与第一晶体管M1的第二电极、驱动晶体管M0的栅极及感测元件C的第一电极电连接的节点A的电位复位至基于信号线DL所供应的基准电位的电位。

[0175] 此外，可以将与第二晶体管M2的第二电极、驱动晶体管M0的第二电极、显示元件D的第一电极及感测元件C的第二电极电连接的节点B的电位设定为基于第一布线L1所供应的第一电源电位的电位。

[0176] 《第二步骤》

[0177] 供应能够使第一晶体管M1成为截止状态的选择信号，供应能够使第二晶体管M2成为导通状态的控制信号，供应基于高电源电位的电位使得驱动晶体管M0供应预定的电流，且转换电路根据感测信号供应感测数据(参照图1B中的期间T2)。

[0178] 由此，可以将节点A的电位设定为基于感测元件C所供应的感测信号的电位。

[0179] 此外，其栅极被供应节点A的电位的驱动晶体管M0根据节点A的电位将预定的电流从第二布线L2供应给第一布线L1。

[0180] 转换电路104根据在第二布线L2中流过预定的电流时所需要的电压或电流将感测数据供应给端子OUT。注意，也可以将在感测元件C感测出及没有感测出其介电常数比大气

大的物体如手指的状态下观察到的流过第二布线L2的电流的差用作感测数据。或者，也可以将在感测元件C感测出及没有感测出其介电常数比大气大的物体如手指的状态下观察到的在预定的电流流过第二布线L2时所需要的电压的差用作感测数据。此外，也可以反复取得感测数据，利用历史记录的差分。

[0181] 《第三步骤》

[0182] 供应能够使第一晶体管M1成为导通状态的选择信号，供应能够使第二晶体管M2成为截止状态的控制信号，供应具有基于显示数据的电位的显示信号(参照图1B中的期间T3)。

[0183] 由此，可以将节点A的电位设定为基于信号线DL所供应的显示信号的电位。

[0184] 此外，其栅极被供应节点A的电位的驱动晶体管M0根据节点A的电位将预定的电流从第二布线L2供应给显示元件D。

[0185] 《第四步骤》

[0186] 供应能够使第一晶体管M1成为截止状态的选择信号，供应能够使第二晶体管M2成为截止状态的控制信号，供应基于高电源电位的电位使得根据在第三步骤中供应的显示信号使驱动晶体管M0供应预定的电流(参照图1B中的期间T4)。

[0187] 由此，节点A的电位被保持为基于信号线DL所供应的显示信号的电位，其栅极被供应节点A的电位的驱动晶体管M0将基于显示信号的预定的电流供应给显示元件D。

[0188] 注意，即使在显示显示数据的情况下，在手指等接近于感测元件C时，有可能节点A的电位变动。但是，随着节点A的电位的变动而发生的显示元件D的显示变化被手指等掩盖，由此用户不容易看到该变化。

[0189] 本实施方式所说明的输入/输出装置100的驱动方法包括如下步骤，使第一晶体管M1成为截止状态，使第二晶体管M2成为导通状态，将驱动晶体管M0的栅极与第二电极之间的电压设定为感测元件C的第一电极与第二电极之间的电压。

[0190] 由此，可以使用转换电路104根据感测元件C所供应的感测信号将驱动晶体管M0所供应的电流或用来供应预定的电流的电压转换为感测数据并供应感测数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置的驱动方法。

[0191] 注意，本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0192] 实施方式2

[0193] 在本实施方式中，参照图2A及图2B对本发明的一个方式的输入/输出装置的结构进行说明。

[0194] 图2A及图2B说明本发明的一个方式的输入/输出装置100B的结构。图2A是说明本发明的一个方式的输入/输出装置的结构的电路图。图2B是说明图2A所示的输入/输出装置的驱动方法的时序图。

[0195] <输入/输出装置的结构例子>

[0196] 本实施方式所说明的输入/输出装置100B包括被供应选择信号、第一控制信号至第三控制信号、包括显示数据的显示信号及感测信号，且能够供应基于感测信号的电位的输入/输出电路103B。

[0197] 输入/输出装置100B还包括被供应高电源电位且能够供应基于高电源电位的电位及基于感测信号的感测数据的转换电路104。

[0198] 输入/输出装置100B还包括能够供应感测信号的感测元件C及被供应预定的电流的显示元件D。

[0199] 输入/输出电路103B包括第一晶体管M1。第一晶体管M1的栅极与能够供应选择信号的第一控制线G1电连接。第一晶体管M1的第一电极与能够供应显示信号的信号线DL电连接。

[0200] 输入/输出电路103B包括第二晶体管M2。第二晶体管M2的栅极与能够供应第一控制信号的第二控制线G2电连接。第二晶体管M2的第一电极与第一布线L1电连接。

[0201] 输入/输出电路103B包括第三晶体管M3。第三晶体管M3的栅极与能够供应第二控制信号的第三控制线G3电连接。第三晶体管M3的第一电极与第二晶体管M2的第二电极电连接。

[0202] 输入/输出电路103B包括第四晶体管M4。第四晶体管M4的栅极与能够供应第三控制信号的第四控制线G4电连接。第四晶体管M4的第一电极与第一晶体管M1的第二电极电连接。

[0203] 输入/输出电路103B包括第五晶体管M5。第五晶体管M5的栅极与能够供应选择信号的第一控制线G1电连接。第五晶体管M5的第一电极与第四晶体管M4的第二电极电连接。第五晶体管M5的第二电极与第四布线L4电连接。

[0204] 输入/输出电路103B包括驱动晶体管M0。驱动晶体管M0的栅极与第四晶体管M4的第二电极电连接。驱动晶体管M0的第一电极与第二布线L2电连接。驱动晶体管M0的第二电极与第二晶体管M2的第二电极电连接。

[0205] 转换电路104包括晶体管M6。晶体管M6的栅极与能够供应高电源电位的布线BR电连接。晶体管M6的第一电极与能够供应高电源电位的布线VPO电连接。晶体管M6的第二电极与第二布线L2电连接。转换电路104还包括与第二布线L2电连接且能够供应感测数据的端子OUT。

[0206] 感测元件C的第一电极与第一晶体管M1的第二电极电连接。感测元件C的第二电极与第二晶体管M2的第二电极电连接。

[0207] 显示元件D的第一电极与第三晶体管M3的第二电极电连接。显示元件D的第二电极与第三布线L3电连接。

[0208] 本实施方式所例示的输入/输出装置100B包括:被供应选择信号、控制信号、包括显示数据的显示信号及感测信号,且能够供应基于感测信号的电位的输入/输出电路103B;能够供应基于感测信号的感测数据的转换电路104;能够供应感测信号的感测元件C;以及被供应预定的电流的显示元件D。

[0209] 由此,可以使用根据感测元件所供应的感测信号而变化的电位供应感测数据,且可以使用根据显示信号发生变化的预定的电流由显示元件显示显示数据。其结果,可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0210] 注意,布线VPO及布线BR可以各自供应足以使输入/输出装置100B所包括的晶体管工作的高电源电位。

[0211] 第一布线L1可以供应第一电源电位,第三布线L3可以供应第二电源电位,第四布线L4可以供应第三电源电位。注意,第二电源电位优选高于第一电源电位。第三电源电位优选高于第一电源电位及第二电源电位且低于第一控制信号的高电平电位。具体而言,可以

将第一电源电位设定为-5V,将第二电源电位设定为-3V,将第三电源电位设定为+6V,将第一控制信号的高电平电位设定为+15V。

[0212] 以下对构成输入/输出装置100B的每个构成要素进行说明。注意,有时这些构成要素不能明确地分离,一个构成要素兼作其他构成要素或包括其他构成要素的一部分。

[0213] 例如与感测元件及显示元件电连接的输入/输出电路既是感测元件的驱动电路又是显示元件的驱动电路。

[0214] 输入/输出装置100B与参照图1A及图1B说明的输入/输出装置100的不同之处在于输入/输出电路103B包括第三晶体管M3至第五晶体管M5以及与第三控制线G3及第四控制线G4电连接。下面,对与输入/输出装置100不同的结构进行详细说明,关于其他相同的结构援用上述说明。

[0215] 《整体结构》

[0216] 输入/输出装置100B包括输入/输出电路103B、转换电路104、感测元件C或显示元件D。

[0217] 《输入/输出电路》

[0218] 输入/输出电路103B包括第一晶体管M1至第五晶体管M5或驱动晶体管M0。

[0219] 可以将能够经过同一工序制造的晶体管用于第一晶体管M1至第五晶体管M5及驱动晶体管M0。由此,可以提供使制造工序简化的输入/输出电路。

[0220] 注意,可以使用能够根据选择信号而被开启或关闭的开关代替第一晶体管M1或第五晶体管M5。

[0221] 可以使用能够根据第一控制信号而被开启或关闭的开关代替第二晶体管M2。

[0222] 可以使用能够根据第二控制信号而被开启或关闭的开关代替第三晶体管M3。

[0223] 可以使用能够根据第三控制信号而被开启或关闭的开关代替第四晶体管M4。

[0224] 第一晶体管M1至第五晶体管M5中的任何晶体管或驱动晶体管M0包括半导体层。

[0225] 例如,可以将与能够用于在实施方式1中说明的输入/输出装置100的晶体管相同的晶体管用于输入/输出装置100B。

[0226] 输入/输出电路103B与第一控制线G1至第四控制线G4、信号线DL或第一布线L1至第四布线L4电连接。

[0227] 第一控制线G1能够供应选择信号。

[0228] 第二控制线G2能够供应第一选择信号。第三控制线G3能够供应第二控制信号。第四控制线G4能够供应第三控制信号。

[0229] 信号线DL能够供应显示信号。

[0230] 第一布线L1能够供应第一电源电位。

[0231] 第二布线L2能够供应基于高电源电位的电位。

[0232] 第三布线L3能够供应第二电源电位。

[0233] 第四布线L4能够供应第三电源电位。

[0234] 例如,可以将与能够用于在实施方式1中说明的输入/输出装置100的布线相同的布线用于输入/输出装置100B的布线。

[0235] <输入/输出装置的驱动方法>

[0236] 以下对供应基于感测元件C所供应的电压的感测数据且根据被供应的显示信号进

行显示的输入/输出装置100B的驱动方法进行说明(参照图2A及图2B)。

[0237] 《第一步骤》

[0238] 在第一步骤中,供应能够使第一晶体管M1及第五晶体管M5成为截止状态的选择信号、能够使第二晶体管M2成为截止状态的第一控制信号、能够使第三晶体管M3成为导通状态的第二控制信号以及能够使第四晶体管M4成为截止状态的第三控制信号(参照图2B中的期间T11)。

[0239] 由此,可以将与第二晶体管M2的第二电极、第三晶体管M3的第一电极、驱动晶体管M0的第二电极及感测元件C的第二电极电连接的节点B的电位设定为比第二电源电位高出决定显示元件D是否工作的电压(也称为阈值电压)的电压。其结果,可以将在第二步骤以后变化的节点B的电位设定为基于显示元件D的阈值电压的电位。例如,即使在驱动晶体管M0的阈值电压V_{th}向正一侧漂移的情况下,也可以根据选择信号使驱动晶体管M0成为导通状态。

[0240] 《第二步骤》

[0241] 在第二步骤中,供应能够使第一晶体管M1及第五晶体管M5成为导通状态的选择信号、能够使第二晶体管M2成为截止状态的第一控制信号、能够使第三晶体管M3成为截止状态的第二控制信号、能够使第四晶体管M4成为截止状态的第三控制信号以及具有基准电位的显示信号(参照图2B中的期间T12)。

[0242] 由此,可以将与第一晶体管M1的第二电极、第四晶体管M4的第一电极、感测元件C的第一电极电连接的节点A的电位复位至基于信号线DL所供应的基准电位的电位。

[0243] 此外,可以将驱动晶体管M0的栅极的电位复位至基于第四布线L4所供应的第三电源电位的电位。

[0244] 《第三步骤》

[0245] 在第三步骤中,供应能够使第一晶体管M1及第五晶体管M5成为截止状态的选择信号、能够使第二晶体管M2成为导通状态的第一控制信号、能够使第三晶体管M3成为截止状态的第二控制信号以及能够使第四晶体管M4成为导通状态的第三控制信号,将基于高电源电位的电位供应给第二布线L2使得根据感测元件C所供应的感测信号使驱动晶体管M0供应预定的电流,且转换电路104根据感测信号供应感测数据(参照图2B中的期间T21)。

[0246] 由此,可以将节点B的电位设定为基于第一布线L1所供应的第一电源电位的电位。

[0247] 由此,可以将节点A的电位设定为基于感测元件C所供应的感测信号的电位。

[0248] 另外,其栅极被供应节点A的电位的驱动晶体管M0根据节点A的电位将预定的电流从第二布线L2供应给第一布线L1。

[0249] 转换电路104根据在第二布线L2中流过的预定的电流将感测数据供应给端子OUT。

[0250] 《第四步骤》

[0251] 在第四步骤中,供应能够使第一晶体管M1及第五晶体管M5成为截止状态的选择信号、能够使第二晶体管M2成为截止状态的第一控制信号、能够使第三晶体管M3成为导通状态的第二控制信号以及能够使第四晶体管M4成为截止状态的第三控制信号(参照图2B中的期间T22)。

[0252] 由此,可以将节点B的电位设定为比第二电源电位高出决定显示元件D是否工作的电压(也称为阈值电压)的电压。其结果,可以将在第五步骤以后变化的节点B的电位设定为

基于显示元件D的阈值电压的电位。例如，即使在驱动晶体管M0的阈值电压V_{th}向正一侧漂移的情况下，也可以根据选择信号使驱动晶体管M0成为导通状态。

[0253] 《第五步骤》

[0254] 在第五步骤中，供应能够使第一晶体管M1及第五晶体管M5成为导通状态的选择信号、能够使第二晶体管M2成为截止状态的第一控制信号、能够使第三晶体管M3成为截止状态的第二控制信号、能够使第四晶体管M4成为截止状态的第三控制信号以及基于显示数据的显示信号(参照图2B中的期间T31)。

[0255] 由此，可以将节点A的电位设定为基于信号线DL所供应的显示信号的电位。

[0256] 此外，可以将驱动晶体管M0的栅极的电位复位至基于第四布线L4所供应的第三电源电位的电位。

[0257] 《第六步骤》

[0258] 在第六步骤中，供应能够使第一晶体管M1及第五晶体管M5成为截止状态的选择信号、能够使第二晶体管M2成为截止状态的第一控制信号、能够使第三晶体管M3成为导通状态的第二控制信号以及能够使第四晶体管M4成为导通状态的第三控制信号，将高电源电位供应给第二布线L2使得根据在第五步骤中供应的显示信号使驱动晶体管M0供应预定的电流(参照图2B中的期间T41)。

[0259] 由此，其栅极被供应基于在第五步骤中供应的显示信号的电位的驱动晶体管M0将预定的电流通过第三晶体管M3供应给显示元件D，且显示元件D根据显示信号进行显示。

[0260] 本实施方式所说明的输入/输出装置100B的驱动方法包括如下步骤，使第一晶体管M1成为截止状态，使第二晶体管M2成为导通状态，将驱动晶体管M0的栅极与第二电极之间的电压设定为感测元件C的第一电极与第二电极之间的电压。

[0261] 由此，可以使用转换电路104根据感测元件C所供应的感测信号将驱动晶体管M0所供应的电流或用来供应预定的电流的电压转换为感测数据并供应感测数据。其结果，可以提供方便性或可靠性优异的新颖的输入/输出装置的驱动方法。

[0262] 注意，本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0263] 实施方式3

[0264] 在本实施方式中，参照图3A及图3B对本发明的一个方式的输入/输出装置的结构进行说明。

[0265] 图3A及图3B说明本发明的一个方式的输入/输出装置200的结构。图3A是说明本发明的一个方式的输入/输出装置200的结构的方框图。图3B是图3A所示的像素202(i，j)所包括的输入/输出电路203(i，j)的电路图及转换器CONV所包括的转换电路204(j)的电路图。

[0266] <输入/输出装置的结构例子1>

[0267] 在本实施方式中说明的输入/输出装置200包括区域201。区域201包括配置为m行n列的矩阵状的多个像素202(i，j)。注意，m及n各自为1以上的自然数，m或n为2以上。此外，i为m以下，j为n以下。

[0268] 此外，输入/输出装置200包括与配置在行方向上的多个像素202(i，j)电连接且能够供应选择信号的多个第一控制线G1(i)以及与配置在行方向上的多个像素202(i，j)电连接且能够供应控制信号的多个第二控制线G2(i)。

[0269] 此外，输入/输出装置200包括与配置在列方向上的多个像素202(i，j)电连接且能

够供应包括显示数据的显示信号的多个信号线DL(j)、与配置在列方向上的多个像素202(i,j)电连接且能够供应第一电源电位的多个第一布线L1(j)、与配置在列方向上的多个像素202(i,j)电连接且能够供应基于高电源电位的电位的多个第二布线L2(j)以及与配置在列方向上的多个像素202(i,j)电连接且能够供应第二电源电位的多个第三布线L3(j)。

[0270] 此外,输入/输出装置200包括转换电路204(j),该转换电路204(j)与多个第二布线L2(j)中的一个电连接且被供应高电源电位并能够供应基于高电源电位的电位及基于感测信号的感测数据。

[0271] 此外,输入/输出装置200包括支撑像素202(i,j)、第一控制线G1(i)、第二控制线G2(i)、信号线DL(i)及第一布线L1(j)至第三布线L3(j)的基体210。

[0272] 每个像素202(i,j)包括被供应选择信号、控制信号、显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路203(i,j)。

[0273] 此外,像素包括能够供应感测信号的感测元件C及被供应预定的电流的显示元件D。

[0274] 输入/输出电路203(i,j)包括第一晶体管M1。第一晶体管M1的栅极与能够供应选择信号的第一控制线G1(i)电连接。第一晶体管M1的第一电极与能够供应显示信号的信号线DL(j)电连接。

[0275] 输入/输出电路203(i,j)包括第二晶体管M2。第二晶体管M2的栅极与能够供应控制信号的第二控制线G2(i)电连接。第二晶体管M2的第一电极与第一布线L1(j)电连接。

[0276] 输入/输出电路203(i,j)包括驱动晶体管M0。驱动晶体管M0的栅极与第一晶体管M1的第二电极电连接。驱动晶体管M0的第一电极与第二布线L2(j)电连接。驱动晶体管M0的第二电极与第二晶体管M2的第二电极电连接。

[0277] 转换电路204(j)包括晶体管M6。晶体管M6的栅极与能够供应高电源电位的布线BR电连接。晶体管M6的第一电极与能够供应高电源电位的布线VPO电连接。晶体管M6的第二电极与第二布线L2(j)电连接。转换电路204(j)还包括与第二布线L2(j)电连接且能够供应感测数据的端子OUT(j)。

[0278] 感测元件C的第一电极与第一晶体管M1的第二电极电连接。感测元件C的第二电极与第二晶体管M2的第二电极电连接。

[0279] 显示元件D的第一电极与驱动晶体管M0的第二电极电连接。显示元件D的第二电极与第三布线L3(j)电连接。

[0280] 本实施方式的输入/输出装置200包括:各自包括被供应选择信号、控制信号、包括显示数据的显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路203(i,j)、能够供应感测信号的感测元件C及被供应预定的电流的显示元件D的多个像素202(i,j);配置有为矩阵状的该多个像素202(i,j)的基体210;以及与配置在一个列方向上的像素202(i,j)电连接且能够供应基于感测信号的感测数据的转换电路204(j)。

[0281] 由此,通过使用根据配置为矩阵状的每个像素所包括的感测元件所供应的感测信号而变化的电位,能够供应可以与像素配置的位置数据相关联的感测数据。此外,可以根据显示信号使用预定的电流由配置为矩阵状的每个像素所包括的显示元件显示显示数据。其结果,可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0282] 在本实施方式中说明的输入/输出装置200中,感测元件C及感测元件D配置在每个

像素202(i,j)中。由此,可以使用感测元件C供应显示图像的坐标。

[0283] 注意,为了不容易受噪声的影响,可以将转换电路204(j)配置在离输入/输出电路远的位置如区域201的外部等。

[0284] 感测元件不需要设置在每个像素中,而一个感测元件也可以设置在多个像素中。由此,可以减少控制线的数量。

[0285] 多个像素所供应的感测数据也可以组合在一组坐标数据中。

[0286] 基体210也可以具有柔性。另外,也可以通过使用具有柔性的基体210使输入/输出装置200能够弯曲或折叠。

[0287] 注意,在能够折叠的输入/输出装置200被折叠的状态下,有可能感测元件C的一部分以接近于其他部分的方式配置。由此,有可能感测元件C的一部分与其他部分互相干涉,产生误感测。具体而言,在将电容器用于感测元件C的情况下,电极的邻接部分彼此干涉。

[0288] 可以将与输入/输出装置200被折叠时的尺寸相比充分小的感测元件用于输入/输出装置200。由此,可以防止折叠的状态下的感测元件C的干涉。

[0289] 可以使配置为矩阵状的多个感测元件C分别工作。由此,可以停止配置在会产生误感测的区域中的感测元件的工作。

[0290] 注意,也可以在配置为矩阵状的像素的一部分中设置感测元件C及显示元件D。例如,设置有感测元件C及显示元件D的像素的数量也可以比只设置有显示元件D的像素的数量少。在此情况下,可以以比所供应的感测数据更高的清晰度显示显示数据。

[0291] 输入/输出装置200也可以包括供应选择信号或控制信号的驱动电路GD。

[0292] 输入/输出装置200也可以包括供应显示信号的驱动电路SD。

[0293] 输入/输出装置200也可以包括具备多个转换电路204(j)且供应感测数据的转换器CONV。

[0294] 支撑多个像素202(i,j)的基体210也可以支撑驱动电路GD、驱动电路SD或转换器CONV。

[0295] 以下对构成输入/输出装置200的每个构成要素进行说明。注意,有时这些构成要素不能明确地分离,一个构成要素兼作其他构成要素或包括其他构成要素的一部分。

[0296] 例如与感测元件及显示元件电连接的输入/输出电路既是感测元件的驱动电路又是显示元件的驱动电路。包括感测元件及显示元件的像素既是显示像素又是感测像素。

[0297] 输入/输出装置200与参照图1A及图1B说明的输入/输出装置100的不同之处在于:在输入/输出装置200中包括多个像素202(i,j)、多个第一控制线G1(i)、多个第二控制线G2(i)、多个信号线DL(j)、多个第一布线L1(j)、多个第二布线L2(j)、多个第三布线L3(j)及多个转换电路204(j)并且这些构件由基体210支撑。下面,对与输入/输出装置100不同的结构进行详细说明,关于其他相同的结构援用上述说明。

[0298] 《整体结构》

[0299] 输入/输出装置200包括像素202(i,j)、第一控制线G1(j)、第二控制线G2(i)、信号线DL(j)、第一布线L1(j)、第二布线L2(j)、第三布线L3(j)、转换电路204(j)或基体210。

[0300] 另外,输入/输出装置200也可以包括供应选择信号或控制信号的驱动电路GD、供应显示信号的驱动电路SD或供应感测数据的转换器CONV。

[0301] 《像素》

[0302] 区域201包括配置为m行n列的矩阵状的多个像素202(i,j)。

[0303] 输入/输出装置200将被供应的显示数据显示在区域201中,供应使用区域201获得的感测数据。

[0304] 像素202(i,j)各自包括感测元件C,感测元件C例如感测电容、照度、磁力、电波或压力等,将基于感测出的物理量的电压供应给第一电极及第二电极。例如,可以将供应包括根据电容的变化而变化的电压的感测信号的感测元件用于感测元件C。

[0305] 注意,像素202(i,j)可以以与配置有像素202(i,j)的坐标相关联的方式供应感测元件C所供应的感测信号。由此,输入/输出装置200的用户可以使用区域201输入位置数据。

[0306] 通过将接近传感器或接触传感器等用于感测元件C,可以将输入/输出装置200用作触摸面板。

[0307] 注意,可以将触摸输入/输出装置200的手指用作指示器来做各种手势(轻按、拖移、推送及捏合等)。将触摸输入/输出装置200的手指的位置或轨迹等数据供应给运算装置。并且,如果运算装置判断该数据满足指定的条件,则可以识别指定的手势被供应。由此,可以使运算装置执行与指定的手势相关联的指令。

[0308] 像素202(i,j)各自包括显示元件D,显示元件D被供应基于显示信号的电流,显示显示数据。例如,可以将包括第一电极、与第一电极重叠的第二电极以及第一电极与第二电极之间的包含发光有机化合物的层的显示元件用于显示元件D。

[0309] 像素202(i,j)包括输入/输出电路203(i,j)。例如,可以将与在实施方式1中记载的输入/输出电路103相同的结构用于输入/输出电路203(i,j)。

[0310] 《控制线、信号线、布线》

[0311] 区域201包括第一控制线G1(i)、第二控制线G2(i)、信号线DL(j)、第一布线L1(j)、第二布线L2(j)或第三布线L3(j)。例如,可以将与在实施方式1中记载的第一控制线G1等相同的布线用于第一控制线G1(i)。

[0312] 《基体》

[0313] 基体210支撑像素202(i,j)、第一控制线G1(j)、第二控制线G2(i)、信号线DL(j)、第一布线L1(j)、第二布线L2(j)或第三布线L3(j)。

[0314] 基体210也可以支撑转换电路204(j)。

[0315] 可以将有机材料、无机材料或有机材料和无机材料的混合材料等用于具有柔性的基体210。例如,可以将与在实施方式5中记载的衬底T102相同的基体用于基体210。

[0316] 在将具有柔性的材料用于基体210时,可以使输入/输出装置200折叠或展开。

[0317] 折叠状态的输入/输出装置200的可携带性好。因此,输入/输出装置200的用户可以边用一只手握持输入/输出装置200边操作而供应位置数据。

[0318] 展开状态的输入/输出装置200的一览性优异。因此,输入/输出装置200的用户可以边在输入/输出装置200中显示各种各样的数据边操作而供应位置数据。

[0319] 《转换电路》

[0320] 可以将能够将基于高电源电位的电位及基于流过第一布线L1(j)的电流量的感测数据供应给端子OUT(j)的各种各样的电路用于转换电路204(j)。例如,可以将与在实施方式1中记载的转换电路104相同的转换电路用于转换电路204(j)。

[0321] 《转换器CONV》

[0322] 转换器CONV包括多个转换电路204(j),并供应感测数据。例如,可以对每个第二布线L2(j)设置转换电路204(j)。

[0323] 转换器CONV也可以经过与输入/输出电路203(i,j)同一的工序形成。

[0324] 《驱动电路GD、驱动电路SD》

[0325] 驱动电路GD或驱动电路SD可以由使用各种各样的组合电路的逻辑电路构成。例如,可以使用移位寄存器。

[0326] 可以将晶体管用于驱动电路GD或驱动电路SD的开关。例如,可以将与用于在实施方式1中记载的输入/输出电路103的晶体管相同的晶体管用于开关。

[0327] 驱动电路GD或驱动电路SD也可以经过与输入/输出电路203(i,j)同一的工序形成。

[0328] <输入/输出装置的驱动方法1>

[0329] 以下对供应基于感测元件C所供应的电压的感测数据且根据被供应的显示数据进行显示的输入/输出装置200的驱动方法进行说明(参照图3A、图3B、图5A1及图5A2)。

[0330] 可以将输入/输出装置100的驱动方法应用于输入/输出装置200的驱动方法。具体而言,可以使用在实施方式1中说明的包括第一步骤至第四步骤的方法驱动输入/输出电路203(i,j)。

[0331] 此外,可以彼此组合与信号线DL(j)中的一个电连接的输入/输出电路203(i,j)及输入/输出电路203(i+1,j)而驱动。

[0332] 具体而言,输入/输出装置200与参照图1B说明的输入/输出装置100的驱动方法不同在于:在驱动像素202(i,j)的方法的第四步骤中,输入/输出装置200供应能够使像素202(i+1,j)所包括的第一晶体管M1及第二晶体管M2成为导通状态的信号。除此以外,可以通过将端子OUT换称为端子OUT(j),将显示元件D换称为显示元件D(i,j),将第一控制线G1换称为第一控制线G1(i),将第二控制线G2换称为第二控制线G2(i),而将输入/输出装置100的驱动方法援用于输入/输出装置200的驱动方法。下面,对与输入/输出装置100不同的结构进行详细说明,关于其他相同的结构援用上述说明。

[0333] 《第四步骤》

[0334] 在第四步骤中,对第一控制线G1(i)供应能够使像素202(i,j)的第一晶体管M1成为截止状态的选择信号,对第二控制线G2(i)供应能够使像素202(i,j)的第二晶体管M2成为截止状态的控制信号。

[0335] 此外,对第一控制线G1(i+1)供应能够使像素202(i+1,j)的第一晶体管M1成为截止状态的选择信号,对第二控制线G2(i+1)供应能够使像素202(i+1,j)的第二晶体管M2成为截止状态的控制信号。

[0336] 此外,供应基于高电源电位的电位使得根据在第三步骤中供应的显示信号而像素202(i,j)的驱动晶体管M0供应预定的电流且像素202(i+1,j)的驱动晶体管M0供应预定的电流,并且转换电路204(j)根据感测信号供应感测数据(参照图5A1中的期间T4)。

[0337] <输入/输出装置的结构例子2>

[0338] 参照图4说明本发明的一个方式的输入/输出装置的其他结构。

[0339] 图4是与图3B所示的输入/输出电路203(i,j)的结构不同的输入/输出电路203B(i,j)的电路图。

[0340] 输入/输出装置200B与参照图3A及图3B说明的输入/输出装置200的不同之处在于:输入/输出电路203B包括第三晶体管M3至第五晶体管M5以及与第三控制线G3(i)及第四控制线G4(i)电连接。下面,对与输入/输出装置200不同的结构进行详细说明,关于其他相同的结构援用上述说明。

[0341] 在本实施方式中说明的输入/输出装置200B包括区域201。区域201包括配置为m行n列的矩阵状的多个像素202B(i,j)。注意,m及n各自为1以上的自然数,m或n为2以上。此外,i为m以下,j为n以下。

[0342] 此外,输入/输出装置200B包括与配置在行方向上的多个像素202B(i,j)电连接且能够供应选择信号的多个第一控制线G1(i)、与配置在行方向上的多个像素202B(i,j)电连接且能够供应第一控制信号的多个第二控制线G2(i)、与配置在行方向上的多个像素202B(i,j)电连接且能够供应第二控制信号的多个第三控制线G3(i)以及与配置在行方向上的多个像素202B(i,j)电连接且能够供应第三控制信号的多个第四控制线G4(i)。

[0343] 此外,输入/输出装置200B包括与配置在列方向上的多个像素202B(i,j)电连接且能够供应包括显示数据的显示信号的多个信号线DL(j)、与配置在列方向上的多个像素202B(i,j)电连接且能够供应第一电源电位的多个第一布线L1(j)、与配置在列方向上的多个像素202B(i,j)电连接且能够供应基于高电源电位的电位的多个第二布线L2(j)、与配置在列方向上的多个像素202B(i,j)电连接且能够供应第二电源电位的多个第三布线L3(j)以及与配置在列方向上的多个像素202B(i,j)电连接且能够供应第三电源电位的多个第四布线L4(j)。

[0344] 此外,输入/输出装置200B包括转换电路204(j),该转换电路204(j)与多个第二布线L2(j)中的一个电连接且被供应高电源电位并能够供应基于高电源电位的电位及基于感测信号的感测数据。

[0345] 此外,输入/输出装置200B包括支撑像素202B(i,j)、第一控制线G1(i)至第四控制线G4(i)、信号线DL(j)及第一布线L1(j)至第四布线L4(j)的基体210。

[0346] 每个像素202B(i,j)包括被供应选择信号、第一控制信号至第三控制信号、显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路203B(i,j)。

[0347] 此外,像素包括能够供应感测信号的感测元件C及被供应预定的电流的显示元件D。

[0348] 输入/输出电路203B(i,j)包括第一晶体管M1。第一晶体管M1的栅极与能够供应选择信号的第一控制线G1(i)电连接。第一晶体管M1的第一电极与能够供应显示信号的信号线DL(j)电连接。

[0349] 输入/输出电路203B(i,j)包括第二晶体管M2。第二晶体管M2的栅极与能够供应第一控制信号的第二控制线G2(i)电连接。第二晶体管M2的第一电极与第一布线L1(j)电连接。

[0350] 输入/输出电路203B(i,j)包括第三晶体管M3。第三晶体管M3的栅极与能够供应第二控制信号的第三控制线G3(i)电连接。第三晶体管M3的第一电极与第二晶体管M2的第二电极电连接。

[0351] 输入/输出电路203B(i,j)包括第四晶体管M4。第四晶体管M4的栅极与能够供应第三控制信号的第四控制线G4(i)电连接。第四晶体管M4的第一电极与第一晶体管M1的第二

电极电连接。

[0352] 输入/输出电路203B(i,j)包括第五晶体管M5。第五晶体管M5的栅极与能够供应选择信号的第一控制线G1(i)电连接。第五晶体管M5的第一电极与第四晶体管M4的第二电极电连接。第五晶体管M5的第二电极与第四布线L4(j)电连接。

[0353] 输入/输出电路203B(i,j)包括驱动晶体管M0。驱动晶体管M0的栅极与第四晶体管M4的第二电极电连接。驱动晶体管M0的第一电极与第二布线L2(j)电连接。驱动晶体管M0的第二电极与第二晶体管M2的第二电极电连接。

[0354] 转换电路204(j)包括晶体管M6。晶体管M6的栅极与能够供应高电源电位的布线BR电连接。晶体管M6的第一电极与能够供应高电源电位的布线VPO电连接。晶体管M6的第二电极与第二布线L2(j)电连接。转换电路204(j)还包括与第二布线L2(j)电连接且能够供应感测数据的端子OUT(j)。

[0355] 感测元件C的第一电极与第一晶体管M1的第二电极电连接。感测元件C的第二电极与第二晶体管M2的第二电极电连接。

[0356] 显示元件D的第一电极与第三晶体管M3的第二电极电连接。显示元件D的第二电极与第三布线L3(j)电连接。

[0357] 本实施方式所说明的输入/输出装置200B包括:各自包括被供应选择信号、控制信号、包括显示数据的显示信号及感测信号且能够供应基于感测信号的电位的输入/输出电路203B(i,j)、能够供应感测信号的感测元件C及被供应指定的电位的显示元件D的多个像素202B(i,j);配置有为矩阵状的该多个像素202B(i,j)的基体210;以及与配置在一个列方向上的像素202B(i,j)电连接且能够供应基于感测信号的感测数据的转换电路204(j)。

[0358] 由此,通过使用根据配置为矩阵状的每个像素所包括的感测元件所供应的感测信号而变化的电位,能够供应可以与像素配置的位置数据相关联的感测数据。此外,可以根据显示信号使用预定的电流由配置为矩阵状的每个像素所包括的显示元件显示显示数据。其结果,可以提供方便性或可靠性优异的新颖的输入/输出装置。

[0359] <输入/输出装置的驱动方法2>

[0360] 以下对供应基于感测元件C所供应的电压的感测数据且根据被供应的显示数据进行显示的输入/输出装置200B的驱动方法进行说明(参照图4、图5B1及图5B2)。

[0361] 可以将输入/输出装置100B的驱动方法应用于输入/输出装置200B的驱动方法。具体而言,可以使用在实施方式2中说明的包括第一步骤至第六步骤的方法驱动输入/输出电路203B(i,j)。

[0362] 此外,可以彼此组合与信号线DL(j)中的一个电连接的输入/输出电路203B(i,j)及输入/输出电路203B(i+1,j)而驱动。

[0363] 具体而言,可以在通过第三步骤驱动输入/输出电路203B(i,j)的期间T21中,通过第一步骤(参照图5B2中的U11)及第二步骤(参照图5B2中的U12)驱动输入/输出电路203B(i+1,j)。

[0364] 可以在通过第四步骤及第五步骤驱动输入/输出电路203B(i,j)的期间T22及期间T31中,通过第三步骤(参照图5B2中的U21)驱动输入/输出电路203B(i+1,j)。

[0365] 可以在通过第五步骤驱动输入/输出电路203B(i,j)之后,通过第四步骤(参照图5B2中的U22)及第五步骤(参照图5B2中的U31)驱动输入/输出电路203B(i+1,j)。

[0366] 注意，本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0367] 实施方式4

[0368] 在本实施方式中，参照图6A至图6D以及图14A至图14D对本发明的一个方式的输入/输出装置的结构进行说明。

[0369] 图6A至图6D说明本发明的一个方式的输入/输出装置的结构。图6A是本发明的一个方式的输入/输出装置200C的俯视图，图6B是包括沿图6A的切断线A-B及C-D的截面的截面图。

[0370] <输入/输出装置的结构例子1>

[0371] 本实施方式所说明的输入/输出装置200C包括基体210、与基体210重叠的基体270、基体210与基体270之间的密封剂260、像素202、对像素202供应控制信号的驱动电路GD、对像素202供应显示信号的驱动电路SD、被供应感测数据的转换器CONV以及配置有像素202的区域201(参照图6A及图6B)。

[0372] 基体210包括阻挡膜210a、具有柔性的基体210b以及将阻挡膜210a与具有柔性的基体210b贴合的树脂层210c。

[0373] 基体270包括阻挡膜270a、具有柔性的基体270b以及将阻挡膜270a与具有柔性的基体270b贴合的树脂层270c。

[0374] 密封剂260将基体210与基体270贴合。

[0375] 像素202包括子像素202R，被供应显示信号，且供应感测数据(参照图6A)。注意，像素202包括显示红色的子像素202R、显示绿色的子像素以及显示蓝色的子像素。

[0376] 子像素202R包括具有驱动晶体管M0的输入/输出电路、感测元件C以及配置有显示元件的显示模块280R(参照图6B)。

[0377] 显示模块280R包括发光元件250R以及发光元件250R发射光的一侧上的与发光元件250R重叠的着色层267R。注意，发光元件250R是显示元件的一个方式。

[0378] 发光元件250R包括下部电极、上部电极以及包含发光有机化合物的层。

[0379] 输入/输出电路包括驱动晶体管M0且在基体210与发光元件250R之间夹着绝缘层221配置。

[0380] 驱动晶体管M0的第二电极通过设置在绝缘层221中的开口与发光元件250R的下部电极电连接。

[0381] 感测元件C的第一电极与驱动晶体管M0的栅极电连接。感测元件C的第二电极与驱动晶体管M0的第二电极电连接。

[0382] 驱动电路SD包括晶体管MD及电容器CD。

[0383] 布线211与端子219电连接。端子219与柔性印刷电路板209电连接。

[0384] 注意，以围绕着色层267R的方式设置遮光层267BM。

[0385] 此外，以覆盖发光元件250R的下部电极的端部的方式形成分隔壁228。

[0386] 保护膜267p也可以设置在与区域201重叠的位置上(参照图6B)。

[0387] 由此，输入/输出装置200C可以在设置有基体210一侧显示显示数据。此外，输入/输出装置200C可以通过感测接近于或接触于设置有基体210一侧的物体而供应感测数据。

[0388] 《整体结构》

[0389] 输入/输出装置200C包括基体210、基体270、密封剂260、像素202、驱动电路GD、驱

动电路SD、转换器CONV或区域201。

[0390] 《基体》

[0391] 基体210只要具有充分耐受制造工序的高耐热性以及可以用于制造装置的厚度及大小，就没有特别的限制。注意，可以将与基体210相同的基体应用于基体270。

[0392] 可以将有机材料、无机材料或有机材料和无机材料的复合材料等用于基体210。

[0393] 例如，可以将玻璃、陶瓷或金属等无机材料用于基体210。

[0394] 具体而言，可以将无碱玻璃、钠钙玻璃、钾钙玻璃或水晶玻璃等用于基体210。

[0395] 具体而言，可以将金属氧化物膜、金属氮化物膜或金属氧氮化物膜等用于基体210。例如，可以将氧化硅膜、氮化硅膜、氧氮化硅膜或氧化铝膜等用于基体210。

[0396] 具体而言，可以将SUS或铝等用于基体210。

[0397] 例如，可以将树脂、树脂膜或塑料等有机材料用于基体210。

[0398] 具体而言，可以将聚酯、聚烯烃、聚酰胺、聚酰亚胺、聚碳酸酯或丙烯酸树脂等的树脂膜或树脂板用于基体210。

[0399] 例如，基体210可以使用将金属板、薄板状的玻璃板或无机材料的膜贴合于树脂膜等的复合材料。

[0400] 例如，基体210可以使用将纤维状或粒子状的金属、玻璃或无机材料等分散到树脂膜而形成的复合材料。

[0401] 例如，基体210可以使用将纤维状或粒子状的树脂或有机材料等分散到无机材料而形成的复合材料。

[0402] 可以将单层材料或层叠有多个层的叠层材料用于基体210。例如，可以将层叠有基体及用来防止包含在基体中的杂质扩散的绝缘层等的叠层材料用于基体210。

[0403] 具体而言，可以将层叠有玻璃与选自防止包含在玻璃中的杂质扩散的氧化硅膜、氮化硅膜和氧氮化硅膜等中的一种或多种的膜的叠层材料应用于基体210。

[0404] 或者，可以将层叠有树脂与防止透过树脂的杂质的扩散的膜如氧化硅膜、氮化硅膜或氧氮化硅膜等的叠层材料应用于基体210。

[0405] 具体而言，可以使用包括具有柔性的基体210b、用来防止杂质向发光元件250R扩散的阻挡膜210a以及用来贴合阻挡膜210a与基体210b的树脂层210c的叠层体。

[0406] 具体而言，可以使用包括具有柔性的基体270b、用来防止杂质向发光元件250R扩散的阻挡膜270a以及用来贴合阻挡膜270a与基体270b的树脂层270c的叠层体。

[0407] 《密封剂》

[0408] 密封剂260只要是彼此贴合基体210与基体270的材料，就没有特别的限制。

[0409] 可以将无机材料、有机材料或无机材料和有机材料的复合材料等用于密封剂260。

[0410] 例如，可以使用熔点为400℃以下、优选为300℃以下的玻璃层或粘合剂等。

[0411] 可以将光固化型粘合剂、反应固化型粘合剂、热固化型粘合剂及/或厌氧型粘合剂等的有机材料用于密封剂260。

[0412] 具体而言，可以使用包含环氧树脂、丙烯酸树脂、硅酮树脂、酚醛树脂、聚酰亚胺树脂、亚胺树脂、PVC(聚氯乙烯)树脂、PVB(聚乙烯醇缩丁醛)树脂或EVA(乙烯-醋酸乙烯酯)树脂等的粘合剂。

[0413] 《像素》

[0414] 可以将各种晶体管用于驱动晶体管M0。

[0415] 例如，可以应用将4族的元素、化合物半导体或氧化物半导体等用于半导体层的晶体管。具体而言，可以将包含硅的半导体、包含砷化镓的半导体或包含铟的氧化物半导体等应用于驱动晶体管M0的半导体层。

[0416] 例如，可以将单晶硅、多晶硅或非晶硅等应用于驱动晶体管M0的半导体层。

[0417] 例如，可以应用底栅型晶体管或顶栅型晶体管等。

[0418] 可以将能够感测出电容、照度、磁力、电波或压力等并将基于感测出的物理量的电压供应给第一电极及第二电极的元件用于感测元件C。

[0419] 具体而言，可以将感测电容的变化的电容器应用于感测元件C。

[0420] 可以将各种各样的显示元件用于显示模块280R。例如，可以将包括下部电极、上部电极以及下部电极与上部电极之间的包含发光有机化合物的层的有机EL元件用于显示元件。

[0421] 注意，在将发光元件用于显示元件的情况下，可以将微谐振器结构与发光元件组合而使用。例如，也可以使用发光元件的下部电极及上部电极构成微谐振器结构，使得能够从发光元件高效地提取特定波长的光。

[0422] 具体而言，将反射可见光的反射膜用于上部电极和下部电极中的一个，将使可见光的一部分透过且一部分反射的半透射·半反射膜用于另一个。能够以高效地提取具有指定的波长的光的方式配置上部电极及下部电极。

[0423] 可以将包含颜料或染料等的材料的层用于着色层267R。由此，可以使显示模块280R发射特定颜色的光。

[0424] 例如，可以将发射包括红色光、绿色光及蓝色光的光的层用于包含发光有机化合物的层。另外，也可以将该层与高效地提取红色光的微谐振器及使红色光透过的着色层一起用于显示模块280R、与高效地提取绿色光的微谐振器及使绿色光透过的着色层一起用于显示模块280G、或者与高效地提取蓝色光的微谐振器及使蓝色光透过的着色层一起用于显示模块280B。

[0425] 注意，也可以将发射包括黄色光的光的层用于包含发光有机化合物的层。并且，也可以将该层与高效地提取黄色光的微谐振器及使黄色光透过的着色层一起用于显示模块280Y。

[0426] 《驱动电路》

[0427] 可以将各种各样的晶体管用于驱动电路SD的晶体管MD。例如，可以将与驱动晶体管M0相同的晶体管用于晶体管MD。

[0428] 在将感测元件C用于电容器的情况下，可以将与感测元件C相同的元件用于电容器CD。

[0429] 《转换器》

[0430] 转换器CONV包括多个转换电路。可以将各种各样的晶体管用于转换电路。例如，可以使用与驱动晶体管M0相同的晶体管。

[0431] 《区域》

[0432] 区域201包括配置为矩阵状的多个像素202。区域201可以显示显示数据，并可以供应与配置在区域201中的像素的坐标数据有关的感测数据。例如，可以感测接近于区域201

的物体的有无，并将该结果与其坐标数据一起供应。

[0433] 《其他》

[0434] 可以将导电材料用于布线211或端子219。

[0435] 例如，可以将无机导电性材料、有机导电性材料、金属或导电性陶瓷等用于布线。

[0436] 具体而言，可以使用选自铝、金、铂、银、铬、钽、钛、钼、钨、镍、铁、钴、钯和锰中的金属元素、包含上述任何金属元素的合金或组合上述任何金属元素的合金等来形成布线等。

[0437] 或者，可以使用氧化铟、铟锡氧化物、铟锌氧化物、氧化锌或添加有镓的氧化锌等导电氧化物。

[0438] 或者，可以使用石墨烯或石墨。包含石墨烯的膜例如可以使包含氧化石墨烯的膜还原而形成。作为还原方法，可以采用进行加热的方法或使用还原剂的方法等。

[0439] 或者，可以使用导电高分子。

[0440] 可以将遮光材料用于遮光层267BM。例如，可以将分散有颜料的树脂、包含染料的树脂或黑色铬膜等无机膜用于遮光层267BM。可以将碳黑、金属氧化物或包含多个金属氧化物的固溶体的复合氧化物等用于遮光层267BM。

[0441] 可以将绝缘材料用于分隔壁228。例如，可以使用无机材料、有机材料或无机材料和有机材料的叠层材料等。具体而言，可以应用包含氧化硅或氮化硅等的膜、丙烯酸、聚酰亚胺或感光树脂等。

[0442] 可以在输入/输出装置的显示面一侧设置保护膜267p。例如，可以将无机材料、有机材料或无机材料和有机材料的复合材料等用于保护膜267p。具体而言，可以应用包含氧化铝或氧化硅等的陶瓷涂层、包含UV固化树脂等的硬涂层、防反射膜或者圆偏振片等。

[0443] <显示部的变形例子1>

[0444] 可以将各种各样的晶体管用于输入/输出装置200C。

[0445] 图6B及图6C示出将底栅型晶体管应用于输入/输出装置200C的结构。

[0446] 例如，可以将包含氧化物半导体或非晶硅等的半导体层应用于图6B所示的驱动晶体管M0及晶体管MD。

[0447] 例如，优选包括以In-M-Zn氧化物表示的膜，该In-M-Zn氧化物膜至少包含铟(In)、锌(Zn)及M(Al、Ga、Ge、Y、Zr、Sn、La、Ce或Hf等金属)。或者，优选包含In和Zn的两者。

[0448] 作为稳定剂，可以举出镓(Ga)、锡(Sn)、铪(Hf)、铝(Al)或锆(Zr)等。作为其他稳定剂，可以举出镧系元素的镧(La)、铈(Ce)、镨(Pr)、钕(Nd)、钐(Sm)、铕(Eu)、钆(Gd)、铽(Tb)、镝(Dy)、钬(Ho)、铒(Er)、铥(Tm)、镱(Yb)或镥(Lu)等。

[0449] 作为构成氧化物半导体膜的氧化物半导体，例如可以使用如下任何氧化物：In-Ga-Zn类氧化物、In-Al-Zn类氧化物、In-Sn-Zn类氧化物、In-Hf-Zn类氧化物、In-La-Zn类氧化物、In-Ce-Zn类氧化物、In-Pr-Zn类氧化物、In-Nd-Zn类氧化物、In-Sm-Zn类氧化物、In-Eu-Zn类氧化物、In-Gd-Zn类氧化物、In-Tb-Zn类氧化物、In-Dy-Zn类氧化物、In-Ho-Zn类氧化物、In-Er-Zn类氧化物、In-Tm-Zn类氧化物、In-Yb-Zn类氧化物、In-Lu-Zn类氧化物、In-Sn-Ga-Zn类氧化物、In-Hf-Ga-Zn类氧化物、In-Al-Ga-Zn类氧化物、In-Sn-Al-Zn类氧化物、In-Sn-Hf-Zn类氧化物、In-Hf-Al-Zn类氧化物以及In-Ga类氧化物。

[0450] 注意，在此，“In-Ga-Zn类氧化物”是指作为主要成分包含In、Ga和Zn的氧化物，对In:Ga:Zn的比例没有限制。In-Ga-Zn类氧化物也可以包含In、Ga和Zn以外的金属元素。

[0451] 例如，可以将包含利用激光退火等结晶化处理而得到的多晶硅的半导体层应用于图6C所示的驱动晶体管M0及晶体管MD。

[0452] 图6D示出将顶栅型晶体管应用于输入/输出装置200C的结构。

[0453] 例如，可以将包含多晶硅或从单晶硅衬底转置的单晶硅膜等的半导体层应用于图6D所示的驱动晶体管M0及晶体管MD。

[0454] <输入/输出装置的结构例子2>

[0455] 图14A至图14D说明本发明的一个方式的输入/输出装置的结构。图14A是本发明的一个方式的输入/输出装置200D的俯视图，图14B是包括沿图14A的切断线A-B及C-D的截面的截面图。

[0456] 在本实施方式中说明的输入/输出装置200D与参照图6A至图6D说明的输入/输出装置200C的不同之处在于：在输入/输出装置200D中着色层267R及围绕着色层267R的遮光层267BM配置在基体270与发光元件250R之间；保护膜267p设置在基体270一侧；以及显示模块280R向设置有基体270一侧发射光。输入/输出装置200D的其他结构可以采用与输入/输出装置200C相同的结构。

[0457] 由此，输入/输出装置200D可以在设置有基体270一侧显示显示数据。此外，输入/输出装置200D可以感测接近于或接触于设置有基体270一侧的物体而供应感测数据。

[0458] 注意，本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0459] 实施方式5

[0460] 在本实施方式中，将参照图7A至图7C说明能够用于本发明的一个方式的转换电路等的晶体管的结构。

[0461] 图7A至图7C是晶体管T151的俯视图及截面图。图7A是晶体管T151的俯视图。图7B相当于沿着图7A的点划线A-B的截面的截面图。图7C是沿着图7A的点划线C-D的截面的截面图。注意，在图7A中，为了简化起见，省略构成要素的一部分。

[0462] 注意，在本实施方式中，第一电极是指晶体管的源电极和漏电极中的一个，而第二电极是指另一个。

[0463] 晶体管T151包括设置在衬底T102上的栅电极T104a、形成在衬底T102及栅电极T104a上的包括绝缘膜T106及绝缘膜T107的第一绝缘膜T108、隔着第一绝缘膜T108与栅电极T104a重叠的氧化物半导体膜T110以及与氧化物半导体膜T110接触的第一电极T112a及第二电极T112b。

[0464] 此外，在第一绝缘膜T108、氧化物半导体膜T110、第一电极T112a及第二电极T112b上设置包括绝缘膜T114、T116及T118的第二绝缘膜T120以及形成在第二绝缘膜T120上的栅电极T122c。

[0465] 栅电极T122c通过设置在第一绝缘膜T108及第二绝缘膜T120中的开口T142e与栅电极T104a连接。此外，在绝缘膜T118上形成用作像素电极的导电膜T122a。导电膜T122a通过设置在第二绝缘膜T120中的开口T142a与第二电极T112b连接。

[0466] 注意，将第一绝缘膜T108用作晶体管T151的第一栅极绝缘膜，将第二绝缘膜T120用作晶体管T151的第二栅极绝缘膜。另外，将导电膜T122a用作像素电极。

[0467] 在本发明的一个方式的晶体管T151中，在沟道宽度方向上在栅电极T104a与栅电极T122c之间以夹在第一绝缘膜T108与第二绝缘膜T120之间的方式设置有氧化物半导体膜

T110。此外，栅电极T104a如图7A所示在俯视时隔着第一绝缘膜T108与氧化物半导体膜T110的侧面重叠。

[0468] 在第一绝缘膜T108及第二绝缘膜T120中设置有多个开口。典型的是，如图7B所示，设置有第二电极T112b的一部分露出的开口T142a。此外，如图7C所示，设置有开口T142e。

[0469] 通过开口T142a，第二电极T112b与导电膜T122a连接。

[0470] 此外，通过开口T142e，栅电极T104a与栅电极T122c连接。

[0471] 当包括栅电极T104a及栅电极T122c且对栅电极T104a和栅电极T122c施加相同的电位时，载流子流过氧化物半导体膜T110的较宽的区域。由此，移动在晶体管T151中的载流子的量得到增加。

[0472] 其结果是，晶体管T151的通态电流(on-state current)增大且场效应迁移率例如增高到10cm^2/V·s以上，进一步为20cm^2/V·s以上。注意，在此的场效应迁移率是晶体管的饱和区域中的电流驱动力的指标，即表观场效应迁移率，而不是作为氧化物半导体膜的物性值的迁移率的近似值。

[0473] 当晶体管的沟道长度(也称为L长)0.5μm以上且6.5μm以下，优选为大于1μm且小于6μm，更优选为大于1μm且4μm以下，更优选为大于1μm且3.5μm以下，进一步优选为大于1μm且2.5μm以下时，场效应迁移率显著增加。此外，通过使用0.5μm以上且6.5μm以下的短沟道长度，也可以减小沟道宽度。

[0474] 因为栅电极T104a及栅电极T122c各自具有遮蔽来自外部的电场的功能，所以在衬底T102与栅电极T104a之间且栅电极T122c上的带电粒子等电荷不影响到氧化物半导体膜T110。其结果是，可以抑制应力测试(例如，对栅电极施加负电位的-GBT(Gate Bias-Temperature:栅极偏压-温度)应力测试)所导致的劣化，且可以抑制漏电压不同时的通态电流的上升电压的变动。

[0475] BT应力测试是一种加速试验，它可以在短时间内评估因长时间使用而发生的晶体管的特性变化(即，经时变化)。尤其是，BT应力测试中的晶体管的阈值电压的变动量是检查晶体管的可靠性时的重要指标。BT应力测试中的阈值电压的变动量越少，晶体管的可靠性越高。

[0476] 以下说明衬底T102及构成晶体管T151的各个要素。

[0477] 《衬底T102》

[0478] 作为衬底T102，使用铝硅酸盐玻璃、铝硼硅酸盐玻璃或钡硼硅酸盐玻璃等玻璃材料。从量产的观点来看，作为衬底T102优选使用如下任何尺寸的母体玻璃：第八代(2160mm×2460mm)、第九代(2400mm×2800mm或2450mm×3050mm)和第十代(2950mm×3400mm)等。在处理温度高且处理时间长的情况下母体玻璃大幅度收缩。所以，在使用母体玻璃进行量产的情况下，优选在600℃以下，更优选在450℃以下，进一步优选在350℃以下的温度下进行制造工序中的加热处理。

[0479] 《栅电极T104a》

[0480] 栅电极T104a可以使用选自铝、铬、铜、钽、钛、钼和钨中的金属元素、以上述任何金属元素为成分的合金或组合上述金属元素的合金等而形成。此外，栅电极T104a也可以具有单层结构或者两层以上的叠层结构。例如，可以举出在铝膜上层叠钛膜的两层结构、在氮化钛膜上层叠钛膜的两层结构、在氮化钛膜上层叠钨膜的两层结构、在氮化钽膜或氮化钨膜

上层叠钨膜的两层结构以及依次层叠钛膜、铝膜和钛膜的三层结构等。另外，还可以使用包含铝与选自钛、钽、钨、钼、铬、钕和钪中的元素的一种或多种而形成的合金膜或氮化膜。栅电极T104a例如可以利用溅射法形成。

[0481] 《第一绝缘膜T108》

[0482] 示出第一绝缘膜T108具有绝缘膜T106及绝缘膜T107的两层结构的例子。注意，第一绝缘膜T108的结构不局限于此，例如也可以具有单层结构或三层以上的叠层结构。

[0483] 作为绝缘膜T106，例如使用氮氧化硅膜、氮化硅膜和氧化铝膜等中的任何膜，并且利用PE-CVD装置以单层结构或叠层结构形成。在绝缘膜T106具有叠层结构的情况下，优选的是，使用缺陷少的氮化硅膜作为第一氮化硅膜，在第一氮化硅膜上设置不容易释放氢及氨的氮化硅膜作为第二氮化硅膜。其结果是，可以抑制包含在绝缘膜T106中的氢及氮移动或扩散到后面形成的氧化物半导体膜T110中。

[0484] 作为绝缘膜T107，使用氧化硅膜和氧氮化硅膜等中的任何膜，并且利用PE-CVD装置以单层结构或叠层结构形成。

[0485] 作为第一绝缘膜T108，例如可以具有如下叠层结构：作为绝缘膜T106形成厚度为400nm的氮化硅膜，然后作为绝缘膜T107形成厚度为50nm的氧氮化硅膜。为了抑制杂质的混入，优选在真空中连续地形成该氮化硅膜和该氧氮化硅膜。注意，与栅电极T104a重叠的位置上的第一绝缘膜T108被用作晶体管T151的栅极绝缘膜。氮氧化硅是指氮含量比氧含量多的绝缘材料，而氧氮化硅是指氧含量比氮含量多的绝缘材料。

[0486] 《氧化物半导体膜T110》

[0487] 作为氧化物半导体膜T110，优选使用氧化物半导体，作为该氧化物半导体，优选包括至少含有铟(In)、锌(Zn)和M(Al、Ga、Ge、Y、Zr、Sn、La、Ce或Hf等金属)的以In-M-Zn氧化物表示的膜。或者，优选包含In及Zn的两者。为了减小包含该氧化物半导体的晶体管的电特性的偏差，氧化物半导体优选除了In和Zn之外还含有稳定剂(stabilizer)。

[0488] 作为稳定剂，可以使用镓(Ga)、锡(Sn)、铪(Hf)、铝(Al)或锆(Zr)等。作为其他稳定剂，可以举出镧系元素的镧(La)、铈(Ce)、镨(Pr)、钕(Nd)、钐(Sm)、铕(Eu)、钆(Gd)、铽(Tb)、镝(Dy)、钬(Ho)、铒(Er)、铥(Tm)、镱(Yb)或镥(Lu)等。

[0489] 作为构成氧化物半导体膜T110的氧化物半导体，例如可以使用如下任何氧化物：In-Ga-Zn类氧化物、In-Al-Zn类氧化物、In-Sn-Zn类氧化物、In-Hf-Zn类氧化物、In-La-Zn类氧化物、In-Ce-Zn类氧化物、In-Pr-Zn类氧化物、In-Nd-Zn类氧化物、In-Sm-Zn类氧化物、In-Eu-Zn类氧化物、In-Gd-Zn类氧化物、In-Tb-Zn类氧化物、In-Dy-Zn类氧化物、In-Ho-Zn类氧化物、In-Er-Zn类氧化物、In-Tm-Zn类氧化物、In-Yb-Zn类氧化物、In-Lu-Zn类氧化物、In-Sn-Ga-Zn类氧化物、In-Hf-Ga-Zn类氧化物、In-Al-Ga-Zn类氧化物、In-Sn-Al-Zn类氧化物、In-Sn-Hf-Zn类氧化物以及In-Hf-Al-Zn类氧化物。

[0490] 注意，在此“In-Ga-Zn类氧化物”是指作为主要成分包含In、Ga和Zn的氧化物，对In:Ga:Zn的比率没有限制。In-Ga-Zn类氧化物也可以包含In、Ga和Zn以外的金属元素。

[0491] 作为氧化物半导体膜T110的形成方法，可以适当地利用溅射法、MBE(Molecular Beam Epitaxy:分子束外延)法、CVD法、脉冲激光沉积法或ALD(Atomic Layer Deposition:原子层沉积)法等。尤其是，优选通过溅射法形成氧化物半导体膜T110，因为可以形成致密的氧化物半导体膜T110。

[0492] 当作为氧化物半导体膜T110形成氧化物半导体膜时，优选尽可能地降低氧化物半导体膜中的氢浓度。为了降低氢浓度，例如在利用溅射法的情况下，需要对沉积室进行高真空排气而且还需要进行溅射气体的高纯度化。作为用于溅射气体的氧气体或氩气体，使用露点为-40℃以下，优选为-80℃以下，更优选为-100℃以下，进一步优选为-120℃以下的高纯度气体，由此能够尽可能地防止水分等混入氧化物半导体膜。

[0493] 为了去除残留在沉积室内的水分，优选使用吸附型真空泵，例如低温泵、离子泵或钛升华泵。此外，也可以使用具备冷阱的涡轮分子泵。当低温泵对如水(H_2O)等包含氢原子的化合物和包含碳原子的化合物等进行排出的能力较高时，可以降低在沉积室中形成的氧化物半导体膜所包含的杂质浓度。

[0494] 当作为氧化物半导体膜T110利用溅射法形成氧化物半导体膜时，使用于成膜的金属氧化物靶材的相对密度(填充率)为90％以上且100％以下，优选为95％以上且100％以下。通过使用相对密度高的金属氧化物靶材，可以形成致密的氧化物半导体膜。

[0495] 注意，为了降低氧化物半导体膜的杂质浓度，在将衬底T102保持为高温的状态下形成氧化物半导体膜作为氧化物半导体膜T110也是有效的。加热衬底T102的温度也可以为150℃以上且450℃以下，衬底温度优选为200℃以上且350℃以下。

[0496] 接着，优选进行第一加热处理。在250℃以上且650℃以下，优选为300℃以上且500℃以下的温度下，在惰性气体气氛下、包含10ppm以上的氧化气体的气氛下或者减压状态下进行第一加热处理，即可。或者，第一加热处理也可以以如下方法进行：在惰性气体气氛中进行加热处理，然后在含有10ppm以上的氧化气体的气氛中进行另一个加热处理以便填补脱离了的氧。通过第一加热处理，可以提高用于氧化物半导体膜T110的氧化物半导体的结晶性，并且可以从第一绝缘膜T108及氧化物半导体膜T110去除氢和水等杂质。第一加热处理也可以在将氧化物半导体膜T110加工为岛状之前进行。

[0497] 《第一电极、第二电极》

[0498] 作为能够用于第一电极T112a及第二电极T112b的导电膜T112的材料，可以使用如下材料并以单层结构或叠层结构形成：铝、钛、铬、镍、铜、钇、锆、钼、银、钽和钨中的任何金属或以上述任何金属为主要成分的合金。尤其是，优选包含选自铝、铬、铜、钽、钛、钼和钨中的一个以上的元素。例如，可以举出如下结构：在铝膜上层叠钛膜的两层结构；在钨膜上层叠钛膜的两层结构；在铜-镁-铝合金膜上形成铜膜的两层结构；依次层叠钛膜或氮化钛膜、铝膜或铜膜及钛膜或氮化钛膜的三层结构；以及依次层叠钼膜或氮化钼膜、铝膜或铜膜及钼膜或氮化钼膜的三层结构等。注意，也可以使用包含氧化铟、氧化锡或氧化锌的透明导电材料。导电膜例如可以利用溅射法形成。

[0499] 《绝缘膜T114、T116》

[0500] 示出第二绝缘膜T120具有绝缘膜T114、T116及T118的三层结构的例子。注意，第二绝缘膜T120的结构不局限于此，例如也可以具有单层结构、两层的叠层结构或四层以上的叠层结构。

[0501] 作为绝缘膜T114和T116，可以使用含有氧的无机绝缘材料，以便提高与用作氧化物半导体膜T110的氧化物半导体之间的界面的特性。作为含氧的无机绝缘材料的例子，可以举出氧化硅膜和氧氮化硅膜等。绝缘膜T114和T116例如可以利用PE-CVD法形成。

[0502] 绝缘膜T114的厚度可以为5nm以上且150nm以下，优选为5nm以上且50nm以下，更优

选为10nm以上且30nm以下。绝缘膜T116的厚度可以为30nm以上且500nm以下，优选为150nm以上且400nm以下。

[0503] 另外，因为绝缘膜T114和T116可以使用由同种材料形成的绝缘膜形成，所以有时无法明确地观察到绝缘膜T114与绝缘膜T116之间的界面。因此，在本实施方式中，以虚线图示出绝缘膜T114与绝缘膜T116之间的界面。在本实施方式中，虽然说明了绝缘膜T114与绝缘膜T116的两层结构，但是本发明不局限于此。例如，也可以采用绝缘膜T114的单层结构、绝缘膜T116的单层结构或三层以上的叠层结构。

[0504] 绝缘膜T118是使用能够防止来自外部的杂质诸如水、碱金属或碱土金属等扩散到氧化物半导体膜T110中的材料形成的膜，该材料还包含氢。

[0505] 例如，作为绝缘膜T118，可以使用厚度为150nm以上且400nm以下的氮化硅膜或氮氧化硅膜等。在本实施方式中，作为绝缘膜T118，使用厚度为150nm的氮化硅膜。

[0506] 为了提高抗杂质等的阻挡性，优选在高温下形成上述氮化硅膜，例如优选在衬底温度为100℃至衬底的应变点的温度范围中，更优选在300℃至400℃的温度范围中形成氮化硅膜。因为当在高温下形成氮化硅膜时，可能发生氧从用作氧化物半导体膜T110的氧化物半导体脱离且载流子浓度上升的现象，所以温度的上限为不发生这种现象的温度。

[0507] 《导电膜T122a、栅电极T122c》

[0508] 作为用于导电膜T122a和栅电极T122c的导电膜，也可以使用含铟的氧化物。例如，可以使用含有氧化钨的铟氧化物、含有氧化钨的铟锌氧化物、含有氧化钛的铟氧化物、含有氧化钛的铟锡氧化物、铟锡氧化物(下面，表示为ITO)、铟锌氧化物或添加有氧化硅的铟锡氧化物等的透光导电材料。此外，可以用于导电膜T122a和栅电极T122c的导电膜例如可以利用溅射法形成。

[0509] 注意，本实施方式所示的结构及方法等可以与其他任何实施方式所示的结构及方法等适当地组合而使用。

[0510] 实施方式6

[0511] 在本实施方式中，参照图8A1、图8A2、图8B1、图8B2、图8C、图8D1、图8D2、图8E1及图8E2说明能够在制造本发明的一个方式的输入/输出装置时使用的叠层体的制造方法。

[0512] 图8A1至图8E2是说明制造叠层体的工序的模式图。图8A1至图8E2的左侧示出说明加工构件及叠层体的结构的截面图，右侧示出对应于图8C之外的截面图的俯视图。

[0513] <叠层体的制造方法>

[0514] 参照图8A1至图8E2说明从加工构件80制造叠层体81的方法。

[0515] 加工构件80包括第一衬底F1、第一衬底F1上的第一剥离层F2、其一个表面与第一剥离层F2接触的被剥离的第一层F3(以下，简单地称为第一层F3)、其一个表面与第一层F3的另一个表面接触的接合层30、以及与接合层30的另一个表面接触的基体S5(图8A1及图8A2)。

[0516] 注意，加工构件80的详细结构将在实施方式8中说明。

[0517] 《剥离起点(trigger)的形成》

[0518] 准备剥离起点F3s被形成于接合层30的端部附近的加工构件80。

[0519] 剥离起点F3s通过使第一层F3的一部分从第一衬底F1分离形成。

[0520] 通过利用将锋利的尖端从第一衬底F1一侧刺入第一层F3的方法或使用激光等的

方法(例如激光烧蚀法)等,可以从第一剥离层F2部分地剥离第一层F3。由此,可以形成剥离起点F3s。

[0521] 《第一步骤》

[0522] 准备预先剥离起点F3s被形成于接合层30的端部附近的加工构件80(参照图8B1及图8B2)。

[0523] 《第二步骤》

[0524] 剥离加工构件80的一个表面层80b。通过该步骤,从加工构件80得到第一剩余部80a。

[0525] 具体而言,从形成于接合层30的端部附近的剥离起点F3s将第一衬底F1和第一剥离层F2从第一层F3剥离(参照图8C)。由此,得到具备第一层F3、其一个表面与第一层F3接触的接合层30以及与接合层30的另一个表面接触的基体S5的第一剩余部80a。

[0526] 此外,也可以一边对第一剥离层F2与第一层F3的界面附近照射离子以去除静电一边进行剥离。具体而言,也可以使用离子发生器生成离子。

[0527] 当从第一剥离层F2剥离第一层F3时,也可以使液体注入到第一剥离层F2与第一层F3的界面。或者,也可以使液体由喷嘴99喷射出。例如,可以将水或极性溶剂等用于注入的液体或喷射的液体。

[0528] 通过使液体注入,可以抑制随着剥离而发生的静电等的影响。此外,也可以一边使溶解剥离层的液体注入一边进行剥离。

[0529] 尤其是,在将包含氧化钨的膜用于第一剥离层F2的情况下,优选一边使包含水的液体注入或者喷射包含水的液体一边剥离第一层F3,因为可以减少施加到第一层F3的因剥离而产生的应力。

[0530] 《第三步骤》

[0531] 将第一接合层31形成在第一剩余部80a上,并使用第一接合层31将第一剩余部80a与第一支撑体41彼此接合(参照图8D1及图8D2)。通过该步骤,使用第一剩余部80a得到叠层体81。

[0532] 具体而言,得到叠层体81,该叠层体81包括第一支撑体41、第一接合层31、第一层F3、其一个表面与第一层F3接触的接合层30以及与接合层30的另一个表面接触的基体S5(参照图8E1及图8E2)。

[0533] 可以将各种方法中的任何方法用作形成接合层30的方法。例如可以使用分配器或丝网印刷法等形成接合层30。使用根据其材料选择的方法使接合层30固化。例如,当对接合层30使用光固化型的粘合剂时,发射包含具有规定的波长的光的光。

[0534] 注意,本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0535] 实施方式7

[0536] 在本实施方式中,参照图9A1、图9A2、图9B1、图9B2、图9C、图9D1、图9D2、图9E1及图9E2以及图10A1、图10A2、图10B、图10C、图10D1、图10D2、图10E1及图10E2说明能够在制造本发明的一个方式的输入/输出装置时使用的叠层体的制造方法。

[0537] 图9A1至图9E2及图10A1至图10E2是说明制造叠层体的工序的示意图。图9A1至图9E2以及图10A1至图10E2的左侧示出说明加工构件及叠层体的结构的截面图,右侧示出对应于图9C、图10B及图10C之外的截面图的俯视图。

[0538] 〈叠层体的制造方法〉

[0539] 下面，参照图9A1至图9E2以及图10A1至图10E2说明从加工构件90制造叠层体92的方法。

[0540] 加工构件90与加工构件80的不同之处在于：作为加工构件90，被剥离的第二层S3(以下，简单地被称为第二层S3)的一个表面代替基体S5与接合层30的另一个表面接触。

[0541] 具体而言，不同之处在于：代替基体S5，加工构件90包括第二衬底S1、第二衬底S1上的第二剥离层S2以及其另一个表面与第二剥离层S2接触的第二层S3，不同之处还在于：第二层S3的一个表面与接合层30的另一个表面接触。

[0542] 在加工构件90中，以如下顺序被配置有：第一衬底F1；第一剥离层F2；其一个表面与第一剥离层F2接触的第一层F3；其一个表面与第一层F3的另一个表面接触的接合层30；其一个表面与接合层30的另一个表面接触的第二层S3；其一个表面与第二层S3的另一个表面接触的第二剥离层S2；以及第二衬底S1(参照图9A1及图9A2)。

[0543] 注意，加工构件90的详细结构将在实施方式7中说明。

[0544] 《第一步骤》

[0545] 准备剥离起点F3s形成于接合层30的端部附近的加工构件90(参照图9B1及图9B2)。

[0546] 剥离起点F3s通过使第一层F3的一部分从第一衬底F1分离形成。

[0547] 通过利用将锋利的尖端从第一衬底F1一侧刺入第一层F3的方法或使用激光等的方法(例如激光烧蚀法)等，可以从第一剥离层F2部分地剥离第一层F3。由此，可以形成剥离起点F3s。

[0548] 《第二步骤》

[0549] 剥离加工构件90的一个表面层90b。通过该步骤，从加工构件90得到第一剩余部90a。

[0550] 具体而言，从形成于接合层30的端部附近的剥离起点F3s将第一衬底F1和第一剥离层F2从第一层F3分离(参照图9C)。由此，得到以如下顺序配置的第一剩余部90a：第一层F3；其一个表面与第一层F3接触的接合层30；其一个表面与接合层30的另一个表面接触的第二层S3；其一个表面与第二层S3的另一个表面接触的第二剥离层S2；以及第二衬底S1。

[0551] 此外，也可以一边对第一剥离层F2与第一层F3的界面附近照射离子以去除静电，一边进行剥离。具体而言，也可以使用离子发生器生成离子。

[0552] 当从第一剥离层F2剥离第一层F3时，也可以使液体注入到第一剥离层F2与第一层F3的界面。此外，也可以使液体由喷嘴99喷出并进行喷射。例如，可以将水或极性溶剂等用于注入的液体或喷射的液体。

[0553] 通过使液体注入，可以抑制随着剥离而产生的静电等的影响。此外，也可以一边使溶解剥离层的液体注入一边进行剥离。

[0554] 尤其是，在将包含氧化钨的膜用于第一剥离层F2的情况下，优选一边使包含水的液体注入或喷射包含水的液体一边剥离第一层F3，可以减少施加到第一层F3的因剥离而产生的应力。

[0555] 《第三步骤》

[0556] 将第一接合层31形成在第一剩余部90a上(参照图9D1及图9D2)，并使用第一接合

层31将第一剩余部90a与第一支撑体41彼此接合。通过该步骤，使用第一剩余部90a得到叠层体91。

[0557] 具体而言，得到叠层体91，该叠层体91以如下顺序配置有：第一支撑体41；第一接合层31；第一层F3；其一个表面与第一层F3接触的接合层30；其一个表面与接合层30的另一个表面接触的第二层S3；其一个表面与第二层S3的另一个表面接触的第二剥离层S2；以及第二衬底S1(参照图9E1及图9E2)。

[0558] 《第四步骤》

[0559] 通过将位于叠层体91的第一接合层31的端部附近的第二层S3的一部分从第二衬底S1分离，而形成第二剥离起点91s。

[0560] 例如，从第一支撑体41一侧切削第一支撑体41及第一接合层31，并且沿着新形成的第一接合层31的端部从第二衬底S1分离第二层S3的一部分。

[0561] 具体而言，使用具有锋利的尖端的刀具等切削位于第二剥离层S2上的设置有第二层S3的区域的第一接合层31及第一支撑体41，并且沿着新形成的第一接合层31的端部从第二衬底S1分离第二层S3的一部分(图10A1及图10A2)。

[0562] 通过该步骤，在新形成的第一支撑体41b及第一接合层31的端部附近形成剥离起点91s。

[0563] 《第五步骤》

[0564] 从叠层体91分离第二剩余部91a。通过该步骤，从叠层体91得到第二剩余部91a(参照图10C)。

[0565] 具体而言，从在第一接合层31的端部附近形成的剥离起点91s将第二衬底S1和第二剥离层S2从第二层S3分离。通过该步骤，得到第二剩余部91a，该第二剩余部91a以如下顺序配置有：第一支撑体41b；第一接合层31；第一层F3；其一个表面与第一层F3接触的接合层30；以及其一个表面与接合层30的另一个表面接触的第二层S3。

[0566] 此外，也可以一边对第二剥离层S2与第二层S3的界面附近照射离子以去除静电，一边进行剥离。具体而言，也可以使用离子发生器生成离子。

[0567] 当从第二剥离层S2剥离第二层S3时，也可以使液体注入到第二剥离层S2与第二层S3的界面。此外，也可以使液体从喷嘴99喷出并进行喷射。例如，可以将水或极性溶剂等用于注入的液体或喷射的液体。

[0568] 通过使液体注入，可以抑制随着剥离而产生的静电等的影响。此外，也可以一边使溶解剥离层的液体注入一边进行剥离。

[0569] 尤其是，在将包含氧化钨的膜用于第二剥离层S2的情况下，优选一边使包含水的液体注入或喷射包含水的液体一边剥离第二层S3，因为可以减少施加到第二层S3的因剥离而产生的应力。

[0570] 《第六步骤》

[0571] 将第二接合层32形成在第二剩余部91a上(参照图10D1及图10D2)。

[0572] 使用第二接合层32彼此接合第二剩余部91a与第二支撑体42。通过该步骤，使用第二剩余部91a得到叠层体92(参照图10E1及图10E2)。

[0573] 具体而言，得到叠层体92，该叠层体92以如下顺序配置有：第一支撑体41b；第一接合层31；第一层F3；其一个表面与第一层F3的一个表面接触的接合层30；其一个表面与接合

层30的另一个表面接触的第二层S3;第二接合层32;以及第二支撑体42。

[0574] <具有支撑体中的开口部的叠层体的制造方法>

[0575] 将参照图11A1、图11A2、图11B1、图11B2、图11C1、图11C2、图11D1以及图11D2说明各自具有支撑体中的开口部的叠层体的制造方法。

[0576] 图11A1至图11D2说明各自具有在支撑体中且用来使被剥离层的一部分露出的开口部的叠层体的制造方法。图11A1至图11D2的左侧示出说明叠层体的结构的截面图,而右侧示出对应于上述截面图的俯视图。

[0577] 图11A1至图11B2说明使用比第一支撑体41b小的第二支撑体42b制造具有开口部的叠层体92c的方法。

[0578] 图11C1至图11D2说明制造具有形成在第二支撑体42中的开口部的叠层体92d的方法。

[0579] 《具有支撑体中的开口部的叠层体的制造方法例子1》

[0580] 叠层体的制造方法与如上所说明的制造方法大致相同,不同之处为如下:使用比第一支撑体41b小的第二支撑体42b代替上述第六步骤中的第二支撑体42。通过该方法,可以制造第二层S3的一部分露出的叠层体(参照图11A1及图11A2)。

[0581] 作为第二接合层32,可以使用液体状的粘合剂。或者,可以使用流动性得到抑制且预先成型为单片形状的粘合剂(也称为薄片状粘合剂)。通过使用薄片状粘合剂,可以减少延伸超出第二支撑体42b的接合层32的一部分的量。另外,可以容易地使接合层32的厚度均匀。

[0582] 另外,也可以切除第二层S3的露出部分,以使第一层F3露出(参照图11B1及图11B2)。

[0583] 具体而言,使用具有锐利的尖端的刀具等在第二层S3的露出部分中形成切口。接着,例如,通过将具有粘合性的胶带等以使应力集中到该切口附近的方式贴合到第二层S3的露出部分并将第二层S3的露出部分与胶带等一起剥离,可以选择性地切除第二层S3的一部分。

[0584] 另外,也可以在第一层F3的一部分上选择性地形成能够抑制接合层30与第一层F3的接合力的层。例如,也可以选择性地形成不容易与接合层30接合的材料。具体而言,也可以通过蒸镀将有机材料形成为岛状。由此,可以容易地与第二层S3一起选择性地去除接合层30的一部分。其结果是,可以使第一层F3露出。

[0585] 注意,例如,在第一层F3包括功能层及电连接于功能层的导电层F3b的情况下,可以使导电层F3b露出在第二叠层体92c的开口部中。由此,可以将露出在开口部中的导电层F3b用于被供应信号的端子。

[0586] 其结果是,可以将其一部分露出在开口部中的导电层F3b用于能够取出从功能层供应的信号的端子或能够从外部装置供应功能层被供应的信号的端子。

[0587] 《具有支撑体中的开口部的叠层体的制造方法例子2》

[0588] 将具有开口部的掩模48形成在叠层体92上,使得掩模48中的开口部与形成在第二支撑体42中的开口部重叠。接着,将溶剂49滴下在掩模48的开口部中。由此,可以使用溶剂49使露出在掩模48的开口部中的第二支撑体42溶胀或溶解(参照图11C1及图11C2)。

[0589] 在去除多余的溶剂49之后,例如通过摩擦对露出在掩模48的开口部中的第二支撑

体42施加应力。由此，可以去除掩模48中的与开口部重叠的部分中的第二支撑体42等。

[0590] 另外，通过使用使接合层30溶胀或溶解的溶剂，可以使第一层F3露出(参照图11D1及图11D2)。

[0591] 注意，本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0592] 实施方式8

[0593] 在本实施方式中，参照图12A1、图12A2、图12B1及图12B2说明能够加工为本发明的一个方式的输入/输出装置的加工构件的结构。

[0594] 图12A1至图12B2是说明能够加工为叠层体的加工构件的结构的示意图。

[0595] 图12A1是说明能够加工为叠层体的加工构件80的结构的截面图，图12A2是对应于上述截面图的俯视图。

[0596] 图12B1是说明能够加工为叠层体的加工构件90的结构的截面图，图12B2是对应于上述截面图的俯视图。

[0597] <加工构件的结构例子1>

[0598] 加工构件80包括：第一衬底F1；第一衬底F1上的第一剥离层F2；其一个表面与第一剥离层F2接触的第一层F3；其一个表面与第一层F3的另一个表面接触的接合层30；与接合层30的另一个表面接触的基体S5(图12A1和图12A2)。

[0599] 注意，也可以将剥离起点F3s设置在接合层30的端部附近。

[0600] 《第一衬底》

[0601] 只要第一衬底F1具有充分经受制造工序的高耐热性以及可适用于制造装置的厚度及尺寸，就对第一衬底F1没有特别的限制。

[0602] 可以将有机材料、无机材料或有机材料和无机材料的复合材料等用于第一衬底F1。

[0603] 例如可以将玻璃、陶瓷或金属等无机材料用于第一衬底F1。

[0604] 具体而言，可以将无碱玻璃、钠钙玻璃、钾钙玻璃或水晶玻璃等用于第一衬底F1。

[0605] 具体而言，可以将金属氧化物膜、金属氮化物膜或金属氧氮化物膜等用于第一衬底F1。例如，可以将氧化硅膜、氮化硅膜、氧氮化硅膜或氧化铝膜等用于第一衬底F1。

[0606] 具体而言，可以将SUS或铝等用于第一衬底F1。

[0607] 例如，可以将树脂、树脂薄膜或塑料等有机材料用于第一衬底F1。

[0608] 具体而言，可以将聚酯、聚烯烃、聚酰胺、聚酰亚胺、聚碳酸酯或丙烯酸树脂等的树脂薄膜或树脂板用于第一衬底F1。

[0609] 例如，第一衬底F1可以使用将金属板、薄板状的玻璃板或无机材料的膜贴合于树脂膜等的复合材料。

[0610] 例如，第一衬底F1可以使用将纤维状或粒子状的金属、玻璃或无机材料等分散到树脂膜而形成的复合材料。

[0611] 例如，第一衬底F1可以使用将纤维状或粒子状的树脂或有机材料等分散到无机材料而形成的复合材料。

[0612] 可以将单层材料或层叠有多个层的叠层材料用于第一衬底F1。例如，可以将层叠有基体及用来防止包含在基体中的杂质扩散的绝缘层等的叠层材料用于第一衬底F1。

[0613] 具体而言，可以将层叠有玻璃与选自防止包含在玻璃中的杂质扩散的氧化硅膜、

氮化硅膜和氧氮化硅膜等中的一种或多种的膜的叠层材料应用于第一衬底F1。

[0614] 或者，可以将层叠有树脂与防止包含在树脂中的杂质的扩散的膜如氧化硅膜、氮化硅膜或氧氮化硅膜等的叠层材料应用于第一衬底F1。

[0615] 《第一剥离层》

[0616] 第一剥离层F2设置在第一衬底F1与第一层F3之间。在第一剥离层F2附近形成有第一层F3能够从第一衬底F1分离的边界。第一剥离层F2只要可以将第一层F3形成于其上且具有充分经受第一层F3的制造工序的高耐热性，就没有特别的限制。

[0617] 例如可以将无机材料或有机树脂等用于第一剥离层F2。

[0618] 具体而言，作为第一剥离层F2，可以使用包含选自钨、钼、钛、钽、铌、镍、钴、锆、锌、钌、铑、钯、锇、铱和硅中的元素的金属、包含该元素的合金或者包含该元素的化合物等的无机材料。

[0619] 具体而言，可以使用聚酰亚胺、聚酯、聚烯烃、聚酰胺、聚碳酸酯或丙烯酸树脂等有机材料。

[0620] 例如，可以将单层材料或层叠有多个层的叠层材料用于第一剥离层F2。

[0621] 具体而言，可以将层叠有包含钨的层与包含钨的氧化物的层的材料用于第一剥离层F2。

[0622] 包含钨的氧化物的层可以在包含钨的层上层叠其他层来形成。具体而言，也可以通过在包含钨的层上层叠氧化硅或氧氮化硅等的方法形成包含钨的氧化物的层。

[0623] 此外，也可以通过对包含钨的层的表面进行热氧化处理、氧等离子体处理、一氧化二氮(N_2O)等离子体处理或使用氧化性高的溶液(例如，臭氧水等)的处理等而形成包含钨的氧化物的层。

[0624] 具体而言，可以将包含聚酰亚胺的层用于第一剥离层F2。包含聚酰亚胺的层具有充分经受在形成第一层F3时所需的各种制造工序的高耐热性。

[0625] 例如，含聚酰亚胺的层具有200℃以上、优选为250℃以上、更优选为300℃以上、进一步优选为350℃以上的耐热性。

[0626] 通过加热形成在第一衬底F1上的包含单体的膜，可以使用由于单体的缩合而得到的包含聚酰亚胺的膜。

[0627] 《第一层》

[0628] 第一层F3只要可以从第一衬底F1分离且具有充分经受制造工序的高耐热性，就没有特别的限制。

[0629] 能够将第一层F3从第一衬底F1分离的边界既可以形成在第一层F3与第一剥离层F2之间，又可以形成在第一剥离层F2与第一衬底F1之间。

[0630] 在第一层F3与第一剥离层F2之间形成边界的情况下，第一剥离层F2不包括在叠层体中。在第一剥离层F2与第一衬底F1之间形成边界的情况下，第一剥离层F2包括在叠层体中。

[0631] 可以将无机材料、有机材料、单层材料或层叠有多个层的叠层材料等用于第一层F3。

[0632] 例如，可以将金属氧化物膜、金属氮化物膜或金属氧氮化物膜等无机材料用于第一层F3。

[0633] 具体而言，可以将氧化硅膜、氮化硅膜、氧氮化硅膜或氧化铝膜等用于第一层F3。

[0634] 例如，可以将树脂、树脂膜或塑料等用于第一层F3。

[0635] 具体而言，可以将聚酰亚胺膜等用于第一层F3。

[0636] 例如，可以使用具有层叠有如下层的结构的材料：与第一剥离层F2重叠的功能层；以及设置在第一剥离层F2与功能层之间并能够防止损害该功能层的功能的杂质的无意扩散的绝缘层。

[0637] 具体而言，将厚度为0.7mm的玻璃板用于第一衬底F1，并将从第一衬底F1一侧依次层叠有厚度为200nm的氧氮化硅膜及30nm的钨膜的叠层材料用于第一剥离层F2。并且，可以将包含从第一剥离层F2一侧依次层叠有厚度为600nm的氧氮化硅膜及厚度为200nm的氮化硅膜的叠层材料的膜用于第一层F3。注意，氧氮化硅膜是指氧的含量比氮的含量多的膜，而氮氧化硅膜是指氮的含量比氧的含量多的膜。

[0638] 具体而言，可以将包含从第一剥离层F2一侧依次层叠有厚度为600nm的氧氮化硅膜、厚度为200nm的氮化硅膜、厚度为200nm的氧氮化硅膜、厚度为140nm的氮氧化硅膜以及厚度为100nm的氧氮化硅膜的叠层材料的膜代替上述第一层F3用于被剥离层。

[0639] 具体而言，可以使用从第一剥离层F2一侧依次层叠有聚酰亚胺膜、包含氧化硅或氮化硅等的层及功能层的叠层材料。

[0640] 《功能层》

[0641] 功能层包括在第一层F3中。

[0642] 例如，可以将功能电路、功能元件、光学元件、功能膜或者包含选自它们中的多个元件的层用于功能层。

[0643] 具体而言，可以举出能够用于显示装置的显示元件、驱动显示元件的像素电路、驱动像素电路的驱动电路、滤色片及防潮膜等以及包含选自它们中的两种以上的层。

[0644] 《接合层》

[0645] 接合层30只要可以将第一层F3与基体S5彼此接合，就没有特别的限制。

[0646] 可以将无机材料、有机材料或无机材料和有机材料的复合材料等用于接合层30。

[0647] 例如，可以使用熔点为400℃以下，优选为300℃以下的玻璃层或粘合剂等。

[0648] 可以将光固化型粘合剂、反应固化型粘合剂、热固化型粘合剂及/或厌氧型粘合剂等有机材料用于接合层30。

[0649] 具体而言，可以使用包含环氧树脂、丙烯酸树脂、硅酮树脂、酚醛树脂、聚酰亚胺树脂、亚胺树脂、PVC(聚氯乙烯)树脂、PVB(聚乙烯醇缩丁醛)树脂或EVA(乙烯-醋酸乙烯酯)树脂等的粘合剂。

[0650] 《基体》

[0651] 基体S5只要具有充分经受制造工序的高耐热性以及可适用于制造装置的厚度及尺寸，就没有特别的限制。

[0652] 作为基体S5，例如可以使用与第一衬底F1同样的材料。

[0653] 《剥离起点》

[0654] 在加工构件80中，剥离起点F3s也可以形成在接合层30的端部附近。

[0655] 剥离起点F3s通过从第一衬底F1分离第一层F3的一部分形成。

[0656] 通过利用将锋利的尖端从第一衬底F1一侧刺入第一层F3的方法或使用激光等的

方法(例如激光烧蚀法)等,可以从第一剥离层F2部分地剥离第一层F3。由此可以形成剥离起点F3s。

[0657] <加工构件的结构例子2>

[0658] 参照图12B1及图12B2说明能够加工为叠层体的与上述不同的加工构件的结构。

[0659] 加工构件90与加工构件80的不同之处在于:在加工构件90中,接合层30的另一个表面与第二层S3的一个表面接触,而不与基体S5接触。

[0660] 具体而言,加工构件90包括:其上形成有第一剥离层F2及其一个表面与第一剥离层F2接触的第一层F3的第一衬底F1;其上形成有第二剥离层S2及其另一个表面与第二剥离层S2接触的第二层S3的第二衬底S1;以及其一个表面与第一层F3的另一个表面接触且其另一个表面与第二层S3的一个表面接触的接合层30(参照图12B1及图12B2)。

[0661] 《第二衬底》

[0662] 作为第二衬底S1,可以使用与第一衬底F1相同的衬底。注意,第二衬底S1不需要具有与第一衬底F1相同的结构。

[0663] 《第二剥离层》

[0664] 作为第二剥离层S2,可以使用与第一剥离层F2相同的层。作为第二剥离层S2,可以使用与第一剥离层F2不同的层。

[0665] 《第二层》

[0666] 作为第二层S3,可以使用与第一层F3相同的层。作为第二层S3,可以使用与第一层F3不同的层。

[0667] 具体而言,也可以采用如下结构:第一层F3具备功能电路,第二层S3具备防止杂质向该功能电路扩散的功能层。

[0668] 具体而言,也可以采用如下结构:第一层F3具备向第二层S3发射光的发光元件、驱动该发光元件的像素电路及驱动该像素电路的驱动电路,并且第二层S3具备使发光元件所发射的光的一部分透过的滤色片及防止杂质向发光元件扩散的防潮膜。注意,具有该结构的加工构件可以被加工为能够被用作具有柔性的显示装置的叠层体。

[0669] 注意,本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0670] 实施方式9

[0671] 在本实施方式中,参照图13A至图13C说明能够使用本发明的一个方式的输入/输出装置构成的数据处理装置的结构。

[0672] 图13A至图13C说明本发明的一个方式的数据处理装置。

[0673] 图13A是说明本发明的一个方式的数据处理装置K100的输入/输出装置K20处于展开状态的投影图。图13B是沿着图13A的切断线X1-X2的数据处理装置K100的截面图。图13C是说明输入/输出装置K20处于折叠状态的投影图。

[0674] <数据处理装置的结构例子>

[0675] 在本实施方式中说明的数据处理装置K100包括输入/输出装置K20、运算装置K10以及壳体K01(1)至壳体K01(3)(参照图13A至图13C)。

[0676] 《输入/输出装置》

[0677] 输入/输出装置K20包括显示部K30及输入装置K40。显示部K30被供应图像数据V,输入装置K40供应感测数据S(参照图13B)。

[0678] 输入/输出装置K20包括输入装置K40和包括与输入装置K40重叠的区域的显示部K30。注意，输入/输出装置K20既是显示部K30又是输入装置K40。可以将作为输入装置K40使用触摸传感器并作为显示部K30使用显示面板的输入/输出装置K20称为触摸面板。

[0679] 具体而言，可以将实施方式1至实施方式4中的任何方式所说明的输入/输出装置用于输入/输出装置K20。

[0680] 《显示部》

[0681] 显示部K30包括第一区域K31(11)、第一可弯曲区K31(21)、第二区域K31(12)、第二可弯曲区K31(22)以及第三区域K31(13)依次配置为条纹形状的区域K31(参照图13A)。

[0682] 显示部K30可以沿着形成在第一可弯曲区K31(21)中的第一折痕及形成在第二可弯曲区K31(22)中的第二折痕而处于折叠状态和展开状态(参照图13A及图13C)。

[0683] 《运算装置》

[0684] 运算装置K10包括运算单元及储存由运算单元执行的程序的存储单元。运算装置K10供应图像数据V且被供应感测数据S。

[0685] 《壳体》

[0686] 壳体包括壳体K01(1)、铰链K02(1)、壳体K01(2)、铰链K02(2)及壳体K01(3)并依次配置。

[0687] 在壳体K01(3)中容纳运算装置K10。壳体K01(1)至壳体K01(3)保持输入/输出装置K20且能够使输入/输出装置K20处于折叠状态和展开状态(参照图13B)。

[0688] 在本实施方式中例示出包括三个壳体及连接三个壳体的两个铰链的数据处理装置。能够使输入/输出装置K20在配置有铰链的两个部分由于被弯曲而折叠。

[0689] 注意，可以使用(n-1)个铰链连接n(n为2以上的自然数)个壳体。由此，能够使输入/输出装置K20在(n-1)个部分由于被弯曲而折叠。

[0690] 壳体K01(1)包括与第一区域K31(11)重叠的区域以及按钮K45(1)。

[0691] 壳体K01(2)包括与第二区域K31(12)重叠的区域。

[0692] 壳体K01(3)包括与第三区域K31(13)重叠的区域和容纳运算装置K10、天线K10A以及电池K10B的区域。

[0693] 铰链K02(1)包括与第一可弯曲区K31(21)重叠的区域，以可旋转的方式将壳体K01(1)连接于壳体K01(2)。

[0694] 铰链K02(2)包括与第二可弯曲区K31(22)重叠的区域，以可旋转的方式将壳体K01(2)连接于壳体K01(3)。

[0695] 天线K10A与运算装置K10电连接，并供应信号或被供应信号。

[0696] 另外，天线K10A从配置在外部的装置以无线方式被供应电力，并将电力供应到电池K10B。

[0697] 电池K10B供应电力，运算装置K10被供应电力。

[0698] 注意，可以使用折叠传感器，该折叠传感器具有决定壳体是折叠状态还是展开状态并供应表示壳体的状态的数据的功能。例如，可以将折叠传感器配置在壳体K01(3)中，由此可以将表示壳体K01的状态的数据供应给运算装置K10。

[0699] 例如，被供应表示壳体K01被折叠的状态的数据的运算装置K10供应显示在第一区域K31(11)上的图像数据V(参照图13C)。

[0700] 被供应表示壳体K01被展开的状态的数据的运算装置K10供应显示在显示部K30的区域K31上的图像数据V(参照图13A)。

[0701] 注意,本实施方式可以与本说明书所示的其他任何实施方式适当地组合。

[0702] 例如,在本说明书等中,明确的记载“X与Y连接”是指:X与Y电连接的情况;X与Y在功能上连接的情况;以及X与Y直接连接的情况。因此,不局限于规定的连接关系,例如,附图或文中所示的连接关系,附图或文中所示的连接关系以外的连接关系包括在附图或文中。

[0703] 这里,X和Y各自为对象物(例如,装置、元件、电路、布线、电极、端子、导电膜或层等)。

[0704] 在X与Y直接连接的情况下,例如在X与Y之间没有连接能够电连接X与Y的元件(例如开关、晶体管、电容器、电感器、电阻器、二极管、显示元件、发光元件或负载等)。

[0705] 在X与Y电连接的情况下,例如可以在X与Y之间连接一个以上的能够电连接X与Y的元件(例如开关、晶体管、电容器、电感器、电阻器、二极管、显示元件、发光元件或负载等)。注意,开关被控制为开启或关闭。换言之,通过使开关处于导通状态或非导通状态(开启状态或关闭状态)来决定是否使电流流过。或者,开关具有选择并切换电流路径的功能。注意,X与Y电连接的情况包括X与Y直接连接的情况。

[0706] 在X与Y在功能上连接的情况下,例如可以在X与Y之间连接一个以上的能够在功能上连接X与Y的电路(例如,反相器、NAND电路或NOR电路等逻辑电路;D/A转换电路、A/D转换电路或伽马校正电路等信号转换电路;电源电路(升压电路或降压电路等)或改变信号的电位电平的电平转移电路等电位电平转换电路;电压源;电流源;切换电路;能够增大信号振幅或电流量等的电路、运算放大器、差分放大电路、源极跟随电路及缓冲电路等放大电路;信号产生电路;存储电路;或者控制电路等)。例如,即使当在X与Y之间夹有其他电路时,如果从X输出的信号传送到Y,则X与Y在功能上是连接着的。注意,X与Y在功能上连接的情况包括X与Y直接连接的情况及X与Y电连接的情况。

[0707] 注意,在本说明书等中,明确的记载“X与Y电连接”是指:X与Y电连接的情况(换言之,以中间夹有其他元件或其他电路的方式连接X与Y的情况);X与Y在功能上连接的情况(换言之,以中间夹有其他电路的方式在功能上连接X与Y的情况);以及X与Y直接连接的情况(换言之,以中间不夹有其他元件或其他电路的方式连接X与Y的情况)。换言之,在本说明书等中,明确的记载“X与Y电连接”与明确且简单的记载“X与Y连接”相同。

[0708] 例如,在晶体管的源极(或第一端子等)通过Z1(或没有通过Z1)与X电连接并且晶体管的漏极(或第二端子等)通过Z2(或没有通过Z2)与Y电连接的情况下或者在晶体管的源极(或第一端子等)与Z1的一部分直接连接,Z1的另一部分与X直接连接,晶体管的漏极(或第二端子等)与Z2的一部分直接连接并且Z2的另一部分与Y直接连接的情况下,可以使用如下任何表现。

[0709] 该表现的例子包括“X、Y、晶体管的源极(或第一端子等)与晶体管的漏极(或第二端子等)互相电连接并且X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)与Y依次互相电连接”,“晶体管的源极(或第一端子等)与X电连接,晶体管的漏极(或第二端子等)与Y电连接并且X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)与Y依次互相电连接”以及“X通过晶体管的源极(或第一端子等)及漏极(或第二端子等)与Y电连接并且X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)及Y设置为依次

连接”。当由与上述例子相同的表现规定电路结构中的连接顺序时，可以彼此区别晶体管的源极(或第一端子等)与漏极(或第二端子等)而决定技术范围。

[0710] 作为其他例子，可以表现为“晶体管的源极(或第一端子等)至少通过第一连接路径与X电连接，所述第一连接路径不包括第二连接路径，所述第二连接路径是晶体管的源极(或第一端子等)与晶体管的漏极(或第二端子等)之间的路径，Z1在所述第一连接路径上，晶体管的漏极(或第二端子等)至少通过第三连接路径与Y电连接，所述第三连接路径不包括所述第二连接路径，并且Z2在所述第三连接路径上”。或者，也可以表现为“晶体管的源极(或第一端子等)在第一连接路径上至少通过Z1与X电连接，所述第一连接路径不包括第二连接路径，所述第二连接路径包括通过晶体管的连接路径，晶体管的漏极(或第二端子等)在第三连接路径上至少通过Z2与Y电连接，并且所述第三连接路径不包括所述第二连接路径”。或者，也可以表现为“晶体管的源极(或第一端子等)在第一电路径上至少通过Z1与X电连接，所述第一电路径不包括第二电路径，所述第二电路径是从晶体管的源极(或第一端子等)到晶体管的漏极(或第二端子等)的电路径，晶体管的漏极(或第二端子等)在第三电路径上至少通过Z2与Y电连接，所述第三电路径不包括第四电路径，并且所述第四电路径是从晶体管的漏极(或第二端子等)到晶体管的源极(或第一端子等)的电路径”。当由与上述例子同样的表现规定电路结构中的连接路径时，可以彼此区别晶体管的源极(或第一端子等)和漏极(或第二端子等)来决定技术范围。

[0711] 注意，本发明的一个方式不局限于这些表现，这些表现只是例子而已。在此，X、Y、Z1及Z2的每一个示出对象物(例如，装置、元件、电路、布线、电极、端子、导电膜或层等)。

[0712] 即使在电路图中独立的构成要素彼此电连接时，也有时一个构成要素兼有多个构成要素的功能。例如，在布线的一部分还被用作电极时，一个导电膜兼有布线和电极的功能。因此，本说明书中的“电连接”的范畴内包括一个导电膜兼有多个构成要素的功能的情况。

[0713] 附图标记说明

[0714] 30：接合层；31：接合层；32：接合层；41：支撑体；41b：支撑体；42：支撑体；42b：支撑体；48：掩模；49：溶剂；80：加工构件；80a：剩余部；80b：表面层；81：叠层体；90：加工构件；90a：剩余部；90b：表面层；91：叠层体；91a：剩余部；91s：起点；92：叠层体；92c：叠层体；92d：叠层体；99：喷嘴；100：输入/输出装置；100B：输入/输出装置；103：输入/输出电路；103B：输入/输出电路；104：转换电路；200：输入/输出装置；200B：输入/输出装置；200C：输入/输出装置；200D：输入/输出装置；201：区域；202：像素；202B：像素；202R：子像素；203：输入/输出电路；203B：输入/输出电路；204：转换电路；209：柔性印刷电路板；210：基体；210a：阻挡膜；210b：基体；210c：树脂层；211：布线；219：端子；221：绝缘层；228：分隔壁；250R：发光元件；260：密封剂；267BM：遮光层；267p：保护膜；267R：着色层；270：基体；270a：阻挡膜；270b：基体；270c：树脂层；280B：显示模块；280G：显示模块；280R：显示模块；280Y：显示模块；F1：衬底；F2：剥离层；F3：被剥离层；F3b：导电层；F3s：起点；G1：第一控制线；G2：第二控制线；G3：第三控制线；G4：第四控制线；OUT：端子；BR：布线；VPO：布线；K01：壳体；K02：铰链；K10：运算装置；K10A：天线；K10B：电池；K20：输入/输出装置；K30：显示部；K31：区域；K45：按钮；K100：数据处理装置；L1：布线；L2：布线；L3：布线；L4：布线；M0：驱动晶体管；M1：晶体管；M2：晶体管；M3：晶体管；M4：晶体管；M5：晶体管；M6：晶体管；MD：晶体管；S1：衬底；S2：剥离层；S3：被

剥离层;S5:基体;T1:期间;T2:期间;T3:期间;T4:期间;T11:期间;T12:期间;T21:期间;T22:期间;T31:期间;T41:期间;T102:衬底;T104a:栅电极;T106:绝缘膜;T107:绝缘膜;T108:绝缘膜;T110:氧化物半导体膜;T112:导电膜;T112a:电极;T112b:电极;T114:绝缘膜;T116:绝缘膜;T118:绝缘膜;T120:绝缘膜;T122a:导电膜;T122c:栅电极;T142a:开口;T142e:开口;T151:晶体管。

[0715] 本申请基于2014年4月23日提交到日本专利局的日本专利申请No.2014-088971，通过引用将其完整内容并入在此。

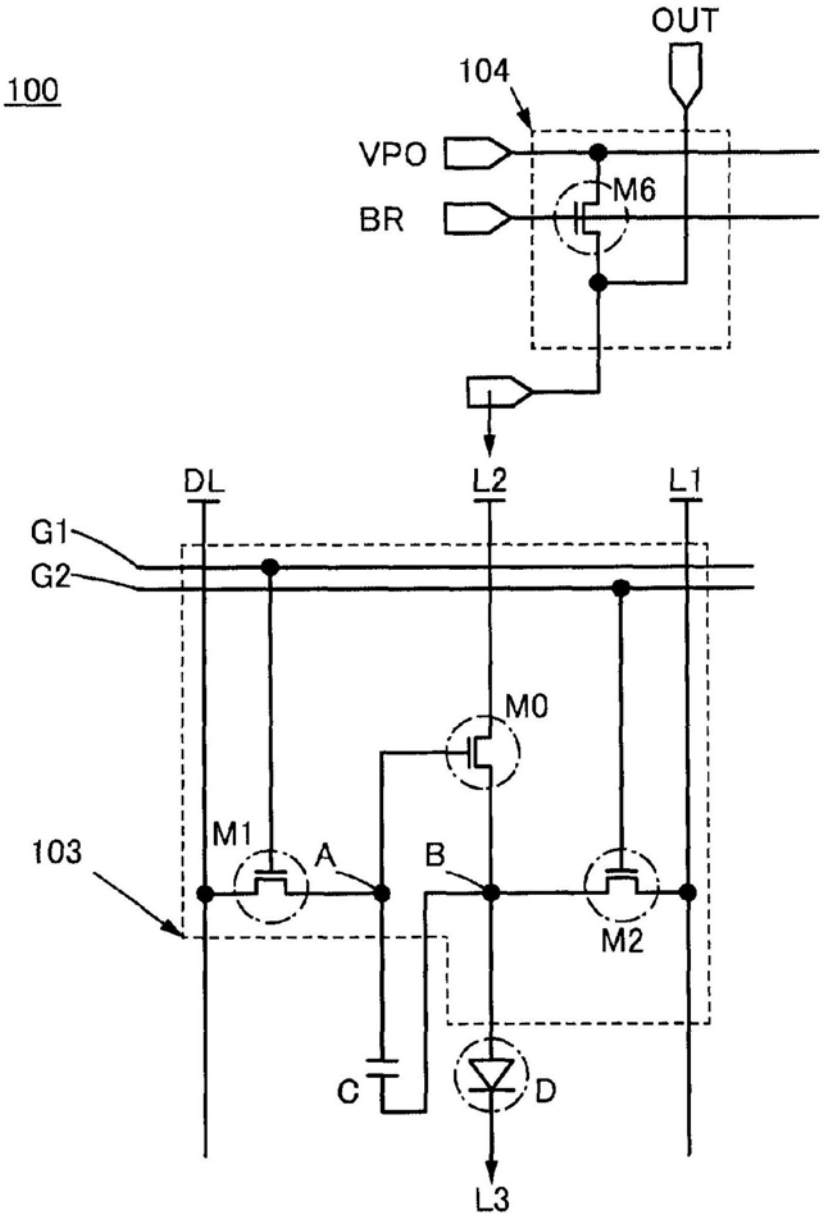


图1A

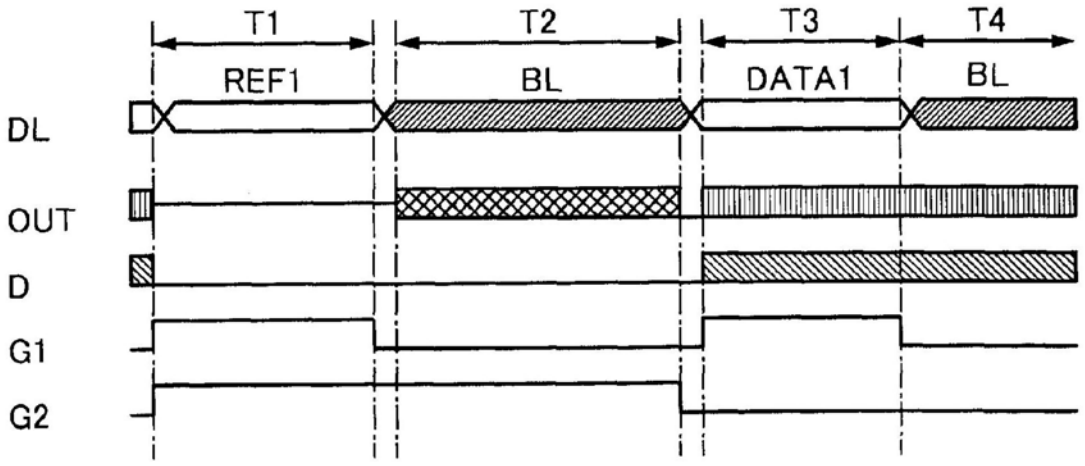


图1B

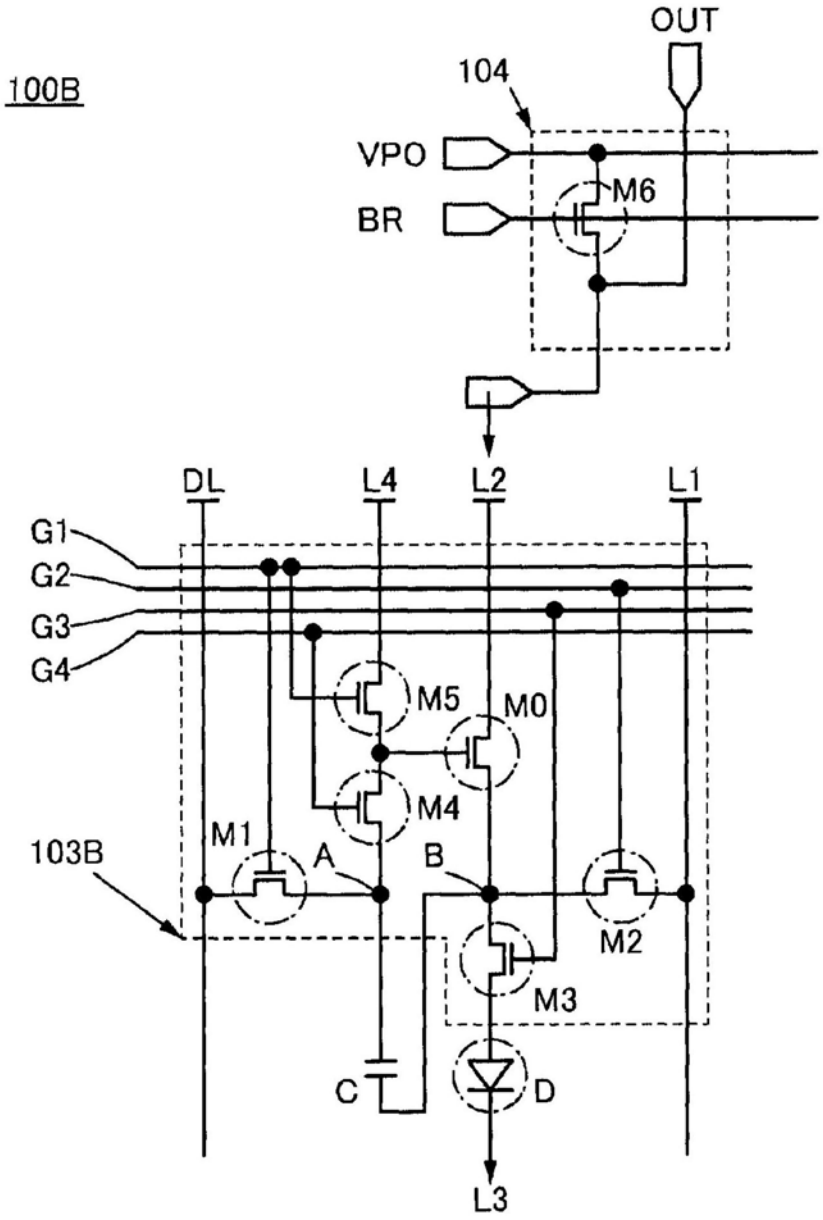

100B
OUT
104
VPO
BR
M6
DL
L4
L2
L1
G1
G2
G3
G4
M5
M0
M4
M1
A
B
103B
M2
M3
C
D
L3

图2A

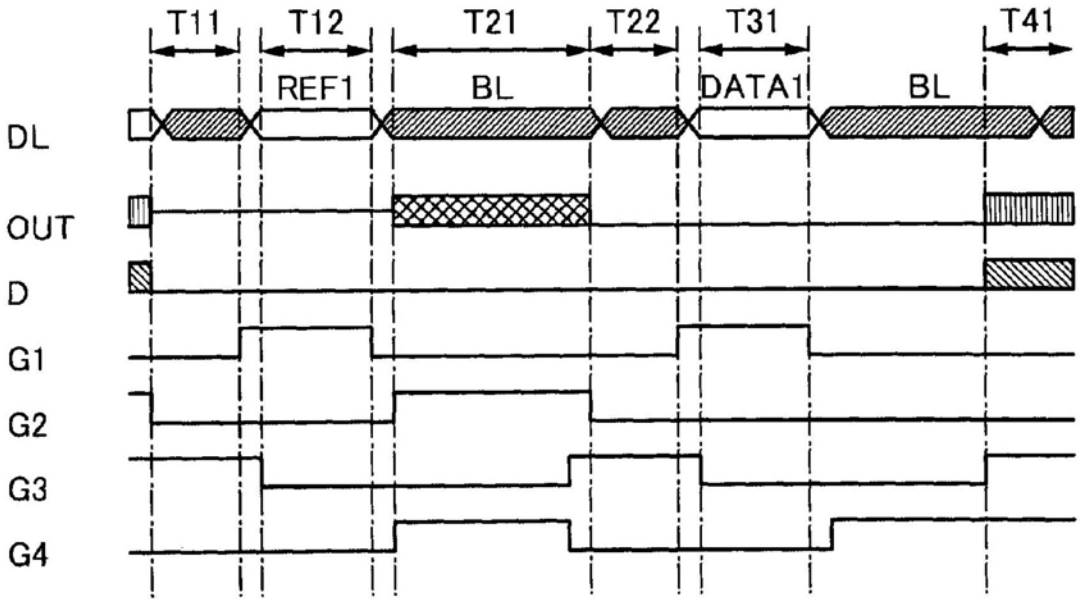


图2B

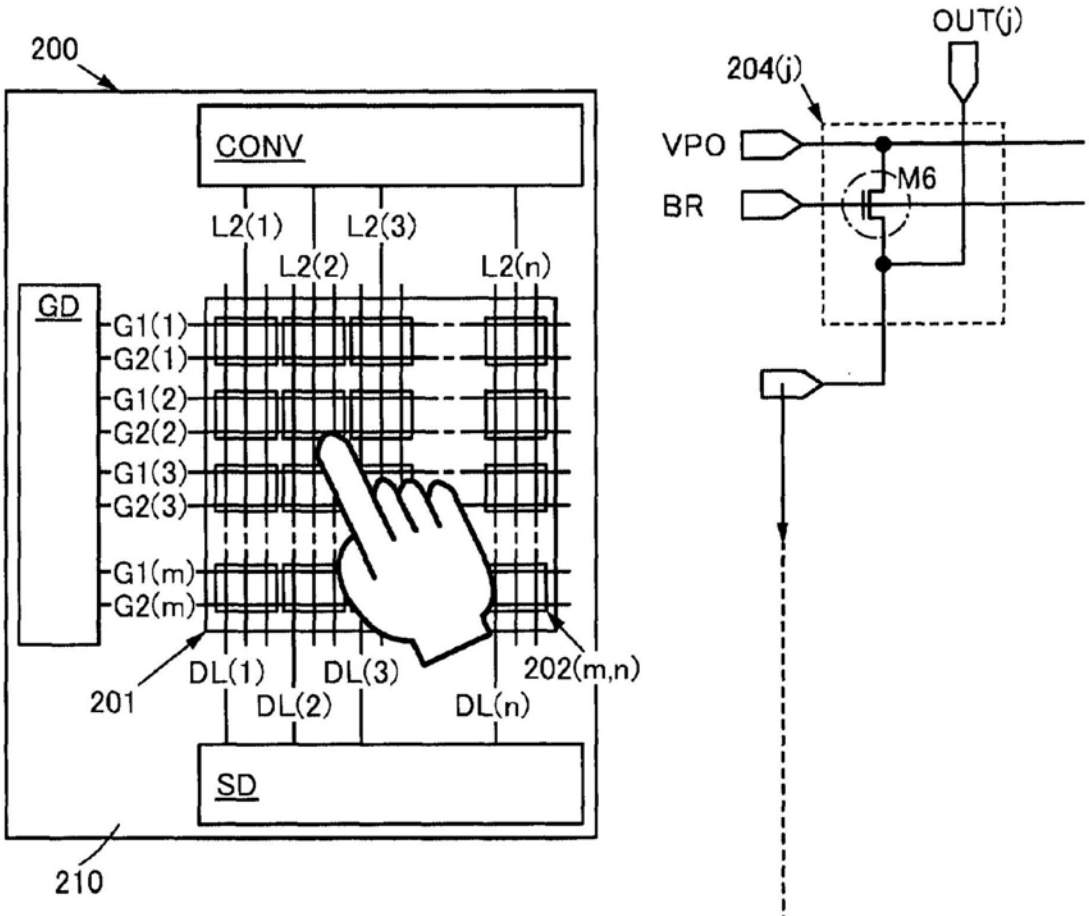

200
CONV
L2(1)
L2(2)
L2(3)
L2(n)
GD
G1(1)
G2(1)
G1(2)
G2(2)
G1(3)
G2(3)
G1(m)
G2(m)
DL(1)
DL(2)
DL(3)
DL(n)
201
202(m,n)
SD
210
OUT(j)
204(j)
VPO
BR
M6

图 3A

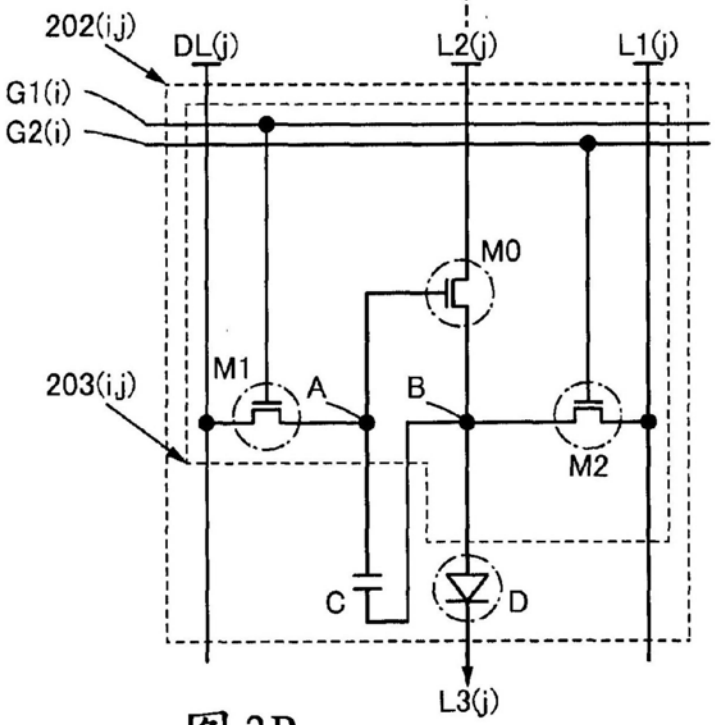

202(i,j)
DL(j)
L2(j)
L1(j)
G1(i)
G2(i)
M0
M1
A
B
M2
203(i,j)
C
D
L3(j)

图 3B

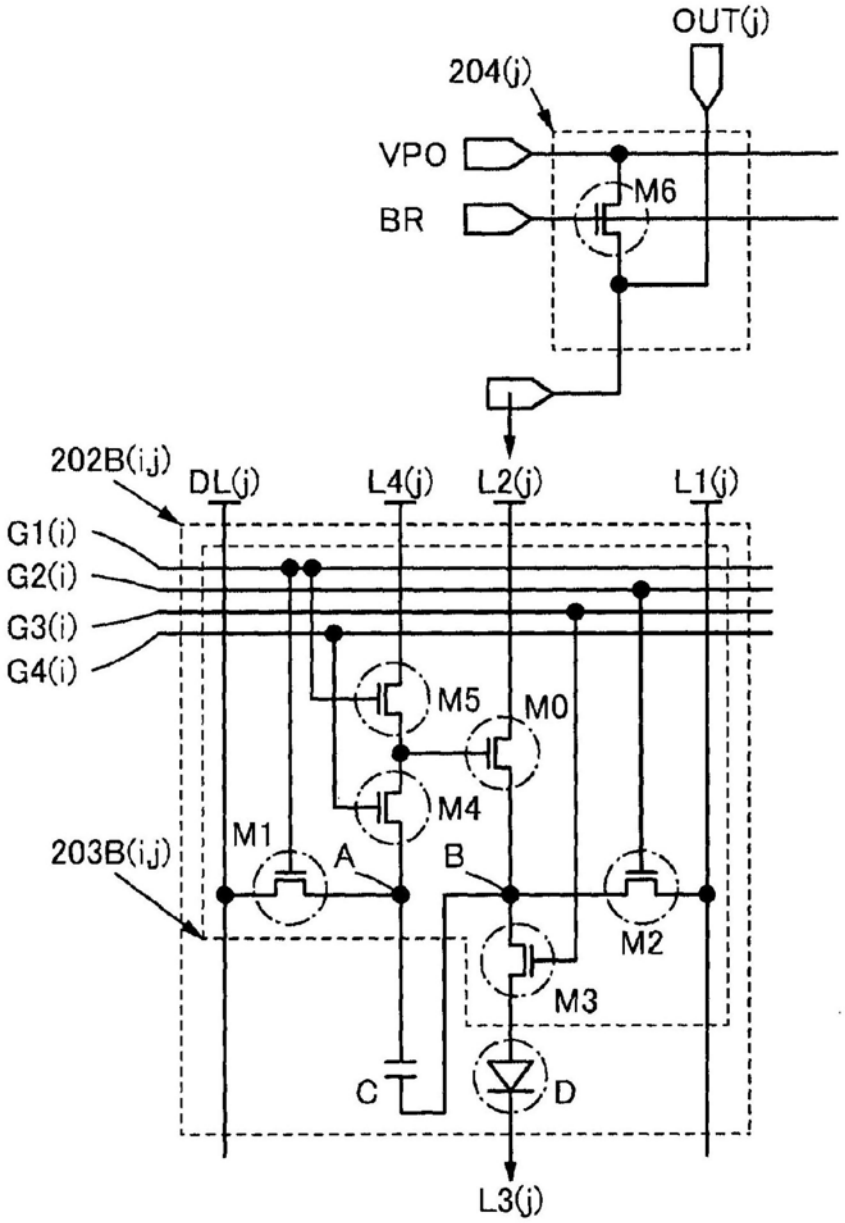

OUT(j)
204(j)
VPO
BR
M6
202B(i,j)
DL(j)
L4(j)
L2(j)
L1(j)
G1(i)
G2(i)
G3(i)
G4(i)
M5
M0
M4
M1
A
B
203B(i,j)
M2
M3
C
D
L3(j)

图4

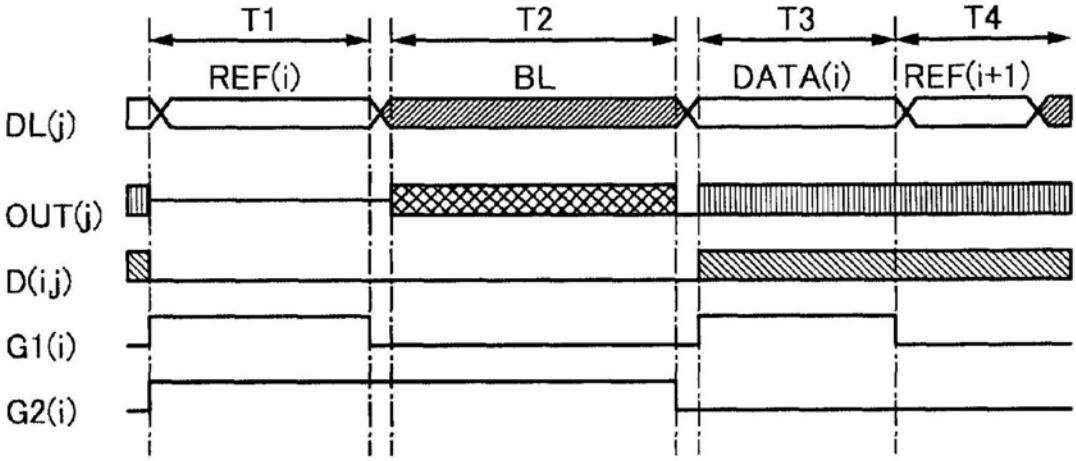


图5A1

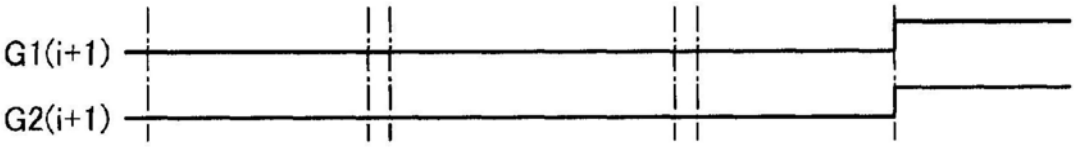


图5A2

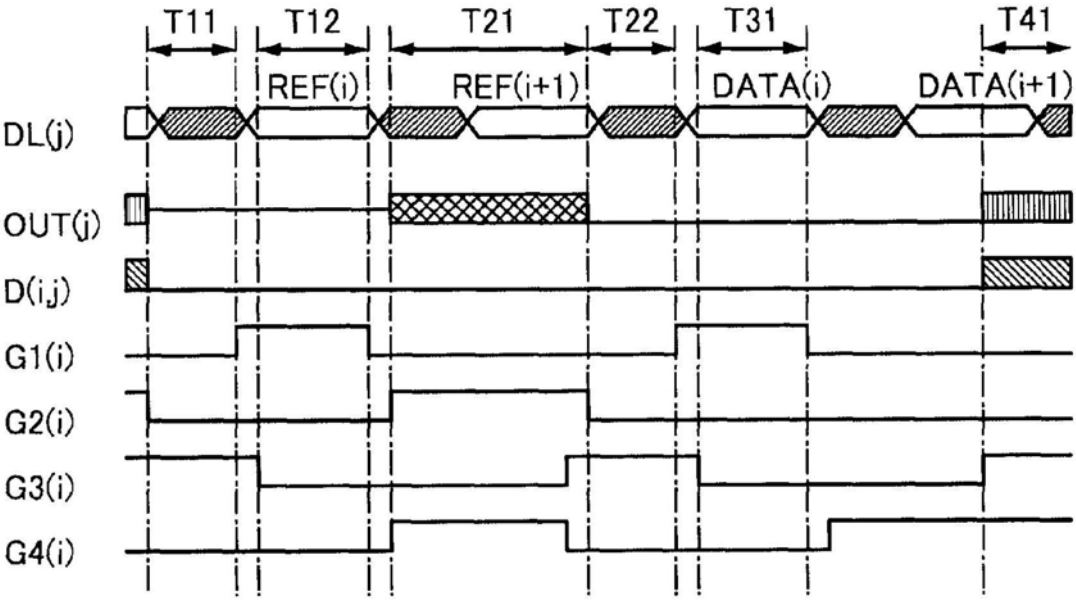


图5B1

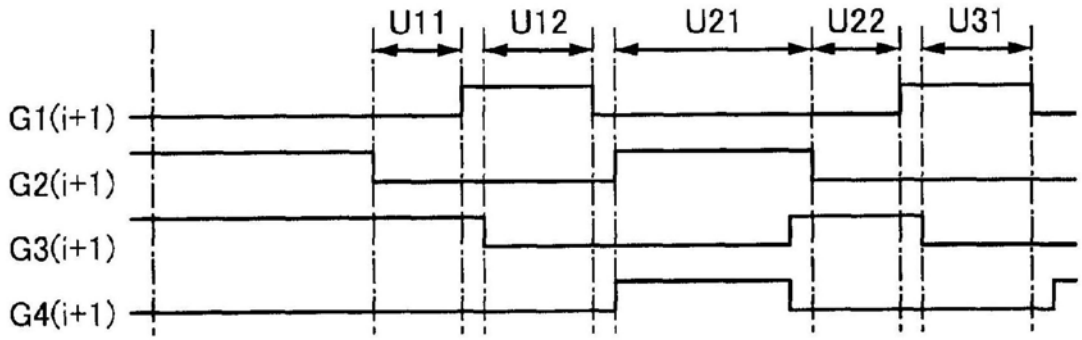

U11
U12
U21
U22
U31
G1(i+1)
G2(i+1)
G3(i+1)
G4(i+1)

图5B2

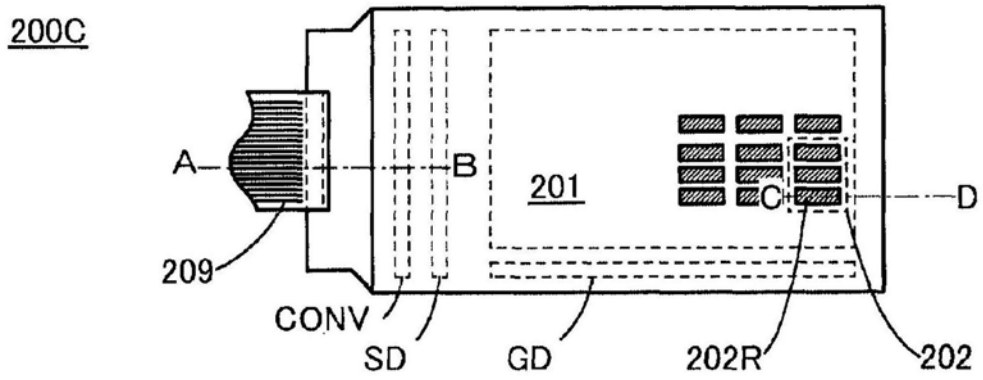

200C
A
B
201
C
D
209
CONV
SD
GD
202R
202

图6A

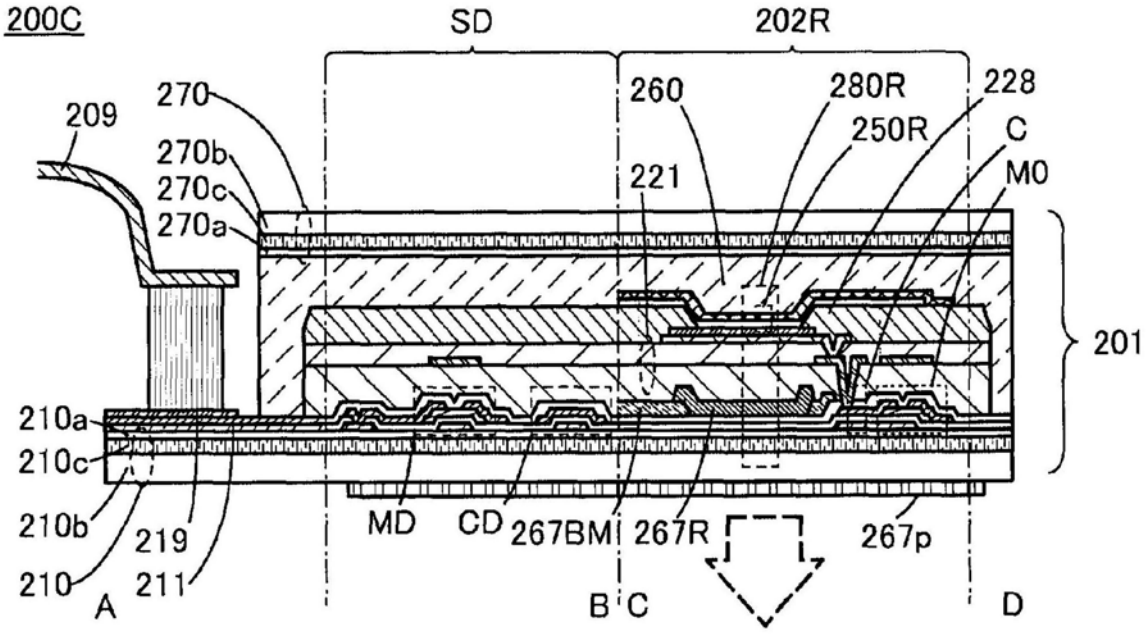

200C
SD
202R
209
270
270b
270c
270a
260
280R
228
250R
C
M0
221
201
210a
210c
210b
210
A
219
211
MD
CD
267BM
267R
267p
B
C
D

图6B

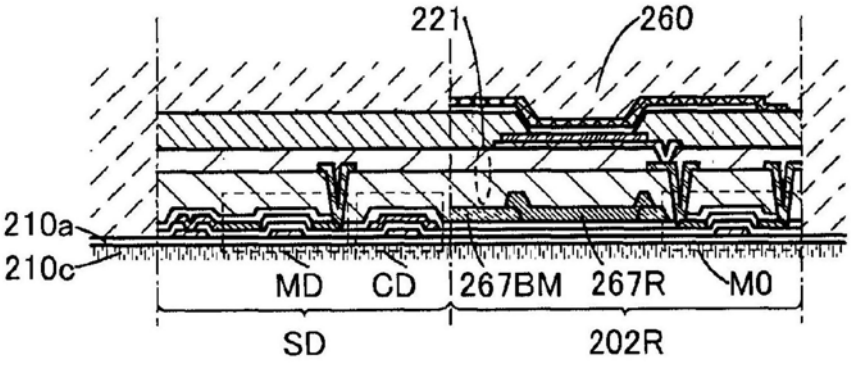

221
260
210a
210c
MD
CD
267BM
267R
M0
SD
202R

图6C

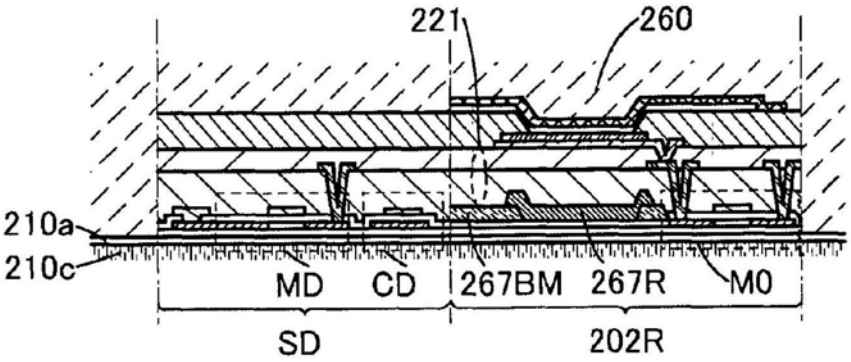

221
260
210a
210c
MD
CD
267BM
267R
M0
SD
202R

图6D

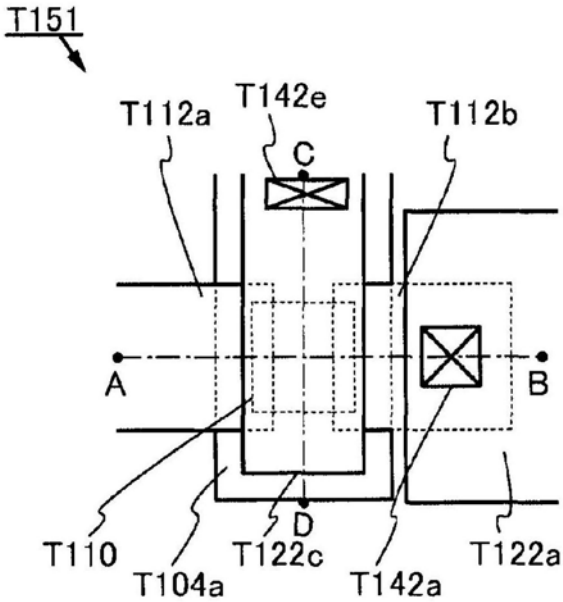

T151
T112a
T142e
C
T112b
A
B
D
T110
T104a
T122c
T142a
T122a

图7A

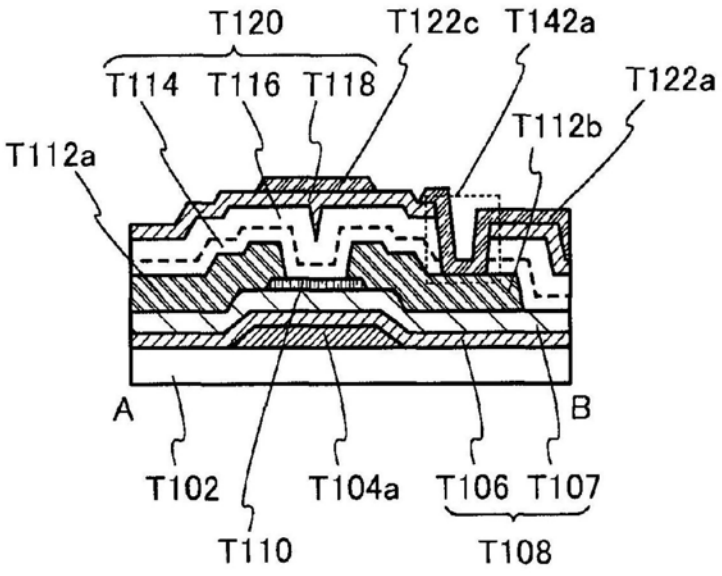

T120
T122c
T142a
T114
T116
T118
T122a
T112b
T112a
A
B
T102
T104a
T106
T107
T110
T108

图7B

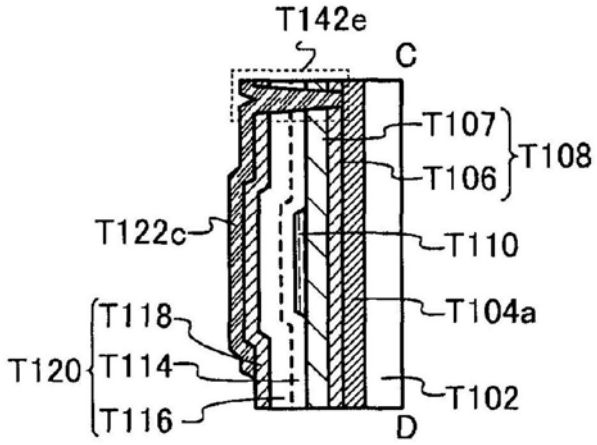

T142e
C
T107
T108
T106
T122c
T110
T104a
T118
T120
T114
T102
T116
D

图7C

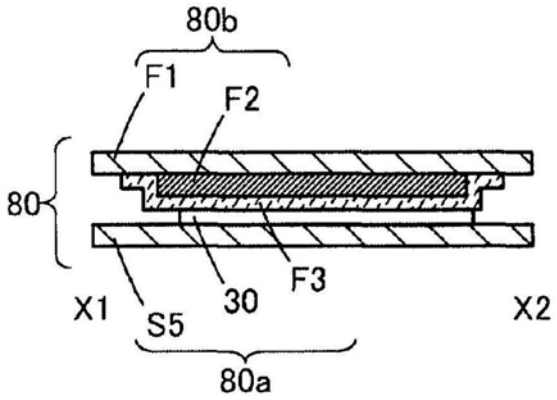

80b
F1
F2
80
F3
X1
30
X2
S5
80a

图8A1

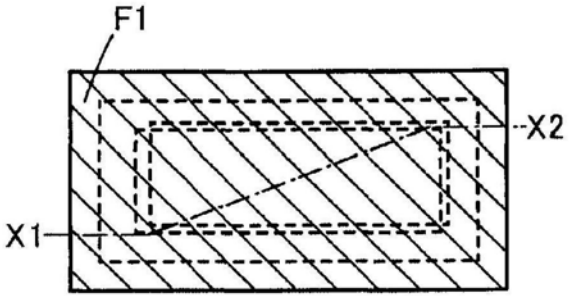


图8A2

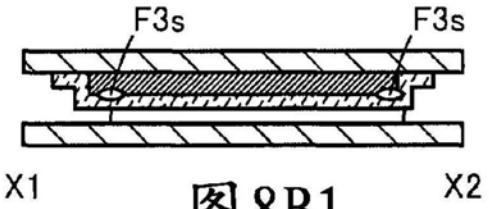


图8B1

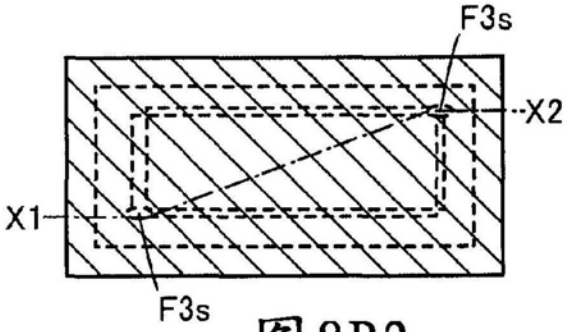


图8B2

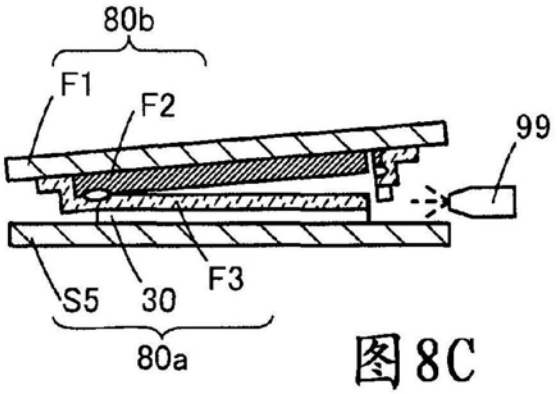


图8C

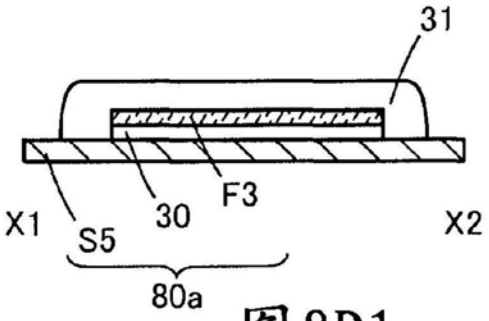


图8D1

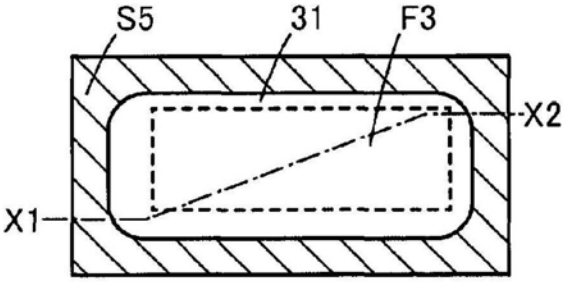


图8D2

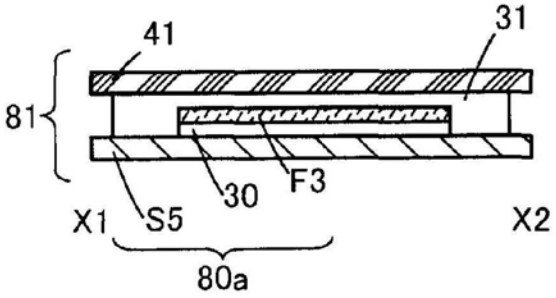


图8E1

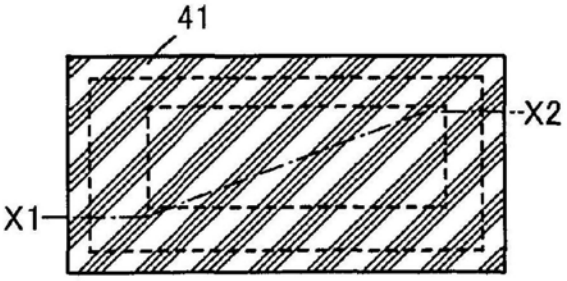


图8E2

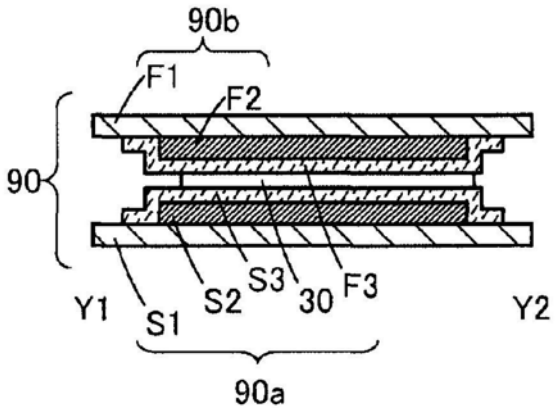


图9A1

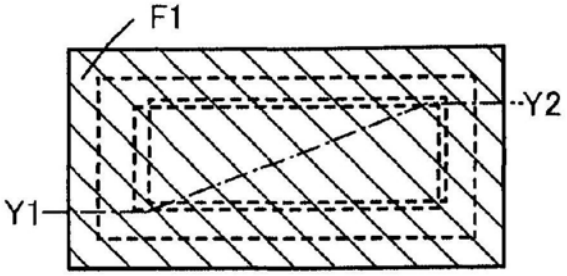


图9A2

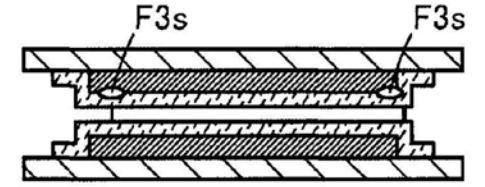


图9B1

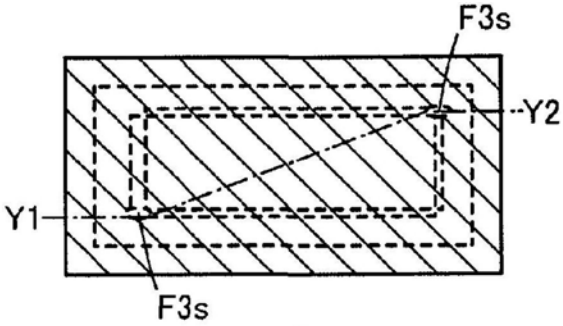


图9B2

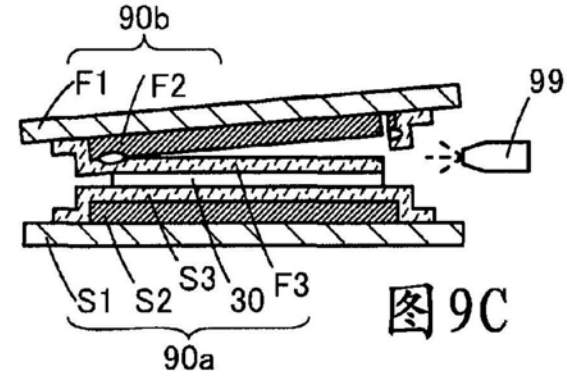


图9C

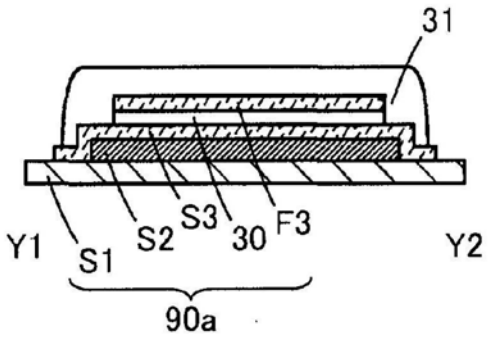


图9D1

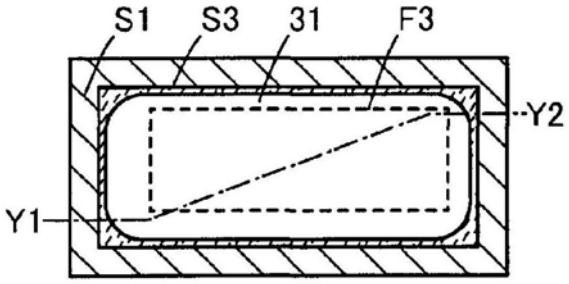


图9D2

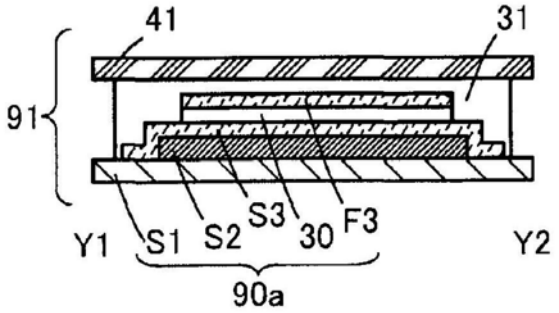


图9E1

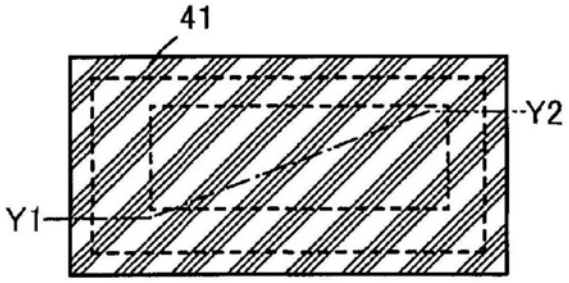


图9E2

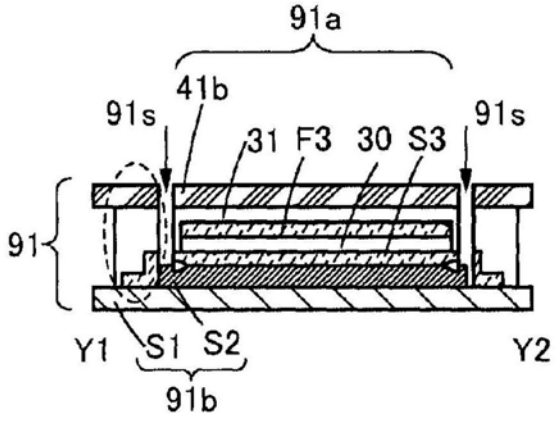


图10A1

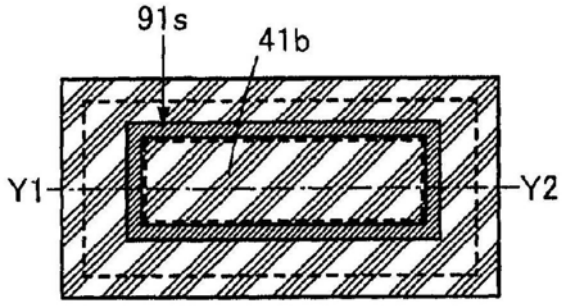


图10A2

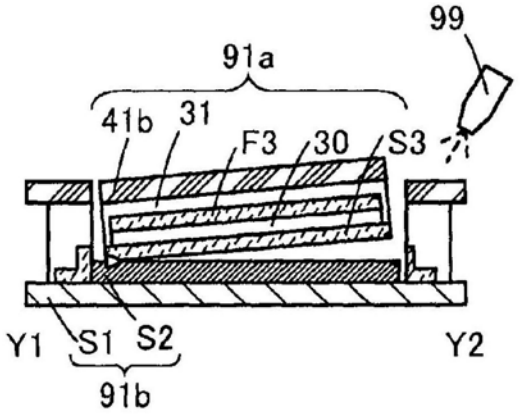


图10B

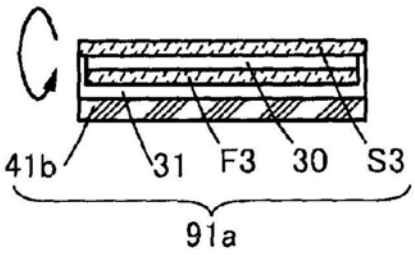


图10C

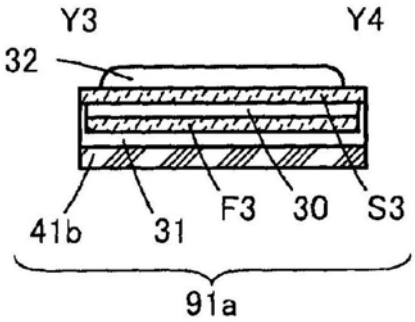


图10D1

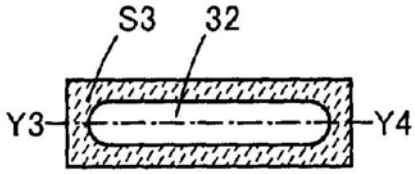


图10D2

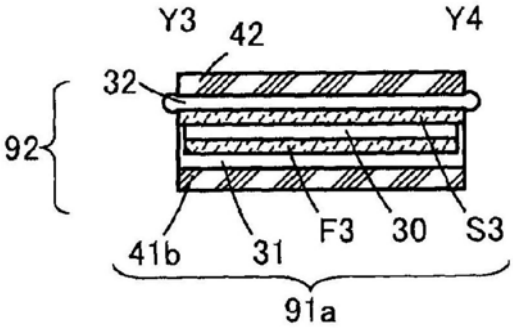


图10E1

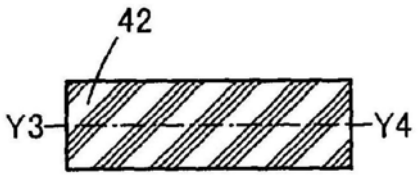


图10E2

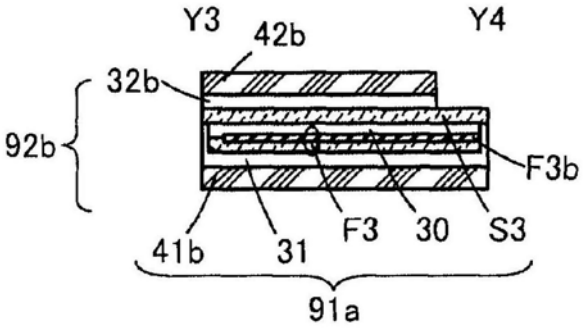


图11A1

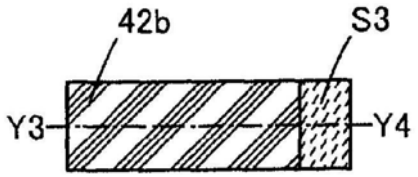


图11A2

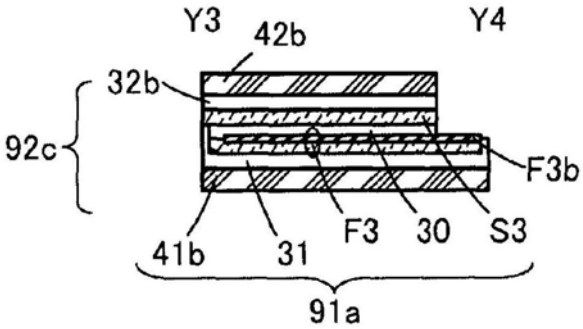


图11B1

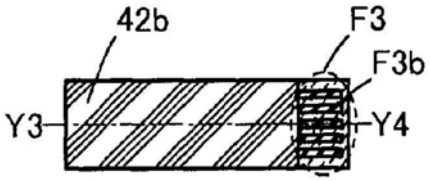


图11B2

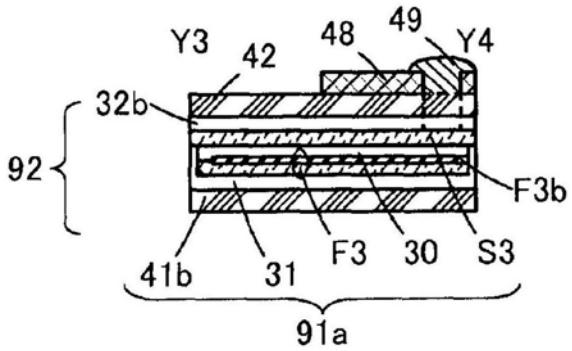


图11C1

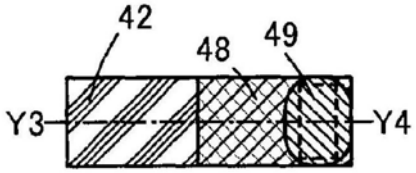


图11C2

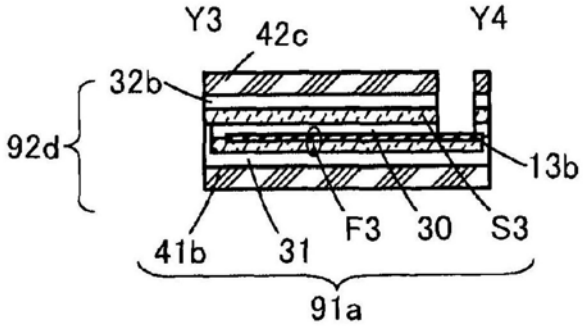


图11D1

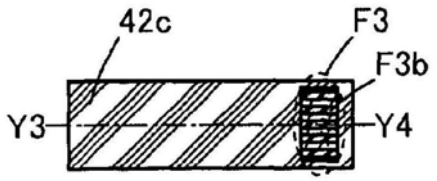


图11D2

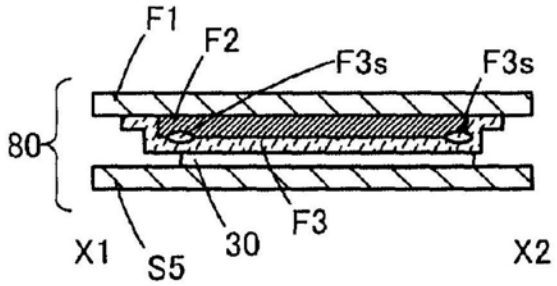


图12A1

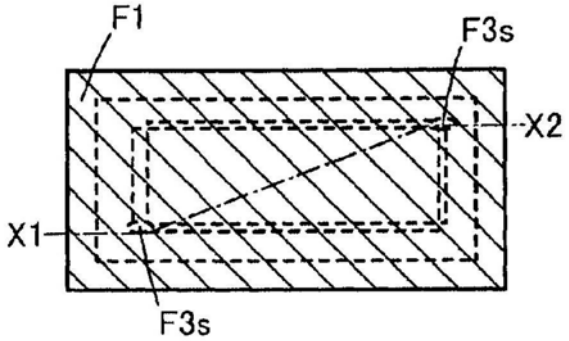


图12A2

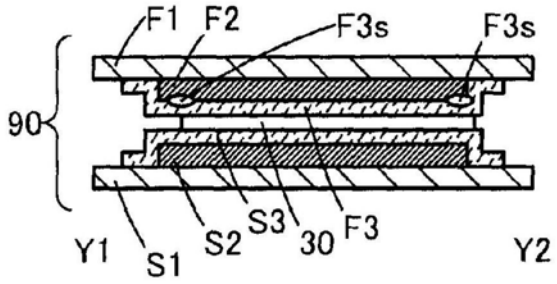


图12B1

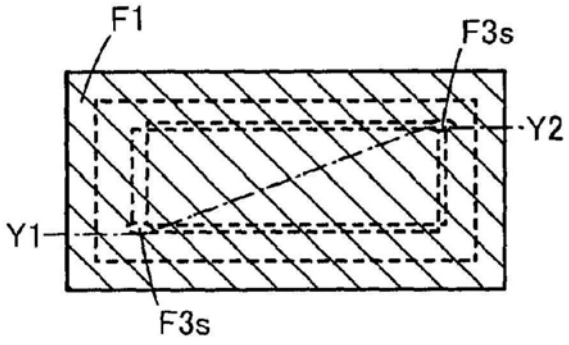

F1
F3s
Y2
Y1
F3s

图12B2

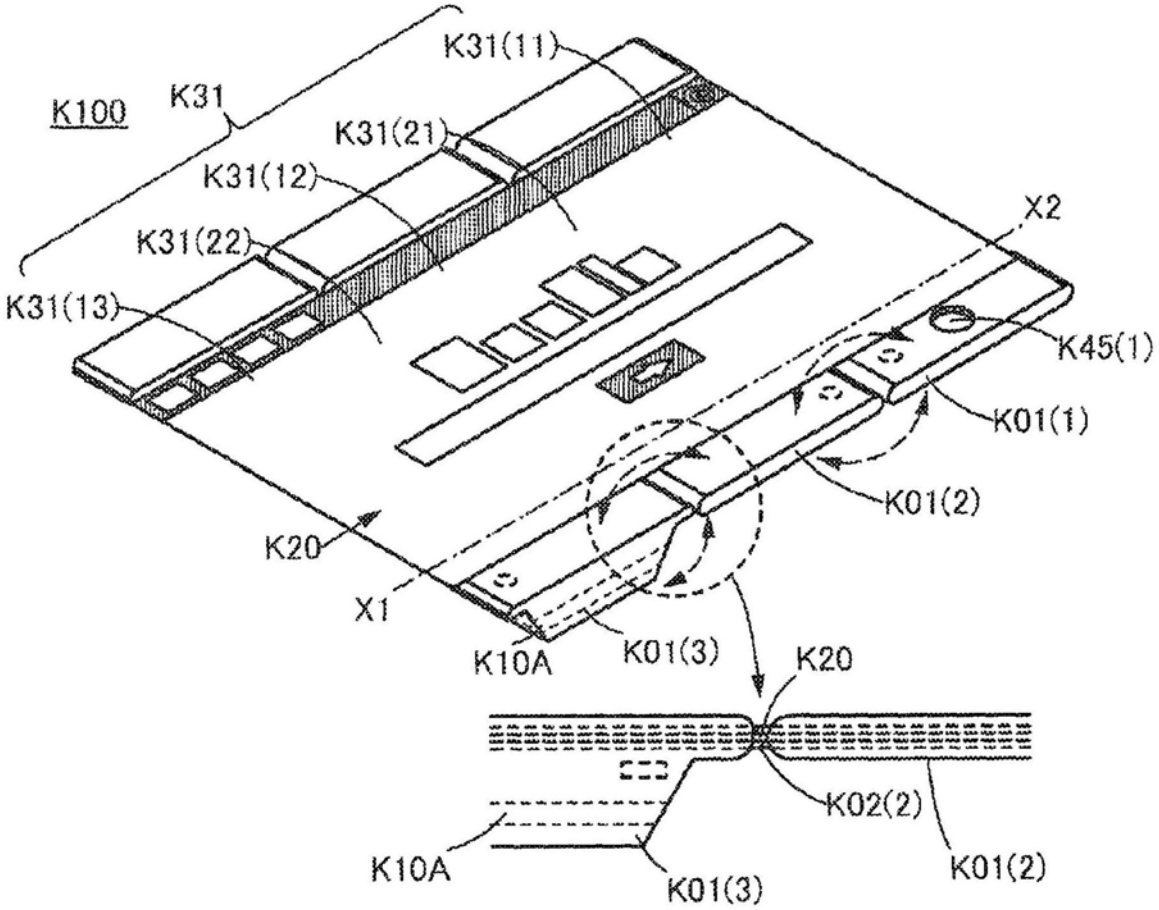

K100
K31
K31(11)
K31(21)
K31(12)
K31(22)
K31(13)
X2
K45(1)
K01(1)
K01(2)
K20
X1
K10A
K01(3)
K20
K02(2)
K10A
K01(3)
K01(2)

图13A

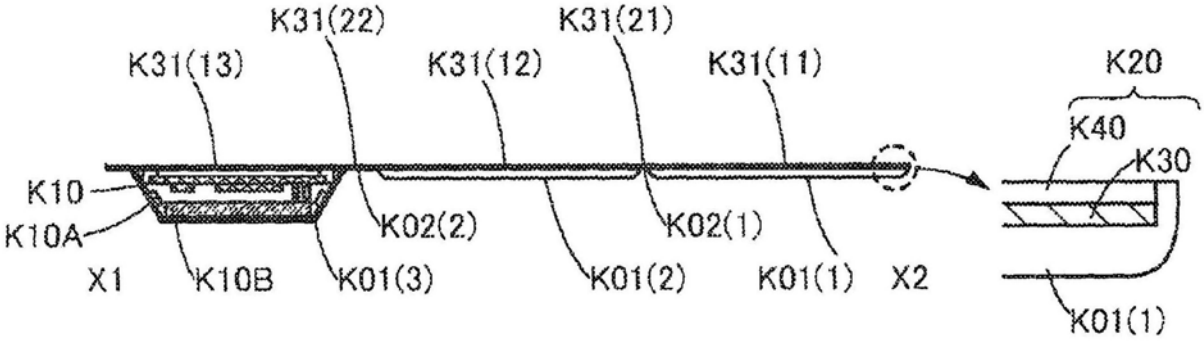


图13B

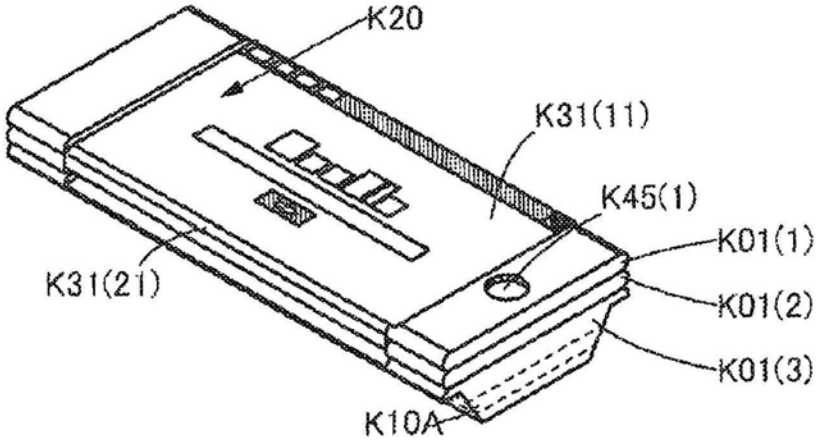


图13C

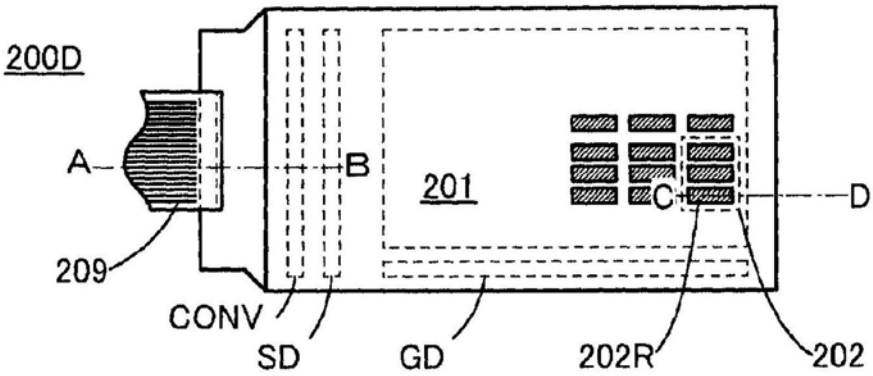


图14A

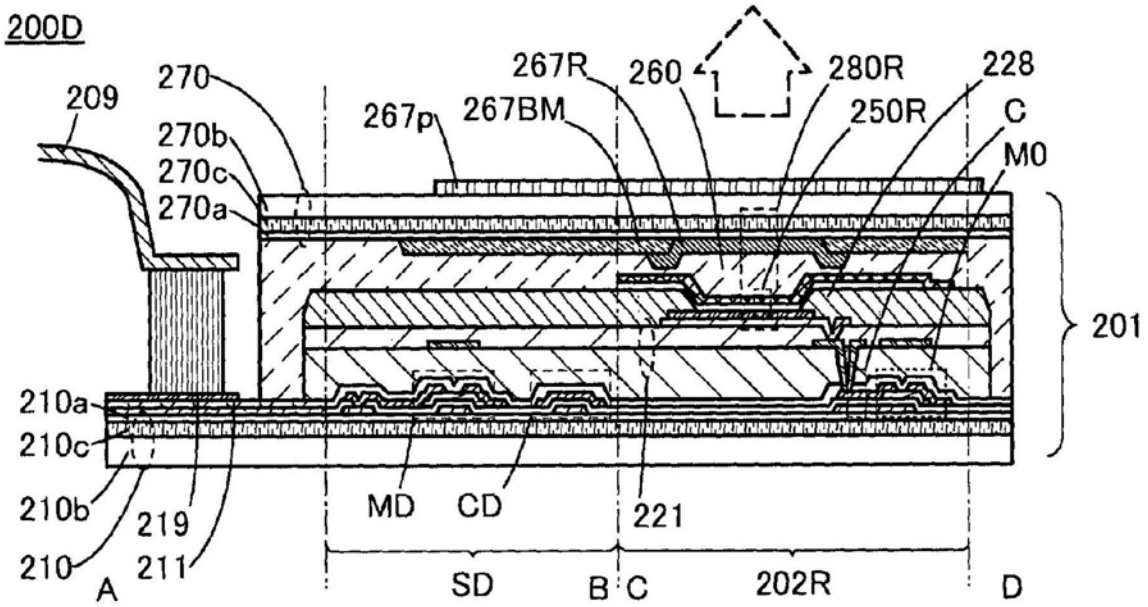


图14B

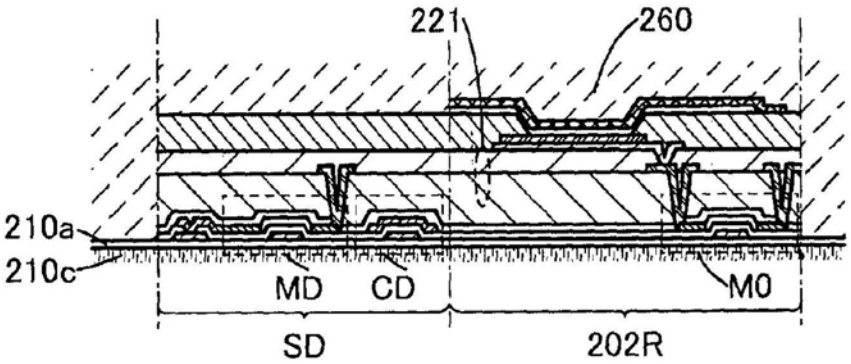


图14C

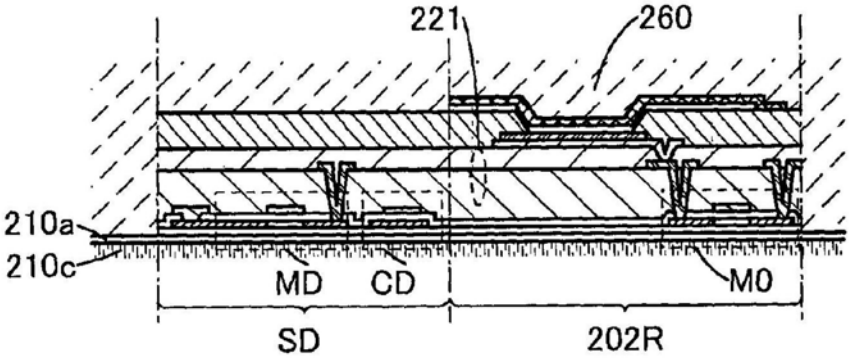


图14D