[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H01L 21/60
H01L 23/492 B23K 35/30

[12] 发明专利说明书

[21] ZL 专利号 98807229.7

[45] 授权公告日 2003 年 10 月 15 日

[11] 授权公告号 CN 1124645C

[22] 申请日 1998.6.24 [21] 申请号 98807229.7
[30] 优先权
[32] 1997. 7.14 [33] DE [31] 19730118.5
[86] 国际申请 PCT/DE98/01737 1998.6.24
[87] 国际公布 WO99/04423 德 1999.1.28
[85] 进入国家阶段日期 2000.1.14
[71] 专利权人 因芬尼昂技术股份公司
地址 联邦德国慕尼黑
[72] 发明人 H·赖歇特 M·德克尔斯
R·詹纳
审查员 郭 强

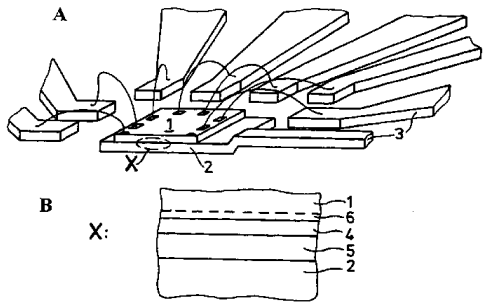
[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 马铁良 张志醒

权利要求书 1 页 说明书 4 页 附图 1 页

[54] 发明名称 制备芯片－基片－连接的方法和用于其中的焊料

[57] 摘要

本发明涉及通过应用含至少二种金属成份 X 和 Y 的二组份或多组份焊料的合金或硬焊接制备一种芯片基片连接的方法和设备，其中第一成份 X 具有特别是金或这一类的贵金属，同时第二成份 Y 在焊接过程中通过反应或溶解进入应连接材料或料层中被消耗。 焊料具有第二组份 Y 为一种超共熔的浓度。 再者本发明涉及制备一种芯片基片连接的焊料，以及含一种在基片上通过制成合金或硬焊接固定的半导体芯片(1)的半导体器件。



ISSN1008-4274

1. 通过使用一种包含二种成份的化合物焊料（5）的合金或硬焊接制备芯片－基片－连接的方法，其中金作为第一种成份 X，锡作为第二种成份 Y，所述第二种成份在焊接过程时经反应或溶解进入应连接的材料或料层中被消耗，其中所述化合物具有超低共熔浓度的锡，

其特征在于，

所述焊料（5）沉淀在芯片（1）的背面上，并且具有成份 X 与 Y 比例为 70 比 30 的重量组成。

2. 按权利要求 1 所述的方法，

其特征在于，

所述焊料通过溅射而沉淀。

3. 按权利要求 1 或 2 所述的方法，

其特征在于，

以 1μm 至 2μm 的厚度施加所述焊料。

4. 按权利要求 3 所述的方法，

其特征在于，

以 1.5μm 的厚度施加所述焊料。

5. 一种用于制备芯片－基片－连接的焊料，所述焊料包含二种成份的化合物，其中金作为第一种成份 X，锡作为第二种成份 Y，所述第二种成份在焊接过程时经反应或溶解进入应连接的材料或料层中被消耗，其中所述化合物具有超低共熔浓度的锡，

其特征在于，

所述焊料（5）具有成份 X 与 Y 比例为 70 比 30 的重量组成。

制备芯片－基片－连接的方法和用于其中的焊料

技术领域

本发明涉及通过制成合金或使用含二种金属成份X和Y的一种焊料的硬焊制备一种芯片－基片－连接的方法和设备，其中第一种成分X特别是金或这一类的贵金属。再者本发明涉及制备一种芯片－基片－连接的一种焊料，以及在基片上通过制成合金或硬焊接固定着半导体芯片的半导体器件。

背景技术

半导体芯片以其背面连接在基片上时，这些通称为芯片－或模片键合（Die－Bonding），必须按各个或共同的应用情况要求满足足够的机械强度和一个好的，热及电的传导性。芯片和基片的相容性起着一个特殊的作用，也就是说二种连接的参加者在热负荷时其膨胀系数应相适应。芯片的固定通常主要有三种不同的方法：制成合金（硬焊接），焊接（软焊接）和粘接。按所述发明优先使用的方法是制成合金或硬焊接；在Au(金)－Si(硅)－ 系统已知的焊接方法中在连接参加者的低熔点温度下将半导体芯片和基片制成一种低共熔的连接。这种温度下形成一种合金，此温度大大低于Au和Si单个组份的熔点。此温度不应高于会损坏半导体结构及其电性能。在合金制备过程中芯片和基片被加热到此种温度上，其时应用轻微压力，同时芯片为了改善接触在圆形的运动中受到磨擦。相应相图的液相－固相－曲线达到熔点时焊料为液态，焊接过程开始。由于费用原因加热过程一般很快，它不超过热力学的平衡状态。与此相反冷却过程即进行得慢得多了。首先结晶出过剩的组份，直到凝固点时重新达到低共熔的混合比例。在低共熔的熔体凝固时二种组份分开结晶，这样凝固的低共熔物的结构显示均匀的分布着Si和Au结晶体。

芯片－基片经尽可能均匀的平整的连接和小的自身内应力，使芯片的断裂趋向最小值。连接的质量受焊料的液态性能和温差自身内应力、焊料凝固以及所需温度控制。

发明内容

本发明的任务为提供制备芯片－基片连接的一种设备和一种方法，特别是通过制成合金或硬焊接以及提供适宜的焊料，使芯片断裂的危险性尽可能的小。

这些任务是由以下方法解决的。

根据本发明的通过使用一种包含二种成份的化合物焊料的合金或硬焊接制备芯片－基片－连接的方法，其中金作为第一种成份X，锡作为第二种成份Y，所述第二种成份在焊接过程时经反应或溶解进入应连接的材料或料层中被消耗，其中所述化合物具有超低共熔浓度的锡，其特征在于，所述焊料沉淀在芯片的背面上，并且具有成份X与Y比例为70比30的重量组成。

本发明还包括一种用于制备芯片－基片－连接的焊料，所述焊料包含二种成份的化合物，其中金作为第一种成份X，锡作为第二种成份Y，所述第二种成份在焊接过程时经反应或溶解进入应连接的材料或料层中被消耗，其中所述化合物具有超低共熔浓度的锡，其特征在于，所述焊料具有成份X与Y比例为70比30的重量组成。

按本发明已规定的焊料是第二组份Y的超低共熔体的浓度。这里组份Y提供了二种或多组成焊料的组份，此组份在焊接过程中通过反应或者熔解消耗在连接层中。此点也适用于多组份系统。

含超低共熔浓度锡的AuSn焊料提供了一种特别优越的低熔的焊料。AuSn焊料中Sn重量组份大于20%的焊料较优越。

本发明尤其具有下列优点。

－与已知的在晶片背面被蒸发的低共熔AuSi－或低共熔的AuGe－焊料比较，应用含超低共熔Sn－浓度的AuSn焊料将芯片合金化温度可缩小直到100℃，由此基本上缩小了热应力，从而缩小了芯片的断裂危险。从而本发明可使焊层有一较好的均匀性和浸润性。

－与低共熔的AuSn－焊料比较本发明突出的优点是提供了一较小的合金化温度。当涂层和安装Sn过程时低共熔的AuSn变少，因为AuSn和Si之间所需的阻挡层以及引线框表面（例如由银制成）在安装时Sn被接受。从而AuSn－焊料的熔融温度上升。特别是在溅射（工艺时），低共熔的AuSn在连接时

所需的制成合金温度几乎与 AuSi－制成合金的温度一样高。

－与环氧树脂－粘合比较本发明的优点是有较好的连接热传导，较好的连接均匀性和特别是安装中节药粘合剂和粘合过程。

－与预制形焊接比较本发明方法尤其是在安装中可节省费用。

优选方法是焊料沉淀在芯片背面上，特别是用贱射工艺。此点当然实现在由半导体芯片组合的晶片上，这样芯片的概念也包括组合在晶片中的芯片。

特别的优点是沉淀时应用的溅射靶具有 X 和 Y 以 70: 30 重量比的组成，也就是优选 Au/Sn＝70/30 组成。焊层厚度约为 1μm 至约 2μm，优选约 1.5μm 溅射在晶片背面上。

附图说明

下面为本发明按图中所示实例进一步详细阐述。详情见下面示意图。

图 1 AuSn 相图

图 2A 应用按本发明超低共熔的 AuSn－焊料合金的半导体芯片在接线框上示意图和

图 2B 按图 2A X－详情的放大剖面示意图。

具体实施方式

如图 1 所示，AuSn 系统的低共熔温度为 278℃，同时 Sn 和 Au（重量百分比）的相应组成比为 20%－80%。形成合金的温度是，此温度远远低于各个组份的熔点。下列本发明的主要构思是应用一种含超低共熔浓度锡的 AuSn 焊料，AuSn 焊料中 Sn 重量成份超过 20%。从而在 380℃下焊料是足够稀的液体用于 SOT 壳体的安装，由于 Sn 向邻近金属层扩散，AuSn 在它的组成中由富锡相向低共熔点移动，从而防止了经低共熔混合物的，富金的焊料相。AuSn－混合物的熔点温度在 Au－过量时上升很快，而在 Sn－富有时熔点上升基本上较小。按本发明富 Sn 焊料通过 Sn 损失在焊接过程中将出现连续的熔点降低。它将有利于焊接过程。特别是在焊料－引线框（如银）接触处，这里出现贫 Sn，局部出现熔点降低，它将改善焊料的流动性。由于此原因通过 Sn 过量供应在低温度下达到重复性好的安装条件。特别是在稀薄焊层时，如通常在晶片背面

涂层时，充分显露出此效应。

在图 2A 和 2B 中通过制成合金或硬焊接完成的一种半导体芯片 1 为连接提供在金属系统载体 3 的中心“小岛效应－Insel” 2 上。作为所谓的引线框的预制的金属系统载体，特别是应用塑料壳体时，提供了一种应用很广的基片形式。按 2B 放大的局部图进一步表示了详情。半导体芯片 1 的背面可见到附着的阻挡层或扩散障碍 4，它优选 Ti/Pt。参考数字 5 典型的表示薄片背面上厚度 1.5μm 的溅射焊层。而使芯片－基片－连接有足够低的欧姆，可能还需要一个掺杂层，例如 AuAs 层，或引入一种接触注入 6。

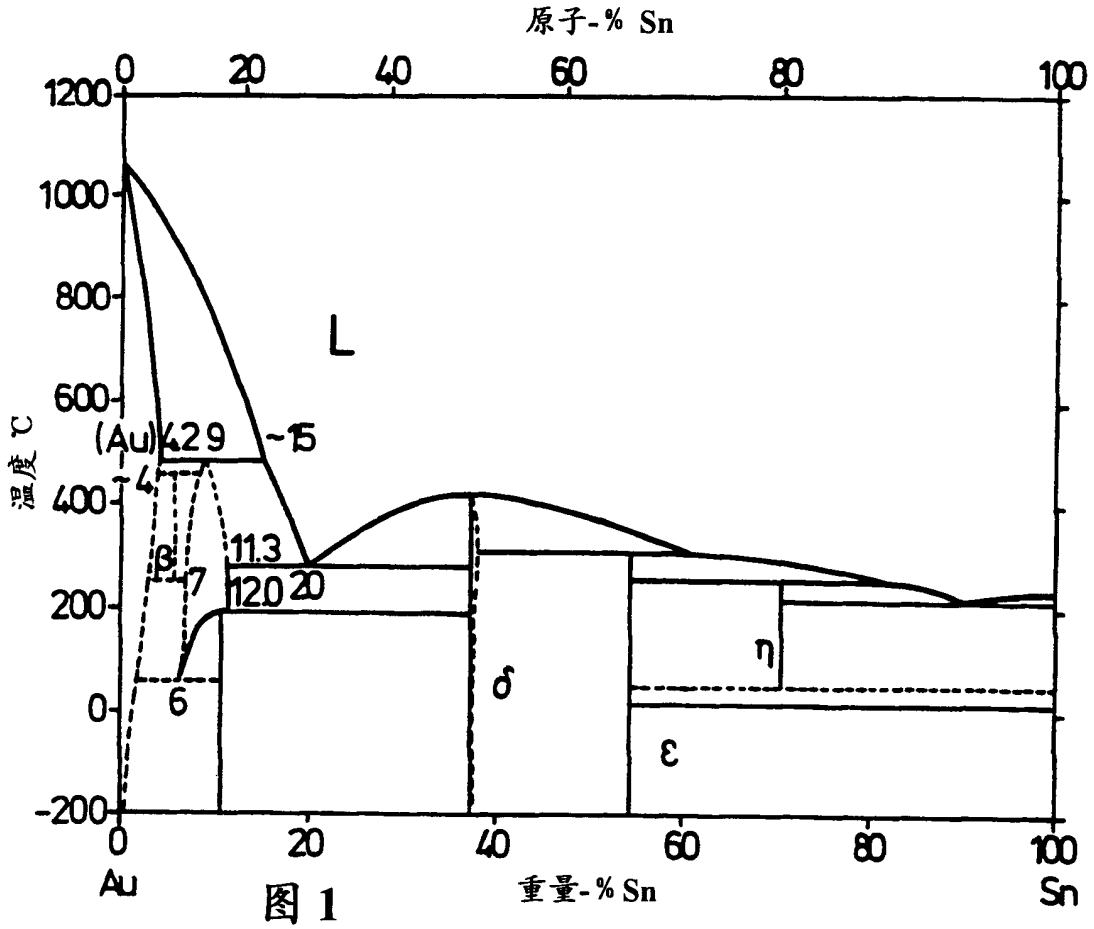

原子-% Sn
0
20
40
60
80
100
1200
1000
800
600
400
200
0
-200
温度℃
L
(Au)
429
~15
~4
β
7
11.3
120
20
6
δ
η
ε
0
20
40
60
80
100
Au
重量-% Sn
Sn

图 1

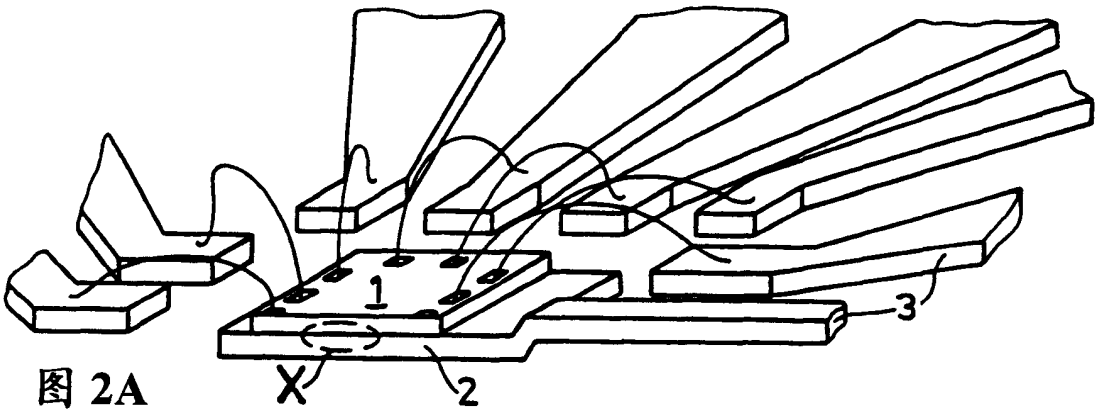

1
3
X
2

图 2A

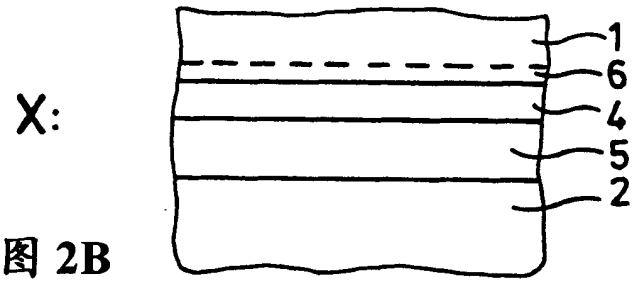

X:
1
6
4
5
2

图 2B