

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-46899

(P2019-46899A)

(43) 公開日 平成31年3月22日(2019.3.22)

| (51) Int.Cl.                 | F I          | テーマコード (参考) |
|------------------------------|--------------|-------------|
| <b>H01L 25/07 (2006.01)</b>  | H01L 25/04 C | 5F136       |
| <b>H01L 25/18 (2006.01)</b>  | H01L 23/46 Z | 5H770       |
| <b>H01L 23/473 (2006.01)</b> | H02M 7/48 Z  |             |
| <b>H02M 7/48 (2007.01)</b>   |              |             |

審査請求 未請求 請求項の数 20 O L (全 49 頁)

|           |                              |          |                                                   |
|-----------|------------------------------|----------|---------------------------------------------------|
| (21) 出願番号 | 特願2017-166609 (P2017-166609) | (71) 出願人 | 302062931<br>ルネサスエレクトロニクス株式会社<br>東京都江東区豊洲三丁目2番24号 |
| (22) 出願日  | 平成29年8月31日 (2017.8.31)       | (74) 代理人 | 110002066<br>特許業務法人筒井国際特許事務所                      |
|           |                              | (72) 発明者 | 板東 晃司<br>東京都江東区豊洲三丁目2番24号 ルネサスエレクトロニクス株式会社内       |
|           |                              | (72) 発明者 | 西山 知宏<br>東京都江東区豊洲三丁目2番24号 ルネサスエレクトロニクス株式会社内       |
|           |                              | Fターム(参考) | 5F136 CB11 DA22 DA27 EA13 FA02 FA03               |

最終頁に続く

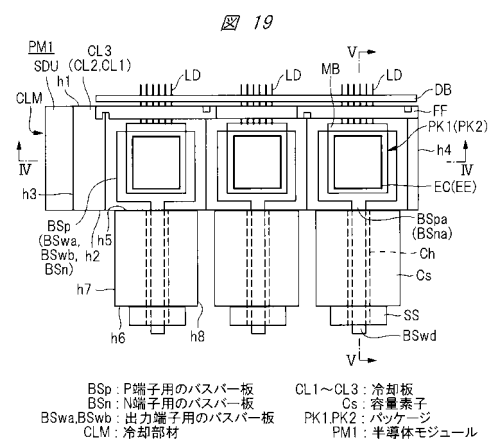
(54) 【発明の名称】 電子装置

(57) 【要約】

【課題】 パワートランジスタを備える電子装置の放熱性を向上させる。

【解決手段】 半導体モジュールPM1は、インバータ回路を構成するパッケージPK1、PK2を備えている。パッケージPK1には、ハイサイド用のパワートランジスタを有する半導体チップが内蔵され、パッケージPK2にはローサイド用のパワートランジスタを有する半導体チップが内蔵されている。このパッケージPK1、PK2の幅広の両面には、パワートランジスタのコレクタ電極に電氣的に接続された金属電極ECと、パワートランジスタのエミッタ電極に電氣的に接続された金属電極EEとが露出されている。このパッケージPK1、PK2の金属電極EC、EEには、それらより大面積のバスバー板BSp、BSwa、BSwb、BSnが接合されている。

【選択図】 図19



## 【特許請求の範囲】

## 【請求項 1】

第 1 パワートランジスタ、前記第 1 パワートランジスタの第 1 電極、前記第 1 パワートランジスタの第 2 電極および前記第 1 パワートランジスタの第 1 制御電極を有する第 1 半導体チップと、前記第 1 半導体チップの前記第 1 電極に対向し、かつ、電氣的に接続される第 1 面および前記第 1 面の反対側の第 2 面を有する第 1 金属板と、前記第 1 半導体チップの前記第 2 電極に対向し、かつ、電氣的に接続される第 3 面および前記第 3 面の反対側の第 4 面を有する第 2 金属板とを、前記第 2 面および前記第 4 面を露出させた状態で、封止する第 1 封止体と、

第 2 パワートランジスタ、前記第 2 パワートランジスタの第 3 電極、前記第 2 パワートランジスタの第 4 電極および前記第 2 パワートランジスタの第 2 制御電極を有する第 2 半導体チップと、前記第 2 半導体チップの前記第 3 電極に対向し、かつ、電氣的に接続される第 5 面および前記第 5 面の反対側の第 6 面を有する第 3 金属板と、前記第 2 半導体チップの前記第 4 電極に対向し、かつ、電氣的に接続される第 7 面および前記第 7 面の反対側の第 8 面を有する第 4 金属板とを、前記第 6 面および前記第 8 面を露出させた状態で、封止する第 2 封止体と、

前記第 1 金属板の前記第 2 面に第 1 導体層を介して電氣的に接続される第 9 面および前記第 9 面の反対側の第 10 面を有する第 1 端子と、

前記第 4 金属板の前記第 8 面に第 2 導体層を介して電氣的に接続される第 11 面および前記第 11 面の反対側の第 12 面を有する第 2 端子と、

前記第 2 金属板の前記第 4 面および前記第 3 金属板の第 6 面に第 3 導体層を介して電氣的に接続される出力端子と、

を備え、

前記第 1 端子の平面視の面積は、前記第 1 金属板の平面視の面積より大きく、

前記第 2 端子の平面視の面積は、前記第 4 金属板の平面視の面積より大きく、

前記出力端子の平面視の面積は、前記第 2 金属板の平面視の面積または前記第 3 金属板の平面視の面積より大きい、電子装置。

## 【請求項 2】

請求項 1 記載の電子装置において、

前記第 1 端子は、前記第 1 パワートランジスタの配置領域を平面視で内包し、

前記第 2 端子は、前記第 2 パワートランジスタの配置領域を平面視で内包し、

前記出力端子は、前記第 1 パワートランジスタの配置領域および前記第 2 パワートランジスタの配置領域を平面視で内包する、電子装置。

## 【請求項 3】

請求項 2 記載の電子装置において、

前記第 1 端子は、前記第 1 金属板を平面視で内包し、

前記第 2 端子は、前記第 4 金属板を平面視で内包し、

前記出力端子は、前記第 2 金属板および前記第 3 金属板を平面視で内包する、電子装置

。

## 【請求項 4】

請求項 2 記載の電子装置において、

前記第 1 端子は、前記第 1 封止体を平面視で内包し、

前記第 2 端子は、前記第 2 封止体を平面視で内包し、

前記出力端子は、前記第 1 封止体および前記第 2 封止体を平面視で内包する、電子装置

。

## 【請求項 5】

請求項 1 記載の電子装置において、

前記第 1 端子の前記第 10 面は、第 1 絶縁体を介して第 1 冷却体と接続され、

前記第 2 端子の前記第 12 面は、第 2 絶縁体を介して第 2 冷却体と接続されている、電子装置。

10

20

30

40

50

## 【請求項 6】

請求項 5 記載の電子装置において、  
前記第 1 冷却体は、前記第 1 端子を平面視で内包し、  
前記第 2 冷却体は、前記第 2 端子を平面視で内包する、電子装置。

## 【請求項 7】

請求項 1 記載の電子装置において、  
前記出力端子は、  
前記第 2 金属板の前記第 4 面に対向し、かつ、電氣的に接続される第 1 3 面と、  
前記第 1 3 面の反対側の第 1 4 面と、  
前記第 3 金属板の前記第 6 面に対向し、かつ、電氣的に接続される第 1 5 面と、  
前記第 1 5 面の反対側の第 1 6 面と、  
を有し、  
前記第 1 4 面と前記第 1 6 面とは対向しており、  
前記第 1 4 面と前記第 1 6 面との間には、第 3 冷却体が配置され、  
前記第 1 4 面は、第 3 絶縁体を介して前記第 3 冷却体と接続され、  
前記第 1 6 面は、第 4 絶縁体を介して前記第 3 冷却体と接続されている、電子装置。

10

## 【請求項 8】

請求項 7 記載の電子装置において、  
前記第 1 端子の前記第 1 0 面は、第 5 絶縁体を介して第 4 冷却体と接続され、  
前記第 2 端子の前記第 1 2 面は、第 6 絶縁体を介して第 5 冷却体と接続されている、電  
子装置。

20

## 【請求項 9】

請求項 7 記載の電子装置において、  
前記出力端子の前記第 1 4 面と前記第 1 6 面との間には、前記第 1 4 面および前記第 1  
6 面に接合された導体部材が設けられている、電子装置。

## 【請求項 10】

請求項 1 記載の電子装置において、  
前記第 1 端子の前記第 1 0 面と、前記第 2 端子の前記第 1 2 面とが対向するように配置  
され、  
前記第 1 端子の前記第 1 0 面と前記第 2 端子の前記第 1 2 面との間には第 6 冷却体が配  
置され、  
前記第 1 端子の前記第 1 0 面は、第 7 絶縁体を介して前記第 6 冷却体と接続され、  
前記第 2 端子の前記第 1 2 面は、第 8 絶縁体を介して前記第 6 冷却体と接続される、電  
子装置。

30

## 【請求項 11】

請求項 10 記載の電子装置において、  
前記出力端子は、  
前記第 2 金属板の前記第 4 面に対向し、かつ、電氣的に接続される第 1 3 面と、  
前記第 1 3 面の反対側の第 1 4 面と、  
前記第 3 金属板の前記第 6 面に対向し、かつ、電氣的に接続される第 1 5 面と、  
前記第 1 5 面の反対側の第 1 6 面と、  
を有し、  
前記出力端子の前記第 1 4 面は、第 9 絶縁体を介して第 7 冷却体と接続され、  
前記出力端子の前記第 1 6 面は、第 10 絶縁体を介して第 8 冷却体と接続される、電子  
装置。

40

## 【請求項 12】

請求項 1 記載の電子装置において、  
前記出力端子は、  
前記第 2 金属板の前記第 4 面および前記第 3 金属板の前記第 6 面に対向し、かつ、電氣  
的に接続される第 1 7 面と、

50

前記第 1 7 面の反対側の第 1 8 面と、  
を有し、

前記第 1 8 面は、第 1 1 絶縁体を介して第 9 冷却体と接続されている、電子装置。

【請求項 1 3】

請求項 1 2 記載の電子装置において、

前記第 1 端子の引出部および前記第 2 端子の引出部が、前記第 1 封止体および前記第 2 封止体の間に配置され、前記出力端子の前記第 1 7 面から遠ざかる方向に延在し、

前記第 1 端子と前記第 2 端子との間に電氣的に接続される容量素子が、前記第 1 端子の引出部および前記第 2 端子の引出部の延在先に配置されている、電子装置。

【請求項 1 4】

請求項 1 3 記載の電子装置において、

前記第 1 端子の前記第 1 0 面は、第 1 2 絶縁体を介して第 1 0 冷却体と接続され、

前記第 2 端子の前記第 1 2 面は、第 1 3 絶縁体を介して第 1 1 冷却体と接続されている、電子装置。

【請求項 1 5】

請求項 1 2 記載の電子装置において、

前記第 1 端子の引出部および前記第 2 端子の引出部が、前記第 1 封止体および前記第 2 封止体の間に配置され、前記出力端子の前記第 1 7 面に沿って延在し、

前記第 1 端子の前記第 1 0 面および前記第 2 端子の前記第 1 2 面は、共通の絶縁体を介して共通の冷却体と接続されている、電子装置。

【請求項 1 6】

請求項 1 記載の電子装置において、

前記第 1 端子の引出部と前記第 2 端子の引出部とが、前記第 1 封止体と前記第 2 封止体との間に配置されている、電子装置。

【請求項 1 7】

請求項 1 記載の電子装置において、

前記第 1 封止体は、前記第 1 制御電極に電氣的に接続される第 1 制御端子を部分的に露出させた状態で備え、

前記第 2 封止体は、前記第 2 制御電極に電氣的に接続される第 2 制御端子を部分的に露出させた状態で備え、

前記出力端子は、第 1 辺と、前記第 1 辺の反対側の第 2 辺とを有し、

前記第 1 制御端子および前記第 2 制御端子は、前記第 2 辺側に配置され、

前記出力端子の引出部は、前記第 1 辺側に配置される、電子装置。

【請求項 1 8】

請求項 1 記載の電子装置において、

前記第 1 封止体は、前記第 1 制御電極に電氣的に接続される第 1 制御端子を部分的に露出させた状態で備え、

前記第 2 封止体は、前記第 2 制御電極に電氣的に接続される第 2 制御端子を部分的に露出させた状態で備え、

前記出力端子は、第 1 辺と、前記第 1 辺の反対側の第 2 辺とを有し、

前記第 1 制御端子および前記第 2 制御端子は、前記第 2 辺側に配置され、

前記第 1 端子の引出部および前記第 2 端子の引出部は、前記第 1 辺側に配置される、電子装置。

【請求項 1 9】

請求項 1 記載の電子装置において、

前記第 1 端子と前記第 2 端子との間に電氣的に接続される容量素子を備え、

前記容量素子は、第 3 辺を有し、

前記出力端子は、前記第 3 辺に対向する第 4 辺と、前記第 4 辺に交差する第 5 辺とを有し、

前記出力端子の前記第 4 辺の長さは、前記第 5 辺の長さより大きく、

10

20

30

40

50

前記容量素子の前記第 3 辺と前記出力端子の前記第 4 辺との間隔は、前記出力端子の前記第 5 辺の長さより小さい、電子装置。

【請求項 20】

請求項 1 記載の電子装置において、

前記第 1 パワートランジスタと前記第 2 パワートランジスタとは、前記第 1 端子と前記第 2 端子との間に直列に接続されてインバータ回路を構成する、電子装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子装置に関し、例えば、パワートランジスタを備える電子装置技術に関する。

10

【背景技術】

【0002】

パワートランジスタを備える半導体装置については、例えば、特許文献 1、2 に記載がある。特許文献 1 には、積層された半導体チップの向かい合う主面側同士が共通の金属配線層に電氣的に接続され、上下の半導体チップが平面的に重なり合わない領域に、半導体チップの制御電極と電氣的に接続される制御電極取り出し用金属配線層を設けた構造が開示されている。また、特許文献 2 には、ハイサイド装置とローサイド装置とが共通導電インターフェースを介して積層されて互いに電氣的、機械的および熱的に結合されている構造が開示されている。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2004-140068 号公報

【特許文献 2】特開 2013-21318 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

パワートランジスタを備える電子装置では、信頼性や電氣的特性を向上させる観点等から、さらなる放熱性の向上が望まれている。

30

【0005】

その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0006】

一実施の形態における電子装置では、第 1 封止体と第 2 封止体とを有する。第 1 封止体は、第 1 パワートランジスタを有する第 1 半導体チップと、第 1 半導体チップの第 1 電極に電氣的に接続される第 1 金属板と、第 1 半導体チップの第 2 電極に電氣的に接続される第 2 金属板とを有する。第 1 金属板は、前記第 1 電極に対向し、かつ、電氣的に接続される第 1 面と、前記第 1 面の反対側の第 2 面とを有し、前記第 2 面が第 1 封止体から露出されている。第 1 封止体の第 2 金属板は、前記第 2 電極に対向し、かつ、電氣的に接続される第 3 面と、前記第 3 面の反対側の第 4 面とを有し、前記第 4 面が第 2 封止体から露出されている。第 2 封止体は、第 2 パワートランジスタを有する第 2 半導体チップと、第 2 半導体チップの第 3 電極に電氣的に接続される第 3 金属板と、第 2 半導体チップの第 4 電極に電氣的に接続される第 4 金属板とを有する。第 3 金属板は、前記第 3 電極に対向し、かつ、電氣的に接続される第 5 面と、前記第 5 面の反対側の第 6 面とを有し、前記第 6 面が第 2 封止体から露出されている。第 4 金属板は、前記第 4 電極に対向し、かつ、電氣的に接続される第 7 面と、前記第 7 面の反対側の第 8 面とを有し、前記第 8 面が第 2 封止体から露出されている。第 1 封止体の第 1 金属板の第 2 面は、第 1 導体層を介して第 1 端子と電氣的に接続されている。第 2 封止体の第 4 金属板の第 8 面は、第 2 導体層を介して第 2

40

50

端子と電氣的に接続されている。さらに、第 1 封止体の第 2 金属板の第 4 面および第 2 封止体の第 3 金属板の第 6 面は、第 3 導体層を介して出力端子と電氣的に接続されている。そして、第 1 端子の平面視の面積は、第 1 金属板の平面視の面積より大きく、第 2 端子の平面視の面積は、第 4 金属板の平面視の面積より大きく、出力端子の平面視の面積は、第 2 金属板の平面視の面積または第 3 金属板の平面視の面積より大きい。

【発明の効果】

【0007】

一実施の形態によれば、パワートランジスタを備える電子装置の放熱性を向上させることができる。

【図面の簡単な説明】

10

【0008】

【図 1】左は本発明者が検討した三相インバータ回路を構成するパワートランジスタを収容するパッケージの平面図、右は図 1 左のパッケージの反対面の平面図である。

【図 2】図 1 のパッケージの透過平面図である。

【図 3】図 1 の I-I 線の断面図である。

【図 4】図 1～図 3 のパッケージで構成された半導体モジュールの放熱構造例の断面図である。

【図 5】一実施の形態のパッケージの透過平面図である。

【図 6】図 5 の I-I 線の概略断面図である。

【図 7】左は発明者が検討した放熱構造の放熱状態の説明図、右は図 7 左の放熱構造の熱分布の図である。

20

【図 8】左は図 6 の放熱構造の放熱状態の説明図、右は図 8 左の放熱構造の熱分布の図である。

【図 9】実施の形態 1 の半導体モジュールを有するモータ駆動システムの要部回路図である。

【図 10】図 9 のモータ駆動システムの三相インバータ回路を構成するハーフブリッジ回路の回路図である。

【図 11】左は実施の形態 1 に係るパッケージの平面図、右は図 11 左のパッケージの反対面の平面図である。

【図 12】図 11 のパッケージの透過平面図である。

30

【図 13】図 11 左の I-I-I 線の断面図である。

【図 14】図 13 の破線で囲んだ領域の拡大断面図である。

【図 15】左はトランジスタが形成された半導体チップの主面の平面図、右は図 15 左の半導体チップの主面の反対側の主面の平面図である。

【図 16】図 15 の半導体チップの要部断面図である。

【図 17】左はダイオードが形成された半導体チップの主面の平面図、右は図 17 左の半導体チップの主面の反対側の主面の平面図である。

【図 18】図 17 の半導体チップの要部断面図である。

【図 19】実施の形態 1 の半導体モジュールの平面図である。

【図 20】図 19 の I-V-I 線の断面図である。

40

【図 21】図 19 の半導体モジュールを構成する容量素子の正面図である。

【図 22】図 19 の V-V 線の断面図である。

【図 23】図 20 の破線で囲んだ領域の拡大断面図である。

【図 24】左右は図 19 の半導体モジュールの単位構造体の要部平面図である。

【図 25】図 19 の半導体モジュールの単位構造体の要部拡大平面図である。

【図 26】図 19 の V-V 線の概略要部断面図である。

【図 27】図 19 の半導体モジュールの冷却水の循環例を示した平面図である。

【図 28】図 27 の半導体モジュールの単位構造体の要部拡大平面図である。

【図 29】図 19 の半導体モジュールを構成するパッケージの製造工程のフローを示す説明図である。

50

- 【図 30】図 29 の工程後のパッケージの製造工程のフローを示す説明図である。
- 【図 31】図 30 の工程後のパッケージの製造工程のフローを示す説明図である。
- 【図 32】図 31 の工程後のパッケージの製造工程のフローを示す説明図である。
- 【図 33】図 19 の半導体モジュールの組立フローを示す説明図である。
- 【図 34】図 19 の半導体モジュールの組立工程中の要部断面図である。
- 【図 35】図 34 の工程後の半導体モジュールの組立工程中の要部断面図である。
- 【図 36】図 35 の工程後の半導体モジュールの組立工程中の要部断面図である。
- 【図 37】図 36 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 38】図 37 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 39】図 38 の工程後の半導体モジュールの組立工程中の平面図である。 10
- 【図 40】図 39 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 41】図 40 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 42】図 41 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 43】図 42 の工程後の半導体モジュールの組立工程中の平面図である。
- 【図 44】実施の形態 1 の変形例 1 の半導体モジュールの平面図である。
- 【図 45】図 44 の V I I I - V I I I 線の断面図である。
- 【図 46】図 44 の I X - I X 線の断面図である。
- 【図 47】図 45 の破線で囲んだ領域の拡大断面図である。
- 【図 48】左は図 44 の半導体モジュールの単位構造体の要部斜視図、右は図 48 左の半  
導体モジュールの単位構造体の要部分解斜視図である。 20
- 【図 49】図 44 の X - X 線の概略要部断面図である。
- 【図 50】図 44 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位  
構造体の要部拡大平面図である。
- 【図 51】図 44 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位  
構造体の要部拡大断面図である。
- 【図 52】実施の形態 1 の変形例 2 の半導体モジュールの平面図である。
- 【図 53】図 52 の V I I I - V I I I 線の断面図である。
- 【図 54】図 52 の X I - X I 線の断面図である。
- 【図 55】図 53 の破線で囲んだ領域の拡大断面図である。
- 【図 56】図 52 の X - X 線の概略要部断面図である。 30
- 【図 57】実施の形態 2 に係る半導体モジュールの単位構造体の平面図である。
- 【図 58】図 57 の半導体モジュールの単位構造体の透過平面図である。
- 【図 59】図 58 の半導体モジュールの要部拡大平面図である。
- 【図 60】図 59 の半導体モジュールの概略斜視図である。
- 【図 61】図 57 の半導体モジュールを構成するパッケージと出力端子用のバスバー板と  
を抜き出して示した要部平面図である。
- 【図 62】図 57 の半導体モジュールを構成するパッケージと上段側の冷却板とを抜き出  
して示した要部平面図である。
- 【図 63】図 57 および図 58 の X I I - X I I 線の断面図である。
- 【図 64】図 57 および図 58 の X I I - X I I 線の概略要部断面図である。 40
- 【図 65】図 57 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位  
構造体の要部平面図である。
- 【図 66】実施の形態 2 の変形例 1 に係る半導体モジュールの単位構造体の平面図である  
。
- 【図 67】図 66 の半導体モジュールの要部斜視図である。
- 【図 68】図 66 の半導体モジュールを構成するパッケージと出力端子用のバスバー板と  
を抜き出して示した要部平面図である。
- 【図 69】図 66 の半導体モジュールを構成するパッケージと P 端子用のバスバー板およ  
び N 端子用のバスバー板とを抜き出して示した要部平面図である。
- 【図 70】図 66 の X I I - X I I 線の断面図である。 50

【図 7 1】図 6 6 の半導体モジュールの概略要部斜視図である。

【発明を実施するための形態】

【0009】

(本願における記載形式・基本的用語・用法の説明)

本願において、実施の態様の記載は、必要に応じて、便宜上複数のセクション等に分けて記載するが、特にそうでない旨明示した場合を除き、これらは相互に独立別個のものではなく、記載の前後を問わず、単一の例の各部分、一方が他方の一部詳細または一部または全部の変形例等である。また、原則として、同様の部分は繰り返しの説明を省略する。また、実施の態様における各構成要素は、特にそうでない旨を明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、必須のものではない。

10

【0010】

同様に実施の態様等の記載において、材料、組成等について、「BからなるX」等であっても、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、B以外の要素を含むものを排除するものではない。たとえば、成分についていえば、「Bを主要な成分として含むX」等の意味である。たとえば、「シリコン部材」等であっても、純粋なシリコンに限定されるものではなく、SiGe（シリコン・ゲルマニウム）合金やその他シリコンを主要な成分とする多元合金、その他の添加物等を含む部材も含むものであることはいうまでもない。また、金めっき、Cu層、ニッケル・めっき等であっても、そうでない旨、特に明示した場合を除き、純粋なものだけでなく、それぞれ金、Cu、ニッケル等を主要な成分とする部材を含むものとする。

20

【0011】

さらに、特定の数値、数量に言及したときも、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、その特定の数値を超える数値であっても良いし、その特定の数値未満の数値でも良い。

【0012】

また、実施の形態の各図中において、同一または同様の部分は同一または類似の記号または参照番号で示し、説明は原則として繰り返さない。

【0013】

また、添付図面においては、却って、煩雑になる場合または空隙との区別が明確である場合には、断面であってもハッチング等を省略する場合がある。これに関連して、説明等から明らかである場合等には、平面的に閉じた孔であっても、背景の輪郭線を省略する場合がある。更に、断面でなくとも、空隙でないことを明示するため、あるいは領域の境界を明示するために、ハッチングやドットパターンを付すことがある。

30

【0014】

また、本明細書において、「電子部品」とは、電子を利用した部品を意味し、特に、半導体内の電子を利用した部品は「半導体部品」となる。この「半導体部品」の例としては、半導体チップを挙げることができる。したがって、「半導体チップ」を包含する語句が「半導体部品」であり、「半導体部品」の上位概念が「電子部品」となる。

【0015】

また、本明細書において、「半導体装置」とは、半導体部品と、この半導体部品と電気的に接続された外部接続端子とを備える構造体であり、かつ、半導体部品が封止体で覆われている構造体を意味する。特に、「半導体装置」は、外部接続端子によって、外部装置と電気的に接続可能に構成されている。

40

【0016】

さらに、本明細書において、「パワートランジスタ」とは、複数の単位トランジスタ（セルトランジスタ）を並列接続する（例えば、数千個から数万個の単位トランジスタを並列接続する）ことで、単位トランジスタの許容電流よりも大きな電流においても単位トランジスタの機能を実現する単位トランジスタの集合体を意味する。例えば、単位トランジスタがスイッチング素子として機能する場合、「パワートランジスタ」は、単位トランジ

50

スタの許容電流よりも大きな電流にも適用可能なスイッチング素子となる。スイッチング素子を構成する「パワートランジスタ」として、I G B T (Insulated Gate Bipolar Transistor) と、パワーM O S F E T (Metal Oxide Semiconductor Field Effect Transistor) と、バイポーラトランジスタ (Bipolar Transistor) を例示できる。本明細書において、「パワートランジスタ」という用語は、例えば、「パワーM O S F E T」、「I G B T」および「バイポーラトランジスタ」を包含する上位概念を示す語句として使用している。また、パワートランジスタを備える半導体チップのことを、パワー半導体チップと呼ぶ場合がある。

#### 【0017】

##### ＜発明者の検討＞

電気自動車、ハイブリッド型電気自動車またはプラグインハイブリッド型電気自動車等（以下、電気自動車等という）では、走行時の動力源として、モータが使用されている。このモータには、例えば、三相インバータ回路が電氣的に接続されており、その三相インバータ回路によってモータの動作が制御されている。すなわち、モータに供給する三相交流電力の電圧や周波数を三相インバータ回路によりきめ細やかに制御することで、電気自動車等の走行性の向上と、エネルギー効率の向上とが図られている。

#### 【0018】

図1左は本発明者が検討した三相インバータ回路を構成するパワートランジスタを収容するパッケージの平面図、図1右は図1左のパッケージの反対面の平面図、図2は図1のパッケージの透過平面図、図3は図1のI-I線の断面図である。

#### 【0019】

図1に示すように、パッケージP K 0は、両面電極型の構造になっている。すなわち、パッケージP K 0を構成する封止体M B 0の厚さ方向に交差する両面には、それぞれ金属電極E C 0, E E 0が露出した状態で設置されている。金属電極E C 0, E E 0は、共に平面視で四角形状に形成されているが、金属電極E C 0の平面積の方が金属電極E E 0の平面積より大きい。また、パッケージP K 0の封止体M B 0の短辺側の一側面からは、その側面にほぼ垂直に複数の外部端子L D 0が突出されている。

#### 【0020】

また、図2および図3に示すように、パッケージP K 0の封止体M B 0の内部には、2個の半導体チップC T 0, C D 0が横並びに配置されている。この2個の半導体チップC T 0, C D 0は、2枚の金属電極E E 0, E C 0に挟まれた状態で封止体M B 0内に収容されている。一方の半導体チップC T 0には、例えば、I G B Tが形成され、他方の半導体チップC D 0には、例えば、フリーホイールダイオードが形成されている。

#### 【0021】

I G B Tが形成された半導体チップC T 0のコレクタ電極と、フリーホイールダイオードが形成された半導体チップC D 0のカソード電極とは、導電性接着層を介して大面積の金属電極E C 0に接合され、この金属電極E C 0を通じて互いに電氣的に接続されている。一方、I G B Tが形成された半導体チップC T 0のエミッタ電極と、フリーホイールダイオードが形成された半導体チップC D 0のアノード電極とは、導電性接着層を介して小面積の金属電極E E 0に接合され、この金属電極E E 0を通じて互いに電氣的に接続されている。

#### 【0022】

また、I G B Tが形成された半導体チップC T 0のコレクタ電極は、大面積の金属電極E C 0を通じて外部端子L D 0と電氣的に接続されている。また、I G B Tが形成された半導体チップC T 0のエミッタ電極は、ボンディングワイヤB W 0を通じて、別の外部端子L D 0と電氣的に接続されている。さらに、I G B Tが形成された半導体チップC T 0のゲート電極は、ボンディングワイヤB W 0を通じて、さらに別の外部端子L D 0と電氣的に接続されている。

#### 【0023】

次に、本発明者は、上記したパッケージP K 0で構成される半導体モジュール（電子装

10

20

30

40

50

置)の放熱構造について検討した。図4は図1～図3のパッケージで構成された半導体モジュールの放熱構造例の断面図である。ここでは、半導体モジュールの一例として、上記三相インバータ回路の一部のハーフブリッジ回路(すなわち、1単位のインバータ回路)を構成する2個のパッケージPK0、PK0を示している。一方のパッケージPK0はインバータ回路のハイサイド用であり、他方のパッケージPK0はインバータ回路のローサイド用である。

#### 【0024】

ドライバボードDB0のパッケージ実装面上には、例えば、水冷式の冷却部材の冷却板CL0、CL0がパッケージ実装面に対してほぼ垂直に設置されている。2個のパッケージPK0、PK0は、その各々の大面積の金属電極EC0、EC0を冷却板CL0、CL0に向けた状態で冷却板CL0、CL0上に実装されている。パッケージPK0、PK0の金属電極EC0、EC0と冷却板CL0、CL0との間には、それらを絶縁するために、例えば、絶縁性ダイボンド材のような絶縁部材(図示せず)が介在されている。パッケージPK0、PK0の各々の内部の半導体チップCT0、CD0で生じた熱は、主に大面積の金属電極EC0、EC0を通じて冷却板CL0、CL0に伝わり放散される。なお、各パッケージPK0、PK0の外部端子LD0、LD0は、ドライバボードDB0のスルーホール内に挿入されてドライバボードDB0の配線W0と電氣的に接続されている。

#### 【0025】

ところで、上記インバータ回路では、信頼性や電氣的特性を向上させる観点等から、さらなる放熱性の向上が望まれている。ここで、図4の放熱構造では、パッケージPK0の金属電極EC0と冷却板CL0との間に比較的熱抵抗が高い絶縁部材が介在されているため、さらに放熱性を高めるには、放熱面積を大きくする必要があり、インバータ回路を有する半導体モジュールを大型化する必要がある。しかし、電氣自動車等では、燃費性能の向上の観点等から車体全体の軽量化が望まれており、動力源であるモータの動作を制御する半導体モジュールに対しても小型化が望まれている。そこで、この相反する要望に応えるには、新たな視点で放熱性の向上を図る必要があると、本発明者は気付いた。

#### 【0026】

上記課題を解決する構成としては、パッケージの両面電極(金属電極)の各々に、それらより大面積の金属板を接合する構成を例示することができる。図5は一実施の形態のパッケージの透過平面図、図6は図5のII-II線の概略断面図である。

#### 【0027】

図5および図6に示すように、パッケージPKを構成する封止体MBの厚さ方向に交差する両面には、それぞれ金属電極EC、EEが露出した状態で設置されている。金属電極EC、EEは、共に平面視で四角形状に形成されており、平面積もほぼ等しい。また、パッケージPKの封止体MBの短辺側の一側面からは、その側面にほぼ垂直に複数の外部端子(第1制御端子、第2制御端子)LDが突出されている。

#### 【0028】

また、パッケージPKの封止体MBの内部には、2個の半導体チップ(以下、単にチップという)CT、CDが横並びに配置されている。この2個のチップCT、CDは、2枚の金属電極EC、EEに挟まれた状態で封止体MB内に収容されている。一方のチップCTには、例えば、IGBTが形成され、他方のチップCDには、例えば、フリーホイールダイオードが形成されている。

#### 【0029】

IGBTが形成されたチップCTのコレクタ電極と、フリーホイールダイオードが形成されたチップCDのカソード電極とは、導電性接着層等を介して金属電極ECに接合され、この金属電極ECを通じて互いに電氣的に接続されている。一方、IGBTが形成されたチップCTのエミッタ電極と、フリーホイールダイオードが形成されたチップCDのアノード電極とは、導電性接着層等を介して金属電極EEに接合され、この金属電極EEを通じて互いに電氣的に接続されている。

#### 【0030】

10

20

30

40

50

図 6 に示すように、パッケージ P K の金属電極 E C , E E は、それぞれ半田等のような導電性接着層（導電性部材、接続部材、接合材） a m , a m を介して金属板 P C , P E と接合されている。図 5 および図 6 に示すように、金属板 P C , P E の平面積は、金属電極 E C , E E の平面積より大きい。そして、金属板 P C , P E は、平面視で金属電極 E C , E E を包含するように配置されている。また、図 6 に示すように、金属板 P C , P E は、例えば、セラミック板等のような絶縁部材 i m , i m を介して冷却部材（ヒートシンク）の冷却板 C L , C L と接合されている。図 5 および図 6 に示すように、冷却板 C L , C L の平面積は、金属板 P C , P E の平面積より大きい。そして、冷却板 C L , C L は、金属板 P C , P E を包含するように配置されている。すなわち、パッケージ P K と冷却板 C L , C L との間には、金属電極 E C , E E の平面積より大きく、冷却板 C L , C L の平面積より小さい、金属板 P C , P E が介在されている。

#### 【 0 0 3 1 】

ここで、図 7 左は発明者が検討した放熱構造の放熱状態の説明図、図 7 右は図 7 左の放熱構造の熱分布の図、図 8 左は図 6 の放熱構造の放熱状態の説明図、図 8 右は図 8 左の放熱構造の熱分布の図である。なお、図 7 左および図 8 左の矢印は熱拡散の状態を示している。また、図 7 右および図 8 右ではパッケージ P K の内部において濃い部分ほど温度が高いことを示している。周囲温度は、例えば、85℃、冷媒温度は、例えば、65℃、冷却水（冷媒）の流量は、例えば、1 L / m である。

#### 【 0 0 3 2 】

図 7 に示すように、パッケージ P K の金属電極 E C 0 , E E 0 はセラミック等のような絶縁部材 i m , i m を介して冷却板 C L , C L に接合されている。この場合は、チップ C T 0 , C D 0 で生じた熱が大面積の金属電極 E C 0 , E E 0 の平面内を通じて冷却板 C L , C L に放散される。この場合の I G B T のジャンクション温度（接合部温度）は、例えば、121.3℃である。

#### 【 0 0 3 3 】

これに対して、図 8 に示すように、図 6 のパッケージ P K の放熱構造の場合は、チップ C T , C D で生じた熱が大面積の金属電極 E C , E E から、さらに金属電極 E C , E E より大面積の金属板 P C , P E で拡散されて冷却板 C L , C L に放散される。このため、図 7 の場合より熱拡散を増大させることができる。この場合の I G B T のジャンクション温度（接合部温度）は、例えば、110.4℃であり、図 7 の場合よりジャンクション温度を10℃下げることができる。したがって、半導体モジュールを大型化することなく、放熱性を向上させることができる。特に、図 5、図 6 および図 8 の半導体モジュールの放熱構造では、例えば、1 個のパッケージ P K を 2 個の冷却板 C L , C L で挟み込む構成にしているので、放熱性をより一層向上させることができる。以下、本実施の形態の半導体モジュール（電子装置）の具体的な構成例について説明する。

#### 【 0 0 3 4 】

##### （実施の形態 1）

本実施の形態の電子装置は、例えば、電気自動車等の走行時の動力源であるモータの動作を制御するインバータ回路（電力変換回路）を有する半導体モジュールである。インバータ回路とは、直流電力を交流電力に変換する回路である。例えば、直流電源のプラスとマイナスとを交互に出力すれば、これに応じて電流の向きが逆転する。この場合、電流の向きが交互に逆転するので、出力は交流電力と考えることができる。

#### 【 0 0 3 5 】

ここで、交流電力といっても、単相交流電力や三相交流電力に代表されるように様々な形態がある。本実施の形態では、直流電力を三相の交流電力に変換する三相インバータ回路を例示する。ただし、本実施の形態の技術的思想は、三相インバータ回路に適用する場合に限らず、例えば、単相インバータ回路等、種々のインバータ回路に幅広く適用できる。

#### 【 0 0 3 6 】

##### < 三相インバータ回路の構成例 >

10

20

30

40

50

図 9 は本実施の形態 1 の半導体モジュールを有するモータ駆動システムの要部回路図、図 10 は図 9 のモータ駆動システムの三相インバータ回路を構成するハーフブリッジ回路の回路図である。

#### 【0037】

図 9 に示すように、モータ駆動システム PMS は、例えば、電気自動車等の走行時の動力源として使用するモータ MT と、そのモータ MT の動作を制御するモータ駆動回路 PWC とを有している。

#### 【0038】

モータ MT は、例えば、位相が 120 度ずれた三相（U 相、V 相、W 相）の交流電流により駆動する三相誘導モータであり、導体で構成されたロータ RT と、その周囲に配置された 3 種類のコイル（U 相用のコイル UL、V 相用のコイル VL および W 相用のコイル WL）とを備えている。このモータ MT では、U 相用のコイル UL、V 相用のコイル VL および W 相用のコイル WL の順に、位相を 120 度ずらした交流電流を流すことでロータ RT の周囲の磁界を回転させる（ロータ RT の周囲に回転磁界を発生させる）。すると、ロータ RT を横切る磁束の向きが回転することになるので、電磁誘導によりロータ RT に誘導電流が流れる。すなわち、磁界中で電流が流れるので、回転磁界とロータ RT に流れる電流との相互作用によりロータ RT に電磁力が作用して、回転磁界の回転方向と同方向にロータ RT が回転するようになっている。なお、端子 UTE は U 相のコイル UL に電氣的に接続された U 相用の端子を示し、端子 VTE は V 相のコイル VL に電氣的に接続された V 相用の端子を示し、端子 WTE は W 相のコイル WL に電氣的に接続された W 相用の端子を示している。また、ロータ RT 内の符号 N、S は N 極、S 極を示している。

#### 【0039】

モータ駆動回路 PWC は、生成した三相交流電力をモータ MT に供給し、モータ MT の動作を制御する回路であり、三相インバータ回路部（半導体モジュール、電子装置）PW1 と、制御部 PW2 とを有している。

#### 【0040】

三相インバータ回路部 PW1 は、三相交流電力を生成してモータ MT に供給する出力回路部であり、三相に対応する 3 個のインバータレグ（以下、単にレグという）LG1、LG2、LG3 を備えている。

#### 【0041】

各レグ LG1、LG2、LG3 は、図 9 および図 10 に示すように、例えば、三相インバータ回路のハーフブリッジ回路を構成する 1 単位（1 相分）のインバータ回路であり、端子 HT、LT 間に並列に接続されている。端子 HT は、相対的に高い電位側の端子（例えば正の電位が供給される正電位端子）であり、端子 LT は、相対的に低い電位側の端子（例えば負の電位が供給される負電位端子）である。

#### 【0042】

各レグ LG1、LG2、LG3 の上アームには、ハイサイド用のパッケージ（半導体装置）PK1（PK）が配置され、下アームには、ローサイド用のパッケージ（半導体装置）PK2（PK）が配置されている。このハイサイド用のパッケージ PK1 には、トランジスタ（第 1 パワートランジスタ）Tr1 およびダイオード Df1 が配置され、ローサイド用のパッケージ PK2 には、トランジスタ（第 2 パワートランジスタ）Tr2 およびダイオード Df2 が配置されている。パッケージ PK1、PK2 の構造は同じである。

#### 【0043】

各レグ LG1、LG2、LG3 のトランジスタ Tr1、Tr2 は、スイッチング素子として動作するパワートランジスタであって、例えば、IGBT で構成されている。IGBT に代えて、例えば、パワー MOSFET、バイポーラトランジスタまたは GTO（Gate Turn Off Thyristor）を用いることもできる。このトランジスタ Tr1、Tr2 は、端子 HT、LT 間に直列に接続されている。そして、このトランジスタ Tr1、Tr2 によって 1 単位のインバータ回路が構成されている。なお、図 10 の符号 C はトランジスタ Tr1、Tr2 のコレクタ電極（第 1 電極、第 3 電極）、符号 E はトランジスタ Tr1、T

r 2 のエミッタ電極（第 2 電極、第 4 電極）を示している。また、符号 G はトランジスタ T r 1, T r 2 のゲート電極（第 1 制御電極、第 2 制御電極）、符号 T g はパッケージ P K 1, P K 2 のゲート端子を示している。また、符号 T e はパッケージ P K 1, P K 2 のエミッタ端子を示し、符号 T c は P K 1, P K 2 のコレクタ端子を示している。

#### 【0044】

各レグ L G 1, L G 2, L G 3 のトランジスタ T r 1, T r 2 の出力端子（コモンノード、結線部、出力）T w は、それぞれ上記モータ M T の U 相用の端子 U T E、V 相用の端子 V T E、W 相用の端子 W T E と電氣的に接続されている。すなわち、単相ごとに 2 個のトランジスタ T r 1, T r 2 と 2 個のダイオード D f 1, D f 2 とが設けられている。すなわち、3 相で 6 個のトランジスタと 6 個のダイオードとが設けられている。

10

#### 【0045】

また、各レグ L G 1, L G 2, L G 3 のダイオード D f 1, D f 2 は、モータ M T のインダクタンスに蓄えられた還流電流を流すためのフリーホイールダイオードであり、トランジスタ T r 1, T r 2 の各々に対して逆方向に並列に接続されている。なお、図 10 の符号 K はダイオード D f 1, D f 2 のカソード電極、符号 A はダイオード D f 1, D f 2 のアノード電極を示している。ここで、三相インバータ回路部 P W 1 の出力に接続される負荷がインダクタンスを含まない抵抗の場合、還流エネルギーがないため、ダイオード D f 1, D f 2 は不要である。しかし、負荷がモータのようなインダクタンスを含む場合、オンしているスイッチとは逆方向に負荷電流が流れる。すなわち、負荷がインダクタンスを含む場合、負荷のインダクタンスから三相インバータ回路部 P W 1 へエネルギーが戻る（電流が逆流する）ことがある。

20

#### 【0046】

モータ駆動回路 P W C では、トランジスタ T r 1, T r 2 をターンオフしたときに、モータ M T のインダクタンスに蓄えられたエネルギー（ $1/2 L I^2$ ）を必ず放出しなければならない。しかし、トランジスタ T r 1, T r 2 単体では、還流電流を流す機能を持たないので、モータ M T のインダクタンスから放出されたエネルギーを開放できない。そこで、スイッチング素子用のトランジスタ T r 1, T r 2 の各々にダイオード D f 1, D f 2 を逆並列に接続することで、モータ M T のインダクタンスに蓄えられた電気エネルギーを還流することができる。以上のことから、モータ駆動回路 P W C では、トランジスタ T r 1, T r 2 の各々にダイオード D f 1, D f 2 を逆並列に接続されている。

30

#### 【0047】

端子 H T, L T 間には、容量素子 C s が電氣的に接続されている。この容量素子 C s は、平滑用のコンデンサであり、インバータ回路のサージ電圧の低減やシステム電圧の安定化を図る機能等を有している。後述するように、容量素子 C s は、各レグ L G 1, L G 2, L G 3 毎に設けられている。

#### 【0048】

このような図 10 に示すインバータ回路（ハーフブリッジ回路）では、上下のトランジスタ T r 1, T r 2 を交互に導通させて、そのオン時間を変えることで出力電圧を制御している。例えば、ハイサイド側のトランジスタ T r 1 をオンし、ローサイド側のトランジスタ T r 2 をオフすると、電流 I s s は、端子 H T からトランジスタ T r 1 を通じて出力端子 T w に流れ、モータ M T に流れる。次に、トランジスタ T r 1, T r 2 をオフすると、電流は、端子 L T、ダイオード D f 2、出力端子 T w およびモータ M T に流れる。次に、ハイサイド側のトランジスタ T r 1 をオフし、ローサイド側のトランジスタ T r 2 をオンすると、電流 I d d は、モータ M T、出力端子 T w、トランジスタ T r 2 および端子 L T に流れる。次に、トランジスタ T r 1, T r 2 をオフすると、電流は、モータ M T、出力端子 T w、ダイオード D f 1 および端子 H T に流れる。

40

#### 【0049】

次に、モータ駆動回路 P W C の制御部 P W 2 は、三相インバータ回路部 P W 1 のトランジスタ T r 1, T r 2 の動作を制御する回路部であり、図 9 に示すように、ゲート駆動回路 G C と、制御回路 C N T とを有している。

50

## 【0050】

ゲート駆動回路GCは、各レグLG1, LG2, LG3のトランジスタTr1, Tr2のスイッチング動作を制御する回路であり、ハイサイド側のトランジスタTr1を駆動し制御するハイサイド用の駆動回路と、ローサイド側のトランジスタTr2を駆動し制御するローサイド用の駆動回路とを有している。そして、各ゲート駆動回路GCの各ハイサイド用の駆動回路は、各レグLG1, LG2, LG3のハイサイド側のトランジスタTr1のゲート電極G（図10参照）と電氣的に接続されている。また、各ゲート駆動回路GCの各ローサイド用の駆動回路は、各レグLG1, LG2, LG3のローサイド側のトランジスタTr2のゲート電極G（図10参照）と電氣的に接続されている。すなわち、各レグLG1, LG2, LG3のトランジスタTr1, Tr2のスイッチング動作をゲート駆動回路GCによって制御することで、直流電力を三相交流電力に変換し、その三相交流電力をモータMTに供給するようになっている。ここでは、ゲート駆動回路GCがレグLG1, LG2, LG3毎に配置されている。すなわち、1個のゲート駆動回路GCで1単位のインバータ回路の動作を制御するようになっている。ただし、変形例として、1個のゲート駆動回路GCで6個のトランジスタTr1, Tr2の動作を制御するようにしても良い。また、例えば、6個のゲート駆動回路GCの各々で6個のトランジスタTr1, Tr2の動作を制御するようにしても良い。

10

## 【0051】

制御回路CNTは、個々のゲート駆動回路GCに含まれるハイサイド用の駆動回路およびローサイド用の駆動回路のそれぞれの動作を制御する回路であり、制御機能および演算機能を有している。なお、図9では図示を省略したが、制御部PW2は、上記の他、モータ駆動回路PWCの動作を制御する種々の制御回路を含んでいても良い。例えば、ゲート駆動回路GCから出力されるゲート駆動信号や、ゲート駆動回路GCに入力される信号等のノイズを低減させるノイズフィルタ回路を設けても良い。また、例えば、三相インバータ回路部PW1を構成する電子部品の温度等を測定し、測定された電気信号のノイズフィルタリング、あるいは増幅を行う回路を設けても良い。

20

## 【0052】

＜パッケージ（半導体装置）の構成例＞

次に、図9の三相インバータ回路部PW1を構成するパッケージPK1, PK2の構造例について説明する。なお、ハイサイド用のパッケージPK1とローサイド用のパッケージPK2とは構成が同じなので、両方のパッケージPK1（PK2）を同時に説明する。

30

## 【0053】

図11左は本実施の形態1に係るパッケージの平面図、図11右は図11左のパッケージの反対面の平面図、図12は図11のパッケージの透過平面図である。なお、平面視とはチップの主面に垂直な方向から見た場合を意味する。また、「主成分」とは、部材を構成する構成材料のうち、最も多く含まれている材料成分のことをいう。例えば、「銅を主成分とする材料」という場合は、部材の材料として銅を最も多く含んでいることを意味している。本明細書で「主成分」という言葉を使用する意図は、例えば、部材が基本的に銅から構成されているが、その他に不純物を含む場合を排除するものではないことを表現するためである。

40

## 【0054】

本実施の形態1のパッケージPK1（PK2）は、上記レグ（インバータ回路）のアームを構成する1個のトランジスタTr1（Tr2）と1個のダイオードDf1（Df2）とを1個の封止体（PK1：第1封止体、PK2：第2封止体）MB内に封止したものである。この封止体MBは、例えば、エポキシ系の樹脂を主成分として含む熱硬化性樹脂からなり、その外形は、主面PSEと、その反対面側の主面PSCと、それら主面PSE, PSCに交差するように主面PSE, PSC間に位置する4つの側面とで囲まれた薄板で形成されている。なお、封止体MBの長辺の長さは、例えば、31mm程度、短辺の長さは、例えば、21mm程度、厚さは、例えば、4.3mm程度である。

## 【0055】

50

封止体MBの主面PSEには、金属電極（パッケージPK1：第2金属板、パッケージPK2：第4金属板）EEの一面が露出されている。この金属電極EEは、パッケージPK1（PK2）のエミッタ端子を構成する部材であり、露出された一方の面（パッケージPK1：第4面、パッケージPK2：第8面）とその反対側の封止された他方の面（パッケージPK1：第3面、パッケージPK2：第7面）とを有している。

【0056】

また、封止体MBの反対側の主面PSCには、金属電極（パッケージPK1：第1金属板、パッケージPK2：第3金属板）ECの一面が露出されている。この金属電極ECは、パッケージPK1（PK2）のコレクタ端子を構成する部材であり、露出された一方の面（パッケージPK1：第2面、パッケージPK2：第6面）とその反対側の封止された他方の面（パッケージPK1：第1面、パッケージPK2：第5面）とを有している。

10

【0057】

これら金属電極EE，ECは、例えば、熱伝導性および電気伝導性の高い銅（Cu）を主成分とする金属板で構成されている。また、これら金属電極EE，ECの露出面は、共に平面視で四角形状に形成されており、その平面積もほぼ等しい。

【0058】

図12に示すように、封止体MBの内部には、2個のチップCT，CDと、金属電極ECの一部と、金属電極EE（図11左参照）の一部と、複数の外部端子LDの一部と、複数のボンディングワイヤ（以下、単にワイヤという）BWとが封止されている。

【0059】

20

チップ（パッケージPK1：第1半導体チップ、パッケージPK2：第2半導体チップ）CTには上記したトランジスタTr1（図9等参照）が形成され、チップCDにはダイオードDf1（図9等参照）が形成されている。チップCTの一方の主面CSEには、トランジスタTr1（Tr2）のエミッタ電極Eと複数の信号電極（PK1：第1制御電極、PK2：第2制御電極）Sgとが配置されている。また、チップCTの一方の主面CSEの反対側の他方の主面には、トランジスタTr1（Tr2）のコレクタ電極（図12には図示せず）が配置されている。複数の信号電極（第1制御電極、第2制御電極）SgにはトランジスタTr1（Tr2）のゲート電極が含まれる。信号電極SgはワイヤBWを通じて外部端子LDと電氣的に接続されている。

【0060】

30

また、他方のチップCDの一方の主面CSAには、ダイオードDf1（Df2）のアノード電極Aが配置され、チップCDの一方の主面CSAの反対側の他方の主面には、ダイオードDf1（Df2）のカソード電極（図12には図示せず）が配置されている。

【0061】

これらチップCT，CDおよび外部端子LDは、外部端子LDの延在方向に沿って並んで配置されている。そして、チップCTは、外部端子LDとチップCDとの間に配置されている。また、チップCTは、その信号電極Sgが、エミッタ電極Eと外部端子LDとの間に位置するように配置されている。このような配置により、チップCTの信号電極Sgと外部端子LDとを接続するワイヤBWの長さを短くすることができる。

【0062】

40

上記した金属電極ECには、上記したチップCT，CDが、それぞれトランジスタTr1（Tr2）のコレクタ電極、ダイオードDf1（Df2）のカソード電極を金属電極ECに向けた状態で実装されている。すなわち、金属電極ECは、2個のチップCT，CDを搭載するダイパッド部（チップ搭載部、タブ）でもある。そして、チップCTのトランジスタTr1（Tr2）のコレクタ電極は、金属電極ECと電氣的に接続され、チップCDのダイオードDf1（Df2）のカソード電極は、金属電極ECと電氣的に接続されている。これにより、チップCTのトランジスタTr1（Tr2）のコレクタ電極とダイオードDf1（Df2）のカソード電極とは金属電極EC（コレクタ端子）を通じて電氣的に接続されている。

【0063】

50

上記した金属電極 E E (図 1 1 参照) は、その一面 (露出面とは反対面) をチップ C T のエミッタ電極 E およびチップ C D のアノード電極 A に向けた状態で配置されている。そして、チップ C T のトランジスタ T r 1 (T r 2) のエミッタ電極 E は、金属電極 E E と電氣的に接続され、チップ C D のダイオード D f 1 のアノード電極 A は、金属電極 E E と電氣的に接続されている。これにより、チップ C T のトランジスタ T r 1 (T r 2) のエミッタ電極 E とダイオード D f 1 (D f 2) のアノード電極 A とは金属電極 E E (エミッタ端子) を通じて電氣的に接続されている。

#### 【0064】

これら金属電極 E C, E E の露出面の平面視での形状は、2 個のチップ C T, C D を内包する大きな長方形に形成されている。すなわち、金属電極 E C, E E の各々の平面積 (露出面積) は、チップ C T, C D の各々の平面積の合計より大きい。したがって、金属電極 E C で構成されるコレクタ端子の平面積 (露出面積) および金属電極 E E で構成されるエミッタ端子の平面積 (露出面積) を大きく確保することができる。

#### 【0065】

パッケージ P K 1 (P K 2) の金属電極 E C, E E には大電流が流れるので、できるだけ抵抗成分やインダクタンス成分を低減することが好ましい。また、パッケージ P K 1 (P K 2) の金属電極 E C, E E はチップ C T, C D で生じた熱を逃がす放熱経路となるので、できるだけ熱抵抗を低減することが好ましい。これに対して、本実施の形態 1 では、上記したようにパッケージ P K 1, P K 2 の金属電極 E C, E E の露出面積を大きく確保できる。このため、伝送経路の断面積を増大させることができるので、伝送経路の抵抗成分やインダクタンス成分を低減できる。また、放熱面積を増大させることができるので、チップ C T, C D で生じた熱の放熱性を向上させることができる。特に、金属電極 E E, E C の厚さは、外部端子 L D の厚さより厚いので、金属電極 E E, E C の熱容量を大きくすることができ、金属電極 E E, E C を経由する放熱パスの放熱効率を向上させることができる。したがって、パッケージ P K 1, P K 2 (すなわち、ハーフブリッジ回路、レグ L G 1 ~ L G 3、三相インバータ回路部 P W 1) の動作信頼性を向上させることができる。

#### 【0066】

上記した外部端子 L D は、例えば、銅を主成分とする金属からなり、封止体 M B の一側面に対してほぼ直交する方向に延在した状態で形成されている。この外部端子 L D において、封止体 M B から露出している部分がアウターリード部であり、封止体 M B で覆われている部分がインナーリード部である。外部端子 L D のインナーリード部の先端側には、封止体 M B の樹脂が入り込む貫通孔 L h が形成されている。この貫通孔 L h は、外部端子 L D が封止体 M B から簡単に抜けてしまうのを防止するための孔である。

#### 【0067】

この外部端子 L D は、主に信号を伝送するための端子である。外部端子 L D のうち、所定の外部端子 L D は、ワイヤ B W を通じてチップ C T のトランジスタ T r 1 (T r 2) の信号電極 S g (ゲート電極) と電氣的に接続されてゲート端子 T g (図 1 0 参照) になっている。なお、このゲート端子 T g は、図 9 に示すゲート駆動回路 G C と電氣的に接続されている。すなわち、ゲート駆動回路 G C からの信号がゲート端子 T g を介してトランジスタ T r 1 (T r 2) のゲート電極に印加されることで、トランジスタ T r 1 (T r 2) のスイッチング動作を制御することが可能になっている。

#### 【0068】

また、外部端子 L D のうち、所定の外部端子 L D は、ワイヤ B W を通じて、パッケージ P K 1 の動作状態を監視するためのエミッタ用のセンシング電極と電氣的に接続され、検査用の信号端子となっている。この検査用の信号端子は、チップ C T のトランジスタ T r 1 (T r 2) に大電流を流す検査において、エミッタ電極 E の電圧を測定する検査用の端子として利用できる。この検査用の信号端子は、モニタリング端子に接続され、検出した信号を外部に伝送する。なお、外部端子 L D は、端面の面積が金属電極 E C, E E の露出面積と比較して小さい。このため、信号数 (外部端子 L D の数) が増加してもパッケージ

P K 1 が極端に大型化することはない。

【0069】

ワイヤBWは、例えば、金、銅もしくはアルミニウムを主成分とする導電部材からなり、封止体MBの内部に配置されている。このように、特に変形や損傷が生じ易いワイヤBWを封止体MB内に設けたことにより、実装時のパッケージPK1のハンドリング性を向上させることができるので、半導体モジュールの組立て効率を向上させることができる。

【0070】

このような金属電極EC、EEおよび外部端子LDの露出表面は、金属膜で被覆されている。この金属膜は、例えば、錫等のような半田材料で形成されている。この金属膜は、例えば、メッキ法によるメッキ膜で形成されている。これにより、金属電極EC、EEおよび外部端子LDを構成する銅の酸化による接合不具合を回避できる。また、金属電極EC、EEおよび外部端子LDと接合対象とを半田等で接合する際に、半田等の濡れ性を向上させることができる。特に、金属電極EC、EEおよび外部端子LDが銅を主成分とする金属材料により形成されている場合、上記金属膜を被覆することで濡れ性を大きく向上させることができる。

【0071】

次に、パッケージPK1（PK2）の断面構造について説明する。図13は図11のI-I-I-I線の断面図、図14は図13の破線で囲んだ領域の拡大断面図である。

【0072】

金属電極EEとチップCT、CDとの間には、スペーサSP1、SP2が介在されている。スペーサSP1、SP2は、例えば、銅を主成分とする金属からなり、例えば、平面視で四角形状の薄板で形成されている。

【0073】

図14に示すように、スペーサSP1の一方の面は、導電性接着層（導電性部材、接続部材、接合材）cam1を介してチップCTのエミッタ電極E（図12参照）と接合され、スペーサSP1の一方の面の反対面は、導電性接着層（導電性部材、接続部材、接合材）cam2を介して金属電極EEと接合されている。すなわち、チップCTのエミッタ電極Eは、スペーサSP1を通じて金属電極EEと電氣的に接続されている。

【0074】

一方、スペーサSP2の一方の面は、導電性接着層（導電性部材、接続部材、接合材）cam3を介してチップCDのアノード電極A（図12参照）と接合され、スペーサSP2の一方の面の反対面は、導電性接着層（導電性部材、接続部材、接合材）cam4を介して金属電極EEと接合されている。すなわち、チップCDのアノード電極Aは、スペーサSP2を通じて金属電極EEと電氣的に接続されている。

【0075】

このスペーサSP1、SP2は、ワイヤBW（外部端子LDとチップCTの信号電極Sg（ゲート電極等）とを接続するワイヤ）のループ高さを確保するための部材である。すなわち、チップCTのエミッタ電極Eが形成された主面CSE（図12参照）には信号電極Sg（ゲート電極）が配置されている。このため、現状の大きさの金属電極EEとチップCTのエミッタ電極EとをスペーサSP1を介さず接合すると、金属電極EEが信号電極Sgに被さり外部端子LDと信号電極Sgとを接続できない。したがって、スペーサSP1を用いない場合は、チップCTの信号電極Sgが露出するように金属電極EEを小さくしなければならないので、金属電極EEの露出面積が小さくなり、上記した電氣的および熱的効果が低下する。これに対して、金属電極EEとチップCTのエミッタ電極Eとの間にスペーサSP1を設けることで、金属電極EEとチップCTとの間にワイヤBWを配置する空間を設けることができる。このため、金属電極EEの露出面積を小さくすることなく、外部端子LDとチップCTの信号電極とを電氣的に接続することができる。すなわち、外部端子LDとチップCTの信号電極との接続上の不具合を生じることなく、パッケージPK1の電氣的特性および放熱性を向上させることができる。

【0076】

一方、金属電極 E C は、チップ搭載用のダイパッド部としての役割を有している。金属電極 E C の平面積は、上記したように 2 個のチップ C T, C D の面積の合計より大きいので、1 個の金属電極 E C に 2 個のチップ C T, C D を搭載することが可能になっている。そして、金属電極 E C は、チップ C T のコレクタ電極と電氣的に接続され、チップ C D のカソード電極と電氣的に接続されている。すなわち、図 1 4 に示すように、金属電極 E C の一面（チップ搭載面）は、導電性接着層（ダイボンダ材、導電性部材、接続部材、接合材）c a m 5 を介してチップ C T のコレクタ電極と接合されている。また、金属電極 E C の一面（チップ搭載面）は、導電性接着層（ダイボンダ材、導電性部材、接続部材、接合材）c a m 6 を介してチップ C D のカソード電極と接合されている。

#### 【0077】

ここで、パッケージ P K 1, P K 2 のオン抵抗を低減する観点からは、導電性接着層 c a m 1 ~ a m 6 には電気伝導率が高い材料を用いることが好ましい。この電気伝導率が高い材料としては、半田や、その他に、複数（多数）の導電性粒子を樹脂中に含有する導電性樹脂を例示できる。また、例えば、銀（A g）粒子等のような複数（多数）の導電性粒子が焼結された、焼結金属膜を用いても良い。

#### 【0078】

ただし、パッケージ P K 1, P K 2 は、製品として完成した後、基板上に実装される。この場合、パッケージ P K 1, P K 2 と基板の接続に用いる接続部材にも、半田や導電性樹脂等、電気伝導率が高い材料を用いることが好ましい。この場合、導電性接着層 c a m 1 ~ a m 6 は、パッケージ P K 1, P K 2 を実装する際の処理温度に対する耐熱性を備えている必要がある。

#### 【0079】

例えば、パッケージ P K 1, P K 2 が半田を用いて実装される場合、半田を溶融させて接続させるため、加熱処理（リフロー）が必要である。パッケージ P K 1, P K 2 と基板との接続に使用される半田と、上述したパッケージ P K 1, P K 2 の内部で使用する半田が同じ材料（融点）である場合、パッケージ P K 1, P K 2 の実装時の加熱処理（リフロー）によって、パッケージ P K 1, P K 2 の内部の半田が溶融する懸念がある。したがって、パッケージ P K 1, P K 2 の内部およびパッケージ P K 1, P K 2 の実装時に半田を使用する場合、パッケージ P K 1, P K 2 の内部には、パッケージ P K 1, P K 2 の実装で用いる半田よりも融点が高い高融点半田が使用されることが好ましい。

#### 【0080】

一方、パッケージ P K 1, P K 2 の実装時に導電性樹脂を用いる場合、導電性樹脂の樹脂成分を硬化させるための加熱処理（キュアバイク）が必要になる。しかし、一般に、樹脂の硬化温度は、半田の融点よりも低いので、この場合には、導電性接着層 c a m 1 ~ c a m 6 は、半田であっても良いし、導電性樹脂であっても良い。

#### 【0081】

また、パッケージ P K 1, P K 2 の実装時に半田を用いる場合であっても、樹脂の耐熱温度が半田の融点よりも高いものであれば、その樹脂を母材とする導電性樹脂を導電性接着層 c a m 1 ~ a m 6 として用いることができる。

#### 【0082】

＜チップの構成例＞

次に、図 9 に示すトランジスタ T r 1 (T r 2) が形成されたチップ C T について説明する。図 1 5 左はトランジスタが形成されたチップの主面の平面図、図 1 5 右は図 1 5 左のチップの主面の反対側の主面の平面図である。なお、ハイサイド用のパッケージ P K 1 内のチップ C T とローサイド用のパッケージ P K 2 内のチップ C T とは構成が同じなので、両方のチップ C T を同時に説明する。

#### 【0083】

チップ C T は、例えば、シリコン（S i）単結晶を主成分とする半導体基板 S B T を有している。チップ C T の半導体基板 S B T は、主面 C S E（図 1 5 左）と、その反対側の主面 C S C（図 1 5 右）とを有している。チップ C T の主面 C S E, C S C の形状は、例

10

20

30

40

50

えば、略四角形状に形成されている。チップC Tの主面C S E, C S Cの面積は、例えば、等しい。

#### 【0084】

図15左に示すように、チップC Tの主面C S Eには、エミッタ電極（エミッタ電極パッド、表面電極）Eと複数の信号電極（信号電極パッド、表面電極）S gとが露出された状態で配置されている。エミッタ電極Eおよび信号電極S gは、例えば、アルミニウムを主成分として含む金属材料からなる。エミッタ電極Eの露出面積は、信号電極S gの露出面積より大きい。すなわち、大電流が流れるエミッタ電極Eの露出面積を大きくすることで、エミッタ電極Eのインピーダンスを低減できる。

#### 【0085】

複数の信号電極S gのうちの所定の信号電極S gは、ゲート電極となっている。また、複数の信号電極S gのうちの所定の信号電極S gは、センシング電極となっている。このセンシング電極は、エミッタ電極Eと一体に形成されており、センシング電極を通じてエミッタ電極Eの電圧等を検知できる。センシング電極が露出する開口部と、エミッタ電極Eが露出する開口部とが離間している場合、センシング電極にエミッタ電極Eを接続するための導電性部材のブリード現象を抑制できる点で好ましい。ただし、変形例としては、センシング電極の開口部とエミッタ電極Eの開口部とを分けない場合もある。

#### 【0086】

また、信号電極S gとしては、上記したもの他、温度検出用の電極、電圧検出用の電極または電流検出用の電極等、チップC Tの動作状態の監視用またはチップC Tの検査用の信号伝送用の電極を設けても良い。

#### 【0087】

また、図15右に示すように、チップC Tの主面C S Cには、コレクタ電極（コレクタ電極パッド、裏面電極）Cが露出された状態で配置されている。コレクタ電極Cは、例えば、アルミニウムを主成分として含む金属材料からなり、チップC Tの主面C S Cの全域を覆うように形成されている。図15左右を比較して分かるように、コレクタ電極Cの露出面積は、エミッタ電極Eの露出面積よりもさらに大きい。すなわち、大電流が流れるコレクタ電極Cの露出面積を大きくすることで、コレクタ電極Cのインピーダンスを低減できる。

#### 【0088】

次に、図16は図15のチップの要部断面図である。このチップC Tには、トランジスタT r 1（T r 2）として、例えば、トレンチゲート型のI G B Tが形成されている。I G B Tは、パワーM O S F E Tの高速スイッチング特性および電圧駆動特性と、バイポーラトランジスタの低オン電圧特性とを兼ね備えている。上記したように、トランジスタT r 1（T r 2）はI G B Tに代えてパワーM O S F E Tで形成しても良いが、半導体基板S B Tの材料をシリコンとした場合、I G B Tの方が、半導体基板S B Tの厚さを薄くした状態で耐圧を確保できる。すなわち、I G B Tの方がオン抵抗を低くできる。ただし、半導体基板S B Tの材料を炭化シリコン（S i C）とした場合は、パワーM O S F E Tでも半導体基板S B Tの厚さを薄くしても耐圧を確保でき、オン抵抗を低減できる。

#### 【0089】

このチップC Tの半導体基板S B Tには、図16の下層から順に、 $p^+$ 型の半導体領域P R 1、 $n^+$ 型の半導体領域N R 1、 $n^-$ 型の半導体領域N R 2および $p$ 型の半導体領域P R 2が形成されている。 $p^+$ 型の半導体領域P R 1は、トランジスタT r 1のコレクタ領域となっている。この $p^+$ 型の半導体領域P R 1は、コレクタ電極Cと電気的に接続されている。なお、 $n^+$ 型の半導体領域N R 1は、バッファ層と呼ばれる。この $n^+$ 型半導体領域N R 1は、トランジスタT r 1がターンオフしているときにパンチスルー現象（ $p$ 型半導体領域P R 2から $n^-$ 型半導体領域N R 2内に成長する空乏層が $p^+$ 型半導体領域P R 1に接触する現象）が生じるのを防止する機能を備えている。また、 $n^+$ 型半導体領域N R 1は、 $p^+$ 型半導体領域P R 1から $n^-$ 型半導体領域N R 2へのホール注入量を制限する機能を備えている。

10

20

30

40

50

## 【0090】

一方、半導体基板SBTの主面CSE側には、その主面CSEからp型の半導体領域PR2を貫通し、n<sup>-</sup>型の半導体領域NR2の途中位置で終端する複数の溝Tが形成されている。各溝Tの内部には、ゲート絶縁膜iGを介してゲート電極Gが埋め込まれている。ゲート絶縁膜iGは、例えば、酸化シリコン膜からなり、ゲート電極Gは、例えば、低抵抗な多結晶シリコン膜からなる。各溝T内のゲート電極Gは、互いに電氣的に接続されており、上記したゲート電極用の信号電極Sg（図15等参照）と電氣的に接続されている。さらに、半導体基板SBTの主面CSEには、溝Tに整合してn<sup>+</sup>型の半導体領域ERが形成されている。このn<sup>+</sup>型の半導体領域ERは、トランジスタTr1のエミッタ領域となっている。

10

## 【0091】

この半導体基板SBTの主面CSE上には、絶縁膜iF1が堆積されている。絶縁膜iF1は、例えば、酸化シリコン膜からなる。この絶縁膜iF1上には、上記したエミッタ電極Eおよび信号電極Sg（図15等参照）が形成されている。エミッタ電極Eは、絶縁膜iF1に形成された開口部Hを通じて、下地金属膜Bmを介してn<sup>+</sup>型の半導体領域ER（エミッタ領域）およびp型の半導体領域PR2（チャンネル形成領域）と電氣的に接続されている。

## 【0092】

次に、図9に示したダイオードDfが形成されたチップCDについて説明する。図17左はダイオードが形成されたチップの主面の平面図、図17右は図17左のチップの主面の反対側の主面の平面図である。なお、ハイサイド用のパッケージPK1内のチップCDとローサイド用のパッケージPK2内のチップCDとは構成が同じなので、両方のチップCDを同時に説明する。

20

## 【0093】

チップCDは、例えば、シリコン（Si）単結晶を主成分とする半導体基板SBDを有している。チップCDの半導体基板SBDは、主面CSA（図17左）と、その反対側の主面CSK（図17右）とを有している。チップCDの主面CSA、CSKの形状は、例えば、略四角形状に形成されている。チップCDの主面CSA、CSKの面積は、例えば、等しい。また、図15と図17とを比較して分かるように、トランジスタTr1（Tr2）が形成されたチップCTの平面積の方が、ダイオードDf1（Df2）が形成されたチップCDの平面積よりも大きい。

30

## 【0094】

図17左に示すように、チップCDの主面CSAには、アノード電極（アノード電極パッド、表面電極）Aが露出された状態で配置されている。アノード電極Aは、例えば、アルミニウムを主成分として含む金属材料にシリコン等が添加されてなる。また、図17右に示すように、チップCDの主面CSKには、カソード電極（カソード電極パッド、裏面電極）Kが露出された状態で配置されている。カソード電極Kは、例えば、アルミニウムを主成分として含む金属材料からなり、チップCDの主面CSKの全域を覆うように形成されている。

## 【0095】

次に、図18は図17のチップの要部断面図である。このチップCDの半導体基板SBDには、図18の下層から順に、n<sup>+</sup>型の半導体領域NR3およびn<sup>-</sup>型の半導体領域NR4が形成されている。n<sup>+</sup>型の半導体領域NR3は、カソード電極Kと電氣的に接続されている。

40

## 【0096】

一方、n<sup>-</sup>型の半導体領域NR4上には、複数のp型の半導体領域PR3が互いに離間した状態で形成されている。また、複数のp型の半導体領域PR3の間には、p<sup>-</sup>型半導体領域PR4が形成されている。上記したアノード電極Aは、p型の半導体領域PR3およびp<sup>-</sup>型の半導体領域PR4と電氣的に接続されている。

## 【0097】

50

このようなダイオード D f 1 ( D f 2 ) では、アノード電極 A に正電圧を印加し、カソード電極 K に負電圧を印加すると、 $n^-$ 型の半導体領域 N R 4 と p 型の半導体領域 P R 3 との間の p n 接合が順バイアスされ電流が流れる。一方、アノード電極 A に負電圧を印加し、カソード電極 K に正電圧を印加すると、 $n^-$ 型の半導体領域 N R 4 と p 型の半導体領域 P R 3 との間の p n 接合が逆バイアスされ電流が流れない。このようにして、整流機能を有するダイオード D f 1 ( D f 2 ) を動作させることができる。

#### 【0098】

＜半導体モジュール（電子装置）の構成例＞

次に、本実施の形態 1 の半導体モジュール（電子装置、パワーモジュール）の構成例について説明する。図 19 は本実施の形態 1 の半導体モジュールの平面図、図 20 は図 19 の I V - I V 線の断面図、図 21 は図 19 の半導体モジュールを構成する容量素子の正面図である。なお、図 19 では各種部材を透かして見せているとともに、透過平面視で重なる部材に複数の符号を付している。また、図 20 では図面を見易くするためパッケージ P K 1, P K 2 の封止体 M B の内部の図示を省略している。

10

#### 【0099】

本実施の形態 1 の半導体モジュール P M 1 は、上記した三相インバータ回路部 P W 1 ( 図 9 参照) を構成する構造体である。ここでは、例えば、1 単位 ( 1 相分) のインバータ回路を構成する 2 個のパッケージ P K 1, P K 2 が平面視で重なった状態で図 19 および図 20 の横方向に沿って 3 単位 ( 3 相) 並んで配置されている。各パッケージ P K 1, P K 2 は、冷却部材 C L M の 3 段の冷却板 C L 1, C L 2, C L 3 に挟まれた状態で設置されている。図 20 の上段側のパッケージ P K 1 はハイサイド用であり、下段側のパッケージ P K 2 はローサイド用である。

20

#### 【0100】

冷却部材 ( ヒートシンク、放熱部材) C L M は、例えば、水冷式の冷却装置の本体部であり、例えば、3 段の冷却板 C L 1, C L 2, C L 3 と、給排水ユニット S D U とを備えている。冷却板 C L 1, C L 2, C L 3 および給排水ユニット S D U は、例えば、熱伝導性の高い銅またはアルミニウムを主成分とする金属からなり、その内部には、例えば、純水等のような冷却水 ( 冷却媒体) を流すための冷却管 C L p ( 図 20 参照) が設置されている。なお、冷却管 C L p の断面に示した「×」および「・」は、「×」から「・」に向かって冷却水が流れることを示している。

30

#### 【0101】

冷却板 C L 1, C L 2, C L 3 は、例えば、平面視で図 19 および図 20 の横方向に長い長方形に形成されている。すなわち、冷却板 C L 1, C L 2, C L 3 は、一辺  $h_1$  と、その反対側の一辺  $h_2$  と、これらに交差する 2 つの一辺  $h_3, h_4$  とを有している。そして、この冷却板 C L 1, C L 2, C L 3 は、3 相分のパッケージ P K 1, P K 2 を平面視で内包する大きさに形成されている。すなわち、冷却板 C L 1, C L 2, C L 3 の平面積はパッケージ P K 1, P K 2 の平面積より大きく、各パッケージ P K 1, P K 2 は、その封止体 M B の主面 P S E, P S C が平面視で冷却板 C L 1, C L 2, C L 3 に内包された状態で設置されている。

40

#### 【0102】

この冷却板 C L 1, C L 2, C L 3 の一方の一辺  $h_3$  側には、上記給排水ユニット S D U が設置されている。給排水ユニット S D U は、冷却水の給排水ポート部である。すなわち、冷却水は、給排水ユニット S D U から冷却板 C L 1, C L 2, C L 3 内の冷却管 C L p に流れて循環した後、給排水ユニット S D U に戻り排水される。なお、冷却部材 C L M は水冷式に限定されるものではなく種々変更可能であり、例えば、放熱フィン等を用いた空冷式の冷却部材を適用することもできる。

#### 【0103】

また、図 19 に示すように、冷却板 C L 1, C L 2, C L 3 の一方の一辺  $h_1$  側には、固定フレーム F F が装着されている。各パッケージ P K 1, P K 2 は、その外部端子 L D を固定フレーム F F で位置決めされた状態で固定されている。

50

## 【0104】

また、冷却板CL1, CL2, CL3の一方の一边h1に隣接する位置(3相分のパッケージPK1, PK2の外部端子LDが配置された側面に対向する位置)には、ドライバボードDBが設置されている。各パッケージPK1, PK2の外部端子LDは、ドライバボードDBのスルーホール内に挿入され半田等で固定された状態で、ドライバボードDB内の配線と電氣的に接続されている。

## 【0105】

また、図20に示すように、最上段の冷却板CL3の上方には、MCU(Micro Controller Unite)ボードCB(図20参照)が半導体モジュールPM1のほぼ全体を覆うように設置されている。MCUボードCBは、ドライバボードDBと交差するように配置されており、それらの交点でMCUボードCBの配線とドライバボードDBの配線とが電氣的に接続されている。

10

## 【0106】

また、図20に示すように、各パッケージPK1, PK2と冷却板CL1, CL2, CL3との間には、バスバー板BSp, BSn, BSwa, BSwb(上記金属板PC, PEに相当)が介在されている。すなわち、パッケージPK1と冷却板CL3との間には、P端子用のバスバー板(第1端子)BSpが介在され、パッケージPK1と冷却板CL2との間には、出力端子用のバスバー板(出力端子)BSwaが介在されている。また、パッケージPK2と冷却板CL2との間には出力端子用のバスバー板(出力端子)BSwbが介在され、パッケージPK2と冷却板CL1との間にはN端子用のバスバー板(第2端子)BSnが介在されている。

20

## 【0107】

これらバスバー板BSp, BSn, BSwa, BSwbは、例えば、銅を主成分とする金属平板からなり、パッケージPK1, PK2(すなわち、チップCT, CD)と電氣的に接続されている。1単位のインバータ回路を構成するバスバー板BSp, BSn, BSwa, BSwbは、その平面視での形状および大きさ(平面積)がほぼ同じであり、平面視で重なるように配置されている。

## 【0108】

P端子用のバスバー板BSpは、パッケージPK1に対向する一面(第9面)と、その反端側の一面(第10面)とを有している。N端子用のバスバー板BSnは、パッケージPK2に対向する一面(第11面)と、その反端側の一面(第12面)とを有している。P端子用のバスバー板BSpは、引出部BSpaと電氣的に接続され、N端子用のバスバー板BSnは引出部BSnaと電氣的に接続されている。

30

## 【0109】

また、出力端子用のバスバー板BSwaは、パッケージPK1に対向する一面(第13面)と、その反端側の一面(第14面)とを有し、出力端子用のバスバー板BSwbは、パッケージPK2に対向する一面(第15面)と、その反端側の一面(第16面)とを有している。これら出力端子用のバスバー板BSwa, BSwbは、共通の引出部BSwdと接続され互いに電氣的に接続されている。なお、バスバー板BSp, BSn, BSwa, BSwbについては後述する。

40

## 【0110】

また、図19に示すように、冷却板CL1, CL2, CL3の他方の一边h2側(引出部BSpa, BSna, BSwd側)には、上記した容量素子Csが設置されている。容量素子Csは、例えば、□型のフィルムコンデンサからなり、1単位(1相分)のインバータ回路毎に配置されている。容量素子Csは、例えば、冷却板CL1, CL2, CL3の一边h2に対向する一边(第3辺)h5と、その反対側の一边h6と、これらに交差する一边h7, h8とで囲まれた平面視で長方形の形状に形成されている。また、図21に示すように、容量素子Csの正面(パッケージPK1, PK2に対向する面)には、P端子用のソケットCSp、貫通孔ChおよびN端子用のソケットCSnが配置されている。P端子用のソケットCSpは容量素子Csの一方の電極と電氣的に接続され、N端子用の

50

ソケット C S n は容量素子 C s の他方の電極と電氣的に接続されている。

【0111】

また、貫通孔 C h は、図 19 に示すように、容量素子 C s の正面からその反対側の面まで貫通するように形成されている。出力端子用のバスバー板 B S w a , B S w b の共通の引出部 B S w d は、貫通孔 C h を通じて容量素子 C s を貫通し、容量素子 C s の一辺 h 6 側から突出されている。この共通の引出部 B S w d の突出部には、電流センサ S S が設置されている。この電流センサ S S は、1 単位（1 相分）のインバータ回路の出力電流を検出する検出器であり、各インバータ回路の出力端子用のバスバー板 B S w a , B S w b の共通の引出部 B S w d と電氣的に接続されている。

【0112】

なお、上記の説明では、三相インバータ回路を構成する構造体を半導体モジュール（電子装置）としたが、1 単位（1 相分）のインバータ回路を構成する構造体（パッケージ P K 1 , P K 2、容量素子 C s、冷却部材 C L M およびバスバー板 B S p , B S n , B S w a , B S w b 等を含む単位構造体）を半導体モジュール（電子装置）とすることもできる。

【0113】

次に、本実施の形態 1 の半導体モジュール P M 1 を構成する単位構造体の構成例について説明する。図 22 は図 19 の V-V 線の断面図、図 23 は図 20 の破線で囲んだ領域の拡大断面図である。

【0114】

1 単位（1 相分）のインバータ回路を構成するパッケージ P K 1 , P K 2 は、その金属電極 E C を上に向け、金属電極 E E を下に向けて、冷却板 C L 1 ~ C L 3 の間に挟まれた状態で設置されている。

【0115】

上段のパッケージ P K 1 の金属電極 E C は、半田等のような導電性接着層（第 1 導体層）a m 1 を介して P 端子用のバスバー板 B S p と密着状態で接合され電氣的に接続されている。これにより、パッケージ P K 1 の金属電極 E C とバスバー板 B S p との間の熱伝導性を高めることができる。また、このバスバー板 B S p は、絶縁部材（第 1 絶縁体、第 5 絶縁体）i m 1 を介して冷却板（第 1 冷却体、第 4 冷却体）C L 3 と密着状態で接合されている。この絶縁部材 i m 1 により、バスバー板 B S p（パッケージ P K 1 の金属電極 E C）と冷却板 C L 3 とは電氣的に絶縁されている。絶縁部材 i m 1 は、薄い絶縁板と放熱グリース（図 21、図 22 には図示せず）とを有している。絶縁部材 i m 1 の薄い絶縁板は、例えば、セラミックからなる。絶縁部材 i m 1 の放熱グリースは、熱伝導性の高い絶縁材料からなり、部材間の隙間に埋め込まれている。これにより、放熱グリースを使用しない場合に比べて、バスバー板 B S p と冷却板 C L 3 との間の熱抵抗を低減できる。

【0116】

また、上段のパッケージ P K 1 の金属電極 E E は、半田等のような導電性接着層（第 3 導体層）a m 2 を介して出力端子用のバスバー板 B S w a と密着状態で接合され電氣的に接続されている。これにより、パッケージ P K 1 の金属電極 E E とバスバー板 B S w a との間の熱伝導性を高めることができる。さらに、このバスバー板 B S w a は、絶縁部材（第 3 絶縁体）i m 2 を介して冷却板 C L 2 と密着状態で接合されている。この絶縁部材 i m 2 により、バスバー板 B S w a（パッケージ P K 1 の金属電極 E E）と冷却板 C L 2 とは電氣的に絶縁されている。絶縁部材 i m 2 の構成は、絶縁部材 i m 1 と同じである。したがって、絶縁部材 i m 2 を使用しない場合（放熱グリースを使用しない場合）に比べて、バスバー板 B S w a と冷却板 C L 2 との間の熱抵抗を低減できる。

【0117】

下段のパッケージ P K 2 の金属電極 E C は、半田等のような導電性接着層（第 3 導体層）a m 3 を介して出力端子用のバスバー板 B S w b と密着状態で接合され電氣的に接続されている。これにより、パッケージ P K 2 の金属電極 E C とバスバー板 B S w b との間の熱伝導性を高めることができる。また、このバスバー板 B S w b は、絶縁部材（第 4 絶縁

10

20

30

40

50

体)  $i m 3$  を介して冷却板  $C L 2$  と密着状態で接合されている。この絶縁部材  $i m 3$  により、バスバー板  $B S w b$  (パッケージ  $P K 2$  の金属電極  $E C$ ) と冷却板  $C L 2$  とは電氣的に絶縁されている。絶縁部材  $i m 3$  の構成は、絶縁部材  $i m 1$  と同じである。したがって、絶縁部材  $i m 3$  を使用しない場合 (放熱グリースを使用しない場合) に比べて、バスバー板  $B S w b$  と冷却板  $C L 2$  との間の熱抵抗を低減できる。

#### 【0118】

また、下段のパッケージ  $P K 2$  の金属電極  $E E$  は、半田等のような導電性接着層 (第2導体層)  $a m 4$  を介して  $N$  端子用のバスバー板  $B S n$  と密着状態で接合され電氣的に接続されている。これにより、パッケージ  $P K 2$  の金属電極  $E E$  とバスバー板  $B S n$  との間の熱伝導性を高めることができる。また、このバスバー板  $B S n$  は、絶縁部材 (第2絶縁体、第6絶縁体)  $i m 4$  を介して冷却板 (第2冷却体、第5冷却体)  $C L 1$  と密着状態で接合されている。この絶縁部材  $i m 4$  により、バスバー板  $B S n$  (パッケージ  $P K 2$  の金属電極  $E E$ ) と冷却板  $C L 1$  とは電氣的に絶縁されている。絶縁部材  $i m 4$  の構成は、絶縁部材  $i m 1$  と同じである。したがって、絶縁部材  $i m 4$  を使用しない場合 (放熱グリースを使用しない場合) に比べて、バスバー板  $B S n$  と冷却板  $C L 1$  との間の熱抵抗を低減できる。

#### 【0119】

また、図22に示すように、 $P$  端子用のバスバー板  $B S p$  の引出部  $B S p a$  は、ソケット  $C S p$  を通じて容量素子  $C s$  の一方の電極と電氣的に接続されている。また、 $N$  端子用のバスバー板  $B S n$  の引出部  $B S n a$  は、ソケット  $C S n$  を通じて容量素子  $C s$  の他方の電極と電氣的に接続されている。さらに、出力端子用のバスバー板  $B S w a$ 、 $B S w b$  は、接続金具  $B S w e$  を通じて共通の引出部  $B S w d$  と機械的および電氣的に接続されている。この共通の引出部  $B S w d$  は、容量素子  $C s$  とは直接的に電氣的に接続されておらず、上記  $U$  端子、 $V$  端子または  $W$  端子に電氣的に接続される。

#### 【0120】

次に、図24左右は図19の半導体モジュールの単位構造体の要部平面図である。図24左は上段のパッケージ  $P K 1$  側を示し、図24右は下段のパッケージ  $P K 2$  側を示している。なお、図24では各種部材を透かして見せているとともに、透過平面視で重なる部材に複数の符号を付している。

#### 【0121】

バスバー板  $B S p$ 、 $B S n$ 、 $B S w a$ 、 $B S w b$  は、例えば、平面視で略四角形状に形成されている。すなわち、バスバー板  $B S p$ 、 $B S n$ 、 $B S w a$ 、 $B S w b$  は、容量素子  $C s$  の一辺 (第3辺)  $h 5$  に対向する一辺 (第1辺、第4辺)  $h 9$  と、その反対側の一辺 (第2辺)  $h 10$  と、これらに交差する2つの一辺 (第5辺)  $h 11$ 、 $h 12$  とを有している。

#### 【0122】

このバスバー板  $B S p$ 、 $B S n$ 、 $B S w a$ 、 $B S w b$  の平面積は、パッケージ  $P K 1$ 、 $P K 2$  の封止体  $M B$  および金属電極  $E C$ 、 $E E$  の平面積より大きく、冷却板  $C L 1$ 、 $C L 2$ 、 $C L 3$  の平面積より小さく形成されている。そして、バスバー板  $B S p$ 、 $B S n$ 、 $B S w a$ 、 $B S w b$  は、パッケージ  $P K 1$ 、 $P K 2$  の金属電極  $E C$ 、 $E E$  を平面視で内包するように、パッケージ  $P K 1$ 、 $P K 2$  の封止体  $M B$  および金属電極  $E C$ 、 $E E$  に平面視で重なっている。また、バスバー板  $B S p$ 、 $B S n$ 、 $B S w a$ 、 $B S w b$  は、パッケージ  $P K 1$ 、 $P K 2$  の2個のチップ  $C T$ 、 $C D$  を平面視で内包するように、パッケージ  $P K 1$ 、 $P K 2$  の封止体  $M B$  および金属電極  $E C$ 、 $E E$  に平面視で重なっている。

#### 【0123】

このため、本実施の形態1では、パッケージ  $P K 1$ 、 $P K 2$  で生じた熱を、大面積の金属電極  $E C$ 、 $E E$  から大面積のバスバー板  $B S p$ 、 $B S w a$ 、 $B S w b$ 、 $B S n$  に伝えることができるので、熱伝導性を高めることができる。その上、パッケージ  $P K 1$ 、 $P K 2$  の金属電極  $E C$ 、 $E E$  に伝わった熱を、金属電極  $E C$ 、 $E E$  より大面積のバスバー板  $B S p$ 、 $B S w a$ 、 $B S w b$ 、 $B S n$  で広い範囲に拡散させて冷却板  $C L 3$ 、 $C L 2$ 、 $C L 1$

に伝えることができる。さらに、パッケージPK1, PK2の間、すなわち、出力端子用のバスバー板BSwa, BSwbの間にも冷却板CL2が介在されており、パッケージPK1, PK2を冷却板CL1, CL2, CL3で挟み込む構成になっている。これらにより、パッケージPK1, PK2の放熱性を向上させることができる。したがって、半導体モジュールPM1の信頼性（パフォーマンス）を向上させることができる。しかも、バスバー板BSp, BSn, BSwa, BSwbの平面積は冷却板CL1, CL2, CL3の平面積より小さいので、半導体モジュールPM1の大型化を招くこともない。したがって、小型で性能および信頼性の高い半導体モジュールPM1を提供することができる。また、バスバー板BSp, BSn, BSwa, BSwbを用いて上記金属板PC, PE（図6等参照）を構成しているので、部品点数が増えることもない。

10

#### 【0124】

ただし、ここでは、パッケージPK1, PK2の金属電極EC, EEを平面視で内包するようにバスバー板BSp, BSn, BSwa, BSwbを配置した場合を説明したが、これに限定されるものではない。例えば、パッケージPK1, PK2の封止体MBの主面PSE, PSC（図11等参照）を平面視で内包するようにバスバー板BSp, BSn, BSwa, BSwbを配置しても良い。これにより、パッケージPK1, PK2の放熱性をより一層向上させることができる。

#### 【0125】

また、バスバー板BSp, BSn, BSwa, BSwbの平面積をパッケージPK1, PK2の金属電極EC, EEの平面積より大きくしたことにより、各インバータ回路のコレクタ電極Cおよびエミッタ電極E側の電気抵抗を低減できるので、半導体モジュールPM1の電気的特性および信頼性を向上させることができる。

20

#### 【0126】

また、本実施の形態1では、パッケージPK1, PK2の外部端子LDと、バスバー板BSP, BSn, BSwa, BSwbの引出部BSpa, BSna, BSwdとが真逆の位置に配置されている。すなわち、パッケージPK1, PK2の外部端子LDは、冷却板CL1, CL2, CL3の一方の一边h1に交差するように配置されている。これに対して、バスバー板BSP, BSn, BSwa, BSwbの引出部BSpa, BSna, BSwdは冷却板CL1, CL2, CL3の他方の一边h2に交差するように配置されている。これは、以下の理由からである。

30

#### 【0127】

すなわち、インバータ回路のバスバー板BSp, BSn, BSwa, BSwbの引出部BSpa, BSna, BSwdには大電流が流れるのでノイズに強く耐圧も高い構成になっている。これに対して、パッケージPK1, PK2の外部端子LDには制御用の小信号電流が流れるのでノイズに弱く耐圧も相対的に低い構成になっている。したがって、引出部BSpa, BSna, BSwdと外部端子LDとを同じ位置に配置してしまうと、引出部BSpa, BSna, BSwdに流れる大電流の影響で外部端子LDにノイズが生じたり、外部端子LD側が破壊したりする。

#### 【0128】

そこで、本実施の形態1では、引出部BSpa, BSna, BSwdと外部端子LDとを真逆に配置したことにより、引出部BSpa, BSna, BSwd側から外部端子LDにノイズが伝わるのを抑制または防止できる。また、外部端子LD側の耐圧を確保できる。したがって、半導体モジュールPM1の電気的特性および信頼性を向上させることができる。ただし、引出部BSpa, BSna, BSwdと外部端子LDとの位置関係は真逆であることに限定されるものではなく、例えば、90度ずれた位置に配置しても良い。すなわち、外部端子LDを冷却板CL1, CL2, CL3の一边h1に交差するように配置し、引出部BSpa, BSna, BSwdのいずれか1つまたは全部を冷却板CL1, CL2, CL3の一边h3または一边h4に交差するように配置しても良い。

40

#### 【0129】

次に、図25は図19の半導体モジュールの単位構造体の要部拡大平面図、図26は図

50

19のV-V線の概略要部断面図である。なお、図25では各種部材を透かして見せるとともに、透過平面視で重なる部材に複数の符号を付している。また、図26では半導体モジュールの容量素子の接続関係を示している。

#### 【0130】

図25に示すように、バスバー板BS<sub>p</sub>, BS<sub>n</sub>, BS<sub>wa</sub>, BS<sub>wb</sub>の一边h<sub>9</sub>, h<sub>10</sub>の長さL<sub>x1</sub>は、これに交差する一边h<sub>11</sub>, h<sub>12</sub>の長さL<sub>x2</sub>より大きい。また、容量素子CSの一边(第3辺)h<sub>5</sub>とバスバー板BS<sub>p</sub>, BS<sub>n</sub>, BS<sub>wa</sub>, BS<sub>wb</sub>の一边(第1辺、第4辺)h<sub>9</sub>との間の長さL<sub>x3</sub>は、バスバー板BS<sub>p</sub>, BS<sub>n</sub>, BS<sub>wa</sub>, BS<sub>wb</sub>の一边h<sub>11</sub>, h<sub>12</sub>の長さL<sub>x2</sub>より小さい。このような構成により、図26に示すように、容量素子CSの一对の電極間の距離を短くできる。すなわち、容量素子CSの一对の電極間の電気抵抗を低減できるので、半導体モジュールPM1の回路特性を向上させることができる。

10

#### 【0131】

次に、図27は図19の半導体モジュールの冷却水の循環例を示した平面図、図28は図27の半導体モジュールの単位構造体の要部拡大平面図である。なお、矢印は冷却水の流れる方向を示している。

#### 【0132】

図27に示すように、冷却板CL<sub>1</sub>, CL<sub>2</sub>, CL<sub>3</sub>の一方の一边h<sub>3</sub>の給排水ユニットSDUから注入された冷却水は、複数のパッケージPK<sub>1</sub>, PK<sub>2</sub>を通過して冷却板CL<sub>1</sub>, CL<sub>2</sub>, CL<sub>3</sub>の長手方向に沿って他方の一边h<sub>4</sub>の近傍まで流れる。そして、冷却水は、他方の一边h<sub>4</sub>の近傍で折り返し、再び複数のパッケージPK<sub>1</sub>, PK<sub>2</sub>を通過して冷却板CL<sub>1</sub>, CL<sub>2</sub>, CL<sub>3</sub>の一方の一边h<sub>3</sub>の給排水ユニットSDUに戻るようになっている。これにより、複数のパッケージPK<sub>1</sub>, PK<sub>2</sub>を冷却することができる。特に、本実施の形態1では、図28に示すように、トランジスタTr<sub>1</sub>, Tr<sub>2</sub>(図10等参照)が形成されたチップCTの方が、ダイオードDf(図10等参照)が形成されたチップCDより先に冷却されるように、冷却水の流れ方が設定されている。これにより、発熱温度が最も高くなるチップCTを、より低い温度の冷却水で冷却できるので、パッケージPK<sub>1</sub>, PK<sub>2</sub>の冷却効率を向上させることができる。

20

#### 【0133】

<半導体モジュール(電子装置)の製造方法例>

30

<パッケージ(半導体装置)の製造方法例>

次に、本実施の形態1の半導体モジュールを構成するパッケージPK<sub>1</sub>, PK<sub>2</sub>の製造方法例について説明する。図29~図32は図19の半導体モジュールを構成するパッケージの製造工程のフローを示す説明図である。なお、図29~図31では、各ステップの概要を示す平面図および断面図を付し、図32では、各ステップの概要を示す平面図を付している。また、上記したようにパッケージPK<sub>1</sub>, PK<sub>2</sub>の構造は同じなので、代表してパッケージPK<sub>1</sub>の製造方法例を説明する。

#### 【0134】

まず、図29に示すように、リードフレームLDFを組立エリアに配置する(工程St1)。リードフレームLDFは、例えば、銅を主成分とする金属からなり、その形状は、例えば、エッチング加工またはプレス加工により形成されている。このリードフレームLDFは、複数のリード部LDaと、吊リード部LDb, LDCと、ダムバー部LDDとを一体で有している。また、リードフレームLDFのチップ搭載領域には、金属板ECPが吊りリード部LDb, LDCに吊られた状態で配置されている。なお、図29のリードフレーム配置工程での下段の断面図は、図29のリードフレーム配置工程での上段の平面図のVI-VI線の断面図である。金属板ECPは、金属電極ECを形成する部材であり、リードフレームLDF(複数のリード部LDa、吊リード部LDb, LDCおよびダムバー部LDD)より厚く形成されている。吊リード部LDCに形成された貫通孔Lh2は、金属板ECPが封止MB(図11等参照)から剥離し難くするための孔である。

40

#### 【0135】

50

続いて、金属板 E C P 上にチップ C T, C D を搭載する (工程 S t 2)。すなわち、金属板 E C B 上においてチップ C T, C D の各々の搭載領域にペースト状の導電性接着層等を塗布した後、その各々の搭載領域の導電性接着層にチップ C T, C D を押し付けて、チップ C T, C D を金属板 E C P 上に搭載する。なお、図 29 のチップ搭載工程での下段の断面図は、図 29 のチップ搭載工程での上段の平面図の V I - V I 線の断面図である。

#### 【0136】

チップ C T は、そのコレクタ電極を金属板 E C P に対向させた状態で搭載されている。チップ C T のコレクタ電極は金属板 E C P と電氣的に接続されている。また、チップ C D は、そのカソード電極を金属板 E C P に対向させた状態で搭載されている。チップ C D のカソード電極は金属板 E C P と電氣的に接続されている。なお、導電性接着層としては、例えば、高融点はんだを挙げることができる。また、ここでは、金属板 E C P とリードフレーム L D F とが一体的に接続されている場合を例示したが、これに限定されるものではない。例えば、個片化状態の金属板 E C P にチップ C T, C D を搭載した後に、リードフレーム L D F の吊リード部 L D b, L D c を金属板 E C P と接続する方法を採用しても良い。

10

#### 【0137】

次いで、図 30 に示すように、リードフレーム L F のリード部 L D a とチップ C T の信号電極 S g とをワイヤ B W で電氣的に接続する (工程 S t 3)。ワイヤ B W は、例えば、アルミニウムを主成分とする金属からなるが、これに限定されるものではなく、例えば、金や銅を主成分とする金属で構成しても良い。なお、図 30 のワイヤボンド工程での下段の断面図は、図 30 のワイヤボンド工程の上段の平面図の V I I - V I I 線の断面図である。

20

#### 【0138】

続いて、チップ C T 上にスペーサ S P 1 を搭載し、チップ C D 上にスペーサ S P 2 を搭載する (工程 S t 4)。すなわち、チップ C T のエミッタ電極 E 上およびチップ C D のアノード電極 A 上にペースト状の導電性接着層等を塗布した後、その各々にスペーサ S P 1, S P 2 を押し付けて、スペーサ S P 1, S P 2 をチップ C T, C D 上に搭載する。スペーサ S P 1, S P 2 は、例えば、銅を主成分とする金属からなる。スペーサ S P 1 はチップ C T のエミッタ電極 E と電氣的に接続され、スペーサ S P 2 はチップ C D のアノード電極 A と電氣的に接続される。なお、図 30 のスペーサ搭載工程での下段の断面図は、図 30 のスペーサ搭載工程の上段の平面図の V I I - V I I 線の断面図である。

30

#### 【0139】

次いで、図 31 に示すように、スペーサ S P 1, S P 2 上に、金属板 E E P を搭載する (工程 S t 5)。すなわち、スペーサ S P 1, S P 2 上にペースト状の導電性接着層等を塗布した後、その上に金属板 E E P を押し付けて、金属板 E E P をスペーサ S P 1, S P 2 上に搭載する。金属板 E E P は、上記した金属電極 E E を構成する部材であり、例えば、銅を主成分とする金属からなる。金属板 E E P において、リード部 L D a 側の辺と、その反対側の辺とは張出部が形成されている。これら張出部は相対的に薄い金属板からなり、その両方の一部には貫通孔 L h 3 が形成されている。この貫通孔 L h 3 は、金属板 E E P が封止 M B (図 11 等参照) から剥離し難くするための孔である。この金属板 E E P は、スペーサ S P 1 を介してチップ C T のエミッタ電極 E (図 30 等参照) と電氣的に接続され、スペーサ S P 2 を介してチップ C D のアノード電極 A (図 30 等参照) と電氣的に接続される。これにより、チップ C T のエミッタ電極 E と、チップ C D のアノード電極 A とは金属板 E E P を通じて電氣的に接続される。なお、図 31 の金属板搭載工程での下段の断面図は、図 31 の金属板搭載工程の上段の平面図の V I I - V I I 線の断面図である。

40

#### 【0140】

続いて、チップ C T, C D、スペーサ S P 1, S P 2 およびワイヤ B W 等をトランスファモールド法等により樹脂で封止し、封止体 M B を成形する (工程 S t 6)。すなわち、図示しない成形金型 (上型および下型) のキャビティ内にリードフレーム D L F の封止体成形部位を収容した状態で、成形金型のキャビティ内に樹脂を圧入する。封止体 M B を構

50

成する樹脂は、例えば、エポキシ系の熱硬化性樹脂を主成分とし、シリカ等のフィラ粒子を含んでいる。成形金型内で樹脂を加熱して、樹脂の一部がある程度硬化すれば、成形金型からリードフレーム L D F を取り出すことができる。そして、リードフレーム L D F を成形金型から取り出した後、加熱炉（バイク炉）でさらに加熱して樹脂を本硬化状態（熱硬化性樹脂成分の全体が硬化した状態）にすると、封止体 M B が得られる。その後、封止体 M B に対して研削処理を施すことで、封止体 M B の主面 P S C , P S E から金属板 E C P , E E P の一部を露出させる。なお、図 3 1 の封止工程での下段の断面図は、図 3 1 の封止工程の上段の平面図の V I I - V I I 線の断面図である。

#### 【0141】

次いで、封止体 M B にマーク等を付した後、図 3 2 に示すように、リードフレーム L D F および金属板 E C P , E E P の露出表面にメッキ処理を施して金属膜（メッキ膜）を形成する（工程 S t 7）。ここでは、リードフレーム L D F を、例えば、半田材を含む電解液（メッキ液）に浸し、リードフレーム L D F をカソード電極として電流を流す。これにより、封止体 M B から露出する金属部分に選択的に金属膜を形成する。この金属膜は、半田等を介してパッケージ P K 1 , P K 2 を基板上に実装する際に、半田の濡れ性を向上させる機能を備えている。

#### 【0142】

続いて、リードフレーム L D F の一部を切断してリードフレーム L D F からパッケージ P K 1 を切り離す（工程 S t 8）。ここでは、パッケージ P K 1 のリード部 L D a、ダムバー部 L D d、吊リード部 L D b , L D c を適宜切断することでリードフレーム L D F からパッケージ P K 1 を分離する。リード部 L D a は、パッケージ P K 1 の外部端子 L D となる。なお、この例では、1つのリードフレーム L D F から1つのパッケージ P K 1 が取得される場合を示しているが、製造効率を向上させる観点から、1つのリードフレーム L D F から複数個のパッケージ P K 1 を取得することもできる。また、ここでは、個片化と同時に吊リード部 L D b , L D c を切断したが、これに限定されるものではない。例えば、個片化後のリード部 L D a の成形工程時に、リード部 L D a の成形や吊リード部 L D b , L D c の切断を行っても良い。

#### 【0143】

その後、パッケージ P K 1 に対して、ベーク処理を施した後、外観検査や電氣的試験等を実施し、合格と判定されたもの（良品）を半導体モジュール P M 1 に実装する。あるいは、半導体モジュール P M 1 を別の場所で組み立てる場合には、良品のパッケージ P K 1 を、製品として出荷する。

#### 【0144】

＜半導体モジュール（電子装置）の組立方法例＞

次に、本実施の形態 1 の半導体モジュールの組立工程について図 3 3 のフローに沿って図 3 4～図 4 3 を参照して説明する。図 3 3 は図 1 9 の半導体モジュールの組立フローを示す説明図、図 3 4～図 3 6 は図 1 9 の半導体モジュールの組立工程中の要部断面図、図 3 7～図 4 3 は図 3 6 の組立工程後の半導体モジュールの組立工程中の平面図である。なお、図 3 7～図 4 3 では各種部材を透かして見せているとともに、透過平面視で重なる部材に複数の符号を付している。

#### 【0145】

まず、図 3 4 に示すように、パッケージ P K 1（P K 2）の封止体 M B の主面 P S C , P S E から露出する金属電極 E C , E E（E C , E E）に、半田等のような導電性接着層 a m 1（a m 3）, a m 2（a m 4）を介してバスバー板 B S p（B S w b）, B S w a（B S n）を接合する（工程 M S t 1）。導電性接着層 a m 1～a m 4 の厚さは、例えば、0.1 mm 程度である。

#### 【0146】

続いて、図 3 5 に示すように、バスバー板 B S p と冷却板 C L 3 との各々の対向面、バスバー板 B S w a と冷却板 C L 2 との各々の対向面、バスバー板 B S w b と冷却板 C L 2 との各々の対向面およびバスバー板 B S n と冷却板 C L 1 との各々の対向面に放熱グリー

10

20

30

40

50

スGrを印刷する（工程MSt2）。放熱グリースGrは、例えば、シリコングリース等のような放熱性の高い絶縁材料からなり、その厚さは、例えば、0.15mm程度である。

#### 【0147】

続いて、バスバー板BSpと冷却板CL3との間、バスバー板BSwaと冷却板CL2との間、バスバー板BSwbと冷却板CL2との間およびバスバー板BSnと冷却板CL1と間に、絶縁板ipを介在させる。絶縁板ipは、例えば、高熱伝導セラミックまたは絶縁フィルムからなり、その厚さは、例えば、0.25mm程度である。

#### 【0148】

その後、その状態で、図36の矢印で示すように、冷却板CL3と冷却板CL1とを互いに接近する方向に圧する。これにより、冷却板CL3とバスバー板BSpとを絶縁部材im1で接合し、冷却板CL2とバスバー板BSwa、BSwbとを絶縁部材im2、im3で接合し、冷却板CL1とバスバー板BSnとを絶縁部材im4で接合する（工程MSt3）。この圧接方法としては、例えば、冷却板CL1、CL3間をネジで止めることで加圧する方法または別途用意したバネ部材で加圧する方法等がある。

#### 【0149】

その後、図37に示すように、冷却板CL1～CL3に給排水ユニットSDUおよび配管PP1等を取り付けて、モジュール本体を組立てる（工程MSt4）。

#### 【0150】

一方、上記したモジュール本体の組立工程と並行して、上記したドライバボードDBやMCUボードCB等のような制御ボードを組立てる。すなわち、各制御ボードを設計（工程BSt1）した後、制御ボード同士を電氣的に接続する（工程BSt2）。

#### 【0151】

次いで、図38に示すように、図37で示したモジュール本体をモジュール筐体Men等のようなケース内に収容する（工程PSt1）。続いて、図39に示すように、容量素子Csをモジュール筐体Men内に収容し、各容量素子Csの配線接続を実施する（工程PSt2）。ここでは、例えば、容量素子Csの一对の電極とバスバー板BSp、BSnとをソケット等を通じて電氣的に接続する。また、容量素子Csをボルト等で固定する。その後、図40に示すように、電流センサSSを設置する（工程PSt3）。この電流センサSSは、後の工程で、ソケット等を通じて引出部BSwd（図19、図22等参照）と電氣的に接続される。

#### 【0152】

次いで、図41に示すように、上記した制御ボード（ドライバボードDBおよびMCUボードCB）を設置する（工程PSt4）。ここでは、パッケージPK1、PK2の外部端子LDをドライバボードDBのスルーホール内に挿入して半田等で接合する。また、各種配線間を、ソケット等を通じて電氣的に接続する。

#### 【0153】

続いて、図42に示すように、パッケージPK1、PK2のUVW相配線となる引出部BSwdを設置する。また、各種の制御配線や電源配線を接続する（工程PSt5）。その後、図43に示すように、給排水用の配管PP1と配管PP2とを、ソケット等を通じて機械的に接続する（工程PSt6）。このようにして半導体モジュールPM1を組立てる。その後、半導体モジュールPM1に対して外観検査や電氣的試験等の試験を実施し、合格と判定されたものを製品として出荷する。

#### 【0154】

（実施の形態1の変形例1）

次に、実施の形態1の変形例1に係る半導体モジュール（電子装置）の構成例について説明する。図44は実施の形態1の変形例1の半導体モジュールの平面図、図45は図44のV I I I - V I I I 線の断面図である。また、図46は図44のI X - I X 線の断面図、図47は図45の破線で囲んだ領域の拡大断面図である。また、図48左は図44の半導体モジュールの単位構造体の要部斜視図、図48右は図48左の半導体モジュールの

10

20

30

40

50

単位構造体の要部分解斜視図である。なお、図 4 4 では、各種部材を透かして見せているとともに、透過平面視で重なる部材に複数の符号を付している。また、図 4 5 では図面を見易くするためパッケージ P K 1, P K 2 の封止体 M B 内部の図示を省略している。

#### 【0155】

本実施の形態 1 の変形例 1 の半導体モジュール P M 2 では、図 4 4 ~ 図 4 7 に示すように、半導体モジュール P M 2 の各单位構造体の主要部（パッケージ P K 1, P K 2 を有する部分）の幅方向（一辺 h 1 に沿う方向）の両側に給排水ユニット S D U が設置されている。すなわち、冷却部材 C L M の給排水ユニット S D U が、半導体モジュール P M 2 の各单位構造体の主要部を挟むように配置されている。

#### 【0156】

また、図 4 5 および図 4 7 に示すように、半導体モジュール P M 2 の各单位構造体において中段の冷却板 C L 2 は、2 つに分割されている。そして、2 分割された冷却板 C L 2, C L 2 の間には、支持板（導体部材）S P P が設置されている。この支持板 S P P は、例えば、銅を主成分とする金属板からなり、図 4 8 に示すように、出力端子用のバスバー板 B S w a, B S w b の対向面間において、それらの幅方向（一辺 h 1 に沿う方向）の中央に配置され、出力端子用のバスバー板 B S w a, B S w b の各々の対向面に接合されている。すなわち、支持板 S P P の幅方向（短方向）の両端部は、それに対向するバスバー板 B S w a, B S w b の一面に形成された溝 G v 内に嵌り込んだ状態で、バスバー板 B S w a, B S w b と接合（圧接：かしめ圧接等）されている。

#### 【0157】

これにより、出力端子用のバスバー板 B S w a, B S w b 同士は、支持板 S P P を通じて電氣的に接続されている。このため、バスバー板 B S w a, B S w b 間の抵抗、すなわち、パッケージ P K 1 のエミッタ電極とパッケージ P K 2 のコレクタ電極との間の抵抗を前記実施の形態 1 の場合よりも低減できる。したがって、半導体モジュール P M 2 の電氣的特性を向上させることができる。なお、支持板 S P P と冷却板 C L 2 との間には絶縁部材（図示せず）が介在されており、支持板 S P P と冷却板 C L 2 とは電氣的に絶縁されている。また、支持板 S P P は、出力端子用のバスバー板 B S w a, B S w b の共通の引出部 B S w d も構成している。

#### 【0158】

次に、図 4 9 は図 4 4 の X - X 線の概略要部断面図である。ここでは、変形例 1 の半導体モジュールの容量素子の接続関係を示している。

#### 【0159】

上記図 2 4 で説明した構成は、ほぼ同じである。また、本実施の形態 1 の変形例 1 では、上記したようにバスバー板 B S w a, B S w b 間に支持板 S P P が設置されている。これにより、図 4 9 に示すように、出力端子用のバスバー板 B S w a, B S w b が冷却板 C L 2 を迂回することなく支持板 S P P を通じて電氣的に接続されるので、容量素子 C s の一対の電極間の距離を前記実施の形態 1 の場合より短くできる。すなわち、容量素子 C s の一対の電極間の抵抗をさらに低減できるので、半導体モジュール P M 2 の回路特性をさらに向上させることができる。

#### 【0160】

次に、図 5 0 は図 4 4 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位構造体の要部拡大平面図、図 5 1 は図 4 4 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位構造体の要部拡大断面図である。なお、矢印は冷却水の流れる方向を示している。

#### 【0161】

この場合、パッケージ P K 1, P K 2 を挟む両側の各給排水ユニット S D U から注入された冷却水が、パッケージ P K 1, P K 2 の幅方向中央（すなわち、支持板 S P P の配置位置）まで流れ、そこで折り返して注入元の各給排水ユニット S D U に戻るようになっている。また、この場合も、トランジスタ T r 1, T r 2 が形成されたチップ C T の方が、ダイオード D f が形成されたチップ C D より先に冷却されるように、冷却水の流れ方が設

10

20

30

40

50

定されている。これにより、前記実施の形態 1 と同様に、パッケージ P K 1 , P K 2 の冷却効率を向上させることができる。

【0162】

これ以外の構成や効果は、前記実施の形態 1 と同じである。また、半導体モジュール P M 2 の製造方法も前記実施の形態 1 とほぼ同じである。

【0163】

(実施の形態 1 の変形例 2)

次に、実施の形態 1 の変形例 2 に係る半導体モジュール (電子装置) の構成例について説明する。図 5 2 は本実施の形態 1 の変形例 2 の半導体モジュールの平面図、図 5 3 は図 5 2 の V I I I - V I I I 線の断面図である。また、図 5 4 は図 5 2 の X I - X I 線の断面図、図 5 5 は図 5 3 の破線で囲んだ領域の拡大断面図である。また、図 5 6 は図 5 2 の X - X 線の概略要部断面図である。なお、図 5 2 では、各種部材を透かして見せているとともに、透過平面視で重なる部材に複数の符号を付している。また、図 5 3 では図面を見易くするためパッケージ P K 1 , P K 2 の封止体 M B 内部の図示を省略している。また、図 5 6 は、変形例 2 の半導体モジュールの容量素子の接続関係を示している。

【0164】

図 5 2 および図 5 3 に示すように、この変形例 2 の半導体モジュール P M 3 を構成する冷却部材 C L M の構造は、前記変形例 1 とほぼ同じである。また、冷却水の循環例も前記変形例 1 と同じである。ただし、変形例 2 の半導体モジュール P M 3 では、出力端子用のバスバー板 B S w a , B S w b の間に支持板 S P P は介在されておらず、中段の冷却板 C L 2 が 2 分割されていない。

【0165】

また、この変形例 2 の半導体モジュール P M 3 では、図 5 4 に示すように、パッケージ P K 1 , P K 2 の配置が、前記実施の形態 1 (図 2 2 等参照) および変形例 1 (図 4 6 等参照) のパッケージ P K 1 , P K 2 の配置に対して裏返しになっている。すなわち、パッケージ P K 1 , P K 2 は、その金属電極 E E を上に向け、金属電極 E C を下に向けた状態で冷却板 C L 1 ~ C L 3 の間に設置されている。

【0166】

上段のパッケージ P K 1 の金属電極 E C は、図 5 4 の上から順に、導電性接着層 a m 1 、 P 端子用のバスバー板 B S p および絶縁部材 (第 7 絶縁体) i m 1 を介して冷却板 (第 6 冷却体) C L 2 と密着状態で接合されている。また、上段のパッケージ P K 1 の金属電極 E E は、図 5 4 の下から順に、導電性接着層 a m 2 、出力端子用のバスバー板 B S w a および絶縁部材 (第 9 絶縁体) i m 2 を介して冷却板 (第 7 冷却体) C L 3 と密着状態で接合されている。

【0167】

一方、下段のパッケージ P K 2 の金属電極 E C は、図 5 4 の上から順に、導電性接着層 a m 3 、出力端子用のバスバー板 B S w b および絶縁部材 (第 10 絶縁体) i m 3 を介して冷却板 (第 8 冷却体) C L 1 と密着状態で接合されている。また、下段のパッケージ P K 2 の金属電極 E E は、図 5 4 の下から順に、導電性接着層 a m 4 、 N 端子用のバスバー板 B S n および絶縁部材 (第 8 絶縁体) i m 4 を介して冷却板 (第 6 冷却体) C L 2 と密着状態で接合されている。

【0168】

この変形例 2 の半導体モジュール P M 3 では、 P 端子用のバスバー板 B S p と、 N 端子用のバスバー板 B S n とが、中段の冷却板 C L 2 を挟んでパッケージ P K 1 , P K 2 の間に配置されている。そして、図 5 6 に示すように、 P 端子用のバスバー板 B S p の引出部 B S p a と、 N 端子用のバスバー板 B S n の引出部 B S n a とが、その各々に流れる電流 I s s , I d d の向きを逆向きにし、互いに隣接し対向した状態で配置されている。すなわち、変形例 2 の半導体モジュール P M 3 では、 P 端子用のバスバー板 B S p の引出部 B S p a と、 N 端子用のバスバー板 B S n の引出部 B S n a との隣接間隔を前記実施の形態 1 (およびその変形例 1) より小さくすることができるので、寄生インダクタンスを低減

10

20

30

40

50

できる。したがって、半導体モジュールPM3の回路特性をさらに向上させることができる。

#### 【0169】

これ以外の構成や効果は、前記実施の形態1と同じである。また、半導体モジュールPM3の製造方法も前記実施の形態1とほぼ同じである。

#### 【0170】

(実施の形態2)

次に、本実施の形態2に係る半導体モジュール(電子装置)の構成例について説明する。図57は本実施の形態2に係る半導体モジュールの単位構造体の平面図、図58は図57の半導体モジュールの単位構造体の透過平面図、図59は図58の半導体モジュールの要部拡大平面図、図60は図59の半導体モジュールの概略斜視図である。また、図61は図57の半導体モジュールを構成するパッケージと出力端子用のバスバー板とを抜き出して示した要部平面図、図62は図57の半導体モジュールを構成するパッケージと上段側の冷却板とを抜き出して示した要部平面図である。さらに、図63は図57および図58のX I I-X I I線の断面図、図64は図57および図58のX I I-X I I線の概略要部断面図である。なお、図64では、図57の半導体モジュールの容量素子の接続関係を示している。

#### 【0171】

図58～図61に示すように、本実施の形態2の半導体モジュールPM4では、パッケージPK1、PK2が、共通の出力端子用のバスバー板BSw上に並んで搭載されている。そして、図63に示すように、パッケージPK1、PK2は、冷却板CL1、CL2に挟まれた状態で設置されている。ただし、本実施の形態2では、パッケージPK1、PK2の配置が互いに逆向きになっている。すなわち、パッケージPK1は、その金属電極ECを上に向け、金属電極EEを下に向けた状態で冷却板CL1、CL2の間に設置され、その逆に、パッケージPK2は、その金属電極EEを上に向け、金属電極ECを下に向けた状態で冷却板CL1、CL2の間に設置されている。

#### 【0172】

パッケージPK1の金属電極ECは、図63の下から順に、導電性接着層am1、P端子用のバスバー板BSpおよび絶縁部材(第12絶縁体)im1を介して冷却板(第10冷却体)CL2と密着状態で接合されている。また、パッケージPK1の金属電極EEは、図63の上から順に、導電性接着層am2、出力端子用のバスバー板BSwおよび絶縁部材(第11絶縁体)im2を介して冷却板(第9冷却体)CL1と密着状態で接合されている。

#### 【0173】

一方、パッケージPK2の金属電極ECは、図63の上から順に、導電性接着層am3、出力端子用のバスバー板BSwおよび絶縁部材(第11絶縁体)im2を介して冷却板(第9冷却体)CL1と密着状態で接合されている。これにより、出力端子用のバスバー板BSwを通じて、パッケージPK1のエミッタ用の金属電極EEと、パッケージPK2のコレクタ用の金属電極ECとが電氣的に接続されている。また、パッケージPK2の金属電極EEは、図63の下から順に、導電性接着層am4、N端子用のバスバー板BSnおよび絶縁部材(第13絶縁体)im4を介して冷却板(第11冷却体)CL2と密着状態で接合されている。

#### 【0174】

出力端子用のバスバー板BSwは、例えば、銅を主成分とする金属板からなり、図61に示すように、ダイパッド部BSwpと、引出部BSwdとを一体で有している。このバスバー板BSwのダイパッド部BSwpは、パッケージPK1の金属電極EEとパッケージPK2の金属電極ECとが接続される共通の面(第17面)と、その反対側の面(第18面)とを有している。この反対側の面(第18面)は、上記のように絶縁部材im2を介して冷却板CL1と接続されている。また、ダイパッド部BSwpは、一辺(第1辺、第4辺)h13と、その反対側の一辺(第2辺)h14と、それらに交差するように一辺

間に位置する 2 つの一边（第 5 辺） $h_{15}$ 、 $h_{16}$ とを有している。

#### 【0175】

このバスバー板  $B_{Sw}$  のダイパッド部  $B_{Swp}$  の平面積は、2 個のパッケージ  $P_{K1}$ 、 $P_{K2}$  の平面積の合計より大きい。すなわち、ダイパッド部  $B_{Swp}$  の平面積は、2 個のパッケージ  $P_{K1}$ 、 $P_{K2}$  の金属電極  $E_E$ 、 $E_C$  の平面積の合計より大きい。そして、ダイパッド部  $B_{Swp}$  は、2 個のパッケージ  $P_{K1}$ 、 $P_{K2}$  の金属電極  $E_E$ 、 $E_C$  を平面視で内包するように配置されている。また、P 端子用のバスバー板  $B_{Sp}$  および N 端子用のバスバー板  $B_{Sn}$  とパッケージ  $P_{K1}$ 、 $P_{K2}$ （金属電極  $E_C$ 、 $E_E$ ）との面積の大小関係や配置関係は、前記実施の形態 1（変形例 1、2）と同じである。したがって、本実施の形態 2 の場合も、前記実施の形態 1 と同様に、パッケージ  $P_{K1}$ 、 $P_{K2}$  の放熱性を向上させることができるので、半導体モジュール  $PM_4$  の信頼性（パフォーマンス）を向上させることができる。

10

#### 【0176】

また、P 端子用のバスバー板  $B_{Sp}$ 、N 端子用のバスバー板  $B_{Sn}$  および出力端子用のバスバー板  $B_{Sw}$  と冷却板  $CL_1$ 、 $CL_2$  との面積の大小関係や配置関係も前記実施の形態 1 と同じである。したがって、半導体モジュール  $PM_4$  の大型化を招くことなく、パッケージ  $P_{K1}$ 、 $P_{K2}$  の放熱性を向上させることができる。

#### 【0177】

また、本実施の形態 2 では、図 57～図 60 および図 63 に示すように、P 端子用のバスバー板  $B_{Sp}$  および N 端子用のバスバー板  $B_{Sn}$  の引出部  $B_{Spa}$ 、 $B_{Sna}$  が、一対のパッケージ  $P_{K1}$ 、 $P_{K2}$  の隣接間に配置されている。そして、図 64 に示すように、引出部  $B_{Spa}$ 、 $B_{Sna}$  は、その各々に流れる電流  $I_{ss}$ 、 $I_{dd}$  の向きを逆向きにし、互いに隣接し対向した状態で、パッケージ  $P_{K1}$ 、 $P_{K2}$  の厚さ方向（パッケージ  $P_{K1}$ 、 $P_{K2}$  の実装面に交差する方向）に延びている。すなわち、本実施の形態 2 の半導体モジュール  $PM_4$  では、P 端子用のバスバー板  $B_{Sp}$  の引出部  $B_{Spa}$  と、N 端子用のバスバー板  $B_{Sn}$  の引出部  $B_{Sna}$  との隣接間隔を前記実施の形態 1（およびその変形例 1）より小さくすることができるので、寄生インダクタンスを低減できる。したがって、半導体モジュール  $PM_4$  の回路特性をさらに向上させることができる。

20

#### 【0178】

また、本実施の形態 2 では、図 57、図 63 および図 64 に示すように、冷却板  $CL_2$  の上方（すなわち、P 端子用の引出部  $B_{Spa}$  と、N 端子用の引出部  $B_{Sna}$  との延在先）に容量素子  $C_s$  が配置されている。P 端子用のバスバー板  $B_{Sp}$  の引出部  $B_{Spa}$  は、容量素子  $C_s$  の一方の電極と電氣的に接続され、N 端子用のバスバー板  $B_{Sn}$  の引出部  $B_{Sna}$  は、容量素子  $C_s$  の他方の電極と電氣的に接続されている。そして、この P 端子用のバスバー板  $B_{Sp}$  および N 端子用のバスバー板  $B_{Sn}$  が、容量素子  $C_s$  と、出力端子用のバスバー板  $B_{Sw}$  の間に配置されている。これにより、バスバー板  $B_{Sp}$ 、 $B_{Sn}$  と容量素子  $C_s$  との距離を短くすることができ、回路上の電気抵抗を低減できるので、半導体モジュール  $PM_4$  の回路特性をさらに向上させることができる。しかも、容量素子  $C_s$  がパッケージ  $P_{K1}$ 、 $P_{K2}$  および冷却板  $CL_2$  に平面視で重なっていることにより、半導体モジュール  $PM_4$  の平面積を前記実施の形態 1 の半導体モジュール  $PM_1$  より小さくすることができる。なお、図 57、図 58、図 63 および図 64 に示すように、引出部  $B_{Spa}$ 、 $B_{Sna}$  の間には、絶縁シート  $i_S$  が介在されており、引出部  $B_{Spa}$ 、 $B_{Sna}$  同士（すなわち、バスバー板  $B_{Sp}$ 、 $B_{Sn}$  同士）の電氣的絶縁状態が確保されている。

30

40

#### 【0179】

また、図 65 は図 57 の半導体モジュールの冷却水の循環例を示した半導体モジュールの単位構造体の要部平面図である。なお、矢印は冷却水の流れる方向を示している。

#### 【0180】

本実施の形態 2 では、パッケージ  $P_{K1}$ 、 $P_{K2}$  が並ぶ方向の両端に給排水ユニット  $SDU$ 、 $SDU$  が設置されている。各給排水ユニット  $SDU$ 、 $SDU$  から注入された冷却水は、パッケージ  $P_{K1}$ 、 $P_{K2}$  の隣接間に向かって流れ、そこで引出部  $B_{Swd}$  の方向に

50

流れるようになっている。この場合も、トランジスタ  $Tr1$ 、 $Tr2$  が形成されたチップ  $CT$  の方が、ダイオード  $Df$  が形成されたチップ  $CD$  より先に冷却されるように、冷却水の流れ方を設定している。これにより、前記実施の形態 1 と同様に、パッケージ  $PK1$ 、 $PK2$  の冷却効率を向上させることができる。

#### 【0181】

これ以外の構成（ただし、本実施の形態 2 では、図 25 で説明した構成は除く）や効果は、前記実施の形態 1 と同じである。また、半導体モジュール  $PM4$  の製造方法も前記実施の形態 1 とほぼ同じである。

#### 【0182】

（実施の形態 2 の変形例 1）

次に、本実施の形態 2 の変形例 1 に係る半導体モジュール（電子装置）の構成例について説明する。図 66 は本実施の形態 2 の変形例 1 に係る半導体モジュールの単位構造体の平面図、図 67 は図 66 の半導体モジュールの要部斜視図である。また、図 68 は図 66 の半導体モジュールを構成するパッケージと出力端子用のバスバー板とを抜き出して示した要部平面図、図 69 は図 66 の半導体モジュールを構成するパッケージと P 端子用のバスバー板および N 端子用のバスバー板とを抜き出して示した要部平面図である。さらに、図 70 は図 66 の  $X11-X11$  線の断面図、図 71 は図 66 の半導体モジュールの概略要部斜視図である。なお、図 71 では、図 66 の半導体モジュールの容量素子の接続関係を示している。

#### 【0183】

本実施の形態 2 の変形例 1 に係る半導体モジュール  $PM5$  では、バスバー板  $BSp$ 、 $BSn$ 、 $BSw$  の構造と、冷却板  $CL2$  の構造とが前記実施の形態 2 と異なる。すなわち、図 66、図 67 および図 71 に示すように、P 端子用のバスバー板  $BSp$  および N 端子用のバスバー板  $BSn$  の引出部  $BSpa$ 、 $BSna$  が、出力端子用のバスバー板  $BSw$  の引出部  $BSwd$  と同じ方向に引き出されている。ここでは、図 67 に示すように、P 端子用のバスバー板  $BSp$  および N 端子用のバスバー板  $BSn$  の引出部  $BSpa$ 、 $BSna$  が、互いに対向し隣接した状態で出力端子用のバスバー板  $BSw$  側に折れ曲がっている。図 67 および図 68 に示すように、出力端子用のバスバー板  $BSw$  の一辺  $h13$  の中央（引出部  $BSpa$ 、 $BSna$  が折れ曲がる位置）には、凹部  $Re$  が形成されている。P 端子および N 端子用のバスバー板  $BSp$ 、 $BSn$  の引出部  $BSpa$ 、 $BSna$  は、出力端子用のバスバー板  $BSw$  の凹部  $Re$  内に入り込むようになっており、引出部  $BSpa$ 、 $BSna$  がバスバー板  $BSw$  に接触しないようになっている。なお、図 70 に示すように、バスバー板  $BSp$ 、 $BSn$  の引出部  $BSpa$ 、 $BSna$ （図 71 等参照）の間には、絶縁シート  $iS$  が介在されており、引出部  $BSpa$ 、 $BSna$  同士（すなわち、バスバー板  $BSp$ 、 $BSn$  同士）の電氣的絶縁状態が確保されている。

#### 【0184】

また、半導体モジュール  $PM5$  では、バスバー板  $BSp$ 、 $BSn$  の上方に引出部  $BSpa$ 、 $BSna$  が引き出されないので、バスバー板  $BSp$ 、 $BSn$  上の冷却板  $CL2$  は分割されず、2 つのパッケージ  $PK1$ 、 $PK2$  を覆うように形成されている。このため、前記実施の形態 2 の場合より部品点数（冷却板）を削減できるので、製品コストを低減できる。なお、この場合の冷却水の循環例は、前記実施の形態 1 と同じである。

#### 【0185】

また、この半導体モジュール  $PM5$  の場合も、図 71 に示すように、バスバー板  $BSp$ 、 $BSn$  の引出部  $BSpa$ 、 $BSna$  が、一対のパッケージ  $PK1$ 、 $PK2$  の隣接間に配置されている。そして、引出部  $BSpa$ 、 $BSna$  は、その各々に流れる電流  $I_{ss}$ 、 $I_{dd}$  の向きを逆向きにし、互いに隣接し対向した状態で、出力端子用のバスバー板  $BSw$  の引出部  $BSwd$  と同じ方向に延びている。すなわち、半導体モジュール  $PM5$  の場合も、バスバー板  $BSp$ 、 $BSn$  の引出部  $BSpa$ 、 $BSna$  の隣接間隔を前記実施の形態 1（およびその変形例 1）より小さくすることができるので、寄生インダクタンスを低減できる。したがって、半導体モジュール  $PM5$  の回路特性をさらに向上させることができる。

。

【0186】

これ以外の構成および効果は前記実施の形態2と同じである。また、半導体モジュールPM5の製造方法も前記実施の形態1とほぼ同じである。

【0187】

以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0188】

[付記1]

第1パワートランジスタ、前記第1パワートランジスタの第1電極、前記第1パワートランジスタの第2電極および前記第1パワートランジスタの第1制御電極を有する第1半導体チップと、前記第1半導体チップの前記第1電極に対向し、かつ、電氣的に接続される第1面と、前記第1面の反対側の第2面とを有する第1金属板と、前記第1半導体チップの前記第2電極に対向し、かつ、電氣的に接続される第3面と、前記第3面の反対側の第4面とを有する第2金属板とを、前記第2面および前記第4面を露出させた状態で、封止する第1封止体と、

第2パワートランジスタ、前記第2パワートランジスタの第3電極、前記第2パワートランジスタの第4電極および前記第2パワートランジスタの第2制御電極を有する第2半導体チップと、前記第2半導体チップの前記第3電極に対向し、かつ、電氣的に接続される第5面と、前記第5面の反対側の第6面とを有する第3金属板と、前記第2半導体チップの前記第4電極に対向し、かつ、電氣的に接続される第7面と、前記第7面の反対側の第8面とを有する第4金属板と、前記第6面および前記第8面を露出させた状態で、封止する第2封止体と、

前記第1金属板の前記第2面に第1導体層を介して電氣的に接続される第9面と、前記第9面の反対側の第10面とを有する第1端子と、

前記第4金属板の前記第8面に第2導体層を介して電氣的に接続される第11面と、前記第11面の反対側の第12面とを有する第2端子と、

前記第2金属板の前記第4面および前記第3金属板の前記第6面に第3導体層を介して電氣的に接続される出力端子と、

を備え、

前記第1端子の平面視の面積は、前記第1金属板の平面視の面積より大きく、

前記第2端子の平面視の面積は、前記第4金属板の平面視の面積より大きく、

前記出力端子の平面視の面積は、前記第2金属板の平面視の面積または前記第3金属板の平面視の面積より大きく、

前記出力端子は、第1出力端子と、前記第1出力端子に平面視で重なるように配置され、前記第1出力端子と電氣的に接続された第2出力端子とを備え、

前記第1出力端子は、前記第2金属板の前記第4面に対向し、かつ、電氣的に接続される第13面と、前記第13面の反対側の第14面とを有し、

前記第2出力端子は、前記第3金属板の前記第6面に対向し、かつ、電氣的に接続される第15面と、前記第15面の反対側の第16面とを有し、

前記第1出力端子の前記第14面は、第9絶縁体を介して第7冷却体と接続され、

前記第2出力端子の前記第16面は、第10絶縁体を介して第8冷却体と接続される、電子装置。

【0189】

[付記2]

(a) 第1パワートランジスタ、前記第1パワートランジスタの第1電極が形成された第1主面、前記第1主面の反対側であって前記第1パワートランジスタの第2電極が形成された第2主面を有する第1半導体チップの前記第1主面を、第1面および前記第1面の反対側の第2面を有する第1金属板の前記第1面に向けて前記第1半導体チップを前記第1

10

20

30

40

50

金属板上に搭載し、前記第 1 電極を前記第 1 金属板に電氣的に接続する工程、

(b) 第 3 面および前記第 3 面の反対側の第 4 面を有する第 2 金属板の前記第 3 面を前記第 1 半導体チップの前記第 2 主面に向けて前記第 2 金属板を前記第 2 電極と電氣的に接続する工程、

(c) 前記第 2 面および前記第 4 面を露出させた状態で、前記第 1 半導体チップ、前記第 1 金属板および前記第 2 金属板を封止する工程、

(d) 第 2 パワートランジスタ、前記第 2 パワートランジスタの第 3 電極が形成された第 3 主面、前記第 3 主面の反対側であって前記第 2 パワートランジスタの第 4 電極が形成された第 4 主面を有する第 2 半導体チップの前記第 1 主面を、第 5 面および前記第 5 面の反対側の第 6 面を有する第 3 金属板の前記第 5 面に向けて前記第 2 半導体チップを前記第 3 金属板上に搭載し、前記第 3 電極を前記第 3 金属板に電氣的に接続する工程、

(e) 第 7 面および前記第 7 面の反対側の第 8 面を有する第 4 金属板の前記第 7 面を前記第 2 半導体チップの前記第 4 主面に向けて前記第 4 金属板を前記第 4 電極と電氣的に接続する工程、

(f) 前記第 6 面および前記第 8 面を露出させた状態で、前記第 2 半導体チップ、前記第 3 金属板および前記第 4 金属板を封止する工程、

(g) 前記 (c) 工程後の前記第 1 金属板の前記第 2 面に第 1 導体層を介して前記第 2 面より大面積の第 1 端子を接続する工程、

(h) 前記 (f) 工程後の前記第 4 金属板の前記第 8 面に第 2 導体層を介して前記第 8 面より大面積の第 2 端子を接続する工程、

(i) 前記 (c) 工程後の前記第 2 金属板の前記第 4 面に第 3 導体層を介して前記第 4 面より大面積の出力端子を接続する工程、

(j) 前記 (f) 工程後の前記第 3 金属板の前記第 6 面に前記第 3 導体層を介して前記第 6 面より前記大面積の出力端子を接続する工程、

を有する電子装置の製造方法。

#### 【0190】

##### [付記 3]

付記 2 記載の電子装置の製造方法において、

前記第 1 端子は、前記第 1 金属板を平面視で内包するように配置し、

前記第 2 端子は、前記第 4 金属板を平面視で内包するように配置し、

前記出力端子は、前記第 2 金属板および前記第 3 金属板を平面視で内包するように配置する、電子装置の製造方法。

#### 【0191】

##### [付記 4]

付記 2 記載の電子装置の製造方法において、

(k) 前記第 1 端子を、第 1 絶縁体を介して第 1 冷却体に接合する工程、

(l) 前記第 2 端子を、第 2 絶縁体を介して第 2 冷却体に接合する工程、

(m) 前記出力端子を、第 3 絶縁体を介して第 3 冷却体に接合する工程、

を有する、電子装置の製造方法。

#### 【符号の説明】

#### 【0192】

PM1, PM2, PM3, PM4, PM5 半導体モジュール (電子装置、パワーモジュール)

PK パッケージ (半導体装置)

PK1 パッケージ (第 1 半導体装置)

PK2 パッケージ (第 2 半導体装置)

MB 封止体 (MCP)

EC, EE 金属電極 (金属板)

LD 外部端子

CT 半導体チップ (ハイスイッチ用半導体チップ、第 1 半導体チップ、第 1 I

10

20

30

40

50

G B Tチップ、ローサイドスイッチ用半導体チップ、第2半導体チップ、第2 I G B Tチップ)

C D 半導体チップ

P C, P E 金属板

B S p バスバー板 (P端子)

B S n バスバー板 (N端子)

B S w, B S w a, B S w b バスバー板 (出力端子)

B S w p ダイパッド部 (チップ搭載領域)

B S w d, B S p a, B S n a 引出部

B S w e 接続金具 (接続部材)

10

a m, a m 1 ~ a m 4 導電性接着層 (導電性部材、接続部材、接合材)

i m, i m 1 ~ i m 4 絶縁部材 (絶縁体、絶縁材)

i p 絶縁板 (絶縁体、絶縁材)

G r 放熱グリース

C L M 冷却部材 (ヒートシンク、放熱部材)

C L 1 ~ C L 3 冷却板 (放熱板)

M E n モジュール筐体

i S 絶縁シート (絶縁体、絶縁材)

P M S モータ駆動システム

M T モータ

20

U T E, V T E, W T E 端子

U L, V L, W L コイル

P W C モータ駆動回路

P W 1 三相インバータ回路部

P W 2 制御部

G C ゲート駆動回路

C N T 制御回路

H T 端子

L T 端子

L G 1 ~ L G 3 レグ

30

T r 1, T r 2 トランジスタ

S g 信号電極

G ゲート電極

T g ゲート端子

C コレクタ電極

T c コレクタ端子

E エミッタ電極

T e エミッタ端子

D f 1, D f 2 ダイオード

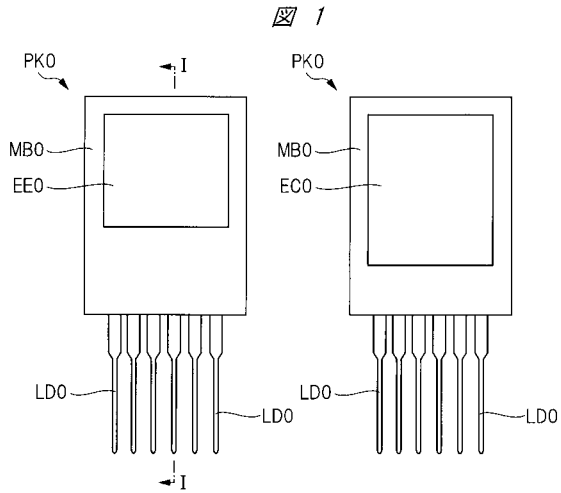
A アノード電極

40

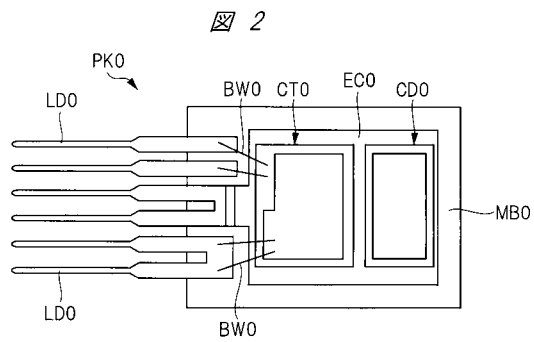
K カソード電極

C s 容量素子

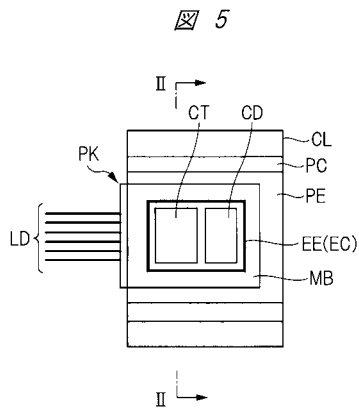
【図 1】



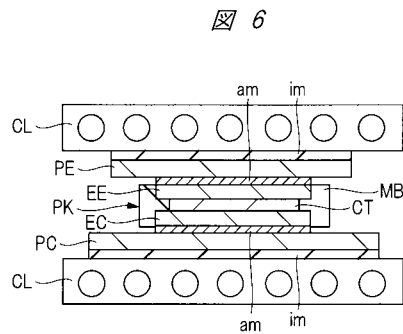
【図 2】



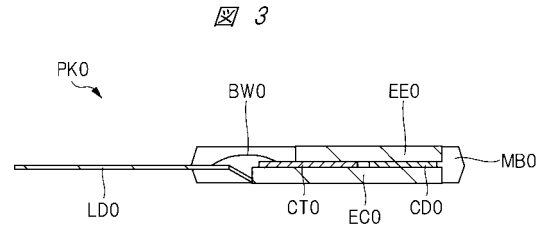
【図 5】



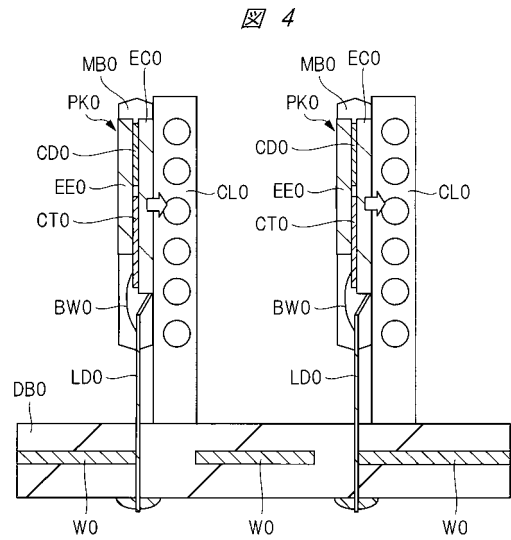
【図 6】



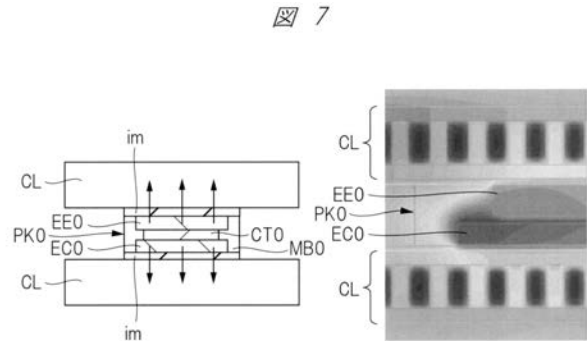
【図 3】



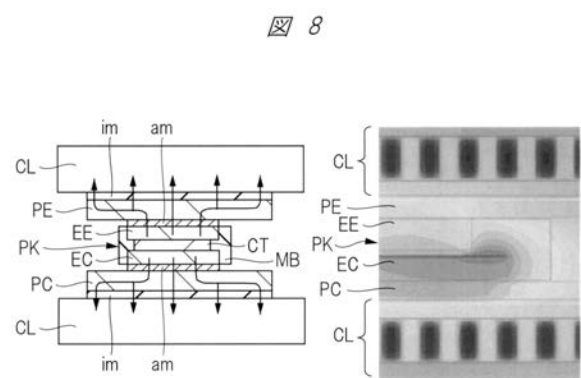
【図 4】



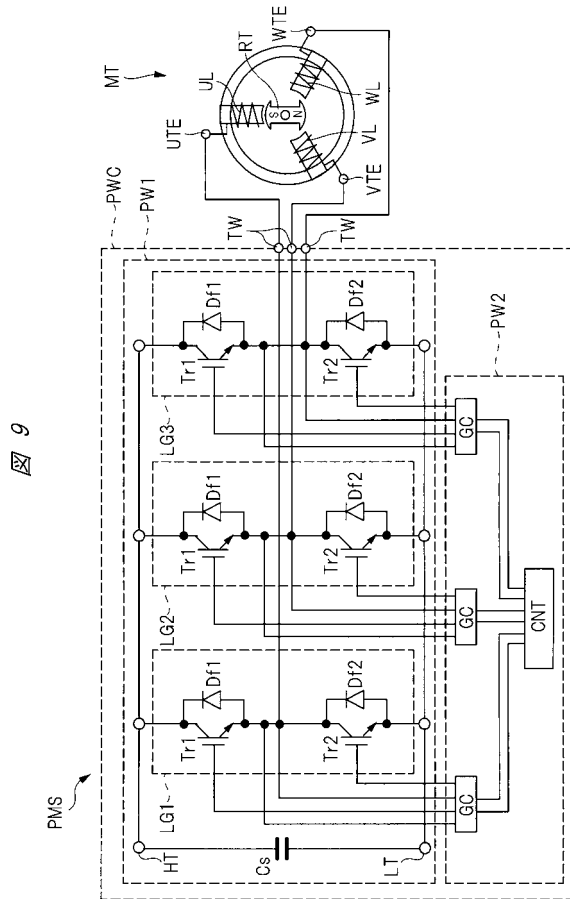
【図 7】



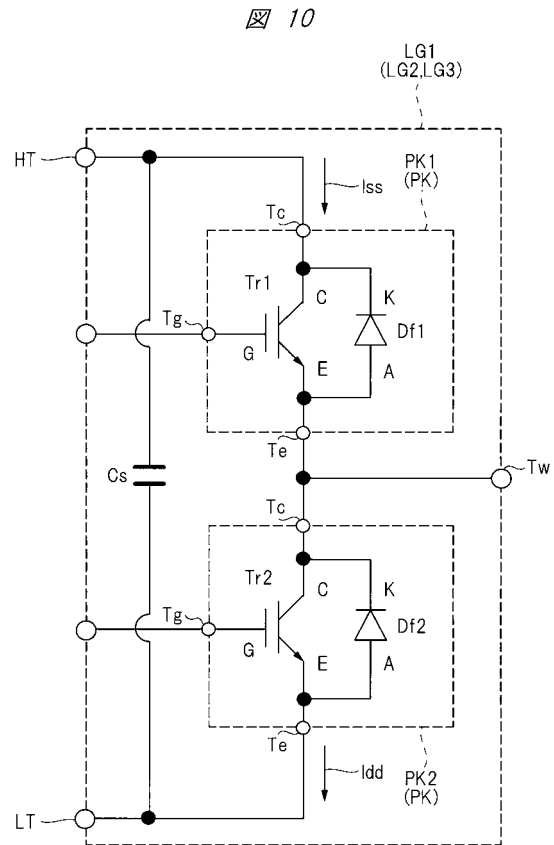
【図 8】



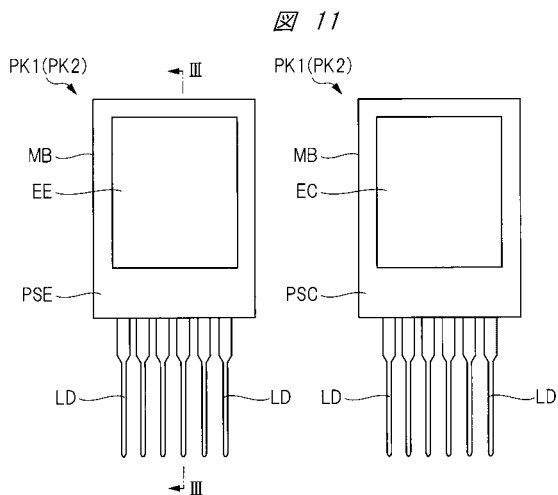
【図 9】



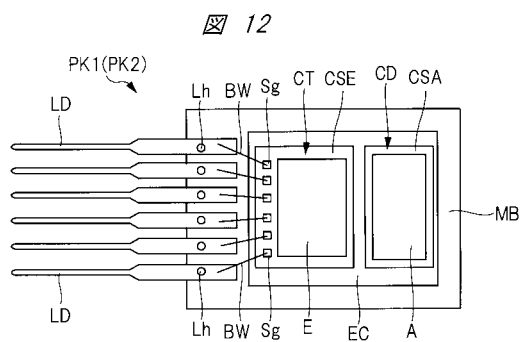
【図 10】



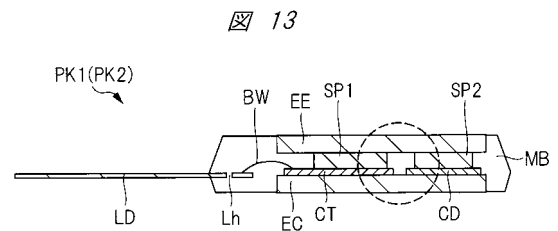
【図 11】



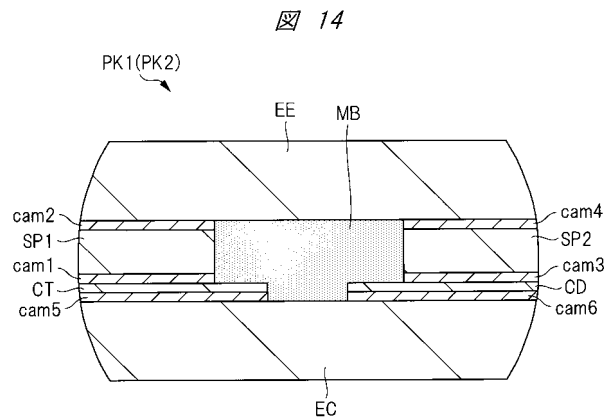
【図 12】



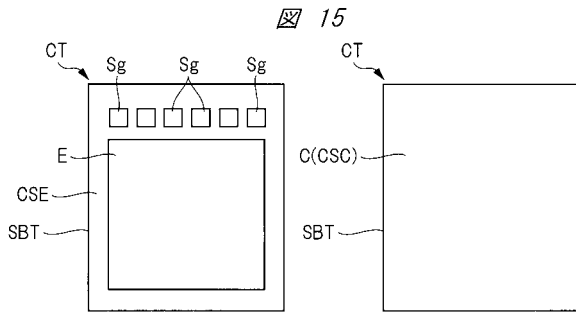
【図 13】



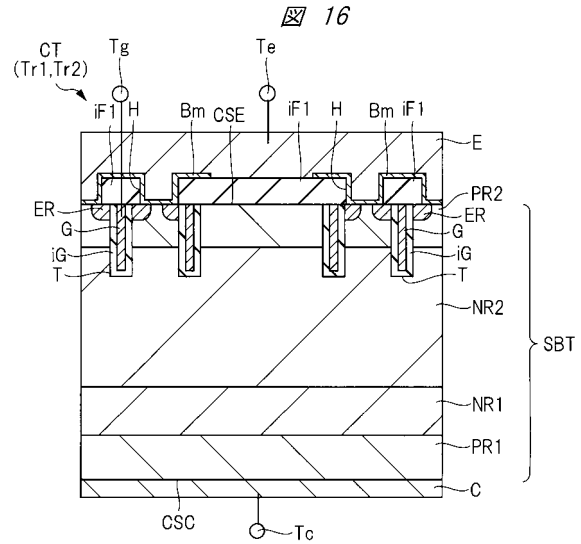
【図 14】



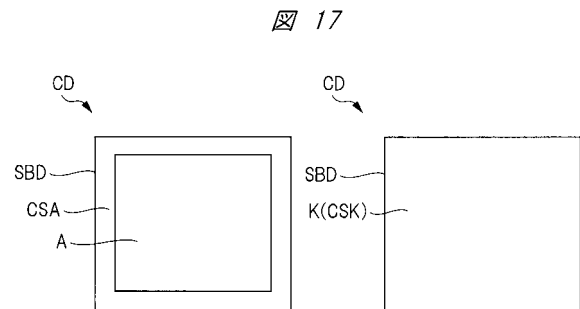
【図 15】



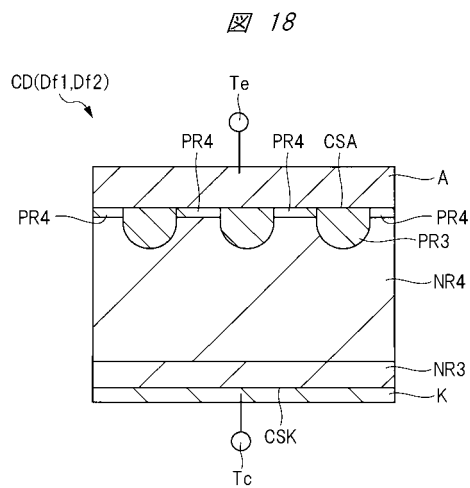
【図 16】



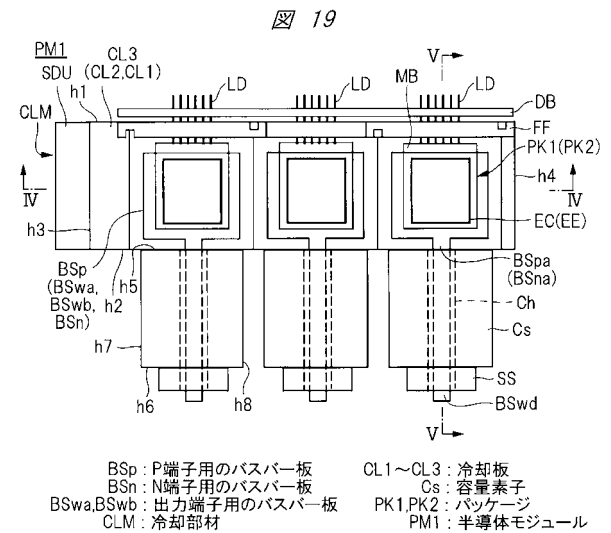
【図 17】



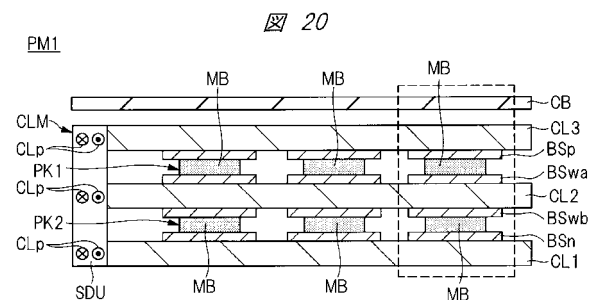
【図 18】



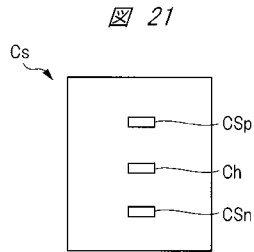
【図 19】



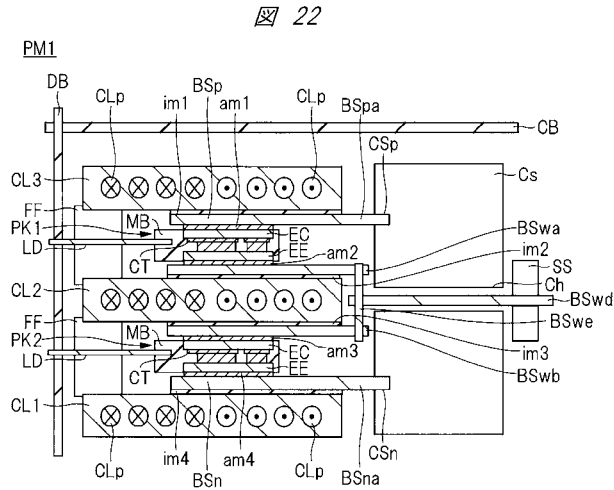
【図 20】



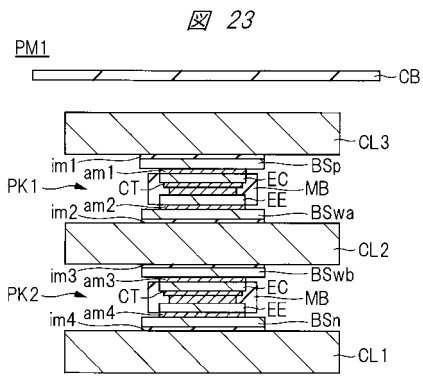
【図 2 1】



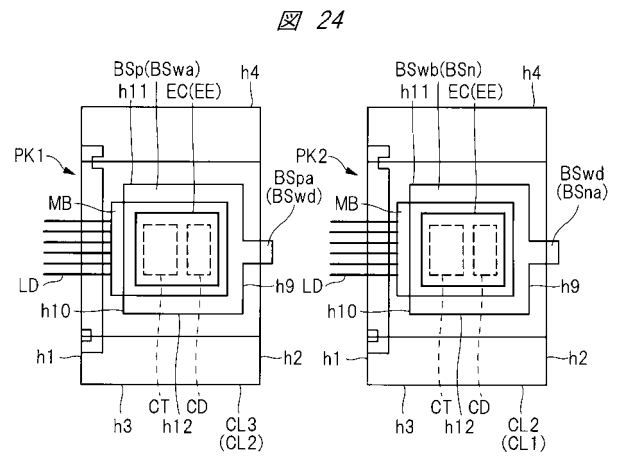
【図 2 2】



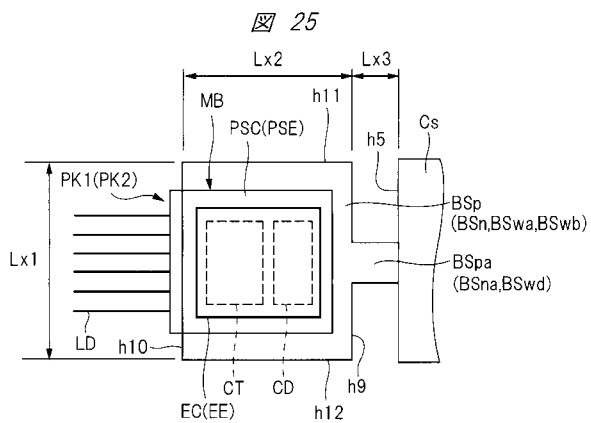
【図 2 3】



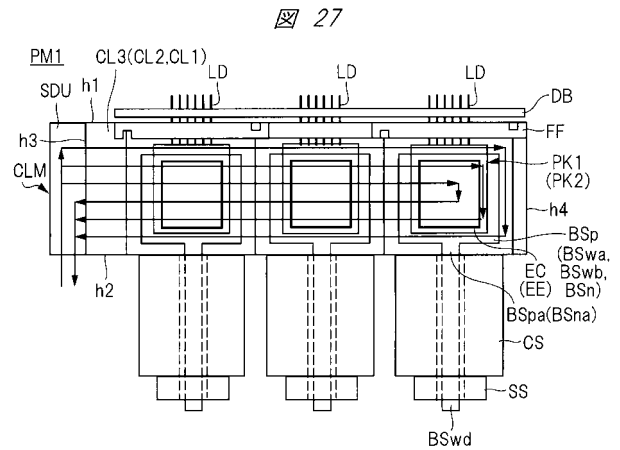
【図 2 4】



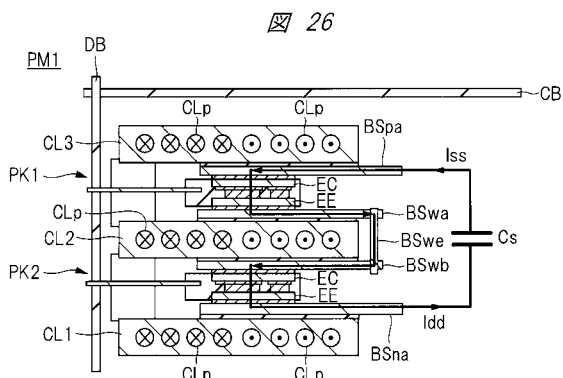
【図 2 5】



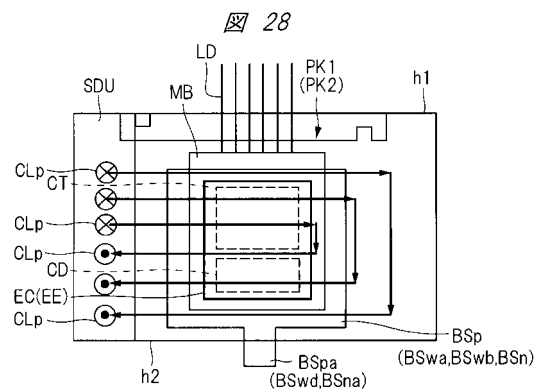
【図 2 7】



【図 2 6】

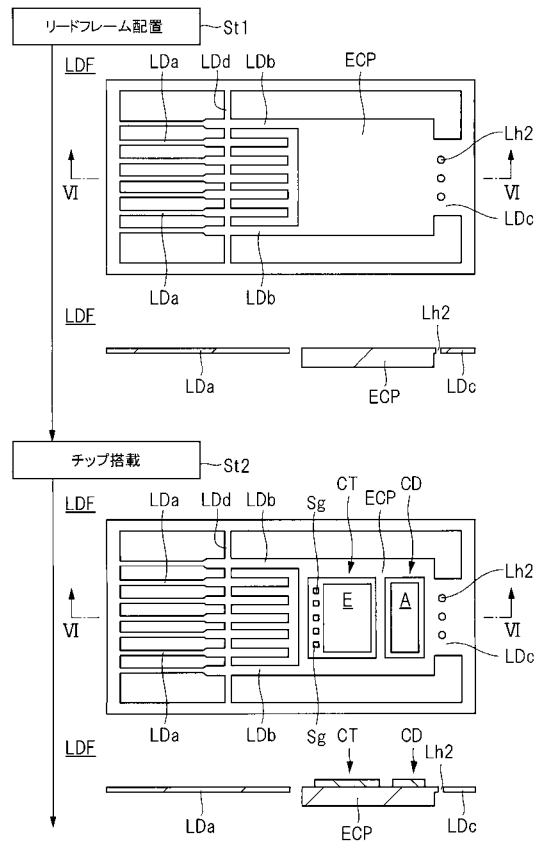


【図 2 8】



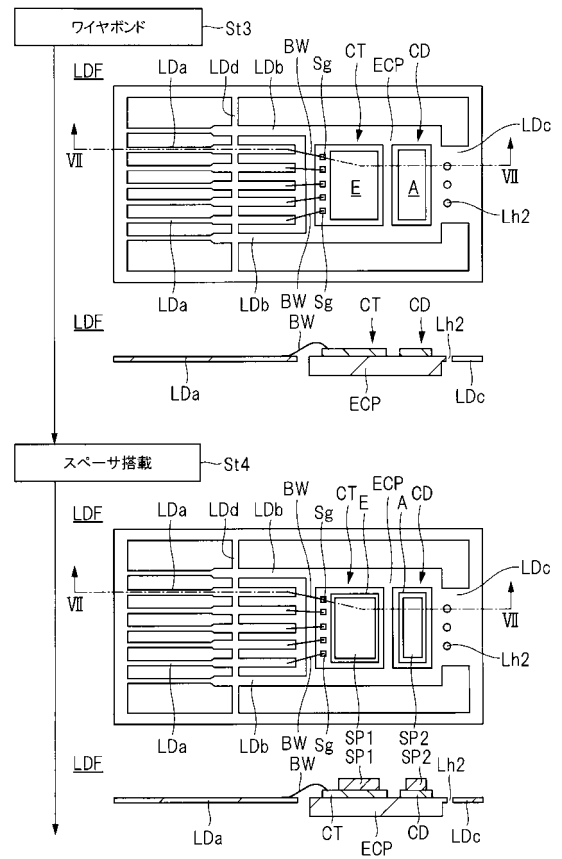
【図 29】

図 29



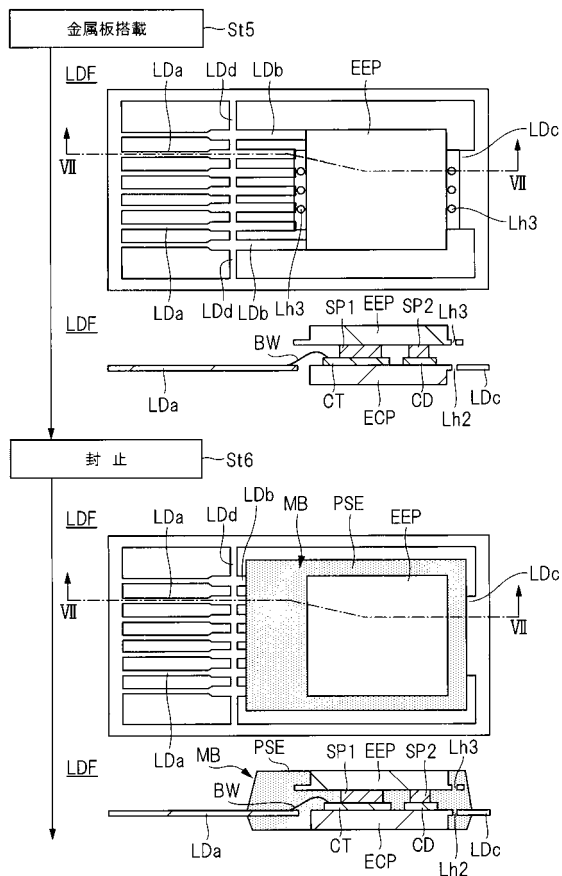
【図 30】

図 30



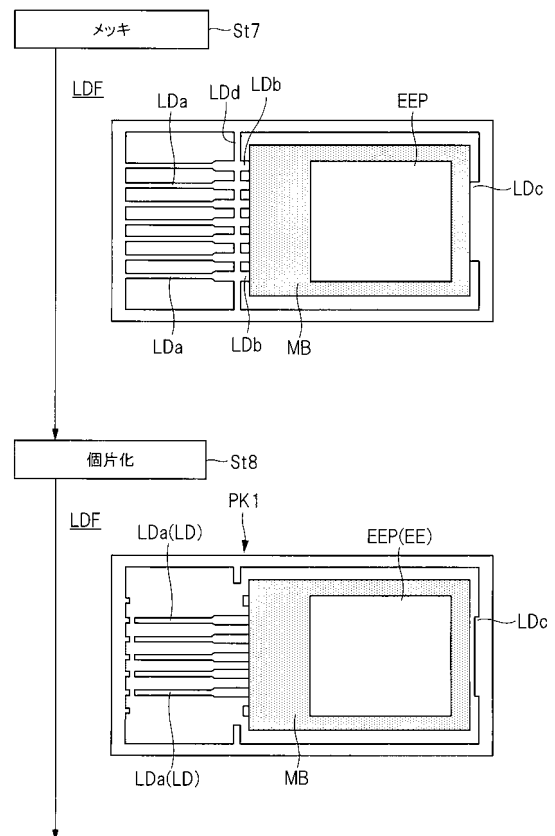
【図 31】

図 31

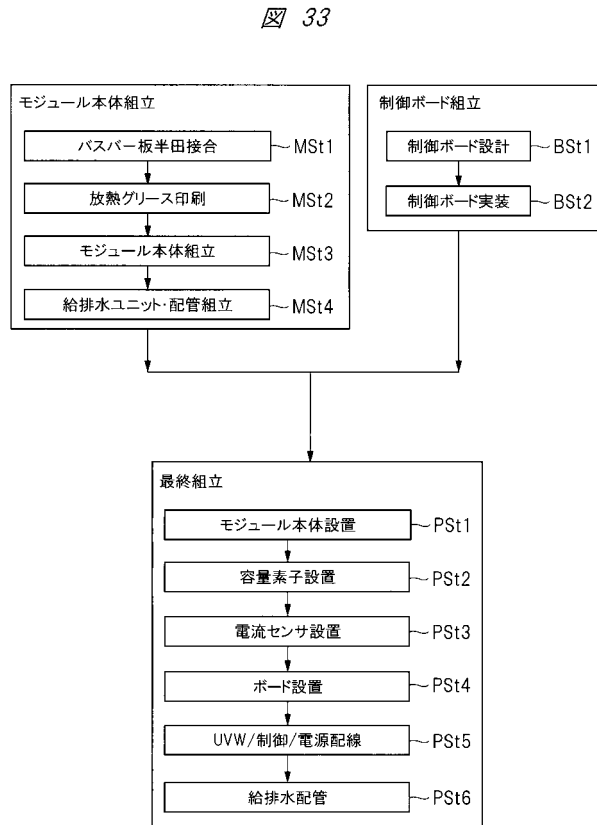


【図 32】

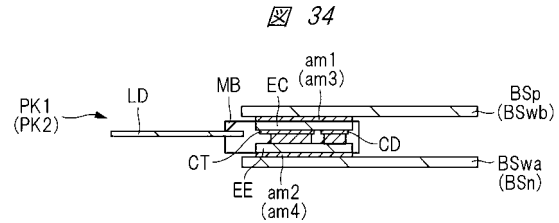
図 32



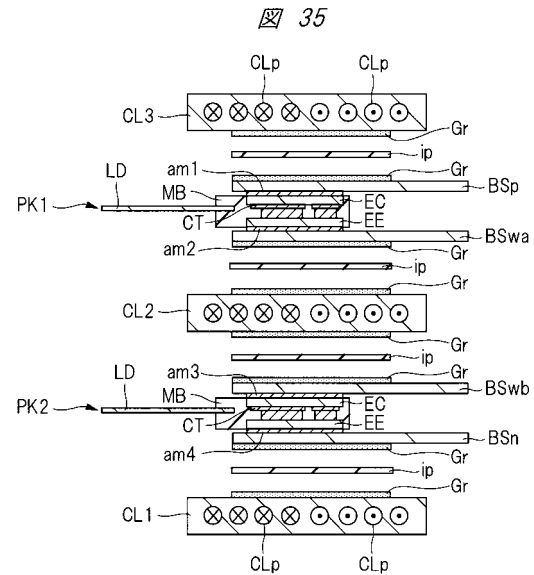
【図 3 3】



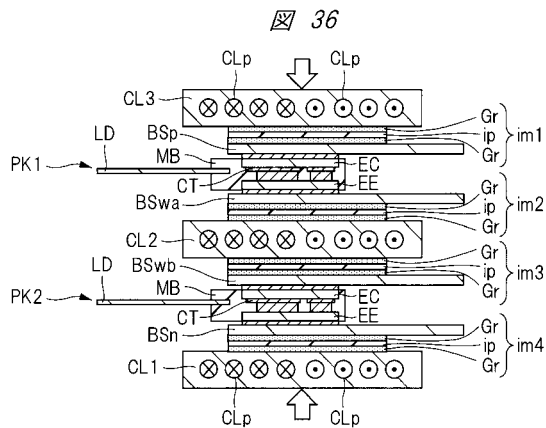
【図 3 4】



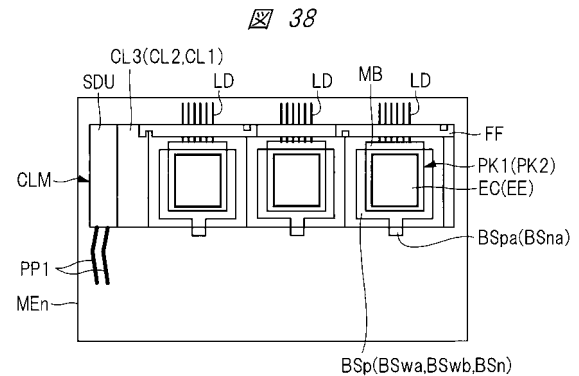
【図 3 5】



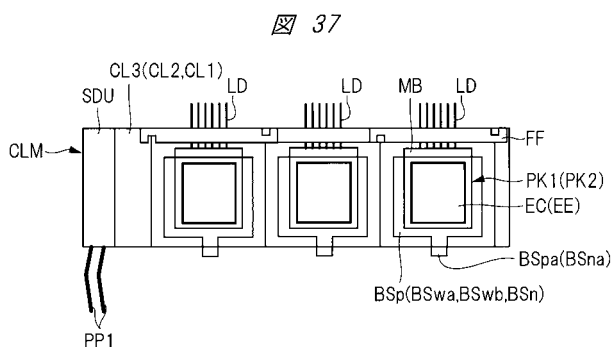
【図 3 6】



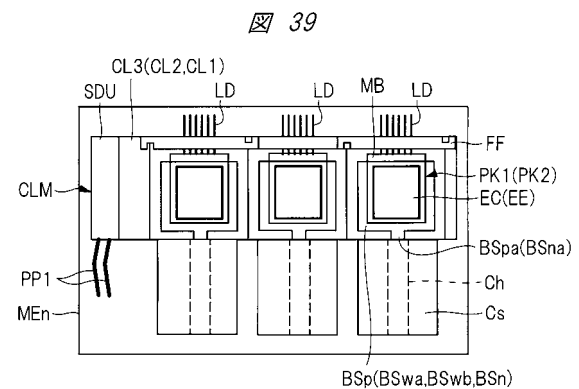
【図 3 8】



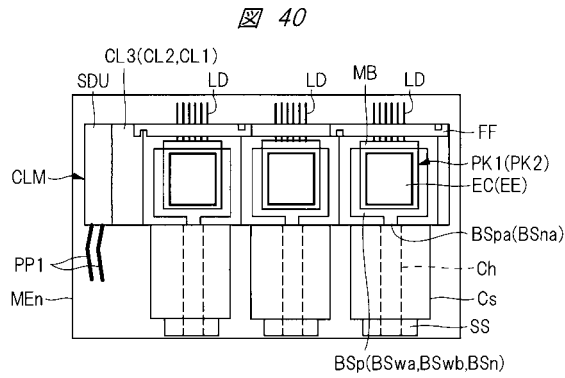
【図 3 7】



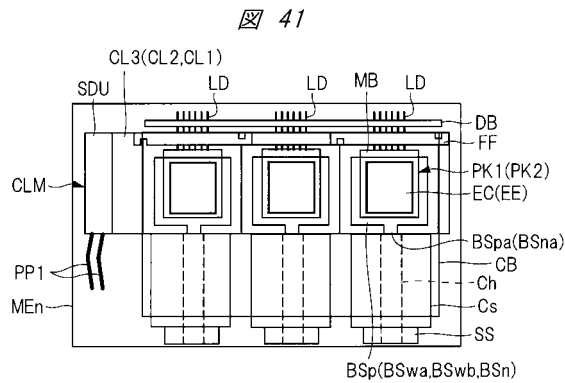
【図 3 9】



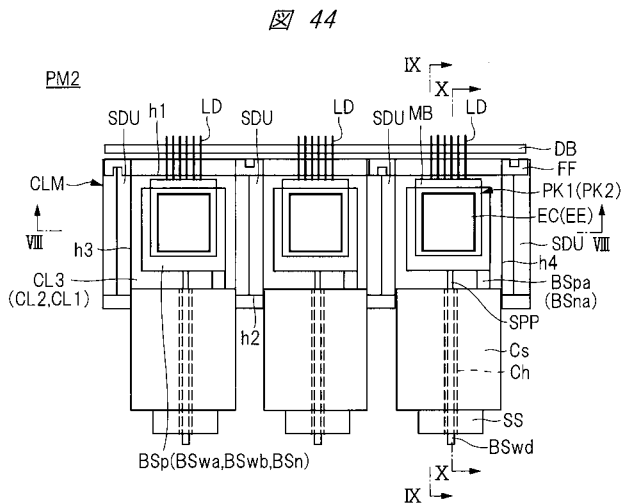
【図 40】



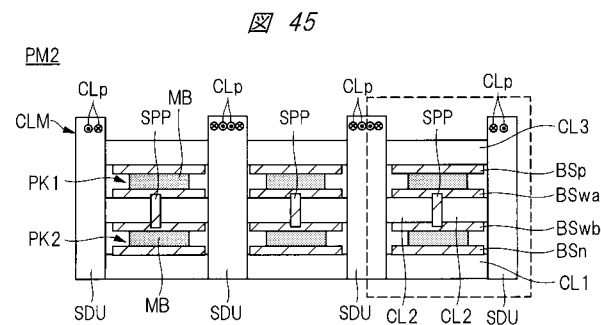
【図 41】



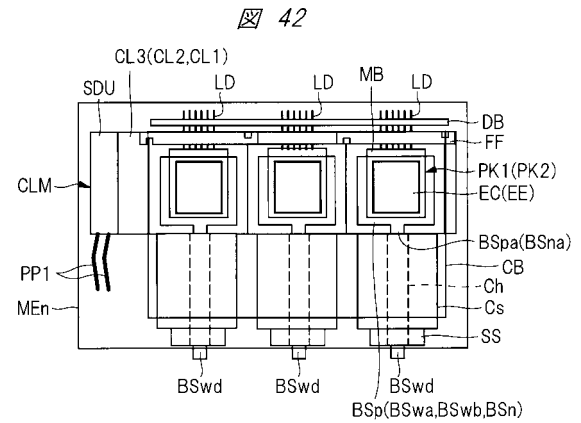
【図 44】



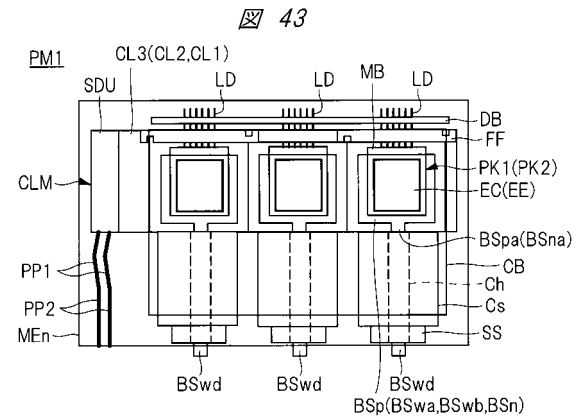
【図 45】



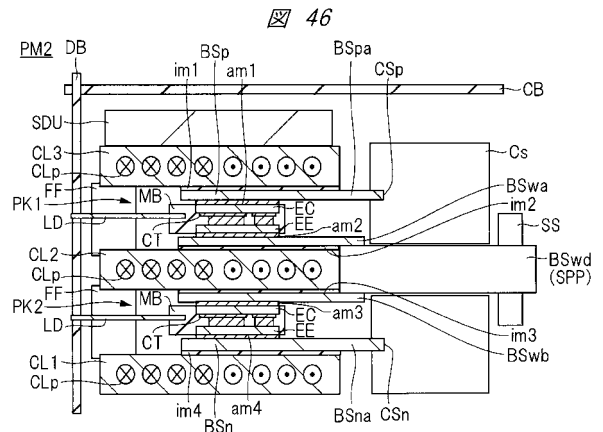
【図 42】



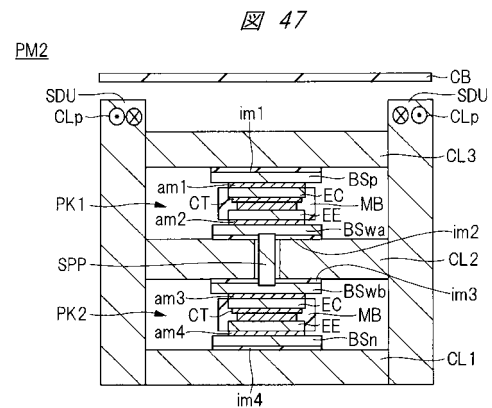
【図 43】



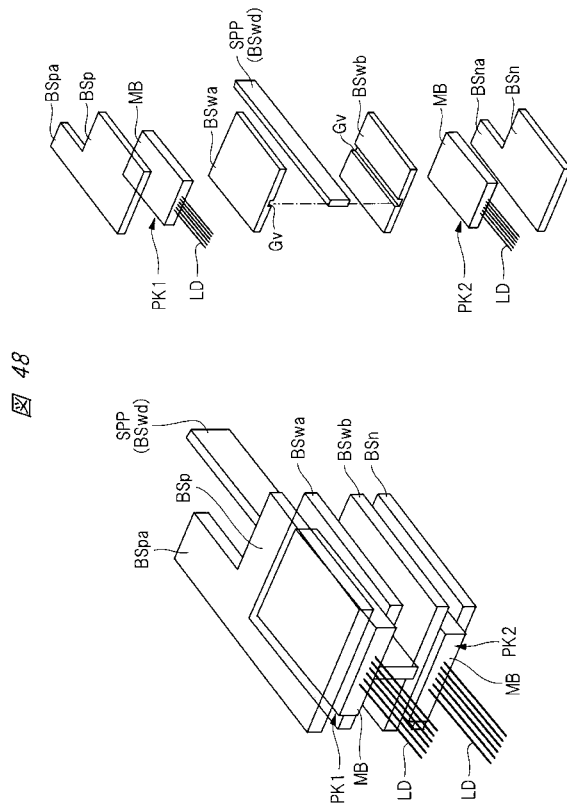
【図 46】



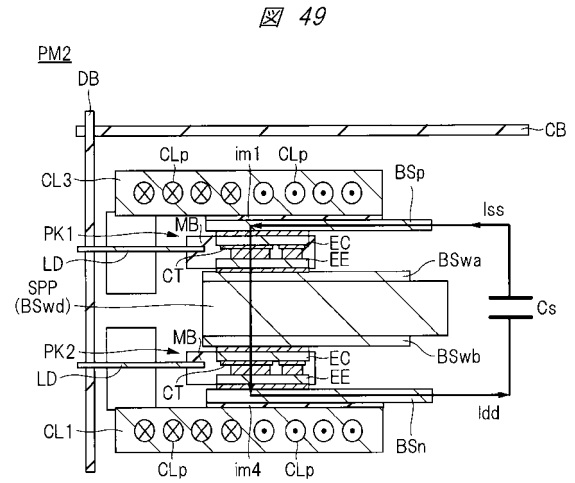
【図 47】



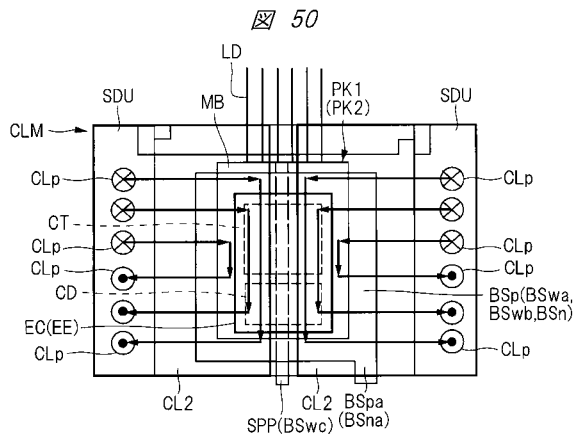
【図 48】



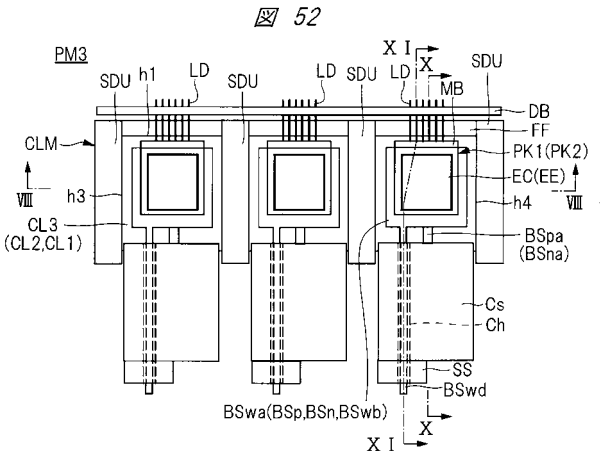
【図 49】



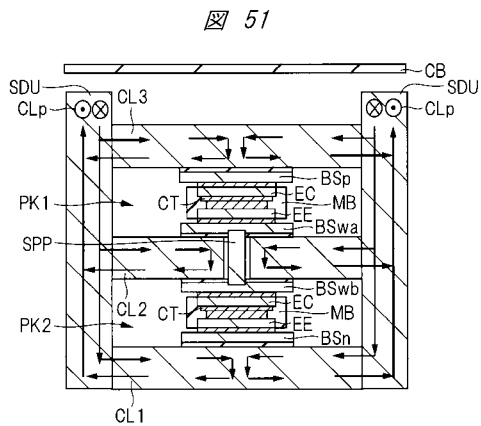
【図 50】



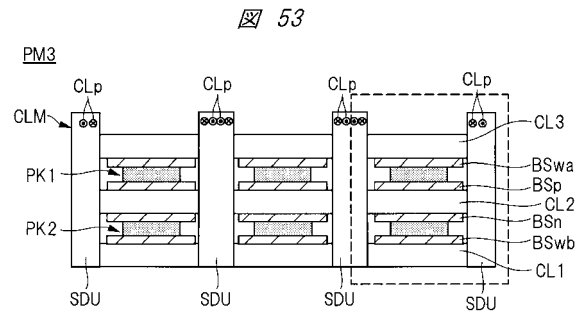
【図 52】



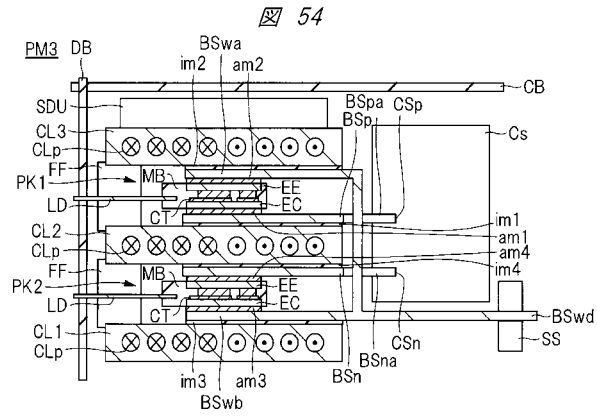
【図 51】



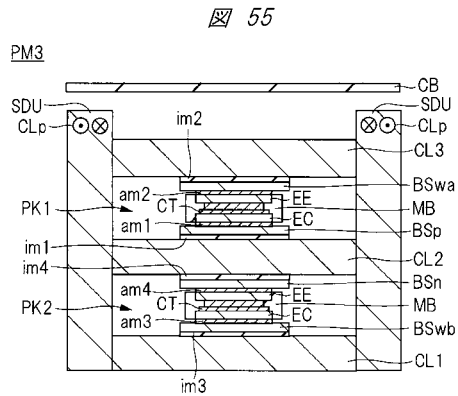
【図 53】



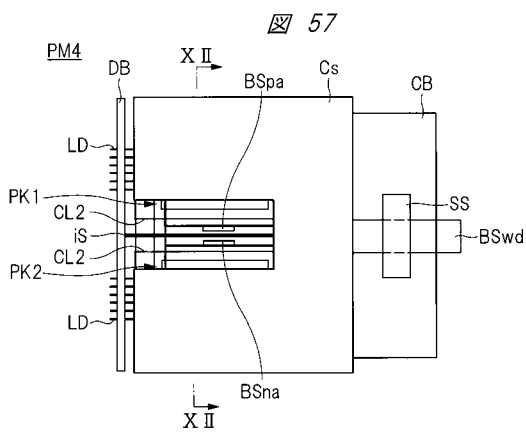
【図 5 4】



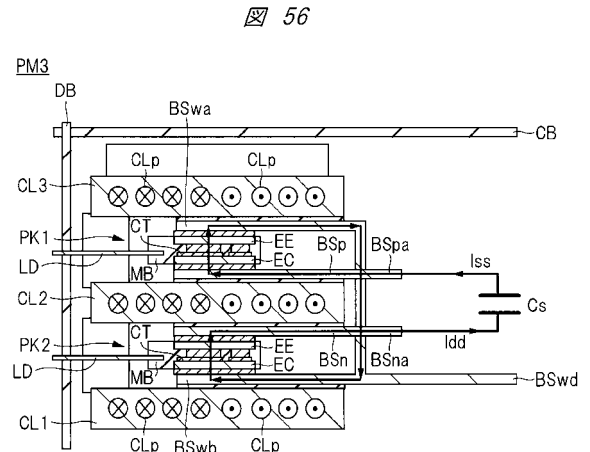
【図 5 5】



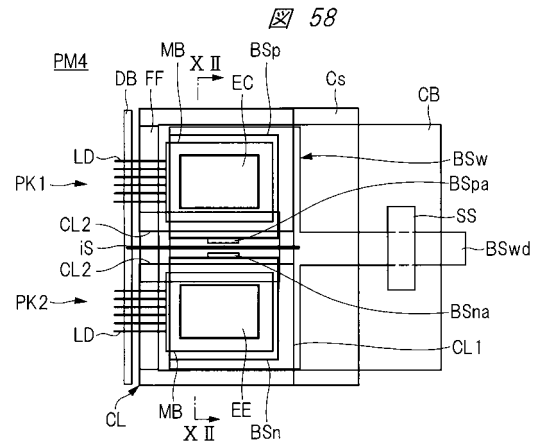
【図 5 7】



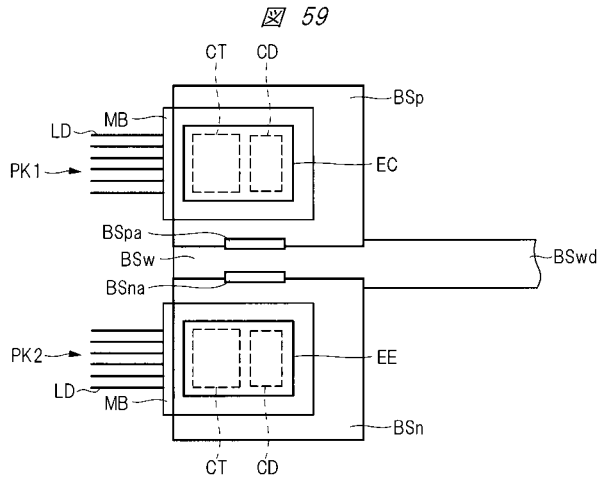
【図 5 6】



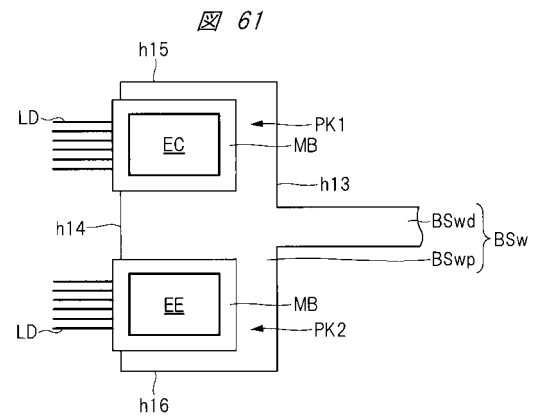
【図 5 8】



【図 59】

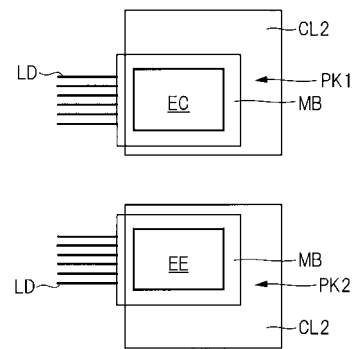


【図 61】

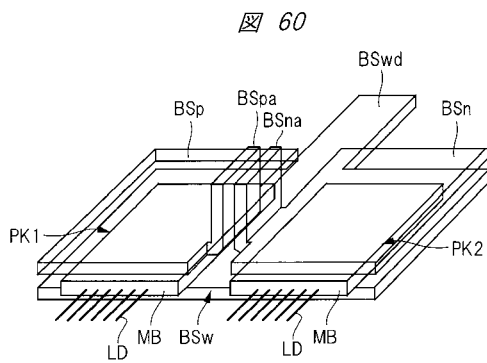


【図 62】

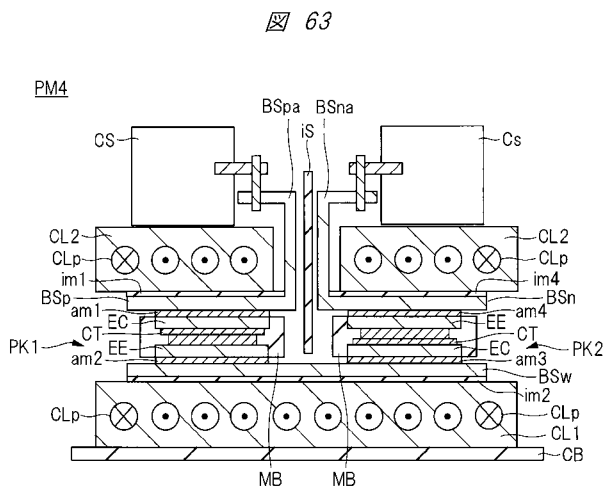
図 62



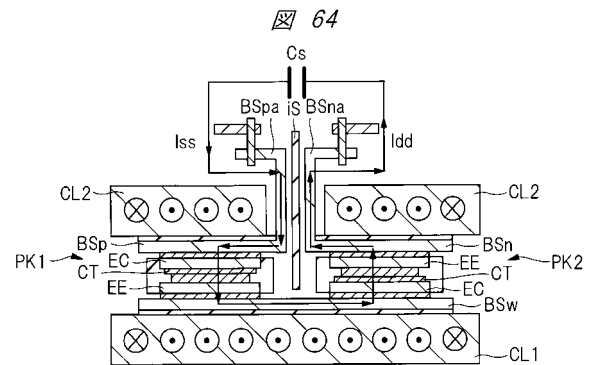
【図 60】



【図 63】

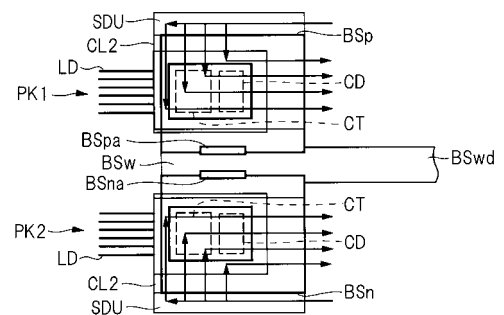


【図 64】

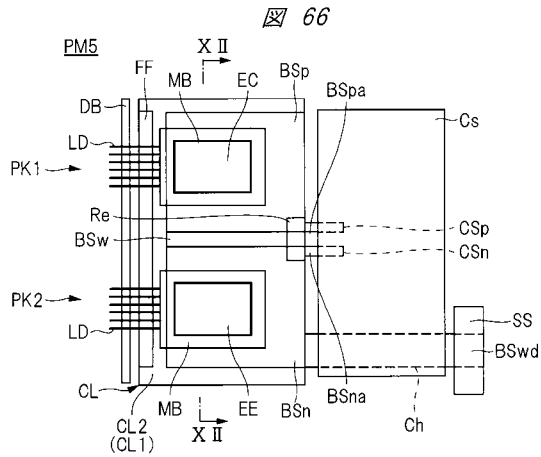


【図 65】

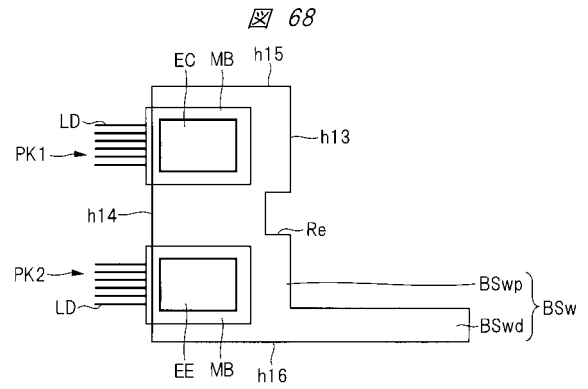
図 65



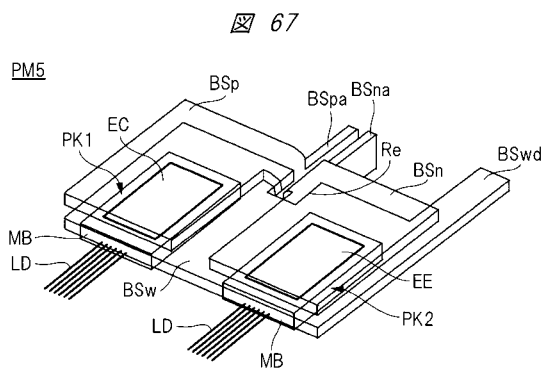
【図 66】



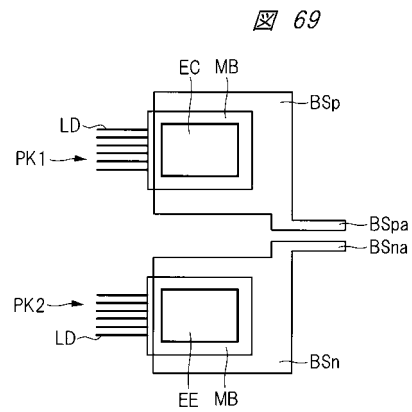
【図 68】



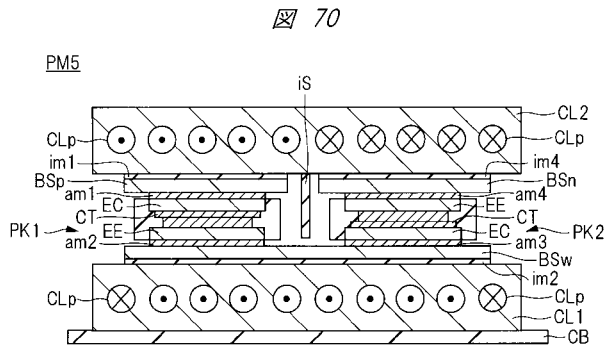
【図 67】



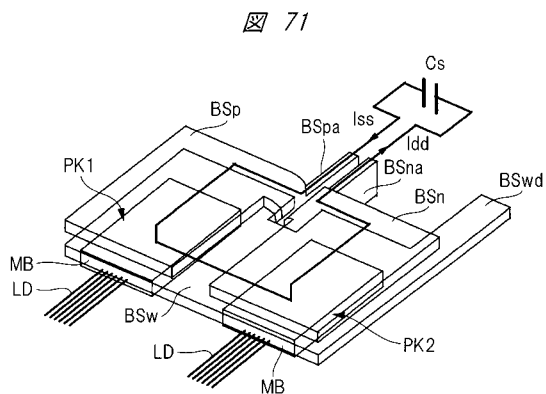
【図 69】



【図 70】



【図 71】



---

フロントページの続き

Fターム(参考) 5H770 AA05 AA22 AA24 BA03 DA01 DA03 DA41 GA16 HA06X JA10X  
KA01Z PA01 PA12 PA14 PA15 PA16 PA17 PA22 PA28 PA42  
PA43 QA01 QA02 QA04 QA05 QA06 QA08 QA10 QA12 QA14  
QA22