

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
B61L 3/00

(45) 공고일자 1991년03월30일
(11) 공고번호 91-001969

(21) 출원번호	특1982-0005724	(65) 공개번호	특1984-0002705
(22) 출원일자	1982년12월21일	(43) 공개일자	1984년07월16일
(30) 우선권주장	8138634 1981년12월22일 영국(GB)		
(71) 출원인	웨스팅하우스 브레이크 앤드 씨그널 캠페니 리미티드 에드먼드 존 페이지 영국 우일트셔 치팬함 피우 힐		
(72) 발명자	앤드류 존 쿡 영국 우일트셔 SN 14 OFT 치팬함 4 체임버린 로오드 폴 데이비드 니거스 영국 어이번 바아드 37 프랭크랜드 클로우스		
(74) 대리인	정송배		

심사관 : 정용식 (책자공보 제2241호)

(54) 철도 신호 수신기

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

철도 신호 수신기

[도면의 간단한 설명]

제1도는 무접합 트랙회로의 개략적인 다이어그램.

제2도는 수신된 신호를 식별하기 위하여 이산형 푸우리에 변환을 수행하기 위한 본 발명에 따른 장치의 블럭다이어그램.

제3도는 트랙회로 수신기에 사용된 제2도 장치의 작동사이클의 플로우차트.

제4도는 자동기차보호 시스템에서 이산형 푸우리에 변환장치의 주파수영역 출력의 그래프.

* 도면의 주요부분에 대한 부호의 설명

5 : 송신기

5 : 트랙회로 수신기

11 : 아날로그 입력

16 : 아날로그-디지털 변환기

18 : 어드레스 고정회로

20 : 중앙처리장치

21 : 등호출 기억장치(RAM)

22 : 판독전용 기억장치(ROM)

23,24 : 주변장치 인터페이스 어댑터

25 : 부호 2에 대한 보수 송신기

[발명의 상세한 설명]

본 발명은 철로 선로에 의하여 반송된 전기적인 신호를 수신하기 위한 것으로 이산형 푸우리에 변환(discrete fourier transform)을 이용하는 철도 신호 수신기에 관한 것이다.

이러한 수신기는 예를 들어 기차의 출현이나 위치를 알아내기 위하여 이용되는 트랙회로 신호를 위하여 유용하며 이동중인 기차에 대하여 안전 최대 속도 정보를 중계하는 자동기차 보호장치에 유용한 것이다.

이산형 푸우리에 변환기술은 시간영역내에서 신호를 표본추출하여 이들 시간영역 표본을 주파수영역으로 변화하므로써 신호의 주파수 스펙트럼의 양적 분석을 제공한다.

이 과정은 데이터 포인트(date point)의 초기세트를 형성하는 시간영역 데이터 표본의 세트 수집을 포함하며 여러 기본계산이 중간 결과의 새로운 세트를 얻을 수 있도록 수행되고 일련의 레벨 또는 반복을 통하여 주파수영역으로서 출력의 최종적인 새로운 세트로 진행된다.

데이터 표본의 초기세트는 시간영역내에서 참값(read values)을 가지며 결과의 최종세트는 비록 중간 결과가 복소수가 될지라도 주파수영역내의 참값을 갖는다.

그러나 그것은 실질적인 나머지의 합이며, 그중에는 중간 결과가 변형방정식의 지수 기능에 의하여 주기로 나타나게 된다.

실질적인 레벨에 대한 변환에 관련된 개별적인 계산수를 줄이기 위하여 여러 알고리즘(algorithm)이 제안된 바 있다.

그 하나가 위노그랜드(Winograd) 알고리즘이고 다른 예로서는 콜리-루키(Cooley-Tukey) 알고리즘이 있으며, 또 다른 예로서는 벨그랜드 알고리즘(Bergland's algorithm)이 있는데 이는 콜리-루키 알고리즘을 기초로하여 수정된 것이며, 이후 언급되는 특정 표본에 관한 것이다.

다른 분야에 있어서와 같이 잡음 및 간섭에 대한 판별은 만약 철도 시스템의 전후관계를 효과적으로 처리되지 못하는 경우 철도 시스템의 안전에 심각한 영향을 줄 수 있는 문제점이 항상 존재하게 된다.

아날로그 전자장치 설계는 각 분야가 적어도 새롭게 계산된 설계치를 요구하는 경우 "공통설계"(universal designs)가 곤란하므로 본질적인 결점을 갖는다.

또한 이들은 온도와 시간에 따라 변환되기 쉬우며, 각 세트의 장치는 시간과 경비가 많이 드는 개별적인 위치 조정을 필요로 한다.

본 발명의 목적은 종래의 이러한 결점을 극복함과 더불어 상이한 작동 정수를 갖는 상이한 장치에 유용하나 최소의 수정만을 요구하며, 상이한 목적의 주변장치와 연결될 수 있는 기본장치로서 유용한 장치를 제공하는데 있다.

철도 선로에 의하여 반송된 전기적인 신호를 수신하기 위한 본 발명에 따른 철도 신호 수신기는 신호감지를 위하여 철도 선로와 결합된 감지수단, 감지된 신호를 연속적으로 표본추출하기 위하여 시간영역내에서 작동하는 표본추출수단, 다수의 표본값을 기억시키기 위한 데이터 기억수단, 상기 기억된 표본값에 이산형 푸우리에 변환을 수행하기 위한 수단, 변환결과를 기억시키기 위한 데이터 기억수단 및 감지된 신호를 식별하기 위하여 주파수영역에서 변환의 최종결과에 감응하는 수단으로 구성된다.

주파수 변위 송신을 수신하고 검파하기 위한 이러한 장치에 있어서, 수신기는 헤테로다인회로에 연결되고, 저역필터수단이 상이한 주파수 성분에 이산형 푸우리에 변환을 수행하기 위한 수단이 연결된 헤테로다인 출력에 상이한 주파수는 통과시키고 가산 주파수 성분은 배제하도록 배열된다.

철도 무점한 트랙회로 수신기에 본 발명을 응용함에 있어서, 대체 반송주파수의 조합이 연합된 트랙회로 수신기에 의한 식별신호로 사용되어 이들 사이에 트랙구간에 한정되도록 사용된다.

변조주파수가 가능한 트랙회로 식별조합수를 증가시키고 또는 예를 들어 코드화의 수단으로서 트랙구간내의 기차에 송신하기 위한 최대 속도를 제한하기 위하여 부가적인 식별신호로서 사용될 수 있다.

또한 자동차보호 시스템에 본 발명을 응용함에 있어서는, 반송신호가 속도제한 표시신호에 의하여 변조되어 기차에 전달되고 기차안에서 이 신호가 감지되고 표본추출되며, 그 표본값이 잠정적으로 기억되어 이산형 푸우리에 변환과정을 위한 입력으로 사용되고, 그 최종결과는 속도제한을 지시하는 변조주파수로 나타난다.

본 발명을 첨부도면에 의거하여 보다 상세히 설명하면 다음과 같다.

본 발명은 "수리전산(Mathematical Computing) 19(1965년 4월)"에 발표된 콜리-루키의 한 효율적인 이산형 푸우리에 변환 알고리즘을 이용하였다.

특히 실급수에 유용한 것으로 입증된 이 알고리즘은 "ACM 통신(1968년 10월 제11권 No. 10)"에 벨그랜드에 의하여 보다 상세히 기술되어 있다.

이 알고리즘은 표준계산의 사용을 되풀이 하는 반복의 급수로서 N 이산 표본을 포함하는 참값 시간 급수를 가진 초기 입력을 택하여 $\left(\frac{N}{2}\right)$ 주파수 기간의 최종 푸우리에 계수의 실수부분과 허수부분을 계산한다.

이들 알고리즘의 이론적인 설명은 위에서 언급된 바와 같이 상기 문헌에서 찾아볼 수 있으며 알고리즘의 이론적 기초에 대하여 정확히 설명되어 있다.

콜리-루키 알고리즘에 따른 이산형 푸우리에 변환을 계산하는 과정에는 시간 순차 또는 자연배열에서 데이터 포인트의 초기 어레이(array)를 세팅-업(setting-up)하는 단계를 포함한다.

그리고 이 알고리즘은 최종레벨의 어레이가 얻어져 계산된 주파수영역 결과가 혼합 배열될때까지 반복하여 연속 어레이를 계산토록 진행된다.

중간 반복 및 최종어레이를 위하여 계산된 모든 중간 데이터는 선행 어레이로부터 다만 두 데이터 값만을 이용한 전산의 결과이다.

한 레벨 어레이의 두 데이터 포인트를 선행 레벨 어레이의 두 데이터 포인트로부터 거의 동시에 계

산하기 위한 연산은 이미 "버터플라이" 연산으로서 알려진 바 있다.

이 "버터플라이" 연산은 비교적 평범한 연산이며, 예를 들어 적당한 프로그램된 마이크로프로세서와 같은 디지털 처리장치에 의하여 용이하게 수행된다.

"버터플라이" 연산의 두 결과는 입력 데이터 포인트인 해당 어레이 위치를 가지며 양자는 기록하기 에 편리할 때에만 사용되므로 그 결과가 동일 기억 어드레스 위치로 환원되어 기억소자 크기를 크게 절약할 수 있다.

파스트 푸우리에 변환(Fast Fourier Transform)의 수리분석을 보다 상세히 설명할 필요는 없으나 그 기초 구성의 방법은 이후 상세히 설명될 본 발명의 실시 형태에 실제로 응용된다.

제1도는 주행 레일이 부호(1)(2)로 표시되고 트랙회로 수신기 트랜스(3a)와 송신기 트랜스(4a)가 동일거리의 레일(1)(2) 사이에 연결되어 완전한 트랙회로에 의하여 모니터된 트랙구간(a)을 형성하는 무접합 트랙회로의 개략 다이어그램을 보이고 있다.

트랙구간(a)의 양측에서 트랙구간(b)(c)의 트랙회로의 부분을 형성하는 트랜스장치(3b)(4c)는 트랜스(4a)(3a)에 인접하여 이들로부터 비교적 짧은 거리에서 연결되어 있다.

이들 트랙회로 트랜스의 이론적이고 실질적인 설계나 위치선정은 본 발명의 기술분야에서 잘 이해될 수 있으며 이러한 목적을 위하여 관련된 장치는 종래 기술을 이용한다.

송신된 신호는 1700, 2000, 2300 및 2600Hz 4반송주파수를 사용한 주파수 변위-카드(Frequency Shift-Keyed)(FSK) 신호로 구성되며 10개의 저주파로 변조될 수 있는 바, 예를 들어 12.5, 15.0 및 20.0Hz로 변조될 수 있다.

카드 반송주파수의 선택된 조합은 특별한 트랙구간/회로를 식별한다.

즉 특정한 한쌍의 트랙회로 송신기 및 수신기가 반송주파수의 특정한 조합과 동작토록 배열된다.

이는 많은 트랙회로의 식별을 허용하지 않으나 동일 식별신호를 갖는 두 트랙구간이 충분히 멀리 떨어져 있어 한 구간에서 수신기의 수신 가능성을 방지하고 다른 구간의 송신에 적극적으로 감응토록 한다.

이와 같이 제1도의 트랜스(4a)를 통하여 트랙구간에 신호를 보내는 송신기(5)는 공지된 것으로 더 이상의 설명은 없기로 한다.

구간의 양측 단에서와 같이 트랜스(3a)는 트랙회로 수신기(6)에 FSK 신호를 보내며 트랙회로 수신기(6)는 안전한 방법으로 신호를 검파하여 신호가 정확히 나타나도록 트랙구간 릴레이(7)를 작동시킨다.

제2도는 수신된 트랙회로 신호가 연결되는 한쌍의 아날로그 입력단자(11)로 구성된 트랙회로 수신기(6)의 하드웨어 블럭다이어그램을 보인 것이다.

입력신호는 잡음 및 과부하 보호회로(12)와 저역아날로그 필터로 구성된 반-위신호 필터(13)를 통하여 공급되는데, 그 목적은 $f_a/2$ 의 나이퀴스트 주파수(Nyquist frequency)의 반 이상이 되는 신호를 제거하는데 있다.

수신기의 이론적인 다이내믹 검파범위는 42dB이나 FFT의 산술 과정에서 일어나는 디지털 잡음에 의하여 30dB로 제한된다.

따라서 반-위신호 필터(13)는 샘플링주파수의 반이상에서 신호가 검파되지 않으므로 5KHz에서 -30dB 이상으로 떨어지는 DC로부터 2KHz까지의 평편한 특성을 갖는다.

그리고 입력신호는 9.6KHz의 시간영역내에서 표본추출을 위하여 라인의 표본콘트를 신호로 작동되는 샘플 및 홀드회로(14)로 보내어진다.

그리고 표본추출값은 8-비트 아날로그-디지털변환기(16)에 의하여 디지털 된다.

$$\frac{1}{428}$$

이 변환기의 8-비트 2진출력은 최고 진폭의 (또는 -42dB)이 되는 최저검파 진폭을 나타내므로 수신기는 상기 언급된 42dB의 다이내믹 범위를 갖는다.

변환기(16)는 FFT 알고리즘의 계산을 위한 준비중 출력(7)의 검색을 위하여 잠정적으로 기억되어야 할 그 출력(17)에서 8개의 병렬 2진 디지털 데이터 비트를 발생한다.

이 병렬 데이터는 디지털 입력 및 어드레스 고정회로(18)에 의하여 수신되고 그 출력은 마이크로 프로세서 중앙처리장치(20)와 여러 연합장치(11)(12)(13)(14)(17)을 연결하는 8-비트 병렬 다중 데이터버스(19)로 보내어진다.

표본추출된 데이터는 램(RAM)(21)에 잠정기억된다.

중앙처리장치(CPU)(20)의 제어연산을 위한 콘트를 프로그램은 롬(ROM)(22)에 기억된다.

또한 데이터버스(19)에는 두 주변장치 인터페이스 어댑터(23)(24)가 연결되며, 주변장치 인터페이스 어댑터(23)는 FFF 알고리즘의 실행중 중앙처리장치(CPU)(20)의 지시에 따라서 승산을 수행하도록 사용된 "부호 2에 대한 보수승산기"(25)와의 인터페이스를 제공한다.

중앙처리장치의 작동주파수는 6.147MHz에서 공진하는 수정발진기(26)로부터 공급된다.

모든 연합장치의 작동 및 동기화를 제어하는 타이밍 신호는 다중 데이터버스(19)를 통하여 타이머

(27)에 의하여 공급된다.

또한 이는 보수승산기(25)의 콘트롤신호를 통한 샘플 및 홀드회로(14)의 작동과 A-D 변환기(16) 및 어드레스 고정회로(18)의 작동을 제어한다.

판독전용 기억장치(22)에 기억된 콘트롤 프로그램은 "기계코오드"에서 프로그램 지시세트로 직접 기록되므로 가능한한 프로그래머를 위하여 특별한 마이크로프로세서의 능력과 제한성을 중요시하여 FFT 알고리즘을 효과적으로 실행하도록 프로그램 명령의 구성을 가능하게 한다.

완전하게 그리고 연속적으로 동작이 계속되는 마이크로프로세서를 콘트롤하기에 특별히 적합한 디지털 부호의 집합이 포함된 판독전용 기억장치(ROM)(22)는 아날로그 입력 신호(11)의 이산형 푸우리에 변환을 충족한다.

이러한 한가지 변환의 완전한 작동사이클에서, 디지털화된 파형 표본이 기억되고 계산의 초기레벨에서 데이터 포인트로서 사용되며 이 계산의 결과는 다음 계산 레벨을 위한 데이터 포인트를 형성한다.

이러한 과정은 완전한 변환에서 최종세트의 결과로 내려가는 연속중간 레벨의 계산을 통하여 여러번 반복된다.

결과의 초기표본과 각 레벨이 다음 레벨의 계산이 사용될때에만 어떠한 레벨에서 얻어진 데이터의 최대량을 충분히 기억시킬 필요가 있는 잠정적인 기억장치로서 단 하나의 기억소자 램(RAM)(21)이 사용된다.

따라서 데이터는 더 이상 필요치 아니하는 경우 지워진다.

끝으로 이산형 푸우리에 변환의 최종결과는 출력회로 즉 어댑터(24)를 통하여 판독된다.

이산형 푸우리에 변환이 최종결과로서 수신된 입력파형(11)의 디지털화된 스펙트럼 분석을 산출한다.

정확하게 중단될때에 출력데이터 포인트의 최종세트는 0Hz에서 시작하는 주파수 스펙트럼을 주사하는 인접 "주파수 빈(Frequency bins)"의 소자주파수로서 나타난다.

요구된 신호검파는 적당한 주파수빈에 판별함수를 모니터하거나 가하여 이루어질 수 있다.

푸우리에 변환의 출력함수를 모니터하거나 가하여 이루어질 수 있다.

푸우리에 변환의 출력결과에서 최저주파수 성분은 0Hz이어야 한다.

따라서 FSK 신호의 검파를 위하여 비교적 고주파를 검파하기 위한 필요성은 적합한 주파수 분석이 이루어지도록 하는데 많은 표본을 요구하고 소요시간이 많이 들게 된다.

적은 양의 표본은 전산을 가속화시키거나 주파수 분석의 필연적인 손실을 가져온다.

따라서 변환은 일반적으로 실시간에서 보다는 기록데이터에서 시간이 더 많이 소요된다.

이러한 문제점을 극복하기 위하여 FSK 입력신호는 매우 낮은 주파수에서 낮은 중간주파수 축대역을 얻도록 "헤테로다인다운(heterodyned down)"되며, 축대역은 본래의 반송주파수와 변조주파수의 "검파"를 위하여 요구된 스펙트럼 분석이 이루어지도록 이산형 푸우리에 변환에 의하여 작동된다.

제3도는 이러한 작동의 플로우차트를 보인 것이다.

이와 같은 실시형태에 있어서, "헤테로다이닝(heterodyning)" 작동은 하기 서술된 단계에 따라 디지털적으로 수행된다.

수신된 트랙회로 신호는 주파수 변위방식으로 변조되므로 반송주파수 f_c 에 중심을 둔 주파수대를 포함한다.

입력신호는 주파수를 잘 정의된 주파수대로 제한하는 효과를 갖는 대역형의 입력잡음 필터를 통하여 통과한다.

예를 들어 공칭적으로 1600Hz의 반송주파수 f_c 는 12.5Hz, 15.0Hz 또는 20.0Hz의 변조속도에서 1600Hz, 10Hz로 고정된다.

이와 같은 예에서, 변조지수가 1이하인 경우 신호주파수 스펙트럼은 $f_c(1600\text{Hz})$ 의 성분과 변조주파수 f_m , 예를 들어 $f_m=20\text{Hz}$ 이고 축대역은 $1600 \pm 40\text{Hz}$ 인 경우 이 변조주파수의 배수로 간격을 둔 축대역쌍으로 구성되며, 보다 높은 순위의 축대역 진폭은 베셀함수 산술(Bessel function mathematics)에 의하여 단정된 값에 따라서 중심주파수로부터 점진적으로 감소된다.

주파수 분석 Δf 는 12.5Hz와 15.0Hz의 축대역 사이에서 판별이 가능하도록 2.5Hz 또는 그 이상이어야 한다.

최초축대역보다 높은 축대역은 트랙 본드(track bond)에 의하여 감쇄되며, 샘플링이론은 최소 샘플링 주파수가 초대주파수 성분의 두배가 되도록 표시된다.

$$f_{\max}=1600+20.0\text{Hz}=1620\text{Hz}$$

따라서 $f_s=2 \cdot f_{\max}=3240\text{Hz}$

또한 만약 Δf 가 푸우리에 주파수 빈 폭이고 N 이 변환점의 수인 경우 $f_s=N \cdot \Delta f$ 및 $N=3240/2.5=1296$ 이다.

이와 같이 만약 입력파형이 직접적으로 작동되면 최소 1296 변환점이 계산되고 이산형 푸우리에 변환의 산술시간은 $N \cdot \log_2 N$ 에 비례하나 FFT 알고리즘 $N \cdot \log_2 N$ 에 비례한다.

그러나 만약 헤테로다인 연산이 1280의 극부발진주파수 f_h 를 이용하여 수행되는 경우 자동주파수 측대역은 $f_c - f_h = 1600\text{Hz} - 1280\text{Hz} = 320\text{Hz}$ 이다.

가장 높은 주파수는 $f_s = 680\text{Hz}$ 이고 $N = 272$ 일때에 $320\text{Hz} + 20\text{Hz}$ 이다.

그러므로 동일 주파수 분석을 갖는 헤테로다인 파형의 변환을 위한 전산시간은 수정되지 않은 입력 파형의 변환을 위한 전산시간보다 현저히 짧다.

디지털 헤테로다인 연산은 샘플추출된 입력파형을 샘플추출된 극부발진주파수의 동등치에 곱하여 수행된다.

코사인 파형을 갖는 극부발진신호와 디지털 샘플링 속도에 정확히 4배가 되는 주파수를 지정하므로서 표본추출된 입력신호는 코사인 파형의 적당한 계수를 각 표본에 간단히 곱하므로서 디지털적으로 헤테로다인화 될 수 있다.

표준화된 파형이 가장 간단한 승산이 될 수 있다.

즉 제1표본이 +1로 곱하여지고, 제2표본이 0으로 세트되며, 제3표본이 -1로 곱하여지고, 제4표본이 0으로 세트되며, 이러한 사이클의 연속 반복된다.

+1과 -1에 관련한 연산은 단순 승산이다.

즉 +1를 곱하는 경우 표본은 변하지 않으며, -1를 곱하는 경우 부호만 바뀔뿐이다.

이들 헤테로다인 표본의 계산치는 이산형 푸우리에 변환에 이용하기 위하여 준비된 잠정기억장치 램(21)에 기억된다.

완성되었을때에 이들 결과는 각 해당 주파수 bin에서 찾을 수 있는 주파수 성분의 레벨로 나타난다.

각 bin에 진폭판별기 또는 드레시호우드 검파기를 적용하므로 수신된 입력파형의 주파수 윤곽이 각 완성변환 사이클의 종료시에는 반송주파수와 변조주파수의 존재에 대하여 체크될 수 있다.

신호송신을 하도록된 안전장치에서 한가지 위험한 것은 다른 신호원으로부터의 우발적인 간섭이다.

이러한 종류의 장치에 대하여 판별이 곤란한 간섭신호의 한 형태는 어떠한 형태의 전기 구동기차 견인 제어장치에 의하여 발생하는 진폭변위 키드(Amplitude Shift Keyed)(ASK)신호이며, 주행레일이 어스리턴(earth return)으로 사용된 경우 부가적인 전류가 트랙회로 신호에 중복된다.

수신된 입력신호의 진폭이 가변적이므로 반송진폭비에 대하여 측대역의 ASK 및 FSK 신호 사이에 차이가 있음에도 불구하고 언제나 수신되지 않을때에 ASK 신호의 스펙트럼 감응과 혼란이 일어나 문제점이 발생된다.

따라서 두신호 사이의 한 구별방법은 반송 및 측대역 진폭비를 측정하는 것이다.

그러나 이들 신호 사이의 다른 차이는 보다 분명히 검파기능을 한 것이다.

FSK 신호에 있어서, 측대역 백타는 항상 반송 백타에 대하여 직각위상이나 반대로 ASK 신호에 있어서 측대역 백타는 반송백타에 대하여 실상 또는 허상이다.

푸우리에 분석에 의하여 산출된 최종결과는 모든 주파수 성분에 대한 위상 및 진폭 정보를 포함한다.

따라서 삼각법의 공식(trigonometric formula)을 이용하여 측대역 합성 백타의 각도가 계산될 수 있다.

이렇게 하여 최종 안전점검으로서 합성 크기가 최초 푸우리에 변환 결과로부터 계산된다.

만약 결과가 너무 작으면(오차가 적은 것은 아니다), 결과가 역전되어 반대 백타가 계산된다.

각도가 계산되고 판별체크가 FSK 신호를 적극적으로 지정하도록 적용된다.

이러한 체크가 실패하는 경우 수신된 신호는 ASK이고 계산된 정보는 거절된다.

즉 트랙회로 수신기는 트랙회로 신호가 수신되지 않고 트랙릴레이가 작동치 않는 것과 같이 작용한다.

(57) 청구의 범위

청구항 1

주파수 편이변조 또는 주파수 변조신호인 철로를 통하여 반송되는 AC 전기신호를 감지하기 위하여 철로에 결합된 감지수단(32)과, 주파수에 대하여 감지된 신호를 평가하기 위한 수단(12-24)으로 구성되는 철로 반송 AC 전기신호를 수신하기 위한 철로 신호 수신기에 있어서, 상기 평가수단이 감지된 신호를 연속 표본추출하기 위한 시간영역에서 작동하는 표본추출수단(14), 다수의 표본값을 기억하기 위한 데이터메모리수단(21), 상기 기억된 표본값에서 불연속적인 푸우리에 변환을 수행하기 위한 수단(20), 변환 결과를 기억하기 위한 데이터메모리수단(21)과, 감지된 신호를 식별하기 위하여 주파수영역내의 최종변환결과에 응답하는 수단으로 구성되고 최종결과에 응답하는 수단이 극히 유사한 진폭편이 변조된 신호에 대한 판별수단을 포함하고, 상기 판별수단을 최종변환결과 메모리수단내

에 기억된 정보로부터 합성 축대역벡터의 반송신호에 대한 위상각을 계산하고 상기 각도가 0° 또는 180° 인 신호를 판별하기 위한 수단(20,22)으로 구성됨을 특징으로 하는 수신기.

청구항 2

청구범위 제1항에 있어서, 고속푸우리에 변형알고리즘을 수행하도록 불속푸우리에 변형을 수행하기 위한 수단(20)의 작동을 제어하기 위한 수단(22,26,27)이 제공됨을 특징으로 하는 수신기.

청구항 3

청구범위 제1항 또는 제2항에 있어서, 감지된 신호에서 헤테로다인 작동을 수행하기 위한 수단(20,22)과 낮은 헤테로다인 축대역주파수를 선택하기 위한 수단을 포함함을 특징으로 하는 수신기.

청구항 4

청구범위 제3항에 있어서, 헤테로다인 작동을 수행하기 위한 수단(20,22)이 감지된 신호의 각 표본 추출값에 표본주파수의 4배가 되는 코싸인곡선의 해당값과 같은 계수를 곱하기 위한 수단으로 구성됨을 특징으로 하는 수신기.

청구항 5

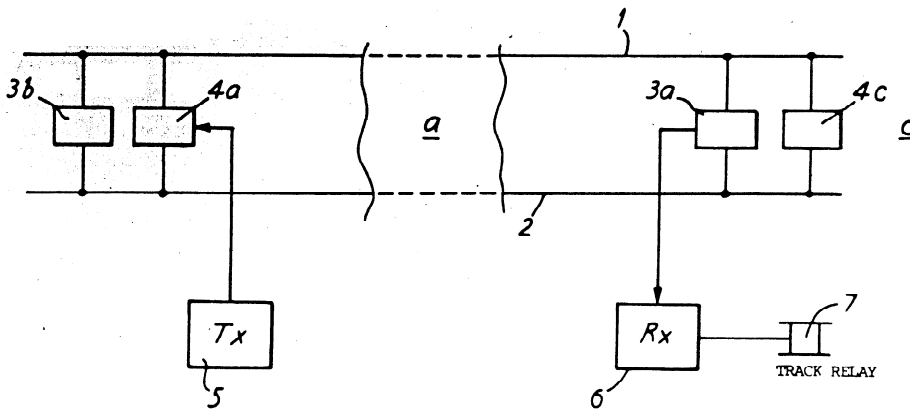
청구범위 제4항에 있어서, 상기 계수가 +1, 0 및 -1임을 특징으로 하는 수신기.

청구항 6

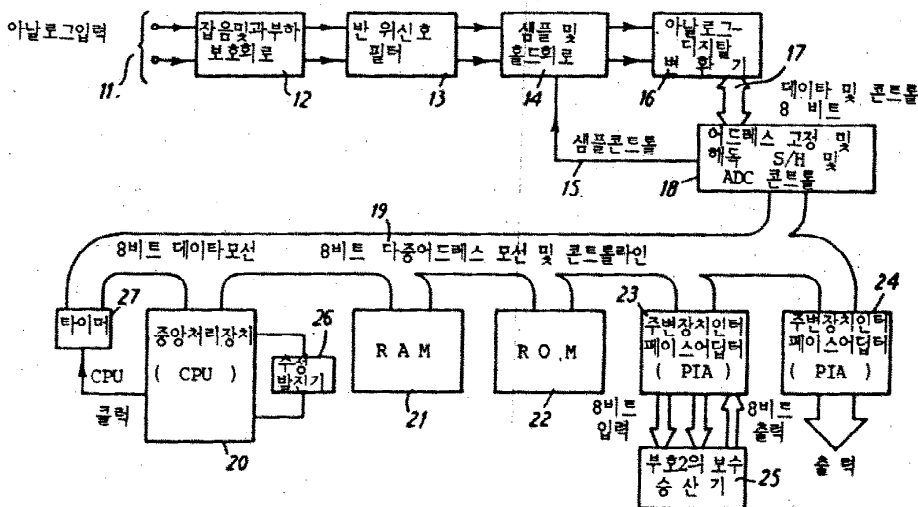
전기 청구범위 제1항 내지 제5항중 어느 한항에 있어서, 최종변환결과에 응답하는 수단이 반송신호의 주파수와 변조주파수를 식별토록 작동됨을 특징으로 하는 수신기.

도면

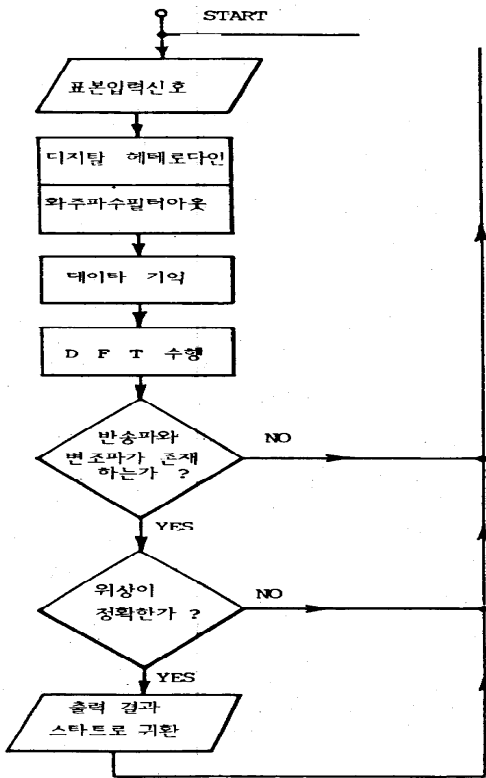
도면1



도면2



도면3



도면4

