

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 25 年 6 月 27 日 (2013.6.27)

【公開番号】特開 2012-84644 (P2012-84644A)

【公開日】平成 24 年 4 月 26 日 (2012.4.26)

【年通号数】公開・登録公報 2012-017

【出願番号】特願 2010-228473 (P2010-228473)

【国際特許分類】

H 0 1 L 27/146 (2006.01)

H 0 4 N 5/374 (2011.01)

【F I】

H 0 1 L 27/14 A

H 0 4 N 5/335 7 4 0

【手続補正書】

【提出日】平成 25 年 5 月 9 日 (2013.5.9)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 8

【補正方法】変更

【補正の内容】

【0 0 2 8】

前記フォトダイオードの主要部の上部に位置する前記半導体基板の前記表面には、グローバルシャッターの機能を実現するための電荷蓄積部(T H)を更に具備したことを特徴とする(図 1 参照)。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 4

【補正方法】変更

【補正の内容】

【0 0 3 4】

前記フォトダイオードの主要部の上部に位置する前記半導体基板の前記表面には、グローバルシャッターの機能を実現するための電荷蓄積部(T H)を更に具備したことを特徴とするものである(図 1 参照)。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 0

【補正方法】変更

【補正の内容】

【0 0 4 0】

前記裏面照射型固体撮像装置は、前記フォトダイオードの前記 N 型不純物領域(2)と前記電荷蓄積部(T H)との間に接続された第 1 転送ゲート(1 T R)と、前記電荷蓄積部(T H)と前記読み出し用 N 型不純物半導体領域(4)との間に接続された第 2 転送ゲート(2 T R)とを更に前記半導体基板に具備したものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 2

【補正方法】変更

【補正の内容】

【 0 0 4 2 】

より好適な実施の形態では、前記電荷蓄積部(T H)と前記第 2 転送ゲート(2 T R)との各構造は、前記 P 型不純物領域と前記半導体基板の前記表面に形成された表面絶縁膜とゲート電極とを有する表面型 M O S キャパシタによって構成されたことを特徴とするものである(図 2 参照)。

【 手続補正 5 】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 3

【補正方法】変更

【補正の内容】

【 0 0 4 3 】

他のより好適な実施の形態では、前記電荷蓄積部(T H)の前記ゲート電極(G 2)の直下に位置する前記 P 型不純物領域と前記 N 型不純物領域(2)との間の他の P N 接合(P D)によって、前記第 1 転送ゲート(1 T R)が形成されたことを特徴とするものである(図 1 参照)。

【 手続補正 6 】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 4

【補正方法】変更

【補正の内容】

【 0 0 4 4 】

更に他のより好適な実施の形態では、前記電荷蓄積部(T H)の前記ゲート電極(G 2)の直下の前記半導体基板の前記表面には、前記信号電子をその内部に蓄積する蓄積用 N 型 N 型不純物半導体領域(7)が形成されたことを特徴とするものである(図 3 参照)。

【 手続補正 7 】

【補正対象書類名】明細書

【補正対象項目名】0 1 0 0

【補正方法】変更

【補正の内容】

【 0 1 0 0 】

図 1 0 の左下には、図 9 に示した 2 個の画素構造 P I X E L 1、P I X E L 2 とリセット制御 M O S トランジスタ Q 3 と読み出し M O S トランジスタ Q 1 と垂直選択 M O S トランジスタ Q 2 とが素子配置されたものである。最初に、図 1 0 の左下の左側には、第 1 の画素構造 P I X E L 1 のゲート電極 G 3 を有する第 2 転送ゲート 2 T R とゲート電極 G 2 を有する電荷蓄積部 T H とフローティング・ディフュージョン(F D)の N⁺ 不純物領域 4 によって形成された P N 接合の容量 F D __ C とが素子配置されて、電荷蓄積部 T H の直下にはフォトダイオード(P D)が形成されている。次に、第 1 の画素構造 P I X E L 1 の容量 F D __ C と第 2 転送ゲート 2 T R と電荷蓄積部 T H の右側には、共用回路素子のリセット制御 M O S トランジスタ Q 3 と半導体集積回路 1 の P 型ウェル領域 P - W e l l を接地電位 G N D に接続する接地配線 P - W e l l G N D が形成されている。尚、接地配線 P - W e l l G N D は、P⁺ 不純物領域 5 とオーミック接触されたものである。更にリセット制御 M O S トランジスタ Q 3 と接地配線 P - W e l l G N D の右側に、第 2 の画素構造 P I X E L 1 の容量 F D __ C とゲート電極 G 3 を有する第 2 転送ゲート 2 T R とゲート電極 G 2 を有する電荷蓄積部 T H とが素子配置され、電荷蓄積部 T H の直下にはフォトダイオード(P D)が形成されている。最後に、第 2 の画素構造 P I X E L 2 の容量 F D __ C と第 2 転送ゲート 2 T R と電荷蓄積部 T H との右側には、共用回路素子の読み出し M O S トランジスタ Q 1 と垂直選択 M O S トランジスタ Q 2 とが素子配置されている。全く同様に、図 1 0 の左上と右下と右上にも、同様な素子配置が行われている。

【 手続補正 8 】

【補正対象書類名】明細書

【補正対象項目名】 0 1 2 0

【補正方法】 変更

【補正の内容】

【 0 1 2 0 】

時刻 T_{11} よりも若干遅延して第 2 の行 Row_2 の複数の画素構造 P_{21} 、 $P_{22} \sim P_{2M}$ の各画素構造の第 2 転送ゲート $2TR$ のゲート電極 G_3 に供給される第 2 転送ゲート駆動信号 $SG3_2$ がローレベルからハイレベルに変化して、時刻 T_{12} よりも若干早期に第 2 転送ゲート駆動信号 $SG3_2$ がハイレベルからローレベルに変化する。従って、略時刻 T_{11} から時刻 T_{12} の期間に、第 2 の行 Row_2 の複数の画素構造 P_{21} 、 $P_{22} \sim P_{2M}$ の各画素構造において、電荷蓄積部 TH に蓄積されていた信号電子がフローティング・ディフュージョン (FD) の N^+ 不純物領域 4 に転送される。