



(12) 发明专利申请

(10) 申请公布号 CN 103150878 A

(43) 申请公布日 2013. 06. 12

(21) 申请号 201210574464. 4

(22) 申请日 2012. 12. 25

(71) 申请人 杭州电子科技大学

地址 310018 浙江省杭州市下沙高教园区 2
号大街

(72) 发明人 刘纯虎 顾梅园

(74) 专利代理机构 杭州求是专利事务有限公
司 33200

代理人 杜军

(51) Int. Cl.

G08C 17/02 (2006. 01)

H04W 84/18 (2009. 01)

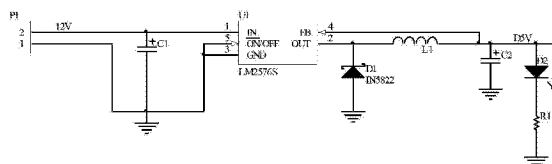
权利要求书4页 说明书10页 附图5页

(54) 发明名称

一种水下观测网络控制电路

(57) 摘要

本发明公开一种水下观测网络控制电路,包括电源管理模块、微处理器电路模块、倾角传感器单元电路、模拟信号复用调理电路单元、SD卡存储电路单元、UART 接口电路单元和 JLINK 调试电路单元。所述的电源管理模块包括 5V 电源转换电路、5V 转 $\pm 12V$ 电源转换电路和 3.3V 电源转换电路。本发明设备通信扩展能力强,提供包括 CMOS 电平及 RS232 电平共 5 个 UART 串口,传输速度快,实时性强。不同节点之间通过 ZigBee 无线通信,网络容量大,可支持大范围水域的调查需求,设备功耗低,环境适应性强,设备处理速度快,功能强大。本发明采用高性能处理器,外扩多路 AD、RS232 串口、多路 IO,支持高速大容量外设存贮。



1. 一种水下观测网络控制电路,包括电源管理模块、微处理器电路模块、倾角传感器单元电路、模拟信号复用调理电路单元、SD 卡存贮电路单元、UART 接口电路单元和 JLINK 调试电路单元,所述的电源管理模块包括 5V 电源转换电路、5V 转 $\pm 12V$ 电源转换电路和 3.3V 电源转换电路;

其特征在于:5V 电源转换电路包括第一接插件 P1、第一极性电容 C1、第二极性电容 C2、第一二极管 D1、第一电压转换芯片 U1、第一发光二极管 D2、第一电阻 R1、第一电感 L1,电压转换芯片 U1 的 1 脚与第一接插件 P1 的 2 脚、第一极性电容 C1 的正极连接;电压转换芯片 U1 的 2 脚与第一二极管 D1 的阴极、第一电感 L1 的一端连接;电压转换芯片 U1 的 3 脚、5 脚与第一极性电容 C1 的负极、第一接插件 P1 的 1 脚连接并接地连接;电压转换芯片 U1 的 4 脚与第一电感 L1 的另一端、第二极性电容 C2 的正极、第一发光二极管 D2 的正极连接并作为 5V 电压输出端;第一发光二极管 D2 的负极与第一电阻 R1 的一端连接;第一电阻 R1 的另一端、第二极性电容 C2 的负极、第一二极管 D1 的正极均接地,第一电压转换芯片 U1 的型号采用 LM25768;

3.3V 电源转换电路包括第二电压转换芯片 U2、第三极性电容 C3、第四电容 C4、第五电容 C5、第二电感 L2,第二电压转换芯片 U2 的 1 脚与第三极性电容 C3 的负极、第四电容 C4 的一端、第五电容 C5 的一端连接并接地;第二电压转换芯片 U2 的 2 脚与 4 脚、第三极性电容 C3 的正极、第四电容 C4 的另一端、第二电感 L2 的一端连接;第二电压转换芯片 U2 的 3 脚作为 5V 电压输出端;第二电感 L2 的另一端与第五电容 C5 的另一端连接并作为 5V 电压输出端,第二电压转换芯片 U2 的型号采用 REG1117-3.3;

5V 转 $\pm 12V$ 电路包括第二十一极性电容 C21、第二十二极性电容 C22、第二十三极性电容 C23、第二十四电容 C24、第二十五电容 C25、电压转换模块 U9,电压转换模块 U9 的 1 脚与第二十一极性电容 C21 的正极连接并作为 5V 电压输出端;电压转换模块 U9 的 2 脚接地连接;电压转换模块 U9 的 7 脚与第二十二极性电容 C22 的正极、第二十四电容 C24 的一端连接并作为 +12V 电压的输出端;电压转换模块 U9 的 9 脚与第二十三极性电容 C23 的负极、第二十五电容 C25 的一端连接并作为 -12V 电压输出端;电压转换模块 U9 的 10 脚与第二十三极性电容 C23 的正极、第二十五电容 C25 的另一端连接并接地;第二十一极性电容 C21 的负极、第二十二极性电容 C22 的负极、第二十四电容 C24 的另一端均接地;

微处理器电路模块包括微处理器芯片 U3,第四发光二极管 D4,第五发光二极管 D5,第六发光二极管 D6,第七发光二极管 D7,第六电容 C6,第七电容 C7,第八电容 C8,第九电容 C9,第十电容 C10,第十一电容 C11,第十二电容 C12,第十三电容 C13,第十四电容 C14,第十五电容 C15,第十六电容 C16,第十七电容 C17,第十八电容 C18,第十九电容 C19,第二十二电容 C20,第四十二电容 C42,第一晶振 Y1,第二晶振 Y2,第二电阻 R2,第三电阻 R3,第十一电阻 R11,第十二电阻 R12,第十三电阻 R13,第十四电阻 R14,第十五电阻 R15,第十六电阻 R16,参考电源芯片 U4,微处理器芯片 U3 的 1 脚与第四发光二极管 D4 的阴极连接;微处理器芯片 U3 的 2 脚与第五发光二极管 D5 的阴极连接;微处理器芯片 U3 的 3 脚与第六发光二极管 D6 的阴极连接;微处理器芯片 U3 的 4 脚与第七发光二极管 D7 的阴极连接;第四发光二极管 D4 的阳极与第五发光二极管 D5 的阳极、第六发光二极管 D6 的阳极、第七发光二极管 D7 的阳极连接并作为 3.3V 电压输出端;微处理器芯片 U3 的 12 脚与第一晶振 Y1 的 2 端和第六电容 C6 的一端连接;微处理器芯片 U3 的 13 脚与第一晶振 Y1 的 1 端和第七电容 C7 的

一端连接;第六电容 C6 的另一端与第七电容 C7 的另一端连接并接地;微处理器芯片 U3 的 14 脚与第十电容 C10 的一端和第十一电阻 R11 的一端连接;第十电容 C10 的另一端接地;第十一电阻 R11 的另一端作为 3.3V 电压输出端;微处理器芯片 U3 的 49 脚与第八电容 C8 的一端连接;第八电容 C8 的另一端与第九电容 C9 的一端连接并接地;微处理器芯片 U3 的 73 脚与第九电容 C9 的另一端连接;微处理器芯片 U3 的 94 脚与第二电阻 R2 的一端连接;第二电阻 R2 的另一端接地;微处理器芯片 U3 的 99 脚与第三电阻 R3 的一端连接;第三电阻 R3 的另一端接地;微处理器芯片 U3 的 74 脚与 27 脚、10 脚、20 脚连接并接地;微处理器芯片 U3 的 21 脚与第十三电容 C13 的一端、第十二电阻 R12 的一端、参考电源芯片 U4 的阴极连接;第十二电阻 R12 的另一端作为 3.3V 电压输出端;第十三电容 C13 的另一端和参考电源芯片 U4 的阳极均接地;微处理器芯片 U3 的 22 脚与 19 脚、11 脚、28 脚、100 脚、75 脚、50 脚连接并作为 3.3V 电压输出端;微处理器芯片 U3 的 6 脚与第四十二电容 C42 的一端、Bat 的 1 脚连接;Bat 的 2 脚和第四十二电容 C42 的另一端接地;微处理器芯片 U3 的 9 脚与第二晶振 Y2 的 1 端、第十二电容 C12 的一端连接;微处理器芯片 U3 的 8 脚与第二晶振 Y2 的 2 端、第十一电容 C11 的一端连接;第十一电容 C11 的另一端和第十二电容 C12 的另一端均接地;第十四电容 C14 的一端与第十五电容 C15 的一端、第十六电容 C16 的一端、第十七电容 C17 的一端、第十八电容 C18 的一端、第十九电容 C19 的一端、第二十电容 C20 的一端连接并作为 3.3V 电压输出端;第十四电容 C14 的另一端与第十五电容 C15 的另一端、第十六电容 C16 的另一端、第十七电容 C17 的另一端、第十八电容 C18 的另一端、第十九电容 C19 的另一端、第二十电容 C20 的另一端连接并接地,参考电源芯片 U4 的型号为 LM4040AIM3-2.5;微处理器芯片 U3 的型号为 STM32F207;

倾角传感器单元电路包括倾角传感器 U13,第二十七电容 C27,第四十电容 C40,第四十一电容 C41,第一运算放大器 U11,第二运算放大器 U12,第十七电阻 R17,第十八电阻 R18,第十九电阻 R19,第二十电阻 R20,倾角传感器 U13 的 5 脚与第二运算放大器 U12 的 3 脚连接;第二运算放大器 U12 的 2 脚与 1 脚、第十九电阻 R19 的一端连接;第二运算放大器 U12 的 4 脚接地;第二运算放大器 U12 的 8 脚与第四十电容 C40 的一端连接并作为 5V 电压输出端;第二运算放大器 U12 的 5 脚与第十九电阻 R19 的另一端、第二十电阻 R20 的一端连接;第二运算放大器 U12 的 6 脚与 7 脚、微处理器芯片 U3 的 34 脚连接;第二十电阻 R20 的另一端、第四十电容 C40 的另一端均接地;倾角传感器 U13 的 6 脚接地;倾角传感器 U13 的 11 脚与第一运算放大器 U11 的 3 脚连接;第一运算放大器 U11 的 2 脚与 1 脚、第十七电阻 R17 的一端连接;第一运算放大器 U11 的 4 脚接地;第一运算放大器 U11 的 8 脚与第二十七电容 C27 的一端连接并作为 5V 电压输出端;第一运算放大器 U11 的 5 脚与第十七电阻 R17 的另一端、第十八电阻 R18 的一端连接;第一运算放大器 U11 的 6 脚与 7 脚、微处理器芯片 U3 的 35 脚连接;第十八电阻 R18 的另一端和第二十七电容 C27 的另一端均接地;第一运算放大器 U11 的 12 脚与第四十一电容 C41 的一端连接;第四十一电容 C41 的另一端接地;第一运算放大器 U11 的其余脚架空,第一运算放大器 U11 的型号为 SCA100T;

模拟信号复用调理电路单元包括第十接插件 P10,第二十六电容 C26,第三十八电容 C38,第三十九电容 C39,第三二极管 D3,模拟开关芯片 U8,运算放大器芯片 U10,第二十一电阻 R21,第二十二电阻 R22,模拟开关芯片 U8 的 3 脚与第三十八电容 C38 的一端连接并作为 -12V 电压输出端;第三十八电容 C38 的另一端接地;模拟开关芯片 U8 的 9 脚与第十接插

件 P10 的 1 脚连接 ;模拟开关芯片 U8 的 10 脚与第十接插件 P10 的 3 脚连接 ;模拟开关芯片 U8 的 11 脚与第十接插件 P10 的 5 脚连接 ;模拟开关芯片 U8 的 12 脚与第十接插件 P10 的 7 脚连接 ;模拟开关芯片 U8 的 7 脚与第十接插件 P10 的 9 脚连接 ;模拟开关芯片 U8 的 6 脚与第十接插件 P10 的 11 脚连接 ;模拟开关芯片 U8 的 5 脚与第十接插件 P10 的 13 脚连接 ;模拟开关芯片 U8 的 4 脚与第十接插件 P10 的 15 脚连接 ;模拟开关芯片 U8 的 13 脚与第三十九电容 C39 的一端连接并作为 +12V 电压输出端 ;第三十九电容 C39 的另一端接地 ;模拟开关芯片 U8 的 2 脚与微处理器芯片 U3 的 29 脚连接 ;模拟开关芯片 U8 的 15 脚与微处理器芯片 U3 的 32 脚连接 ;模拟开关芯片 U8 的 16 脚与微处理器芯片 U3 的 31 脚连接 ;模拟开关芯片 U8 的 1 脚与微处理器芯片 U3 的 30 脚连接 ;模拟开关芯片 U8 的 8 脚与第三二极管 D3 的阴极、运算放大器芯片 U10 的 3 脚连接 ;第三二极管 D3 的阳极接地 ;运算放大器芯片 U10 的 2 脚与 1 脚、第二十一电阻 R21 的一端连接 ;运算放大器芯片 U10 的 4 脚接地 ;运算放大器芯片 U10 的 8 脚与第二十六电容 C26 的一端连接并作为 5V 电压输出端 ;第二十六电容 C26 的另一端接地 ;模拟开关芯片 U8 的 14 脚接地 ;第二十一电阻 R21 的另一端与第二十二电阻 R22 的一端、运算放大器芯片 U10 的 5 脚连接 ;第二十二电阻 R22 的另一端接地 ;运算放大器芯片 U10 的 6 脚与 7 脚、微处理器芯片 U3 的 33 脚连接 ;第十接插件 P10 的 2 脚与 4 脚、6 脚、8 脚、10 脚、12 脚、14 脚、16 脚连接并接地 ,模拟开关芯片 U8 的型号为 MAX308CSE ;

SD 卡存贮电路单元包括第四十三电容 C43,第二十五电阻 R25,第二十六电阻 R26,第二十七电阻 R27,第二十八电阻 R28,第二十九电阻 R29,第三十电阻 R30,SD 卡插座 U7,SD 卡插座 U7 的 1 脚与第三十电阻 R30 的一端、微处理器芯片 U3 的 78 脚连接 ;SD 卡插座 U7 的 2 脚与第二十九电阻 R29 的一端、微处理器芯片 U3 的 79 脚连接 ;SD 卡插座 U7 的 3 脚与第二十八电阻 R28 的一端、微处理器芯片 U3 的 83 脚连接 ;SD 卡插座 U7 的 4 脚与第四十三电容 C43 的一端连接 ;第四十三电容 C43 的另一端接地 ;SD 卡插座 U7 的 5 脚与第二十五电阻 R25 的一端、微处理器芯片 U3 的 80 脚连接 ;SD 卡插座 U7 的 6 脚接地 ;SD 卡插座 U7 的 7 脚与第二十六电阻 R26 的一端、微处理器芯片 U3 的 65 脚连接 ;SD 卡插座 U7 的 8 脚与第二十七电阻 R27 的一端、微处理器芯片 U3 的 66 脚连接 ;SD 卡插座 U7 的 9 脚接地 ;第二十五电阻 R25 的另一端与第二十六电阻 R26 的另一端、第二十七电阻 R27 的另一端连接并作为 3.3V 电压输出端,SD 卡插座 U7 的型号为 MicroSD ;

UART 接口电路单元包括第二十八电容 C28,第二十九电容 C29,第三十电容 C30,第三十一电容 C31,第三十二电容 C32,第三十三电容 C33,第三十四电容 C34,第三十五电容 C35,第三十六电容 C36,第三十七电容 C37,第一 UART 电平转换芯片 U5,第二 UART 电平转换芯片 U6,第三接插件 P3,第四接插件 P4,第五接插件 P5,第一 UART 电平转换芯片 U5 的 1 脚与第二十八电容 C28 的一端连接 ;第一 UART 电平转换芯片 U5 的 3 脚与第二十八电容 C28 的另一端连接 ;第一 UART 电平转换芯片 U5 的 4 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 5 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 11 脚与微处理器芯片 U3 的 23 脚连接 ;第一 UART 电平转换芯片 U5 的 10 脚与微处理器芯片 U3 的 25 脚连接 ;第一 UART 电平转换芯片 U5 的 12 脚与微处理器芯片 U3 的 24 脚连接 ;第一 UART 电平转换芯片 U5 的 9 脚与微处理器芯片 U3 的 26 脚连接 ;第一 UART 电平转换芯片 U5 的 16 脚与第三十一电容 C31 的一端连接并作为 3.3V 电压输出端 ;第一 UART 电平转换芯片 U5 的 2 脚与第三十电容 C30 的一端连接 ;第三十电容 C30 的另一端与第三十一电容

C31 的另一端连接并接地 ; 第一 UART 电平转换芯片 U5 的 14 脚与第四接插件 P4 的 2 脚连接 ; 第一 UART 电平转换芯片 U5 的 7 脚与第四接插件 P4 的 6 脚连接 ; 第一 UART 电平转换芯片 U5 的 13 脚与第四接插件 P4 的 1 脚连接 ; 第一 UART 电平转换芯片 U5 的 8 脚与第四接插件 P4 的 5 脚连接 ; 第一 UART 电平转换芯片 U5 的 6 脚与第三十二电容 C32 的一端连接 ; 第三十二电容 C32 的另一端、第一 UART 电平转换芯片 U5 的 15 脚、第四接插件 P4 的剩余脚均接地 ; 第二 UART 电平转换芯片 U6 的 1 脚与第三十三电容 C33 的一端连接 ; 第二 UART 电平转换芯片 U6 的 3 脚与第三十三电容 C33 的另一端连接 ; 第二 UART 电平转换芯片 U6 的 4 脚与第三十四电容 C34 的一端连接 ; 第二 UART 电平转换芯片 U6 的 5 脚与第三十四电容 C34 的另一端连接 ; 第二 UART 电平转换芯片 U6 的 11 脚与微处理器芯片 U3 的 55 脚连接 ; 第二 UART 电平转换芯片 U6 的 10 脚与微处理器芯片 U3 的 63 脚连接 ; 第二 UART 电平转换芯片 U6 的 12 脚与微处理器芯片 U3 的 56 脚连接 ; 第二 UART 电平转换芯片 U6 的 9 脚与微处理器芯片 U3 的 64 脚连接 ; 第二 UART 电平转换芯片 U6 的 16 脚与第三十六电容 C36 的一端连接并作为 3.3V 电压输出端 ; 第二 UART 电平转换芯片 U6 的 2 脚与第三十五电容 C35 的一端连接 ; 第三十五电容 C35 的另一端与第三十六电容 C36 的另一端连接并接地 ; 第二 UART 电平转换芯片 U6 的 14 脚与第五接插件 P5 的 5 脚连接 ; 第二 UART 电平转换芯片 U6 的 7 脚与第五接插件 P5 的 1 脚连接 ; 第二 UART 电平转换芯片 U6 的 13 脚与第五接插件 P5 的 6 脚连接 ; 第二 UART 电平转换芯片 U6 的 8 脚与第五接插件 P5 的 2 脚连接 ; 第二 UART 电平转换芯片 U6 的 6 脚与第三十七电容 C37 的一端连接 ; 第三十七电容 C37 的另一端、第二 UART 电平转换芯片 U6 的 15 脚、第五接插件 P5 的剩余脚均接地 ; 第三接插件 P3 的 1 脚与微处理器芯片 U3 的 93 脚连接 ; 第三接插件 P3 的 2 脚与微处理器芯片 U3 的 92 脚连接 ; 第三接插件 P3 的 3 脚接地, 第一 UART 电平转换芯片 U5 的型号为 MAX3232CSE, 第二 UART 电平转换芯片 U6 的型号为 MAX3232CSE ;

JLINK 调试电路单元包括第四电阻 R4, 第五电阻 R5, 第六电阻 R6, 第七电阻 R7, 第八电阻 R8, 第九电阻 R9, 第十电阻 R10, 第二接插件 P2, 第二接插件 P2 的 1 脚和 2 脚均作为 3.3V 电压输出端 ; 第二接插件 P2 的 3 脚与微处理器芯片 U3 的 90 脚、第七电阻 R7 的一端连接 ; 第二接插件 P2 的 5 脚与微处理器芯片 U3 的 77 脚、第六电阻 R6 的一端连接 ; 第二接插件 P2 的 7 脚与微处理器芯片 U3 的 72 脚、第五电阻 R5 的一端连接 ; 第二接插件 P2 的 9 脚与微处理器芯片 U3 的 76 脚、第八电阻 R8 的一端连接 ; 第二接插件 P2 的 13 脚与微处理器芯片 U3 的 89 脚、第四电阻 R4 的一端连接 ; 第二接插件 P2 的 15 脚为复位脚 ; 第二接插件 P2 的 17 脚与第九电阻 R9 的一端连接 ; 第二接插件 P2 的 19 脚与第十电阻 R10 的一端连接 ; 第四电阻 R4 的另一端与第五电阻 R5 的另一端、第六电阻 R6 的另一端、第七电阻 R7 的另一端连接并作为 3.3V 电压输出端 ; 第八电阻 R8 的另一端与第九电阻 R9 的另一端、第十电阻 R10 的另一端连接并接地 ; 第二接插件 P2 的 4 脚与 6 脚、8 脚、10 脚、12 脚、14 脚、16 脚、18 脚、20 脚连接并接地 ; 第二接插件 P2 的 11 脚架空 ;

微处理器芯片 U3 的剩余引脚均架空。

一种水下观测网络控制电路

技术领域

[0001] 本发明属于无线通信和嵌入式技术领域,具体涉及一种水下观测网络控制电路。

背景技术

[0002] 占地球表面积 70 % 以上的海洋中,蕴藏着大量的生物资源和矿产资源,特别是在深海和远洋海域尚有诸多宝贵资源沉睡在人类的视野之外。特殊介质环境下基础技术手段不成熟,被视为导致海洋资源无法被大规模开发的关键因素。其中,对于水质信息、水文信息、水声信息等水下信息的监测技术乃是关系环境监测、自然灾害预测、海洋资源调查、水下作业乃至国家安全守卫的重要的通用基础技术。目前主流的海洋监测手段包括:1)卫星遥感;2)雷达监测;3)海洋调查船;4)固定式海洋监测站等方式。可以说对于海洋的监测在朝着“卫星-陆地-海面-水下”的立体化发展,而监测项目也朝着“多元化”发展。然而对于水下信息的监测力度还是远远不足的。尽管随着水下运载器技术、海底观测网技术的进步,各种类型的水下调查活动逐步增多,然而欲提高大范围的水下信息反馈的实时性还需要引入更多新兴的技术手段。

发明内容

[0003] 本发明针对现有技术不足,提供了一种水下观测网络控制电路。

[0004] 为解决上述技术问题,本发明所采用的技术方案如下:

一种水下观测网络控制电路,包括电源管理模块、微处理器电路模块、倾角传感器单元电路、模拟信号复用调理电路单元、SD 卡存贮电路单元、UART 接口电路单元和 JLINK 调试电路单元。所述的电源管理模块包括 5V 电源转换电路、5V 转 $\pm 12V$ 电源转换电路和 3.3V 电源转换电路。

[0005] 5V 电源转换电路包括第一接插件 P1、第一极性电容 C1、第二极性电容 C2、第一二极管 D1、第一电压转换芯片 U1、第一发光二极管 D2、第一电阻 R1、第一电感 L1。电压转换芯片 U1 的 1 脚与第一接插件 P1 的 2 脚、第一极性电容 C1 的正极连接;电压转换芯片 U1 的 2 脚与第一二极管 D1 的阴极、第一电感 L1 的一端连接;电压转换芯片 U1 的 3 脚、5 脚与第一极性电容 C1 的负极、第一接插件 P1 的 1 脚连接并接地连接;电压转换芯片 U1 的 4 脚与第一电感 L1 的另一端、第二极性电容 C2 的正极、第一发光二极管 D2 的正极连接并作为 5V 电压输出端;第一发光二极管 D2 的负极与第一电阻 R1 的一端连接;第一电阻 R1 的另一端、第二极性电容 C2 的负极、第一二极管 D1 的正极均接地。第一电压转换芯片 U1 的型号采用 LM25768。

[0006] 3.3V 电源转换电路包括第二电压转换芯片 U2、第三极性电容 C3、第四电容 C4、第五电容 C5、第二电感 L2。第二电压转换芯片 U2 的 1 脚与第三极性电容 C3 的负极、第四电容 C4 的一端、第五电容 C5 的一端连接并接地;第二电压转换芯片 U2 的 2 脚与 4 脚、第三极性电容 C3 的正极、第四电容 C4 的另一端、第二电感 L2 的一端连接;第二电压转换芯片 U2 的 3 脚作为 5V 电压输出端;第二电感 L2 的另一端与第五电容 C5 的另一端连接并作为 5V

电压输出端。第二电压转换芯片 U2 的型号采用 REG1117-3.3。

[0007] 5V 转 $\pm 12\text{V}$ 电路包括第二十一极性电容 C21、第二十二极性电容 C22、第二十三极性电容 C23、第二十四电容 C24、第二十五电容 C25、电压转换模块 U9。电压转换模块 U9 的 1 脚与第二十一极性电容 C21 的正极连接并作为 5V 电压输出端；电压转换模块 U9 的 2 脚接地连接；电压转换模块 U9 的 7 脚与第二十二极性电容 C22 的正极、第二十四电容 C24 的一端连接并作为 +12V 电压的输出端；电压转换模块 U9 的 9 脚与第二十三极性电容 C23 的负极、第二十五电容 C25 的一端连接并作为 -12V 电压输出端；电压转换模块 U9 的 10 脚与第二十三极性电容 C23 的正极、第二十五电容 C25 的另一端连接并接地；第二十一极性电容 C21 的负极、第二十二极性电容 C22 的负极、第二十四电容 C24 的另一端均接地。

[0008] 微处理器电路模块包括微处理器芯片 U3，第四发光二极管 D4，第五发光二极管 D5，第六发光二极管 D6，第七发光二极管 D7，第六电容 C6，第七电容 C7，第八电容 C8，第九电容 C9，第十电容 C10，第十一电容 C11，第十二电容 C12，第十三电容 C13，第十四电容 C14，第十五电容 C15，第十六电容 C16，第十七电容 C17，第十八电容 C18，第十九电容 C19，第二十电容 C20，第四十二电容 C42，第一晶振 Y1，第二晶振 Y2，第二电阻 R2，第三电阻 R3，第十一电阻 R11，第十二电阻 R12，第十三电阻 R13，第十四电阻 R14，第十五电阻 R15，第十六电阻 R16，参考电源芯片 U4。微处理器芯片 U3 的 1 脚与第四发光二极管 D4 的阴极连接；微处理器芯片 U3 的 2 脚与第五发光二极管 D5 的阴极连接；微处理器芯片 U3 的 3 脚与第六发光二极管 D6 的阴极连接；微处理器芯片 U3 的 4 脚与第七发光二极管 D7 的阴极连接；第四发光二极管 D4 的阳极与第五发光二极管 D5 的阳极、第六发光二极管 D6 的阳极、第七发光二极管 D7 的阳极连接并作为 3.3V 电压输出端；微处理器芯片 U3 的 12 脚与第一晶振 Y1 的 2 端和第六电容 C6 的一端连接；微处理器芯片 U3 的 13 脚与第一晶振 Y1 的 1 端和第七电容 C7 的一端连接；第六电容 C6 的另一端与第七电容 C7 的另一端连接并接地；微处理器芯片 U3 的 14 脚与第十电容 C10 的一端和第十一电阻 R11 的一端连接；第十电容 C10 的另一端接地；第十一电阻 R11 的另一端作为 3.3V 电压输出端；微处理器芯片 U3 的 49 脚与第八电容 C8 的一端连接；第八电容 C8 的另一端与第九电容 C9 的一端连接并接地；微处理器芯片 U3 的 73 脚与第九电容 C9 的另一端连接；微处理器芯片 U3 的 94 脚与第二电阻 R2 的一端连接；第二电阻 R2 的另一端接地；微处理器芯片 U3 的 99 脚与第三电阻 R3 的一端连接；第三电阻 R3 的另一端接地；微处理器芯片 U3 的 74 脚与 27 脚、10 脚、20 脚连接并接地；微处理器芯片 U3 的 21 脚与第十三电容 C13 的一端、第十二电阻 R12 的一端、参考电源芯片 U4 的阴极连接；第十二电阻 R12 的另一端作为 3.3V 电压输出端；第十三电容 C13 的另一端和参考电源芯片 U4 的阳极均接地；微处理器芯片 U3 的 22 脚与 19 脚、11 脚、28 脚、100 脚、75 脚、50 脚连接并作为 3.3V 电压输出端；微处理器芯片 U3 的 6 脚与第四十二电容 C42 的一端、Bat 的 1 脚连接；Bat 的 2 脚和第四十二电容 C42 的另一端接地；微处理器芯片 U3 的 9 脚与第二晶振 Y2 的 1 端、第十二电容 C12 的一端连接；微处理器芯片 U3 的 8 脚与第二晶振 Y2 的 2 端、第十一电容 C11 的一端连接；第十一电容 C11 的另一端和第十二电容 C12 的另一端均接地；第十四电容 C14 的一端与第十五电容 C15 的一端、第十六电容 C16 的一端、第十七电容 C17 的一端、第十八电容 C18 的一端、第十九电容 C19 的一端、第二十电容 C20 的一端连接并作为 3.3V 电压输出端；第十四电容 C14 的另一端与第十五电容 C15 的另一端、第十六电容 C16 的另一端、第十七电容 C17 的另一端、第十八电容 C18 的另一端、第十九电容 C19 的另一端

端、第二十电容 C20 的另一端连接并接地。参考电源芯片 U4 的型号为 LM4040AIM3-2.5；微处理器芯片 U3 的型号为 STM32F207。

[0009] 倾角传感器单元电路包括倾角传感器 U13, 第二十七电容 C27, 第四十电容 C40, 第四十一电容 C41, 第一运算放大器 U11, 第二运算放大器 U12, 第十七电阻 R17, 第十八电阻 R18, 第十九电阻 R19, 第二十电阻 R20。倾角传感器 U13 的 5 脚与第二运算放大器 U12 的 3 脚连接；第二运算放大器 U12 的 2 脚与 1 脚、第十九电阻 R19 的一端连接；第二运算放大器 U12 的 4 脚接地；第二运算放大器 U12 的 8 脚与第四十电容 C40 的一端连接并作为 5V 电压输出端；第二运算放大器 U12 的 5 脚与第十九电阻 R19 的另一端、第二十电阻 R20 的一端连接；第二运算放大器 U12 的 6 脚与 7 脚、微处理器芯片 U3 的 34 脚连接；第二十电阻 R20 的另一端、第四十电容 C40 的另一端均接地；倾角传感器 U13 的 6 脚接地；倾角传感器 U13 的 11 脚与第一运算放大器 U11 的 3 脚连接；第一运算放大器 U11 的 2 脚与 1 脚、第十七电阻 R17 的一端连接；第一运算放大器 U11 的 4 脚接地；第一运算放大器 U11 的 8 脚与第二十七电容 C27 的一端连接并作为 5V 电压输出端；第一运算放大器 U11 的 5 脚与第十七电阻 R17 的另一端、第十八电阻 R18 的一端连接；第一运算放大器 U11 的 6 脚与 7 脚、微处理器芯片 U3 的 35 脚连接；第十八电阻 R18 的另一端和第二十七电容 C27 的另一端均接地；第一运算放大器 U11 的 12 脚与第四十一电容 C41 的一端连接；第四十一电容 C41 的另一端接地；第一运算放大器 U11 的其余脚架空。第一运算放大器 U11 的型号为 SCA100T。

[0010] 模拟信号复用调理电路单元包括第十接插件 P10, 第二十六电容 C26, 第三十八电容 C38, 第三十九电容 C39, 第三二极管 D3, 模拟开关芯片 U8, 运算放大器芯片 U10, 第二十一电阻 R21, 第二十二电阻 R22。模拟开关芯片 U8 的 3 脚与第三十八电容 C38 的一端连接并作为 -12V 电压输出端；第三十八电容 C38 的另一端接地；模拟开关芯片 U8 的 9 脚与第十接插件 P10 的 1 脚连接；模拟开关芯片 U8 的 10 脚与第十接插件 P10 的 3 脚连接；模拟开关芯片 U8 的 11 脚与第十接插件 P10 的 5 脚连接；模拟开关芯片 U8 的 12 脚与第十接插件 P10 的 7 脚连接；模拟开关芯片 U8 的 7 脚与第十接插件 P10 的 9 脚连接；模拟开关芯片 U8 的 6 脚与第十接插件 P10 的 11 脚连接；模拟开关芯片 U8 的 5 脚与第十接插件 P10 的 13 脚连接；模拟开关芯片 U8 的 4 脚与第十接插件 P10 的 15 脚连接；模拟开关芯片 U8 的 13 脚与第三十九电容 C39 的一端连接并作为 +12V 电压输出端；第三十九电容 C39 的另一端接地；模拟开关芯片 U8 的 2 脚与微处理器芯片 U3 的 29 脚连接；模拟开关芯片 U8 的 15 脚与微处理器芯片 U3 的 32 脚连接；模拟开关芯片 U8 的 16 脚与微处理器芯片 U3 的 31 脚连接；模拟开关芯片 U8 的 1 脚与微处理器芯片 U3 的 30 脚连接；模拟开关芯片 U8 的 8 脚与第三二极管 D3 的阴极、运算放大器芯片 U10 的 3 脚连接；第三二极管 D3 的阳极接地；运算放大器芯片 U10 的 2 脚与 1 脚、第二十一电阻 R21 的一端连接；运算放大器芯片 U10 的 4 脚接地；运算放大器芯片 U10 的 8 脚与第二十六电容 C26 的一端连接并作为 5V 电压输出端；第二十六电容 C26 的另一端接地；模拟开关芯片 U8 的 14 脚接地；第二十一电阻 R21 的另一端与第二十二电阻 R22 的一端、运算放大器芯片 U10 的 5 脚连接；第二十二电阻 R22 的另一端接地；运算放大器芯片 U10 的 6 脚与 7 脚、微处理器芯片 U3 的 33 脚连接；第十接插件 P10 的 2 脚与 4 脚、6 脚、8 脚、10 脚、12 脚、14 脚、16 脚连接并接地。模拟开关芯片 U8 的型号为 MAX308CSE。

[0011] SD 卡存贮电路单元包括第四十三电容 C43, 第二十五电阻 R25, 第二十六电阻 R26, 第二十七电阻 R27, 第二十八电阻 R28, 第二十九电阻 R29, 第三十电阻 R30, SD 卡插座 U7。

SD 卡插座 U7 的 1 脚与第三十电阻 R30 的一端、微处理器芯片 U3 的 78 脚连接 ;SD 卡插座 U7 的 2 脚与第二十九电阻 R29 的一端、微处理器芯片 U3 的 79 脚连接 ;SD 卡插座 U7 的 3 脚与第二十八电阻 R28 的一端、微处理器芯片 U3 的 83 脚连接 ;SD 卡插座 U7 的 4 脚与第四十三电容 C43 的一端连接 ;第四十三电容 C43 的另一端接地 ;SD 卡插座 U7 的 5 脚与第二十五电阻 R25 的一端、微处理器芯片 U3 的 80 脚连接 ;SD 卡插座 U7 的 6 脚接地 ;SD 卡插座 U7 的 7 脚与第二十六电阻 R26 的一端、微处理器芯片 U3 的 65 脚连接 ;SD 卡插座 U7 的 8 脚与第二十七电阻 R27 的一端、微处理器芯片 U3 的 66 脚连接 ;SD 卡插座 U7 的 9 脚接地 ;第二十五电阻 R25 的另一端与第二十六电阻 R26 的另一端、第二十七电阻 R27 的另一端连接并作为 3.3V 电压输出端。SD 卡插座 U7 的型号为 MicroSD。

[0012] UART 接口电路单元包括第二十八电容 C28,第二十九电容 C29,第三十电容 C30,第三十一电容 C31,第三十二电容 C32,第三十三电容 C33,第三十四电容 C34,第三十五电容 C35,第三十六电容 C36,第三十七电容 C37,第一 UART 电平转换芯片 U5,第二 UART 电平转换芯片 U6,第三接插件 P3,第四接插件 P4,第五接插件 P5。第一 UART 电平转换芯片 U5 的 1 脚与第二十八电容 C28 的一端连接 ;第一 UART 电平转换芯片 U5 的 3 脚与第二十八电容 C28 的另一端连接 ;第一 UART 电平转换芯片 U5 的 4 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 5 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 11 脚与微处理器芯片 U3 的 23 脚连接 ;第一 UART 电平转换芯片 U5 的 10 脚与微处理器芯片 U3 的 25 脚连接 ;第一 UART 电平转换芯片 U5 的 12 脚与微处理器芯片 U3 的 24 脚连接 ;第一 UART 电平转换芯片 U5 的 9 脚与微处理器芯片 U3 的 26 脚连接 ;第一 UART 电平转换芯片 U5 的 16 脚与第三十一电容 C31 的一端连接并作为 3.3V 电压输出端 ;第一 UART 电平转换芯片 U5 的 2 脚与第三十电容 C30 的一端连接 ;第三十电容 C30 的另一端与第三十一电容 C31 的另一端连接并接地 ;第一 UART 电平转换芯片 U5 的 14 脚与第四接插件 P4 的 2 脚连接 ;第一 UART 电平转换芯片 U5 的 7 脚与第四接插件 P4 的 6 脚连接 ;第一 UART 电平转换芯片 U5 的 13 脚与第四接插件 P4 的 1 脚连接 ;第一 UART 电平转换芯片 U5 的 8 脚与第四接插件 P4 的 5 脚连接 ;第一 UART 电平转换芯片 U5 的 6 脚与第三十二电容 C32 的一端连接 ;第三十二电容 C32 的另一端、第一 UART 电平转换芯片 U5 的 15 脚、第四接插件 P4 的剩余脚均接地 ;第二 UART 电平转换芯片 U6 的 1 脚与第三十三电容 C33 的一端连接 ;第二 UART 电平转换芯片 U6 的 3 脚与第三十三电容 C33 的另一端连接 ;第二 UART 电平转换芯片 U6 的 4 脚与第三十四电容 C34 的一端连接 ;第二 UART 电平转换芯片 U6 的 5 脚与第三十四电容 C34 的另一端连接 ;第二 UART 电平转换芯片 U6 的 11 脚与微处理器芯片 U3 的 55 脚连接 ;第二 UART 电平转换芯片 U6 的 10 脚与微处理器芯片 U3 的 63 脚连接 ;第二 UART 电平转换芯片 U6 的 12 脚与微处理器芯片 U3 的 56 脚连接 ;第二 UART 电平转换芯片 U6 的 9 脚与微处理器芯片 U3 的 64 脚连接 ;第二 UART 电平转换芯片 U6 的 16 脚与第三十六电容 C36 的一端连接并作为 3.3V 电压输出端 ;第二 UART 电平转换芯片 U6 的 2 脚与第三十五电容 C35 的一端连接 ;第三十五电容 C35 的另一端与第三十六电容 C36 的另一端连接并接地 ;第二 UART 电平转换芯片 U6 的 14 脚与第五接插件 P5 的 5 脚连接 ;第二 UART 电平转换芯片 U6 的 7 脚与第五接插件 P5 的 1 脚连接 ;第二 UART 电平转换芯片 U6 的 13 脚与第五接插件 P5 的 6 脚连接 ;第二 UART 电平转换芯片 U6 的 8 脚与第五接插件 P5 的 2 脚连接 ;第二 UART 电平转换芯片 U6 的 6 脚与第三十七电容 C37 的一端连接 ;第三十七电容 C37 的另一端、第二 UART 电

平转换芯片 U6 的 15 脚、第五接插件 P5 的剩余脚均接地；第三接插件 P3 的 1 脚与微处理器芯片 U3 的 93 脚连接；第三接插件 P3 的 2 脚与微处理器芯片 U3 的 92 脚连接；第三接插件 P3 的 3 脚接地。第一 UART 电平转换芯片 U5 的型号为 MAX3232CSE，第二 UART 电平转换芯片 U6 的型号为 MAX3232CSE。

[0013] JLINK 调试电路单元包括第四电阻 R4，第五电阻 R5，第六电阻 R6，第七电阻 R7，第八电阻 R8，第九电阻 R9，第十电阻 R10，第二接插件 P2。第二接插件 P2 的 1 脚和 2 脚均作为 3.3V 电压输出端；第二接插件 P2 的 3 脚与微处理器芯片 U3 的 90 脚、第七电阻 R7 的一端连接；第二接插件 P2 的 5 脚与微处理器芯片 U3 的 77 脚、第六电阻 R6 的一端连接；第二接插件 P2 的 7 脚与微处理器芯片 U3 的 72 脚、第五电阻 R5 的一端连接；第二接插件 P2 的 9 脚与微处理器芯片 U3 的 76 脚、第八电阻 R8 的一端连接；第二接插件 P2 的 13 脚与微处理器芯片 U3 的 89 脚、第四电阻 R4 的一端连接；第二接插件 P2 的 15 脚为复位脚；第二接插件 P2 的 17 脚与第九电阻 R9 的一端连接；第二接插件 P2 的 19 脚与第十电阻 R10 的一端连接；第四电阻 R4 的另一端与第五电阻 R5 的另一端、第六电阻 R6 的另一端、第七电阻 R7 的另一端连接并作为 3.3V 电压输出端；第八电阻 R8 的另一端与第九电阻 R9 的另一端、第十电阻 R10 的另一端连接并接地；第二接插件 P2 的 4 脚与 6 脚、8 脚、10 脚、12 脚、14 脚、16 脚、18 脚、20 脚连接并接地；第二接插件 P2 的 11 脚架空。

[0014] 微处理器芯片 U3 的剩余引脚均架空。

[0015] 本发明的有益效果：

1. 设备通信扩展能力强，提供包括 CMOS 电平及 RS232 电平共 5 个 UART 串口，传输速度快，实时性强。不同节点之间通过 ZigBee 无线通信，网络容量大，可支持大范围水域的调查需求。

[0016] 2. 设备功耗低，环境适应性强。设备采用太阳能板供电，电子模块均采用符合工业级器件，适合长时间恶劣环境应用。

[0017] 3. 设备处理速度快，功能强大。本发明采用高性能处理器，外扩多路 AD、RS232 串口、多路 IO，支持高速大容量外设存贮，有利于系统未来扩展。

附图说明

[0018] 图 1 为 5V 电源转换电路图；

图 2 为 3.3V 电源转换电路图；

图 3 为 5V 转 $\pm 12V$ 电路图；

图 4 为微处理器电路模块图；

图 5 为倾角传感器单元电路图；

图 6 为模拟信号复用调理电路单元图；

图 7 为 SD 卡存贮电路单元图；

图 8 为 UART 接口电路单元图；

图 9 为 JLINK 调试电路单元图。

具体实施方式

[0019] 下面结合附图对本发明作进一步的解释。

[0020] 一种水下观测网络控制电路,包括电源管理模块、微处理器电路模块、倾角传感器单元电路、模拟信号复用调理电路单元、SD 卡存贮电路单元、UART 接口电路单元和 JLINK 调试电路单元。所述的电源管理模块包括 5V 电源转换电路、5V 转 $\pm 12V$ 电源转换电路和 3.3V 电源转换电路。

[0021] 如图 1 所示,5V 电源转换电路包括第一接插件 P1、第一极性电容 C1、第二极性电容 C2、第一二极管 D1、第一电压转换芯片 U1、第一发光二极管 D2、第一电阻 R1、第一电感 L1。电压转换芯片 U1 的 1 脚与第一接插件 P1 的 2 脚、第一极性电容 C1 的正极连接;电压转换芯片 U1 的 2 脚与第一二极管 D1 的阴极、第一电感 L1 的一端连接;电压转换芯片 U1 的 3 脚、5 脚与第一极性电容 C1 的负极、第一接插件 P1 的 1 脚连接并接地连接;电压转换芯片 U1 的 4 脚与第一电感 L1 的另一端、第二极性电容 C2 的正极、第一发光二极管 D2 的正极连接并作为 5V 电压输出端;第一发光二极管 D2 的负极与第一电阻 R1 的一端连接;第一电阻 R1 的另一端、第二极性电容 C2 的负极、第一二极管 D1 的正极均接地。第一电压转换芯片 U1 的型号采用 LM25768。

[0022] 如图 2 所示,3.3V 电源转换电路包括第二电压转换芯片 U2、第三极性电容 C3、第四电容 C4、第五电容 C5、第二电感 L2。第二电压转换芯片 U2 的 1 脚与第三极性电容 C3 的负极、第四电容 C4 的一端、第五电容 C5 的一端连接并接地;第二电压转换芯片 U2 的 2 脚与 4 脚、第三极性电容 C3 的正极、第四电容 C4 的另一端、第二电感 L2 的一端连接;第二电压转换芯片 U2 的 3 脚作为 5V 电压输出端;第二电感 L2 的另一端与第五电容 C5 的另一端连接并作为 5V 电压输出端。第二电压转换芯片 U2 的型号采用 REG1117-3.3。

[0023] 如图 3 所示,5V 转 $\pm 12V$ 电路包括第二十一极性电容 C21、第二十二极性电容 C22、第二十三极性电容 C23、第二十四电容 C24、第二十五电容 C25、电压转换模块 U9。电压转换模块 U9 的 1 脚与第二十一极性电容 C21 的正极连接并作为 5V 电压输出端;电压转换模块 U9 的 2 脚接地连接;电压转换模块 U9 的 7 脚与第二十二极性电容 C22 的正极、第二十四电容 C24 的一端连接并作为 +12V 电压的输出端;电压转换模块 U9 的 9 脚与第二十三极性电容 C23 的负极、第二十五电容 C25 的一端连接并作为 -12V 电压输出端;电压转换模块 U9 的 10 脚与第二十三极性电容 C23 的正极、第二十五电容 C25 的另一端连接并接地;第二十一极性电容 C21 的负极、第二十二极性电容 C22 的负极、第二十四电容 C24 的另一端均接地。

[0024] 如图 4 所示,微处理器电路模块包括微处理器芯片 U3,第四发光二极管 D4,第五发光二极管 D5,第六发光二极管 D6,第七发光二极管 D7,第六电容 C6,第七电容 C7,第八电容 C8,第九电容 C9,第十电容 C10,第十一电容 C11,第十二电容 C12,第十三电容 C13,第十四电容 C14,第十五电容 C15,第十六电容 C16,第十七电容 C17,第十八电容 C18,第十九电容 C19,第二十电容 C20,第四十二电容 C42,第一晶振 Y1,第二晶振 Y2,第二电阻 R2,第三电阻 R3,第十一电阻 R11,第十二电阻 R12,第十三电阻 R13,第十四电阻 R14,第十五电阻 R15,第十六电阻 R16,参考电源芯片 U4。微处理器芯片 U3 的 1 脚与第四发光二极管 D4 的阴极连接;微处理器芯片 U3 的 2 脚与第五发光二极管 D5 的阴极连接;微处理器芯片 U3 的 3 脚与第六发光二极管 D6 的阴极连接;微处理器芯片 U3 的 4 脚与第七发光二极管 D7 的阴极连接;第四发光二极管 D4 的阳极与第五发光二极管 D5 的阳极、第六发光二极管 D6 的阳极、第七发光二极管 D7 的阳极连接并作为 3.3V 电压输出端;微处理器芯片 U3 的 12 脚与第一晶振 Y1 的 2 端和第六电容 C6 的一端连接;微处理器芯片 U3 的 13 脚与第一晶振 Y1 的 1 端和第

七电容 C7 的一端连接 ; 第六电容 C6 的另一端与第七电容 C7 的另一端连接并接地 ; 微处理器芯片 U3 的 14 脚与第十电容 C10 的一端和第十一电阻 R11 的一端连接 ; 第十电容 C10 的另一端接地 ; 第十一电阻 R11 的另一端作为 3.3V 电压输出端 ; 微处理器芯片 U3 的 49 脚与第八电容 C8 的一端连接 ; 第八电容 C8 的另一端与第九电容 C9 的一端连接并接地 ; 微处理器芯片 U3 的 73 脚与第九电容 C9 的另一端连接 ; 微处理器芯片 U3 的 94 脚与第二电阻 R2 的一端连接 ; 第二电阻 R2 的另一端接地 ; 微处理器芯片 U3 的 99 脚与第三电阻 R3 的一端连接 ; 第三电阻 R3 的另一端接地 ; 微处理器芯片 U3 的 74 脚与 27 脚、10 脚、20 脚连接并接地 ; 微处理器芯片 U3 的 21 脚与第十三电容 C13 的一端、第十二电阻 R12 的一端、参考电源芯片 U4 的阴极连接 ; 第十二电阻 R12 的另一端作为 3.3V 电压输出端 ; 第十三电容 C13 的另一端和参考电源芯片 U4 的阳极均接地 ; 微处理器芯片 U3 的 22 脚与 19 脚、11 脚、28 脚、100 脚、75 脚、50 脚连接并作为 3.3V 电压输出端 ; 微处理器芯片 U3 的 6 脚与第四十二电容 C42 的一端、Bat 的 1 脚连接 ; Bat 的 2 脚和第四十二电容 C42 的另一端接地 ; 微处理器芯片 U3 的 9 脚与第二晶振 Y2 的 1 端、第十二电容 C12 的一端连接 ; 微处理器芯片 U3 的 8 脚与第二晶振 Y2 的 2 端、第十一电容 C11 的一端连接 ; 第十一电容 C11 的另一端和第十二电容 C12 的另一端均接地 ; 第十四电容 C14 的一端与第十五电容 C15 的一端、第十六电容 C16 的一端、第十七电容 C17 的一端、第十八电容 C18 的一端、第十九电容 C19 的一端、第二十电容 C20 的一端连接并作为 3.3V 电压输出端 ; 第十四电容 C14 的另一端与第十五电容 C15 的另一端、第十六电容 C16 的另一端、第十七电容 C17 的另一端、第十八电容 C18 的另一端、第十九电容 C19 的另一端、第二十电容 C20 的另一端连接并接地。参考电源芯片 U4 的型号为 LM4040AIM3-2.5 ; 微处理器芯片 U3 的型号为 STM32F207。

[0025] 如图 5 所示, 倾角传感器单元电路包括倾角传感器 U13, 第二十七电容 C27, 第四十电容 C40, 第四十一电容 C41, 第一运算放大器 U11, 第二运算放大器 U12, 第十七电阻 R17, 第十八电阻 R18, 第十九电阻 R19, 第二十电阻 R20。倾角传感器 U13 的 5 脚与第二运算放大器 U12 的 3 脚连接 ; 第二运算放大器 U12 的 2 脚与 1 脚、第十九电阻 R19 的一端连接 ; 第二运算放大器 U12 的 4 脚接地 ; 第二运算放大器 U12 的 8 脚与第四十电容 C40 的一端连接并作为 5V 电压输出端 ; 第二运算放大器 U12 的 5 脚与第十九电阻 R19 的另一端、第二十电阻 R20 的一端连接 ; 第二运算放大器 U12 的 6 脚与 7 脚、微处理器芯片 U3 的 34 脚连接 ; 第二十电阻 R20 的另一端、第四十电容 C40 的另一端均接地 ; 倾角传感器 U13 的 6 脚接地 ; 倾角传感器 U13 的 11 脚与第一运算放大器 U11 的 3 脚连接 ; 第一运算放大器 U11 的 2 脚与 1 脚、第十七电阻 R17 的一端连接 ; 第一运算放大器 U11 的 4 脚接地 ; 第一运算放大器 U11 的 8 脚与第二十七电容 C27 的一端连接并作为 5V 电压输出端 ; 第一运算放大器 U11 的 5 脚与第十七电阻 R17 的另一端、第十八电阻 R18 的一端连接 ; 第一运算放大器 U11 的 6 脚与 7 脚、微处理器芯片 U3 的 35 脚连接 ; 第十八电阻 R18 的另一端和第二十七电容 C27 的另一端均接地 ; 第一运算放大器 U11 的 12 脚与第四十一电容 C41 的一端连接 ; 第四十一电容 C41 的另一端接地 ; 第一运算放大器 U11 的其余脚架空。第一运算放大器 U11 的型号为 SCA100T。

[0026] 如图 6 所示, 模拟信号复用调理电路单元包括第十接插件 P10, 第二十六电容 C26, 第三十八电容 C38, 第三十九电容 C39, 第三二极管 D3, 模拟开关芯片 U8, 运算放大器芯片 U10, 第二十一电阻 R21, 第二十二电阻 R22。模拟开关芯片 U8 的 3 脚与第三十八电容 C38 的一端连接并作为 -12V 电压输出端 ; 第三十八电容 C38 的另一端接地 ; 模拟开关芯片 U8 的 9

脚与第十接插件 P10 的 1 脚连接 ;模拟开关芯片 U8 的 10 脚与第十接插件 P10 的 3 脚连接 ;模拟开关芯片 U8 的 11 脚与第十接插件 P10 的 5 脚连接 ;模拟开关芯片 U8 的 12 脚与第十接插件 P10 的 7 脚连接 ;模拟开关芯片 U8 的 7 脚与第十接插件 P10 的 9 脚连接 ;模拟开关芯片 U8 的 6 脚与第十接插件 P10 的 11 脚连接 ;模拟开关芯片 U8 的 5 脚与第十接插件 P10 的 13 脚连接 ;模拟开关芯片 U8 的 4 脚与第十接插件 P10 的 15 脚连接 ;模拟开关芯片 U8 的 13 脚与第三十九电容 C39 的一端连接并作为 +12V 电压输出端 ;第三十九电容 C39 的另一端接地 ;模拟开关芯片 U8 的 2 脚与微处理器芯片 U3 的 29 脚连接 ;模拟开关芯片 U8 的 15 脚与微处理器芯片 U3 的 32 脚连接 ;模拟开关芯片 U8 的 16 脚与微处理器芯片 U3 的 31 脚连接 ;模拟开关芯片 U8 的 1 脚与微处理器芯片 U3 的 30 脚连接 ;模拟开关芯片 U8 的 8 脚与第三二极管 D3 的阴极、运算放大器芯片 U10 的 3 脚连接 ;第三二极管 D3 的阳极接地 ;运算放大器芯片 U10 的 2 脚与 1 脚、第二十一电阻 R21 的一端连接 ;运算放大器芯片 U10 的 4 脚接地 ;运算放大器芯片 U10 的 8 脚与第二十六电容 C26 的一端连接并作为 5V 电压输出端 ;第二十六电容 C26 的另一端接地 ;模拟开关芯片 U8 的 14 脚接地 ;第二十一电阻 R21 的另一端与第二十二电阻 R22 的一端、运算放大器芯片 U10 的 5 脚连接 ;第二十二电阻 R22 的另一端接地 ;运算放大器芯片 U10 的 6 脚与 7 脚、微处理器芯片 U3 的 33 脚连接 ;第十接插件 P10 的 2 脚与 4 脚、6 脚、8 脚、10 脚、12 脚、14 脚、16 脚连接并接地。模拟开关芯片 U8 的型号为 MAX308CSE。

[0027] 如图 7 所示, SD 卡存贮电路单元包括第四十三电容 C43, 第二十五电阻 R25, 第二十六电阻 R26, 第二十七电阻 R27, 第二十八电阻 R28, 第二十九电阻 R29, 第三十电阻 R30, SD 卡插座 U7。SD 卡插座 U7 的 1 脚与第三十电阻 R30 的一端、微处理器芯片 U3 的 78 脚连接 ;SD 卡插座 U7 的 2 脚与第二十九电阻 R29 的一端、微处理器芯片 U3 的 79 脚连接 ;SD 卡插座 U7 的 3 脚与第二十八电阻 R28 的一端、微处理器芯片 U3 的 83 脚连接 ;SD 卡插座 U7 的 4 脚与第四十三电容 C43 的一端连接 ;第四十三电容 C43 的另一端接地 ;SD 卡插座 U7 的 5 脚与第二十五电阻 R25 的一端、微处理器芯片 U3 的 80 脚连接 ;SD 卡插座 U7 的 6 脚接地 ;SD 卡插座 U7 的 7 脚与第二十六电阻 R26 的一端、微处理器芯片 U3 的 65 脚连接 ;SD 卡插座 U7 的 8 脚与第二十七电阻 R27 的一端、微处理器芯片 U3 的 66 脚连接 ;SD 卡插座 U7 的 9 脚接地 ;第二十五电阻 R25 的另一端与第二十六电阻 R26 的另一端、第二十七电阻 R27 的另一端连接并作为 3.3V 电压输出端。SD 卡插座 U7 的型号为 MicroSD。

[0028] 如图 8 所示, UART 接口电路单元包括第二十八电容 C28, 第二十九电容 C29, 第三十电容 C30, 第三十一电容 C31, 第三十二电容 C32, 第三十三电容 C33, 第三十四电容 C34, 第三十五电容 C35, 第三十六电容 C36, 第三十七电容 C37, 第一 UART 电平转换芯片 U5, 第二 UART 电平转换芯片 U6, 第三接插件 P3, 第四接插件 P4, 第五接插件 P5。第一 UART 电平转换芯片 U5 的 1 脚与第二十八电容 C28 的一端连接 ;第一 UART 电平转换芯片 U5 的 3 脚与第二十八电容 C28 的另一端连接 ;第一 UART 电平转换芯片 U5 的 4 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 5 脚与第二十九电容 C29 的一端连接 ;第一 UART 电平转换芯片 U5 的 11 脚与微处理器芯片 U3 的 23 脚连接 ;第一 UART 电平转换芯片 U5 的 10 脚与微处理器芯片 U3 的 25 脚连接 ;第一 UART 电平转换芯片 U5 的 12 脚与微处理器芯片 U3 的 24 脚连接 ;第一 UART 电平转换芯片 U5 的 9 脚与微处理器芯片 U3 的 26 脚连接 ;第一 UART 电平转换芯片 U5 的 16 脚与第三十一电容 C31 的一端连接并作为 3.3V 电压输出端 ;

第一 UART 电平转换芯片 U5 的 2 脚与第三十电容 C30 的一端连接 ;第三十电容 C30 的另一端与第三十一电容 C31 的另一端连接并接地 ;第一 UART 电平转换芯片 U5 的 14 脚与第四接插件 P4 的 2 脚连接 ;第一 UART 电平转换芯片 U5 的 7 脚与第四接插件 P4 的 6 脚连接 ;第一 UART 电平转换芯片 U5 的 13 脚与第四接插件 P4 的 1 脚连接 ;第一 UART 电平转换芯片 U5 的 8 脚与第四接插件 P4 的 5 脚连接 ;第一 UART 电平转换芯片 U5 的 6 脚与第三十二电容 C32 的一端连接 ;第三十二电容 C32 的另一端、第一 UART 电平转换芯片 U5 的 15 脚、第四接插件 P4 的剩余脚均接地 ;第二 UART 电平转换芯片 U6 的 1 脚与第三十三电容 C33 的一端连接 ;第二 UART 电平转换芯片 U6 的 3 脚与第三十三电容 C33 的另一端连接 ;第二 UART 电平转换芯片 U6 的 4 脚与第三十四电容 C34 的一端连接 ;第二 UART 电平转换芯片 U6 的 5 脚与第三十四电容 C34 的另一端连接 ;第二 UART 电平转换芯片 U6 的 11 脚与微处理器芯片 U3 的 55 脚连接 ;第二 UART 电平转换芯片 U6 的 10 脚与微处理器芯片 U3 的 63 脚连接 ;第二 UART 电平转换芯片 U6 的 12 脚与微处理器芯片 U3 的 56 脚连接 ;第二 UART 电平转换芯片 U6 的 9 脚与微处理器芯片 U3 的 64 脚连接 ;第二 UART 电平转换芯片 U6 的 16 脚与第三十六电容 C36 的一端连接并作为 3.3V 电压输出端 ;第二 UART 电平转换芯片 U6 的 2 脚与第三十五电容 C35 的一端连接 ;第三十五电容 C35 的另一端与第三十六电容 C36 的另一端连接并接地 ;第二 UART 电平转换芯片 U6 的 14 脚与第五接插件 P5 的 5 脚连接 ;第二 UART 电平转换芯片 U6 的 7 脚与第五接插件 P5 的 1 脚连接 ;第二 UART 电平转换芯片 U6 的 13 脚与第五接插件 P5 的 6 脚连接 ;第二 UART 电平转换芯片 U6 的 8 脚与第五接插件 P5 的 2 脚连接 ;第二 UART 电平转换芯片 U6 的 6 脚与第三十七电容 C37 的一端连接 ;第三十七电容 C37 的另一端、第二 UART 电平转换芯片 U6 的 15 脚、第五接插件 P5 的剩余脚均接地 ;第三接插件 P3 的 1 脚与微处理器芯片 U3 的 93 脚连接 ;第三接插件 P3 的 2 脚与微处理器芯片 U3 的 92 脚连接 ;第三接插件 P3 的 3 脚接地。第一 UART 电平转换芯片 U5 的型号为 MAX3232CSE,第二 UART 电平转换芯片 U6 的型号为 MAX3232CSE。

[0029] 如图 9 所示, JLINK 调试电路单元包括第四电阻 R4, 第五电阻 R5, 第六电阻 R6, 第七电阻 R7, 第八电阻 R8, 第九电阻 R9, 第十电阻 R10, 第二接插件 P2。第二接插件 P2 的 1 脚和 2 脚均作为 3.3V 电压输出端 ;第二接插件 P2 的 3 脚与微处理器芯片 U3 的 90 脚、第七电阻 R7 的一端连接 ;第二接插件 P2 的 5 脚与微处理器芯片 U3 的 77 脚、第六电阻 R6 的一端连接 ;第二接插件 P2 的 7 脚与微处理器芯片 U3 的 72 脚、第五电阻 R5 的一端连接 ;第二接插件 P2 的 9 脚与微处理器芯片 U3 的 76 脚、第八电阻 R8 的一端连接 ;第二接插件 P2 的 13 脚与微处理器芯片 U3 的 89 脚、第四电阻 R4 的一端连接 ;第二接插件 P2 的 15 脚为复位脚 ;第二接插件 P2 的 17 脚与第九电阻 R9 的一端连接 ;第二接插件 P2 的 19 脚与第十电阻 R10 的一端连接 ;第四电阻 R4 的另一端与第五电阻 R5 的另一端、第六电阻 R6 的另一端、第七电阻 R7 的另一端连接并作为 3.3V 电压输出端 ;第八电阻 R8 的另一端与第九电阻 R9 的另一端、第十电阻 R10 的另一端连接并接地 ;第二接插件 P2 的 4 脚与 6 脚、8 脚、10 脚、12 脚、14 脚、16 脚、18 脚、20 脚连接并接地 ;第二接插件 P2 的 11 脚架空。

[0030] 微处理器芯片 U3 的剩余引脚均架空。

[0031] 该水下观测网络控制电路工作过程如下 :

太阳能板为通过太阳能板控制器为 12V6AH 的聚合物锂电池充电, 锂电池提供 12V 电源, 供给观测节点附带的水文传感器或其他测量模块电源 ;同时, 12V 电源通过 LM2596 提供

控制板上其他模块所需的 5V 电源,如 GPS 模块、ZigBee 模块等;5V 电源通过 LM1117 转换为 3.3V 电源,提供 STM32F207 微处理器、SD 卡存贮单元、通信接口单元等部分供电。控制单元通过 GPS 收集本节点所处位置,通过 RS232 串口收集串行接口的传感器采集的信息,通过 AD 采集其他状态信息,然后将这些信息处理后存贮于 SD 卡,同时由 ZigBee 模块通过其他中继节点送至中心节点(本地的 ZigBee 模块同时作为其他节点的中继节点),中心节点再将信息通过 GPRS/WDMA 网络送至数据中心存贮显示。中心节点控制板本身与普通节点相同,区别之处在于普通节点控制板只安装 ZigBee 无线模块,中心节点控制板除安装 ZigBee 模块外,尚需安装 GPRS/WDMA 无线通信模块。

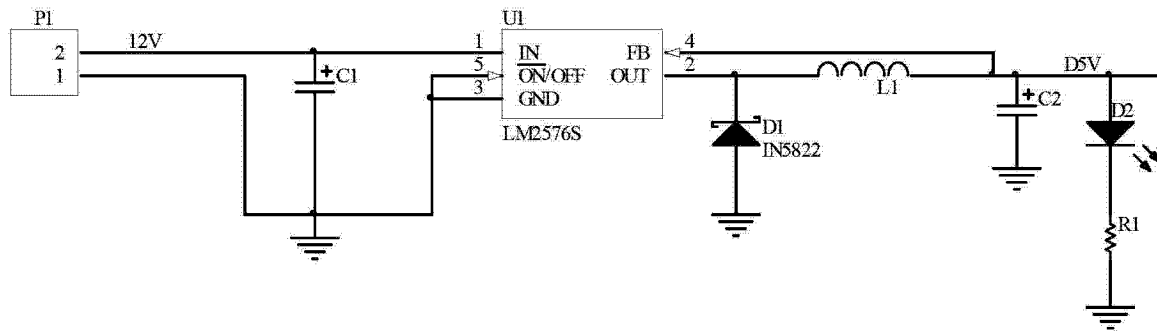


图 1

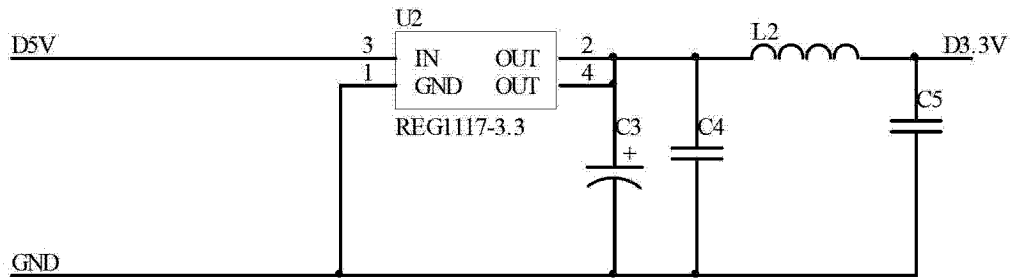


图 2

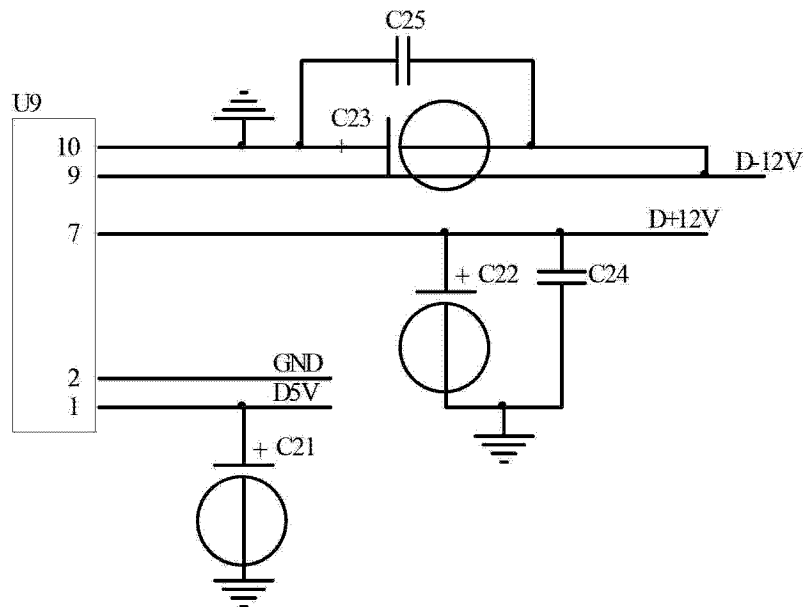


图 3

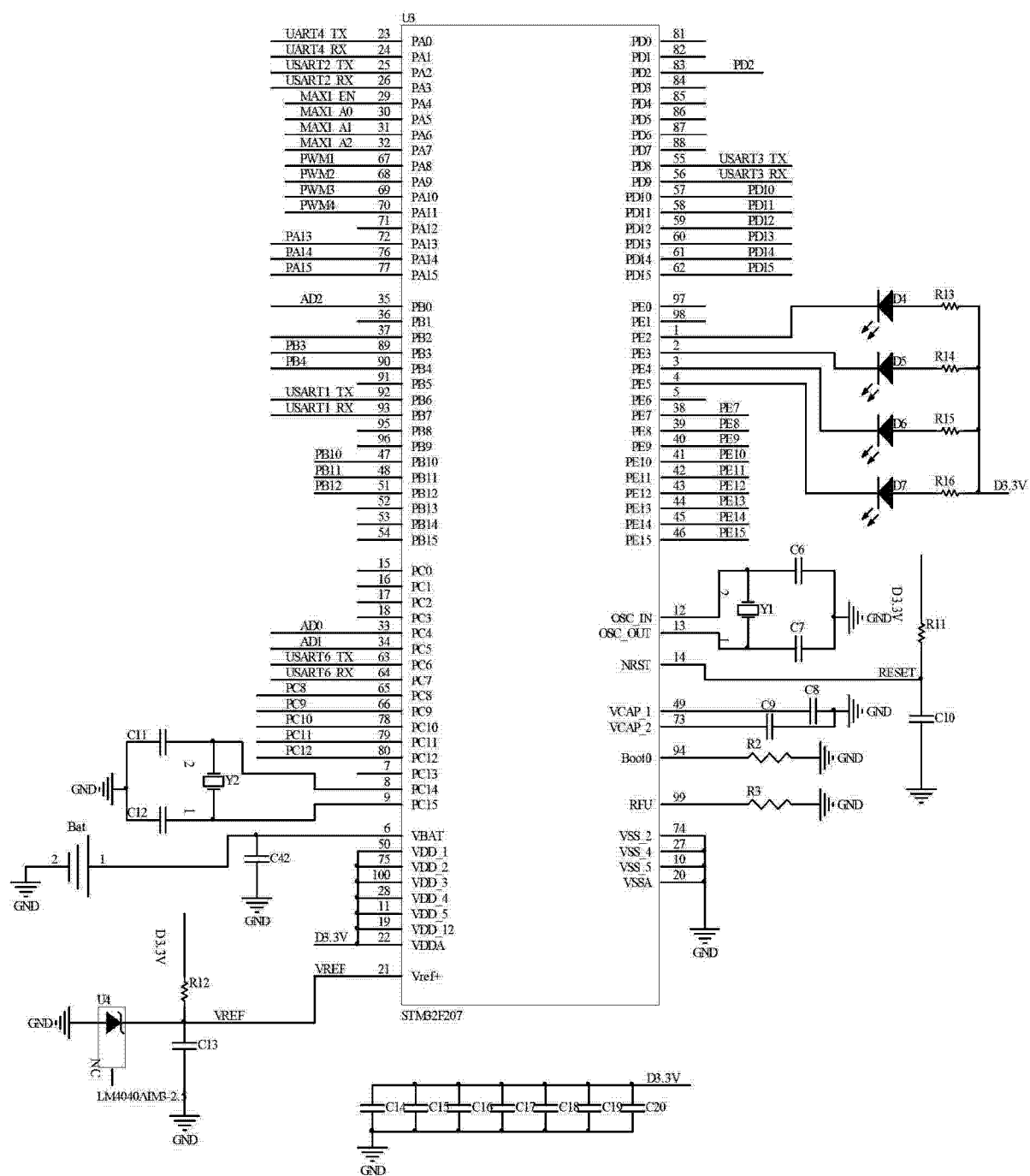


图 4

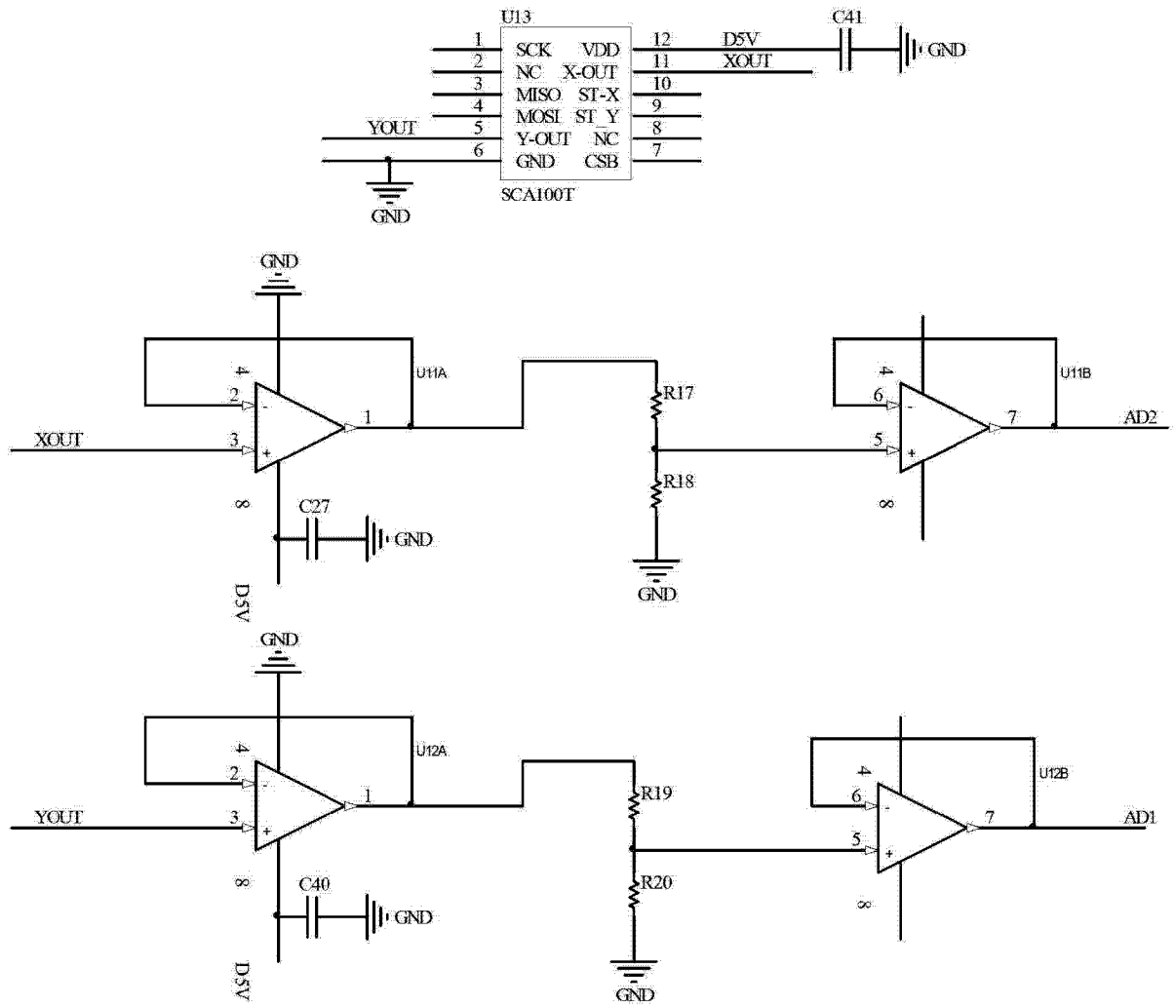


图 5

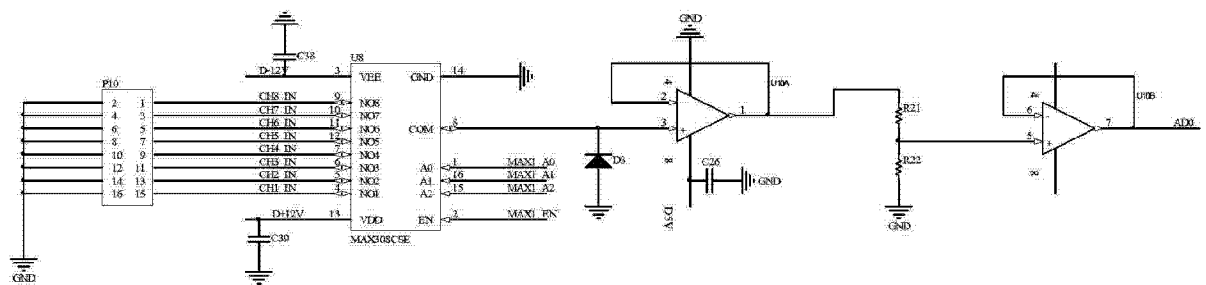


图 6

