

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 2 月 4 日(04.02.2016)



(10) 国際公開番号
WO 2016/017047 A1

- (51) 国際特許分類:
H01L 21/203 (2006.01) *H01L 21/363* (2006.01)
C23C 14/34 (2006.01) *H01L 33/32* (2010.01)
- (21) 国際出願番号: PCT/JP2015/001631
- (22) 国際出願日: 2015 年 3 月 23 日(23.03.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-152628 2014 年 7 月 28 日(28.07.2014) JP
- (71) 出願人: キヤノンアネルバ株式会社 (CANON ANELVA CORPORATION) [JP/JP]; 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 Kanagawa (JP).
- (72) 発明者: 醍醐 佳明 (DAIGO, Yoshiaki); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 清野 拓哉 (SEINO, Takuya); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 大塚 喜隆 (OHTSUKA, Yoshitaka); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa

(JP). 牧田 裕之 (MAKITA, Hiroyuki); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 石橋 奏太郎 (ISHIBASHI, Sotaro); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 山中 和人 (YAMANAKA, Kazuto); 〒2158550 神奈川県川崎市麻生区栗木 2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP).

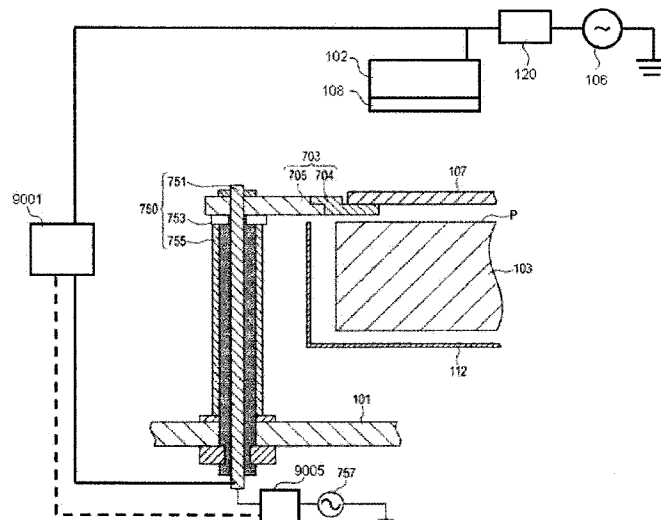
(74) 代理人: 岡部 譲, 外 (OKABE, Yuzuru et al.); 〒1000005 東京都千代田区丸の内 1-6-5 丸の内北口ビル 2 2 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: FILM FORMATION METHOD, VACUUM TREATMENT DEVICE, METHOD FOR PRODUCING SEMICONDUCTOR LIGHT-EMITTING ELEMENT, SEMICONDUCTOR LIGHT-EMITTING ELEMENT, METHOD FOR PRODUCING SEMICONDUCTOR ELECTRONIC ELEMENT, SEMICONDUCTOR ELECTRONIC ELEMENT, AND LIGHTING DEVICE

(54) 発明の名称: 成膜方法、真空処理装置、半導体発光素子の製造方法、半導体発光素子、半導体電子素子の製造方法、半導体電子素子、照明装置



(57) Abstract: The present invention provides a film formation method and film formation device which make it possible to produce an epitaxial film having +C polarity using a sputtering method. One of the embodiments of the present invention pertains to a film formation method for epitaxially growing, using a sputtering method, a semiconductor film having a wurtzite structure on an epitaxial growth substrate heated to a prescribed temperature by a heater, the film formation method having the following steps: first, a step for positioning the substrate on a substrate-holding part having a heater, in a manner such that the substrate is positioned so as to be only a prescribed distance away from the heater; and next, a step for forming an epitaxial film for a semiconductor film having a wurtzite structure on the substrate, while adjusting the impedance of the substrate-holding part.

(57) 要約:

[続葉有]



WO 2016/017047 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

本発明は、+c 極性のエピタキシャル膜をスパッタリング法により作製できる成膜方法、成膜装置を提供する。本発明の一実施形態は、ヒーターで所定温度に加熱されたエピタキシャル成長用基板に対してスパッタリング法によってウルツ鉱構造を有する半導体膜をエピタキシャル成長させる成膜方法において以下の工程を有する。まずは、上記基板がヒーターと所定の距離だけ離れて配置されるように、上記基板を、ヒーターを有する基板保持部に配置する。次いで、上記基板保持部のインピーダンスを調整しながら、上記基板上にウルツ鉱構造を有する半導体膜のエピタキシャル膜を形成する。

明 細 書

発明の名称：

成膜方法、真空処理装置、半導体発光素子の製造方法、半導体発光素子、半導体電子素子の製造方法、半導体電子素子、照明装置

技術分野

[0001] 本発明は、成膜方法、真空処理装置、半導体発光素子の製造方法、半導体発光素子、半導体電子素子の製造方法、半導体電子素子、照明装置に関する。

背景技術

[0002] III族窒化物半導体は、III B族元素（以下、単にIII元素）であるアルミニウム（Al）原子、ガリウム（Ga）原子、インジウム（In）原子と、V B族元素（以下、単にV族元素）である窒素（N）原子との化合物、すなわち、窒化アルミニウム（AlN）、窒化ガリウム（GaN）、窒化インジウム（InN）、およびそれらの混晶（AlGaN、InGaN、InAlN、InGaAlN）として得られる化合物半導体材料である。このようなIII族窒化物半導体は、遠紫外・可視・近赤外域にかけての幅広い波長領域をカバーする発光ダイオード（LED：Light Emitting Diode）、レーザダイオード（LD：Laser Diode）、太陽電池（PVSC：PhotoVoltaic Solar Cell）、フォトダイオード（PD：Photo Diode）等の光素子や、高周波・高出力用途の高電子移動度トランジスタ（HEMT：High Electron Mobility Transistor）、金属酸化物半導体型電界効果トランジスタ（MOSFET：Metal-Oxide-Semiconductor Field Effect Transistor）等の電子素子への応用が期待されている材料である。

[0003] 通常、上記の様な応用を実現するためには、III族窒化物半導体薄膜を単結晶基板上にエピタキシャル成長させ、結晶欠陥の少ない高品質な単結晶

膜（エピタキシャル膜）を得ることが必要である。このようなエピタキシャル膜を得るうえでは、エピタキシャル膜と同一の材料からなる基板を用いてホモエピタキシャル成長を行うことが最も望ましい。

[0004] しかしながら、Ⅲ族窒化物半導体からなる単結晶基板は極めて高価であるため、一部の応用を除いて利用されておらず、主にサファイア（ α - Al_2O_3 ）や珪素（ Si ）、炭化珪素（ SiC ）などの異種基板上へのヘテロエピタキシャル成長により単結晶膜が得られている。

[0005] ところで、このようなⅢ族窒化物半導体薄膜のエピタキシャル成長には、高い生産性と高品質なエピタキシャル膜が得られる有機金属化合物化学気相成長（MOCVD）法が用いられている。しかしMOCVD法は、生産コストが高いことやパーティクルを発生しやすく高い歩留まりを得ることが難しいことなどの問題がある。

[0006] 一方、スパッタリング法は、生産コストを低く抑えることが可能で、パーティクルの発生確率も低いという特徴がある。従って、Ⅲ族窒化物半導体薄膜の成膜プロセスの少なくとも一部をスパッタリング法に置き換えることができれば、上記の問題の少なくとも一部を解決できる可能性がある。

[0007] しかしながら、スパッタリング法により作製したⅢ族窒化物半導体薄膜は、MOCVD法で作製したものに比べて結晶品質が悪くなりやすいという問題がある。例えば、スパッタリング法を用いて作製したⅢ族窒化物半導体薄膜の結晶性については非特許文献1に開示されている。非特許文献1では、 α - Al_2O_3 （0001）基板上に高周波マグネトロンスパッタリング法を用いてc軸配向のGaN膜をエピタキシャル成長させており、GaN（0002）面のX線ロックアップカーブ（XRC）測定において、その半値全幅（FWHM）が 35.1 arcmin （ 2106 arcsec ）であることが記載されている。この値は、現在、市場に出回っている α - Al_2O_3 基板上のGaN膜に比べて極めて大きな値であり、後述するチルトのモザイク広がりが大きく、結晶品質が劣っていることを示している。

[0008] すなわち、スパッタリング法をⅢ族窒化物半導体薄膜の成膜プロセス

として採用するためには、Ⅲ族窒化物半導体からなるエピタキシャル膜のモザイク広がり小さくし、高い結晶品質を得ることが必要である。

[0009] なお、Ⅲ族窒化物半導体からなるエピタキシャル膜の結晶品質を表す指標として、チルトのモザイク広がり（基板垂直方向の結晶方位のバラつき）と、ツイストのモザイク広がり（面内方向の結晶方位のバラつき）とがある。図8A～図8Dは、 $\alpha\text{-Al}_2\text{O}_3$ （0001）基板上にc軸配向でエピタキシャル成長したⅢ族窒化物半導体からなる結晶の模式図である。図8A～図8Dにおいて、符号901は $\alpha\text{-Al}_2\text{O}_3$ （0001）基板、符号902～911はⅢ族窒化物半導体からなる結晶、符号 c_f はⅢ族窒化物半導体からなる結晶のc軸の向き、 c_s は $\alpha\text{-Al}_2\text{O}_3$ （0001）基板のc軸の向き、 a_f はⅢ族窒化物半導体からなる結晶のa軸の向き、 a_s は $\alpha\text{-Al}_2\text{O}_3$ （0001）基板のa軸の向き、である。

[0010] ここで図8Aは、Ⅲ族窒化物半導体からなる結晶が、チルトのモザイク広がり有して形成されている様子を鳥瞰図により現したものであり、図8Bは、その一部の断面構造を示している。これらの図から分かるように、Ⅲ族窒化物半導体からなる結晶902、903、904のc軸の向き c_f は、基板のc軸の向き c_s と概ね平行で、全体に対して支配的な基板垂直方向の結晶方位となっているのに対し、Ⅲ族窒化物半導体からなる結晶905、906のc軸の向き c_f は、上記の支配的な基板垂直方向の結晶方位から僅かにずれて形成されている。また図8Cは、Ⅲ族窒化物半導体からなる結晶が、ツイストのモザイク広がり有して形成されている様子を鳥瞰図により現したものであり、図8Dはその上面図を示している。これらの図から分かるように、Ⅲ族窒化物半導体からなる結晶907、908、909のa軸の向き a_f は、 $\alpha\text{-Al}_2\text{O}_3$ （0001）基板のa軸の向き a_s との成す角が概ね 30° で、全体に対して支配的な面内方向の結晶方位となっているのに対し、Ⅲ族窒化物半導体からなる結晶910、911のa軸の向き a_f は、上記の支配的な面内方向の結晶方位から僅かにずれて形成されている。

[0011] このような、全体に対して支配的な結晶方位からのバラつきをモザイク広がりと呼び、特に、基板垂直方向の結晶方位のバラつきをチルトのモザイク広がり、面内方向の結晶方位のバラつきをツイストのモザイク広がりと言う。チルトやツイストのモザイク広がり、 III 族窒化物半導体薄膜の内部に形成された螺旋転位や刃状転位などの欠陥の密度との間に相関があることが知られている。チルトやツイストのモザイク広がりを小さくすることで、上記の欠陥の密度が低減され、高品質な III 族窒化物半導体薄膜が得られやすい。

なお、チルトやツイストのモザイク広がり、 III 族窒化物半導体薄膜の内部に形成された特定の格子面（対称面）や、基板表面に垂直に形成された特定の格子面に対してXRC測定を行い、得られた回折ピークのFWHMを調べることで評価することができる。

[0012] なお、図8A～図8Dや上記の説明は、チルトやツイストのモザイク広がりを、概念的にわかりやすく説明するもので、何ら厳密性を保証するものではない。

[0013] また一般に、 III 族窒化物半導体薄膜には、図9に示すような $+c$ 極性と $-c$ 極性の成長様式があり、 $-c$ 極性の成長に比べて $+c$ 極性の成長の方が良質なエピタキシャル膜が得られやすいことが知られている。従って、スパッタリング法を III 族窒化物半導体薄膜の成膜プロセスとして採用するうえで、 $+c$ 極性のエピタキシャル膜が得られることが望ましい。

[0014] なお、本明細書中では、「 $+c$ 極性」とは AlN 、 GaN 、 InN に関し、それぞれ Al 極性、 Ga 極性、 In 極性を意味する用語とする。また、「 $-c$ 極性」とは N 極性を意味する用語とする。

[0015] 一方、従来より、良質な III 族窒化物半導体薄膜を得るための数多くの試みがなされている（特許文献1，2参照）。

[0016] 特許文献1には、スパッタリング法を用いて III 族窒化物半導体薄膜（特許文献1では、 AlN ）を $\alpha\text{-Al}_2\text{O}_3$ 基板上に成膜する前に、基板に対するプラズマ処理を行うことで、 III 族窒化物半導体薄膜の高品質化を実

現する方法、とりわけ、チルトのモザイク広がり極めて小さなⅢ族窒化物半導体薄膜を得る方法が開示されている。

[0017] また、特許文献2には、基板上にⅢ族窒化物半導体（特許文献2においては、Ⅲ族窒化物化合物）からなる緩衝層（特許文献2においては中間層）をスパッタリング法により形成し、このⅢ族窒化物半導体からなる緩衝層上に下地膜を備えるn型半導体層、発光層、p型半導体層を順次積層するⅢ族窒化物半導体（特許文献2においては、Ⅲ族窒化物化合物半導体）発光素子の製造方法が開示されている。

[0018] 特許文献2において、Ⅲ族窒化物半導体からなる緩衝層を形成する手順としては、基板に対してプラズマ処理を施す前処理工程と、前処理工程に次いでスパッタリング法によりⅢ族窒化物半導体からなる緩衝層を成膜する工程とを備えていることが記載されている。また、特許文献2において、基板およびⅢ族窒化物半導体からなる緩衝層の好ましい形態として、 α -Al₂O₃基板およびAlNが用いられており、下地膜を備えるn型半導体層、発光層、p型半導体層の成膜方法としては、MOCVD法が好ましく用いられている。

先行技術文献

特許文献

[0019] 特許文献1：国際公開第WO2009/096270号

特許文献2：特開2008-109084号公報

非特許文献

[0020] 非特許文献1：Y. Daigo, N. Mutsukura, 「Synthesis of epitaxial GaN single-crystalline film by ultra high vacuum r. f. magnetron sputtering method」、Thin Solid Films 483 (2005) p38-43 .

発明の概要

[0021] 以上から明らかなように、特許文献１に記載された技術は、チルトのモザイク広がり低減をすることができる技術であるが、スパッタリング法を用いてさらに高品質なエピタキシャル膜を形成するためにはまだ改善すべき課題が残されている。特に、前述のように＋ｃ極性の成長ができれば良質のエピタキシャル膜を形成することができるので、基板全面において、＋ｃ極性のⅢ族窒化物半導体薄膜を形成することが望まれるが、特許文献１には、所望の極性を得るための具体的手段は述べられていない。本発明者らが特許文献１に開示された技術の確認実験を行なった結果、得られたⅢ族窒化物半導体薄膜は、モザイク広がり少ないエピタキシャル膜として得られているものの、＋ｃ極性と－ｃ極性が混在していた。従って、特許文献１に開示された技術だけでは＋ｃ極性のⅢ族窒化物半導体薄膜を得られないことは明らかである。

[0022] また、特許文献２に記載された技術は、以下の観点で必ずしも十分なものではないと言わざるを得ない。

すなわち、特許文献２には、スパッタリング法を用いて成膜したⅢ族窒化物半導体からなる緩衝層について、極性の制御方法が記載されていない。本発明者らが、特許文献２に開示された技術の確認実験を行なった結果においても、得られた発光素子では良好な発光特性を得ることができなかった。

[0023] 本発明者らは、上記特許文献２における確認実験で得られた発光素子について更に調査したところ、スパッタリング法を用いて成膜したⅢ族窒化物半導体からなる緩衝層が、＋ｃ極性と－ｃ極性が混在したエピタキシャル膜となっていることがわかった。より詳しくは、下地膜を備えるｎ型半導体層、発光層、ｐ型半導体層をＭＯＣＶＤ法により順次積層しても、Ⅲ族窒化物半導体からなる緩衝層における極性の混在に起因した反位境界などの欠陥が素子内部に多く形成され、発光特性を低下させていた。すなわち、特許文献２に開示された技術だけでは、＋ｃ極性のⅢ族窒化物半導体薄

膜を得られず、良好な発光特性の発光素子を得られないことが明らかである。

[0024] このように、特許文献 1、2 に開示されている従来技術だけでは、Ⅲ族窒化物半導体薄膜の極性の制御、すなわち、 $+c$ 極性のエピタキシャル膜を得ることが難しく、より良好な発光素子を得ることは困難であった。

[0025] さらに、本発明者らは、上記の特許文献 1、2 の確認実験の結果から、スパッタリング法を用いて作製したⅢ族窒化物半導体薄膜が極性の混在したエピタキシャル膜であるときには、素子内部に形成された反位境界などの欠陥による素子特性の低下は避けられないとの結論を得た。

[0026] 本発明の目的は、上記問題点に鑑み、 $+c$ 極性のエピタキシャル膜をスパッタリング法により作製することが可能な成膜方法、及びこの成膜方法に適した真空処理装置を提供すること、さらに、このエピタキシャル膜を用いた半導体発光素子および半導体電子素子の製造方法、ならびにこの製造方法により製造した半導体発光素子および半導体電子素子、および照明装置を提供することにある。

[0027] 本発明者らは、鋭意研究の結果、後述するように、エピタキシャル膜の極性が基板ホルダーへの基板の載置方法に左右されること、更に、基板外周部に設置した導電性の基板保持装置にインピーダンス可変機構を接続し、基板保持装置のインピーダンスを調整することによって、エピタキシャル膜の極性が左右されることを見出し、本発明を完成させた。

[0028] 本発明に係る成膜方法は、真空排気可能な真空容器と、前記真空容器内に基板を支持する基板保持部と、前記基板保持部に保持された前記基板を任意の温度に加熱できるヒーターと、前記基板保持部に保持された前記基板の周囲に配置された電極部と、前記電極部のインピーダンスを調整するインピーダンス調整部と、を備えた真空処理装置を用いて、前記基板上にスパッタリング法によりウルツ鉱構造の半導体薄膜のエピタキシャル膜を形成する成膜方法であって、前記基板を前記ヒーターの基板対向面と所定距離だけ離間して保持されるように前記基板保持部に保持させる基板搬送工程と、前記基板

保持部に保持された前記基板上にウルツ鉱構造の半導体薄膜を形成する成膜工程と、前記成膜工程の際に、前記電極部のインピーダンスが所定の値になるように前記インピーダンス調整部を調整するインピーダンス調整工程と、を有することを特徴とする。

[0029] また、本発明に係る半導体発光素子および半導体電子素子の製造方法は上記の成膜方法を有することを特徴とする。また、本発明に係る半導体発光素子および半導体電子素子は上記の成膜方法によって作製されたウルツ鉱構造の半導体薄膜のエピタキシャル膜を有することを特徴とする。本発明に係る照明装置は上記の半導体発光素子を備えることを特徴とする。

[0030] 或いは、本発明に係る真空処理装置は、真空排気可能な真空容器と、前記真空容器内に基板を支持するための基板保持部と、前記基板保持部に保持された前記基板を任意の温度に加熱できるヒーターと、前記真空容器内に設けられ、ターゲットを取り付けることが可能なターゲット電極と、前記基板保持部に保持された前記基板の周囲に配置された電極部と、を備え、前記基板保持部は、前記真空容器内において、前記ターゲット電極の重力方向に設けられた真空処理装置であって、請求項 1 に記載された、前記基板を前記ヒーターの基板対向面と所定距離だけ離間して保持する基板搬送工程と、前記基板保持部に保持された前記基板上にウルツ鉱構造の半導体薄膜を形成する成膜工程と、前記成膜工程の際に、前記電極部のインピーダンスが所定の値になるように前記インピーダンス調整部を調整するインピーダンス調整工程と、を行うことを特徴とする。

[0031] 本発明の成膜方法、真空処理装置によれば、チルトやツイストのモザイク広がり少なく、且つ、 $+c$ 極性のウルツ鉱構造からなるエピタキシャル膜を基板上にスパッタリング法を用いて作製することができる。また、本発明の成膜方法、真空処理装置によれば、このような $+c$ 極性の割合の、処理される基板間ごとのばらつきを低減し、エピタキシャル膜を再現性良く得ることができる。さらに、本発明の成膜方法により作製された半導体発光素子および半導体電子素子、或いは、半導体発光素子を備えた照明装置は安定した

品質を有する。

図面の簡単な説明

[0032] [図1]本発明の一実施形態に係る高周波スパッタリング装置の断面概略図である。

[図2]本発明の一実施形態に係るヒーターの断面概略図である。

[図3]本発明の一実施形態に係るヒーターの他の断面概略図である。

[図4A]本発明の一実施形態に係るヒーター電極の構成例を示す上面図である。

[図4B]本発明の一実施形態に係るヒーター電極の構成例を示す上面図である。

[図5]本発明の一実施形態に係る基板保持装置の構成例を示す図である。

[図6]本発明の一実施形態に係る基板保持装置の支持部の構成例を示す図である。

[図7]本発明の一実施形態に係る基板保持装置の支持部の他の構成例を示す図である。

[図8A]Ⅲ族窒化物半導体からなる結晶のチルトおよびツイストのモザイク広がりを示す模式図である。

[図8B]Ⅲ族窒化物半導体からなる結晶のチルトおよびツイストのモザイク広がりを示す模式図である。

[図8C]Ⅲ族窒化物半導体からなる結晶のチルトおよびツイストのモザイク広がりを示す模式図である。

[図8D]Ⅲ族窒化物半導体からなる結晶のチルトおよびツイストのモザイク広がりを示す模式図である。

[図9]Ⅲ族窒化物半導体薄膜における+c極性と-c極性を示す模式図である。

[図10]本発明の一実施形態に係る、Ⅲ族窒化物半導体薄膜の、CAICIS測定による測定結果を示す図である。

[図11]本発明のターゲット電極に誘起されている電圧と第二の基板支持装置

に誘起されている電圧との関係の一例を示す模式図である。

[図12]本発明のターゲット電極に誘起されている電圧と第二の基板支持装置に誘起されている電圧との関係の一例を示す模式図である。

[図13]本発明のターゲット電極に誘起されている電圧と第二の基板支持装置に誘起されている電圧との関係の一例を示す模式図である。

[図14A]本発明の一実施形態に係るインピーダンス可変機構の回路図の構成例である。

[図14B]本発明の一実施形態に係るインピーダンス可変機構の回路図の構成例である。

発明を実施するための形態

[0033] 以下、図面を参照して本発明の実施形態を詳細に説明する。なお、以下で説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

[0034] 本発明に関する主な特徴は、後述するエピタキシャル成長用基板上に、例えば高周波スパッタリング法といったスパッタリング法によりウルツ鉱構造を有する半導体薄膜をエピタキシャル成長させる際に、ヒーターにより加熱された基板をヒーターの基板対向面から所定距離だけ離間して保持しながらウルツ鉱構造を有する半導体薄膜の成膜を行うことにある。なお、エピタキシャル成長用基板としては、例えば、 α - Al_2O_3 基板、 Si 基板、 Ge 基板といった非極性表面（後述）を有する基板、 4H-SiC 基板、 6H-SiC 基板といった有極性表面（後述）を有する基板などが挙げられる。ウルツ鉱構造を有する半導体薄膜としては、例えば、ウルツ鉱構造のIII族窒化物半導体薄膜、 ZnO 系半導体薄膜などが挙げられる。

[0035] また、本発明の更なる特徴は、ヒーターにより加熱された基板をヒーターの基板対向面から所定距離だけ離間して保持しながら、上記ウルツ鉱構造を有する半導体薄膜の成膜を行う際に、基板外周部に配置した導電性の基板保持装置のインピーダンスを、該基板保持装置に接続したインピーダンス可変機構によって調整した状態でウルツ鉱構造を有する半導体薄膜の成膜を行う

ことにある。以下、図面を参照して本発明を説明する。なお、以下に説明する部材、配置等は発明を具体化した一例であって本発明を限定するものではなく、本発明の趣旨に沿って各種改変できることは勿論である。

[0036] 図1乃至図7は本発明の一実施形態に係る真空処理装置（高周波スパッタリング装置）若しくは成膜されたエピタキシャル膜を用いて作製されるLED構造についての図である。図面の煩雑化を防ぐため一部を除いて省略している。

[0037] 図1は、本発明に係るIII族窒化物半導体薄膜の成膜に用いたスパッタリング装置の一例の概略構成図である。スパッタリング装置Sを示した図1において、符号101は真空容器、符号102はターゲット電極、符号99は基板ホルダー、符号103はヒーター、符号703は基板保持装置、符号105はターゲットシールド、符号106は高周波電源、符号107は基板、符号108はターゲット、符号109はガス導入機構、符号110は真空容器101内を排気する排気機構、符号112はリフレクタ、符号113は絶縁材、符号114はチャンバーシールド、符号115は磁石ユニット、符号116はターゲットシールド保持機構、符号120はマッチングボックス、符号203はヒーター電極をそれぞれ示している。また、符号750は基板保持装置703を支持するホルダー支持部である。符号Pは後述する基板保持装置503に保持された状態の基板に対向するヒーター103の上面（基板対向面）である。

[0038] 真空容器101はステンレスやアルミニウム合金などの金属部材製であり、電氣的に接地されている。また、真空容器101は不図示の冷却機構により壁面の温度上昇を防止ないしは低減している。さらに、真空容器101は、不図示のマスフローコントローラを介してガス導入機構109と接続され、不図示のバリアブルコンダクタンスバルブを介して排気機構110と接続されている。

[0039] ターゲットシールド105はターゲットシールド保持機構116を介して真空容器101に取り付けられている。ターゲットシールド保持機構116

およびターゲットシールド１０５は、ステンレスやアルミニウム合金などの金属部材とすることができ、真空容器１０１と直流的に同電位になっている。

[0040] ターゲット電極１０２は、絶縁材１１３を介して真空容器１０１に取り付けられている。また、ターゲット１０８はターゲット電極１０２に取り付けられ、ターゲット電極１０２はマッチングボックス１２０を介し高周波電源１０６に接続されている。ターゲット１０８は、ターゲット電極１０２に直接取り付けてもよく、また銅（Ｃｕ）などの金属部材からなる不図示のボンディングプレートを介してターゲット電極１０２に取り付けでもよい。

[0041] また、ターゲット１０８は、Ａｌ、Ｇａ、Ｉｎの少なくとも一つを含む金属ターゲット、若しくは、上記ＩＩＩ族元素の少なくとも一つを含む窒化物ターゲットであってもよい。ターゲット電極１０２には、ターゲット１０８の温度上昇を防止するための不図示の冷却機構が備えられている。また、ターゲット電極１０２には、磁石ユニット１１５が内蔵されている。高周波電源１０６としては１３．５６ＭＨｚのものが工業的に利用しやすいが、他の周波数を用いることや、高周波に直流を重畳すること、あるいはそれらをパルスで用いることも可能である。

[0042] チャンバーシールド１１４は、真空容器１０１に取り付けられ、成膜時の真空容器１０１への膜の付着を防止している。

[0043] 基板ホルダー９９は、ヒーター１０３、基板保持装置７０３（基板保持部）、リフレクタ１１２を主要な構成要素として有している。ヒーター１０３はヒーター電極２０３を内蔵している。基板保持装置７０３は、基板に接する部分が少なくとも絶縁部材であり、ホルダー支持部７５０によって固定されている。基板１０７を基板保持装置７０３に保持することで、該基板１０７をヒーター１０３の基板対向面Ｐから所定の隙間を有して配置することができる。なお、基板保持装置７０３の詳細な例については後述する。

[0044] 本実施形態においては、図１に示すように、真空容器１０１内において、重力方向上側にターゲットを配置可能なターゲット電極１０２を配置し、タ

ターゲット電極１０２よりも重力方向下側に基板ホルダー９９を配置している。従って、重力を利用して基板１０７を基板保持装置７０３に保持できるので、基板保持装置７０３の基板支持部（後述する符号７０４など）に基板１０７を当接した状態で載置するだけで、基板１０７の成膜面の全面をターゲット１０８側に晒すことができ、基板１０７全面にエピタキシャル膜形成を行うことができる。

[0045] なお、本実施形態では、真空容器１０１の重力方向上側にターゲット電極１０２を配置し、ターゲット電極１０２よりも重力方向下側に基板ホルダー９９を配置した例について示したが、真空容器１０１の重力方向上側に基板ホルダー９９を設置し、該基板ホルダー９９よりも重力方向下側にターゲット電極１０２を配置するようにしても良い。

[0046] 図２または図３は、ヒーター１０３の構造例を示している。図２において、符号２０１はベース、符号２０２はベースコート、符号２０３はヒーター電極、符号２０４はバックサイドコート、符号２０５はオーバーコートである。

[0047] ベース２０１はグラファイトであり、ヒーター電極２０３、バックサイドコート２０４はパイロリティックグラファイト（PG: Pyrolytic Graphite）であり、ベースコート２０２、オーバーコート２０５はパイロリティックボロンナイトライド（PBN: Pyrolytic Boron Nitride）である。なお、PBNからなるベースコート２０２とオーバーコート２０５は高抵抗材料である。

[0048] このような構成により、ヒーター１０３は所定の波長帯域の赤外線を放出することができ、基板を任意の温度に加熱することができる。

[0049] 図３は、ヒーターの他の構成例であり、符号３０１はベース、符号３０２はヒーター電極、符号３０３はバックサイドコート、符号３０４はオーバーコートである。ベース３０１はボロンナイトライド（BN: Boron Nitride）であり、ヒーター電極３０２、バックサイドコート３０３はPGであり、オーバーコート３０４はPBNである。なお、BNからなる

ベース 301 と PBN からなるオーバーコート 304 は高抵抗材料である。

[0050] なお、上記のヒーターを構成する材料は、従来の赤外線ランプに比べて α -Al₂O₃ 基板を加熱する効率が高いため好ましく用いられているが、 α -Al₂O₃ 基板を所定の温度に加熱することができれば、これに限定されるものではない。

[0051] 図 4 A、4 B にヒーター電極 203（または 302）の構成例（上面図）を示す。ヒーター 103 に内蔵されたヒーター電極 203（または 302）は図 4 A、4 B のような電極パターンを有している。この電極パターンに電源（不図示）を接続し、直流または交流の電圧を印加することで、ヒーター電極 203（または 302）に電流が流れ、発生したジュール熱によりヒーター 103 が加熱される。基板はヒーター 103 から放射される赤外線により加熱される。

[0052] 図 4 A、4 B のような電極パターンを用いることにより、基板 107 の全面に均一に熱を付与することができるので、基板全面になるべく均一に熱が作用するような電極パターンを用いることは望ましい。しかしながら、本発明では、基板に対して均一に熱を作用させるような電極パターンを用いても、+c 極性のエピタキシャル膜を成膜できることが重要であり、電極パターンそのものをどのような形状にするかは本質ではない。従って、本実施形態では、図 4 A、4 B に示す電極パターンに限定されない。

[0053] 図 2 および図 3 に示したヒーター 103 の構造例において、図 4 A、4 B に示すようなパターンのヒーター電極 203 または 302 を形成した側の面を、符号 P を付してヒーター 103 の基板対向面としたが、ヒーター 103 は、図 2 または図 3 に示したヒーター 103 を裏返しにした構造、すなわち図 2 および図 3 に符号 P で示した面と反対の面を基板対向面としてもよい。この場合、バックサイドコート 204 または 303 を介して基板を加熱することになるため、基板加熱の電力効率が低下するものの、バックサイドコート 204 または 303 が均熱の役割を果たし、基板に対して均一に熱を作用させる効果がある。

[0054] 図5は基板保持装置の構成例を示している。図5において、符号107は基板、符号703は基板保持装置である。基板保持装置703は、同一断面を有する略リング状の部材であり、第一の基板保持装置704及び第二の基板保持装置705を有している。第一の基板保持装置704の内周側に設けられた704aに基板107の外周部分が当接された状態で載置される。第二の基板保持装置705は、第一の基板保持装置704の外周部分を支持する。図中のd1は基板保持装置703に配置された基板107の裏面と基板対向面Pと隙間であり、d2は第一の基板保持装置704と基板対向面Pと隙間である。

[0055] 図6は、基板保持装置703の支持部の構成例を示す模式図である。ホルダー支持部750は、第二の基板保持装置705を支持する部材であり、導電材751、絶縁材753、およびステンレスパイプ755を主要な構成要素としている。導電材751は、真空容器101の外側に設けられた高周波電源757および第二の基板保持装置705に電氣的に接続されている。高周波電源757と導電材751との間には、マッチングボックス9005が接続されている。よって、第二の基板保持装置705には導電材751を介して高周波電源757から高周波電力が供給される。導電材751は絶縁材753とステンレスパイプ755とで覆われている。

[0056] また、導電材751と真空容器101との絶縁も絶縁材753によって確保している。絶縁材753によってステンレスパイプ755と第二の基板保持装置705が電氣的に接触しないように構成されている。このように、ホルダー支持部750は、第二の基板保持装置705を支持すると共に、該第二の基板保持装置705に電力を供給するように構成されている。このため、 N_2 や希ガスなどのガスを含有した雰囲気において、第二の基板保持装置705に高周波電力を供給することで、基板近傍にプラズマを発生させ、基板の表面処理を行うことが可能である。また、センサ9001は、ターゲット電極102と第二の基板保持装置705との直流および高周波の電圧を、同期して測定できるセンサであり、例えばオシロスコープを用いることがで

きる。なお、センサ9001はスパッタリング装置Sに取り外し可能な構成とすることができ、成膜工程では取り外した状態で成膜を行うことができる。

[0057] なお、基板近傍にプラズマを発生させ、基板の表面処理を行わない場合は、第二の基板保持装置705に接続されるマッチングボックスおよびマッチングボックスを介して接続される高周波電源は必ずしも必要ではない。第二の基板保持装置705に高周波電源を接続しない場合の構成例を図7に示す。第二の基板保持装置705に高周波電源を接続しない場合は、第二の基板保持装置705にインピーダンス調整部としてのインピーダンス可変機構9002が接続されていればよい。図7については後述する。

[0058] また図5において、第一の基板保持装置704は、下方から基板107を支持するための絶縁部材からなる基板支持部704aを備えている。基板支持部704aの裏側とヒーター103の基板対向面Pとの間には隙間d1が、基板107とヒーター103の基板対向面Pとの間には隙間d2がそれぞれ設けられている。隙間d1は0.4mm以上が望ましく、隙間d2は0.5mm以上が望ましく用いられる。隙間d1が0.4mm未満の場合は、外周部に極性の混在したIII族窒化物半導体薄膜が形成されやすく、隙間d2が0.5mm未満の場合は、基板全面に極性の混在したIII族窒化物半導体薄膜が形成されやすくなるため好ましくない。

[0059] なお、隙間d1およびd2は、広くするとヒーター103による基板107の加熱効率が低下するため、広げすぎるのは好ましくない。また、隙間d1およびd2、特にd2は、広げ過ぎるとヒーター103と基板107の間の空間にプラズマが発生してしまい、本発明の効果が失われてしまうことがあるため、5mm以下にすることが望ましく、より好ましくは2mm以下にすることが望ましい。

[0060] 第二の基板保持装置705に電力を供給する必要がない場合、導電材751には、マッチングボックス9005およびマッチングボックス9005を介して接続される高周波電源757は必ずしも必要ではなく、例えば図7の

ように、マッチングボックス 9005 と高周波電源 757 に替えてインピーダンス可変機構 9002 が接続されればよい。

[0061] 図 7 に第二の基板保持装置 705 に高周波電源を接続しない場合の構成例を示す。この場合、ターゲット電極 102 と第二の基板保持装置 705 とに誘起される直流または／および高周波の電圧をモニターすることが可能なセンサ 9001 が取り付けられていることが望ましい。センサ 9001 は、ターゲット電極 102 と第二の基板保持装置 705 との直流および高周波の電圧を、同期して測定できる構成であることが望ましい。こうすることで、ターゲット電極 102 に誘起される直流または／および高周波の電圧と、第二の基板保持装置 705 に誘起される直流または／および高周波の電圧との関係を確認することができる。より具体的には、ターゲット電極 102 に誘起される直流電圧と、第二の基板保持装置 705 に誘起される直流電圧との関係を確認することができる。また、ターゲット電極 102 に誘起される高周波電圧と、第二の基板保持装置 705 に誘起される高周波電圧との位相差（電位の位相差）を確認することができる。更に、ターゲット電極 102 に誘起される高周波電圧と、第二の基板保持装置 705 に誘起される高周波電圧との、振幅の関係を確認することができる。このような構成を用いることによって、第二の基板保持装置 705 のインピーダンスが、処理される基板間ごとに大きく変動しないように、インピーダンス可変機構（インピーダンス調整部）に備えられた可変コンデンサの容量を調整することができる。従って、ウルツァン構造からなるエピタキシャル膜の+c極性の割合が、処理される基板ごとに変化することを防ぎ、品質を安定させることができる。

[0062] なお、図 7 に示した基板保持装置の構成例においては、基板支持部 704a をリング状の絶縁部材を用いているが、リング状でなくても良い。例えば、基板支持部 704a を、開口部が形成されていない板状の絶縁部材としても良い。この場合は、基板支持部をヒーター 103 から所定の隙間（例えば、d1）を有して配置することは言うまでもない。ただし、本実施形態のように、基板支持部をリング状にすることにより、基板 107 とヒーター 10

3の基板対向面Pとを所定の隙間を有して配置しつつ、基板107をヒーター103に晒すことができる。従って、効率良く基板107を加熱できるので、基板支持部をリング状にすることは好ましい形態である。

[0063] また、基板支持部704aに用いられる絶縁部材としては、例えば、石英、サファイア、アルミナ、BN等を用いることができる。

[0064] 基板保持装置703の構造は、図7に示す構造を用いてもよいし、他の構造の基板保持装置を用いてもよい。本実施形態で重要なことは、III族窒化物半導体薄膜の成膜において、基板をヒーターの基板対向面Pから所定距離、離間して配置することである。本実施形態においては、ヒーターの基板対向面Pと基板との間の空間を隙間としているが、この隙間に絶縁部材を充填しても同様の効果が得られると考えられる。従って、基板をヒーターの基板対向面Pから所定距離、離間して配置できる構造であれば、図5の構成に限らずいずれの構造の基板保持装置を用いても良い。例えば、リフトピンの昇降により基板受け渡しを行う機構を有する装置の場合、リフトピンを用いて基板をヒーター103の基板対向面Pから所定の隙間を有する位置に保持してもよい。ただしこの場合、基板の外周のヒーター103との隙間から膜が回り込み、ヒーター103の基板対向面Pに膜が付着して、ヒーター103からの輻射が経時的に変化してしまうので、本実施形態が望ましい形態である。

[0065] 上述した図6，7の構成では、インピーダンスを調整できる電極部としての基板保持装置705は、第一の基板保持装置704を支持する導電性部材のリングとして構成されている。しかしながら、第一の基板保持装置704の周囲に、インピーダンスを調整できる導電性のリングを設け電極部とする構成でもよい。この場合、第一の基板保持装置704の外周部に設けられた電極部に、インピーダンス可変機構（インピーダンス調整部）9002、9005や高周波電源が接続されることになる。インピーダンスを調整できる電極部は成膜位置にある基板の外周部にあることが望ましい。さらに、第一の基板保持装置704の一部の厚さを変更して、第一の基板保持装置がヒ-

ター 103 の基板対向面 P に配設された状態で、第一の基板保持装置の裏側（ヒーター 103 と対向する側）とヒーター 103 の基板対向面 P との間が隙間 d1 となり、基板 107 とヒーター 103 の基板対向面 P との間が隙間 d2 となるような形状にしてもよい。

[0066] また、III 族窒化物半導体薄膜の成膜を行う前に、図 6 に示す第二の基板保持装置 705 に接続された高周波電源 757 を用いて基板近傍にプラズマを発生させ、基板表面に付着した水分や炭化水素などの成分を除去しても良い。さらに、ヒーター電極の構造は、図 4 A、4 B に示すどちらのパターンを用いてもよいし、上述のように他の構造のパターンを用いても良い。

[0067] 以下、図面を参考にしながら、本発明の一実施形態に係るスパッタリング装置を用いてウルツ鉱構造を有する III 族窒化物半導体薄膜の成膜方法（エピタキシャル形成方法）を説明する。本実施形態においては、以下の第一から第五の工程を有する方法によって α -Al₂O₃ 基板上にエピタキシャル膜を形成する。なお、本実施形態では、ウルツ構造を有する III 族窒化物半導体薄膜の成膜方法について説明しているが、本実施形態に係る成膜方法を、 α -Al₂O₃ 基板上に ZnO 系半導体薄膜を形成する際に適用しても良いことは言うまでもない。

[0068] まず、第一の工程（基板搬送工程）として、排気機構 110 により所定の圧力に保持された真空容器 101 に基板 107 を導入する。この際、基板（ α -Al₂O₃ 基板）107 は不図示の搬送ロボットにより、ヒーター 103 の上部まで搬送され、ヒーター 103 から突き出た不図示のリフトピンの上部に載置される（基板搬送）。その後、基板 107 を保持したリフトピンを降下させ、基板保持装置 503 に基板 107 を配置する。

[0069] 次に、第二の工程（基板加熱工程）として、ヒーター 103 に内蔵されたヒーター電極 203 に印加する電圧を制御し、基板 107 を所定温度に保持する。この際、ヒーター 103 に内蔵された熱電対（不図示）を用いてヒーター 103 の温度をモニターするか、真空容器 101 に設置された不図示のパイロメータを用いてヒーター 103 の温度をモニターし、それらの温度が

所定の温度となるように制御する。

[0070] 次に、第三の工程として、ガス導入機構 109 より N_2 ガス、希ガス、 N_2 ガスと希ガスの混合ガスのいずれかを真空容器 101 へ導入し、マスフローコントローラ（不図示）およびバリアブルコンダクタンスバルブ（不図示）によって真空容器 101 の圧力が所定の圧力となるように設定する。

[0071] 次に、第四の工程として、第二の基板保持装置 705 のインピーダンスを調整する。図 6 に示す基板保持装置を用いる場合、マッチングボックス 9005 を用いて第二の基板保持装置 705 のインピーダンスを調整することが望ましい。また、図 7 に示す基板保持装置を用いる場合、インピーダンス可変機構 9002 を用いて第二の基板保持装置 705 のインピーダンスを調整することが望ましい。図 6 および図 7 に示す基板保持装置を用いる場合、ターゲット電極 102 と第二の基板保持装置 705 とに誘起される直流または／および高周波の電圧をモニターすることが可能なセンサ 9001 が取り付けられていることが望ましい。

[0072] センサ 9001 は、ターゲット電極 102 と第二の基板保持装置 705 との直流および高周波の電圧を、同期して測定できる構成であることが望ましい。こうすることで、ターゲット電極 102 に誘起される直流または／および高周波の電圧と、第二の基板保持装置 705 に誘起される直流または／および高周波の電圧との関係を確認することができる。より具体的には、ターゲット電極 102 に誘起される直流電圧と、第二の基板保持装置 705 に誘起される直流電圧との関係を確認することができる。また、ターゲット電極 102 に誘起される高周波電圧と、第二の基板保持装置 705 に誘起される高周波電圧との位相差（電位の位相差）を確認することができる。更に、ターゲット電極 102 に誘起される高周波電圧と、第二の基板保持装置 705 に誘起される高周波電圧との、振幅の関係を確認することができる。このような構成を用いることによって、第二の基板保持装置 705 のインピーダンスが、処理される基板ごとに大きく変動しないようにインピーダンス可変機構 9002 に備えられた可変コンデンサの容量を調整することができる。

- [0073] なお、可変コンデンサの容量の調整は、後述の第五の工程（成膜工程）の前に行われてもよいが、第五の工程（成膜工程）中に可変コンデンサの容量の調整を行ってもよい。第五の工程（成膜工程）の前に可変コンデンサの容量の調整を行うときは、例えば、望ましい電位の位相差となるように、コンデンサ容量の調整値を、センサ 9001 の測定結果に基づいて予め決定しておくともよい。なお、電位の位相差の経時変化に対応するためには、コンデンサ容量の調整値を所定の積算電力毎に決定しておくともよい。
- [0074] 他の調整方法として、第五の工程（成膜工程）中に可変コンデンサの容量の調整を行うときは、例えば、望ましい電位の位相差となるようにコンデンサを調整しながら成膜を行うともよい。センサ 9001 で測定した波形が、例えば、図 11 のようになるようにインピーダンス調整装置（インピーダンス調整部） 9002，9005 の各コンデンサ容量を調整するとよい。
- [0075] 最後に、第五の工程（成膜工程）として、高周波電源 106 より高周波電力を印加し、ターゲット 108 前面に高周波プラズマを発生させ、プラズマ中のイオンがターゲット 108 を構成する元素をたたき出すことにより、Ⅲ族窒化物半導体薄膜を成膜する。なお、ターゲット 108 に金属ターゲットを用いた場合、プロセスガスとしては N_2 ガスまたは N_2 ガスと希ガスの混合ガスが好ましく用いられる。この場合、ターゲット 108 の表面、基板 107 の表面、ターゲット 108 と基板 107 の間の空間のうち、少なくとも一つの領域で金属ターゲットを構成するⅢ族元素が窒化し、基板上にⅢ族窒化物半導体薄膜が形成される。なお、本実施形態では、ターゲット電極 102 に接続した電源は、高周波電源 106 であるが、高周波電源と直流電源とを並列接続して、高周波電力に直流電力を重畳する方式としてもよい。この場合は、直流電源とターゲット電極 102 との間にローパスフィルタを設置するなどして、直流電源へ高周波電力が投入されないようにすることが望ましい。
- [0076] また、窒化物ターゲットを用いた場合には、 N_2 ガス、希ガス、 N_2 ガスと希ガスの混合ガスのいずれかが好ましく用いられ、ターゲット表面からは原

子または窒化物分子の形態でスパッタ粒子が放出される。ターゲット表面から原子として放出されたⅢ族元素は、ターゲット108の表面、基板107の表面、ターゲット108と基板107の間の空間のうち、少なくとも一つの領域で窒化し、基板上にⅢ族窒化物半導体薄膜が形成される。一方、ターゲット表面から放出された窒化物分子の大部分は、基板に到達し、Ⅲ族窒化物半導体薄膜を形成する。

[0077] ターゲット表面から放出された窒化物分子の一部は、基板107の表面、又はターゲット108と基板107の間の空間で解離する可能性があるが、解離により生成されたⅢ族元素は、基板107の表面、ターゲット108と基板107の間の空間の少なくとも一方で、再度窒化され、Ⅲ族窒化物半導体薄膜を形成する。

[0078] 第一の工程における所定の圧力は、 5×10^{-4} Pa未満であることが望ましく、それ以上では、Ⅲ族窒化物半導体薄膜の内部に酸素等の不純物が取り込まれ、良好なエピタキシャル膜が得られにくい。また、第一の工程におけるヒーター103の温度について特に限定するものではないが、生産性の観点からは成膜時の基板温度を得るための温度に設定しておくことが望ましい。

[0079] 第二の工程における所定の温度は、第五の工程における成膜温度に設定しておくことが生産性の観点から望ましく、また、第三の工程における所定の圧力は、第五の工程における成膜圧力に設定しておくことが生産性の観点から望ましい。第二の工程および第三の工程とは、実施のタイミングが入れ替わってもよく、また、同時に実施されても良い。また、第二の工程で設定された温度および第三の工程で設定された圧力は、少なくとも第五の工程を開始するまで保持されていることが生産性の観点から望ましい。

[0080] 第五の工程を行う際の基板温度は、 $100 \sim 1200^{\circ}\text{C}$ の範囲となるように設定することが望ましく、更に $400 \sim 1000^{\circ}\text{C}$ の範囲とすると好適である。 100°C 未満の場合は、アモルファス構造の混在した膜が形成されやすく、 1200°C より高い温度では、膜自体が形成されないか、形成された

としても熱応力のために欠陥の多いエピタキシャル膜が得られやすい。また、第五の工程における成膜圧力は $0.1 \sim 100 \text{ mTorr}$ ($1.33 \times 10^{-2} \sim 1.33 \times 10^1 \text{ Pa}$) の範囲に設定されることが望ましく、更に、 $1.0 \sim 10 \text{ mTorr}$ ($1.33 \times 10^{-1} \sim 1.33 \text{ Pa}$) の範囲に設定されると好適である。

[0081] 0.1 mTorr ($1.33 \times 10^{-2} \text{ Pa}$) 未満では、高エネルギー粒子が基板表面に入射されやすくなるため、良質なIII族窒化物半導体薄膜が得られにくく、 100 mTorr ($1.33 \times 10^1 \text{ Pa}$) より高い圧力では、成膜速度が極端に遅くなるため好ましくない。第四の工程を開始する際には、真空容器101の圧力を一時的に成膜圧力以上に高めて、プラズマの発生を促進することも可能である。この場合、プロセスガスの少なくとも一種類のガス流量を一時的に多く導入することで成膜圧力を高めてもよく、また、バリアブルコンダクタンスバルブ（不図示）の開度を一時的に小さくすることで成膜圧力を高めてもよい。

[0082] さらに、第一の工程の前には、前処理室（不図示）に基板107を搬送し、成膜温度以上の温度での基板107の熱処理やプラズマ処理を行う工程を有してもよいことももちろんである。

[0083] （第一の実施例）

本発明の第一の実施例として、本発明の一実施形態にかかる、ウルツ鉱構造を有するIII族窒化物半導体薄膜の成膜方法を用いてAlN膜を $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板上に成膜する例、より詳しくは、基板保持装置によりヒーターの基板対向面との隙間を有して載置した $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板上にスパッタリング法を用い、第二の基板保持装置のインピーダンスを調整した状態で、ウルツ鉱構造を有するAlN膜を形成する例について説明する。なお、本実施例において、AlN膜は図1と同様のスパッタリング装置を用いて成膜し、ヒーターの構造は図2、ヒーター電極のパターンは図4A、基板保持装置は図5、ホルダー支持部は図6と同様のものを用いる。図6におけるマッチングボックス9005の回路図は、図14Aである。ま

た、図5における基板支持部704aとヒーター103の基板対向面Pとの間の隙間d1と基板107とヒーター103の基板対向面Pとの間の隙間d2は、それぞれ、1mm、2mmとする。

[0084] 本実施例においては、先ず、第一の工程により 1×10^{-4} Pa以下に保持された真空容器101に α -Al₂O₃ (0001) 基板を搬送して基板保持装置703に配置し、第二の工程により基板を第五の工程の成膜温度である550℃に保持する。このときヒーター103は、内蔵した熱電対のモニター値が750℃になるよう制御する。次に、第三の工程によりN₂とArの混合ガスをN₂ / (N₂ + Ar) : 20%となるように導入し、真空容器101の圧力を第五の工程の成膜圧力である3.75 mTorr (0.5 Pa) に設定する。次に、図14AにおけるC1が219~1370 pF、C2が80.5~480 pFの可変コンデンサと、C3が4.7 pFの固定コンデンサと、L2が0.886 μH、L1が0.35 μHのコイルとを有するマッチングボックス9005を用いる。まず始めに、C1を1370 pF、C2を144.42 pFとなるように設定した。この状態で第五の工程により高周波電源106から2000Wの高周波電力を金属Alからなるターゲット108に印加し、スパッタリング法により基板上に膜厚50 nmのAlN膜を形成した。それぞれの可変コンデンサの調整値は、センサ9001の測定結果に基づいて予め決定しておいた値である。

[0085] この時の、センサ9001によって測定した、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係を図11に示す。なお、図11は現象をわかりやすく説明するため正弦波形によって表したイメージ図を示しているが、必ずしも正弦波形で計測されるとは限らない。なお、図11において、電圧V_{TGT}がターゲット電極に誘起されている電圧、電圧V_{HOLD}が第二の基板支持装置に誘起されている電圧である。また、図11における電圧波形は、高周波電圧と直流電圧とを重畳させて表示している。

[0086] 図11からわかるように、ターゲット電極に誘起されている高周波電圧と

、第二の基板支持装置に誘起されている高周波電圧とは、概ね逆相の関係となっている。また、ターゲット電極に誘起されている直流電圧は -20 V 程度であり、第二の基板支持装置に誘起されている直流電圧は -150 V 程度である。更に、ターゲット電極に誘起されている高周波電圧の振幅は 570 V 程度であり、第二の基板支持装置に誘起されている高周波電圧の振幅は 400 V 程度である。

[0087] なお、本実施例における成膜温度は、熱電対を埋め込んだ $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板によりあらかじめ基板温度測定を行い、そのときの、 $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板の温度と、ヒーターに内蔵した熱電対のモニター値、すなわち、ヒーターの温度との関係より設定するものである。

[0088] 本実施例において、作製した AlN 膜は、対称反射位置での $2\theta/\omega$ スキャンモードのX線回折(XRD)測定と、対称面に対する ω スキャンモードでのXRC測定、In-plane配置での ϕ スキャンモードのXRC測定、および、同軸型直衝突イオン散乱分光(CAICISS: Coaxial Impact Collision Ion Scattering Spectroscopy)測定により評価する。ここで、対称反射位置での $2\theta/\omega$ スキャンモードのXRD測定は結晶配向の確認に用い、対称面に対する ω スキャンモードでのXRC測定とIn-plane配置での ϕ スキャンモードでのXRC測定は、それぞれ、チルトとツイストのモザイク広がりの評価に用いる。また、CAICISS測定は極性の判定手段として用いる。

[0089] まず、本実施例において作製した AlN 膜に対し、対称反射位置での $2\theta/\omega$ スキャンモードのXRD測定を、測定範囲を $2\theta=20\sim60^\circ$ の範囲として行くと、 AlN (0002) 面と $\alpha\text{-Al}_2\text{O}_3$ (0006) 面の回折ピークのみが観測され、 AlN の他の格子面を示す回折ピークは観測されない。このことから、得られた AlN 膜が c 軸配向していることがわかる。

[0090] 次に、本実施例に係る AlN 膜に対し、対称面に対する ω スキャンモードでのXRC測定を行う。なお、測定には AlN (0002) 面を用いる。得

られたXRCプロファイルのFWHMは、検出器をオープンディテクタ状態とした場合は450 arc sec以下、検出器にアナライザー結晶を挿入した場合には100 arc sec以下であり、作製したAlN膜におけるチルトのモザイク広がり非常に小さいことを確認できる。また、作製条件によっては、検出器にアナライザー結晶を挿入した場合のXRC測定で、FWHMが20 arc sec以下となるものも得られる。

[0091] なお、検出器をオープンディテクタ状態とした場合が本来のXRC測定であるが、本実施例のように膜厚が薄い試料の場合には、膜厚効果や格子緩和によってXRCプロファイルのFWHMが広がり、モザイク広がりを正しく評価することが困難となる。そのため、近年では上記のように、検出器にアナライザー結晶を挿入した場合も広義のXRC測定として扱われている。以下、特に断らない限り、XRC測定ではオープンディテクタ状態を用いている。

[0092] 次に、本実施例に係るAlN膜に対し、In-plane配置で ϕ スキャンモードのXRC測定を行う。なお、測定にはAlN {10-10}面を用いている。得られたXRCプロファイルには60° 間隔に6本の回折ピークが現れ、AlN膜が六回対称性を有していること、すなわち、AlN膜がエピタキシャル成長していることが確認できる。また、最大強度の回折ピークから求めたFWHMは2.0° 以下であり、作製したAlN膜のツイストのモザイク広がりが比較的小さいことがわかる。なお、 α -Al₂O₃ (0001) 基板とAlN膜の面内結晶方位を比較すると、 α -Al₂O₃ (0001) 基板のa軸に対してAlN膜のa軸が30° 面内回転していることを確認できる。これは、AlN膜を α -Al₂O₃ (0001) 基板上にエピタキシャル成長した際の一般的なエピタキシャル関係でAlN膜が形成されていることを示している。

[0093] 図10は、本実施例に係るAlN膜に対する、CAICISS測定結果である。本測定において、Al信号をAlN [11-20] 方位から入射角度を変えて検出しており、入射角度が70° 付近のピークが単一の形状として

得られていることがわかる。このことは、得られたA I N膜が概ね+ c極性（A I 極性）となっていることを示している。

[0094] なお、C A I C I S S測定は、微量の極性反転を検出することには適していない。すなわち、+ c極性が支配的なA I N膜に、局所的に- c極性が混在した場合に、- c極性を検出できない可能性がある。そこで、+ c極性よりも- c極性のエッチングレートが早いことが知られているN a O H溶液でエッチング処理したところ、ピットがほとんど形成されなかった。このため、得られたA I N膜には- c極性がほとんど形成されていないものと考えられる。

[0095] 次に、ダミー基板を用い、上記と同様の条件にて連続してスパッタ処理を行い、積算電力で1 0 0 k W h程度となった時点で、再度、A I N膜を α -A I₂O₃（0 0 0 1）基板上に成膜した。この時の、センサ9 0 0 1によって測定した、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係を図1 2に示す。

[0096] 図1 2からわかるように、ターゲット電極に誘起されている高周波電圧と、第二の基板支持装置に誘起されている高周波電圧とは、概ね同相の関係となっている。また、ターゲット電極に誘起されている直流電圧は- 9 0 V程度であり、第二の基板支持装置に誘起されている直流電圧は+ 2 0 V程度である。このような状態で得られたA I N膜をC A I C I S Sで測定したところ、概ね+ c極性となっていることがわかった。また、N a O H溶液でエッチング処理したところ、比較的多くのピットが確認された。このため、得られたA I N膜は、全体として+ c極性になっているが、局所的に- c極性が混在しているものと考えられる。これは、第二の基板支持装置にA I N膜が堆積したことによって、第二の基板支持装置のインピーダンスが経時的に変化したことによると考えられる。

[0097] その後、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係を、C 1とC 2とを変化させながらセンサ9 0 0 1によって調べたところ、C 1を1 3 7 0 p F、C 2を1 4 2 . 4 2 p F

となるように設定することで、図11とほぼ同様の状態を得ることができた。この状態でA I N膜を形成したところ、C A I C I S S測定では、概ね+ c極性と判定され、N a O H溶液でのエッチング処理では、ピットがほとんど確認できないA I N膜、すなわち、- c極性がほとんど混在していないA I N膜となっていることがわかった。すなわち、マッチングボックス9005のC1やC2を調整したことによって、図11の状態を得たA I N膜と同様のA I N膜を得ることができる。このため、A I N膜の極性の再現性を高めることが可能となる。

[0098] なお、本実施例では、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧とが、逆相になる場合と、同相になる場合とを説明しているが、これに限定されるものではない。例えば、C1を995.93 pF、C2を140.43 pFとした場合、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧とは、A I N膜の成膜を繰り返し行うことによって、図11と同様の状態から、図13の状態へと変化することがわかった。図13では、ターゲット電極に誘起されている高周波電圧に対して、概ね倍の周波数の高周波電圧が第二の基板支持装置に誘起されている。このような場合でも、上記と同様の方法を用いて、図11の状態へ戻すことができる。すなわち、A I N膜の極性の再現性を高めることが可能となる。

[0099] 以上のことから、本実施例に係るA I N膜は、+ c極性（A I極性）で、且つ、チルトのモザイク広がりが極めて小さなc軸配向エピタキシャル膜となっており、且つ、マッチングボックスによる第二の基板支持装置のインピーダンスを調整することによって、A I N膜の極性の安定性を得ることができる。すなわち、本発明によれば、チルトおよびツイストのモザイク広がりを低減しつつ、+ c極性のI I I族窒化物半導体薄膜を再現性良く得られることが明らかである。

[0100] （第一の比較例）

本発明の第一の比較例として、本発明に特徴的な第二の基板支持装置のイ

ンピーダンスの調整を行わず、 $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板上にスパッタリング法を用いてAlN膜を形成する例について説明する。なお、本比較例において、AlN膜は第二の基板支持装置のインピーダンスの調整を行わなかったことを除いて第一の実施例と同一のスパッタリング装置、ヒーター、ヒーター電極を用いる。また、AlN膜の成膜条件も第一の実施例と同一の条件を用いる。

[0101] 本比較例において、始めに成膜したAlN膜は、NaOH溶液によるエッチング処理によって、ピットの少ないAlN膜となっていることが確認された。一方、積算電力で100kWhを経過した時に成膜したAlN膜は、NaOH溶液によるエッチング処理によって、比較的多くのピットを有するAlN膜となっていることが確認された。更に、マッチングボックスを用いたインピーダンス調整を行わずに、AlN膜を複数回成膜したところ、NaOH溶液によるエッチング処理によって、更に多くのピットを有するAlN膜となっていることが確認された。

[0102] 以上のことから、第二の基板支持装置のインピーダンスを調整せずに、 $\alpha\text{-Al}_2\text{O}_3$ (0001) 基板上にIII族窒化物半導体薄膜を形成した場合には、+c極性の再現性が悪くなる。

[0103] このように、本発明の大きな特徴は、III族窒化物半導体の+c極性の再現性を良好とするために、基板外周部に設置した第二の基板支持装置のインピーダンスを調整することに着眼した点にあり、従来にはない技術思想である。

[0104] 本発明では、上記本発明に特有の技術思想の下、基板をヒーターの基板対向面と所定の距離だけ離間して配置するための基板保持装置（基板支持部）を基板ホルダーに設け、III族窒化物半導体薄膜の成膜において基板をヒーターの基板対向面から離間させている。また、基板外周部に設置した第二の基板支持装置のインピーダンスを調整している。こうすることで、上述の第一の実施例および第一の比較例にて示したように、III族窒化物半導体薄膜の+c極性の再現性を良好に保つことができる。

[0105] なお、上記実施形態および実施例では、真空容器に基板のみを導入する場合について示したが、トレイを使用して基板を導入してもよく、本発明の思想の下、基板を載置したトレイが基板保持装置に配置される際、基板および基板を載置したトレイがヒーターと所定の距離だけ離間して配置されればよい。また、基板支持部704aをトレイとして使用して基板を導入してもよい。

[0106] さらに本発明者らは、Si(111)基板などの基板材料を用いる場合や、酸化亜鉛(ZnO)系半導体薄膜などの薄膜材料を形成する場合においても、上記の技術思想を適用することが高品質なエピタキシャル膜を再現性良く得るうえで有効であることを見出した。以下に、本発明の一実施形態に係る成膜方法を用いてウルツ鉱構造を有するIII族窒化物半導体薄膜をSi(111)基板上に形成する例(第二の実施例)、本発明の一実施形態に係る成膜方法を用いずIII族窒化物半導体薄膜をSi(111)基板上に形成する例(第二の比較例)、本発明の一実施形態に係る成膜方法を用いてウルツ鉱構造を有するZnO系半導体薄膜を α -Al₂O₃(0001)基板上に形成する例(第三の実施例)、本発明の一実施形態に係る成膜方法を用いずZnO系半導体薄膜を α -Al₂O₃(0001)基板上に形成する例(第三の比較例)について述べる。

[0107] (第二の実施例)

本実施例では、フッ酸処理により表面の自然酸化膜を除去したSi(111)基板を用い、その他は、第一の実施例と同様の方法・条件によってウルツ鉱構造を有するAlN膜を形成する。ただし、本実施例における成膜温度(550℃)は、熱電対を埋め込んだSi(111)基板により、あらかじめ行う基板温度測定の結果に基づいて設定している。

[0108] 本実施例においてSi(111)基板上に形成されるAlN膜は、第二の基板支持装置のインピーダンスを調整することによって、処理した基板間での+c極性の再現性を良好に保つことができた。

[0109] (第二の比較例)

本比較例では、第二の基板支持装置のインピーダンスを調整せず、その他は、第二の実施例と同様の方法・条件を用いて、 $\text{Si}(111)$ 基板上に AlN 膜を形成する。その結果、処理した基板間での $+c$ 極性の再現性が悪くなることがわかった。

[0110] (第三の実施例)

本実施例では、ターゲット材料とプロセスガス、成膜温度および膜厚を除いて、第一の実施例と同様の方法・条件によって、ウルツ鉱構造を有する ZnO 膜を $\alpha\text{-Al}_2\text{O}_3(0001)$ 基板上に形成する。ターゲット材料は金属 Zn 、プロセスガスは O_2 と Ar の混合ガス($\text{O}_2/(\text{O}_2+\text{Ar}):25\%$)、成膜温度は 800°C 、膜厚は 100nm とした。

[0111] 本実施例に係る ZnO 膜は、 III 族窒化物半導体と同様の結晶構造(ウルツ鉱構造)で、かつ、 III 族窒化物半導体と同様の c 軸配向のエピタキシャル膜として形成されており、その極性は $+c$ 極性(Zn 極性)である。また、第二の基板支持装置のインピーダンスを調整することによって、処理した基板間での $+c$ 極性の再現性を良好に保つことができた。

[0112] また、金属 Zn ターゲットの代わりに、 Mg-Zn 合金からなるターゲットを用い、本発明の一実施形態にかかる成膜方法によって、ウルツ鉱構造を有する Mg 添加 ZnO 膜(以下、 MgZnO 膜)を成膜すると、 ZnO 膜と同様に、 $+c$ 極性で結晶性に優れた MgZnO 膜が得られる。また、第二の基板支持装置のインピーダンスを調整することによって、処理した基板間での $+c$ 極性の再現性を良好に保つことができた。

[0113] (第三の比較例)

本比較例では、第二の基板支持装置のインピーダンスを調整せず、その他は、第三の実施例と同様の方法・条件を用いて、 ZnO 膜を $\alpha\text{-Al}_2\text{O}_3(0001)$ 基板上に形成する。本比較例に係る ZnO 膜は、第三の実施例と同様に c 軸配向したエピタキシャル膜として得られるが、処理した基板間での $+c$ 極性の再現性が悪くなることがわかった。

[0114] なお、第三の実施例と同様の実験を、 $\text{Si}(111)$ 基板を用いて実施す

ると、Si (111) 基板上でも+c極性のZnO系半導体薄膜を再現性良く得ることができる。また、第三の比較例と同様の実験を、Si (111) 基板を用いて実施すると、得られたZnO系半導体薄膜では、処理した基板間での+c極性の再現性が悪くなることがわかった。

[0115] (第四の実施例)

本実施例では、図7に示すホルダー支持部の構成例を用いて、AlN膜を α -Al₂O₃ (0001) 基板上に形成した例について説明する。図7におけるインピーダンス可変機構9002の回路図は、図14Bに示す構造とした。本実施例では、図14BにおけるC1が219~1370 pF、C2が80.5~480 pFで可変可能なコンデンサと、C3が4.7 pFの固定コンデンサと、L2が0.886 μ H、L1が0.35 μ Hのコイルとを有するインピーダンス可変機構9002を用いる。まず始めに、C1を1370 pF、C2を144.42 pFとなるように設定し、実施例1と同様の条件でAlN膜を成膜した。それぞれの可変コンデンサの調整値は、センサ9001の測定結果に基づいて予め決定しておいた値である。この時の、センサ9001によって測定した、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係は図11と同様であった。

[0116] 図11からわかるように、ターゲット電極に誘起されている高周波電圧と、第二の基板支持装置に誘起されている高周波電圧とは、概ね逆相の関係となっている。また、ターゲット電極に誘起されている直流電圧は-20 V程度であり、第二の基板支持装置に誘起されている直流電圧は-150 V程度である。このような状態で得られたAlN膜をCAICISSで測定したところ、概ね+c極性となっていることがわかった。また、得られたAlN膜をNaOH溶液でエッチング処理したところ、ピットがほとんど形成されなかった。このため、得られたAlN膜には-c極性がほとんど形成されていないものと考えられる。

[0117] 次に、ダミー基板を用い、上記と同様の条件にて連続してスパッタ処理を行い、積算電力で100 kWh程度が経過した時点で、再度、AlN膜を α

— Al_2O_3 (0001) 基板上に成膜した。この時の、センサ9001によって測定した、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係は図12と同様であった。

[0118] 図12からわかるように、ターゲット電極に誘起されている高周波電圧と、第二の基板支持装置に誘起されている高周波電圧とは、概ね同相の関係となっている。また、ターゲット電極に誘起されている直流電圧は−90V程度であり、第二の基板支持装置に誘起されている直流電圧は+20V程度である。このような状態で得られたAlN膜をCAICISで測定したところ、概ね+c極性となっていることがわかった。また、NaOH溶液でエッチング処理したところ、比較的多くのピットが確認された。このため、得られたAlN膜は、全体として+c極性になっているが、局所的に−c極性が混在しているものと考えられる。これは、第二の基板支持装置にAlN膜が堆積したことによって、第二の基板支持装置のインピーダンスが経時的に変化したことによると考えられる。

[0119] その後、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係を、C1とC2とを変化させながらセンサ9001によって調べたところ、C1を1370pF、C2を142.42pFとなるように設定することで、図11とほぼ同様の状態を得ることができた。この状態でAlN膜を形成したところ、CAICIS測定では、概ね+c極性と判定され、NaOH溶液でのエッチング処理では、ピットがほとんど確認できないAlN膜、すなわち、−c極性がほとんど混在していないAlN膜となっていることがわかった。すなわち、インピーダンス可変機構のC1やC2を調整したことによって、図11の状態で得たAlN膜と同様のAlN膜を得ることができる。このため、AlN膜の極性の再現性を高めることが可能となる。

[0120] なお、本実施例では、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧との関係が、成膜の繰り返しによって逆相から同相に変化した場合を説明しているがこれに限定されるものではない。

例えば、C 1 を 995.93 pF、C 2 を 140.43 pF とした場合、ターゲット電極に誘起されている電圧と、第二の基板支持装置に誘起されている電圧とは、A l N 膜の成膜を繰り返し行うことによって、図 11 と同様の状態から、図 13 と同様の状態へと変化することがある。図 13 では、ターゲット電極に誘起されている高周波電圧に対して、概ね倍の周波数の高周波電圧が第二の基板支持装置に誘起されている。このような場合でも、上記と同様の方法を用いて、図 11 の状態へ戻すことができる。すなわち、A l N 膜の極性の再現性を高めることが可能となる。

[0121] (第五の実施例)

本実施例では、上述の実施例で得られた A l N 膜を用いて半導体発光素子および半導体電子素子を作製した。その結果、本発明の成膜方法で製造された半導体発光素子間および半導体電子素子間において、安定した品質を得ることができた。また、製造された半導体発光素子を用いて照明装置を作製した場合も、安定した品質を得ることができた。

[0122] なお、本発明に係る成膜方法において用いることが可能な基板は、 α -A l₂O₃ (0001) 基板と S i (111) 基板に限定されない。

[0123] 例えば、 α -A l₂O₃ (0001) 基板や S i (111) 基板は、I I I 族窒化物半導体薄膜や Z n O 系半導体薄膜とのエピタキシャル関係を有しているが、該 I I I 族窒化物半導体薄膜や Z n O 系半導体薄膜等の極性を制御しうるような結晶情報を、その基板表面に有していない。このような基板を本明細書では、非極性表面を有する基板、と記載する。

[0124] このため、本発明に係る成膜方法のような、ウルツ鉱構造を有する、I I I 族窒化物半導体薄膜や Z n O 系半導体薄膜の極性を制御しうる成膜方法を用いなければ、非極性表面を有する基板上に、+c 極性の I I I 族窒化物半導体薄膜や Z n O 系半導体薄膜を得ることは困難である。しかしながら、本発明に係る成膜方法を用いることによって、非極性表面を有する基板上であっても、+c 極性の、ウルツ鉱構造を有する、I I I 族窒化物半導体薄膜や Z n O 系半導体薄膜の形成が可能となる。

- [0125] このような非極性表面を有する基板としては、ゲルマニウム (Ge) (111) 基板、(111) 配向の SiGe エピタキシャル膜が表面に形成された Si (111) 基板、(111) 配向の炭素 (C) ドープ Si (111) エピタキシャル膜が形成された Si (111) 基板などがある。
- [0126] また、+c 極性の III 族窒化物半導体薄膜や ZnO 系半導体薄膜を得るために、Si 面と呼ばれる基板表面を有する 4H-SiC (0001) 基板や 6H-SiC (0001) 基板、Ga 面と呼ばれる基板表面を有する GaN (0001) 基板などが一般的によく利用されている。上記面を有する上記基板は、基板上に形成する III 族窒化物半導体薄膜や ZnO 系半導体薄膜とのエピタキシャル関係を有し、かつ、該 III 族窒化物半導体薄膜や ZnO 系半導体薄膜を、+c 極性に制御しうるような結晶情報を基板表面に有している。そのため、該 III 族窒化物半導体薄膜や ZnO 系半導体薄膜の極性を制御しうるような特別な成膜技術を用いずとも、+c 極性の III 族窒化物半導体薄膜や ZnO 系半導体薄膜を得やすいという特徴がある。なお、このように III 族窒化物半導体薄膜や ZnO 系半導体薄膜とのエピタキシャル関係を有し、かつ、該 III 族窒化物半導体薄膜や ZnO 系半導体薄膜を +c 極性に制御しうるような結晶情報を有する基板を、有極性表面を有する基板とする。
- [0127] これらの有極性表面を有する基板上では、本発明の一実施形態に係る成膜方法を用いずとも、+c 極性の存在割合が高く、比較的高品質な III 族窒化物半導体薄膜や ZnO 系半導体薄膜を得ることができる。しかし、このような基板を用いた場合においても、本発明の一実施形態に係る成膜方法を用いることで、さらに高品質なウルツ鉱構造を有する、III 族窒化物半導体薄膜や ZnO 系半導体薄膜を得ることができる。
- [0128] 上記の有極性表面を有する基板を用いた場合、III 族窒化物半導体薄膜や ZnO 系半導体薄膜等は、ほぼ単一な +c 極性のエピタキシャル膜として得られやすい。しかし、特に成長初期など、部分的に -c 極性の領域（以下、反転ドメイン領域と記載）がわずかに形成される場合があり、それが、反

位境界などの欠陥を形成して、上記薄膜表面へ伝播されることがある。すなわち、本発明の一実施形態に係る成膜方法を用いることで、そのような反転ドメインの形成確率をさらに低減し、反位境界などの欠陥の形成をさらに抑制しているため、有極性表面を有する基板を用いた場合でも、本発明の効果を得ることができるものと考えられる。

[0129] このようなⅢ族窒化物半導体薄膜やZnO系半導体薄膜とのエピタキシャル関係を有し、かつ、非極性表面または有極性表面を有する基板の総称として、エピタキシャル成長用基板という用語を用いることとする。

[0130] 本発明の大きな特徴は、エピタキシャル成長用基板上に、ウルツ鉱型の結晶構造を有するⅢ族窒化物半導体薄膜やZnO系半導体薄膜の+c極性の再現性を良好とするために、基板外周部に設置した第二の基板支持装置のインピーダンスを調整することに着眼した点にあり、従来にはない技術思想である。

請求の範囲

- [請求項1] 真空排気可能な真空容器と、
前記真空容器内に基板を支持する基板保持部と、
前記基板保持部に保持された前記基板を任意の温度に加熱できるヒーターと、
前記基板保持部に保持された前記基板の周囲に配置された電極部と、
、
前記電極部のインピーダンスを調整するインピーダンス調整部と、
を備えた真空処理装置を用いて、前記基板上にスパッタリング法によりウルツァー構造の半導体薄膜のエピタキシャル膜を形成する成膜方法であって、
前記基板を前記ヒーターの基板対向面と所定距離だけ離間して保持されるように前記基板保持部に保持させる基板搬送工程と、
前記基板保持部に保持された前記基板上にウルツァー構造の半導体薄膜を形成する成膜工程と、
前記成膜工程の際に、前記電極部のインピーダンスが所定の値になるように前記インピーダンス調整部を調整するインピーダンス調整工程と、
を有することを特徴とする成膜方法。
- [請求項2] 前記基板搬送工程によって前記基板保持部に保持された前記基板を、前記ヒーターにより任意の温度に加熱する基板加熱工程をさらに有し、
前記成膜工程は、前記基板加熱工程によって加熱された前記基板上にウルツァー構造の半導体薄膜のエピタキシャル膜を形成するものであることを特徴とする請求項1に記載の成膜方法。
- [請求項3] 前記基板保持部は、前記基板の重力方向下側の面に当接した状態で、前記基板を保持することを特徴とする請求項2に記載の成膜方法。
- [請求項4] 真空排気可能な真空容器と、

前記真空容器内に基板を支持するための基板保持部と、
前記基板保持部に保持された前記基板を任意の温度に加熱できるヒーターと、
前記真空容器内に設けられ、ターゲットを取り付けることが可能なターゲット電極と、
前記基板保持部に保持された前記基板の周囲に配置された電極部と、
を備え、
前記基板保持部は、前記真空容器内において、前記ターゲット電極の重力方向に設けられた真空処理装置であって、
請求項 1 に記載された、前記基板を前記ヒーターの基板対向面と所定距離だけ離間して保持する基板搬送工程と、
前記基板保持部に保持された前記基板上にウルツ鉱構造の半導体薄膜を形成する成膜工程と、
前記成膜工程の際に、前記電極部のインピーダンスが所定の値になるように前記インピーダンス調整部を調整するインピーダンス調整工程と、を行うことを特徴とする真空処理装置。

[請求項5] 前記基板保持部は、前記基板の外周部分を支持するように構成されたリング状の絶縁部材を備えており、

前記電極部は、前記基板保持部の外周部分に設けられたリング状の導電性部材であることを特徴とする請求項 4 に記載の真空処理装置。

[請求項6] 請求項 1 に記載された成膜方法を有することを特徴とする半導体発光素子の製造方法。

[請求項7] 請求項 1 に記載された成膜方法によって作製されたウルツ鉱構造の半導体薄膜のエピタキシャル膜を有することを特徴とする半導体発光素子。

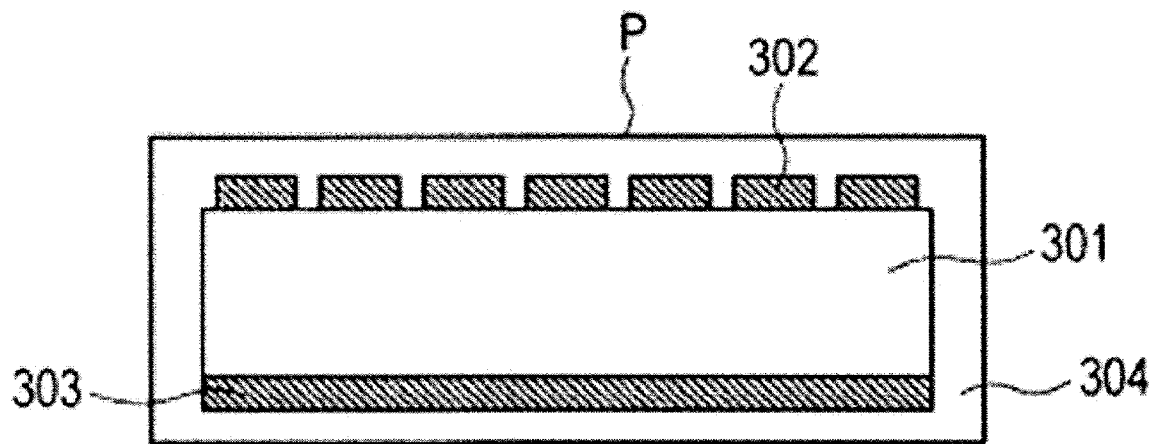
[請求項8] 請求項 7 に記載の半導体発光素子を備えることを特徴とする照明装置。

[請求項9] 請求項 1 に記載された成膜方法を有することを特徴とする半導体電

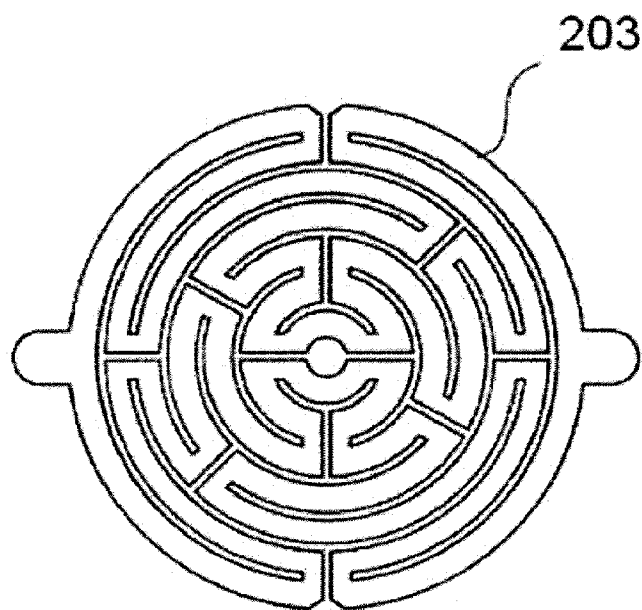
子素子の製造方法。

[請求項10] 請求項1に記載された成膜方法によって作製されたウルツ鉱構造の半導体薄膜のエピタキシャル膜を有することを特徴とする半導体電子素子。

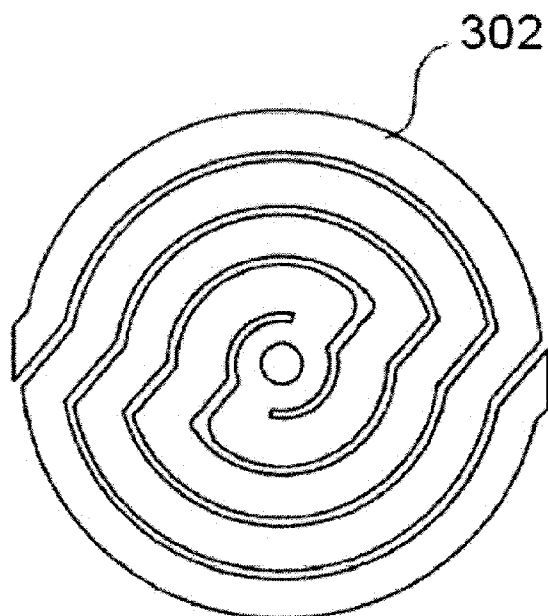
[図3]



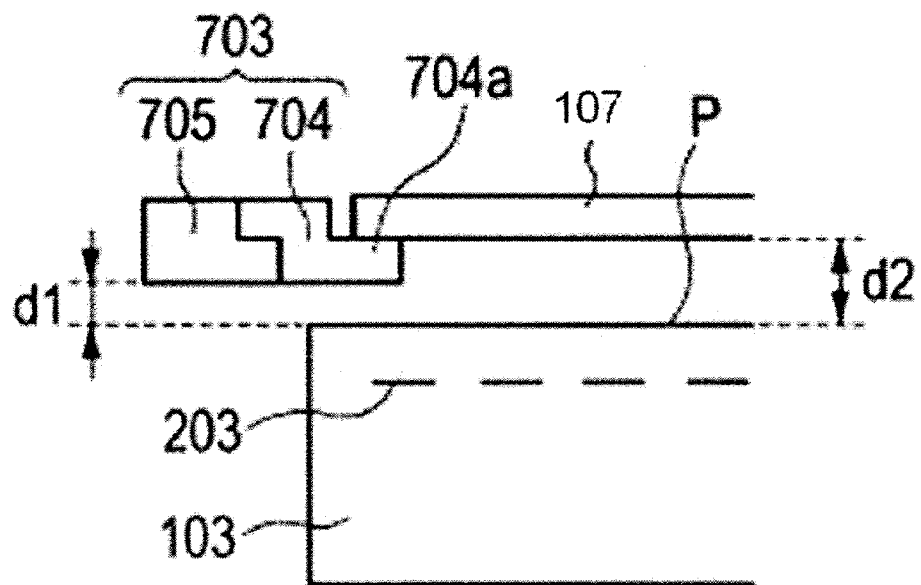
[図4A]



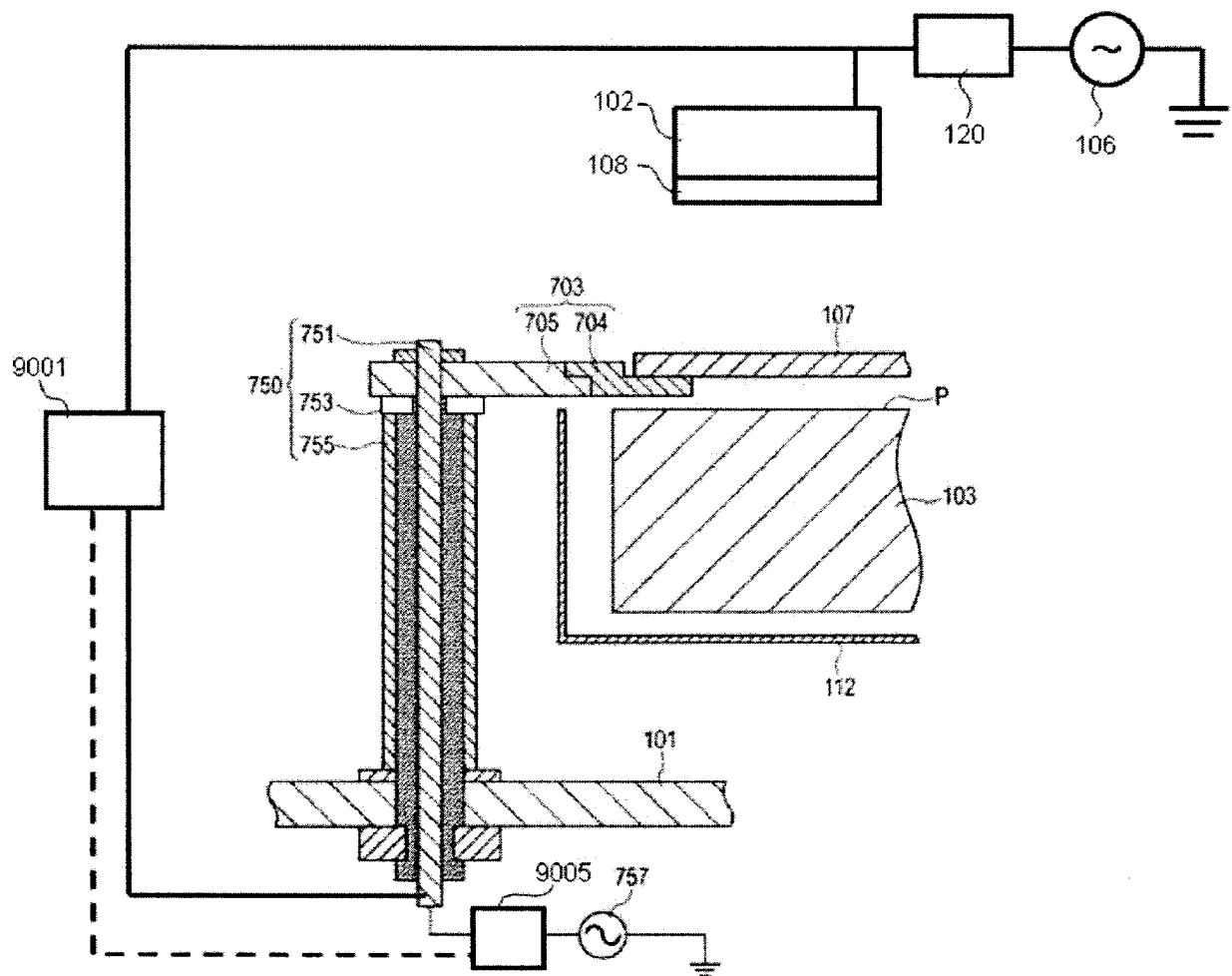
[図4B]



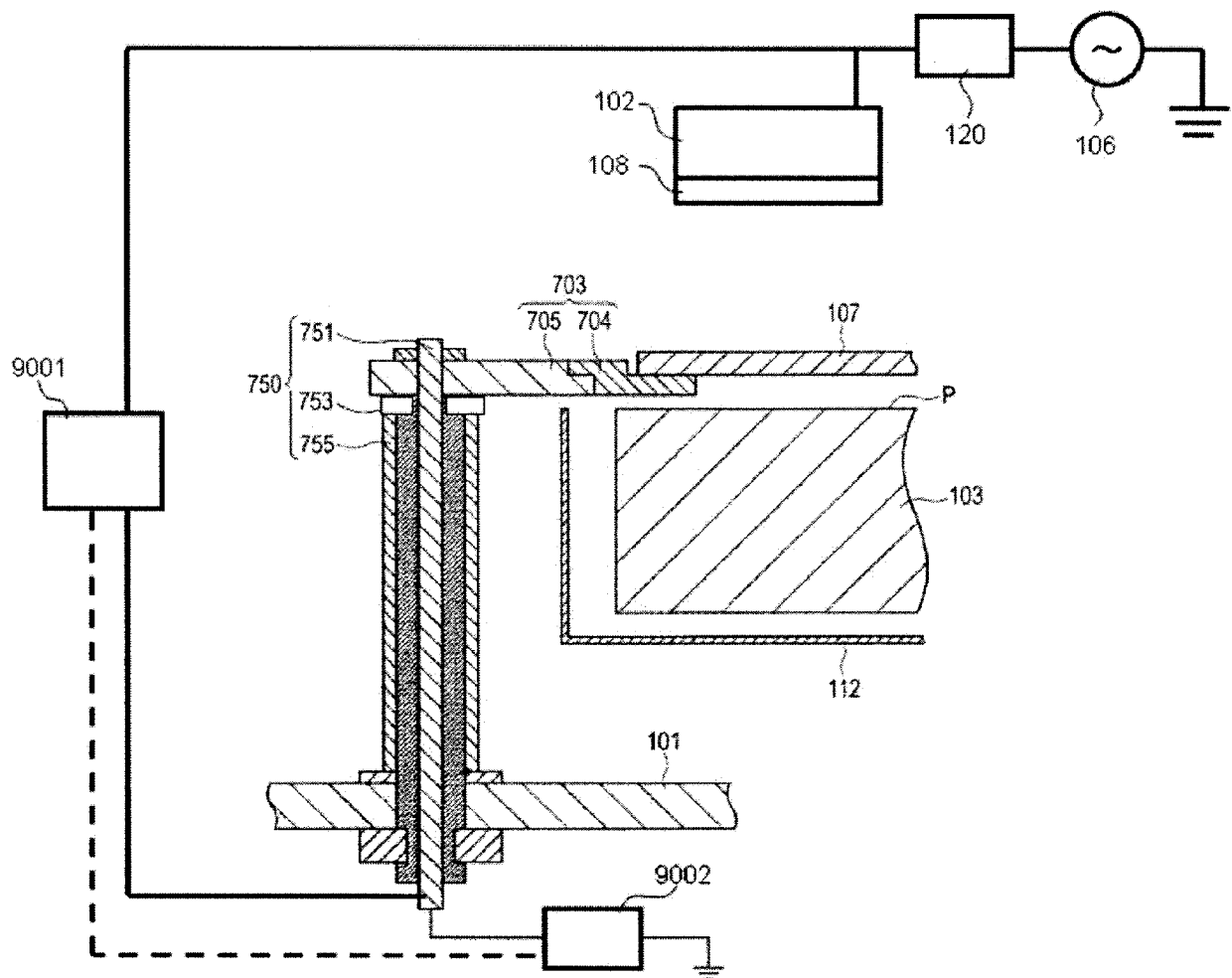
[図5]



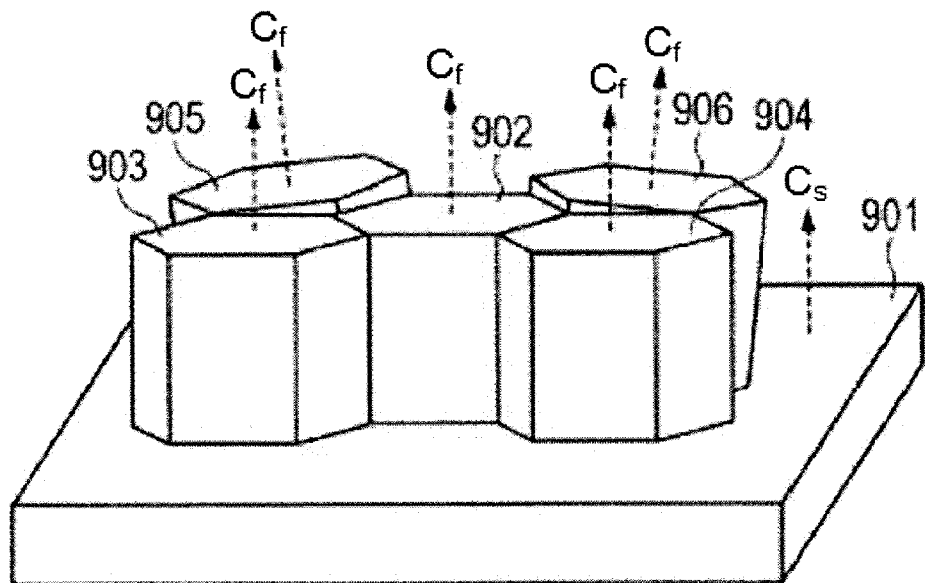
[図6]



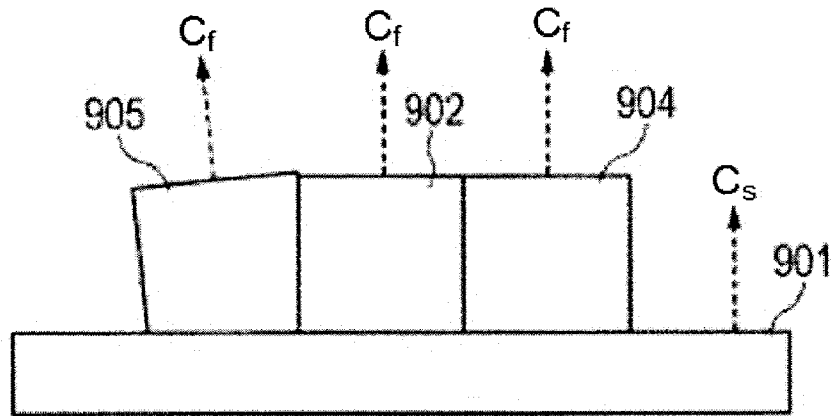
[図7]



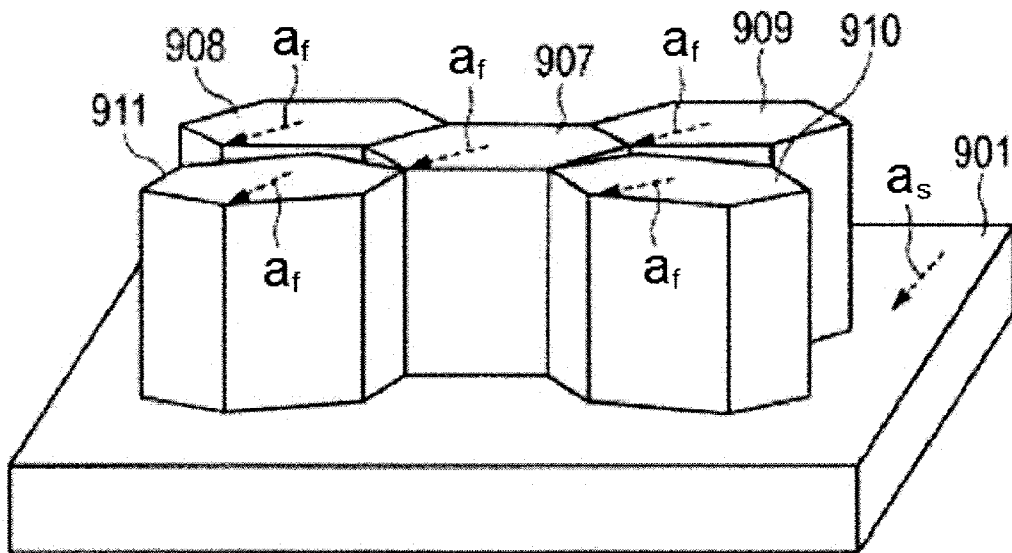
[図8A]



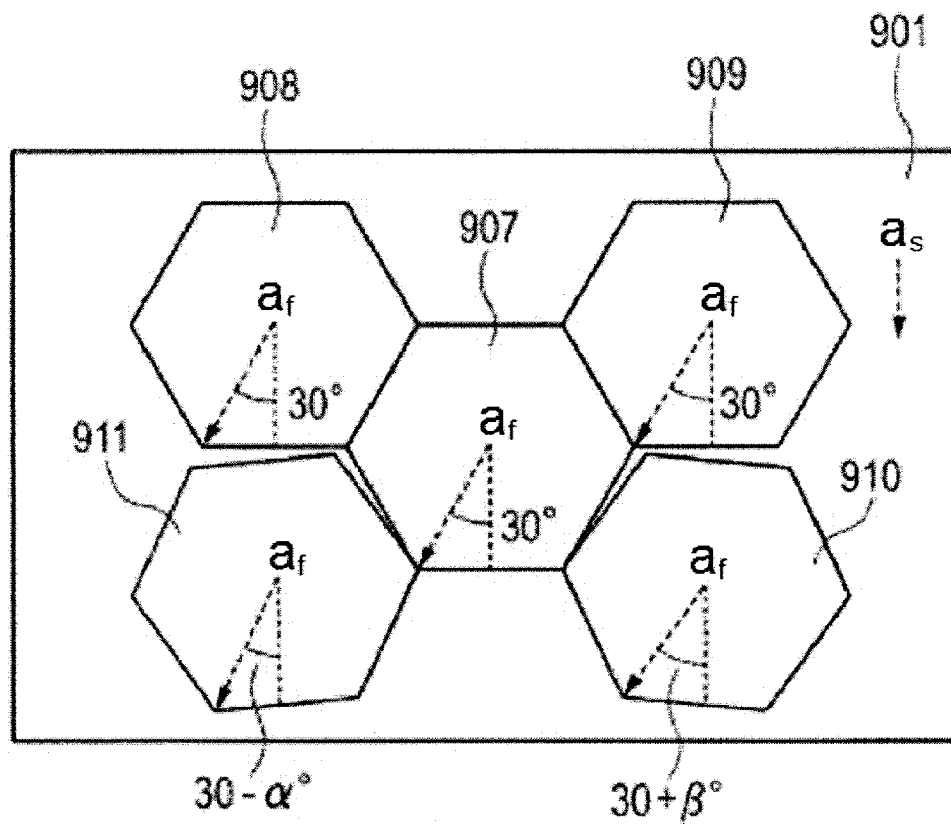
[図8B]



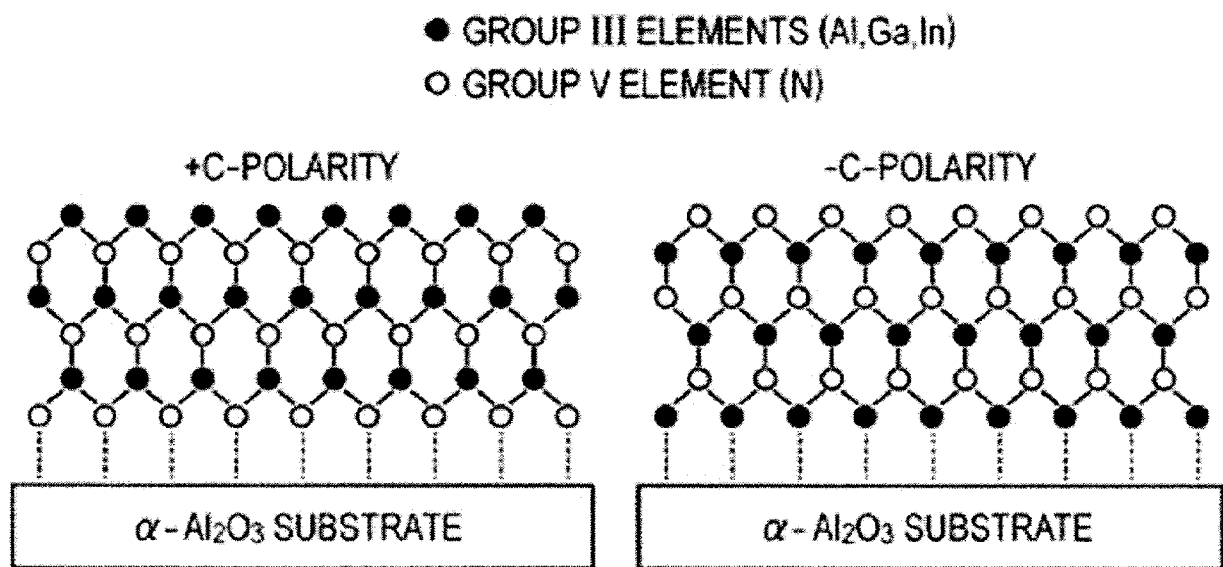
[図8C]



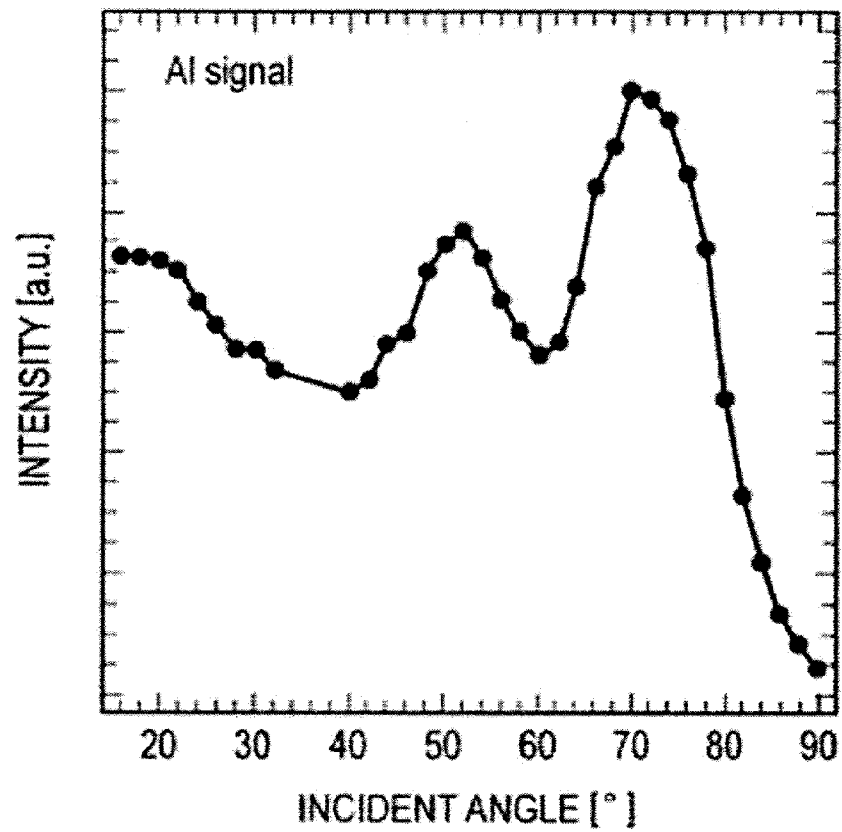
[図8D]



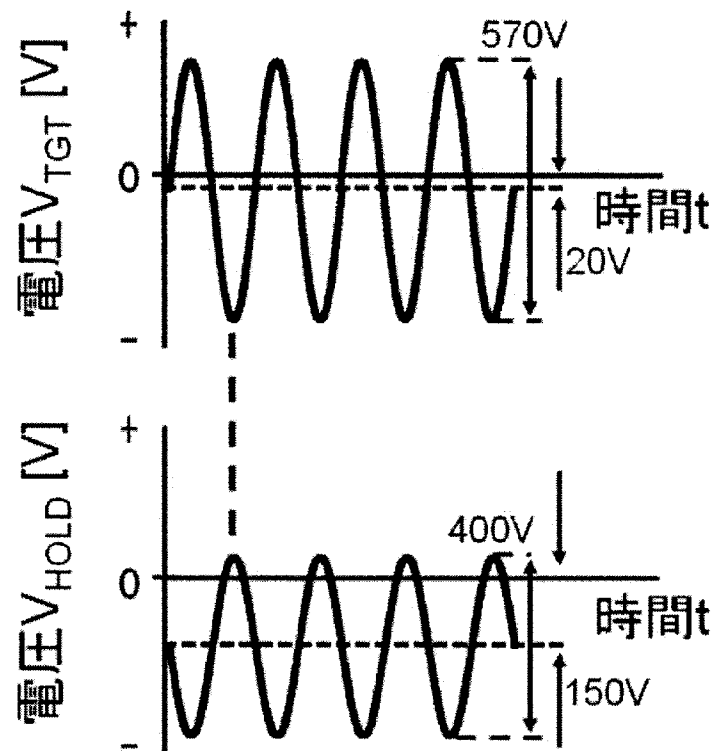
[図9]



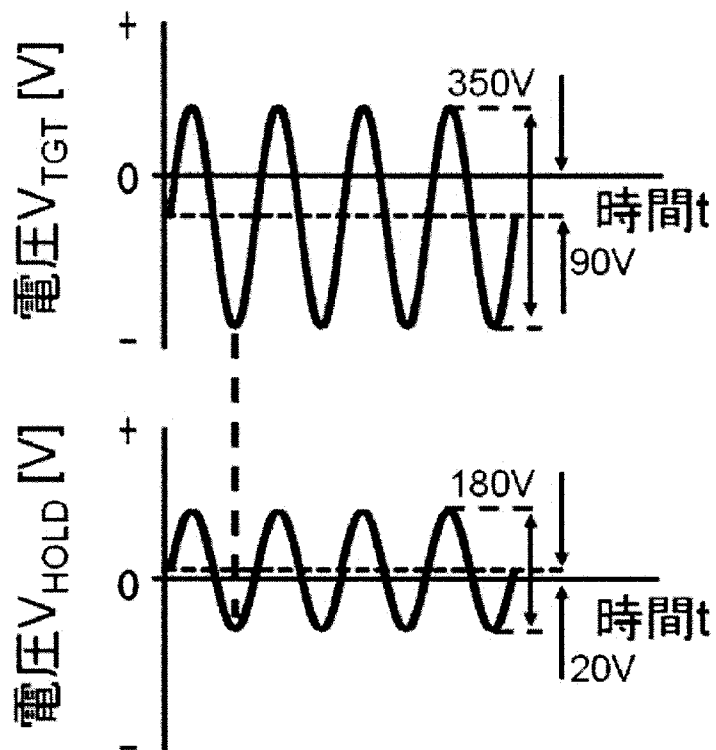
[図10]



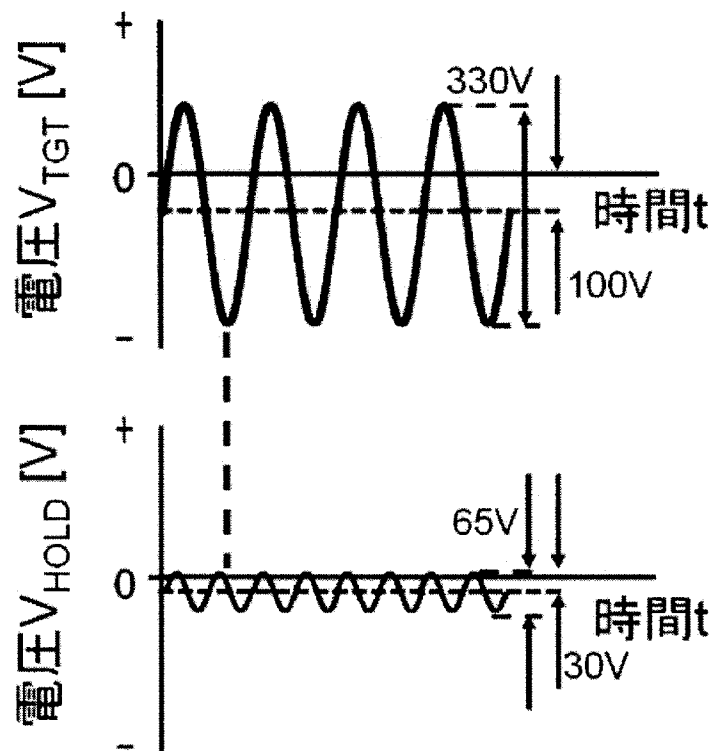
[図11]



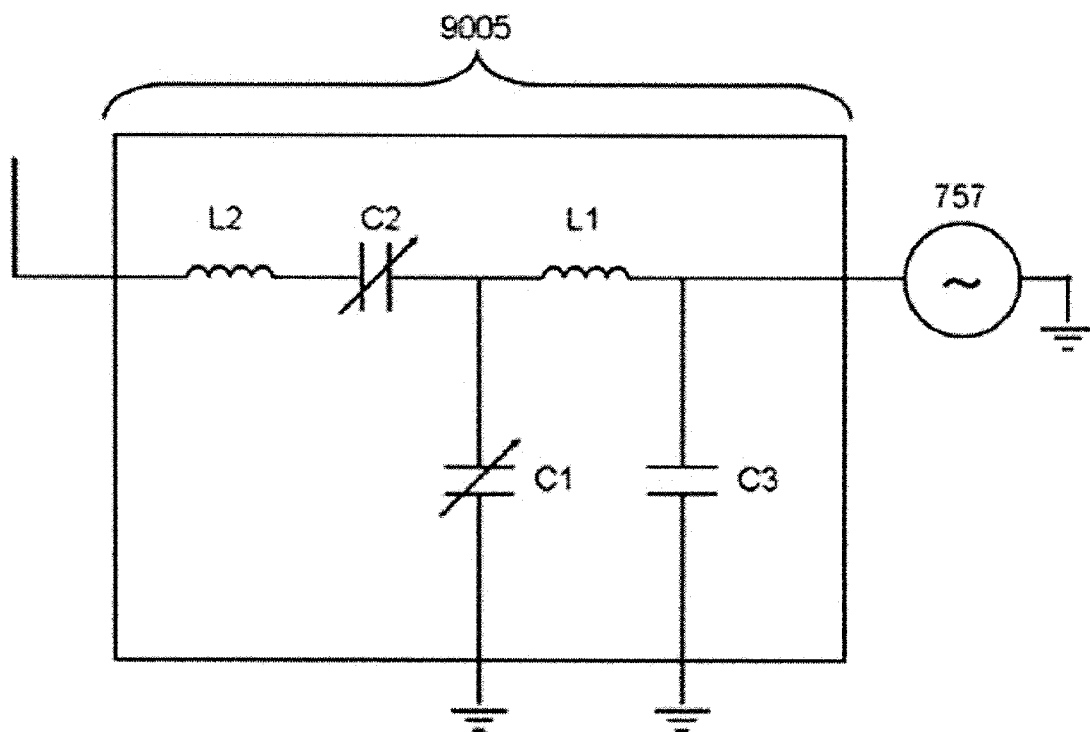
[図12]



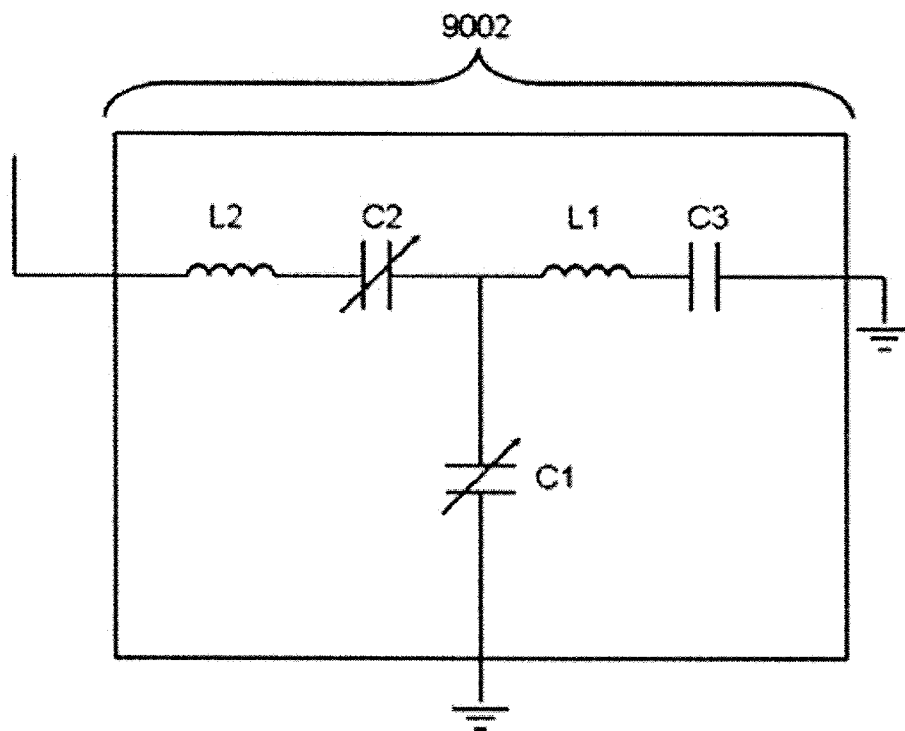
[図13]



[図14A]



[図14B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/001631

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/203(2006.01)i, C23C14/34(2006.01)i, H01L21/363(2006.01)i,
H01L33/32(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/203, C23C14/34, H01L21/363, H01L33/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2011/136016 A1 (Canon Anelva Corp.), 03 November 2011 (03.11.2011), paragraphs [0026], [0034] to [0052], [0058] to [0060], [0067] to [0097]; fig. 1, 7 to 12 & US 2013/0049064 A1 & CN 102959140 A & KR 10-2013-0023257 A	1-10
Y	WO 2012/090422 A1 (Canon Anelva Corp.), 05 July 2012 (05.07.2012), paragraphs [0021], [0032], [0038], [0042] to [0075]; fig. 1, 3, 5 to 7B & US 2013/0277206 A1 & CN 103329248 A & KR 10-2013-0095830 A	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
27 May 2015 (27.05.15)

Date of mailing of the international search report
09 June 2015 (09.06.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/203(2006.01)i, C23C14/34(2006.01)i, H01L21/363(2006.01)i, H01L33/32(2010.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/203, C23C14/34, H01L21/363, H01L33/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2011/136016 A1（キヤノンアネルバ株式会社） 2011.11.03, 段落[0026], [0034]-[0052], [0058]-[0060], [0067]-[0097], 図 1, 7-12 & US 2013/0049064 A1 & CN 102959140 A & KR 10-2013-0023257 A	1-10
Y	WO 2012/090422 A1（キヤノンアネルバ株式会社） 2012.07.05, 段落[0021], [0032], [0038], [0042]-[0075], 図 1, 3, 5-7B & US 2013/0277206 A1 & CN 103329248 A & KR 10-2013-0095830 A	1-10

☐ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 5 . 2 0 1 5

国際調査報告の発送日

0 9 . 0 6 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

長谷川 直也

5 O

4 5 4 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9