



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) **CH** **705 802 A1**

(51) Int. Cl.: **H01L 21/683** (2006.01)
H05K 13/04 (2006.01)

Patentanmeldung für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTANMELDUNG**

(21) Anmeldenummer: 01886/11

(71) Anmelder:
ESEC AG, Hinterbergstrasse 32 Postfach 5503
6330 Cham (CH)

(22) Anmeldedatum: 25.11.2011

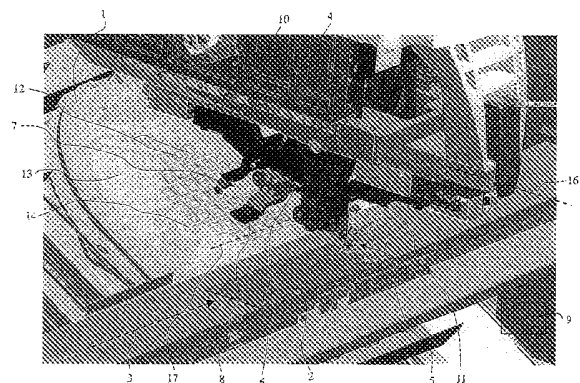
(72) Erfinder:
Ruedi Grüter, 6018 Buttisholz (CH)
Guido Suter, 6232 Geuensee (CH)

(43) Anmeldung veröffentlicht: 31.05.2013

(74) Vertreter:
Patentanwaltbüro Dr. Urs Falk, Eichholzweg 9A
6312 Steinhausen (CH)

(54) **Einrichtung für die Montage von Halbleiterchips.**

(57) Eine Einrichtung für die Montage von Halbleiterchips (12) umfasst ein Pick-and-Place-System (4) mit einem Bondkopf (5), einen Pickkopf (7) und einen Auflagetisch (8). Der Pickkopf (7) und der Auflagetisch (8) sind an einem Schlitten (6) gelagert. Die Einrichtung ist in einem Direktmodus und einem Parallelmodus betreibbar, wobei im Direktmodus der Schlitten (6) in der ersten Position ist, die eine Parkposition ist, und eine Steuereinheit (9) das Pick-and-Place-System (4) derart betreibt, dass der Bondkopf (5) einen Halbleiterchip (12) nach dem anderen vom Wafer-tisch (1) entnimmt und auf dem Substrat (2) platziert. Im Parallelmodus ist der Schlitten (6) in der zweiten Position, und die Steuereinheit (9) betreibt den Pickkopf (7), den Auflagetisch (8) und das Pick-and-Place-System (4) derart, dass der Pickkopf (7) einen Halbleiterchip (12) nach dem anderen vom Wafer-tisch (1) entnimmt und auf dem Auflagetisch (8) platziert, und der Bondkopf (5) einen Halbleiterchip (12) nach dem anderen vom Auflagetisch (8) entnimmt und auf dem Substrat (2) platziert.



Beschreibung

[0001] Die Erfindung betrifft eine Einrichtung für die Montage von Halbleiterchips.

[0002] Eine derartige Halbleiter-Montageeinrichtung, die in der Fachwelt als «Die Bonder» bekannt ist, dient dazu, die zahlreichen, gleichartigen Halbleiterchips eines Wafers, die in der Fachwelt als «Die» bezeichnet werden, nacheinander auf einem Substrat bzw. bei sogenannten «stacked die» Anwendungen auf einem anderen Halbleiterchip zu montieren.

[0003] Aus der EP 1 480 507 ist eine Halbleiter-Montageeinrichtung bekannt, die ein Pick-and-Place-System aufweist, das eingerichtet ist, einen Halbleiterchip nach dem Andern von einem Wafertisch zu entnehmen und auf einem Substratplatz zu platzieren. Das Pick-and-Place-System umfasst einen einzigen Bondkopf, mit dem der Halbleiterchip vom Wafertisch entnommen, zum entsprechenden Substratplatz transportiert und auf dem Substratplatz gebondet wird. Diese Lösung hat den Vorteil, dass der Durchsatz der Maschine für Halbleiterchips, die eine sehr kurze Pickzeit und eine sehr kurze Bondzeit haben, sehr hoch ist. Diese Lösung hat aber den Nachteil, dass der Durchsatz der Maschine für Halbleiterchips, die eine vergleichsweise lange Pickzeit von beispielsweise einer Sekunde und eine vergleichsweise lange Bondzeit von beispielsweise ebenfalls einer Sekunde haben, sehr gering ist. Diese Lösung hat den weiteren Nachteil, dass der Chipgreifer sowohl die Anforderungen beim Ablösen des Halbleiterchips von der Waferfolie als auch die Anforderungen beim Bonden erfüllen muss und nicht für die einzelnen Prozesse optimal konstruiert werden kann.

[0004] Es sind auch Halbleiter-Montageeinrichtungen bekannt, die einen Pickkopf und einen Bondkopf aufweisen, wobei der Pickkopf den Halbleiterchip vom Wafertisch entnimmt und auf einer Auflage deponiert und der Bondkopf den Halbleiterchip von der Auflage entnimmt und auf das Substrat bondet.

[0005] Der Erfindung liegt die Aufgabe zugrunde, eine Einrichtung für die Montage von Halbleiterchips zu entwickeln, die auf einfache Weise an verschiedene Bedürfnisse anpassbar ist.

[0006] Die Erfindung besteht in den im Anspruch 1 angegebenen Merkmalen. Vorteilhafte Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

[0007] Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels und anhand der Zeichnung näher erläutert.

Fig. 1 zeigt die für das Verständnis der Erfindung erforderlichen Teile einer Einrichtung für die Montage von Halbleiterchips,

Fig. 2 zeigt Details der Einrichtung, und

Fig. 3-6 zeigen Momentaufnahmen während eines Montageprozesses.

[0008] Die Fig. 1 zeigt die für das Verständnis der Erfindung erforderlichen Teile einer Einrichtung für die Montage von Halbleiterchips auf Substraten, eines sogenannten Halbleiter-Montageautomaten bzw. Die Bonders, anhand eines bevorzugten Ausführungsbeispiels. Die Fig. 2A und B zeigen Details der Einrichtung. Die Einrichtung umfasst einen Wafertisch 1, eine Transportvorrichtung für den Transport der Substrate 2 in einer vorbestimmten Transportrichtung 3, ein Pick-and-Place-System 4 mit einem einzigen Bondkopf 5, einen Schütten 6, an dem ein einziger Pickkopf 7 und ein Auflagetisch 8 gelagert sind, und eine nur schematisch dargestellte Steuereinheit 9. Bei diesem bevorzugten Ausführungsbeispiel sind nur zwei Kameras 10 und 11 vorhanden. Die zu montierenden Halbleiterchips 12 haften auf einer transparent dargestellten Trägerfolie 13. Sie sind in Reihen und Kolonnen nebeneinander angeordnet. Der Wafertisch 1 ist in zwei orthogonalen Richtungen bewegbar und um seinen Mittelpunkt drehbar, wobei der Wafertisch 1 im Betrieb jeweils den nächsten zu montierenden Halbleiterchip 12 an einem festen Entnahmeort A bereitstellt. Der Wafertisch 1 umfasst einen Chip-Auswerfer 14, einen sogenannten Die Ejector, der die Ablösung der Halbleiterchips 12 von der Trägerfolie 13 unterstützt. Der Schlitten 6 ist zwischen einer ersten Position und einer zweiten Position hin und her bewegbar. Der Schlitten 6 ist deshalb verschiebbar und/oder drehbar gelagert und kann mittels eines Antriebs, beispielsweise eines elektrischen, pneumatischen oder hydraulischen Antriebs, von der ersten Position in die zweite Position und umgekehrt gebracht werden. Die erste Position des Schlittens 6, die in der Fig. 2A dargestellt ist, ist eine Parkposition für den weiter unten erläuterten Direktmodus, in der der Pickkopf 7 und der Auflagetisch 8 ausserhalb des Arbeitsbereichs des Bondkopfs 5 des Pick-and-Place-Systems 4 sind. Die zweite Position des Schlittens 6, die in der Fig. 2B dargestellt ist, ist eine Arbeitsposition für den weiter unten erläuterten Parallelmodus. Bei diesem Ausführungsbeispiel ist der Schlitten 6 in einer vorbestimmten Richtung verschiebbar an einem ortsfesten Träger 15 gelagert. Die vorbestimmte Richtung verläuft bei diesem Beispiel parallel zur Transportrichtung 3 der Substrate 2.

[0009] Das Pick-and-Place-System 4 ist eingerichtet, den vom Bondkopf 5 ergriffenen Halbleiterchip 12 an einem vorgegebenen Ort B_1 oder B_2 oder... B_n auf einem Substrat 2 zu platzieren, wobei der Index n die Anzahl der Substratplätze bezeichnet, die auf dem Substrat 2 nebeneinander angeordnet sind.

[0010] Die Einrichtung ist erfindungsgemäss eingerichtet, die Halbleiterchips 12 entweder in einem Direktmodus oder einem Parallelmodus auf den Substraten 2 zu montieren.

[0011] Im Direktmodus:

- ist der Schlitten 6 in der ersten Position.

CH 705 802 A1

- betreibt die Steuereinheit 9 das Pick-and-Place-System 4 derart, dass der Bondkopf 5 einen Halbleiterchip 12 nach dem andern vom Wafertisch 1 entnimmt und auf dem Substrat 2 platziert.

[0012] Im Direktmodus werden also der Pickkopf 7 und der Auflagetisch 8 nicht benutzt.

[0013] Im Parallelmodus:

- ist der Schlitten 6 in der zweiten Position.

- betreibt die Steuereinheit 9 den Pickkopf 7, den Auflagetisch 8 und das Pick-and-Place-System 4 derart, dass der Pickkopf 7 einen Halbleiterchip 12 nach dem andern vom Wafertisch 1 entnimmt und auf dem Auflagetisch 8 platziert und der Bondkopf 5 einen Halbleiterchip 12 nach dem andern vom Auflagetisch 8 entnimmt und auf dem Substrat 2 platziert.

[0014] Nachfolgend werden einige Details des bevorzugten Ausführungsbeispiels beschrieben:

[0015] Der Wafertisch 1 ist in Bezug auf die Ebene der Substrate 2 schräg angeordnet. Der Bondkopf 5 ist in einer orthogonal zur Transportrichtung der Substrate verlaufenden Richtung 16 verschiebbar und um eine parallel zur Transportrichtung 3 der Substrate 2 verlaufende Achse 17 um einen Winkel φ zwischen zwei vorbestimmten Schwenklagen hin und her schwenkbar. Um den vom Wafertisch 1 am Entnahmeort A bereitgestellten Halbleiterchip 12 zu entnehmen, wird der Bondkopf 5 in eine vorbestimmte Position bewegt und in die erste vorbestimmte Schwenklage geschwenkt. Um den entnommenen Halbleiterchip 12 auf dem Substrat zu platzieren, wird der Bondkopf 5 in eine entsprechende Position über dem Substrat bewegt und um den Winkel $q >$ in die zweite vorbestimmte Schwenklage geschwenkt. Weitere Details einer solchen Anordnung können der Patentschrift EP 1 480 507 entnommen werden.

[0016] Der am Schlitten 6 gelagerte Pickkopf 7 ist wie der Bondkopf 5 des Pick-and-Place-Systems 4 um eine parallel zur Transportrichtung 3 der Substrate 2 verlaufende Achse 18 um den Winkel p zwischen zwei vorbestimmten Schwenklagen hin und her schwenkbar. Der am Schlitten 6 gelagerte Auflagetisch 8 ist parallel zur Ebene der Substrate 2 ausgerichtet und entlang der Richtung 16 zwischen zwei vorbestimmten Endpositionen hin und her bewegbar. Eine Auflagefläche 19 des Auflagetisches 8 ist um eine senkrecht zur Auflagefläche 19 verlaufende Achse drehbar, so dass die Orientierung des Halbleiterchips 12 bei Bedarf geändert werden kann. Die für den Betrieb des Pickkopfs 7 und des Auflagetisches 8 nötigen elektrischen oder hydraulischen Antriebe sind ebenfalls am Schlitten 6 befestigt, werden hier aber nicht im Detail erläutert.

[0017] Die erste Kamera 10 ist ortsfest angeordnet und ihr Blickfeld ist zum Entnahmeort A des Halbleiterchips 12 auf dem Wafertisch 1 gerichtet. Die zweite Kamera 11 ist entlang der Richtung 16 hin und her bewegbar. Ihr Blickfeld kann durch Verschieben entlang der Richtung 16 auf den Auflagetisch 8, wenn er sich in seiner zweiten Endposition befindet, oder auf den Substratplatz gerichtet werden, auf dem der Halbleiterchip 12 zu platzieren ist.

[0018] Der Betrieb dieses bevorzugten Ausführungsbeispiels im Parallelmodus wird nachfolgend noch näher erläutert. Um einen Halbleiterchip 12 vom Wafertisch 1 zu entnehmen und auf dem ausgewählten Substratplatz zu platzieren, werden folgende Schritte durchgeführt:

- Bewegen des Wafertisches 1 um den nächsten Halbleiterchip 12 am Entnahmeort A bereitzustellen.

- Mit der ersten Kamera 10 Aufnehmen eines Bildes des bereitgestellten Halbleiterchips 12.

- Schwenken des Pickkopfs 7 in seine erste Schwenklage und Entnehmen des bereitgestellten Halbleiterchips 12 vom Wafertisch 1.

- Bewegen des Auflagetisches 8 in seine erste Endposition. Dieser Zustand ist in der Fig. 3 dargestellt.

- Schwenken des Pickkopfs 7 in seine zweite Schwenklage und Absetzen des Halbleiterchips 12 auf dem Auflagetisch 8.

- Bewegen des Wafertisches 1, um den nächsten Halbleiterchip 12 am Entnahmeort A bereitzustellen.

- Mit der ersten Kamera 10 Aufnehmen eines Bildes des bereitgestellten Halbleiterchips 12. Das Blickfeld der ersten Kamera 10 ist mit gestrichelten Linien dargestellt.

[0019] Dieser Zustand ist in der Fig. 4 dargestellt.

- Bewegen des Auflagetisches 8 in seine zweite Endposition.

- Verschieben der zweiten Kamera 11 in diejenige Position, in der ihr Blickfeld zum Auflagetisch 8 gerichtet ist.

- Bei Bedarf Drehen des Auflagetisches 8, um den Halbleiterchip 12 in einer vorbestimmten Orientierung auszurichten.

- Mit der zweiten Kamera 11 Aufnehmen eines Bildes des auf dem Auflagetisch 8 liegenden Halbleiterchips 12. Das Blickfeld der zweiten Kamera 11 während der Aufnahme ist mit gestrichelten Linien dargestellt.

[0020] Dieser Zustand ist in der Fig. 5 dargestellt.

- Verschieben der zweiten Kamera 11 in diejenige Position, in der ihr Blickfeld zum Substratplatz gerichtet ist, auf dem der Halbleiterchip 12 zu platzieren ist.

- Bewegen des Bondkopfs 5 zum Auflagetisch 8 und Entnehmen des Halbleiterchips 12 vom Auflagetisch 8.

- Mit der zweiten Kamera 11 Aufnehmen eines Bildes des Substratplatzes, auf dem der Halbleiterchip 12 zu platzieren ist. Das Blickfeld der zweiten Kamera 11 während der Aufnahme ist mit gestrichelten Linien dargestellt.

[0021] Dieser Zustand ist in der Fig. 6 dargestellt.

- Fakultativ zur Qualitätskontrolle, mit der zweiten Kamera 11 Aufnehmen eines Bildes desjenigen Substratplatzes, auf dem der vorhergehende Halbleiterchip 12 platziert wurde.

- Bewegen des Bondkopfs 5 zum Substratplatz und Platzieren des Halbleiterchips 12 auf dem Substratplatz.

[0022] Dabei werden aus den von den Kameras 10 und 11 aufgenommenen Bildern die Lage des Halbleiterchips 12 auf dem Auflagetisch 8 und die Lage des Substratplatzes bestimmt und daraus die genauen Fahrwege des Bondkopfs

5 berechnet, so dass der Bondkopf 5 den Halbleiterchip 12 lagegenau auf dem Substratplatz platzieren kann. Der Bondkopf 5 befindet sich im Parallelmodus immer in der gleichen Schwenklage. Die Kameras 10 und 11 nehmen ihre Bilder vorzugsweise zu Zeitpunkten auf, an denen der Pickkopf 7, das Pick-and-Place-System 4 und der Bondkopf 5 nicht in Bewegung sind.

[0023] Diese Schritte können einerseits teilweise parallel ablaufen und andererseits teilweise in vertauschter Reihenfolge.

[0024] Das beschriebene Ausführungsbeispiel ist eine bevorzugte Ausführungsform der Erfindung. Die erfindungsgemäße Halbleiter-Montageeinrichtung kann im Rahmen der Ansprüche auch auf andere Weise ausgestaltet sein, wobei die Ansprüche angeben, wie die einzelnen Teile der Montageeinrichtung ausgestaltet sein müssen und zusammenwirken. Im Rahmen der Beschreibung und der Ansprüche ist der Begriff «Substrat» in einem breiten Sinn zu interpretieren, d.h. das Substrat kann beispielsweise ein Substrat sein, auf dem bereits ein Halbleiterchip montiert ist, wobei dann ein weiterer Halbleiterchip auf dem bereits montierten Halbleiterchip zu platzieren ist. Beispiele dafür sind die so genannten «stacked dies» Anwendungen, die beispielsweise bei Speicherchips angewendet werden.

Patentansprüche

1. Einrichtung für die Montage von Halbleiterchips (12), umfassend ein Pick and Place System (4) mit einem einzigen Bondkopf (5), einen einzigen Pickkopf (7), einen Auflagetisch (8), und eine Steuereinheit (9), dadurch gekennzeichnet, dass der Pickkopf (7) und der Auflagetisch (8) an einem Schlitten (6) gelagert sind, der Schlitten (6) zwischen einer ersten Position und einer zweiten Position hin und her bewegbar ist, und dass die Einrichtung in einem Direktmodus und einem Parallelmodus betreibbar ist, wobei im Direktmodus: der Schlitten (6) in der ersten Position ist, die eine Parkposition ist, in der der Auflagetisch (8) ausserhalb des Arbeitsbereichs des Bondkopfs (5) des Pick-and-Place-Systems (4) ist, und die Steuereinheit (9) das Pick-and-Place-System (4) derart betreibt, dass der Bondkopf (5) einen Halbleiterchip (12) nach dem andern vom Wafertisch (1) entnimmt und auf dem Substrat (2) platziert, und wobei im Parallelmodus: der Schlitten (6) in der zweiten Position ist, und die Steuereinheit (9) den Pickkopf (7), den Auflagetisch (8) und das Pick-and-Place-System (4) derart betreibt, dass der Pickkopf (7) einen Halbleiterchip (12) nach dem anderen vom Wafertisch (1) entnimmt und auf dem Auflagetisch (8) platziert und der Bondkopf (5) einen Halbleiterchip (12) nach dem anderen vom Auflagetisch (8) entnimmt und auf dem Substrat (2) platziert.
2. Einrichtung nach Anspruch 1, dadurch gekennzeichnet, dass nur zwei Kameras (10, 11), nämlich eine erste Kamera (10) und eine zweite Kamera (11) vorhanden sind, der Auflagetisch (8) zwischen einer ersten Endposition und einer zweiten Endposition hin und her bewegbar ist, wobei die Steuereinheit (9) im Parallelmodus eingerichtet ist, den Auflagetisch (8) in die erste Endposition zu bewegen, in der der Pickkopf (7) den entnommenen Halbleiterchip (12) auf dem Auflagetisch (8) absetzt, und dann den Auflagetisch (8) in die zweite Endposition zu bewegen, in der der Bondkopf (5) den Halbleiterchip (12) vom Auflagetisch (8) entnimmt, dass das Blickfeld der ersten Kamera (10) auf einen Entnahmeort auf dem Wafertisch (1) gerichtet ist, und dass die zweite Kamera (11) verschiebbar gelagert ist, um das Blickfeld der zweiten Kamera (11) auf den Auflagetisch (8) zu richten, wenn sich der Auflagetisch (8) in seiner zweiten Endposition befindet, oder auf den Substratplatz, auf dem der Halbleiterchip (12) zu platzieren ist.

Fig. 2B

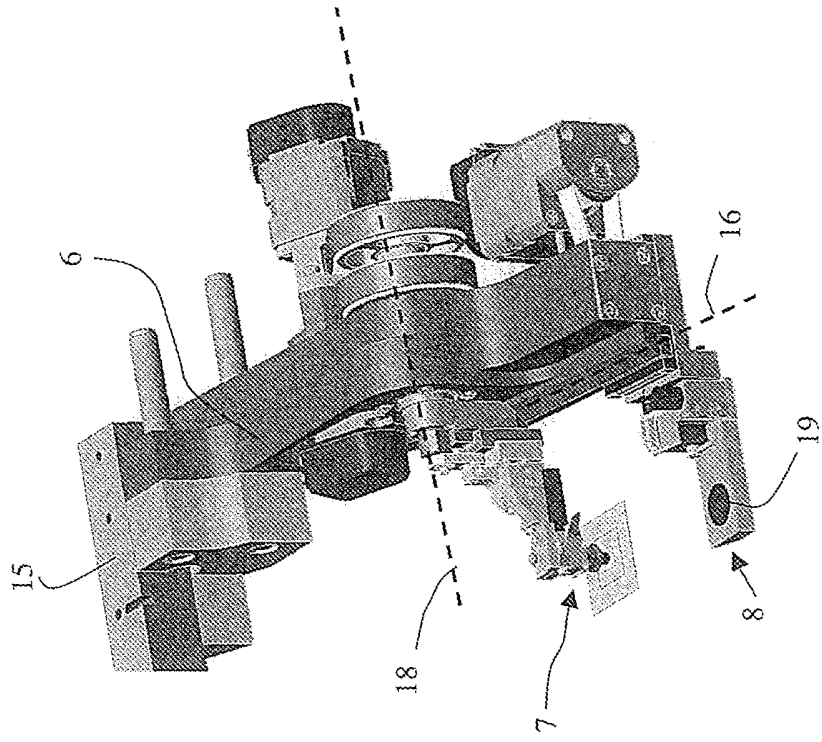
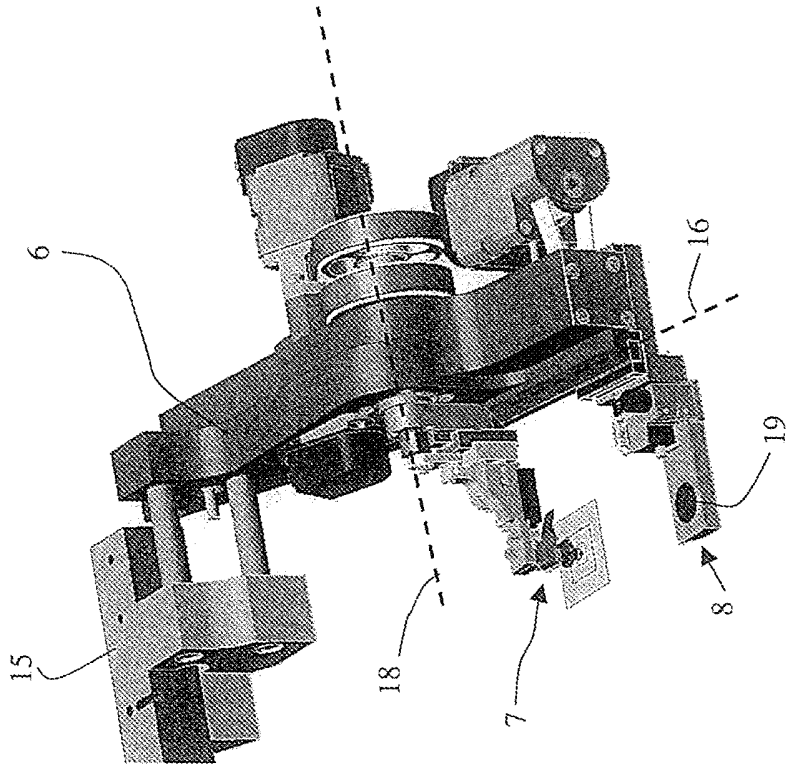
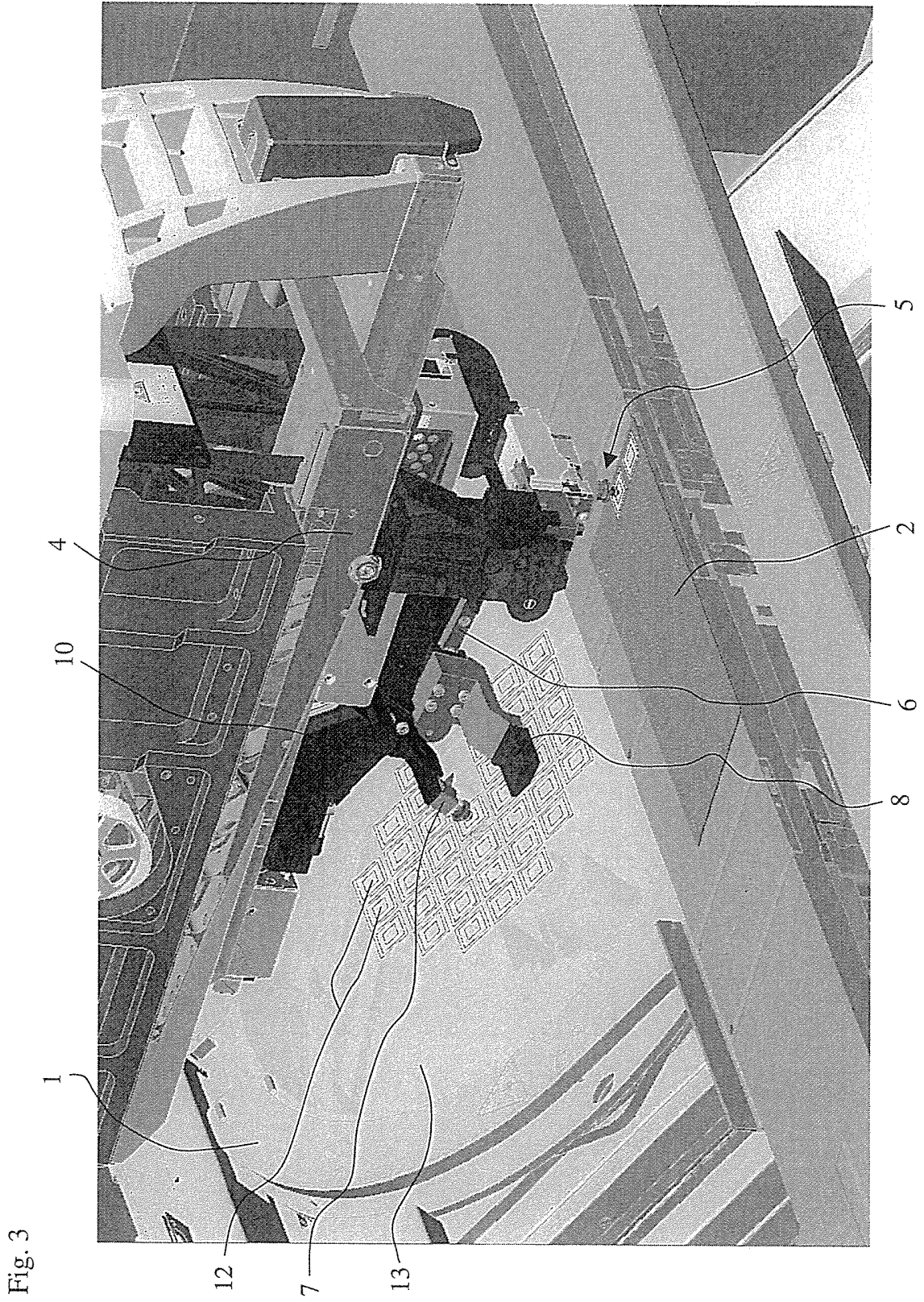


Fig. 2A





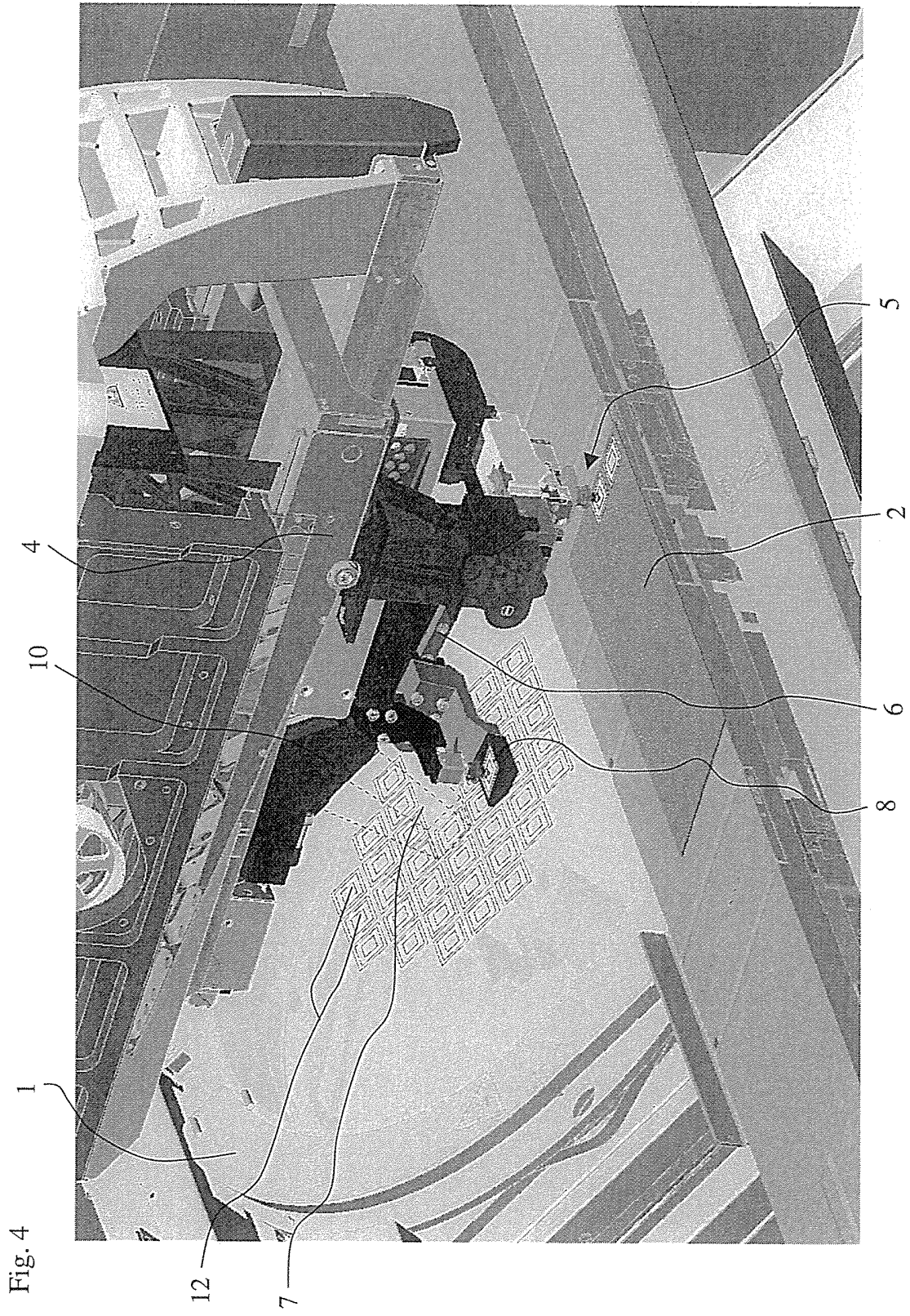




Fig. 5

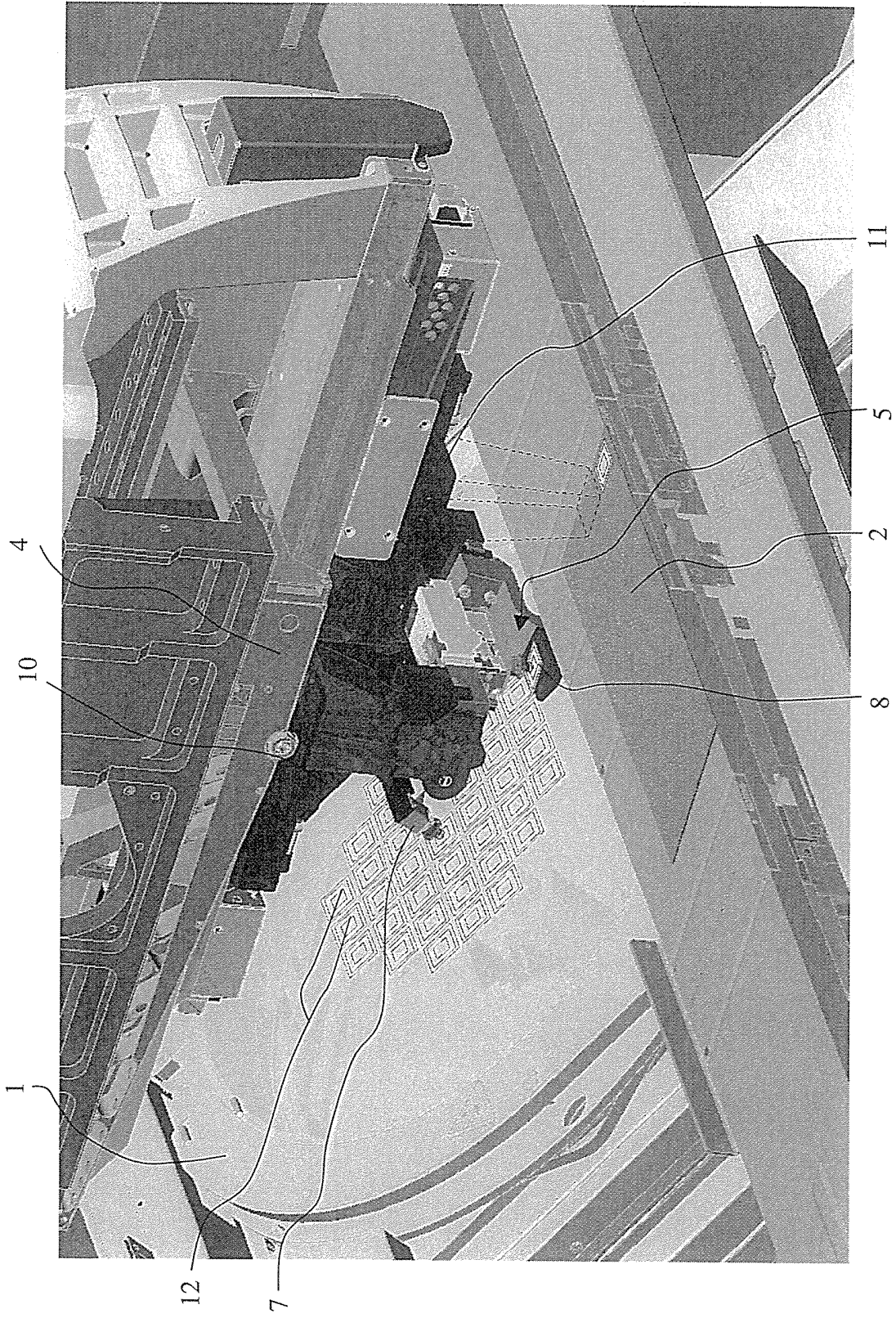


Fig. 6

**RECHERCHENBERICHT ZUR
SCHWEIZERISCHEN PATENTANMELDUNG**

Anmeldenummer: CH01886/11

Klassifikation der Anmeldung (IPC):
H01L21/683, H05K13/04**Recherchierte Sachgebiete (IPC):**
H01L**EINSCHLÄGIGE DOKUMENTE:**

(Referenz des Dokuments, Kategorie, betroffene Ansprüche, Angabe der massgeblichen Teile(*))

1 **US2009269178 A1** (ALPHASEM GMBH; KULICKE & SOFFA BONDING GMBH;
KULICKE&SOFFA BONDING GMBH) 29.10.2009Kategorie: **A** Ansprüche: **1,2**
* [0007], [0008], [0014], [0015], [0032], Fig. 11 *2 **US2005006029 A1** (TDK CORP) 13.01.2005Kategorie: **A** Ansprüche: **1**
* [0042]; Fig. 1 *3 **WO9732460 A1** (ALPHASEM AG) 04.09.1997Kategorie: **A** Ansprüche: **1**
* S2, Abs.3;S. 5, Abs. 2; Fig. 1 ***KATEGORIE DER GENANNTEN DOKUMENTE:**

X:	stellen für sich alleine genommen die Neuheit und/oder die erfinderische Tätigkeit in Frage	P:	wurden zwischen dem Anmeldedatum der recherchierten Patentanmeldung und dem beanspruchten Prioritätsdatum veröffentlicht
Y:	stellen in Kombination mit einem Dokument der selben Kategorie die erfinderische Tätigkeit in Frage	D:	wurden vom Anmelder in der Anmeldung angeführt
A:	definieren den allgemeinen Stand der Technik; ohne besondere Relevanz bezüglich Neuheit und erfinderischer Tätigkeit	E:	Patentdokumente, deren Anmelde- oder Prioritätsdatum vor dem Anmeldedatum der recherchierten Anmeldung liegt, die aber erst nach diesem Datum veröffentlicht wurden
		&:	Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument

Die Recherche basiert auf der ursprünglich eingereichten Fassung der Patentansprüche. Eine nachträglich eingereichte Neufassung geänderter Patentansprüche (Art. 51, Abs. 2 PatV) wird nicht berücksichtigt.

Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt, für die die erforderlichen Gebühren bezahlt wurden.

Rechercheur: Klubertanz Georg, Bern**Abschlussdatum der Recherche:** 19.03.2012**FAMILIENTABELLE DER ZITIERTEN PATENTDOKUMENTE**

Die Familienmitglieder sind gemäss der Datenbank des Europäischen Patentamtes aufgeführt. Das Europäische Patentamt und das Institut für Geistiges Eigentum übernehmen keine Garantie für die Daten. Diese dienen lediglich der zusätzlichen Information.

US2009269178 A1	29.10.2009	AT461611 T	15.04.2010
		DE502006006481 D1	29.04.2010
		EP2005808 A1	24.12.2008
		EP2005808 B1	17.03.2010
		JP2009533849 A	17.09.2009
		MY143591 A	31.05.2011
		TW200802641 A	01.01.2008
		US2009269178 A1	29.10.2009
		WO2007118511 A1	25.10.2007
		US2005006029 A1	13.01.2005
CN100385613 C	30.04.2008		
JP2005033079 A	03.02.2005		

CH 705 802 A1

WO9732460 A1	04.09.1997	JP4156460 B2	24.09.2008
		US2005006029 A1	13.01.2005
		US7445688 B2	04.11.2008
		DE59603376 D1	18.11.1999
		EP0883979 A1	16.12.1998
		EP0883979 B1	13.10.1999
		JP2000505598 A	09.05.2000
		US6171049 B1	09.01.2001
		WO9732460 A1	04.09.1997