



(12) 发明专利

(10) 授权公告号 CN 102017139 B

(45) 授权公告日 2013.05.08

(21) 申请号 200980115289.9

(22) 申请日 2009.04.27

(30) 优先权数据

12/115,076 2008.05.05 US

(85) PCT申请进入国家阶段日

2010.10.29

(86) PCT申请的申请数据

PCT/US2009/041780 2009.04.27

(87) PCT申请的公布数据

W02009/137286 EN 2009.11.12

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 肯尼斯·卡斯考恩 顾士群

马修·M·诺瓦克

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 宋献涛

(51) Int. Cl.

H01L 25/065(2006.01)

H01L 23/367(2006.01)

H01L 23/373(2006.01)

(56) 对比文件

US 4764804, 1988.08.16, 说明书第2栏第

58行-第4栏第14行,图1-3.

US 6278181 B1, 2001.08.21, 说明书第11栏第20-34行,图10-13.

US 6278181 B1, 2001.08.21, 说明书第11栏第20-34行,图10-13.

US 2006032622 A1, 2006.02.16, 说明书第20段.

US 2007205502 A1, 2007.09.06, 全文.

US 2007235847 A1, 2007.10.11, 全文.

US 2006145356 A1, 2006.07.06, 全文.

US 6337513 B1, 2002.01.08, 全文.

US 6720662 B1, 2004.04.13, 全文.

US 5825080 A, 1998.10.20, 全文.

US 5532512 A, 1996.07.02, 全文.

US 2006032622 A1, 2006.02.16, 全文.

审查员 王丽

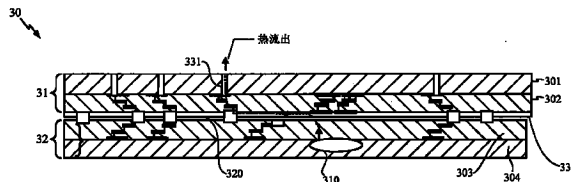
权利要求书1页 说明书4页 附图3页

(54) 发明名称

三维集成电路横向散热

(57) 摘要

通过用热传导材料(320)填充堆叠的IC装置的层(31、32)之间的间隙,可横向转移在所述层中的一者内的一个或一个以上位置处产生的热。所述热的所述横向转移可沿着所述层的全部长度,且所述热材料可为电绝缘的。可将穿硅通孔(331)构造于某些位置处以辅助远离受热干扰位置(310)的散热。



CN 102017139 B

1. 一种三维集成电路,其包含:

第一裸片,其堆叠在第二裸片上,所述第一裸片和所述第二裸片包括有源表面和衬底,所述第一裸片和所述第二裸片的有源表面被多个层间电路耦合在一起,所述层间电路在所述第一裸片和所述第二裸片的有源表面之间形成间隙;以及

第一热传导材料,其安置于所述间隙中,所述第一热传导材料具有比所述第一裸片及所述第二裸片的热传导率高的热传导率。

2. 根据权利要求1所述的三维集成电路,其中所述第一热传导材料的所述热传导率为至少 10W/m/K 。

3. 根据权利要求2所述的三维集成电路,其中所述第一热传导材料为电绝缘的。

4. 根据权利要求1所述的三维集成电路,其中所述第一热传导材料为经图案化的膜。

5. 根据权利要求1所述的三维集成电路,其进一步包含:

第二热传导材料,其安置于所述第一裸片和所述第二裸片中至少一者的一端处,所述第二热传导材料经热耦合到安置于所述第一裸片和所述第二裸片之间的所述第一热传导材料。

6. 根据权利要求1所述的三维集成电路,其中所述热传导材料是选自以下各物的列表:金刚石基体;及金刚石膜图案。

7. 根据权利要求1所述的三维集成电路,其进一步包含至少一个热传导通孔,所述热传导通孔经定位穿过在从所述三维集成电路内的受热干扰区域横向移位的位置处的一个裸片的片体的至少一部分。

8. 根据权利要求7所述的三维集成电路,其中所述通孔至少部分地填充有碳纳米管。

三维集成电路横向散热

技术领域

[0001] 本发明涉及集成电路 (IC), 且更明确地说涉及多分层 (3-D) IC, 且再更明确地说涉及用于增强 3-D IC 中的散热的系统及方法。

背景技术

[0002] 在 IC 技术中, 存在将芯片 (裸片) 堆叠在一起以形成多层或三维 (3-D) IC 装置的需要。此 3-D IC 堆叠的一个结果为在信号处理期间的信号传播时间的减少, 其归因于减小的距离信号必须在其保持处于单一封装内时行进。

[0003] 一种用于层接合的方法为使两个 (或两个以上) 裸片集合在一起, 且接着将所述裸片囊封到单一结构中。相应裸片的表面上的电导体及 / 或电接触用以携载不同裸片上的组件之间的电信号。

[0004] 当紧靠着彼此来定位裸片时的一个问题在于热密度增加。此外, 由于堆叠的 IC 的尺寸减小, (衬底厚度从 700-100 微米到 20 微米以下), 横向热传导率得以减小。因此, 可能存在具有将热从热源移走的极小能力的热点。

[0005] 一种用于增加横向热传导率的方法为增加层中的至少一者的衬底厚度。另一方法为增加芯片中的金属层体以能够散热。此又负面地影响封装的所要纵横比, 以及使信号传输速度降级。

[0006] 当接合一个以上层时, 存在额外的问题。在所述情形下, 堆叠的 IC 装置在层之间含有多个氧化物层。为不良热导体的氧化物增加了散热问题。

[0007] 存在可采用以帮助热传导率问题的若干方法。一个此方法可使用穿硅通孔 (through-silicon-via, TSV) 将热从内部部分移到表面层, 且接着使用传统方法移除热, 例如, 定位于 IC 封装的表面上的高热传导率材料。此解决方案的问题在于, 由于装置接近产生热的热点而构造于各种层中, 所以电路布局可阻止将 TSV 定位于必要的位置处。

[0008] 另一方法为经由堆叠的 IC 装置循环冷却材料以冷却各种热点。此制造成本高, 因为移动液体需要抽吸机构及对于液体通道的紧密公差。又, 可能不可能将冷却材料通道输送到必要的位置。通过迫使冷却液体通过衬底自身, 可在一定程度上克服通道化问题, 但此方法却伴随有另一组问题及成本。

发明内容

[0009] 本发明的实施例用热传导材料填充堆叠的裸片之间的气隙, 其允许横向转移在每一裸片内的一个或一个以上位置处产生的热。热的横向转移可沿着裸片的全部长度或沿着长度的一部分。在一个实施例中, 热材料是电绝缘的。在一个实施例中, TSV (可能使用碳纳米管) 可经构造于某些位置处以辅助远离受热干扰 (thermally troubled) 位置的散热 (heat dissipation)。

[0010] 在一个实施例中, 多分层 (multi-tiered) 半导体具有热传导材料, 其经安置于第一层与第二层之间, 其中所述材料具有比所述第一层及第二层的热传导率高的热传导率。

[0011] 在另一实施例中,揭示一种制造分层半导体的方法,其中将热传导材料涂覆到第一裸片的至少一个配合表面,且使所述裸片的所述配合表面与第二裸片的配合表面配合接触。

[0012] 在又一实施例中,揭示一种用于堆叠的 IC 装置中的散热的方法,其允许来自多分层 IC 装置的一个层体(layer)的受热干扰区域的热流动到所述装置的邻近层之间的层体间,使得促进在所述层体间区域中到与所述层体间区域热连通的至少一个散热位置的横向热流动。在一个实施例中,散热区域为经构造穿过所述装置的层的至少一个层体的通孔。在另一实施例中,散热区域为同一层中的邻近裸片之间的间隙。

[0013] 前文已相当广泛地概述了本发明的特征及技术优势以便可较好地理解随后的详细描述。下文将描述形成本发明的权利要求书的主体的额外特征及优势。所属领域的技术人员应了解,所揭示的概念及特定实施例可易于用作修改或设计用于进行本发明的同样目的的其他结构的基础。所属领域的技术人员还应认识到,所述等效构造并不脱离如随附权利要求书中所阐明的本发明的精神及范围。当结合附图考虑时,从以下描述将更好地理解据信为本发明所特有的新颖特征(关于其组织及操作方法两者)以及其它目的及优势。然而应明确理解,仅为说明及描述的目的而提供所述图中的每一者,且无意作为本发明的限制的定义。

附图说明

[0014] 为了更完全理解本发明,现参看结合随附图式进行的以下描述。

[0015] 图 1 为说明可与 3-D 集成电路一起存在的受热干扰条件的一个方面的横截面侧视图。

[0016] 图 2 为说明对热移除问题的一个示范性解决方案的横截面侧视图。

[0017] 图 3 为展示本发明的概念的一个实施例的横截面侧视图。

[0018] 图 4 展示根据本发明的教示的用于构造堆叠的 IC 装置的方法的一个实施例。

具体实施方式

[0019] 图 1 说明可与 3-D 集成电路一起存在的受热干扰条件的一个方面。如图 1 中所示,裸片 11 与裸片 12 堆叠。裸片 11 的有源层体为层体 102,且裸片 12 的有源层体为层体 103。此为示范性布置,因为裸片的有源层体可处于任何定向(上或下)上。

[0020] 通孔 105 延伸穿过裸片 11 的衬底层体 101。可按需要将通孔构造于层体 102、103 及 / 或 104 中。电路路径 107 及 108 形成裸片之间的互连。密封件 109 用以防止非所要污染物进入相应裸片 11、12 之间的区域 120。

[0021] 元件 108 通常为 30 微米或 30 微米以下的级别,且通常形成铜或锡铜金属以进行金属接合。区域 120 通常为气隙。间隙 120 可处于小于 10 微米的范围中。

[0022] 热点 110 处于裸片 12 上,且挑战在于将热从此相对小的区域 110 移到裸片堆叠的外部部分。注意,元件 111 直接在热点 110 上方,且将受到从热点 110 向上移动穿过层体 103、102、101 的热的影响。

[0023] 图 2 说明对热移除问题的一个论述的解决方案。在此解决方案中,具有个别 TSV201、202 及 203 的 TSV 阵列 200 经定位以提供针对来自热点 110 的热的热传导率。热

穿过层体 103(其为底部裸片 12 的有源区域)。热接着穿过裸片 11 的有源层体 102,且接着经由 TSV 阵列 200 而向外部散出。通孔 201、202、203 可为经加衬以增加热传导率的铜或钨,但任何热传导材料均将起作用。在一个实施例中,可使用碳纳米管(CNT)填充通孔 201、202、203。在另一实施例中,CNT 部分地填充通孔 201、202、203 且金属填充通孔 201、202、203 的剩余部分。CNT 的优势为改进的电及热传导率,以及改进的电流密度。

[0024] 图 3 展示利用本发明的概念的一个实施例 30。热传导材料 320 经定位于裸片 31 与 32 之间的间隙内。在另一实施例中,热传导材料 320 处于层 31、32 的有源层体 302、303 中的一者的金属层体(未图示)之间。热传导材料 320 理想地将具有大于 10W/m/K 的热传导率,以便促进横向热传递。材料 320 为热传导的,且在一个实施例中,为电绝缘的,使得其不使连接裸片 31、32 的电连接短路,使电连接短路将干扰裸片 31、32 中含有的元件的操作。可通过多种方法(例如,旋涂)来定位或通过化学气相沉积(CVD)及/或物理气相沉积(PVD)来沉积材料 320。材料 320 可为金刚石基体或金刚石膜图案。

[0025] 虽然仅展示于裸片 31 中的一者的一个层体 302 上,但可将材料 320 定位于两个配合层体 302、303 中的每一者的表面上,使得当堆叠裸片 31、32 时,每一层体 302、303 上的材料 320 实际上彼此触碰。或者,可将材料 320 仅放置于配合层 302、303 中的一者上。

[0026] 在操作中,来自热点 310 的热向上穿过裸片 32 的层体 303,且到材料 320 中。热接着沿着材料 320 横向行进到装置的边缘(例如,悬挂边缘 330 上方),或更通常地,热将向上穿过一个或一个以上散热通孔,例如,穿过在裸片 31 的层体 301 中构造的通孔 331。由于热的横向移动,在装置 30 上存在较好的温度均一性。此益处允许热在整个装置 30 上相对快地散布,从而致使装置 30 均匀地变热。从较大区域(例如,整个装置 30 或装置的封装)移除热比从小的内部区域移除热易于完成。

[0027] 注意,散热通孔 331 可向上穿过裸片 31 或向下穿过裸片 32(或两者)。热传导材料 320 的一个优势在于,可使散热通孔 331 从受热干扰区域 310 横向偏移,从而释放直接在受干扰区域上方的区域以用于电路或在各种层体 301、302、303 中构造的其它元件。又,注意,热不需要直接向上流过层体 301、302、303,而是通孔 331 可(例如)有角度及/或弯曲。横向散热的另一优势在于,需要较少的 TSV。

[0028] 对于具有两个以上层的多分层装置,可使用多个层体间散热材料结构。因此,热可在第一层体间区域中从热源横向移动第一距离,且接着借助通孔向上穿过一层,且接着再次在第二层体间区域中横向移动(在任一方向上),假设热传导材料经定位于第一及第二层体间区域两者中。

[0029] 允许从材料 320 的甚至更大热移除的一个系统将使层体中的一者(例如,裸片 31)在周长上比另一裸片 32 大,从而在所述裸片中的较大者上的突出唇缘上产生表面区域,例如,表面区域 330。注意,此同一技术将对若干层起作用,如果需要,可关于直径使所述若干层交错。材料 320 的组成在整个表面上未必相同,且可使用材料 320 的差异来辅助远离热点 310 的热传导率。

[0030] 在一个实施例中,底部裸片比顶部裸片大。因此,在搁置于底部裸片上的(单一层的)两个顶部裸片之间将存在间隙。根据本发明,可将间隙填充材料提供于顶部裸片之间的此间隙中。间隙填充材料可为热传导的,且可为具有良好热传导率的任何材料,例如,金刚石膜。在一个实施例中,将热传导间隙填充材料热耦合到材料 320 以帮助将热传递出堆

叠的 IC 装置。

[0031] 图 4 展示根据本发明的教导的用于构造堆叠的 IC 装置的方法的一个实施例 40。过程 401 确定是否已选择用于构造堆叠的 IC 装置的裸片。如果否,则过程 402 控制等待时间。在已选择裸片后,过程 403 确定是否应将热传导材料添加到所述裸片的至少一个横向表面。可通过以上论述的方法中的任一者(例如,CVD 或 PVD 处理)在过程 404 的控制下沉积热传导材料,或材料可经旋涂或涂覆为膜。

[0032] 过程 405 及 406 等待将选择用于与先前选定裸片配合的下一裸片。过程 407 及 408 将热传导材料添加到此下一裸片(如果适当),且过程 409 接着将所述裸片接合在一起。过程 410 确定是否待添加更多裸片。当所有裸片已经选择且涂布有热传导材料(如果适当)时,过程 411 完成接着可用于测试及/或使用的 IC 封装。

[0033] 虽然已详细地描述了本发明及其优势,但应理解,在不脱离如由所附权利要求书界定的本发明的精神及范围的情况下,本文中可进行各种改变、替代及更改。举例来说,虽然材料 320 已被描述为非导电的,但可能使材料导电。在此实施例中,导电材料应可图案化(即,能够被图案化),使得可将其与一些通孔分开以防止在仍以热方式散热的同时的电连接。

[0034] 无意将本申请案的范围限于说明书中所描述的过程、机器、制造、物质组成、手段、方法及步骤的特定实施例。如所属领域的技术人员将易于从本发明了解,根据本发明,可利用当前存在或日后将开发的执行与本文中描述的对应实施例大体上相同功能或实现大体上相同结果的过程、机器、制造、物质组成、手段、方法或步骤。因此,希望随附权利要求书在其范围中包括所述过程、机器、制造、物质组成、手段、方法或步骤。

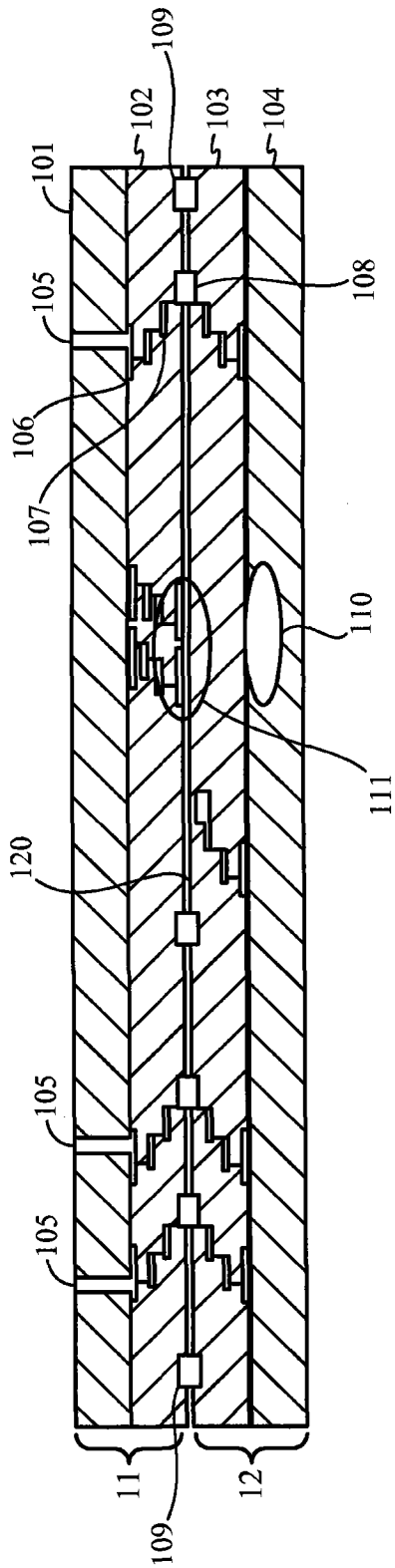


图 1

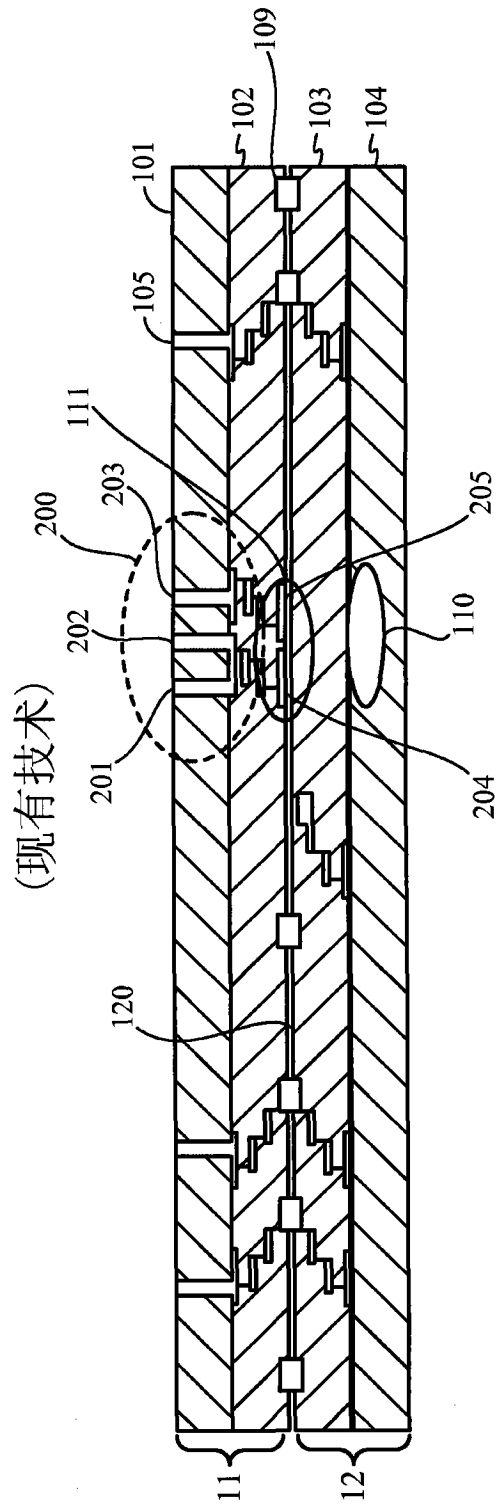


图 2

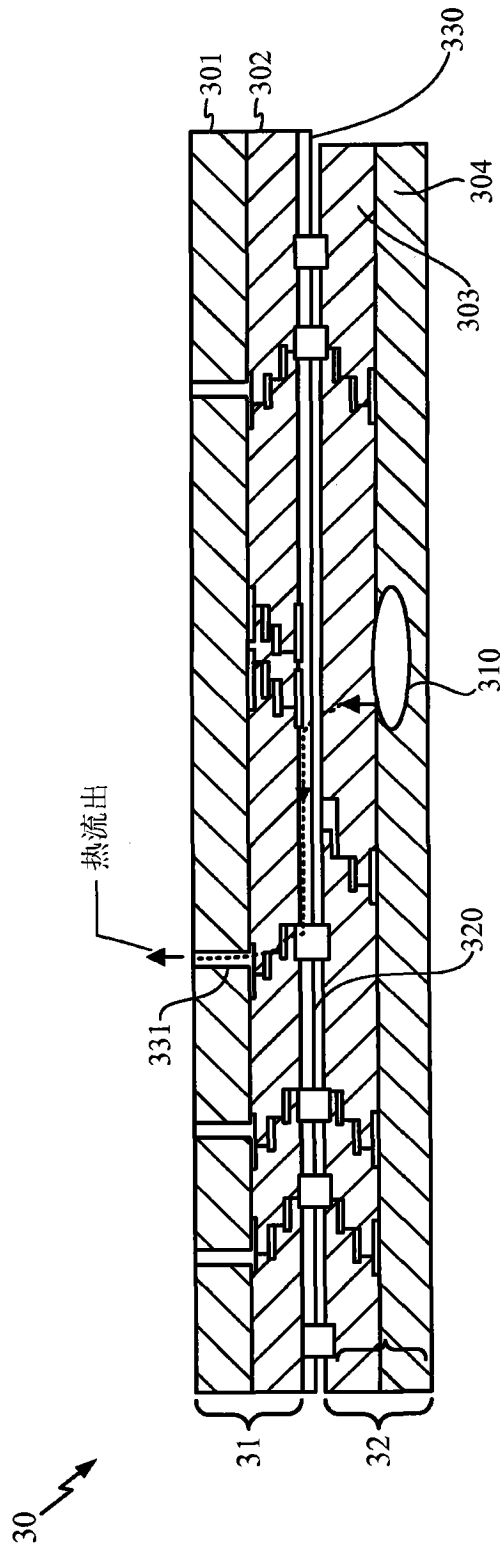


图 3

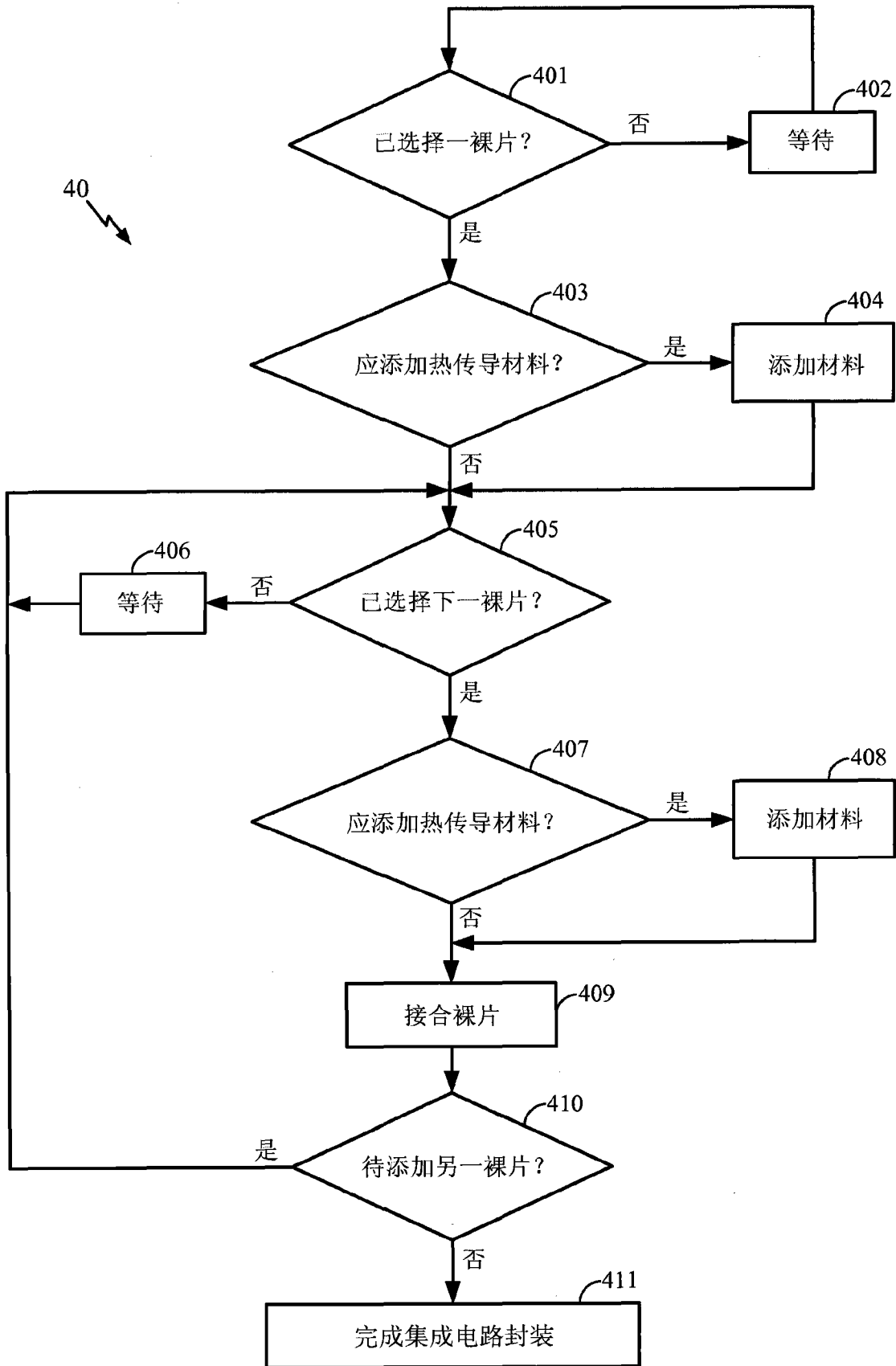


图 4