



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

245279

(11)

(B1)

(51) Int. Cl.⁴

G 06 F 7/58

(22) Přihlášeno 27 10 82
(21) PV 7638-82

(89) 962 933, SU

(40) Zveřejněno 13 06 85

(45) Vydáno 15 06 87

(75)

Autor vynálezu

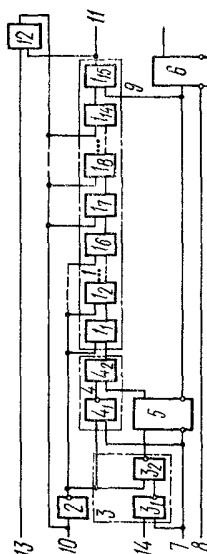
PESOSIN VALERIJ ANDREJEVIČ; GUSJEV VALERIJ FEDORVIČ;
GALEJEV IRIK KASIMOVICH; DAŠIN OLEG IOSIFOVIČ;
IVANOV GENNADIJ NIKOLAJEVIČ; KUZNECOV VALERIJ MICHAJLOVIČ;
KRENGEL GENRICH ISAJEVIČ, KAZAŇ (SU)

(54) Generátor náhodné posloupnosti

Cílem řešení je zvýšení spolehlivosti generátoru.

Tento cíl se dosahuje tím, že generátor náhodné posloupnosti obsahuje invertor, skupinu ze $2n-1$ / $n = 2, 3, 4...$ / sumátorů modulo 2, výstup každého i -tého / $n = 1, 2 ... 2n-2$ / sumátoru modulo 2 skupiny je spojen s prvním vstupem / $i+1$ / -tého sumátoru modulo 2 skupiny, tři prvky NAND, sumátor modulo 2, RS-klopný obvod, T-klopný obvod a součinný prvek, jehož první vstup je prvním řídicím vstupem generátoru, výstup / $2n-1$ / -tého sumátoru modulo 2 skupiny je spojen s druhým vstupem součinného prvku, jehož výstup je spojen se vstupem invertoru, jehož výstup je spojen s druhými vstupy prvních m / $m = 1, 2 ...$ / sumátorů modulo 2 skupiny, druhé vstupy dalších $2n-2-m$ sumátorů modulo 2 skupiny jsou připojeny na výstup součinného prvku, druhý výstup / $2n-1$ / -tého sumátoru modulo 2 skupiny je spojen s inverzním výstupem RS-klopného obvodu a se vstupem T-klopného obvodu, jehož výstup je výstupem generátoru.

Zařízení patří do výpočetní techniky, měřicí techniky a spojů.



Изобретение относится к вычислительной технике, технике измерения и связи и может быть использовано в стохастических вычислительных машинах, в качестве датчиков случайных чисел для ЦВМ, а также для имитаторов случайных процессов при испытании различной аппаратуры и каналов связи.

Известно устройство, состоящее из генератора обобщенного телеграфного сигнала, подключенного через логические схемы к выходному триггеру, и генерирующее как асинхронную, так и синхронную случайные последовательности [1].

Однако в работе этого устройства возможны сбои, так как на триггер генератора обобщенного телеграфного сигнала воздействуют случайные процессы со спектром, несогласованным с частотными возможностями триггера и остальной части устройства. Возникающие при этом сбои в работе отдельных элементов (в первую очередь триггера генератора обобщенного телеграфного сигнала) приводят к погрешностям статистических характеристик выходной синхронной случайной последовательности.

Наиболее близким к предлагаемому является генератор случайной последовательности, представляющий собой соединенные в кольцо асинхронный элемент задержки с от-

водами, многовходовой сумматор по модулю два и инвертирующий усилитель [2] .

Устройство постоянно использует естественные флуктуации временных задержек асинхронного элемента задержки для цели формирования случайной последовательности типа обобщенного телеграфного сигнала. Это затрудняет контроль работоспособности устройства, что усложняет технологию наладки и ухудшает ремонтпригодность, следовательно, снижает надежность его эксплуатации. Кроме этого, устройство позволяет генерировать только асинхронную случайную последовательность, что также является его недостатком.

Цель изобретения - повышение надежности работы и расширение функциональных возможностей генератора за счет дополнительного формирования синхронной случайной последовательности.

Поставленная цель достигается тем, что генератор случайной последовательности, содержащий элемент НЕ, группу из $2n - 1$ ($n = 2, 3, 4, \dots$) сумматоров по модулю два, выход каждого i -го ($i = 1, 2, \dots, 2n - 2$) сумматора по модулю два группы соединен с первым входом $(i + 1)$ -го сумматора по модулю два группы, введены три элемента И-НЕ, сумматор по модулю два, RS-триггер, Т-триггер и элемент И, первый вход которого является первым управляющим входом генератора, выход $(2n - 1)$ -го сумматора по модулю два группы соединен с вторым входом элемента И, выход которого соединен с входом элемента НЕ, выход которого соединен с вторыми входами первых m ($m = 1, 2, \dots$) сумматоров по модулю два группы, вторые входы последующих $2n - 2 - m$ сумматоров по модулю два группы подключены к выходу элемента И, второй вход $(2n - 1)$ -го сумматора по модулю два группы соединен с инверсным выходом RS-триггера и со счетным входом Т-триггера, выход которого является выходом генератора, а синхронизирующий вход Т-триггера является входом "Опрос" генератора, тактовый вход

которого соединен с первыми входами первого и второго элементов И-НЕ и с инверсным входом RS -триггера, выход которого соединен с первым входом сумматора по модулю два, выход которого соединен с первым входом первого сумматора по модулю два группы, второй управляющий вход генератора соединен с вторым входом второго элемента И-НЕ, выход которого соединен с первым входом третьего элемента И-НЕ, выход которого соединен с прямым входом RS -триггера, выход элемента НЕ соединен с вторыми входами первого и третьего элементов И-НЕ.

На чертеже приведена блок-схема предлагаемого генератора.

Генератор случайной последовательности состоит из 2 n -входового сумматора I по модулю два, усилителя-формирователя 2, коммутатора-селектора 3, коммутатора-мультиплексора 4, триггера 5 и выходного формирователя 6. Вход 7 является входом тактовых импульсов, вход 8 - входом сигнала опроса, а вход 9 - входом сигнала настройки. Коммутатор-селектор 3 выполнен на основе элементов 3_1 и 3_2 И-НЕ, коммутатор-мультиплексор 4 - на основе элемента 4_1 И-НЕ и двухвходового сумматора 4_2 по модулю два, а сумматор I по модулю два - на основе двухвходовых сумматоров $I_1, I_2, \dots, I_6, I_7, I_8, \dots, I_{14}, I_{15}$ по модулю два. Устройство имеет также вход I0 обратной связи, выход II обратной связи, ключ I2 обратной связи и входы I3 и I4 контроля.

Выход сумматора I через ключ I2 соединен с одной, а дополнительно через усилитель-формирователь 2 - с другой группой своих входов. Выход усилителя-формирователя 2 соединен также со входом коммутатора-селектора 3. Один выход коммутатора-селектора 3 соединен непосредственно с одним входом коммутатора-мультиплексора 4, а другой выход через единичное плечо триггера 5 - с соответствующим входом коммутатора-мультиплексора 4. Генератор так-

товых импульсов через вход 7 подсоединяется к управляющим входам коммутатора-селектора 3, коммутатора-мультиплексора 4 и к нулевому входу триггера 5. Источник сигнала опроса подсоединяется через вход 8 к соответствующему входу выходного формирователя 6. На вход 9 подают сигнал настройки. Выход выходного формирователя 6 является выходом всего устройства.

2 n - входовой сумматор I по модулю два состоит из 2n - I последовательно соединенных сумматоров $I_1, I_2, \dots, I_6, I_7, I_8, \dots, I_{I4}, I_{I5}$ по модулю два на два входа (где $n = 8$). Коммутатор-селектор 3 выполнен на двух последовательно соединенных элементах 3_1 и 3_2 И-НЕ. Вход коммутатора-селектора 3 подсоединен к одному из входов элемента 3_2 И-НЕ и является одним из его выходов, подсоединяемых к коммутатору-мультиплексору 4. Управляющий вход коммутатора-селектора 3 является входом элемента 3_1 И-НЕ. Второй вход элемента 3_1 И-НЕ является входом I_4 контроля. Коммутатор-мультиплексор 4 состоит из последовательно соединенных элемента 4_1 И-НЕ и двухвходового сумматора 4_2 по модулю два. Один вход элемента 4_1 И-НЕ и один вход двухвходового сумматора 4_2 по модулю два являются входами коммутатора-мультиплексора 4, а другой вход элемента 4_1 И-НЕ является управляющим входом коммутатора-мультиплексора 4. Соединение выхода двухвходового сумматора I_{I5} по модулю два через ключ I_2 с выходами соответствующих блоков образует цепь обратной связи. Вход 9 настройки подсоединен к инверсному выходу триггера 5.

Усилитель-формирователь 2 служит для увеличения нагрузочной способности (коэффициента разветвления по выходу) сумматора I. В качестве него используется инвертор или группа инверторов, обеспечивающих надежное формирование логических уровней напряжения с выхода сумматора I, подаваемых на необходимое (достаточно большое) количество входов самого сумматора I и на вход коммутатора-селектора 3.

Коммутатор-селектор 3 осуществляет переключение сигнала с одного входа на один из двух выходов, а коммутатор-мультиплексор 4 обеспечивает обратную коммутацию, то есть переключение сигнала с одного из двух входов на выход. Управление работой обоих коммутаторов 3 и 4 осуществляется посредством тактовых импульсов со входа 7.

В качестве триггера 5 используется асинхронный триггер с установочными входами (асинхронный RS -триггер).

Выходной формирователь 6 осуществляет формирование выходной случайной синхронной последовательности. В данном качестве можно применить, например, конъюнктор или синхронный D -триггер. Однако лучшие результаты получаются при использовании в качестве выходного формирователя 6 T-триггера (счетного триггера). В этом случае статистические характеристики выходного процесса дополнительно улучшаются операцией суммирования по модулю два, осуществляемой T-триггером.

Генератор работоспособен при любом способе построения $2n$ -входового сумматора I по модулю два, но последовательное соединение $2n$ - I двухвходовых сумматоров по модулю два для этой цели более предпочтительно (где $n=2, 3, 4, \dots$). Данный вариант реализации сумматора I представлен на чертеже для случая $n=8$. Такая организация схемы обеспечивает лучшие характеристики и более надежную работу всего устройства. $2n$ - I (нечетное число) входов сумматора I используется для образования обратной связи, а вход 9 служит для настройки всего контура обратной связи на режим устойчивого генерирования первичной асинхронной случайной последовательности.

В качестве ключа I2 используют, например конъюнктор, управляемый от сигнала контроля по входу I3, или обычную монтажную перемычку. Состояние ключа I2 определяет режим работы устройства. Когда ключ I2 открыт, следовательно, контур обратной связи замкнут (например, по-

дана логическая "1" на вход I3 конъюнктура или реализована перемычка), то это соответствует рабочему состоянию, то есть состоянию генерирования случайных последовательностей. Запретное состояние ключа I2, то есть разорванный контур обратной связи (например, подачей логического "0" на вход I3 конъюнктора или изъятием перемычки) соответствует режиму контроля, когда устройство проверяется как детерминированный автомат (без генерации случайного процесса).

В рабочем режиме при действии по входу 7 тактового сигнала $T = 0$ образуется контур обратной связи, состоящий из блоков I, I2, 2, 2, 3, 5 и 4. При $T = 1$ образуется также контур обратной связи из блоков I, I2, 2, 3 и 4. В обоих случаях существует контур обратной связи, состоящий из сумматора I по модулю два с нечетным количеством входов ($2n - 1$, где $n = 2, 3, 4, \dots$, не учитывая входа 9), блоков I2, 2, 3, 4 и при $T = 0$ блока 5, осуществляющих вместе со всеми отдельными $2n - 1$ входами сумматора I по модулю два операцию непрерывной (асинхронной) задержки логических сигналов. Аналогично, как и в известном устройстве под действием даже малых естественных флуктуаций временных задержек блоков I2, 2, 3, 4, 5 и блока I по каждому из $2n - 1$ его входов, устанавливается режим генерирования широкополосного асинхронного случайного процесса, представляющего собой временную совокупность отрезков псевдослучайных последовательностей различной структуры, случайной длительности, случайного масштаба, по времени и со случайной фазой. При достаточно большой величине n и ощутимой разнице средних временных задержек, приведенных по каждому входу сумматора I по модулю два (поэтому последовательная схема данного сумматора I и является более предпочтительной), требование к иррациональности соотношений этих задержек значительно снижается, а на этапе инженерной практики не учитывается во-

обще. Однако в целях создания устойчивого режима генерирования контура, должно быть обязательно выполнено следующее условие (аналогично присутствию инвертора в известной схеме)

$$Y \sum_{i=1}^K 1 \oplus (A \oplus Y) \sum_{i=1}^l 1 \oplus \oplus (A \oplus Y \oplus B) T \oplus (A \oplus Y \oplus C) \bar{T} \oplus X = \bar{Y}, \quad (I)$$

где $Y = \overline{0, I}$ - сигнал с выхода сумматора I;

$A = \overline{0, I}$ - оператор инверсии усилителя-формирователя 2;

$B = \overline{0, I}$ - оператор инверсии последовательно соединенных коммутаторов 3 и 4 (при $T = I$);

$C = \overline{0, I}$ - оператор инверсии последовательно соединенных коммутатора 3, триггера 5 и коммутатора 4 (при $T = 0$);

$X = \overline{0, I}$ - сигнал настройки, подаваемый на вход 9;

K и l - соответственно объем первой и второй групп входов сумматора I, причем $K + l = 2n - 2$.

Оператор инверсии какого-либо блока обозначает следующее, если он равен 0, то данный блок не инвертирует сигнал, подаваемый на его вход, а если равен I, то - инвертирует. Формула (I) справедлива, когда ключ I2 имеет оператор инверсии, равный 0.

Упрощая выражение (I) и разрешая его относительно X , получаем более удобную формулу для вычисления сигнала настройки, подаваемого на вход 9

$$X = A \sum_{i=1}^{l+1} 1 \oplus B T \oplus C \bar{T} \oplus 1 \quad (2)$$

Например, пусть усилитель-формирователь 2 инвертирует сигнал ($A = I$), блоки 3-5 не инвертируют ($B = C = 0$) а l - четное число, тогда получаем $X = 0$ (для любого $T = 0, I$).

При таком X в контуре всегда выполняется логически противоречивое условие $Y = \bar{Y}$ (то есть $I = 0$), благодаря чему поддерживается устойчивый процесс генерации асин-

хронной случайной последовательности.

Благодаря работе коммутатора 3 и 4 триггер 5 осуществляет посредничество между генерирующим асинхронную случайную последовательность контуром и формирующим выходную синхронную случайную последовательность выходным формирователем 6, то есть в паузе между тактовыми импульсами (при $T = 0$) триггер 5 включается в контур, а в момент действия тактовых импульсов (при $T = 1$) выключается из него, устанавливаясь при этом в случайное состояние, и формирует с помощью выходного формирователя 6 элементы выходной последовательности. Такая организация работы устройства исключает сбой триггера 5 по причине конечности его быстродействия, так как скорость протекания процессов в контуре всегда согласована с минимальным быстродействием входящих в него блоков. Например, если быстродействие триггера 5 оказывается меньше быстродействия блоков 1, 12, 2, 3 и 4, то при $T = 0$ минимально возможные длительности элементов асинхронной последовательности в контуре возрастают до величины, допустимой для нормального срабатывания данного триггера. А если триггер 5 просто подключается к контуру, то он не успевает переработать некоторые фрагменты асинхронной последовательности, что приводит к погрешностям формирования синхронной случайной последовательности.

Устройство работает следующим образом.

Пусть в рабочем режиме по входу 7 от генератора тактовых импульсов приходит сигнал $T = 0$. Он переводит работу коммутаторов 3 и 4 в такой режим, что сигнал с выхода усилителя-формирователя 2 проходит последовательно через коммутатор 3, триггер 5 и коммутатор 4 на отдельный вход сумматора 1. На вход 9 подается сигнал X , рассчитанный по формуле (2) для $T = 0$, благодаря чему выполняется условие (1) и в контуре развивается асинхронный случайный процесс (аналогично), как и в известном устройстве. Триг-

гер 5 при этом также непрерывно случайным образом переключается. Формирование выходного элемента синхронной случайной последовательности при этом не происходит. В момент действия $T = I$ триггер 5, со случайно установленным состоянием выключается из контура, но контур продолжает свою работу, так как сигнал с выхода усилителя-формирователя 2 проходит на отдельный вход сумматора I через последовательно соединенные коммутаторы 3 и 4, выполняется условие (I), благодаря подаче на вход 9 сигнала настройки X, рассчитанного по формуле (2) для $T = I$. В этот же момент триггер 5 передает своим состоянием 0 случайный символ в выходной формирователь 6. При подаче сигнала опроса на вход 8 формирователь 6 выдает элемент выходной синхронной случайной последовательности. Генерирующий без триггера 5 контур подготавливает случайную фазу для следующего цикла работы.

Аналогичным образом описывается работа устройства и по более подробной схеме, изображенной на чертеже (с учетом конкретной реализации его блоков). В качестве триггера 5 применяется асинхронный RS -триггер с инверсными установочными входами. Формирователь 6 выполнен на T-триггере, счетный вход которого подключен к инверсному выходу триггера 5. В качестве ключа I2 используется переключатель. В рабочем режиме на вход I4 контроля необходимо подать I. При $T = 0$ со входа 7 элемент 4_I И-НЕ закрывается и сигнал с выхода инвертора 3 (в качестве усилителя-формирователя) проходит через элемент 3_2 , единичное плечо триггера 5 и двухходовой сумматор 4_2 на вход двухвходового сумматора I_I. Случайный процесс, действующий в контуре, заставляет случайным образом переключаться и единичное плечо триггера 5, при этом нулевое плечо под действием $T = 0$ находится в единичном (детерминированном) состоянии. Сигнал $T = I$ запирает элемент 3_2 И-НЕ и открывает элемент 4_I И-НЕ, пропуская тем самым сигнал с

выхода инвертора 2 мимо триггера 5 на вход сумматора I и сохраняя рабочий режим контура. В этот момент триггер 5 устанавливается в устойчивое (случайное) состояние $Q = 0, I$. Сигнал Q действует на счетный вход Т-триггера 6, формируя таким образом выходной сигнал при условии действия по входу 8 разрешающего сигнала опроса, равного I. Заметим, что на инверсном выходе триггера 5 формируется тактированная последовательность случайных символов вида $T \vee \bar{Q} = \bar{T} \bar{Q}$, обеспечивая тем самым возможность применения в качестве формирователя 6 простого асинхронного Т-триггера, тогда на вход 8 необходимо подать постоянный разрешающий сигнал опроса, равный I. Кроме того, сигнал с инверсного выхода триггера 5 используют в качестве сигнала настройки, подаваемого на вход 9.

Анализируя инвертирующие свойства блоков 2, 3, 4 и 5, можно записать $A = I$, $B = Q$ и $C = I$. В данной схеме $l = 6$. Подставляя эти значения в формулу (2), получаем $X = \bar{Q}T$, что и требовалось доказать.

В режиме контроля (при наладке или ремонте устройства) цель обратной связи контура необходимо разорвать ключом I2 (в данном случае перемычкой). Тогда рассматриваемое устройство превращается в детерминированный автомат, контроль работоспособности которого осуществляют обычными тестовыми средствами, пользуясь входами 7, 8, I0 и I4, выходом II, выходом триггера 6, а также выходами с остальных промежуточных точек схемы. Подавая определенные двоичные комбинации на входы 7, 8, I0 и I4, обеспечивают для данной конкретной схемы устройства все возможные переходы автомата. Неисправность, выявленная на данном этапе контроля, соответствует неисправности и генератора случайной последовательности (с замкнутой цепью обратной связи) уже как вероятностного автомата.

Описанное конкретное устройство хорошо реализуется на 6-и корпусах цифровых микросхем серии I55, то есть в

качестве блоков 4_2 , I_1 , I_2 , ..., I_{15} используют элементы четырех корпусов микросхем $I55\Pi5$, блоки 2 , 3_1 , 3_2 и 4_1 легко реализуются на одном корпусе микросхемы $IЛБ553$, в качестве триггера 5 используют асинхронную часть (выходной RS -триггер) D -триггера микросхемы $ITK552$, выходной формирователь 6 в этом случае строят на основе второго D -триггера корпуса микросхемы $ITK552$, то есть соединяя его инверсный выход с D -входом, получаем по синхровходу T-триггер, на нулевой установочный вход (D) в рабочем режиме (по входу 8 устройства необходимо подать постоянный разрешающий сигнал опроса, равный I).

Благодаря коммутируемой с помощью ключа $I2$ обратной связи и наличию входов контроля, устройство в режиме контроля допускает достаточно подробную проверку его работоспособности, а в рабочем режиме формирует как асинхронную, так и синхронную (посредством работы блоков 5 и 6) случайные последовательности, что выгодно отличает предлагаемый генератор от известных.

Кроме того, использование в качестве выходного формирователя счетного триггера улучшает статистические характеристики выходного процесса (за счет дополнительного суммирования по модулю два).

Как видно из вышеприведенного примера, предлагаемое изобретение может быть реализовано исключительно на цифровых элементах, что позволяет его изготовление полностью по интегральной технологии цифровых микросхем. Данный технологический эффект определяет дополнительные преимущества предлагаемого устройства по отношению к известным генераторам случайных процессов.

ФОРМУЛА ИЗОБРЕТЕНИЯ

Генератор случайной последовательности, содержащий элемент НЕ, группу из $2n - 1$ ($n = 2, 3, 4 \dots$) сумматоров по модулю два, выход каждого i -го ($i = 1, 2, \dots, 2n - 2$) сумматора по модулю два группы соединен с первым входом $(i + 1)$ -го сумматора по модулю два группы, отсюда следует, что, с целью повышения надежности генератора, он содержит три элемента И-НЕ, сумматор по модулю два, RS-триггер, Т-триггер и элемент И, первый вход которого является первым управляющим входом генератора, выход $(2n - 1)$ -го сумматора по модулю два группы соединен с вторым входом элемента И, выход которого соединен с входом элемента НЕ, выход которого соединен с вторыми входами первых m ($m = 1, 2, \dots$) сумматоров по модулю два группы, вторые входы последующих $2n - 2 - m$ сумматоров по модулю два группы подключены к выходу элемента И, второй вход $(2n - 1)$ -го сумматора по модулю два группы соединен с инверсным выходом RS-триггера и со счетным входом Т-триггера, выход которого является выходом генератора, а синхронизирующий вход Т-триггера является входом "Опрос" генератора, тактовый вход которого соединен с первыми входами первого и второго элементов И-НЕ и с инверсным входом RS-триггера, выход которого соединен с первым входом сумматора по модулю два, выход которого соединен с первым входом первого сумматора по модулю два группы, второй управляющий вход генератора соединен с вторым входом второго элемента И-НЕ, выход которого соединен с первым входом третьего элемента И-НЕ, выход которого соединен с прямым входом RS-триггера, выход элемента НЕ соединен с вторыми входами первого и третьего элементов И-НЕ.

Источники информации, принятые во внимание при экспертизе:

1. Авторское свидетельство СССР № 306558, кл.Н 03 К

5/08, 1971.

2. Авторское свидетельство СССР по заявке
№ 2822848/18-24, кл. G 06 F 7/58, 1979 (прототип).

АННОТАЦИЯ

Изобретение относится к вычислительной технике, технике измерения и связи.

Цель изобретения - повышение надежности генератора.

Эта цель достигается тем, что генератор случайной последовательности содержит элемент НЕ, группу из $2n - 1$ ($n = 2, 3, 4, \dots$) сумматоров по модулю два, выход каждого i -го ($n = 1, 2, \dots, 2n - 2$) сумматора по модулю два группы соединен с первым входом $(i + 1)$ -го сумматора по модулю два группы, три элемента И-НЕ, сумматор по модулю два, RS-триггер, Т-триггер и элемент И, первый вход которого является первым управляющим входом генератора, выход $(2n - 1)$ -го сумматора по модулю два группы соединен с вторым входом элемента И, выход которого соединен с вторыми входами первых m ($m = 1, 2, \dots$) сумматоров по модулю два группы, вторые входы последующих $2n - 2 - m$ сумматоров по модулю два группы подключены к выходу элемента И, второй выход $(2n - 1)$ -го сумматора по модулю два группы соединен с инверсным выходом RS-триггера и со счетным входом Т-триггера, выход которого является выходом генератора.

PŘEDMĚT VYNÁLEZU

Generátor náhodné posloupnosti, obsahující inverter, skupinu $2n-1$ / $n = 2, 3, 4 \dots$ / sumátorů modulo 2, z níž výstup každého i -tého / $i=1, 2 \dots 2n-2$ / sumátoru modulo 2 skupiny je spojen s prvním vstupem / $i+1$ / -tého sumátoru modulo 2 skupiny, vyznačující se tím, že s cílem zvýšení spolehlivosti generátoru, obsahuje tři prvky NAND, sumátor modulo 2, RS-klopný obvod, T-klopný obvod a součinnový prvek, jehož první vstup je prvním řídicím vstupem generátoru, výstup / $2n-1$ / -tého sumátoru modulo 2 skupiny je spojen s druhým vstupem součinnového prvku, jehož výstup je spojen se vstupem invertoru, jehož výstup je spojen s druhými vstupy prvních $m/n = 1, 2 \dots$ / sumátorů modulo 2 skupiny, druhé vstupy dalších $2n-2-m$ sumátorů modulo 2 skupiny jsou připojeny k výstupu součinnového prvku, druhý vstup / $2n-1$ / -tého sumátoru modulo 2 skupiny je spojen s inverzním výstupem RS-klopného obvodu a s přímým vstupem T-klopného obvodu, jehož výstup je výstupem generátoru a synchronizační vstup T-klopného obvodu je vstupem "DOTAZ" generátoru, jehož vstup je spojen s prvními vstupy prvního a druhého prvku NAND a s inverzním vstupem RS-klopného obvodu, jehož výstup je spojen s prvním vstupem sumátoru modulo 2, jehož výstup je spojen s prvním vstupem prvního sumátoru modulo 2 skupiny, druhý řídicí vstup generátoru je spojen s druhým vstupem druhého prvku NAND, jehož výstup je spojen s prvním vstupem třetího prvku NAND, jehož výstup je spojen s přímým vstupem RS-klopného obvodu, výstup invertoru je spojen s druhými vstupy prvního a třetího prvku NAND.

Uznáno vynálezem na základě výsledků expertizy, provedené Státním výborem pro vynálezy a objevy, Moskva, SU.

1 výkres

245279

