



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

220234

(11)

(B1)

(51) Int. Cl.³
B 07 C 5/344

(22) Přihlášeno 13 01 82
(21) (PV 248-82)

(40) Zveřejněno 27 08 82

(45) Vydáno 15 11 85

[751]

Autor vynálezu

HAVEL STANISLAV ing., MAŠEK ANTONÍN, PRAHA

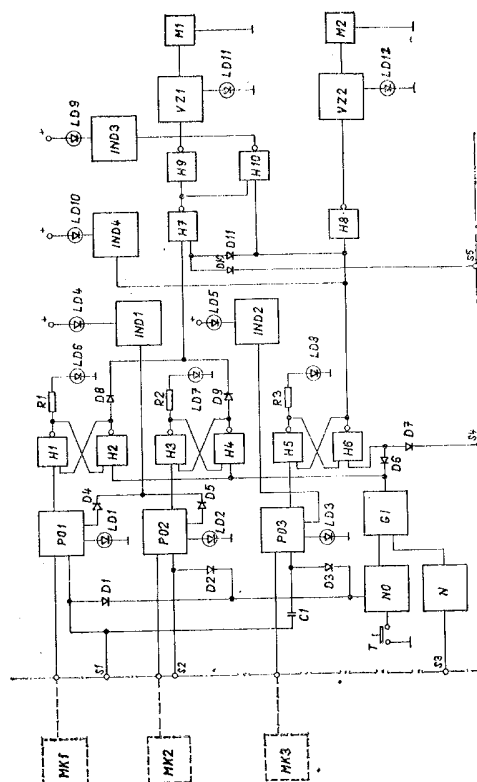
(54) Zapojení paměťových, indikačních a ovládacích obvodů magnetů třídiče

1

Vynález řeší zpracování a vyhodnocování elektrických signálů získaných ze tří různých měřicích kanálů, pomocí kterých je zjišťována kvalita povrchových vrstev ložiskových tělísek. Řeší ovládání posuvných pamětí a magnetů třídícího zařízení v souladu s prioritou přiřazenou zmetkům jednotlivých měřicích kanálů.

Informace o kvalitě povrchu získané v jednotlivých měřicích kanálech jsou zaznamenávány v paměťových obvodech, které jsou řízeny signály určujícími měřicí cyklus stroje. Při ukončení kontroly jsou informace o vadě přesunuty na další paměťové obvody, které jsou těsně před přijmutím nové informace vynulovány. Provedením vhodných vnitřních vazeb je aktivován pouze ten výkonný člen, který ovládá třídící magnet mající nejvyšší prioritu. Stavy jednotlivých paměťových obvodů jsou indikovány elektroluminiscenčními diodami, které umožňují sledování výsledků třídění a správnou funkci.

2



Vynález se týká zapojení paměťových indikačních a ovládacích obvodů magnetů třídiče kontrolních automatů, jako jsou například automaty pro kontrolu kvality povrchových vrstev ložiskových tělísek.

U různých automatů pro kontrolu kvality povrchových vrstev strojních součástí jako jsou například ložisková tělíska, se používá různých typů paměťových, signalizačních a ovládacích obvodů magnetů třídiče, provedených z diskretních součástí. Tyto obvody jsou značně složité, například pro nastavení výchozích stavů při prověrkách funkce a ručním nulováním vyžadují vícenásobné tlačítko s postupným spínáním jednotlivých kontaktů, pro správnou funkci vyžadují výběr některých součástí, jsou pracné při výrobě, komplikované pro ožívování a hledání vyskytnuvších se závad, přičemž známá zapojení neumožňují všechny požadované funkce, jako například blokování magnetů třídiče v souladu s jeho nutnou mechanickou funkcí a požadovanou předností zmetků.

Uvedené nevýhody odstraňuje zapojení paměťových, indikačních a ovládacích obvodů magnetů třídiče, které rozlišují kontrolované součásti na základě informací z různých druhů snímačů, jejichž analogové signály jsou v měřicích kanálech převedeny na logické informace v souladu s kontrolovatelnými parametry, podle vynálezu, jehož podstatou je, že výstup prvního měřicího kanálu je připojen na první vstup prvního paměťového obvodu, na jehož první pomocný výstup je připojena anoda první světelné diody. Její katoda je uzemněna, přičemž na druhý pomocný výstup prvního paměťového obvodu je připojena anoda čtvrté diody a jeho hlavní výstup je spojen s prvním vstupem prvního hradla. Jeho druhý výstup je spojen s výstupem druhého hradla a katodou osmé diody. Výstup prvního hradla je spojen s prvním vstupem druhého hradla a současně s jedním koncem prvního odporu, jehož druhý konec je připojen na anodu šesté světelné diody. Její katoda je uzemněna, výstup druhého měřicího kanálu je připojen na první vstup druhého paměťového obvodu. Na jeho první pomocný výstup je připojena anoda druhé světelné diody, jejíž katoda je uzemněna, přičemž na druhý pomocný výstup druhého paměťového obvodu je připojena anoda páté diody a jeho hlavní výstup je spojen s prvním vstupem třetího hradla. Jeho druhý vstup je spojen s výstupem čtvrtého hradla a katodou deváté diody. Výstup třetího hradla je spojen s prvním vstupem čtvrtého hradla a současně s jedním koncem druhého odporu, jehož druhý konec je připojen na anodu sedmé světelné diody, jejíž katoda je uzemněna. Výstup třetího měřicího kanálu je připojen na první vstup třetího paměťového obvodu, na jehož první pomocný výstup je připojena anoda třetí světelné diody. Její katoda je uzemněna, přičemž druhý pomocný výstup třetího paměťového obvodu je spojen se vstupem druhého indikačního obvodu. Vý-

stup druhého indikačního obvodu je spojen s katodou páté světelné diody, jejíž anoda je připojena na kladné napětí. Hlavní výstup třetího paměťového obvodu je spojen s prvním vstupem pátého hradla, jehož druhý vstup je spojen s výstupem šestého hradla. Výstup pátého hradla je spojen s prvním vstupem šestého hradla a současně s jedním koncem třetího odporu, jehož druhý konec je spojen s anodou osmé světelné diody. Její katoda je uzemněna, první svorka je připojena na druhý vstup prvního paměťového obvodu, současně na anodu první diody a na jeden konec oddělovacího kondenzátoru. Jeho druhý konec je připojen na druhý vstup třetího paměťového obvodu, ke kterému je také připojena anoda třetí diody. Druhá svorka je spojena s druhým vstupem druhého paměťového obvodu a současně s anodou druhé diody. Tlačítko je jedním koncem uzemněno a druhým je spojeno se vstupem nulovacího obvodu.

Jeho pomocný výstup je spojen s katodami první, druhé a třetí diody. Hlavní výstup nulovacího obvodu je přiveden na první vstup generátoru nulovacích impulsů, třetí svorka je připojena na vstup oddělovacího obvodu, jehož výstup je spojen s druhým vstupem generátoru nulovacích impulsů. Výstup generátoru nulovacích impulsů je spojen s druhým vstupem druhého hradla, současně s druhým vstupem čtvrtého hradla a s katodou šesté diody. Čtvrtá svorka je připojena na katodu sedmé diody, jejíž anoda je připojena na druhý vstup šestého hradla a současně na anodu šesté diody. Katody čtvrté diody, páté diody jsou spojeny a připojeny na vstup prvního indikačního obvodu. K jeho výstupu je připojena katoda čtvrté světelné diody, jejíž anoda je připojena na zdroj kladného napětí. Anody osmé diody, deváté diody jsou připojeny na první vstup sedmého hradla a na druhý vstup jsou připojeny anody desáté diody, jedenácté diody. Výstup šestého hradla je připojen na vstup osmého hradla a současně na druhý vstup desátého hradla, katodu jedenácté diody a na vstup čtvrtého indikačního obvodu. Jeho výstup je spojen s katodou desáté světelné diody, jejíž anoda je připojena na kladné napětí. Pátá svorka je spojena s katodou desáté diody, výstup sedmého hradla je připojen na vstup devátého hradla a současně na první vstup desátého hradla. Jeho výstup je spojen se vstupem třetího indikačního obvodu, k jehož výstupu je připojena katoda deváté světelné diody, jejíž anoda je připojena na zdroj kladného napětí.

Výstup devátého hradla je spojen se vstupem prvního výkonového zesilovače, na jehož pomocný výstup je připojena anoda jedenácté světelné diody, jejíž katoda je uzemněna. Na hlavní výstup prvního výkonového zesilovače je připojen jeden konec prvního třídícího magnetu, jehož druhý konec je uzemněn a výstup osmého hradla je spojen se

vstupem druhého výkonového zesilovače. Na jeho pomocný výstup je připojena anoda dvanácté světelné diody, jejíž katoda je uzemněna, na hlavní výstup druhého výkonového zesilovače je připojen jeden konec druhého třídícího magnetu, jehož druhý konec je uzemněn.

Pokrok dosažený vynálezem spočívá v tom, že umožňuje všechny požadované funkce vycházející z nutného konstrukčního řešení mechanické části automatu, například při vícekanálové kontrole kvality povrchu plášťů válcovitých ložiskových tělísek, kde je používán snímač optoelektronický a snímač vířivých proudů zapojení podle vynálezu řídí magnety třídíče tak, že při dobrém tělísku je magnet třídíče přiřazený optoelektrickému kanálu pod proudem a magnet přiřazený kanálu vířivých proudů bez proudu, při vadě vyhodnocené optoelektrickým kanálem jsou oba magnety bez proudu, při vadě vyhodnocené kanálem vířivých proudů, stejně jako při vadě vyhodnocené oběma kanály je magnet přiřazený optoelektrickému kanálu bez proudu a magnet přiřazený kanálu vířivých proudů pod proudem, čímž je zaručena přednost zmetků kanálu vířivých proudů. Další pokrok spočívá zejména v tom, že stavy v důležitých bodech zapojení a stavy magnetů jsou opticky indikovány světelnými diodami, což umožňuje rychlou orientaci při ožiování, provozních kontrolách a vyhledávání závad. Dále je umožněno nastavovat výchozí stavy obvodů při testování a kontrolách tlačítkem s jediným kontaktem a připojovat různé pomocné ovládací a blokovací obvody a provádět snadné a spolehlivé řízení pro otevírání, zavírání a nulování z obvodů pro určování kontrolního cyklu automatu.

Vynález je zobrazen na výkrese, který představuje funkční schéma zapojení paměťových, indikačních a ovládacích obvodů magnetů třídíče.

U paměťových, indikačních a ovládacích obvodů magnetů třídíče je výstup prvního měřicího kanálu **MK1** připojen na první vstup prvního paměťového obvodu **PO1**. Na jeho první pomocný výstup je připojena anoda první světelné diody **LD1**, jejíž katoda je uzemněna, přičemž na druhý pomocný výstup prvního paměťového obvodu **PO1** je připojena anoda čtvrté diody **D4**. Jeho hlavní výstup je spojen s prvním vstupem prvního hradla **H1**, jehož druhý vstup je spojen s výstupem druhého hradla **H2** a katodou osmé diody **D8**. Výstup prvního hradla **H1** je spojen s prvním vstupem druhého hradla **H2** a současně s jedním koncem prvního odporu **R1**. Jeho druhý konec je připojen na anodu šesté světelné diody **LD6**, jejíž katoda je uzemněna. Výstup druhého měřicího kanálu **MK2** je připojen na první vstup druhého paměťového obvodu **PO2**, na jehož první pomocný výstup je připojena anoda druhé světelné diody **LD2**, jejíž anoda je uzemněna. Přitom na druhý pomocný výstup

druhého paměťového obvodu **PO2** je připojena anoda páté diody **D5**. Jeho hlavní výstup je spojen s prvním vstupem třetího hradla **H3**, jehož druhý vstup je spojen s výstupem čtvrtého hradla **H4** a katodou deváté diody **D9**. Výstup třetího hradla **H3** je spojen s prvním vstupem čtvrtého hradla **H4** a současně s jedním koncem druhého odporu **R2**. Jeho druhý konec je připojen na anodu sedmé světelné diody **LD7**, jejíž katoda je uzemněna.

Výstup třetího měřicího kanálu **MK3** je připojen na první vstup třetího paměťového obvodu **PO3**, na jehož první pomocný výstup je připojena anoda třetí světelné diody **LD3**, jejíž katoda je uzemněna.

Přitom druhý pomocný výstup třetího paměťového obvodu **PO3** je spojen se vstupem druhého indikačního obvodu **IND2**. Výstup druhého indikačního obvodu **IND2** je spojen s katodou páté světelné diody **LD5**, jejíž anoda je připojena na kladné napětí. Hlavní výstup třetího paměťového obvodu **PO3** je spojen s prvním vstupem pátého hradla **H5**, jehož druhý vstup je spojen s výstupem šestého hradla **H6**. Výstup pátého hradla **H5** je spojen s prvním vstupem šestého hradla **H6** a současně s jedním koncem třetího odporu **R3**. Jeho druhý konec je spojen s anodou osmé světelné diody **LD8**, jejíž anoda je uzemněna. První svorka **S1** je připojena na druhý vstup prvního paměťového obvodu **PO1** současně na anodu první diody **D1** a na jeden konec oddělovacího kondenzátoru **C1**. Jeho druhý konec je připojen na druhý vstup třetího paměťového obvodu **PO3**, ke kterému je také připojena anoda třetí diody **D3**. Druhá svorka **S2** je spojena s druhým vstupem druhého paměťového obvodu **PO2** a současně s anodou druhé diody **D2**. Tlačítko **T** je jedním koncem uzemněno a druhým je spojeno se vstupem nulovacího obvodu **NO**, jehož pomocný výstup je spojen s katodami první, druhé a třetí diody **D1**, **D2**, **D3**. Hlavní výstup nulovacího obvodu **NO** je přiveden na první vstup generátoru nulovacích impulsů **GI**, třetí svorka **S3** je připojena na vstup oddělovacího obvodu **N**. Jeho výstup je spojen s druhým vstupem generátoru nulovacích impulsů **GI**. Výstup generátoru nulovacích impulsů **GI** je spojen s druhým vstupem druhého hradla **H2**, současně s druhým vstupem čtvrtého hradla **H4** a s katodou šesté diody **D6**. Čtvrtá svorka **S4** je připojena na katodu sedmé diody **D7**, jejíž anoda je připojena na druhý vstup šestého hradla **H6** a současně na anodu šesté diody **D6**. Katody čtvrté diody **D4**, páté diody **D5** jsou spojeny a připojeny na vstup prvního indikačního obvodu **IND1**, k jehož výstupu je připojena katoda čtvrté světelné diody **LD4**, jejíž anoda je připojena na kladné napětí. Anody osmé diody **D8**, deváté diody **D9** jsou připojeny na první vstup sedmého hradla **H7** a na druhý vstup jsou připojeny anody desáté diody **D10**, jedenácté diody **D11**. Výstup šestého hradla **H6** je připojen na vstup

osmého hradla **H8** současně na druhý vstup desátého hradla **H10**, katodu jedenácté diody **D11** a na vstup čtvrtého indikačního obvodu **IND4**. Jeho výstup je spojen s katodou desáté světelné diody **LD10**, jejíž anoda je připojena na kladné napětí. Pátá svorka **S5** je spojena s katodou desáté diody **D10**, výstup sedmého hradla **H7** je připojen na vstup devátého hradla **H9** a současně na první vstup desátého hradla **H10**. Jeho výstup je spojen se vstupem třetího indikačního obvodu **IND3**, k jehož výstupu je připojena katoda deváté světelné diody **LD9**, jejíž anoda je připojena na kladné napětí.

Výstup devátého hradla **H9** je spojen se vstupem prvního výkonového zesilovače **VZ1**, na jehož pomocný výstup je připojena anoda jedenácté světelné diody **LD11**, jejíž katoda je uzemněna. Na hlavní výstup prvního výkonového zesilovače **VZ1** je připojen jeden konec prvního třídícího magnetu **M1**, jehož druhý konec je uzemněn a výstup osmého hradla **H8** je spojen se vstupem druhého výkonového zesilovače **VZ2**. Na jeho pomocný výstup je připojena anoda dvanácté světelné diody **LD12**, jejíž katoda je uzemněna. Na hlavní výstup druhého výkonového zesilovače **VZ2** je připojen jeden konec druhého třídícího magnetu **M2**, jehož druhý konec je uzemněn.

Na první vstup prvního paměťového obvodu **PO1** je přiváděn signál **log 1** z prvního měřicího kanálu **MK1**, který je přiřazen například fotoelektrické stejnosměrné kontrole ložiskových tělísek. Zaznamená-li měřicí kanál **MK1** vadu, signál na prvním vstupu se změní z **log 1** na **log 0**. Tím se změní stavy prvního paměťového obvodu **PO1**, což je indikováno první světelnou diodou **LD1**, která je umístěna na desce plošného spoje. Tento stav je zároveň indikován čtvrtou světelnou diodou **LD4**, která je umístěna na panelu a která je uváděna v činnost přes čtvrtou diodu **D4** a první indikační obvod **IND1**. Na druhý vstup prvního paměťového obvodu **PO1** jsou z první svorky **S1** přiváděny impulsy řídicího signálu. Mají-li úroveň **log 1**, je obvod schopen zaznamenat vadu, mají-li úroveň **log 0**, zaznamenaná vada se vynuluje a paměťový obvod **PO1** je blokován. V okamžiku nulování vady změní hlavní výstup prvního paměťového obvodu **PO1** svou úroveň z **log 1** na **log 0**. Tato změna, která se projeví jako krátký puls o úrovni **log 0**, je přivedena na první vstup prvního hradla **H1**, na jehož výstupu se objeví **log 1**. Tento stav je udržován druhým hradlem **H2**, které má na výstupu **log 0**. Stav výstupu prvního hradla **H1** je indikován šestou světelnou diodou **LD6**, jejíž proud je omezen pomocí prvního odporu **R1**. Výstup druhého hradla **H2** má při zaznamenané vadě úroveň **log 0**. Když není zaznamenaná vada, má úroveň **log 1**. Tento výstup je vyveden přes osmou diodu **D8**.

Paměťový obvod s prvním a druhým hradlem **H1**, **H2** se nuluje krátkým impulsem o úrovni **log 0** z generátoru nulovacích im-

pulsů **G1**, přivedeným na druhý vstup druhého hradla **H2**, čímž se zaznamenaná vada zruší.

Na první vstup druhého paměťového obvodu **PO2** je přiváděn signál **log 1** z druhého měřicího kanálu **MK2**, který je přiřazen například fotoelektrické střídavé kontrole ložiskových tělísek. Zaznamená-li druhý měřicí kanál **MK2** vadu, signál na prvním vstupu druhého paměťového obvodu **PO2** se změní z **log 1** na **log 2**. Tím se změní stavy druhého paměťového obvodu **PO2**, což je indikováno druhou světelnou diodou **LD2** a rovněž čtvrtou světelnou diodou **LD4**, která je umístěna na panelu přístroje a z výstupu druhého paměťového obvodu **PO2** ovládána přes pátou diodu **D5** a první indikační obvod **IND1**.

Na druhý vstup druhého paměťového obvodu **PO2** jsou z druhé svorky **S2** přiváděny impulsy řídicího signálu. Mají-li úroveň **log 1**, je obvod schopen zaznamenat vadu a při **log 0** v případě, že byla předtím zaznamenaná vada, mají-li úroveň **log 0**, zaznamenaná vada se nuluje a paměťový obvod **PO2** je blokován. V okamžiku nulování vady změní hlavní výstup druhého paměťového obvodu **PO2** svou úroveň z **log 1** na **log 0**. Tato změna, která se projeví jako krátký puls o úrovni **log 0**, je přivedena na první vstup třetího hradla **H3**, na jehož výstupu se objeví **log 1**. Tento stav je udržován čtvrtým hradlem **H4**, které má na výstupu **log 0**. Stav výstupu třetího hradla **H3** je indikován sedmou světelnou diodou **LD6**, jejíž proud je omezen pomocí druhého odporu **R2**. Výstup čtvrtého hradla **H4** má při zaznamenané vadě úroveň **log 0**. Když není zaznamenaná vada, má úroveň **log 1**. Tento výstup je vyveden přes devátou diodu **D9**.

Paměťový obvod s třetím a čtvrtým hradlem **H3**, **H4** se nuluje krátkým impulsem o úrovni **log 0** z generátoru nulovacích impulsů **G1** přivedeným na druhý vstup čtvrtého hradla **H4**, čímž se zaznamenaná vada zruší.

Na první vstup třetího paměťového obvodu **PO3** je přiváděn signál **log 1** z třetího měřicího kanálu **MK3**, který je přiřazen například kontrole trhlín ložiskových tělísek. Zaznamená-li měřicí kanál **MK3** vadu, signál na prvním vstupu třetího paměťového obvodu **PO3** se změní z **log 1** na **log 0**. Tím se změní stav třetího paměťového obvodu **PO3**, což je indikováno třetí světelnou diodou **LD3** a rovněž pátou světelnou diodou **LD5**, která je ovládána přes druhý indikační obvod **IND2**.

Na druhém vstupu třetího paměťového obvodu **PO3** je úroveň **log 1**. Pouze při změně impulsů řídicího signálu z **log 1** na **log 0**, přiváděných přes oddělovací kondenzátor **C1** z první svorky **S1**, je na druhém vstupu krátký impuls **log 0**. Obvod je schopen zaznamenat vadu a pouze v krátkém časovém úseku při **log 0** se obvod blokuje a vy-

nuluje v případě, že byla předtím zaznamenána vada.

V okamžiku zrušení vady výstup třetího paměťového obvodu **PO3** mění úroveň z **log 1** na **log 0**. Tato změna, která se projeví jako krátký puls o úrovni **log 0**, je přivedena na první vstup pátého hradla **H5**, na jehož výstupu se objeví **log 1** a tento stav je udržován šestým hradlem **H6**, které má na výstupu **log 0**. Stav výstupu pátého hradla **H5** je indikován osmou světelnou diodou **LD8**, jejíž proud je omezen pomocí třetího odporu **R3**. Výstup šestého hradla **H6** má při zaznamenané vadě úroveň **log 0**. Když vada zaznamenaná není, má úroveň **log 1**.

Paměťový obvod s pátým a šestým hradlem **H5**, **H6** se nuluje krátkým impulsem o úrovni **log 0** z generátoru nulovacích impulsů **GI**, přivedeným přes šestou diodu **D6** na druhý vstup šestého hradla **H6**, čímž se zaznamenaná vada zruší. Při vedení **log 0** z čtvrté svorky **S4** přes sedmou diodu **D7** na druhý vstup šestého hradla **H6**, umožňuje samostatné nulování a blokování paměťového obvodu s pátým a šestým hradlem **H5**, **H6**.

Po ukončení měřicího cyklu se z předcházejících řídících obvodů přivede na první svorku **S1 log 0** a tím se vynuluje první a třetí paměťový obvod **PO1**, **PO3**. Přivedením **log 0** na druhou svorku **S2** se nuluje druhý paměťový obvod **PO2**. Na třetí svorku **S3** se přivede po ukončení kontrolního cyklu **log 0** a tím se přes oddělovací obvod **N** spustí generátor nulovacích impulsů **GI**, který vytváří krátké impulsy, nulující obvody s prvním až šestým hradlem **H1 — H6**.

Přivedením **log 0** na čtvrtou svorku **S4** se umožňuje přes sedmou diodu **D7** samostatně nulovat i blokovat obvod s pátým a šestým hradlem **H5**, **H6**. Při manuálním stisknutí jednoduchého tlačítka **T** se na výstupu nulovacího obvodu **NO** objeví **log 0** a tím se vynuluje první, druhý i třetí paměťový obvod **PO1**, **PO2**, **PO3**, při uvolnění tlačítka **T** se spustí generátor nulovacích impulsů **GI**, který krátkým impulsem o úrovni **log 0** vynuluje obvody s prvním až šestým hradlem **H1 — H6**.

Obvody určující přednost kontroly třetího měřicího kanálu **MK3**, kontrola trhlín, před prvním a druhým měřicím kanálem **MK1**, **MK2**, fotoelektrické kontroly, jsou tvořeny sedmým, osmým, devátým a desátým hradlem **H7 — H10**. Není-li zaznamenaná žádná

vada, je přiváděna **log 1** na první vstup sedmého hradla **H7** a na vstup osmého hradla **H8**. První třídící magnet **M1** je sepnut a druhý třídící magnet **M2** rozepnut. Bude-li v prvním nebo druhém měřicím kanále **MK1**, **MK2** informace o vadě, na prvním vstupu sedmého hradla **H7** bude **log 0** a první třídící magnet **M1** bude odpojen. Objeví-li se vada ve třetím měřicím kanále **MK3**, bude na vstupu osmého hradla **H8 log 0** a druhý třídící magnet **M2** bude sepnut. Je-li na vstupu osmého hradla **H8 log 0**, přes jedenáctou diodu **D11** se přivede **log 0** i na druhý vstup sedmého hradla **H7** a první třídící magnet **M1** bude vždy rozpojen i když na první vstup sedmého hradla **H7** bude přiváděna **log 1** nebo **log 0**. Bude-li na prvním vstupu sedmého hradla **H7 log 1** a na vstupu osmého hradla **H8 log 1** devátá i desátá světelná dioda **LD9**, **LD10**, které jsou umístěny na panelu přístroje, nebudou svítit. Objeví-li se na prvním vstupu sedmého hradla **H7 log 0** přes desáté hradlo **H10** a přes třetí indikační obvod **IND3** se rozsvítí devátá světelná dioda **LD9** a když se objeví i na vstupu osmého hradla **H8 log 0** přes čtvrtý indikační obvod **IND4** se rozsvítí desátá světelná dioda **LD10**, ze vstupu osmého hradla **H8** se **log 0** dostane na druhý vstup desátého hradla **H10** a přes toto hradlo se vypne devátá světelná dioda **LD9**.

Deváté hradlo **H9** je zapojeno jako invertor před vstupem prvního výkonového zesilovače **VZ1**, který z hlavního výstupu ovládá první třídící magnet **M1**, jehož sepnutý stav je indikován jedenáctou světelnou diodou **LD11**, která je napájena z pomocného výstupu prvního výkonového zesilovače **VZ1**.

Osmé hradlo **H8** je zapojeno jako invertor před vstupem druhého výkonového zesilovače **VZ2**, který z hlavního výstupu ovládá druhý třídící magnet **M2**, jehož sepnutý stav je indikován dvanáctou světelnou diodou **LD12**, která je napájena z pomocného výstupu druhého výkonového zesilovače **VZ2**. Přivedením **log 0** na pátou svorku **S5** se přes desátou diodu **D10** přivede **log 0** i na druhý vstup sedmého hradla **H7** a tím se rozpojí první třídící magnet **M1**. Pátá svorka **S5** se používá ve spojení s třídícím automatem a dojde-li k poruše funkce automatu, vyšle snímač signál **log 0** a všechna tříděná tělíska budou vytříděna jako vadná.

PŘEDMĚT VYNÁLEZU

Zapojení paměťových, indikačních a ovládacích obvodů magnetů třídíče, vyznačené tím, že výstup prvního měřicího kanálu (**MK1**) je připojen na první vstup prvního paměťového obvodu (**PO1**), na jehož první pomocný výstup je připojena anoda první světelné diody (**LD1**), jejíž katoda je uzemněna, přičemž na druhý pomocný výstup prvního paměťového obvodu (**PO1**) je připojena anoda čtvrté diody (**D4**) a jeho hlavní výstup je

spojen s prvním vstupem prvního hradla (**H1**), jehož druhý vstup je spojen s výstupem druhého hradla (**H2**) a katodou osmé diody (**D8**), výstup prvního hradla (**H1**) je spojen s prvním vstupem druhého hradla (**H2**) a současně s jedním koncem prvního odporu (**R1**), jehož druhý konec je připojen na anodu šesté světelné diody (**LD6**), jejíž katoda je uzemněna, výstup druhého měři-

ciho kanálu (MK2) je připojen na první vstup druhého paměťového obvodu (PO2), na jehož první pomocný výstup je připojena anoda druhé světelné diody (LD2), jejíž katoda je uzemněna, přičemž na druhý pomocný výstup druhého paměťového obvodu (PO2) je připojena anoda páté diody (D5) a jeho hlavní výstup je spojen s prvním vstupem třetího hradla (H3), jehož druhý vstup je spojen s výstupem čtvrtého hradla (H4) a katodou deváté diody (D9), výstup třetího hradla (H3) je spojen s prvním vstupem čtvrtého hradla (H4) a současně s jedním koncem druhého odporu (R2), jehož druhý konec je připojen na anodu sedmé světelné diody (LD7), jejíž katoda je uzemněna, výstup třetího měřicího kanálu (MK3) je připojen na první vstup třetího paměťového obvodu (PO3), na jehož první pomocný výstup je připojena anoda třetí světelné diody (LD3), jejíž katoda je uzemněna, přičemž druhý pomocný výstup třetího paměťového obvodu (PO3) je spojen se vstupem druhého indikačního obvodu (IND2), výstup druhého indikačního obvodu (IND2) je spojen s katodou páté světelné diody (LD5), jejíž katoda je připojena na kladné napětí, hlavní výstup třetího paměťového obvodu (PO3) je spojen s prvním vstupem pátého hradla (H5), jehož druhý vstup je spojen s výstupem šestého hradla (H6), výstup pátého hradla (H5) je spojen s prvním vstupem šestého hradla (H6) a současně s jedním koncem třetího odporu (R3), jehož druhý konec je spojen s anodou osmé světelné diody (LD8), jejíž katoda je uzemněna, první svorka (S1) je připojena na druhý vstup prvního paměťového obvodu (PO1) současně na anodu první diody (D1) a na jeden konec oddělovacího kondenzátoru (C1), jehož druhý konec je připojen na druhý vstup třetího paměťového obvodu (PO3), ke kterému je také připojena anoda třetí diody (D3), druhá svorka (S2) je spojena s druhým vstupem druhého paměťového obvodu (PO2) a současně s anodou druhé diody (D2), tlačítko (T) je jedním koncem uzemněno a druhým je spojeno se vstupem nulovacího obvodu (NO), jehož pomocný výstup je spojen s katodami první, druhé a třetí diody (D1, D2, D3), hlavní výstup nulovacího obvodu (NO) je přiveden na první vstup generátoru nulovacích impulsů (GI), třetí svor-

ka (S3) je připojena na vstup oddělovacího obvodu (N), jehož výstup je spojen s druhým vstupem generátoru nulovacích impulsů (GI), výstup generátoru nulovacích impulsů (GI) je spojen s druhým vstupem druhého hradla (H2), současně s druhým vstupem čtvrtého hradla (H4) a s katodou šesté diody (D6), čtvrtá svorka (S4) je připojena na katodu sedmé diody (D7), jejíž anoda je připojena na druhý vstup šestého hradla (H6) a současně na anodu šesté diody (D6), katody čtvrté diody (D4), páté diody (D5) jsou spojeny a připojeny na vstup prvního indikačního obvodu (IND1), k jehož výstupu je připojena katoda čtvrté světelné diody (LD4), jejíž anoda je připojena na zdroj kladného napětí, anody osmé diody (D8), deváté diody (D9) jsou připojeny na první vstup sedmého hradla (H7) a na druhý vstup jsou připojeny anody desáté diody (D10), jedenácté diody (D11), výstup šestého hradla (H6) je připojen na vstup osmého hradla (H8) a současně na druhý vstup desátého hradla (H10), katodu jedenácté diody (D11) a na vstup čtvrtého indikačního obvodu (IND4), jehož výstup je spojen s katodou desáté světelné diody (LD10), jejíž anoda je připojena na kladné napětí, pátá svorka (S5) je spojena s katodou desáté diody (D10), výstup sedmého hradla (H7) je připojen na vstup devátého hradla (H9) a současně na první vstup desátého hradla (H10), jehož výstup je spojen se vstupem třetího indikačního obvodu (IND3), k jehož výstupu je připojena katoda deváté světelné diody (LD9), jejíž anoda je připojena na zdroj kladného napětí, výstup devátého hradla (H9) je spojen se vstupem prvního výkonového zesilovače (VZ1), na jehož pomocný výstup je připojena anoda jedenácté světelné diody (LD11), jejíž katoda je uzemněna, na hlavní výstup prvního výkonového zesilovače (VZ1) je připojen jeden konec prvního třídícího magnetu (M1), jehož druhý konec je uzemněn a výstup osmého hradla (H8) je spojen se vstupem druhého výkonového zesilovače (VZ2), na jehož pomocný výstup je připojena anoda dvanácté světelné diody (LD12), jejíž katoda je uzemněna, na hlavní výstup druhého výkonového zesilovače (VZ2) je připojen jeden konec druhého třídícího magnetu (M2), jehož druhý konec je uzemněn.

