



(12) 发明专利

(10) 授权公告号 CN 103105711 B

(45) 授权公告日 2016. 04. 06

(21) 申请号 201210446168. 6

(22) 申请日 2012. 11. 09

(30) 优先权数据

2011-245103 2011. 11. 09 JP

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 永野慎吾 岛村武志 外德仁

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 何立波 张天舒

(56) 对比文件

CN 1905166 A, 2007. 01. 31,

CN 1905166 A, 2007. 01. 31,

CN 101078841 A, 2007. 11. 28,

TW 460731 B, 2001. 10. 21,

TW 505813 B, 2002. 10. 11,

审查员 王明超

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

H01L 27/02(2006. 01)

H01L 27/12(2006. 01)

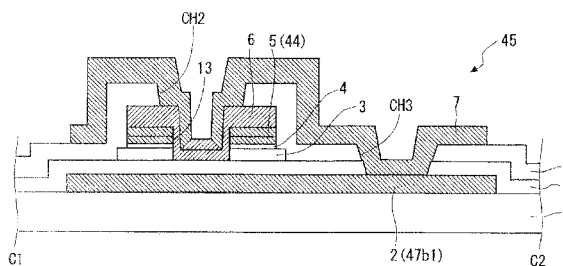
权利要求书2页 说明书15页 附图23页

(54) 发明名称

布线构造和具备其的薄膜晶体管阵列基板以及显示装置

(57) 摘要

本发明涉及布线构造和具备其的薄膜晶体管阵列基板以及显示装置。提供一种能抑制在透明导电膜上的绝缘膜的膜浮动的发生并且能得到透明导电膜和金属膜的良好电连接性的布线构造。在分别作为布线发挥作用的第一导电膜(2)和第二导电膜(5)连接的布线变换部(45)中,在第二导电膜(5)的内侧形成挖通部(13)。设置在第二导电膜(5)之上的第一透明导电膜(6)以覆盖第二导电膜(5)的上表面以及露出到挖通部(13)中的端面并且不覆盖第二导电膜(5)的外周端面的方式形成。通过第一透明导电膜(6)的上层的第二透明导电膜(7)与第二导电膜(5)和第一导电膜(2)连接,从而第一导电膜(2)和第二导电膜(5)电连接。



1. 一种布线构造,其特征在于,具备:
第二导电膜;
挖通部,在俯视图中形成在所述第二导电膜的内侧;
第一透明导电膜,以覆盖所述第二导电膜的上表面和露出到所述挖通部中的所述第二导电膜的端面并且不覆盖所述第二导电膜的外周端面的方式形成;
绝缘膜,形成在所述第一透明导电膜上;
第一接触孔,形成于所述绝缘膜,到达所述第一透明导电膜;以及
第二透明导电膜,形成在所述绝缘膜上,经由所述第一接触孔连接于所述第一透明导电膜。
2. 根据权利要求1所述的布线构造,其中,
所述第二导电膜是层叠有不同种类的导电性的膜的层叠膜。
3. 根据权利要求1或权利要求2所述的布线构造,其中,
所述第一接触孔以在俯视图中内包所述挖通部的方式形成。
4. 根据权利要求1或权利要求2所述的布线构造,其中,
所述第一接触孔形成在与所述挖通部不同的位置。
5. 根据权利要求1或权利要求2所述的布线构造,其中,
在所述第二导电膜的下方还具备与该第二导电膜电连接的半导体膜。
6. 根据权利要求1或权利要求2所述的布线构造,其中,
在所述第二导电膜的下方未形成有半导体膜。
7. 根据权利要求1或权利要求2所述的布线构造,其中,
还具备:第一导电膜,与所述绝缘膜相比形成在下方,与所述第二导电膜是不同的层,
所述第二透明导电膜经由形成于所述绝缘膜的第二接触孔连接于所述第一导电膜。
8. 一种薄膜晶体管阵列基板,其中,具备权利要求1或权利要求2所述的布线构造。
9. 一种显示装置,其中,具备使用权利要求8所述的薄膜晶体管阵列基板而形成的显示面板。
10. 一种布线构造,其特征在于,具备:
第二导电膜;
挖通部,在俯视图中形成在所述第二导电膜的内侧;以及
第一透明导电膜,以覆盖所述第二导电膜的上表面和露出到所述挖通部中的所述第二导电膜的端面并且不覆盖所述第二导电膜的外周端面的方式形成,
在所述第二导电膜的下方未形成有半导体膜。
11. 一种布线构造,其特征在于,具备:
第二导电膜;
挖通部,在俯视图中形成在所述第二导电膜的内侧;
第一透明导电膜,以覆盖所述第二导电膜的上表面并且不覆盖露出到所述挖通部中的所述第二导电膜的端面以及所述第二导电膜的外周端面的方式形成;
绝缘膜,形成在所述第一透明导电膜上;
第一接触孔,形成于所述绝缘膜,以在俯视图中内包所述挖通部的方式形成;以及
第二透明导电膜,形成在所述绝缘膜上,经由所述第一接触孔连接于露出到所述挖通

部中的所述第二导电膜的端面。

12. 根据权利要求 11 所述的布线构造, 其中,

所述第二导电膜是层叠有不同种类的导电性的膜的层叠膜。

13. 根据权利要求 11 或权利要求 12 所述的布线构造, 其中,

在所述第二导电膜的下方还具备与该第二导电膜电连接的半导体膜。

14. 根据权利要求 11 或权利要求 12 所述的布线构造, 其中,

在所述第二导电膜的下方未形成有半导体膜。

15. 根据权利要求 11 或权利要求 12 所述的布线构造, 其中,

还具备 : 第一导电膜, 与所述绝缘膜相比形成在下方, 与所述第二导电膜是不同的层, 所述第二透明导电膜经由形成于所述绝缘膜的第二接触孔连接于所述第一导电膜。

16. 一种薄膜晶体管阵列基板, 其中, 具备权利要求 11 或权利要求 12 所述的布线构造。

17. 一种显示装置, 其中, 具备使用权利要求 16 所述的薄膜晶体管阵列基板而形成的显示面板。

布线构造和具备其的薄膜晶体管阵列基板以及显示装置

技术领域

[0001] 本发明涉及配设在例如液晶显示装置的显示面板等的、包含透明导电膜的布线的布线构造。

背景技术

[0002] 近年来,作为能够兼顾宽视角和高透射率这样的特征的液晶模式,对 FFS (Fringe Field Switching:边缘场开关)模式的液晶显示装置的采用正迅速扩大。FFS 模式的 TFT 阵列基板例如像下述的专利文献 1 所示出的那样,包含两层透明导电膜隔着绝缘膜重叠的构造。与此相对,一般的 TN (Twisted Nematic:扭曲向列)模式的 TFT 阵列基板所具有的透明导电膜为一层。因此,FFS 模式的 TFT 阵列基板的制造所需要的照相凸版工序数与一般的 TN 模式的 TFT 阵列基板的制造相比较,增加至少一个工序。

[0003] 作为对该工序数增加的对策,例如在下述的专利文献 2 中公开了以下技术:通过设计在 FFS 模式的 TFT 阵列基板设置的透明导电膜图案的配置,从而减少需要的照相凸版工序数。在专利文献 2 中公开的 FFS 模式的 TFT 阵列基板的结构能够使用与一般的 TN 模式的 TFT 阵列基板的制造相同数量的照相凸版工序来形成。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献 1:日本专利第 3826217 号公报;

[0007] 专利文献 2:日本特愿 2010-191410 号公报。

[0008] 发明要解决的课题

[0009] 如上所述,FFS 模式的 TFT 阵列基板具备两层透明导电膜隔着绝缘膜重叠的构造。在该情况下,存在以下情况:在下层的透明导电膜产生的应力和在其上层的绝缘膜产生的应力的平衡未被保持,发生上层的绝缘膜在透明导电膜的端部等剥离的被称为“膜浮动”或“膜剥落”的现象(以下统称为“膜浮动”)。

[0010] 该膜浮动的发生频度还与透明导电膜的图案密度有关系,在 TFT 阵列基板中的显示区域外侧的框缘区域等透明导电膜的图案密度比较疏的区域中,例如在外部连接端子部、布线变换部等,发生频度变高。因为在发生了绝缘膜的膜浮动的部分中会失去绝缘膜作为保护膜的功能,所以膜浮动成为引起电极耐腐蚀性的降低、绝缘破坏的发生等在 TFT 阵列基板的制造中的成品率的降低、以及 TFT 阵列基板的可靠性的降低的主要原因。因此,为了得到成品率和可靠性高的 TFT 阵列基板,对绝缘膜的膜浮动的对策是有效的。

[0011] 在专利文献 2 中,为了使 FFS 模式的 TFT 阵列基板的照相凸版工序数为与一般的 TN 模式的 TFT 阵列基板相同的数量,采用了在成为源极布线的金属膜图案上未隔着绝缘膜配置透明导电膜的结构。在该结构中,在 TFT 阵列基板上的透明导电膜图案的面积变大,绝缘膜的膜浮动的发生频度可能变高,因此膜浮动的对策变得更加重要。

[0012] 此外,在专利文献 2 的 TFT 阵列基板中,需要金属膜和透明导电膜作为电气相同的电极或布线发挥作用,因此金属膜和透明导电膜的电连接性变得重要。例如,因为在 ITO

(Indium Tin Oxide: 铟锡氧化物) 等的透明电极和 Al 之间不能容易地得到良好的电连接性, 所以在需要在最上层为 Al 类金属的层叠膜之上配设 ITO 的透明导电膜的情况下会成为问题。本发明者确认了以下情况: 在使用了具有在 Al 上配置 ITO 的布线构造的 TFT 阵列基板的液晶显示装置中, 对 TFT 阵列基板的不同的层的布线彼此进行连接的布线变换部的电阻上升, 引起线缺陷等显示异常。

[0013] 另一方面, 因为 Al 类薄膜的电阻值低, 所以 Al 类薄膜对 TFT 阵列基板的信号布线的应用与液晶显示装置的高分辨率化和大画面化一起正在扩大。因此, 在 FFS 模式的 TFT 阵列基板的开发中, 使透明导电膜和金属膜、特别是在上表面具有 Al 类薄膜的层叠膜之间的电连接性提高成为重要的课题。

发明内容

[0014] 本发明是为了解决以上那样的课题而完成的, 其目的在于, 提供一种能抑制在透明导电膜上的绝缘膜的膜浮动的发生并且能得到透明导电膜和金属膜的良好电连接性的布线构造和具备该布线构造的 TFT 阵列基板以及液晶显示装置。

[0015] 用于解决课题的方案

[0016] 本发明的布线构造具备: 第二导电膜; 挖通部, 在俯视图中形成在所述第二导电膜的内侧; 以及第一透明导电膜, 以覆盖所述第二导电膜的上表面和露出到所述挖通部中的所述第二导电膜的端面并且不覆盖所述第二导电膜的外周端面的方式形成。

[0017] 发明效果

[0018] 根据本发明, 能防止应力集中在第一透明导电膜的端部, 并且能抑制在该第一透明导电膜之上设置的绝缘膜的膜浮动的发生。此外, 因为第一透明导电膜与露出到挖通部内的第二导电膜的端面连接, 所以即使第二导电膜的最上层与第一透明导电膜的电连接性差, 也能利用其它层得到良好的电连接性。

附图说明

[0019] 图 1 是表示在本发明实施方式的液晶显示装置中使用的 TFT 阵列基板的结构的平面图。

[0020] 图 2 是表示本发明实施方式的液晶显示装置的截面图。

[0021] 图 3 是本发明实施方式的 TFT 阵列基板的显示区域的平面图。

[0022] 图 4 是本发明实施方式的 TFT 阵列基板的显示区域的截面图。

[0023] 图 5 是实施方式 1 的 TFT 阵列基板的布线变换部的平面图。

[0024] 图 6 是实施方式 1 的 TFT 阵列基板的源极布线的延伸部分的截面图。

[0025] 图 7 是实施方式 1 的 TFT 阵列基板的布线变换部的截面图。

[0026] 图 8 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

[0027] 图 9 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

[0028] 图 10 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

[0029] 图 11 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

[0030] 图 12 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

[0031] 图 13 是用于说明实施方式 1 的 TFT 阵列基板的制造方法的工序图。

- [0032] 图 14 是应用了本发明的源极布线的截面图。
- [0033] 图 15 是表示在对源极布线应用了本发明的情况下的在源极布线上的挖通部的布局的一个例子的图。
- [0034] 图 16 是实施方式 2 的 TFT 阵列基板的布线变换部的平面图。
- [0035] 图 17 是实施方式 2 的 TFT 阵列基板的布线变换部的截面图。
- [0036] 图 18 是实施方式 3 的 TFT 阵列基板的布线变换部的平面图。
- [0037] 图 19 是实施方式 3 的 TFT 阵列基板的布线变换部的截面图。
- [0038] 图 20 是实施方式 4 的 TFT 阵列基板的布线变换部的平面图。
- [0039] 图 21 是实施方式 4 的 TFT 阵列基板的布线变换部的截面图。
- [0040] 图 22 是实施方式 5 的 TFT 阵列基板的布线变换部的平面图。
- [0041] 图 23 是实施方式 5 的 TFT 阵列基板的布线变换部的截面图。
- [0042] 图 24 是实施方式 6 的 TFT 阵列基板的布线变换部的平面图。
- [0043] 图 25 是实施方式 6 的 TFT 阵列基板的布线变换部的截面图。

具体实施方式

[0044] 以下,说明本发明的优选的实施方式,但是本发明的应用不限于此。此外,为了便于说明,适当地省略或简化说明以及附图的记载。例如,附图是示意性的,不特别指定附图中所示出的结构要素的正确的大小等。此外,在各图中标注有相同附图标记的要素分别表示相同的要素,关于它们省略重复的说明。

[0045] <实施方式 1>

[0046] 首先,示出能应用本发明的布线构造的液晶显示装置的结构例。图 1 是表示构成本发明实施方式的液晶显示装置的 TFT 阵列基板 100 的平面图。如图 1 所示,该 TFT 阵列基板 100 具备在基板 1 上呈阵列状(矩阵状)配设的、成为图像的显示单位的像素 50。在各像素 50 配置向像素电极(未图示)供给显示电压的开关元件即 TFT51。将由装载有 TFT51 的基板 1 构成的构件称为“TFT 阵列基板”是因为 TFT51 按每个像素 50 排列成阵列状。基板 1 例如由玻璃基板或半导体基板构成。

[0047] TFT 阵列基板 100 具有:作为 TFT51 排列成阵列状的区域的阵列区域 41(图 1 中的虚线矩形的内侧)和包围阵列区域 41 的框缘区域 42(图 1 中的虚线矩形的外侧)。在液晶显示装置中,阵列区域 41 对应于作为显示图像的区域的显示区域。以下,将阵列区域 41 称为“显示区域 41”。

[0048] 在 TFT 阵列基板 100 的显示区域 41 中形成有多个栅极布线(扫描信号线)43 和多个源极布线(显示信号线)44。多个栅极布线 43 分别平行地延伸,同样地,多个源极布线 44 分别平行地延伸。栅极布线 43 和源极布线 44 以相互交叉的方式进行配设。每个被相邻的一对栅极布线 43 和相邻的一对源极布线 44 包围的区域为像素 50。因此,在显示区域 41 中像素 50 排列成矩阵状。

[0049] 在 TFT 阵列基板 100 的框缘区域 42 中,配设有扫描信号驱动电路 46a、显示信号驱动电路 46b、布线变换部 45、引出布线 47a1、47a2、47b1、47b2 以及外部连接端子 48a1、48a2、48b1、48b2 等。

[0050] 栅极布线 43 延伸设置到显示区域 41 外侧的框缘区域 42,并且由在与该栅极布线

43 同一布线层(第一导电膜)形成的引出布线 47a1 引出到 TFT 阵列基板 100 的端部。由引出布线 47a1 引出的栅极布线 43 经由外部连接端子 48a1 连接于扫描信号驱动电路 46a。

[0051] 源极布线 44 延伸设置到显示区域 41 外侧的框缘区域 42, 并且在布线变换部 45 电连接于在与栅极布线 43 同一布线层(第一导电膜)形成的引出布线 47b1, 由该引出布线 47b1 引出到 TFT 阵列基板 100 的端部。由引出布线 47b1 引出的源极布线 44 经由外部连接端子 48b1 连接于显示信号驱动电路 46b。

[0052] 在扫描信号驱动电路 46a 的附近配设有外部布线 49a, 扫描信号驱动电路 46a 和外部布线 49a 之间经由引出布线 47a2 和外部连接端子 48a2 连接。此外, 在显示信号驱动电路 46b 的附近配设有外部布线 49b, 显示信号驱动电路 46b 和外部布线 49b 之间经由引出布线 47b2 和外部连接端子 48b2 连接。上述的外部布线 49a、49b 例如是 FPC (Flexible Printed Circuit; 柔性印刷电路) 等布线基板。

[0053] 经由外部布线 49a 以及引出布线 47a2 向扫描信号驱动电路 46a 供给来自外部的各种信号。经由外部布线 49b 以及引出布线 47b2 向显示信号驱动电路 46b 供给来自外部的各种信号。

[0054] 扫描信号驱动电路 46a 基于从外部供给的控制信号向栅极布线 43 供给栅极信号(扫描信号)。该栅极信号是依次选择各个栅极布线 43 的信号。显示信号驱动电路 46b 基于从外部供给的控制信号、显示数据, 与各栅极布线 43 被选择的定时同步地向各个源极布线 44 供给显示信号。通过该工作, 将与显示数据对应的显示电压供给到每个像素 50。

[0055] 对每个像素 50 设置至少一个 TFT51。TFT51 配置在源极布线 44 和栅极布线 43 的交点附近, TFT51 的栅极电极连接于栅极布线 43, 源极电极连接于源极布线 44。TFT51 响应于从栅极布线 43 供给的栅极信号而导通, 将从源极布线 44 供给的显示电位施加到漏极电极所连接的像素电极。

[0056] 在 FFS 模式的 TFT 阵列基板 100 上, 不仅配设有像素电极, 还配设有隔着绝缘膜与该像素电极相向配置的相向电极(共同电极)。通常, 像素电极为平板状, 共同电极为梳齿状(具有多个狭缝(slit)的形状)。向相向电极施加共同电位, 在像素电极和相向电极之间产生与显示电压(显示电位和共同电位之差)对应的边缘电场。再有, 关于像素 50 的结构细节在后面进行叙述。

[0057] 接着, 对实施方式 1 的液晶显示装置的整体结构进行说明。图 2 是表示包含上述 TFT 阵列基板 100 的液晶显示装置的整体结构的截面图。如图 2 那样, 液晶显示装置具有在相向配置的 TFT 阵列基板 100 和相向基板 60 之间密封有液晶层 62 的构造。

[0058] 相向基板 60 相对于 TFT 阵列基板 100 配置在液晶显示装置的前表面侧(可视侧)。在相向基板 60 形成有滤色器(color filter) 64、黑矩阵(BM) 63 等。相向基板 60 通常被称为“滤色器基板”。

[0059] 在 TFT 阵列基板 100 和相向基板 60 各自的液晶层 62 侧的表面形成定向膜 61。此外, 在 TFT 阵列基板 100 的背面侧(可视侧的相反侧)和相向基板 60 的前表面侧分别设置偏光板 65。由这些 TFT 阵列基板 100、相向基板 60、液晶层 62 以及偏光板 65 构成液晶显示面板。

[0060] 进而, 在液晶显示面板的背面侧隔着相位差板等光学膜 66 配置背光灯单元(back light unit) 67, 将它们收容在由树脂或金属等构成的框架(未图示)中, 由此构成液晶显示

装置。

[0061] 关于通过偏光板 65 成为直线偏振光的光,其偏振状态由于液晶层 62 而发生变化。在 FFS 模式的液晶显示装置中,利用在 TFT 阵列基板 100 的像素电极和相向电极之间产生的边缘电场驱动液晶层 62 (使液晶层 62 的定向方向变化),由此使通过液晶层 62 的光的偏振状态变化。

[0062] 更具体地说,来自背光灯单元 67 的光由于液晶显示面板背面侧的偏光板 65 而成为直线偏振光。该直线偏振光通过液晶层 62,由此偏振状态发生变化,由此通过液晶显示面板的前表面侧的偏光板 65 的光量发生变化。也就是说,从背光灯单元 67 射出并且在液晶显示面板中透射的透射光中的、通过前表面侧的偏光板 65 的光的量发生变化。液晶层 62 的定向方向根据被施加的显示电压而发生变化。因此,通过控制显示电压,从而能使通过前表面侧的偏光板 65 的光量变化。因此,通过对每个像素 50 使显示电压变化,从而能显示期望的图像。

[0063] 接着,使用图 3 以及图 4 对实施方式 1 的 TFT 阵列基板 100 的显示区域 41 的详细结构进行说明。图 3 是位于 TFT 阵列基板 100 的显示区域 41 的中央部附近的像素 50 的平面图,图 4 是沿着图 3 中的 A1-A2 线的截面图。再有,除了位于显示区域 41 的最外周的像素以外,像素 50 的结构为与图 3 以及图 4 同样的结构。

[0064] 在由例如玻璃基板等的绝缘性材料构成的基板 1 之上,形成多个与 TFT51 的栅极电极连接的栅极布线 43。在本实施方式中,栅极布线 43 的一部分作为 TFT51 的栅极电极发挥作用。多个栅极布线 43 平行地分别呈直线进行配设。此外,在基板 1 上平行地形成有使用与栅极布线 43 相同的布线层(第一导电膜 2)来形成的多个共同布线 52。共同布线 52 在栅极布线 43 间与栅极布线 43 大致平行地进行配设。

[0065] 构成这些栅极布线 43 (栅极电极)和共同布线 52 的第一导电膜 2 例如由 Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag 等高熔点金属或者低电阻金属或以它们为主要成分的合金膜、或者它们的层叠膜形成。

[0066] 在栅极布线 43 和共同布线 52 上形成第一绝缘膜 8。第一绝缘膜 8 的一部分(栅极布线 43 上的部分)作为 TFT51 的栅极绝缘膜发挥作用。

[0067] 在第一绝缘膜 8 之上形成半导体膜 3。在本实施方式中,配合源极布线 44 的形成区域呈与栅极布线 43 交叉的直线状形成半导体膜 3 (在图 3 中,半导体膜 3 的图案与栅极布线 43 正交)。半导体膜 3 由非晶硅或多晶硅等形成。

[0068] 该直线状的半导体膜 3 还作为源极布线 44 的冗长布线发挥作用。即,即使在源极布线 44 断开了的情况下,通过沿着源极布线 44 配设半导体膜 3,从而能防止电信号的中断。

[0069] 此外,半导体膜 3 的一部分在与栅极布线 43 的交叉部分岔,沿着栅极布线 43 延伸,进而延伸设置到像素 50 内。使用从与栅极布线 43 的交叉部分岔后的半导体膜 3 的部分来形成 TFT51。即,分岔后的半导体膜 3 中的与栅极布线 43 (栅极电极)重叠的部分为构成 TFT51 的活性区域。

[0070] 在半导体膜 3 之上形成掺杂了导电性杂质的欧姆接触(ohmic contact)膜 4。欧姆接触膜 4 虽然在半导体膜 3 上的大致整个面形成,但是在 TFT51 的成为沟道区域的部分(源极布线 44 和漏极电极 54 之间的区域)上被除去。欧姆接触膜 4 例如由高浓度地掺杂了磷(P)等杂质的 n 型非晶硅或 n 型多晶硅等形成。

[0071] 半导体膜 3 的与栅极布线 43 重叠的部分中的、形成有欧姆接触膜 4 的区域成为源极 / 漏极区域。当参照图 4 时,在半导体膜 3 中,与栅极布线 43 重叠的左侧的欧姆接触膜 4 下方的区域成为源极区域,与栅极布线 43 重叠的右侧的欧姆接触膜 4 下方的区域成为漏极区域。而且,在半导体膜 3 中的被源极区域和漏极区域夹着的区域成为沟道区域。

[0072] 在欧姆接触膜 4 之上,使用同一布线层(第二导电膜 5)形成有源极布线 44、源极电极 53 以及漏极电极 54。具体地说,在 TFT51 的源极区域侧的欧姆接触膜 4 上形成源极电极 53,在漏极区域侧的欧姆接触膜 4 上形成漏极电极 54。将这样的结构的 TFT51 称为“沟道蚀刻(channel etch)型 TFT”。

[0073] 源极布线 44 在半导体膜 3 上隔着欧姆接触膜 4 而形成,并且配设成在与栅极布线 43 交叉的方向上呈直线延伸。虽然源极电极 53 和漏极电极 54 分离,但是源极电极 53 与源极布线 44 相连。即,源极布线 44 在与栅极布线 43 的交叉部分岔,沿着栅极布线 43 延伸设置,该延伸设置的部分成为源极电极 53。构成源极布线 44、源极电极 53 以及漏极电极 54 的第二导电膜 5 与欧姆接触膜 4 同样地在半导体膜 3 上的大致整个面形成,但是在 TFT51 的成为沟道区域的部分上被除去。

[0074] 在本实施方式中,构成源极布线 44、源极电极 53 以及漏极电极 54 的第二导电膜 5 为层叠膜,该层叠膜包括作为以 Al 为主要成分的金属膜的上层和作为 Cr、Ta、Ti、Mo、W、Ni、Cu、Au、Ag 等高熔点金属或者低电阻金属或以它们为主要成分的合金膜的下层。

[0075] 从以上的说明可知,半导体膜 3 配设在源极布线 44、源极电极 53 以及漏极电极 54 下方的大致整个区域和位于栅极布线 43 上的源极电极 53 与漏极电极 54 之间的区域。此外,欧姆接触膜 4 分别配设在源极布线 44、源极电极 53 以及漏极电极 54 和半导体膜 3 之间。

[0076] 漏极电极 54 电连接于作为在像素 50 的区域(被源极布线 44 和栅极布线 43 包围的区域)的大致整个面形成的第一透明导电膜 6 的像素电极 55。第一透明导电膜 6 由 ITO 等透明导电膜形成。

[0077] 如图 4 所示,像素电极 55 具有直接重叠在漏极电极 54 上的部分。即,在该部分中,构成像素电极 55 的第一透明导电膜 6 的下表面与漏极电极 54 的上表面直接接触。此外,第一透明导电膜 6 覆盖漏极电极 54 上的大致整个面。但是,第一透明导电膜 6 的沟道区域侧的端部配置在与漏极电极 54 的沟道区域侧的端部大致相同的位置、或者与漏极电极 54 的端部相比稍微后退地进行配置。因此,漏极电极 54 的沟道区域侧的端面未被第一透明导电膜 6 覆盖。再有,第一透明导电膜 6 以覆盖漏极电极 54 的沟道区域侧以外的端面的方式形成。

[0078] 再有,在本说明书中“以覆盖端面的方式形成”意味着以不区别对待地覆盖下层膜的上表面和端面的方式形成上层膜,例如,也包含由于下层膜的端面的凹凸造成上层膜与下层膜的端面不能充分接触的状态(所谓的“覆盖(coverage)不佳”的状态)。可是,不包含在以覆盖下层膜的方式形成了上层膜之后,加工上层膜来有意地使下层膜的端面露出的状态。

[0079] 像这样,采用不隔着绝缘膜使像素电极 55 的一部分与漏极电极 54 直接重叠的结构,由此不需要用于电连接像素电极 55 和漏极电极 54 的接触孔,能减少照相凸版工序。此外,因为不需要确保配置该接触孔的区域,所以还有能提高像素 50 的开口率的优点。

[0080] 此外,作为与像素电极 55 同一布线层的第一透明导电膜 6 也直接重叠地形成在源极电极 53 和源极布线 44 上的大致整个面。在源极电极 53 上的第一透明导电膜 6 的沟道区域侧的端部配置在与源极电极 53 的沟道区域侧的端部大致相同的位置、或者与源极电极 53 的端部相比稍微后退地进行配置。因此,源极电极 53 的沟道区域侧的端部未被第一透明导电膜 6 覆盖。再有,第一透明导电膜 6 以覆盖源极电极 53 的沟道区域侧以外的端面的方式形成。

[0081] 源极电极 53 上的第一透明导电膜 6 和漏极电极 54 上的第一透明导电膜 6 (像素电极 55) 分离。也就是说,在半导体膜 3 的沟道区域上,未设置有第一透明导电膜 6。

[0082] 如图 4 所示,使用与源极电极 53 以及漏极电极 54 相同的第二导电膜 5 来形成源极布线 44。在源极布线 44 下方的大致整个面配设半导体膜 3,在源极布线 44 和半导体膜 3 之间形成欧姆接触膜 4。

[0083] 此外,源极布线 44、欧姆接触膜 4 以及半导体膜 3 被与像素电极 55 相同的层的第一透明导电膜 6 覆盖,第一透明导电膜 6 超出源极布线 44 的宽度,覆盖源极布线 44 的端面。虽然在图 4 中仅图示了源极布线 44 的一个端面(左侧端面),但是另一个端面也被超出了源极布线 44 的宽度的第一透明导电膜 6 覆盖。

[0084] 像这样,与像素电极 55 相同的层的第一透明导电膜 6 形成在使用第二导电膜 5 而形成的源极布线 44、源极电极 53 以及漏极电极 54 上的大致整个面。特别地,源极布线 44 上的第一透明导电膜 6 也作为源极布线 44 的冗长布线发挥作用。即,即使在源极布线 44 断开了的情况下,通过沿着源极布线 44 配设第一透明导电膜 6,从而能防止电信号的中断。

[0085] 如图 4 那样,包含像素电极 55 的第一透明导电膜 6 之上被第二绝缘膜 9 覆盖。在第二绝缘膜 9 上形成作为第二透明导电膜 7 的相向电极 56。第二绝缘膜 9 作为 TFT51 的保护膜发挥作用,并且还作为像素电极 55 和相向电极 56 之间的层间绝缘膜发挥作用。第二绝缘膜 9 由氮化硅或氧化硅等的绝缘膜、涂敷型(通过涂敷而形成)的绝缘膜、或者它们的层叠膜形成。

[0086] 相向电极 56 隔着第二绝缘膜 9 与像素电极 55 相向配置,并设置有用在像素电极 55 之间产生边缘电场的狭缝。如图 3 那样,与源极布线 44 大致平行地设置有多相向电极 56 的狭缝。换言之,相向电极 56 由于狭缝的存在而成为梳齿状。如上所述,在 FFS 模式的液晶显示装置中,利用在像素电极 55 和相向电极 56 之间产生的边缘电场驱动液晶。

[0087] 相向电极 56 经由贯通第二绝缘膜 9 和第一绝缘膜 8 的接触孔 CH1,与被供给共同电位的共同布线 52 电连接。此外,相向电极 56 以与夹着栅极布线 43 而相邻的其它像素 50 的相向电极 56 相连的方式一体地形成。也就是说,夹着栅极布线 43 而相邻的像素 50 的相向电极 56 之间由作为与它们相同的布线层(第二透明导电膜 7)的相向电极连结部 57 连结。在此,相向电极连结部 57 以在与源极布线 44 和 TFT51 不重叠的区域跨过栅极布线 43 的方式形成。即,第二透明导电膜 7 以一部分与栅极布线 43 重叠在一起的方式形成。

[0088] 接着,使用图 5~图 7 对实施方式 1 的液晶显示装置的 TFT 阵列基板 100 所具备的布线变换部 45 的结构进行说明。图 5 是布线变换部 45 的平面图,图 6 是沿着图 5 的 B1-B2 线的截面图,图 7 是沿着图 5 的 C1-C2 线的截面图。

[0089] 再有,在图 5~图 7 中,对使用与图 3 和图 4 中所示出的要素相同的层而形成的要素标注同一附图标记。例如,图 5~图 7 的第一导电膜 2 是与作为栅极布线 43 的图 4 的第

一导电膜 2 相同的层。同样地,图 5~图 7 的第一绝缘膜 8 是与作为 TFT51 的栅极绝缘膜进行工作的图 4 的第一绝缘膜 8 相同的层。此外,图 5~图 7 的半导体膜 3 是与作为 TFT51 的活性区域的图 4 的半导体膜 3 相同的层。对于其它的欧姆接触膜 4、第二导电膜 5、第一透明导电膜 6、第二透明导电膜 7、第二绝缘膜 9 等也是同样的。

[0090] 如图 5 所示,布线变换部 45 配设在 TFT 阵列基板 100 的框缘区域 42 中。与显示信号驱动电路 46b 或外部布线 49b 连接的引出布线 47b1 由与栅极布线 43 相同的层的第一导电膜 2 形成,并被引入到布线变换部 45。此外,将作为第二导电膜 5 的源极布线 44 的延伸部分从显示区域 41 引入到布线变换部 45。

[0091] 如图 6 所示,在源极布线 44 的延伸部分,在源极布线 44 (第二导电膜 5)的下表面形成有欧姆接触膜 4 以及半导体膜 3,在第二导电膜 5 的上表面形成有与像素电极 55 相同的层的第一透明导电膜 6。这些半导体膜 3、欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 层叠在第一绝缘膜 8 上。

[0092] 此外,欧姆接触膜 4、第二导电膜 5、第一透明导电膜 6 的端部配置在大致相同的位置,它们的端部与半导体膜 3 的端部相比配置在内侧。也就是说,欧姆接触膜 4、第二导电膜 5、第一透明导电膜 6 以比半导体膜 3 的宽度稍微狭窄的宽度形成。因此,半导体膜 3、欧姆接触膜 4、第二导电膜 5 的端面未被第一透明导电膜 6 覆盖。

[0093] 在源极布线 44 的延伸部分,在第一透明导电膜 6 上形成第二绝缘膜 9。该第二绝缘膜 9 以覆盖半导体膜 3、欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 的端面的方式形成。

[0094] 接着,参照图 7,对将作为第一导电膜 2 的引出布线 47b1 和作为第二导电膜 5 的源极布线 44 的延伸部分连接的布线变换部 45 的结构进行说明。

[0095] 如图 7 所示,在布线变换部 45 中引入有作为引出布线 47b1 的第一导电膜 2。在第一导电膜 2 上形成有第一绝缘膜 8。

[0096] 此外,在布线变换部 45 中的第一绝缘膜 8 上还引入有图 6 中所示出的构造的源极布线 44。也就是说,在布线变换部 45 中,在第一绝缘膜 8 之上形成有半导体膜 3、欧姆接触膜 4、第二导电膜 5、第一透明导电膜 6 的层叠构造。

[0097] 如图 7 那样,欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 的外周端部与半导体膜 3 的外周端部相比后退到内侧。换言之,在布线变换部 45 中,欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 在俯视图中内包于半导体膜 3 中。此外,欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 的外周端部配置在大致相同的位置。因此,第一透明导电膜 6 不覆盖半导体膜 3、欧姆接触膜 4 以及第二导电膜 5 的外周端部。

[0098] 此外,在布线变换部 45 中,在俯视图中在第二导电膜 5 的内侧区域,设置有不存在第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的挖通部 13。半导体膜 3、欧姆接触膜 4、第二导电膜 5 的挖通部 13 侧的端部为大致相同的位置,它们的端面露出到挖通部 13 的内部。

[0099] 另一方面,在第二导电膜 5 之上形成的第一透明导电膜 6 没有与挖通部 13 对应的开口,第一透明导电膜 6 也形成在挖通部 13 的内部。第一透明导电膜 6 以覆盖露出到挖通部 13 内的半导体膜 3、欧姆接触膜 4 以及第二导电膜 5 的各端面的方式形成。

[0100] 在布线变换部 45 中,也在第一透明导电膜 6 的上层形成第二绝缘膜 9。如图 7 所示,第二绝缘膜 9 以直接覆盖半导体膜 3、欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜

6 的端面的方式形成。

[0101] 在布线变换部 45 中,在第二绝缘膜 9 形成到达第一透明导电膜 6 的接触孔 CH2。此外,在第一绝缘膜 8 以及第二绝缘膜 9 形成到达第一导电膜 2 的接触孔 CH3。在实施方式 1 中,接触孔 CH2 以在俯视图中内包挖通部 13 的方式进行设置,露出挖通部 13 内的第一透明导电膜 6 的表面。

[0102] 而且,在第二绝缘膜 9 上,与相向电极 56 相同的层的第二透明导电膜 7 以跨过接触孔 CH2 和接触孔 CH3 的方式形成。第二透明导电膜 7 通过接触孔 CH2 连接于第一透明导电膜 6,并且通过接触孔 CH3 连接于第一导电膜 2。利用该第二透明导电膜 7 使第一导电膜 2 和第一透明导电膜 6 电连接。其结果是,作为第一导电膜 2 的引出布线 47b1 和作为第二导电膜 5 的源极布线 44 被电连接。

[0103] 像这样,使用两层透明导电膜构成实施方式 1 的布线变换部 45。因为 FFS 模式的 TFT 阵列基板 100 必然具备两层透明导电膜(像素电极 55 和相向电极 56),所以通过使用与像素电极 55 相同的层的第一透明导电膜 6 和与相向电极 56 相同的层的第二透明导电膜 7 作为布线变换部 45 的两层透明导电膜,从而能够在不增加制造工序数的情况下形成布线变换部 45(具体的形成工序在后面叙述)。

[0104] 此外,在布线变换部 45 中,第一透明导电膜 6 以不覆盖第二导电膜 5 的外周端面的方式形成。也就是说,在半导体膜 3、欧姆接触膜 4 以及第二导电膜 5 的端部,第一透明导电膜 6 以端部不与第一绝缘膜 8 相接的方式形成。由此,能够避免在形成了第二绝缘膜 9 之后应力集中在第一透明导电膜 6 的端部。因此,难以产生第二绝缘膜 9 的剥落,能够抑制由于第二绝缘膜 9 的膜浮动造成的成品率的降低。

[0105] 进而,在布线变换部 45 中,在第二导电膜 5 的内侧设置露出第二导电膜 5、半导体膜 3 以及欧姆接触膜 4 的端面的挖通部 13,在其内部形成有第一透明导电膜 6。因此,第一透明导电膜 6 在挖通部 13 的内部与半导体膜 3、欧姆接触膜 4、第二导电膜 5 的端面接触。因此,在第二导电膜 5 为层叠膜的情况下,第一透明导电膜 6 不仅能与其最上层连接,还能与下层连接。

[0106] 因此,即使在作为层叠膜的第二导电膜 5 的最上层和第一透明导电膜 6 的电连接性差的情况下,只要对至少第二导电膜 5 的下层的金属膜使用与第一透明导电膜 6 的电连接性好的材料,就能够得到第二导电膜 5 和第一透明导电膜 6 的良好的电连接性。例如,即使在两层构造的第二导电膜 5 中,上层为 Al 类的金属膜、第一透明导电膜 6 为 ITO 的情况下,通过对第二导电膜 5 的下层使用与 ITO 的电连接性好的材料,从而能够得到第二导电膜 5 和第一透明导电膜 6 的良好的电连接性。因此,能够增加布线材料的选项。

[0107] 接着,使用图 8~图 13 对实施方式 1 的液晶显示装置的制造方法进行说明。图 8~图 13 是表示实施方式 1 的 TFT 阵列基板 100 的制造工序的截面图。在这些各图中,在左侧示出形成 TFT51 的显示区域 41,在右侧示出形成布线变换部 45 的框缘区域 42。

[0108] 首先,在由玻璃等透明的绝缘性材料形成的基板 1 上的整个面,例如使用溅射法或蒸镀法等对第一导电膜 2 进行成膜。作为第一导电膜 2 的材料,例如能够使用 Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag、或者以它们为主要成分的合金膜、或者由它们的两种以上构成的层叠膜。

[0109] 接着,涂敷抗蚀剂,从光掩模(photomask)上对该抗蚀剂进行曝光,使抗蚀剂感光。

对感光后的抗蚀剂进行显影,对抗蚀剂进行构图,形成抗蚀剂图案。以下,将用于形成该抗蚀剂图案的一连串的工序称为“光刻(photolithography)工序”。

[0110] 而且,利用将该抗蚀剂图案作为掩模的蚀刻对第一导电膜 2 进行构图,除去抗蚀剂图案。以下,将使用了抗蚀剂图案的构图工序称为“细微加工工序”。

[0111] 其结果是,如图 8 所示,在显示区域 41 中形成包含栅极布线 43 (栅极电极)、共同布线 52 的第一导电膜 2 的图案。具体地说,在显示区域 41 中形成栅极布线 43、共同布线 52,在框缘区域 42 中形成引入到布线变换部 45 的引出布线 47b1。

[0112] 之后,在基板 1 整个面,以覆盖第一导电膜 2 的图案的方式,例如使用等离子体 CVD、常压 CVD、低压 CVD 等,依次对第一绝缘膜 8、半导体膜 3 以及欧姆接触膜 4 进行成膜。

[0113] 作为第一绝缘膜 8,能够使用氮化硅、氧化硅等。因为第一绝缘膜 8 还作为栅极电极发挥作用,所以为了防止由于小孔(pinhole)等膜缺损的发生造成的短路,优选分成多次进行成膜。作为半导体膜 3,能够使用非晶硅、多晶硅等。此外,作为欧姆接触膜 4,能够使用高浓度地添加了磷(P)等杂质的 n 型非晶硅或 n 型多晶硅等。

[0114] 进而,在成膜后的欧姆接触膜 4 之上,例如利用溅射法或蒸镀法等对第二导电膜 5 进行成膜。第二导电膜 5 使用层叠膜,该层叠膜使用了 Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag 或以它们为主要成分的合金膜。

[0115] 之后,利用光刻工序以及细微加工工序,对第二导电膜 5 进行构图。由此,在显示区域 41 中形成源极布线 44、源极电极 53 以及漏极电极 54 的图案。但是,在该阶段,源极电极 53 和漏极电极 54 之间未分离(也就是说,在半导体膜 3 的沟道区域上残留有第二导电膜 5)。在该工序中,也同时对布线变换部 45 的第二导电膜 5 进行构图,但是此时在布线变换部 45 的第二导电膜 5 设置与挖通部 13 对应的开口。

[0116] 接着,将构图后的第二导电膜 5 作为掩模、或者将在第二导电膜 5 的构图中使用的抗蚀剂图案作为掩模(也就是说,在残留有对第二导电膜 5 进行构图所使用的抗蚀剂图案的状态下),对欧姆接触膜 4 以及半导体膜 3 进行蚀刻。由此,如图 9 所示,除去未被第二导电膜 5 覆盖的部分的欧姆接触膜 4 以及半导体膜 3。其结果是,在显示区域 41 中,对半导体膜 3 以及欧姆接触膜 4 呈与源极布线 44 相同形状地进行构图。此外,在框缘区域 42 中,形成贯通第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的挖通部 13。

[0117] 像这样,第二导电膜 5 和欧姆接触膜 4 以及半导体膜 3 的构图在一次光刻工序中连续地进行。

[0118] 接着,利用溅射法等,在基板 1 整个面对 ITO 等透明导电膜进行成膜。在本实施方式中,以非晶态对一般的 ITO 进行成膜。而且,利用光刻工序形成抗蚀剂图案 PR1,利用使用了该抗蚀剂图案 PR1 的细微加工工序对透明导电膜进行构图,由此如图 10 那样形成第一透明导电膜 6。在该构图中,能够使用利用适合于非晶态的 ITO 的蚀刻的草酸类等弱酸的蚀刻剂进行的湿法蚀刻。

[0119] 利用该工序,在显示区域 41 中,形成覆盖在第二导电膜 5 上的第一透明导电膜 6 和像素电极 55。此外,如图 10 所示,半导体膜 3 的沟道区域上的透明导电膜在此时被除去(也就是说,第一透明导电膜 6 被分离成源极区域侧和漏极区域侧)。再有,包含像素电极 55 的第一透明导电膜 6 的配置以及形状由该工序确定。

[0120] 此外,在框缘区域 42 中,第一透明导电膜 6 形成在第二导电膜 5 的上表面以及挖

通部 13 的内部。此外,此时框缘区域 42 的第一透明导电膜 6 的图案以比第二导电膜 5 的图案稍微狭窄的宽度形成。

[0121] 接着,利用将上述抗蚀剂图案 PR1 作为掩模的蚀刻,依次除去沟道区域上的第二导电膜 5 以及欧姆接触膜 4。利用蚀刻除去沟道区域上的第二导电膜 5,由此第二导电膜 5 被分离成源极电极 53 和漏极电极 54。由此,如图 11 所示,成为 TFT51 的沟道区域的半导体膜 3 露出到源极电极 53 和漏极电极 54 之间,完成 TFT51 的结构。

[0122] 此外,此时在框缘区域 42 中从第一透明导电膜 6 超出的部分的欧姆接触膜 4 以及第二导电膜 5 被除去,因此欧姆接触膜 4、第二导电膜 5 以及第一透明导电膜 6 的端部为大致相同的位置,并且,它们的端部为比半导体膜 3 后退的位置。

[0123] 在除去了抗蚀剂图案 PR1 之后,如图 12 所示,在基板 1 的整个面对第二绝缘膜 9 进行成膜。由此,包含像素电极 55 的第一透明导电膜 6 以及半导体膜 3 的沟道区域被第二绝缘膜 9 覆盖。作为第二绝缘膜 9,能够使用例如氮化硅或氧化硅等无机绝缘膜,作为成膜方法,能够使用 CVD 法等。此外,第二绝缘膜 9 也可以采用在氮化硅、氧化硅等无机绝缘膜之上还形成有涂敷型(通过涂敷而形成)的绝缘膜等的层叠膜。

[0124] 如以上说明的那样,在本实施方式中,在框缘区域 42(布线变换部 45)中,第一透明导电膜 6 采用不覆盖半导体膜 3、欧姆接触膜 4 以及第二导电膜 5 的外周端面的结构,由此抑制在形成了第二绝缘膜 9 之后应力集中在第一透明导电膜 6 的端部,由此防止第二绝缘膜 9 的膜浮动。

[0125] 因此,关于第二绝缘膜 9 的成膜条件,即使采用例如,第一透明导电膜 6 的透射率提高的成膜条件、或者在第二绝缘膜 9 形成了接触孔 CH2 时能在第一透明导电膜 6 形成良好的接触端面形状的成膜条件等,不专门用于防止膜浮动的条件,也能降低膜浮动的发生频度。此外,当关于第一透明导电膜 6 的形成条件也采用透射率提高的成膜条件时,有时会助长发生第二绝缘膜 9 的膜浮动,但是利用上述结构,能够降低膜浮动的发生频度。

[0126] 再有,作为第一透明导电膜 6 的透射率提高的第二绝缘膜 9 的成膜条件,举出在成膜时的材料气体中的氧含有量高的成膜条件,更具体地说,形成氧化硅膜的成膜条件、形成包含氧的氮化硅膜的成膜条件等。另一方面,作为在第二绝缘膜 9 形成了接触孔 CH2 时能在第一透明导电膜 6 形成良好的接触端面形状的第二绝缘膜 9 的成膜条件,举出在氮化硅膜的成膜时的材料气体中氮含有量高的成膜条件,更具体地说,在成膜时的材料气体中,氮气或氨气的分压比相对于包含硅的气体(硅烷气体、乙硅烷气体、TEOS 气体等)为 2 以上的成膜条件。

[0127] 进而,作为 IT0 等第一透明导电膜 6 的透射率提高的成膜条件,举出选择在利用溅射法等进行的成膜时氧浓度高的条件。第二绝缘膜 9 和第一透明导电膜 6 的成膜条件只要根据 TFT 阵列基板 100 的用途分开使用即可。

[0128] 接着,利用光刻工序和细微加工工序,在第二绝缘膜 9 和第一绝缘膜 8 形成接触孔 CH1 ~ CH3。由此,在显示区域 41 中形成到达共同布线 52 的接触孔 CH1。此外,在框缘区域 42 中,在内包挖通部 13 的位置形成到达第一透明导电膜 6 的接触孔 CH2,并且形成到达第一导电膜 2 的接触孔 CH3。

[0129] 接着,在第二绝缘膜 9 之上,利用溅射法等基板 1 整个面对 IT0 等透明导电膜进行成膜。而且,利用光刻工序和细微加工工序对该透明导电膜进行构图,形成第二透明导电

膜 7。由此,如图 13 所示,在显示区域 41 中,在与像素电极 55 相向的位置形成相向电极 56。此外,相向电极 56 以经由接触孔 CH1 与共同布线 52 连接的方式形成。在框缘区域 42 中,第二透明导电膜 7 以经由接触孔 CH2 和接触孔 CH3 电连接第一导电膜 2 和第一透明导电膜 6 的方式形成。

[0130] 再有,配设在框缘区域 42 的外部连接端子 48b1 由经由接触孔连接于作为第一导电膜 2 的引出布线 47b1 的第二透明导电膜 7 构成。该外部连接端子 48b1 与布线变换部 45 同时形成。

[0131] 利用以上工序,完成实施方式 1 的 TFT 阵列基板 100。

[0132] 在已完成的 TFT 阵列基板 100 之上和另外制作的相向基板 60 之上分别形成定向膜 61,对这些定向膜 61 用摩擦(rubbing)等方法在与液晶的接触面实施在一个方向上添加微小的伤痕的定向处理。而且,在 TFT 阵列基板 100 或者相向基板 60 的周缘部涂敷密封(seal)材料,以规定的间隔将 TFT 阵列基板 100 和相向基板 60 粘贴在一起使得各自的定向膜 61 相对。之后,利用真空注入法等在 TFT 阵列基板 100 和相向基板 60 之间注入液晶进行密封。而且,对 TFT 阵列基板 100 和相向基板 60 的每一个粘贴偏光板 65,并连接驱动电路,形成液晶显示面板。

[0133] 之后,在成为液晶显示面板的背面侧的 TFT 阵列基板 100 的背面侧隔着相位差板等光学膜 66 配设背光灯单元 67,将它们收容在由树脂或金属等构成的框架内,由此完成液晶显示装置。

[0134] 在实施方式 1 的液晶显示装置中,在作为透明导电膜的图案密度比较疏的区域的框缘区域 42 配设的布线变换部 45 中,第一透明导电膜 6 为以不覆盖第二导电膜 5 的端面的方式形成的结构,由此,抑制覆盖在第一透明导电膜 6 上的第二绝缘膜 9 的膜浮动的发生。

[0135] 进而,在布线变换部 45 中,采用在第二导电膜 5 的内侧设置挖通部 13、在挖通部 13 内形成有第一透明导电膜 6 的结构。由此,第一透明导电膜 6 与露出到挖通部 13 中的第二导电膜 5 的下层的金属膜连接。因此,即使在第二导电膜 5 的最上层和第一透明导电膜 6 之间的电连接性差的情况下,只要第二导电膜 5 的下层和第一透明导电膜 6 之间的电连接性好,就能够得到第二导电膜 5 和第一透明导电膜 6 的良好电连接性。

[0136] 再有,在以上的说明中示出了将本发明的布线构造应用于在 TFT 阵列基板 100 的框缘区域 42 配置的布线变换部 45 的例子,但是,也可以应用于在框缘区域 42 中的布线(例如,源极布线 44 的延伸部分)。由于在框缘区域 42 中的布线周围也是与显示区域 41 相比较透明导电膜的图案密度疏的区域,所以容易发生第二绝缘膜 9 的膜浮动,但是通过对该布线应用本发明的布线构造,从而能够抑制第二绝缘膜 9 的膜浮动的发生。

[0137] 图 14 是表示在将本实施方式应用于延伸设置到框缘区域 42 的源极布线 44(源极布线 44 的延伸部分)的情况下的该源极布线 44 的结构的截面图。图 14 例如对应于沿着图 5 的 B1-B2 线的截面。

[0138] 在该情况下,如图 14 所示,在作为源极布线 44 的第二导电膜 5 的内部设置除去了第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的挖通部 13。而且,配设在第二导电膜 5 之上的第一透明导电膜 6 以覆盖露出到挖通部 13 中的第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的端面,并且不覆盖第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的外侧端面的方式形成。而且,在其上以覆盖第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的外侧端面的方式形

成第二绝缘膜 9。如图 15 所示,挖通部 13 以规定的间隔设置于源极布线 44 即可。

[0139] 利用该结构,即使在源极布线 44 中,也得到与上述布线变换部 45 同样的效果。也就是说,能防止在源极布线 44 中的第二绝缘膜 9 的膜浮动。进而,即使在第二导电膜 5 的最上层使用了与第一透明导电膜 6 的电连接性差的材料的情况下,也能在第二导电膜 5 和第一透明导电膜 6 之间得到良好的电连接性。

[0140] 此外,在本实施方式的 TFT 阵列基板 100 中,采用在由第一透明导电膜 6 形成的平板状的像素电极 55 的上方配置由第二透明导电膜 7 形成的梳齿状的相向电极 56 的结构。可是,在 FFS 模式的液晶显示装置中,也可以使像素电极 55 的形状和相向电极 56 的形状与上述相反。即,也可以由第一透明导电膜 6 形成梳齿状的像素电极 55。但是,在该情况下,需要与梳齿状的像素电极 55 相比将平板状的相向电极 56 配置在下层,因此构成平板状的相向电极 56 的透明导电膜需要与第二透明导电膜 7 分开形成。

[0141] <实施方式 2>

[0142] 图 16 和图 17 是表示实施方式 2 的 TFT 阵列基板 100 的布线变换部 45 的结构的图。图 16 是布线变换部 45 的平面图,图 17 是沿着其 D1-D2 线的截面图。

[0143] 相对于实施方式 1 的结构(图 5、图 7),实施方式 2 的布线变换部 45 为以下结构:将在第二导电膜 5 的内侧露出该第二导电膜 5 的端面的挖通部 13 和用于使第二透明导电膜 7 连接于第一透明导电膜 6 的接触孔 CH2 配设在相互不同的位置。在图 16 的例子中,在两处设置了接触孔 CH2,并在其间配设有挖通部 13。此外,用于使第二透明导电膜 7 连接于第一导电膜 2 的接触孔 CH3 也设置在两处。

[0144] 根据该结构,与实施方式 1 相比较,在第二绝缘膜 9 上第二透明导电膜 7 越过的阶梯差变小。因此,第二透明导电膜 7 在阶梯差部断开的概率降低,能得到可靠性更高的布线变换部。此外,与实施方式 1 同样地,也获得膜浮动的发生的抑制效果、以及在第一透明导电膜 6 和第二导电膜 5 之间得到良好的电连接性的效果。

[0145] 再有,除了挖通部 13 和接触孔 CH2 的形成位置以外,本实施方式的布线变换部 45 的制造方法与实施方式 1 是同样的。

[0146] <实施方式 3>

[0147] 图 18 和图 19 是表示实施方式 3 的 TFT 阵列基板 100 的布线变换部 45 的结构的图。图 18 是布线变换部 45 的平面图,图 19 是沿着其 E1-E2 线的截面图。

[0148] 相对于实施方式 1 的结构(图 5、图 7),实施方式 3 的布线变换部 45 为在第一透明导电膜 6 也设置有与挖通部 13 对应的开口的结构。也就是说,第一透明导电膜 6 未形成在挖通部 13 的内部,而是仅形成在第二导电膜 5 的上表面。

[0149] 此外,与实施方式 1 同样地,接触孔 CH2 以内包挖通部 13 的方式形成。其结果是,露出到挖通部 13 中的第二导电膜 5、欧姆接触膜 4 以及半导体膜 3 的端面被第二透明导电膜 7 覆盖。

[0150] 根据该结构,无论在布线变换部 45 内的哪个部位,第一透明导电膜 6 的端部都不与第一绝缘膜相接,因此能够抑制应力集中在第一透明导电膜 6 的全部端部,并且能够抑制第二绝缘膜 9 的膜浮动。进而,即使在作为层叠膜的第二导电膜 5 的最上层和第一透明导电膜 6 的电连接性差的情况下,只要第二透明导电膜 7 和第二导电膜 5 的任一层的电连接性好,就会在第一透明导电膜 6 和第二导电膜 5 之间得到良好的电连接性。

[0151] 再有,除了在第一透明导电膜 6 设置与挖通部 13 对应的开口以外,本实施方式的布线变换部 45 的制造方法与实施方式 1 是同样的。

[0152] <实施方式 4>

[0153] 图 20 和图 21 是表示实施方式 4 的 TFT 阵列基板 100 的布线变换部 45 的结构的图。图 20 是布线变换部 45 的平面图,图 21 是沿着其 F1-F2 线的截面图。

[0154] 相对于实施方式 1 的结构(图 5、图 7),实施方式 4 的布线变换部 45 为在第二导电膜 5 的下方未配设欧姆接触膜 4 以及半导体膜 3 的结构。

[0155] 根据该结构,与实施方式 1 相比较,在第二绝缘膜 9 上第二透明导电膜 7 越过的阶梯差变小。因此,第二透明导电膜 7 在阶梯差部断开的概率降低,能得到可靠性更高的布线变换部。此外,与实施方式 1 同样地,也获得膜浮动的发生的抑制效果、以及在第一透明导电膜 6 和第二导电膜 5 之间得到良好的电连接性的效果。

[0156] 再有,虽然实施方式 4 的布线变换部 45 的制造方法与实施方式 1 的情况大致相同,但是,需要分别使用抗蚀剂图案进行欧姆接触膜 4 以及半导体膜 3 的构图和第二导电膜 5 的构图。

[0157] <实施方式 5>

[0158] 图 22 和图 23 是表示实施方式 5 的 TFT 阵列基板 100 的布线变换部 45 的结构的图。图 22 是布线变换部 45 的平面图,图 23 是沿着其 G1-G2 线的截面图。

[0159] 相对于实施方式 1 的结构(图 5、图 7),实施方式 5 的布线变换部 45 为以下结构:使挖通部 13 和接触孔 CH2 位于相互不同的位置,并且,在第二导电膜 5 的下方未配设欧姆接触膜 4 以及半导体膜 3。换言之,对实施方式 2 的结构(图 16、图 17)应用了实施方式 4。

[0160] 根据该结构,与实施方式 2 相比较,在第二绝缘膜 9 上第二透明导电膜 7 越过的阶梯差变小。因此,第二透明导电膜 7 在阶梯差部断开的概率降低,能得到可靠性更高的布线变换部。此外,与实施方式 1 同样地,也获得膜浮动的发生的抑制效果、以及在第一透明导电膜 6 和第二导电膜 5 之间得到良好的电连接性的效果。

[0161] 再有,除了挖通部 13 以及接触孔 CH2 的形成位置以外,本实施方式的布线变换部 45 的制造方法与实施方式 4 是同样的。

[0162] <实施方式 6>

[0163] 图 24 和图 25 是表示实施方式 6 的 TFT 阵列基板 100 的布线变换部 45 的结构的图。图 24 是布线变换部 45 的平面图,图 25 是沿着其 H1-H2 线的截面图。

[0164] 相对于实施方式 1 的结构(图 5、图 7),实施方式 6 的布线变换部 45 为以下结构:在第一透明导电膜 6 也设置有与挖通部 13 对应的开口,并且,在第二导电膜 5 的下方未配设欧姆接触膜 4 以及半导体膜 3。换言之,对实施方式 3 的结构(图 18、图 19)应用了实施方式 4。

[0165] 根据该结构,与实施方式 3 同样地,无论在布线变换部 45 内的哪个部位,第一透明导电膜 6 的端部都不与第一绝缘膜相接,因此能够抑制应力集中在第一透明导电膜 6 的全部端部,并且能够抑制第二绝缘膜 9 的膜浮动。进而,与实施方式 3 相比较,在第二绝缘膜 9 上第二透明导电膜 7 越过的阶梯差变小,因此第二透明导电膜 7 在阶梯差部断开的概率降低,能得到可靠性更高的布线变换部。此外,与实施方式 1 同样地,也获得在第一透明导电膜 6 和第二导电膜 5 之间得到良好的电连接性的效果。

[0166] 再有,除了在第一透明导电膜 6 设置与挖通部 13 对应的开口以外,本实施方式的布线变换部 45 的制造方法与实施方式 4 是同样的。

[0167] 在以上各实施方式中,示出了将本发明应用于 FFS 模式的 TFT 阵列基板的例子。其理由是因为 FFS 模式的 TFT 阵列基板具备两层透明导电膜,因此抑制了其制造工序的增加并且能应用本发明。本发明能广泛地应用于将透明导电膜作为布线或者电极来使用的薄膜电子设备。作为具备 TFT 阵列基板的液晶显示装置以外的薄膜电子设备,举出例如有机 EL 显示装置等平面型显示装置(平面面板显示器)、图像传感器等光电变换装置。在设置于这些 TFT 阵列基板的布线或布线变换部中,也能对在金属图案上设置透明导电膜图案、在透明导电膜图案上还设置绝缘膜的构造应用本发明。

[0168] 再有,本发明在其发明范围内,能自由地组合各实施方式、或者适当地对各实施方式进行变形、省略。

[0169] 附图标记的说明:

[0170] 1 基板、2 第一导电膜、3 半导体膜、4 欧姆接触膜、5 第二导电膜、6 第一透明导电膜、7 第二透明导电膜、8 第一绝缘膜、9 第二绝缘膜、13 挖通部、43 栅极布线、44 源极布线、45 布线变换部、50 像素、51 TFT、52 共同布线、53 源极电极、54 漏极电极、55 像素电极、56 相向电极。

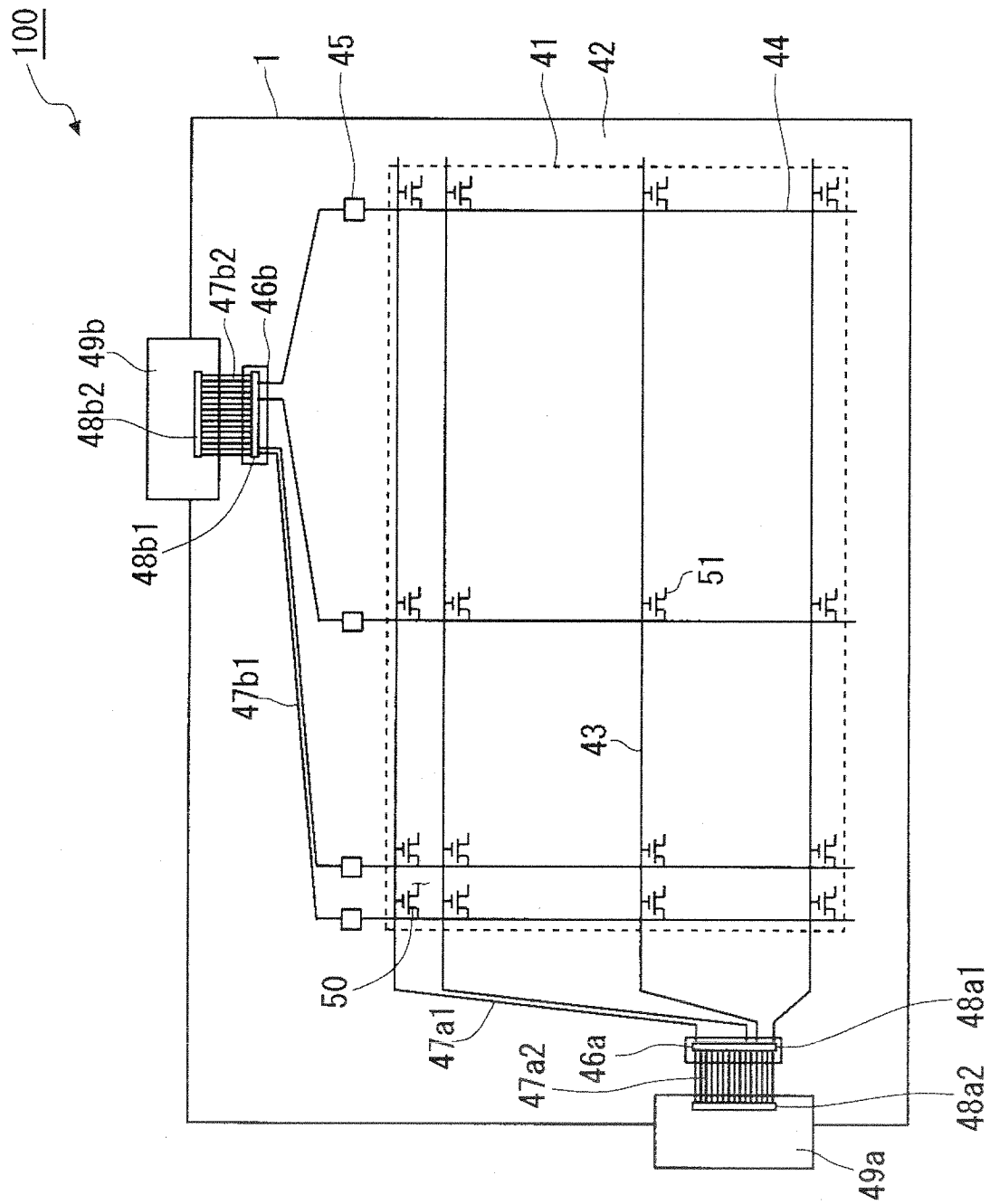


图 1

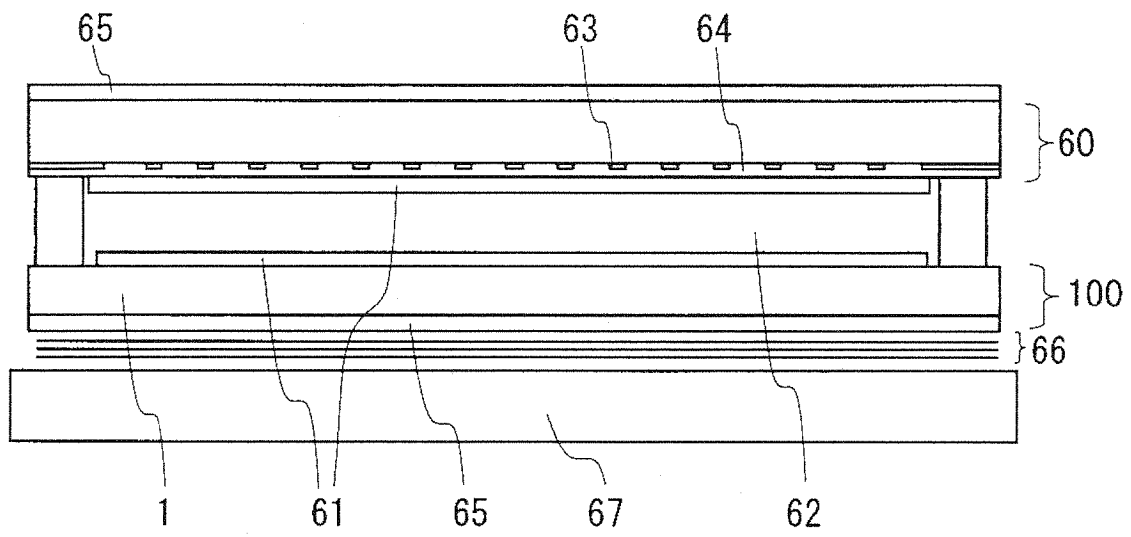


图 2

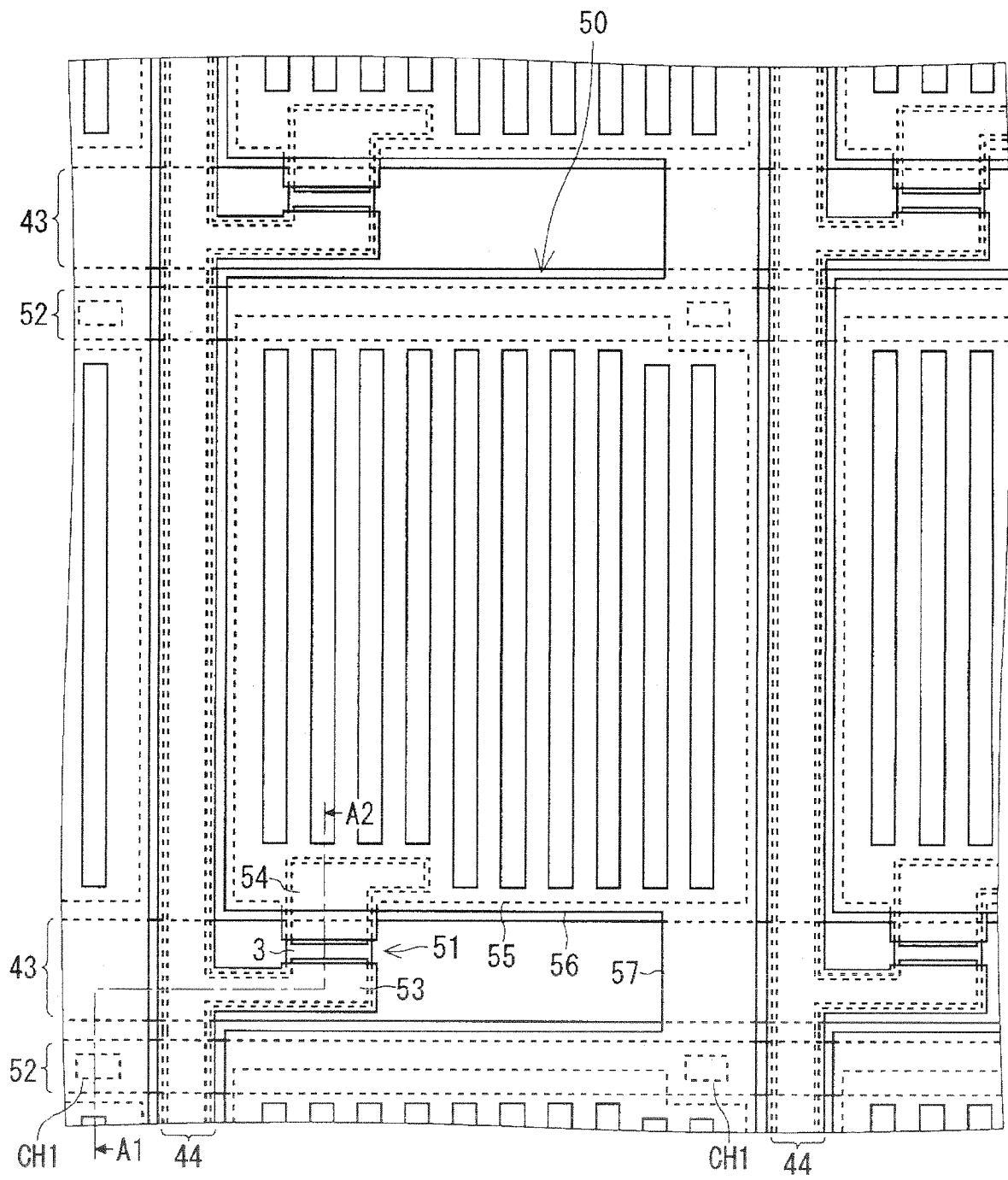


图 3

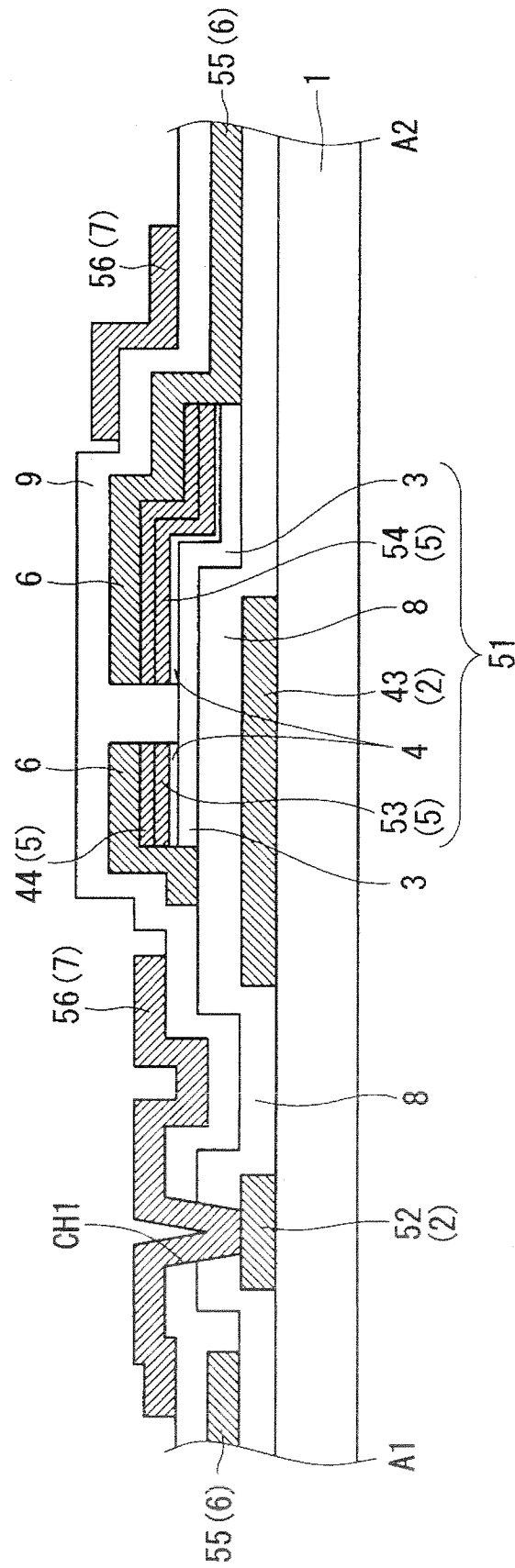


图 4

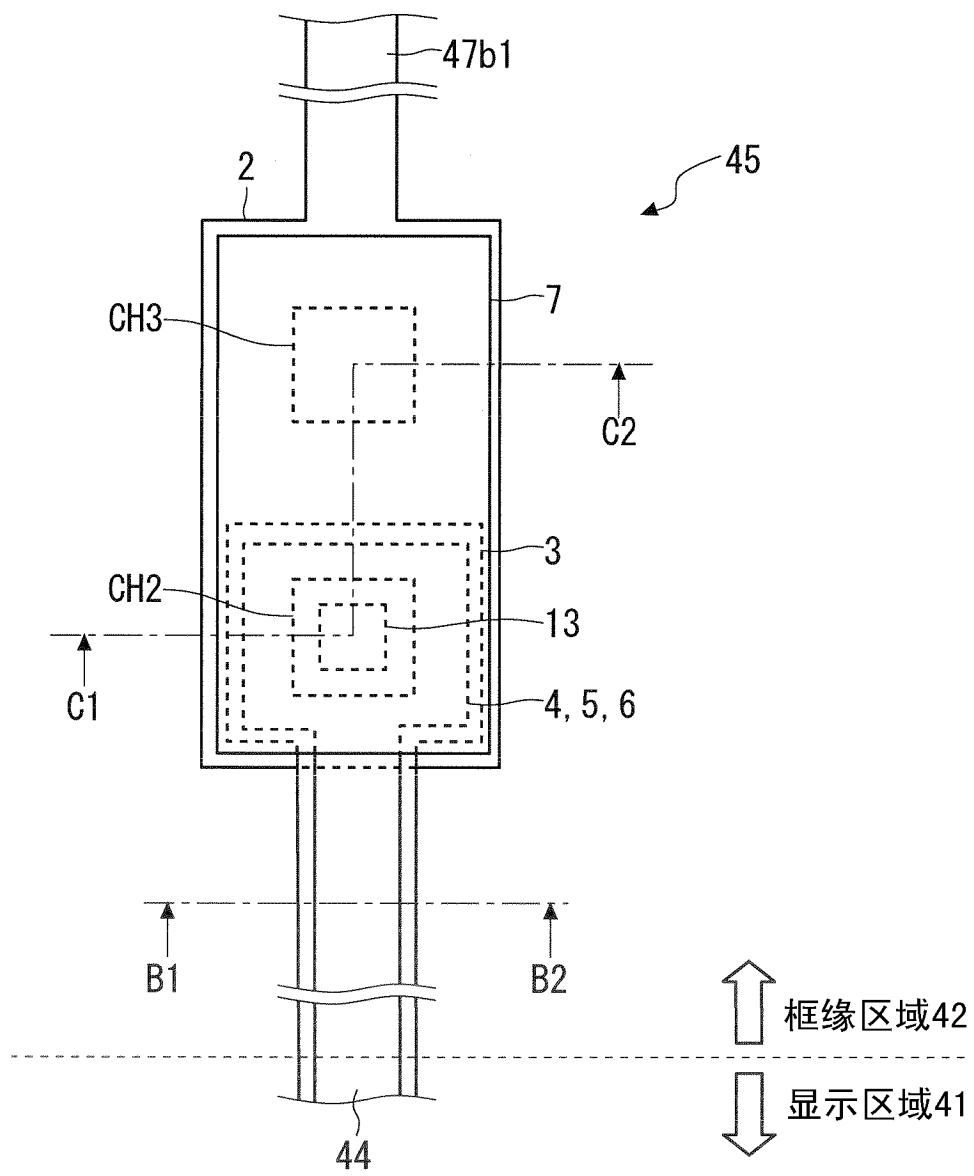


图 5

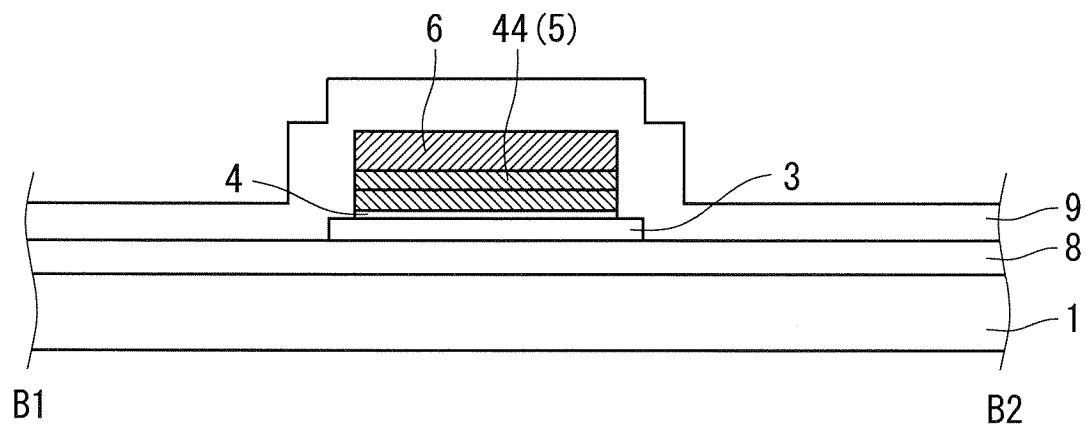


图 6

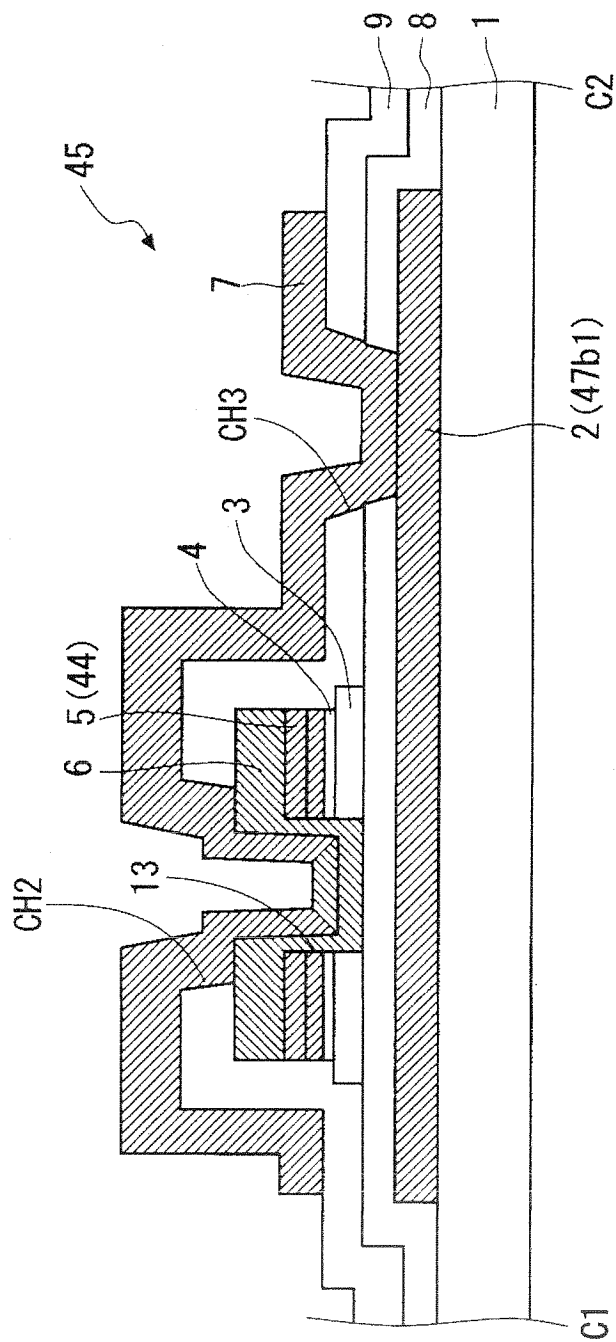


图 7

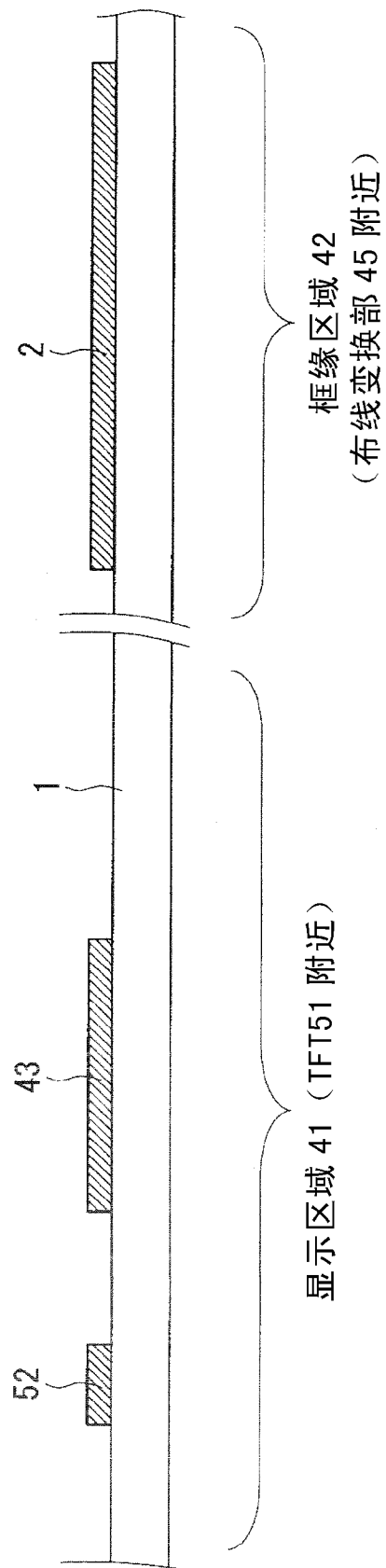


图 8

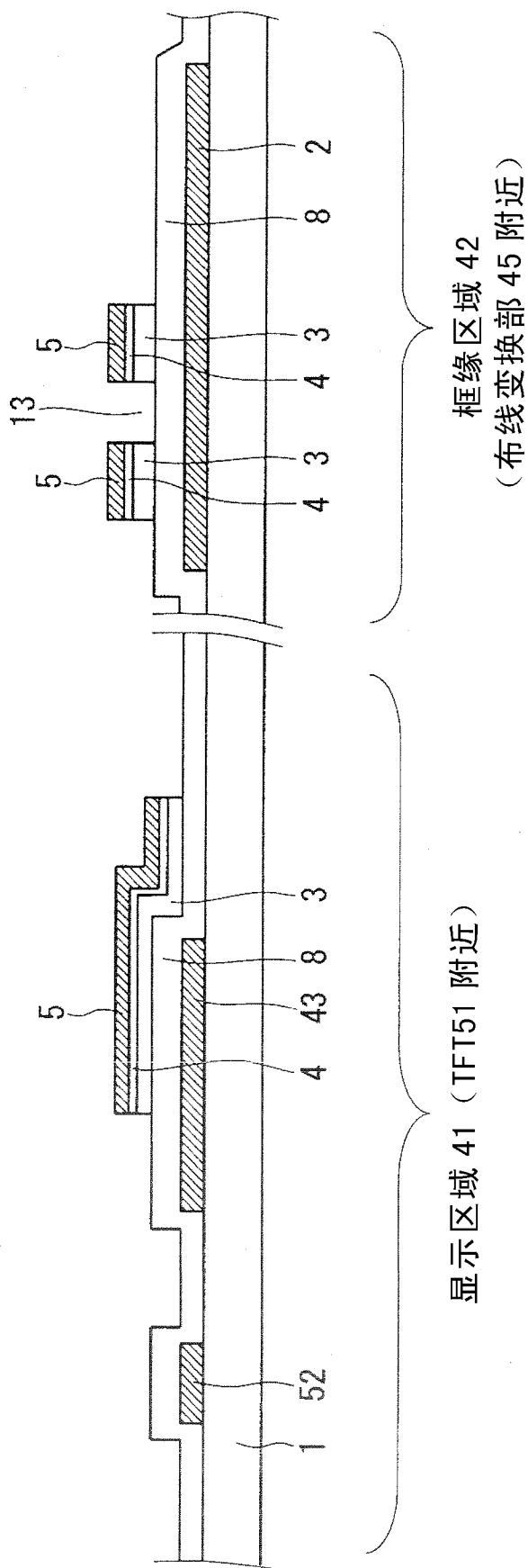


图 9

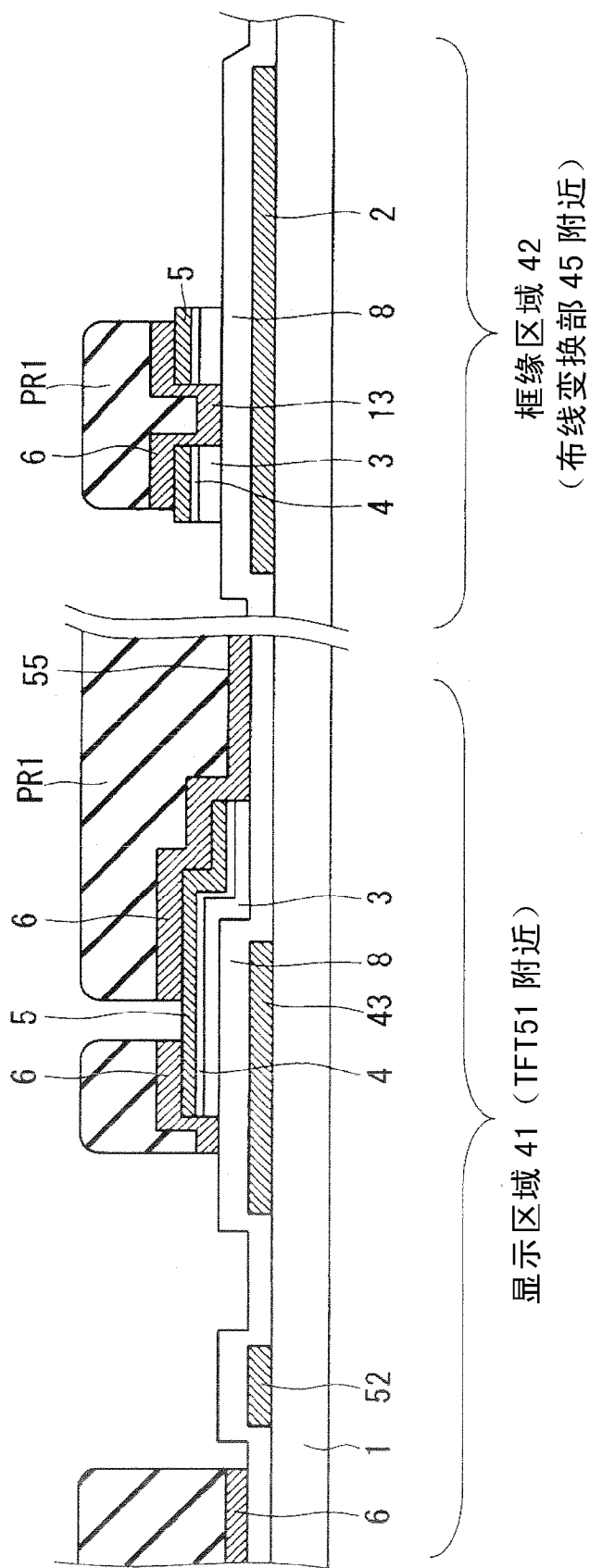


图 10

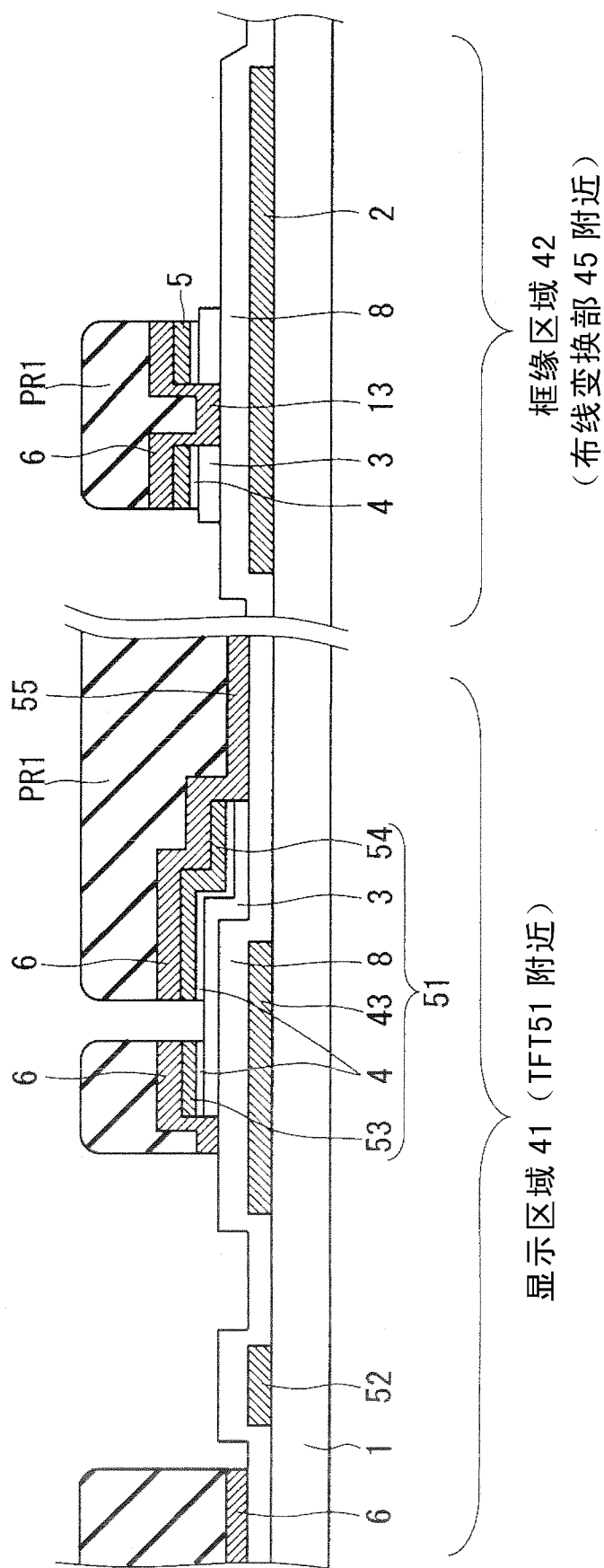


图 11

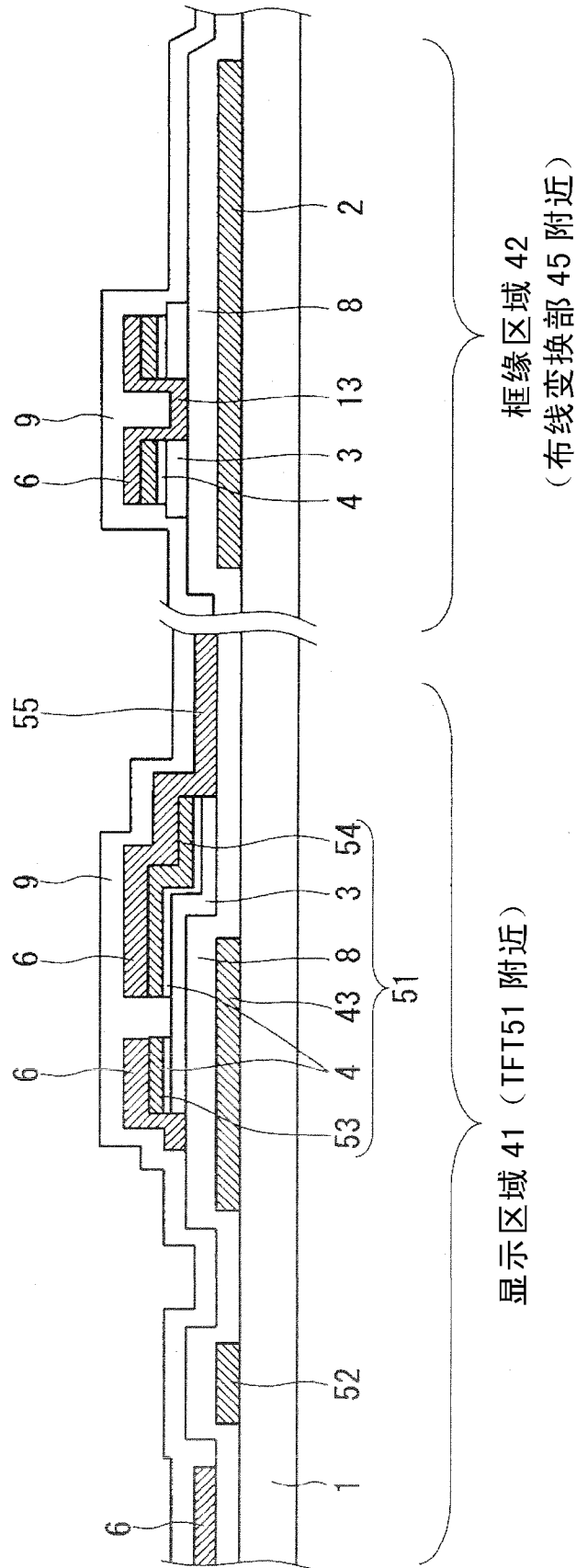


图 12

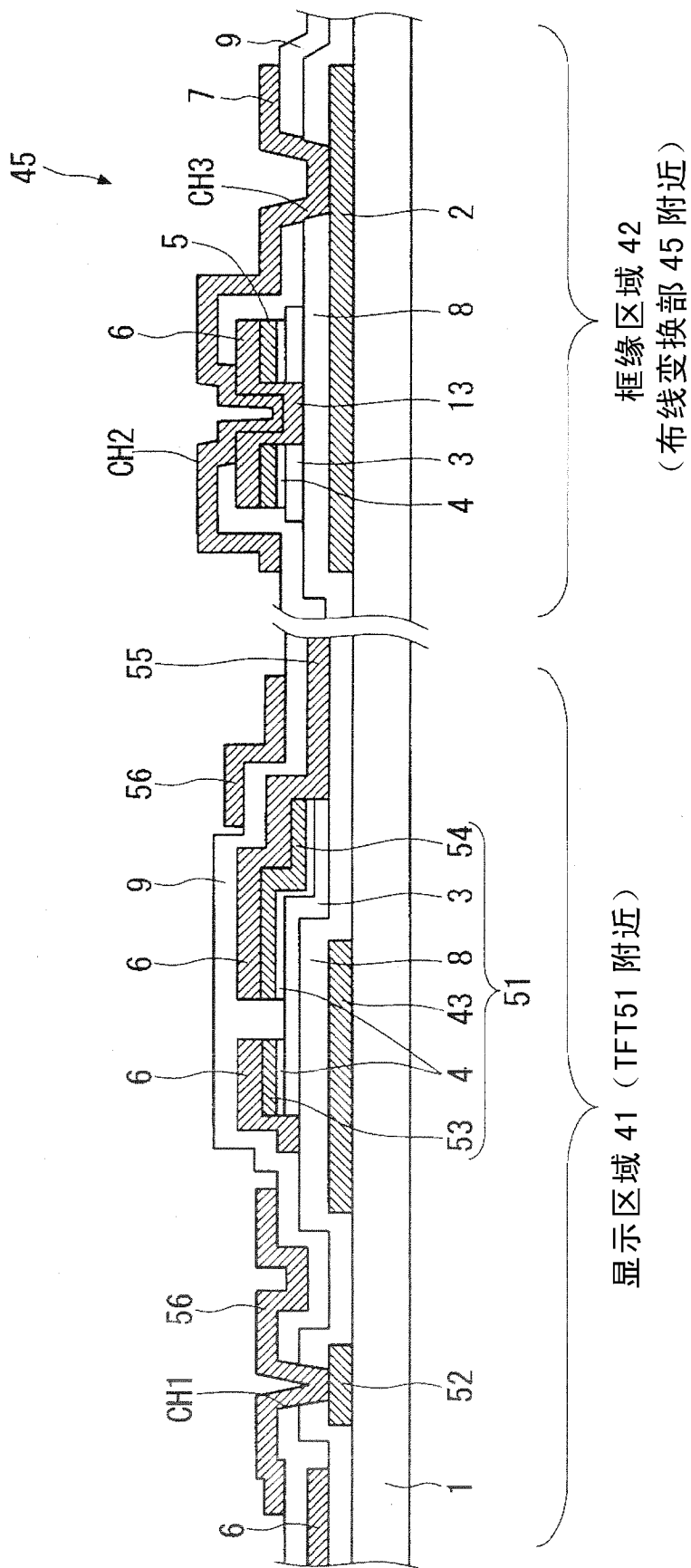


图 13

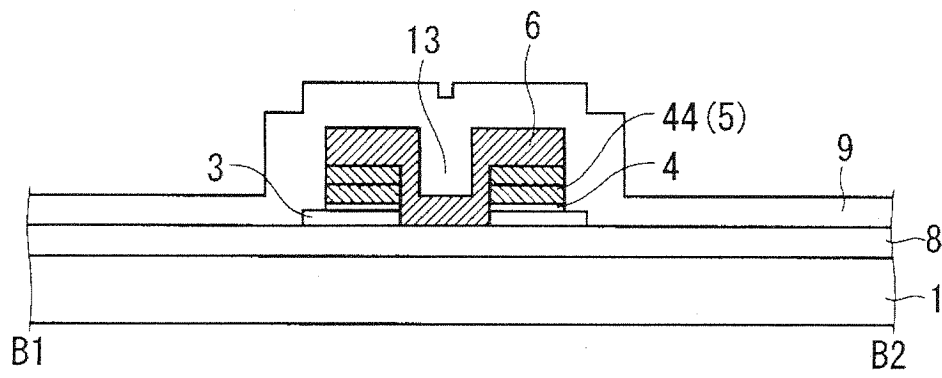


图 14

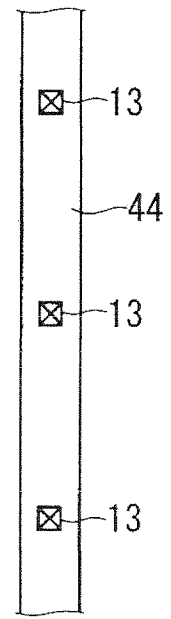


图 15

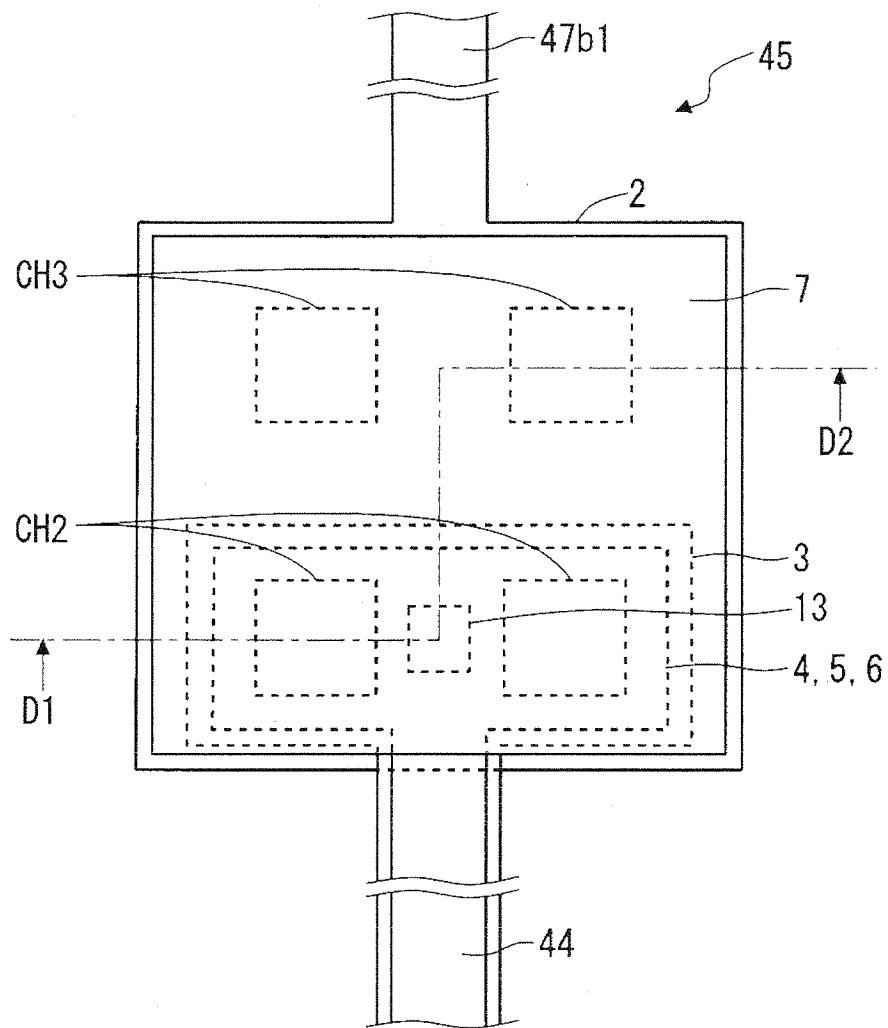


图 16

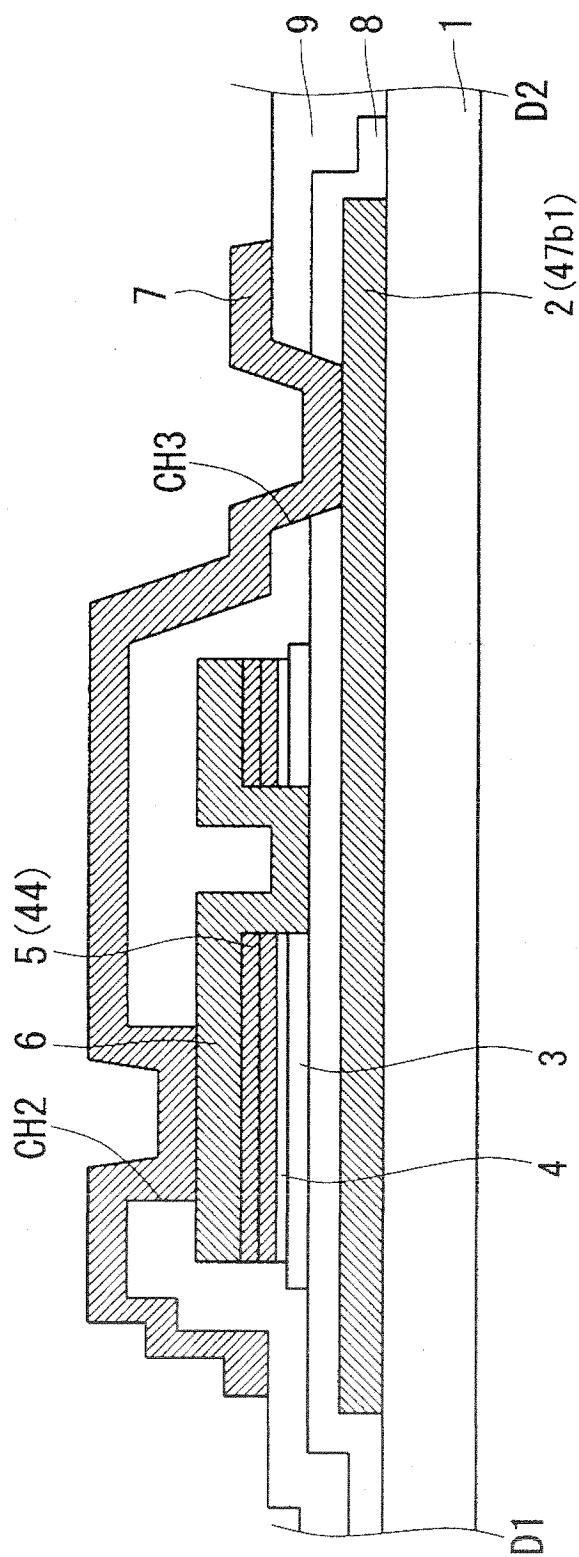


图 17

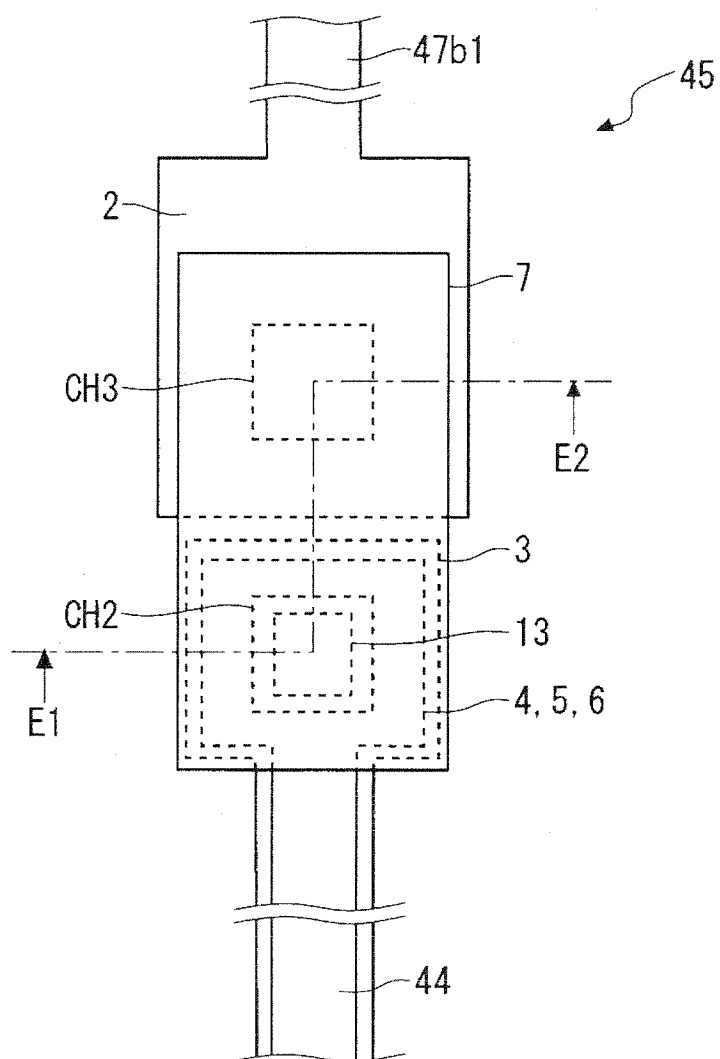


图 18

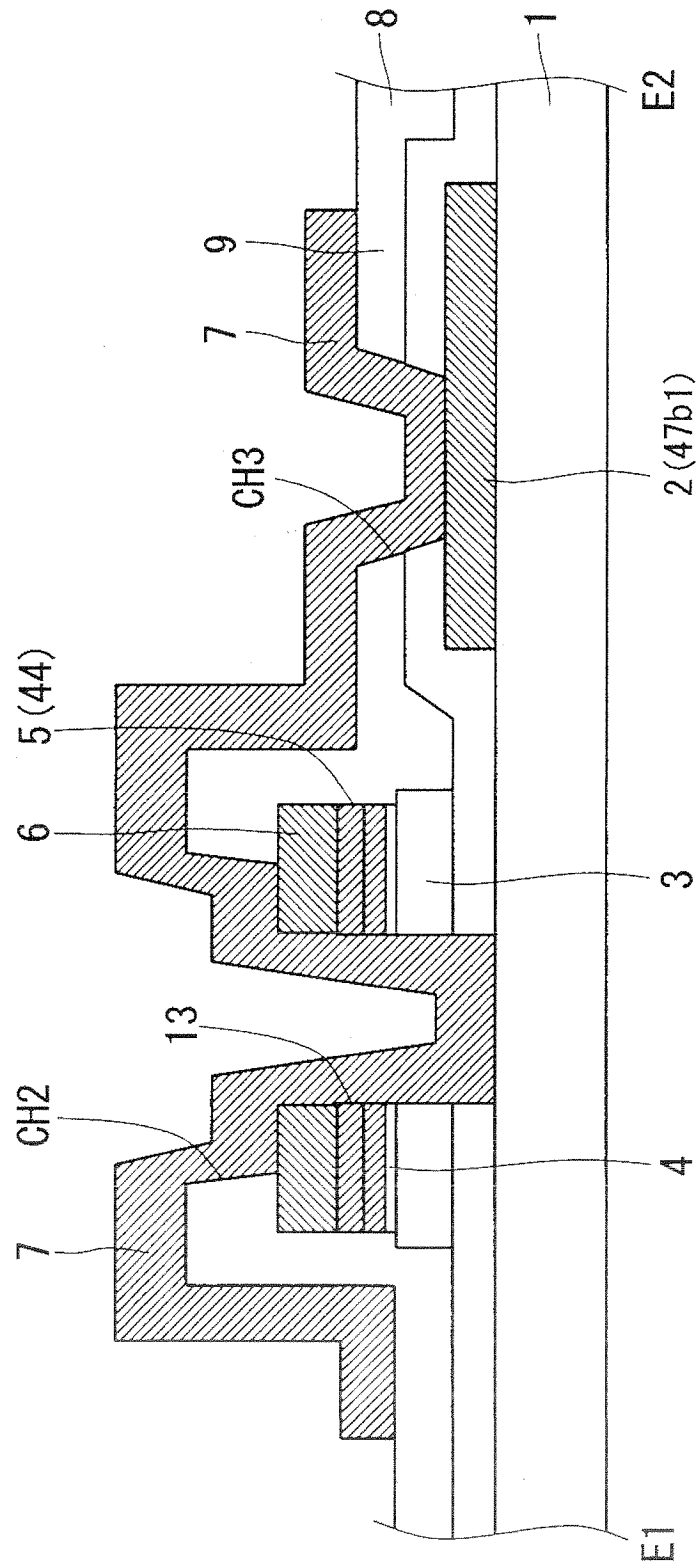


图 19

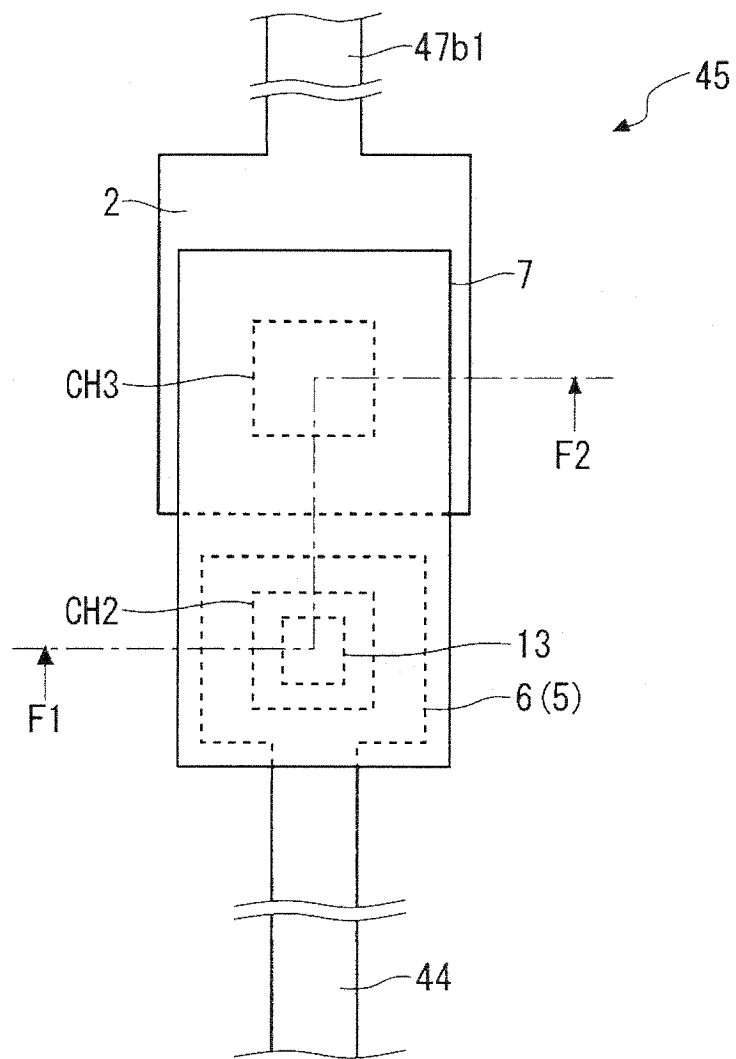


图 20

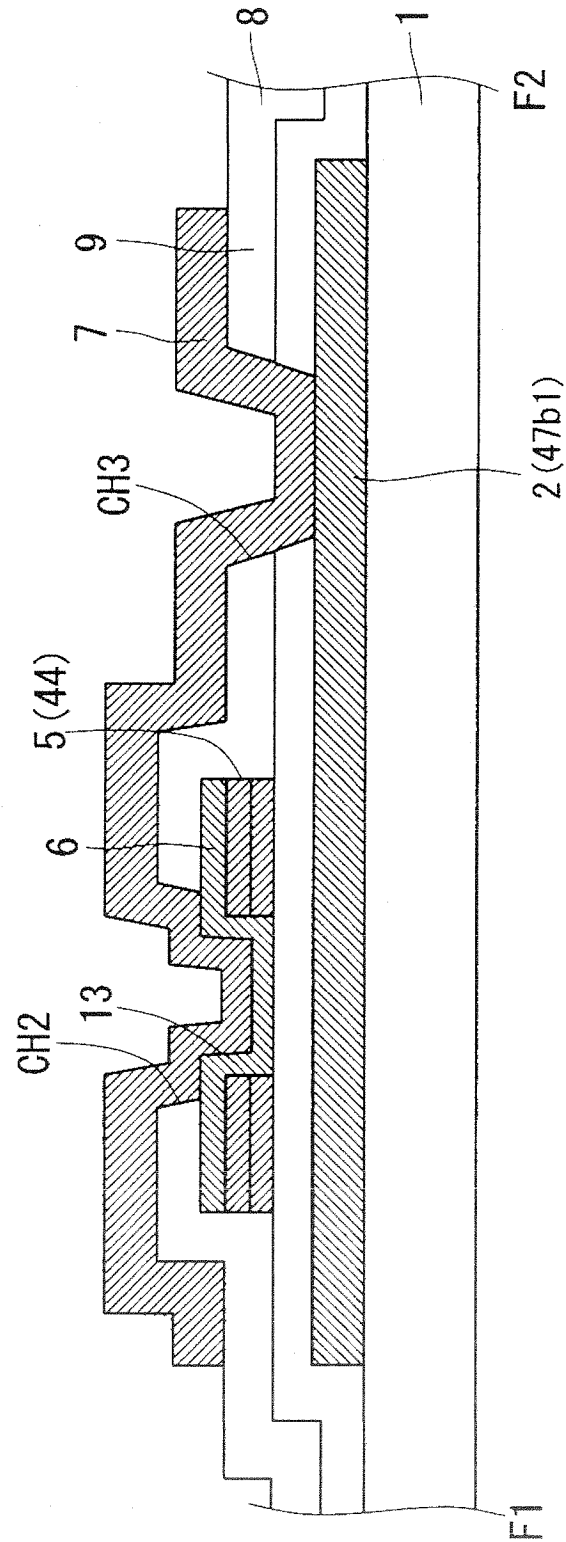


图 21

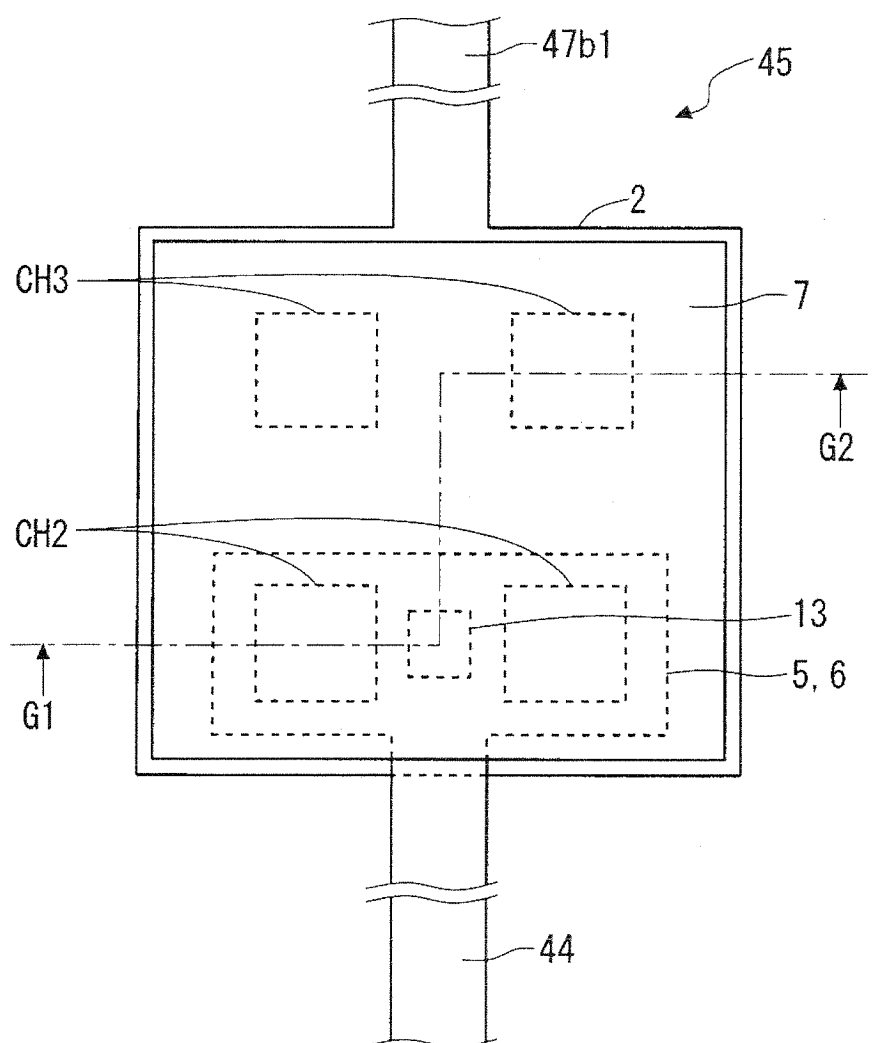


图 22

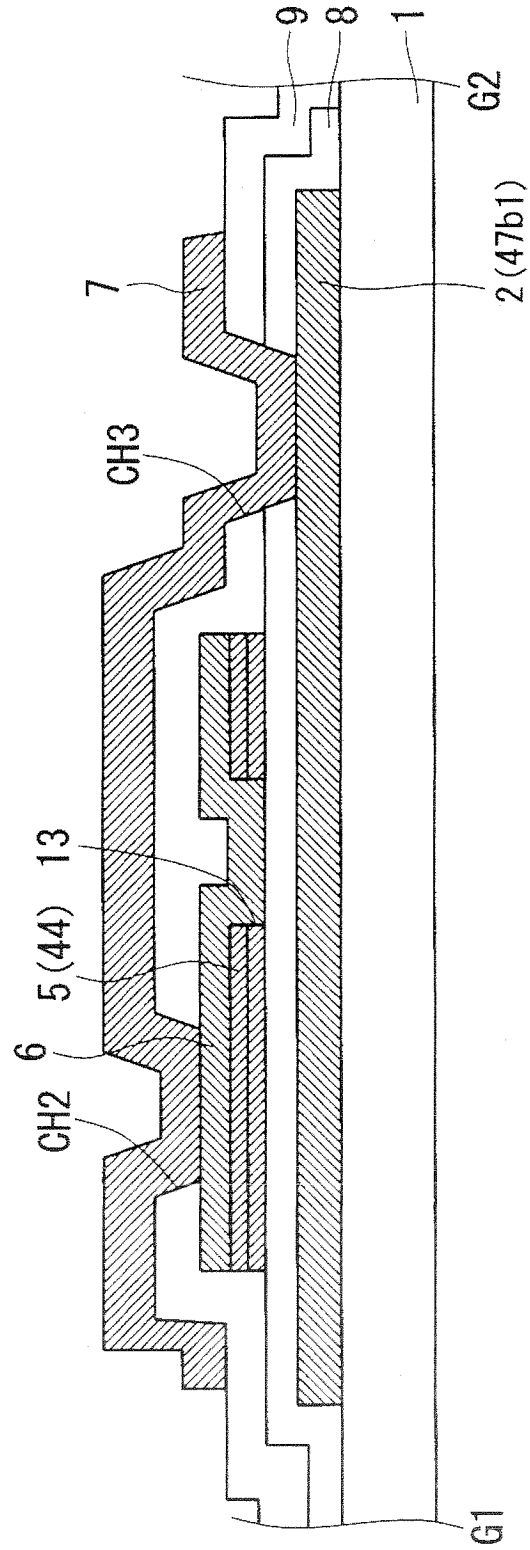


图 23

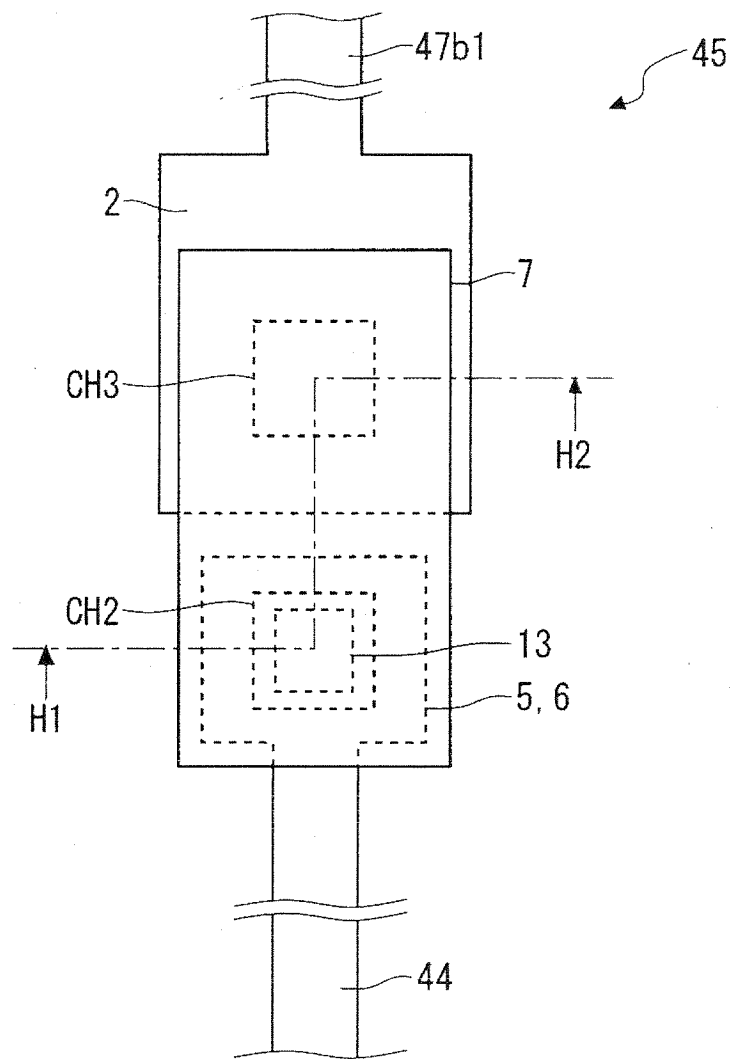


图 24

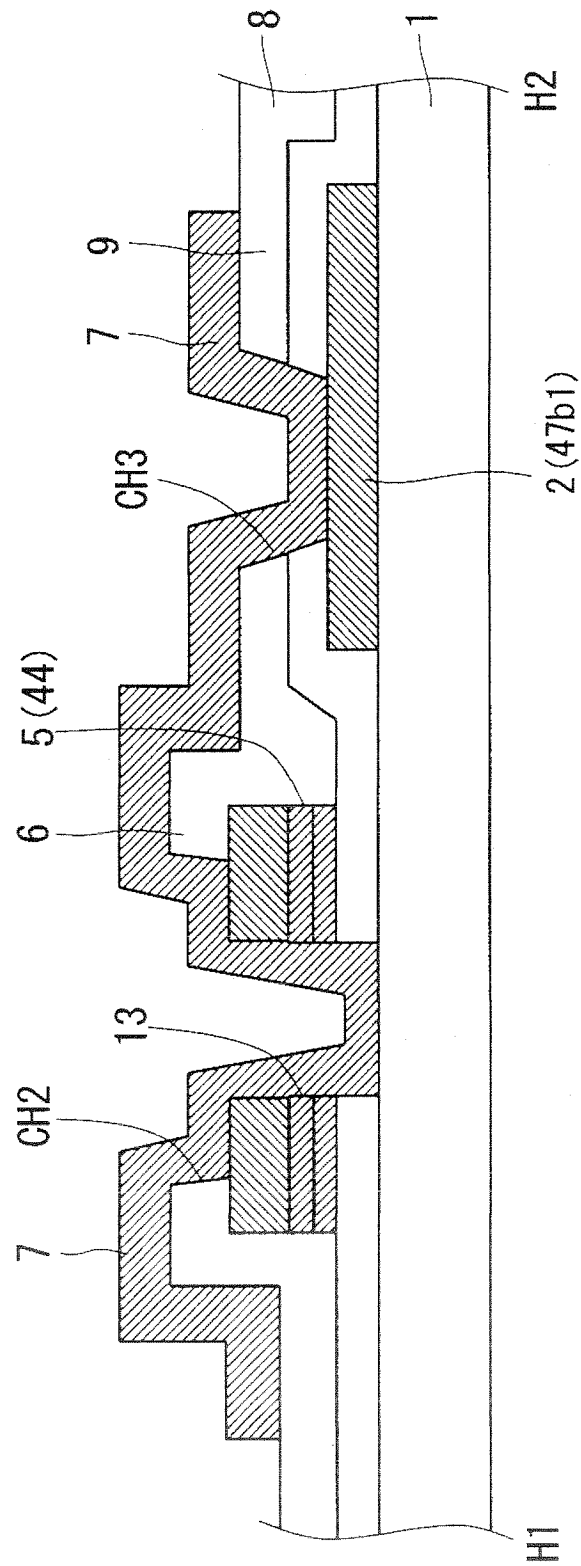


图 25