(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 601 19 642 T2** 2006.10.26

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 189 024 B1**
(21) Deutsches Aktenzeichen: **601 19 642.2**
(96) Europäisches Aktenzeichen: **01 307 039.6**
(96) Europäischer Anmeldetag: **17.08.2001**
(97) Erstveröffentlichung durch das EPA: **20.03.2002**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **17.05.2006**
(47) Veröffentlichungstag im Patentblatt: **26.10.2006**

(51) Int Cl.[8]: ***G01C 19/56*** (2006.01)
G01P 9/04 (2006.01)

(30) Unionspriorität:
663741 **15.09.2000** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB, IT

(73) Patentinhaber:
BEI Technologies, Inc., San Francisco, Calif., US

(74) Vertreter:
Weickmann & Weickmann, 81679 München

(72) Erfinder:
Hobbs, Larry P., Brentwood, California 94513, US;
Newell, Richard G., Walnut Creek, California 94595, US

(54) Bezeichnung: **Inertial-Drehratensensor und -verfahren mit verbessertem Takten**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Diese Erfindung betrifft allgemein Trägheitsratensensoren und insbesondere einen Trägheitsratensensor sowie ein Verfahren mit verbesserter Taktung.

[0002] Trägheitsratensensoren werden in einer breiten Vielfalt von Anwendungen verwendet, welche Flugzeugnavigation, die Lenkung von Flugkörpern und Raumfahrzeugen sowie Kraftfahrzeug-Stabilitätssteuer-/-regelsysteme umfassen. In vielen dieser Anwendungen ist Sicherheit entscheidend und es müssen Maßnahmen zum Schutz gegen Fehler des Sensors getroffen werden.

[0003] Allgemein ist es eine Aufgabe der Erfindung, einen neuen und verbesserten Trägheitsratensensor und ein Verfahren bereitzustellen, wie er/es in den Ansprüchen 1 bzw. 10 definiert ist.

[0004] Eine weitere Aufgabe der Erfindung ist es, einen Trägheitsratensensor und ein Verfahren mit verbesserter Taktung bereitzustellen.

[0005] Diese und andere Aufgaben werden gemäß der Erfindung gelöst durch Bereitstellen eines Trägheitsratensensors sowie Verfahrens, in welchen ein Ansteuerungssignal an ein Schwingungsratenmesselement angelegt ist, eine Aufnahmeschaltung an das Ratenmesselement gekoppelt ist, um ein Ausgangssignal entsprechend einer Bewegung des Ratenmesselements bereitzustellen, eine Digitallogik den Ratensensor kalibriert und das Auftreten von Störungen im Ratensensor erfasst, das Ratenmesselement als Frequenzreferenz zum Bereitstellen eines Systemtaktsignals für die Digitallogik verwendet wird, eine feste Phasenbeziehung zwischen Schwingung des Ratenmesselements und dem Systemtaktsignal aufrechterhalten wird, das Systemtaktsignal gefiltert wird, um Antworten auf unechte Übergänge während einer Periode, die dem Anlegen des Betriebsstroms an den Sensor folgt, zu eliminieren, und die Digitallogik in Synchronisation mit dem Systemtaktsignal zurückgesetzt wird.

[0006] Die EP 0773430 beschreibt einen Winkelgeschwindigkeitssensor, welcher ein Schwingungsratenmesselement, eine Ansteuerungsschaltung, eine Aufnahmeschaltung und eine Digitallogik zum Erfassen des Auftretens von Störungen in dem Ratensensor umfasst.

[0007] Die US 5,287,745 beschreibt eine Winkelgeschwindigkeitsmessvorrichtung, welche ein Schwingungsratenmesselement, eine Ansteuerungsschaltung und eine Aufnahmeschaltung umfasst.

[0008] Die JP 10047970 beschreibt einen Winkelgeschwindigkeitsdetektor, welcher ein Schwingungsratenmesselement, eine Ansteuerungsschaltung und eine Aufnahmeschaltung umfasst.

[0009] Fig. 1 ist eine Blockdarstellung einer Ausführungsform eines Trägheitsratensensors, in welchem die Erfindung realisiert ist.

[0010] Fig. 2 ist eine Blockdarstellung des Ansteuerungsoszillators in der Ausführungsform der Fig. 1.

[0011] Fig. 3 ist eine Blockdarstellung des Taktfilters in der Ausführungsform der Fig. 1.

[0012] Fig. 4 ist ein Zeitdiagramm, welches die Wellenformen an unterschiedlichen Punkten im Taktfilter von Fig. 3 illustriert.

[0013] Fig. 5 ist eine Blockdarstellung der Rücksetzschaltung in der Ausführungsform der Fig. 1.

[0014] Fig. 6 ist ein Zeitdiagramm, welches die Wellenformen an unterschiedlichen Punkten in der Rücksetzschaltung der Fig. 5 illustriert.

[0015] Wie in Fig. 1 illustriert ist, enthält der Ratensensor ein Quarzmesselement **11** in der Form einer Doppelstimmgabel. Diese Stimmgabel ist aus einem Einkristall-Quarzmaterial hergestellt und weist eine H-förmige Gestalt mit Ansteuerungszinken **12** an einem Ende und Aufnahmezinken **13** an dem anderen Ende auf. Jedes Paar von Zinken ist symmetrisch um die Längsachse **14** der Stimmgabel herum angeordnet.

[0016] Die Ansteuerungszinken werden so angesteuert, dass sie bei der Eigenfrequenz der Stimmgabel und in der Ebene der Stimmgabel schwingen. Wenn die Stimmgabel einer Rotation um ihre Längsachse ausgesetzt wird, so bewirkt die Corioliskraft, dass die Zinken aus der Ebene der Gabel abgelenkt werden, wodurch der Aufnahmemodus der Schwingung angeregt wird. Die Ansteuerungs- und Aufnahmesignale sind in herkömmlicher Weise durch Verwendung von Elektroden (nicht gezeigt) an die Zinken angekoppelt, wobei die Ansteuerungssignale eine piezoelektrische Vibration der Zinken stimulieren und die Aufnahmesignale in Form elektrischer Ladung vorliegen, welche piezoelektrisch in Antwort auf die durch die Corioliskraft hervorgerufene Verformung erzeugt wird.

[0017] Wenngleich das Messelement als Doppelstimmgabel illustriert ist, kann wahlweise auch ein anderer Typ eines Schwingungsmesselements, einschließlich einer Einfachstimmgabel, verwendet werden.

[0018] Das Aufnahmesignal läuft durch einen Ladungsverstärker **16** zu einem Vorverstärker **17** und dann zu einem Demodulator **18**. Die Signale von dem

Demodulator gelangen durch einen Tiefpassfilter **19** zu einem Kompensations-Summierer **21** und dann zu einem Ausgangsverstärker **22**, wobei das Ratenausgangssignal am Ausgang des Ausgangsverstärkers auftritt. Mit Spannungseingaben von +5 Volt und 0 Volt ist die Ratenausgabe auf +2,5 Volt für eine Nulleingabe vorgespannt und bewegt sich für positive Rateneingaben zu einer positiveren Spannung und für eine negative Rateneingabe in Richtung Null. Der +2,5-Volt-Pegel wird oft als virtuelle Erde bezeichnet.

[0019] An den Summierer werden Kompensationssignale angelegt, um das Ausgangssignal bezüglich Faktoren, wie etwa der Temperatur, einzustellen und um das System Verhältnis-metrisch zu gestalten, so dass der Verstärkungsfaktor der Einheit sich direkt proportional mit der angelegten Energie/Leistung verändert, wie es im US-Patent 5,942,686 beschrieben ist.

[0020] Das System enthält eine Digitallogik **23**, welche in Zusammenarbeit mit einem externen EEPROM **24** betrieben wird, wodurch die Einheit ohne die Notwendigkeit von handgelöteten Bauteilen elektronisch kalibriert werden kann. Die Digitallogik stellt außerdem eine eingebaute Testfunktion bereit, um das Auftreten von Störungen in der Einheit zu erfassen. Signale von der Digitallogik werden über den Digital-Analog-Wandler **26** an den Kompensations-Summierer **21** und an den Ausgangsverstärker **22** angelegt.

[0021] Das Schwingungsmesselement oder die Stimmgabel **11** wird als Taktreferenz für die Digitallogik verwendet, wobei von der Ansteuerungsschaltung oder dem Oszillator **28** abgeleitete Taktsignale durch einen Taktfilter **29** an die Digitallogik angelegt werden. Dies reduziert die Größe und die Kosten des Ratensensors, indem die Notwendigkeit für einen externen Taktgeber beseitigt wird und dadurch die Gesamtzahl an Teilen und die Fläche der Schaltplatine reduziert werden. Es wird dadurch außerdem die Aufgabe der Störungserfassung vereinfacht, da durch die Überwachung der Integrität der Stimmgabel automatisch eine Überwachung der Integrität des Taktsignals stattfindet. Zudem ist das Taktsignal synchron mit dem Ausgangssignal und es können keine Alias-Signale oder Schwebungstöne bei Summen- und Differenzfrequenzen auftreten.

[0022] In der bevorzugten Ausführungsform wird die Grundfrequenz der Stimmgabel als Taktreferenz für die Digitallogik verwendet. Alternativ kann ein Phasenregelkreis verwendet werden, um ein Vielfaches der Gabelansteuerungsfrequenz für eine schnellere Signalverarbeitung zu erzeugen. In jedem der Fälle ist das Frequenzbestimmungselement die gleiche Stimmgabel, welche als Messelement dient.

[0023] Wie in Fig. 2 illustriert ist, umfasst die Ansteuerungsschaltung oder der Oszillator **28** einen Kreis, welcher manchmal als AGC-(automatic gain control = automatische Verstärkungssteuerung/-regelung)-Regelkreis bezeichnet wird. Wenn die Ansteuerungszinken schwingen, wird ein Strom über die Ansteuerungselektroden erzeugt. Dieser Strom durchläuft einen Strom-Spannungs-Verstärker **31**, um eine Spannung zu erzeugen, welche an den Eingang eines Demodulators **32** angelegt wird. Ein mit dem Ausgang des Strom-Spannungs-Wandlers verbundener Spannungskomparator **33** erzeugt eine Rechteckwelle bei der Ansteuerungsfrequenz. Diese Rechteckwelle wird an den Steuer-/Regeleingang des Demodulators angelegt und wenn der Demodulator bei der Ansteuerungsfrequenz betrieben wird, so enthält dessen Ausgabe einen Wert bei Gleichspannung.

[0024] Der Gleichspannungswert von dem Demodulator wird an eine Summierschaltung **34** angelegt, wo er mit einer festen Skalierungsfaktor-Referenzspannung **36** und mit einer programmierbaren Skalierungsfaktor-Referenzspannung **37** kombiniert wird. Der Ausgang der Summierschaltung ist mit dem Eingang eines Integrators **38** verbunden.

[0025] Die Ausgabe des Integrators wird sich entweder in Richtung einer positiveren Spannung oder in Richtung einer negativeren Spannung bewegen, wenn dessen Eingabe ungleich Null ist. Das bedeutet, dass in einem stationären Zustand die Eingabe des Integrators im Mittel gleich Null sein muss. Die Ausgabe des Demodulators muss sich somit mit der Summe der beiden Skalierungsfaktor-Referenzspannungen exakt aufheben. Da die Ausgangsspannung des Demodulators die Amplitude der Schwingung des Ansteuerungsmodus der Stimmgabel repräsentiert, stellen die beiden Skalierungsfaktor-Referenzspannungen die Größe der Ansteuerungsmodusschwingung ein.

[0026] Die Fähigkeit der Stimmgabel zur Ratenmessung hängt von der Corioliskraft ab, welche die Eingangsdrehung um die Symmetrieachse der Ansteuerungszinken an einen Torsionsmodus aus der Ebene heraus koppelt. Die Corioliskraft ist proportional zum Produkt aus der Rotationsrate und der Geschwindigkeit der Zinken und diese Geschwindigkeit ist proportional zur Amplitude der Zinkenschwingung. Wenn die Zinken somit zu einer Schwingung mit größerer Verschiebungs- und Geschwindigkeitsamplitude angeregt werden, so wird die Reaktion auf die Rotation über die Corioliskraft proportional größer sein. Somit vergrößert sich der Skalierungsfaktor oder die Reaktion pro Einheit der Rotation der Stimmgabel proportional mit der Ansteuerungsamplitude.

[0027] Bei der Bestimmung der Amplitude der Schwingung des Ansteuerungsmodus der Stimmgabel bestimmen Skalierungsfaktor-Referenzspannun-

gen **36**, **37** außerdem den Skalierungsfaktor der Vorrichtung. Die feste Spannung wird zur Einstellung des nominalen Skalierungsfaktors verwendet und die programmierbare Spannung wird zur Feineinstellung verwendet. Dies erlaubt es, den Skalierungsfaktor einer jeden Einheit bezüglich kleiner Variationen der einzelnen Charakteristiken der Stimmgabeln zu korrigieren, so dass jeder hergestellte Ratensensor den korrekten Skalierungsfaktor ausgeben kann.

[0028] Die programmierbaren Daten zum Einstellen der programmierbaren Skalierungsfaktor-Referenzspannung werden aus einem digitalen Koeffizienten abgeleitet, welcher in dem EEPROM **24** gespeichert ist und auf welchen durch die Digitallogik **23** zugegriffen wird. Die Daten werden in eine analoge Spannung umgewandelt, welche an den Eingang für programmierbare Vorspannung der Summierschaltung **34** angelegt wird. In einer momentan bevorzugten Ausführungsform bewegt sich der Bereich der Einstellung der programmierbaren Komponente der Skalierungsfaktor-Referenz in der Größenordnung von ± 35% der festen Komponente.

[0029] Der Spannungspegel am Ausgang des Integrators wird durch einen Fensterkomparator **39** überwacht, welcher unakzeptierbare Zustände oder Störungen im Ansteuerungskreis erfasst. Der Fensterkomparator umfasst ein Paar von Komparatoren **41**, **42** und ein invertierendes ODER-Gatter **43**, wobei die Ausgänge der Komparatoren mit den Eingängen des invertierenden ODER-Gatters verbunden sind. Die oberen und unteren Spannungsgrenzen werden durch die Referenzspannungen +REF und –REF eingestellt, welche die Schaltpunkte der Schaltung definieren. Die anderen beiden Komparatoreingänge sind miteinander verbunden, um das Signal von dem Integrator zu empfangen. Der Ausgang des invertierenden ODER-Gatters wird durch einen Tiefpassfilter **44** geführt und durch die eingebaute Testlogik überwacht.

[0030] Solange die Ausgabe des Integrators innerhalb der durch die Referenzspannungen gesetzten Grenzen liegt, wird die Ausgabe des Fensterkomparators durch die eingebaute Testlogik **46** als akzeptierbar bestimmt. Wenn zu irgendeinem Zeitpunkt die Ausgabe des Integrators aus diesen Grenzen herausfallen sollte, so wird die Testlogik eine Störung erfassen und eine Ausgangsstufe **22** triggern, um schnell auf die Versorgungsschiene positiver Spannung umzuschalten, was als Störungszustand interpretiert wird.

[0031] Die Typen von Störungen, welche innerhalb des Oszillatorkreises detektiert werden können, umfassen eine defekte oder gebrochene Stimmgabel, eine offene elektrische Leiterbahn, welche zu der Gabel hin oder von dieser weg führt, eine Änderung im Gütefaktor der Gabel, hervorgerufen durch ein Leck im Verfüllgas der Packung, in welcher die Stimmgabel eingeschlossen ist, sowie ein kurzgeschlossenes oder offenes Rückkopplungsbauteil über dem Integrator.

[0032] Um zu ermöglichen, dass Störungen des Integrators durch die eingebaute Testlogik erfasst werden, wird die Ausgabe des Integrators in einer Summierschaltung **49** mit einer Vorspannung **48** kombiniert, um eine Stationärzustandsausgabe des Integrators von der virtuellen Erde, d.h. dem Mittelpunkt zwischen den positiven und den negativen Versorgungsspannungen, weg zu einem Soll-Wert hin zu bewegen. Dies ist notwendig, da in einem Falle, dass der Rückkopplungsweg über dem Integrator kurzgeschlossen wird, die Ausgabe des Integrators bei virtueller Erde, d.h. bei +2,5 Volt in einem System mit Versorgungsspannungen von +5 Volt und 0 Volt, bleiben wird. um diese Störung zu erfassen, muss der akzeptable Bereich von Integratorausgangsspannungen mittels Vorspannung von Virtuellerde weg und typischerweise auf einen Bereich von ungefähr 2,6 Volt bis 4,0 Volt für normale Betriebsbedingungen bewegt werden.

[0033] Wenn der Rückkopplungsweg über den Integrator geöffnet wird, so wird der Integratorverstärker alle Komponenten doppelter Frequenz, die durch den Demodulator erzeugt werden, durchlassen. Wenn dieses Signal doppelter Frequenz durch den Fensterkomparator hindurchgeführt wird, so wird es in einem Strom digitaler „Einsen" und „Nullen" resultieren, entsprechend den Durchläufen der Verstärkerausgabe durch die Schaltgrenzen. Das Tiefpassfilter **44** reduziert diesen Impulsstrom auf eine DC-Spannung, welche durch die eingebaute Testlogik als Störung erfasst wird.

[0034] Die Ausgabe der Summierschaltung **49** wird durch einen Verstärker **51** verstärkt und an einen Amplitudenmodulator **52** angelegt, um die Ausgangsspannung von dem Spannungskomparator **33** zu modulieren. Die Ausgabe des Spannungskomparators ist eine Rail-to-Rail-Rechteckwelle (Rechteckwelle zwischen vollen Versorgungsspannungen) und der Modulator stellt die Spitze-Spitze-Amplitude dieser Rechteckwelle ein, um eine variable Ansteuerungsspannung für die Ansteuerungszinken der Stimmgabel bereitzustellen.

[0035] Die Rechteckwelle von dem Modulator wird an die Ansteuerungszinken über einen Multiplexer **53** angelegt, welcher durch ein Signal von der Logikschaltung gesteuert/geregelt wird. Sie wird außerdem an den Eingang eines Bandpassfilters **54** mit einer Verstärkung von 1,0 bei dessen Mittelfrequenz, welche ungefähr gleich der Eigenfrequenz des Ansteuerungsmodus der Stimmgabel ist, angelegt. Dieses Filter schwächt den harmonischen Gehalt der Rechteckwelle signifikant ab und erzeugt ein anderes

Ansteuerungssignal, welches nahezu eine reine Sinuswelle ist. Dieses Signal wird an einen zweiten Eingang des Muliplexers angelegt.

[0036] Die Spitze-Spitze-Spannung des Rechteckwellen-Ansteuerungssignals steigt schneller an und führt zu einem schnelleren Einschalten als die Sinuswelle und wird an die Ansteuerungszinken während der Anfangsphase des Einschaltens angelegt, um die Einschaltzeit zu minimieren. Sobald die Amplitude der Schwingungen der Stimmgabel einen solchen Wert erreichen, dass die Ausgabe des Integrators **38** die untere Steuer-/Regelgrenze des Fensterkomparators **39** überschreitet, erzeugt die eingebaute Testlogik ein Anweisungssignal an den Multiplexer, um dessen Ausgabe von Rechteckwelle auf Sinuswelle umzuschalten. Die von Harmonischen relativ freie Sinuswelle wird dann dazu verwendet, die Stimmgabel für den Rest ihres Betriebs bis zur nächsten Einschaltsequenz anzusteuern.

[0037] Dies bietet die Vorteile beider Typen von Ansteuerungssignalen ohne die Nachteile dieser beiden. Die Rechteckwelle bietet einen schnelleren Start der Gabelschwingung und Stabilisierung bei dem Amplituden-Steuer-/Regelpegel. Sie weist jedoch auch einen höheren harmonischen Gehalt auf, der in einigen Fällen an Moden höherer Ordnung der Stimmgabelstruktur koppeln und unerwünschte Spannungsverschiebungen in der Sensorausgabe verursachen kann. Die Sinuswelle ist relativ frei von solchen Harmonischen, steigt jedoch langsamer an und erzeugt ein langsameres Einschalten als die Rechteckwelle und ist daher weniger günstig für den Startbetrieb.

[0038] Wichtig ist, dass Taktreferenz in solcher Weise erzeugt wird, dass sie eine feste Phasenbeziehung in Bezug auf die Phase der Stimmgabelbewegung aufweist. Würde sich diese Phasenbeziehung von einem Einschalten zum nächsten verändern, so würde die Logik noch immer korrekt funktionieren, die Differenz in der Phase würde jedoch aufgrund begrenzter Einkopplung des Taktsignals in den Ausgangssignalweg wahrscheinlich zu Differenzen in der Spannungsverschiebung des Sensors führen. Eine feste Taktphasenbeziehung stellt sicher, dass dann, wenn diese Kopplung auftritt, sie einen festen Wert von Einschalten zu Einschalten aufweist.

[0039] Die feste Phasenbeziehung wird durch den Taktfilter **29** bereitgestellt, über welchen die Taktsignale an die Logikschaltung angelegt werden. Wie in Fig. 3 illustriert ist, umfasst der Taktfilter ein Paar D-Flip-Flops **56**, **57**, welche zum Löschen ihrer Ausgänge gleichzeitig zurückgesetzt werden und welche jeweils mit QA und QB bezeichnet sind. Diese Flip-Flops triggern an positiv verlaufenden Taktflanken und das Eingangstaktsignal wird von der Ausgabe des Spannungskomparators **33** abgeleitet, wobei das nicht invertierte Takteingangssignal an den Flip-Flop **56** angelegt wird und das invertierte Takteingangssignal über einen Umrichter **58** an das Flip-Flop **57** angelegt wird.

[0040] Ein Rückkopplungskreis, welcher einen Integrator **59**, einen Schmitt-Trigger **60** und einen Umrichter **61** umfasst, ist zwischen dem Q-Ausgang und dem D-Eingang des Flip-Flops **57** geschaltet. Dies bewirkt, dass die Takteingangsfrequenz durch zwei geteilt wird, so dass das Signal QB am Ausgang des Flip-Flops **57** eine Rechteckwelle mit einer Frequenz ist, die exakt gleich einhalb der Frequenz des Takteingangs ist.

[0041] Das Flip-Flop **56** ist dem Flip-Flop **57** nachgeführt, wobei das verzögerte QB-Ausgangssignal von dem Flip-Flop **57** über einen Umrichter **62** an den D-Eingang des Flip-Flops **56** angelegt ist. Somit ist auch das Signal QA am Ausgang des Flip-Flops **56** eine Rechteckwelle mit einer Frequenz, die exakt gleich einhalb der Frequenz des Takteingangs ist, und die Ausgaben der beiden Flip-Flops sind zueinander stets um einhalb der Eingangstaktperiode verschoben.

[0042] Der Integrator und der Schmitt-Trigger bringen in die Rückkopplung eine Verzögerung ein, welche das Auftreten von Mehrfachübergängen in dem Taktausgangssignal verhindert, falls solche Übergänge in dem Eingangstaktsignal vorhanden sind. Die Verzögerung verhindert für eine feste Zeitdauer nach einem Anfangsübergang bei einer ersten positiv verlaufenden Taktflanke, dass die Flip-Flops zusätzliche Übergänge durchführen. Diese Verzögerung ist in Fig. 4 illustriert und liegt in der Größenordnung von 10 bis 25% der Taktperiode. Eine derartige Blockierung der Flip-Flops stellt ausgehend von einer Takteingabe, welche Mehrfachübergänge innerhalb einer kurzen Zeitdauer nach einem Anfangsübergang enthalten kann, ein sauberes Ausgangssignal bereit. Solche Übergänge können z.B. von einem Bauteil wie einem Komparator herrühren, welcher bei der Erzeugung der Takteingabe verwendet wird, und sie können über den gesamten Betrieb des Sensors hinweg auftreten, nicht nur zu Beginn.

[0043] Die Ausgaben QA und QB der Flip-Flops **56**, **57**, welche frei von unechten Übergängen sind, werden in ein Exklusiv-ODER-Gatter **63** eingegeben. Da diese beiden Signale beide bei einhalb der Frequenz des Takteingangssignals vorliegen, erzeugen sie in ihrer Kombination ein neues Taktsignal bei derselben Frequenz wie das Eingangstaktsignal. Da die beiden Flip-Flops einander nachgeschaltet sind und ihre QA- und QB-Ausgänge stets zueinander um einhalb der Eingangstaktperiode phasenverschoben sind, weist die Phase des Ausgangstaktsignals von dem Filter in Bezug auf die Taktsignaleingabe in das Filter stets eine feste Beziehung auf. Diese Phasenbeziehung

ist in Fig. 4 illustriert.

[0044] Fig. 5 illustriert eine Rücksetzschaltung **64**, welche verhindert, dass ein falsches Taktsignal aus einer unechten Schwingung/Störschwingung abgeleitet wird, welche zwischen dem Moment, in dem Energie an den Sensor angelegt wird, und der Herstellung einer normalen Gabelansteuerungsschwingung auftritt. Diese Schaltung enthält einen Präzisionsoszillator **66**, welcher einen Spannungskomparator **67** mit einem Widerstand **68** und einem Kondensator **69** umfasst, die die Frequenz des Oszillators bestimmen. Diese Frequenz ist signifikant niedriger als die Systemtaktfrequenz und in einer momentan bevorzugten Ausführungsform weist der Systemtakt eine Frequenz von 10 kHz auf und der Oszillator **66** arbeitet bei einer Frequenz von 1 kHz.

[0045] Wie in Fig. 6 illustriert ist, benötigt das Ansteuerungs-Oszillatorsignal **71** eine endliche Zeit für einen Übergang von einer gewissen mittleren Frequenz zu dessen normaler Betriebsfrequenz. Die Wellenform **72** illustriert den allmählichen Anstieg der Eingangsspannung beim Anlegen von Energie. Wenn die Eingangsspannung einen Schwellwert erreicht, typischerweise etwa 3,8 Volt, so wird ein Einschalt-Rücksetz-Impuls **73** erzeugt, um ein anfängliches Zurücksetzen der Logikschaltungen bereitzustellen.

[0046] Der Ausgang des Oszillators **66** ist mit dem Eingang eines 9-Bit-(Division durch 512)-Zähler **74** verbunden. Der Ausgang dieses Zählers wird der Steuer-/Regelogik **77** zugeführt, welche auch ein asynchrones Rücksetzsignal von der Einschalt-Rücksetz-Schaltung **78** empfängt. Auf den Empfang des Signals von dem Zähler **74** hin schaltet die Steuer-/Regellogik ein Komparatorfreigabesignal **79**, um den Spannungskomparator **67** abzuschalten, welcher dann die Schwingung beendet, bis eine weitere Einschalt-Rücksetzung erfolgt. Die Steuer-/Regellogik aktiviert ferner eine Rücksetzimpuls-Synchronisationseinrichtung **81**, welche ein synchrones Rücksetzsignal liefert, das mit dem als gültig bekannten Taktsignal von dem Taktfilter **29** synchronisiert ist. Das synchrone Rücksetzsignal wird mit dem asynchronen Rücksetzsignal in einem ODER-Gatter **82** kombiniert, um das Systemrücksetzsignal **83** bereitzustellen. Wie in Fig. 6 illustriert ist, geht dieses Signal in Synchronisation mit dem Hauptsystemtakt in einen niedrigen Zustand und dann zurück in einen hohen Zustand über. Eine derartige Verzögerung der Bereitstellung des Rücksetzsignals stellt sicher, dass eine endgültige Zurücksetzung an alle Digitallogikschaltungen erteilt wird, nachdem ein als gültig bekannter Takt von der Stimmgabel abgeleitet worden ist.

[0047] Die Steuer-/Regellogik führt ihre Funktion innerhalb von zwei Takten des Signals von dem Oszillator **66** aus, was insgesamt 514 Takte für den Betrieb dieses Oszillators ergibt, wobei sie an diesem Punkt vollständig deaktiviert wird. Dies dauert typischerweise ungefähr eine halbe Sekunde.

[0048] Die beiden unteren Wellenformen zeigen das Systemtaktsignal und das Systemrücksetzsignal in vergrößertem Maßstab. Wie durch diese beiden Wellenformen illustriert ist, kann der negativ verlaufende Übergang des Systemrücksetzsignals asynchron zum Systemtakt sein und kann einige Taktperioden vor dem positiv verlaufenden Übergang auftreten, wobei jedoch der positiv verlaufende Übergang mit dem Systemtakt synchronisiert ist.

[0049] Diese Rücksetzschaltung initialisiert die Digitallogik, wenn Energie an den Sensor angelegt wird. Bis diese Zeitsteuerungssequenz abgeschlossen ist, hält die eingebaute Testlogik das Signal von der Ausgangsstufe **22** bei der positiven Versorgungsschienenspannung. Danach wird es der Ausgabe erlaubt, den der Rotationsrate des Sensors entsprechenden Wert anzunehmen. Wenn sich die Ausgabe von der Versorgungsschiene wegbewegt, so dient sie als Hinweis darauf, dass der Sensor einsatzbereit ist und gültige Daten ausgeben wird. Die Ausgabe wird dann nur in dem Fall wieder auf die positive Versorungsschiene zurückgebracht, dass eine Störung erfasst wird.

[0050] Wenn eine Störung erfasst wird und sich die Ausgabe zur Versorgungsschiene positiver Spannung hin bewegt, so wird ein BIT-Flag aktiviert und bleibt aktiviert, bis eine weitere Energieeinschaltsequenz stattfindet. Jedoch wird diese Aktivierung des BIT-Flags vor der Beendigung der Einschaltsequenz blockiert, so dass die Übergangszustände während des Starts keine Aktivierung des BIT-Flags bewirken werden.

[0051] Wenn die an die Einheit angelegte Energie irgendwann unter den Schwellwert der Einschalt-Rücksetz-Schaltung abfallen sollte, so wird diese Schaltung automatisch neu getriggert. Diese Neutriggerung stellt einen Hinweis darauf bereit, dass ein Energieabfall aufgetreten ist.

[0052] In einer bevorzugten Ausführungsform ist die Schaltung für den Ratensensor in integrierter Form als anwendungsspezifische integrierte Schaltung (ASIC) konstruiert. Die Stimmgabel und der EEPROM sind außerhalb der ASIC vorgesehen und Kompensationswerte können über eine Computerschnittstelle durch die Digitallogik in der ASIC in den EEPROM geladen werden. In einer momentan bevorzugten Ausführungsform weist die ASIC lediglich drei Anschlusspole auf: +5 Volt, Erde (0 Volt) und das Ausgangssignal.

[0053] Die Erfindung weist eine Anzahl wichtiger

Merkmale und Vorteile auf. Die Verwendung des Messelements selbst als Taktreferenz für das System eliminiert die Notwendigkeit für einen separaten Taktgeber und reduziert somit die Größe und die Kosten der Einheit. Der Taktfilter verhindert, dass inkorrekte Taktsignale in Antwort auf unechte Schwingungen beim Start geliefert werden und stellt außerdem sicher, dass zwischen dem Systemtakt und den Schwingungen der Stimmgabel stets die gleiche Phasenbeziehung vorliegt. Die Einschalt-Rücksetz-Schaltung stellt ein Rücksetzsignal bereit, welches mit dem Systemtatakt genau synchronisiert ist.

Patentansprüche

1. Trägheitsratensensor, welcher aufweist:
ein Schwingungsraten-Messelement (**11**),
eine Ansteuerungsschaltung (**28**) zum Anlegen eines Ansteuerungssignals an das Ratenmesselement, und
eine Aufnahmeschaltung (**16**, **17**, **18**, **19**, **21**, **22**), gekoppelt an das Ratenmesselement, zum Bereitstellen eines Ausgangssignals entsprechend einer Bewegung des Ratenmesselementes, gekennzeichnet durch:
eine durch ein Systemtaktsignal angesteuerte Digitallogik (**23**) zum Kalibrieren des Ratensensors und Detektieren des Auftretens von Störungen im Ratensensor und
Mittel (**31**, **32**, **33**, **34**, **38**, **49**, **51**, **52**, **53**), welche das Ratenmesselement als Frequenzbezug zum Bereitstellen des Systemtaktsignals für die Digitallogik verwenden.

2. Trägheitsratensensor nach Anspruch 1, welcher ferner aufweist:
Mittel (**29**) zum Aufrechterhalten einer festen Phasenbeziehung zwischen Schwingung des Ratenmesselementes und dem Systemtaktsignal,
Mittel (**64**) zum Filtern des Systemtaktsignals, um Antworten auf unechte Übergänge während einer Periode, die dem Anlegen des Betriebsstroms an den Sensor folgt, zu eliminieren, und
Mittel (**78**, **81**, **82**) zum Zurücksetzen der Digitallogik in Synchronisation mit dem Systemtaktsignal.

3. Trägheitsratensensor nach Anspruch 1, welcher ferner ein Mittel (**29**) zum Aufrechterhalten einer festen Phasenbeziehung zwischen Schwingung des Ratenmesselementes und dem Systemtaktsignal aufweist.

4. Trägheitsratensensor nach Anspruch 2 oder Anspruch 3, in welchem das Mittel (**29**) zum Aufrechterhalten einer festen Phasenbeziehung enthält:
Mittel (**33**) zum Bereitstellen eines Eingangstaktsignals, welches in Phase mit den Schwingungen des Ratenmesselements ist,
Mittel (**56**), welche auf das Eingangstaktsignal reagieren, zum Erzeugen eines ersten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und eine steigende Flanke, welche entweder mit einer steigenden Flanke oder mit einer fallenden Flanke des Eingangstaktsignals synchronisiert ist,
Mittel (**57**) zum Erzeugen eines zweiten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und mit dem ersten Signal um 1/2 eines Eingangstaktzyklus phasenverschoben ist, und
Mittel (**63**) zum Kombinieren der ersten und zweiten Signale, um das Systemtaktsignal bereitzustellen.

5. Trägheitsratensensor nach irgendeinem der vorhergehenden Ansprüche, welcher ferner aufweist:
Mittel (**66**, **74**, **77**, **78**, **81**, **82**) zum Blockieren der Lieferung von Taktsignalen während einer Zeitdauer, die dem Anlegen von Betriebsstrom an den Sensor folgt.

6. Trägheitsratensensor nach irgendeinem der vorhergehenden Ansprüche, welcher ferner aufweist:
Mittel (**59**, **60**), die auf einen Anfangsübergang im Taktsignal ansprechen, zum Blockieren weiterer Übergänge im Taktsignal für eine Zeitdauer in der Größenordnung von 10 bis 25 % der Periode des Taktsignals.

7. Trägheitsratensensor nach irgendeinem der Ansprüche 1, 2, 3, 4 oder 6, welcher ferner aufweist:
Mittel (**66**, **74**, **77**, **78**, **81**, **82**) zum Filtern des Systemtaktsignals, um Antworten auf unechte Übergänge während einer Periode, die dem Anlegen des Betriebsstroms an den Sensor folgt, zu eliminieren.

8. Trägheitsratensensor nach irgendeinem der Ansprüche 1, 3, 4, 5, 6 oder 7, welcher ferner aufweist:
Mittel (**78**, **81**, **82**) zum Zurücksetzen der Digitallogik in Synchronisation mit dem Systemtaktsignal.

9. Trägheitsratensensor nach irgendeinem der vorhergehenden Ansprüche, in welchem die Mittel zum Rücksetzen der Digitallogik enthalten:
einen Oszillator (**66**), welcher für eine vorbestimmte Anzahl von Zyklen arbeitet, die dem Empfang eines Einschalt-Rücksetz-Signals folgen,
Mittel (**74**, **77**), die auf das Signal vom Oszillator ansprechen, zum Erzeugen eines Rücksetzsignals,
Mittel (**81**) zum Synchronisieren des Rücksetzsignals mit dem Systemtaktsignal, und
Mittel (**83**) zum Anlegen des synchronisierten Rücksetzsignals an die Digitallogik.

10. Verfahren zur Messung der Trägheitsrate mit einem Ratensensor, welcher aufweist:
ein Schwingungsraten-Messelement (**11**),
eine Ansteuerungsschaltung (**28**) zum Anlegen eines Ansteuerungssignals an das Ratenmesselement,
eine Aufnahmeschaltung (**16**, **17**, **18**, **19**, **21**, **22**), gekoppelt an das Ratenmesselement, zum Bereitstel-

len eines Ausgangssignals entsprechend einer Bewegung des Ratenmesselementes, und
eine durch ein Systemtaktsignal angesteuerte Digitallogik (**23**) zum Kalibrieren des Ratensensors und Detektieren des Auftretens von Störungen im Ratensensor gekennzeichnet durch die folgenden Schritte:
Verwenden des Ratenmesselements als Frequenzbezug zum Bereitstellen des Systemtaktsignals, und
Anlegen des Systemtaktsignals an die Digitallogik.

11. Verfahren nach Anspruch 10, welches ferner die folgenden Schritte umfasst:
Aufrechterhalten einer festen Phasenbeziehung zwischen Schwingung des Ratenmesselements und dem Systemtaktsignal,
Filtern des Systemtaktsignals, um Antworten auf unechte Übergänge während einer Periode, die dem Anlegen des Betriebsstroms an den Sensor folgt, zu eliminieren, und
Zurücksetzen der Digitallogik in Synchronisation mit dem Systemtaktsignal.

12. Verfahren nach Anspruch 10, welches ferner den Schritt umfasst:
Aufrechterhalten einer festen Phasenbeziehung zwischen Schwingung des Ratenmesselementes und dem Systemtaktsignal.

13. Verfahren nach Anspruch 11 oder 12, in welchem die feste Phasenbeziehung aufrechterhalten wird durch: Bereitstellen eines Eingangstaktsignals, welches in Phase mit den Schwingungen des Ratenmesselements ist,
Erzeugen eines ersten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und eine steigende Flanke, welche entweder mit einer steigenden Flanke oder mit einer fallenden Flanke des Eingangstaktsignals synchronisiert ist,
Erzeugen eines zweiten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und mit dem ersten Signal um 1/2 eines Eingangstaktzyklus phasenverschoben ist, und
Kombinieren der ersten und zweiten Signale, um das Systemtaktsignal bereitzustellen.

14. Verfahren nach irgendeinem der Ansprüche 10–13, welches ferner den Schritt umfasst:
Blockieren der Lieferung von Taktsignalen für eine Zeitdauer, die dem Anlegen von Betriebsstrom an den Sensor folgt.

15. Verfahren nach irgendeinem der Ansprüche 10–14, welches ferner den Schritt umfasst:
Blockieren von Übergängen, die einem Anfangsübergang folgen, für eine Zeitdauer in der Größenordnung von 10 bis 25 % der Taktperiode.

16. Verfahren nach irgendeinem der Ansprüche 10–15, welches ferner die folgenden Schritte umfasst:
Bereitstellen eines Eingangstaktsignals, welches in Phase ist mit den Schwingungen des Ratenmesselements,
Erzeugen eines ersten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und eine ansteigende Flanke, welche synchronisiert ist mit entweder einer steigenden Flanke oder einer fallenden Flanke des Eingangstaktsignals,
Erzeugen eines zweiten Signals, welches eine Frequenz hat, die gleich 1/2 der Frequenz des Eingangstaktsignals ist und welche mit dem ersten Signal um 1/2 eines Eingangstaktzyklus phasenverschoben ist, und
Kombinieren des ersten und zweiten Signals, um das Systemtaktsignal bereitzustellen.

17. Verfahren nach irgendeinem der Ansprüche 10–13, 15 oder 16, welches ferner den folgenden Schritt umfasst:
Filtern des Systemtaktsignals, um Antworten auf unechte Übergänge während einer Periode, die dem Anlegen des Betriebsstroms an den Sensor folgt, zu eliminieren.

18. Verfahren nach irgendeinem der Ansprüche 10 oder 12–17, welches ferner den Schritt des Rücksetzens der Digitallogik in Synchronisation mit dem Systemtaktsignal umfasst.

19. Verfahren nach Anspruch 18, in welchem die Digitallogik zurückgesetzt wird durch:
Betreiben eines Oszillators für eine vorbestimmte Anzahl von Zyklen, die dem Empfang eines Einschalt-Rücksetz-Signals folgen,
Erzeugen eines Rücksetzsignals in Antwort auf ein Signal vom Oszillator,
Synchronisieren des Rücksetzsignals mit dem Systemtaktsignal und Anlegen des synchronisierten, zurückgesetzten Signals an die Digitallogik.

Es folgen 6 Blatt Zeichnungen

Anhängende Zeichnungen

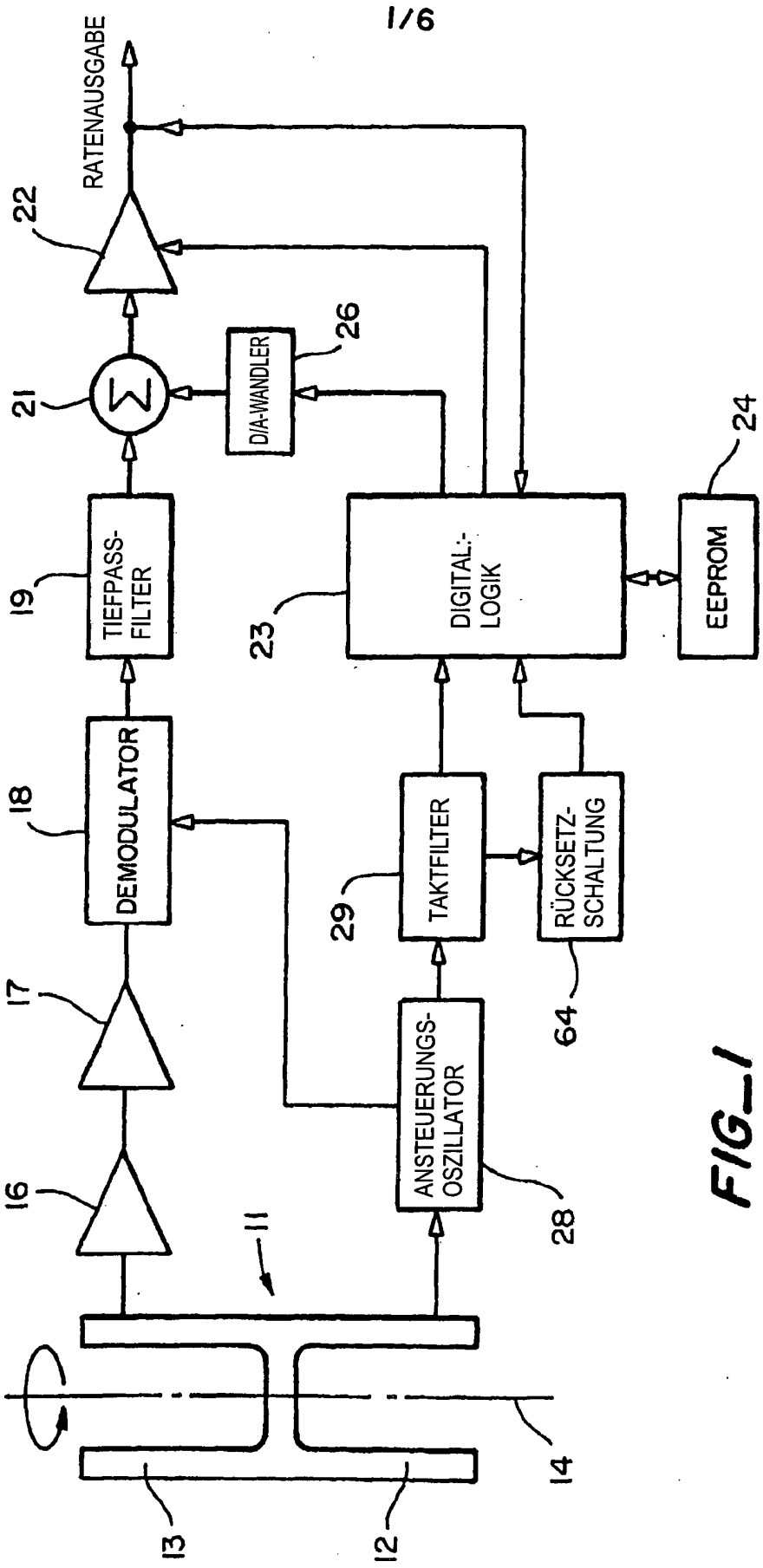

FIG_1

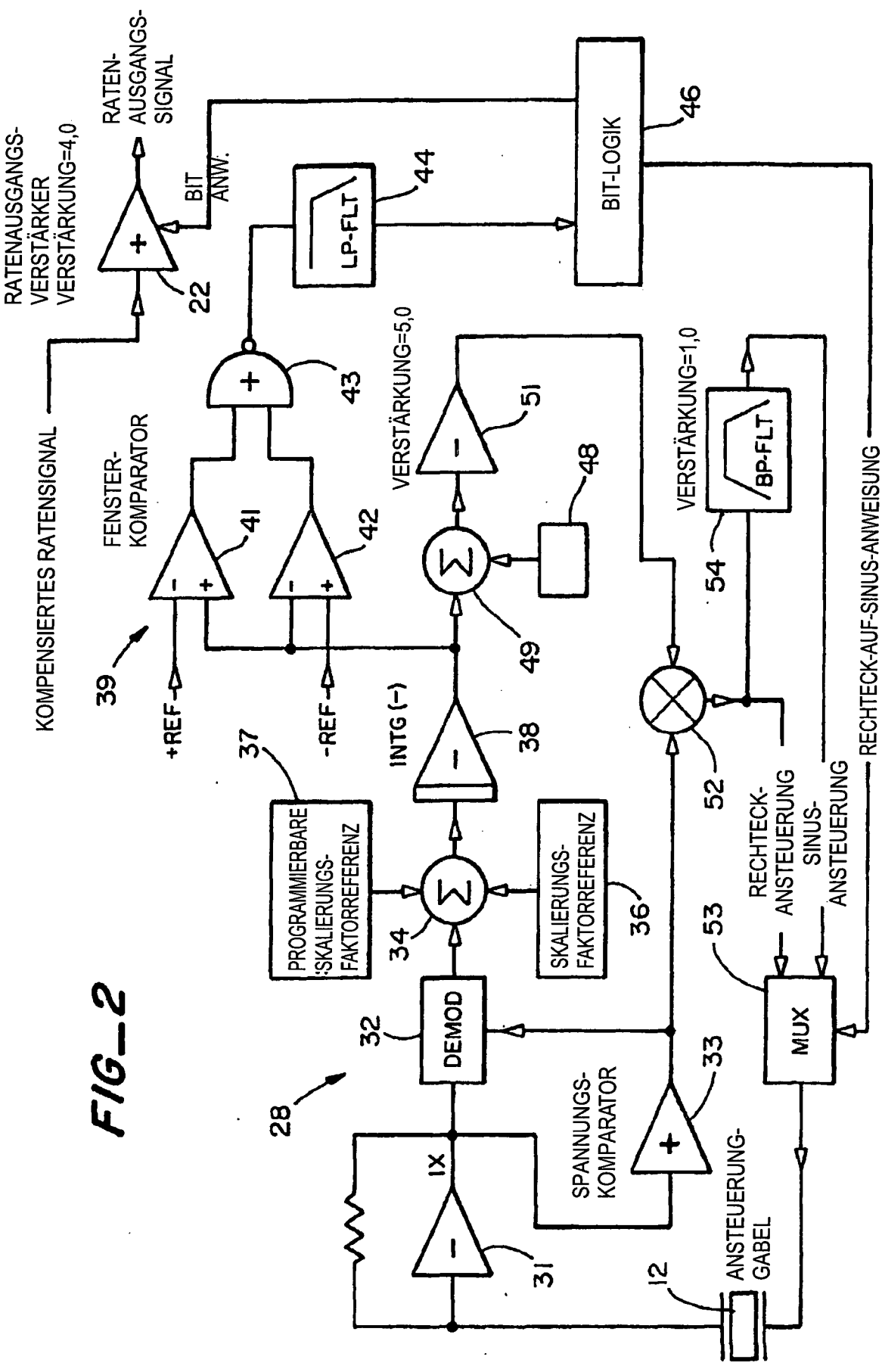
RATENAUSGANGS-VERSTÄRKER VERSTÄRKUNG=4,0
RATEN-AUSGANGS-SIGNAL
BIT ANW.
22
LP-FLT
44
BIT-LOGIK
46
KOMPENSIERTES RATENSIGNAL
FENSTER-KOMPARATOR
41
42
43
39
+REF
-REF
VERSTÄRKUNG=5,0
51
48
49
INTG (-)
38
37
PROGRAMMIERBARE SKALIERUNGS-FAKTORREFERENZ
34
SKALIERUNGS-FAKTORREFERENZ
36
VERSTÄRKUNG=1,0
BP-FLT
54
52
RECHTECK-AUF-SINUS-ANWEISUNG
RECHTECK-ANSTEUERUNG
SINUS-ANSTEUERUNG
53
MUX
DEMOD
32
28
IX
31
SPANNUNGS-KOMPARATOR
33
12
ANSTEUERUNG-GABEL

FIG_2

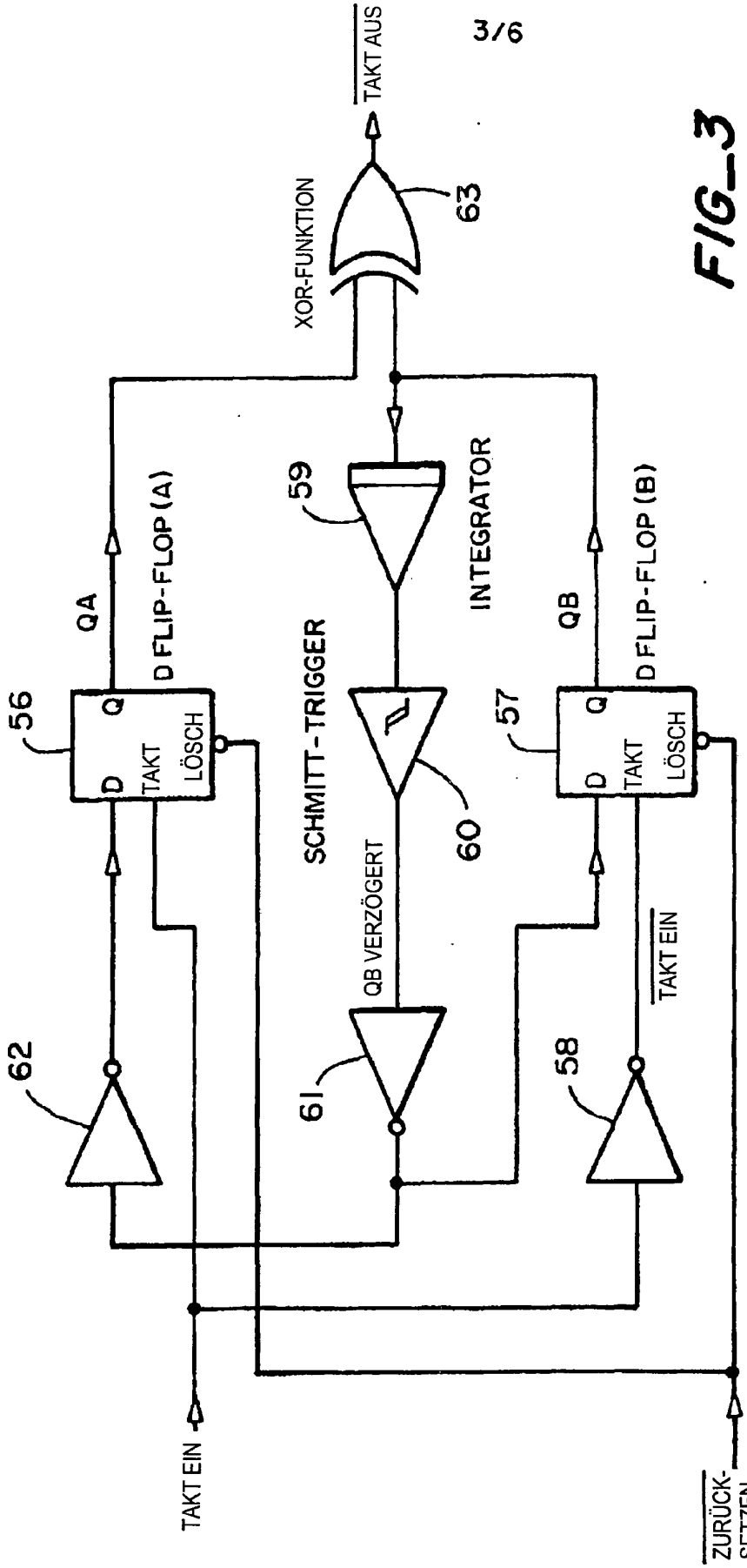
TAKT AUS
XOR-FUNKTION
63
59
INTEGRATOR
SCHMITT-TRIGGER
60
QB VERZÖGERT
61
QA
D FLIP-FLOP (A)
56
Q
D
TAKT
LÖSCH
QB
D FLIP-FLOP (B)
57
62
58
TAKT EIN
TAKT EIN
ZURÜCK-SETZEN

FIG_3

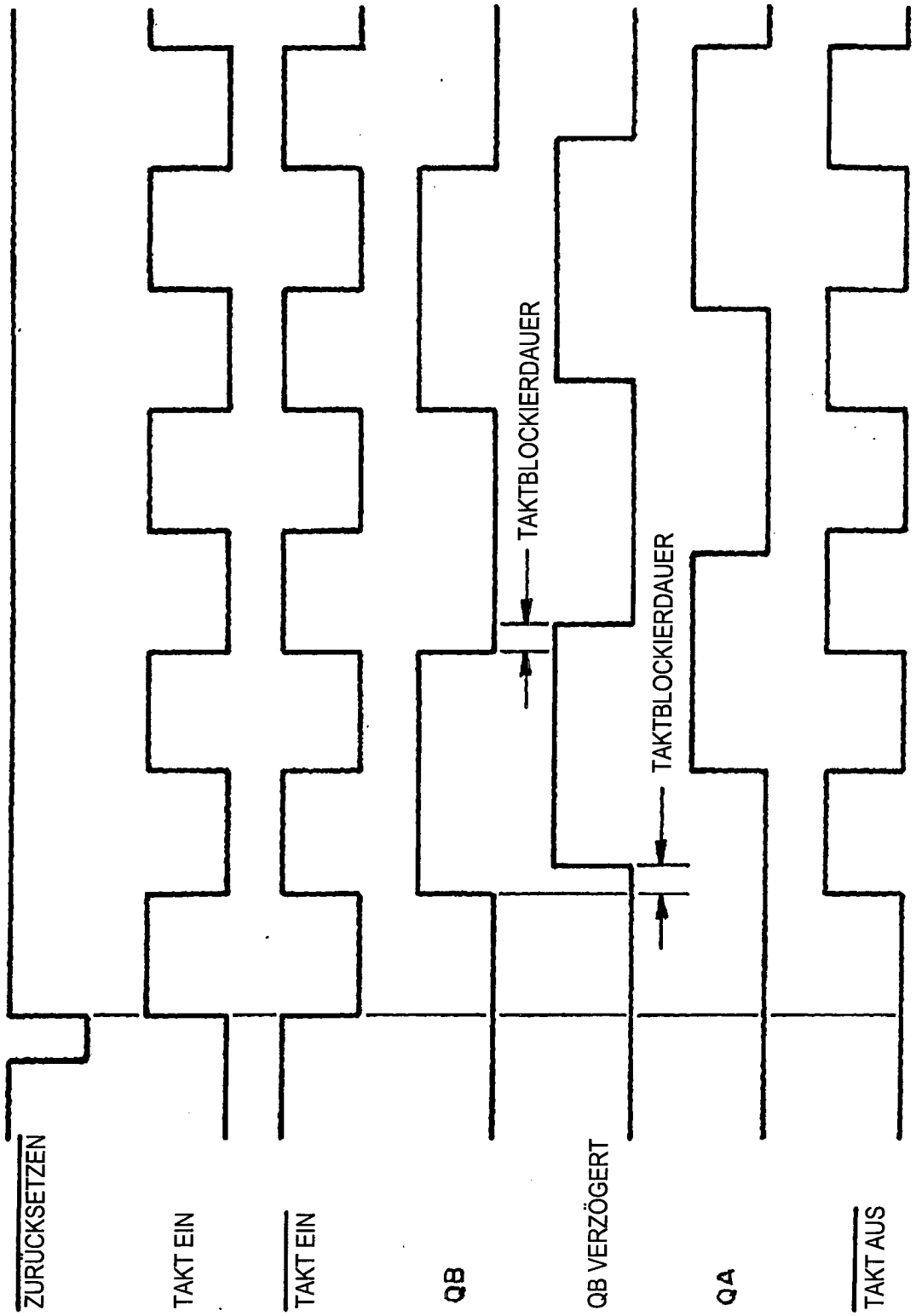
ZURÜCKSETZEN
TAKT EIN
TAKT EIN
QB
QB VERZÖGERT
QA
TAKT AUS
TAKTBLOCKIERDAUER
TAKTBLOCKIERDAUER

FIG_4

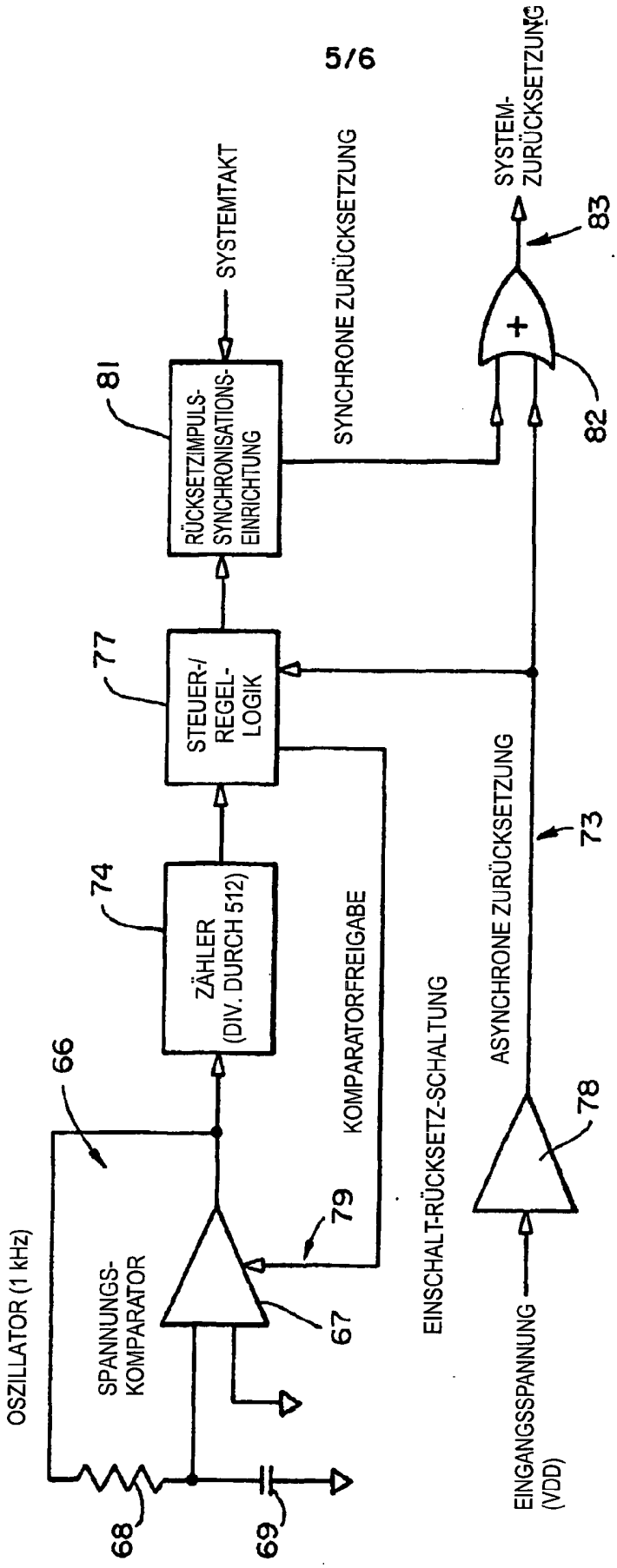
OSZILLATOR (1 kHz)
SPANNUNGS-KOMPARATOR
ZÄHLER (DIV. DURCH 512)
STEUER-/ REGEL-LOGIK
RÜCKSETZIMPULS-SYNCHRONISATIONS-EINRICHTUNG
SYSTEMTAKT
SYNCHRONE ZURÜCKSETZUNG
SYSTEM-ZURÜCKSETZUNG
KOMPARATORFREIGABE
EINSCHALT-RÜCKSETZ-SCHALTUNG
ASYNCHRONE ZURÜCKSETZUNG
EINGANGSSPANNUNG (VDD)
66
67
68
69
73
74
77
78
79
81
82
83

FIG_5

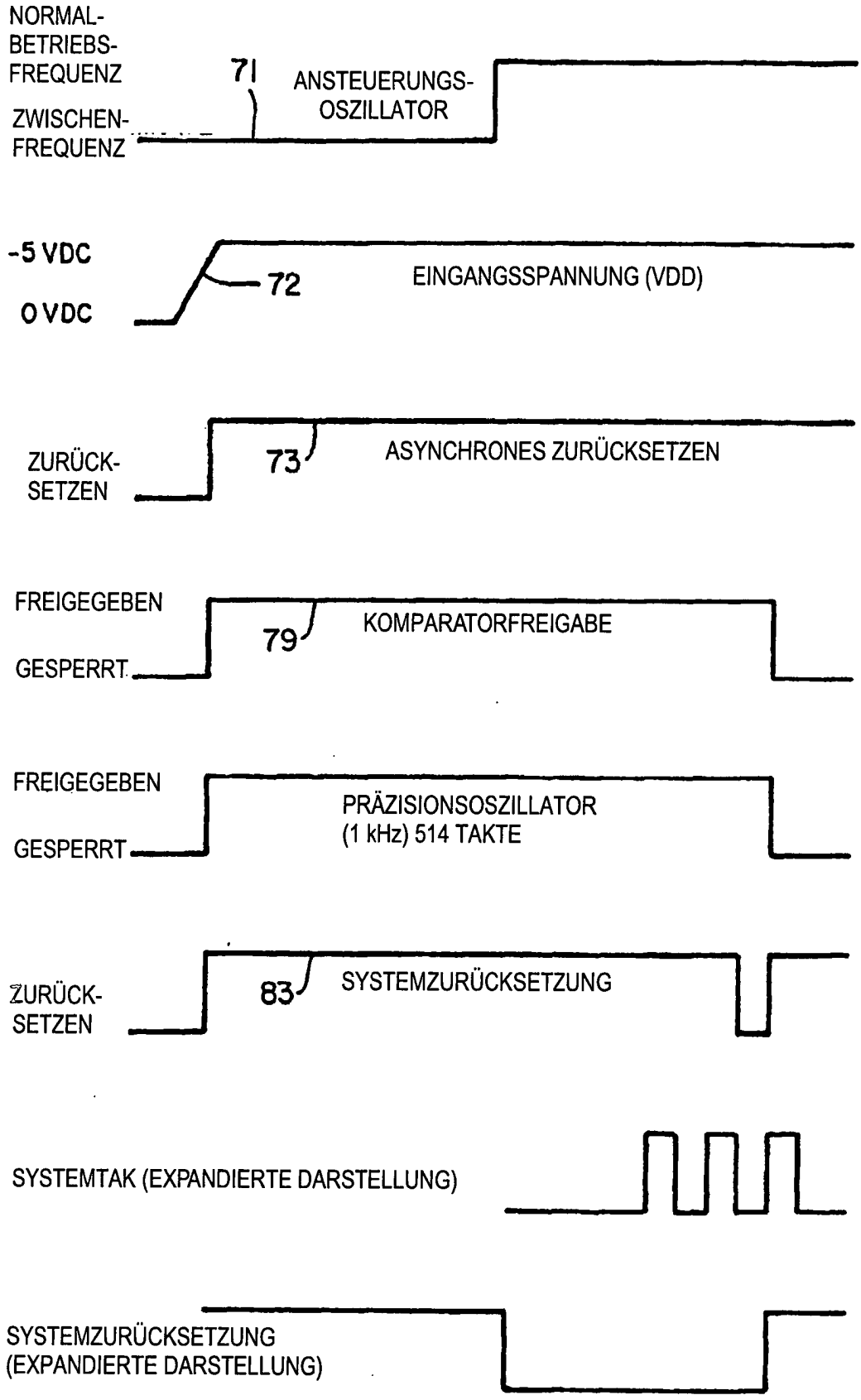
NORMAL-
BETRIEBS-
FREQUENZ
ZWISCHEN-
FREQUENZ
71
ANSTEUERUNGS-
OSZILLATOR
-5 VDC
0 VDC
72
EINGANGSSPANNUNG (VDD)
ZURÜCK-
SETZEN
73
ASYNCHRONES ZURÜCKSETZEN
FREIGEGEBEN
GESPERRT
79
KOMPARATORFREIGABE
FREIGEGEBEN
GESPERRT
PRÄZISIONSOSZILLATOR
(1 kHz) 514 TAKTE
ZURÜCK-
SETZEN
83
SYSTEMZURÜCKSETZUNG
SYSTEMTAK (EXPANDIERTE DARSTELLUNG)
SYSTEMZURÜCKSETZUNG
(EXPANDIERTE DARSTELLUNG)

FIG_6