

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月19日(19.12.2024)



(10) 国際公開番号

WO 2024/257556 A1

(51) 国際特許分類:

C23C 14/34 (2006.01) H01L 21/336 (2006.01)
H01L 21/203 (2006.01) H01L 29/786 (2006.01)

PATENT ATTORNEYS, INC.); 〒1440052 東京都大田区蒲田 5-24-2 損保ジャパン蒲田ビル9階 Tokyo (JP).

(21) 国際出願番号: PCT/JP2024/018540

(22) 国際出願日: 2024年5月20日(20.05.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-097073 2023年6月13日(13.06.2023) JP

(71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 石田 有親 (ISHIDA Arichika); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

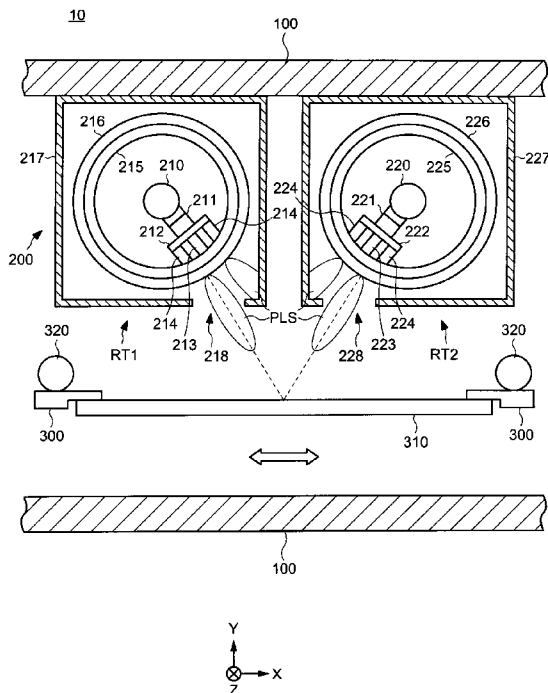
(74) 代理人: 弁理士法人 高橋・林 アンド パートナーズ (TAKAHASHI, HAYASHI AND PARTNER

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: SPUTTERING DEVICE AND SPUTTERING METHOD

(54) 発明の名称: スパッタリング装置及びスパッタリング方法



(57) Abstract: A sputtering device according to the present invention has a substrate holding part that holds a substrate, a first target that is provided so as to be opposite the substrate holding part, a second target that is aligned with the first target so as to be opposite the substrate holding part, and a partition wall that is provided between the first target and the second target. A first normal line at an arbitrary position on the first target and a second normal line at an arbitrary position on the second target are each connected to an arbitrary point on the substrate.

(57) 要約: スパッタリング装置は、基板を保持する基板保持部と、前記基板保持部と対向するように配置された第1ターゲットと、前記基板保持部と対向するように前記第1ターゲットと並んで配置された第2ターゲットと、前記第1ターゲットと前記第2ターゲットとの間に配置された隔壁と、を有する。前記第1ターゲットの任意の位置における第1法線及び前記第2ターゲットの任意の位置における第2法線の各々は、前記基板上の任意の点に接続される。

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：スパッタリング装置及びスパッタリング方法

技術分野

[0001] 本発明の一実施形態は、スパッタリング装置及びスパッタリング方法に関する。特に、本発明の一実施形態は、ロータリターゲットが用いられたスパッタリング装置及びスパッタリング方法に関する。

背景技術

[0002] スマートフォン等の中小型表示装置においては、液晶又はOLED (Organic Light Emitting Diode) を用いた表示装置が既に製品化されている。これらのなかでも、自発光型素子であるOLEDを用いたOLED表示装置は、液晶表示装置と比べて、高コントラストでバックライトが不要という利点を有する。しかしながら、OLEDは有機化合物で構成されるため、有機化合物の劣化に起因してOLED表示装置の高信頼性を確保することが難しい。

[0003] 近年、次世代表示装置として、回路基板の画素内に微小なLEDチップが実装された、いわゆるマイクロLED表示装置又はミニLED表示装置の開発が進められている。LEDは、OLEDと同様の自発光型素子である。ただし、LEDは、OLEDと異なり、ガリウム (Ga) 又はインジウム (In) などを含む安定した無機化合物で構成される。したがって、OLED表示装置と比較すると、マイクロLED表示装置は高信頼性を確保しやすい。さらに、LEDチップは、発光効率が高く、高輝度を実現することができる。したがって、マイクロLED表示装置又はミニLED表示装置は、高信頼性、高輝度、及び高コントラストの次世代表示装置として期待されている。

[0004] ところで、マイクロLEDなどで用いられる窒化ガリウム膜は、一般的には、サファイア基板上に、MOCVD (Metal Organic Chemical Vapor Deposition) 又はHVPE (Hydride Vapor Phase Epitaxy) を用いて800℃～

1000℃という高温で成膜されている。しかしながら、近年、比較的低温で成膜することができるスパッタリングによる窒化ガリウム膜の成膜方法が開発されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開2012-119569号公報

発明の概要

発明が解決しようとする課題

[0006] 窒化ガリウム膜のマイクロLEDを構成する膜を低温で成膜することができれば、ガラス基板上に直接マイクロLEDを形成することが可能である。マイクロLEDは、組成の異なる複数の膜を積層することで形成される。従来のスパッタリング装置では、組成の異なる膜ごとにターゲット及びチャンバを準備する必要があった。

[0007] 本発明の一実施形態は、上記問題に鑑み、新たなスパッタリング装置及びスパッタリング方法を提供することを目的の一つとする。

課題を解決するための手段

[0008] 本発明の一実施形態に係るスパッタリング装置は、基板を保持する基板保持部と、前記基板保持部と対向するように配置された第1ターゲットと、前記基板保持部と対向するように前記第1ターゲットと並んで配置された第2ターゲットと、前記第1ターゲットと前記第2ターゲットとの間に配置された隔壁と、を有する。前記第1ターゲットの任意の位置における第1法線及び前記第2ターゲットの任意の位置における第2法線の各々は、前記基板上の任意の点に接続される。

[0009] 本発明の一実施形態に係るスパッタリング装置は、基板を保持する基板保持部と、前記基板保持部と対向するように配置され、第1ターゲット部材が取り付けられた第1ターゲットと、前記基板保持部と対向するように前記第1ターゲットと並んで配置され、前記第1ターゲット部材とは異なる第2タ

ターゲット部材が取り付けられた第2ターゲットと、を有する。前記第1ターゲット部材は、ガリウムを含む。

[0010] 本発明の一実施形態に係るスパッタリング方法は、第1ターゲット及び第2ターゲットに対向する基板保持部に基板を保持し、第1ステップにおいて、前記第1ターゲットに対するプラズマを発生しながら、前記第1ターゲットと前記基板保持部とを相対的に移動させることで、前記基板に前記第1ターゲットの第1材料を成膜し、第2ステップにおいて、前記第2ターゲットに対するプラズマを発生しながら、前記第2ターゲットと前記基板保持部とを相対的に移動させることで、前記基板に前記第2ターゲットの第2材料を成膜することで、前記第1材料と前記第2材料とを含む積層構造体を形成する。

図面の簡単な説明

[0011] [図1]本発明の一実施形態に係るスパッタリング装置の概要を示す図である。

[図2]本発明の一実施形態に係るスパッタリング方法を示すフローチャート図である。

[図3A]本発明の一実施形態に係るスパッタリング方法を説明する図である。

[図3B]本発明の一実施形態に係るスパッタリング方法を説明する図である。

[図4]本発明の一実施形態に係るスパッタリング方法を用いて製造した半導体装置を示す断面図である。

[図5]本発明の一実施形態に係るスパッタリング方法の変形例を示すフローチャート図である。

[図6A]本発明の一実施形態に係るスパッタリング方法の変形例を説明する図である。

[図6B]本発明の一実施形態に係るスパッタリング方法の変形例を説明する図である。

[図7]本発明の一実施形態に係るスパッタリング装置の変形例の概要を示す図である。

[図8A]本発明の一実施形態に係るスパッタリング方法を説明する図である。

[図8B]本発明の一実施形態に係るスパッタリング方法を説明する図である。

[図8C]本発明の一実施形態に係るスパッタリング方法の変形例を説明する図である。

[図9]本発明の一実施形態に係るスパッタリング装置の概要を示す図である。

[図10]本発明の一実施形態に係るスパッタリング装置の変形例の概要を示す図である。

[図11A]本発明の一実施形態に係るスパッタリング装置の概要及びスパッタリング方法を説明する図である。

[図11B]本発明の一実施形態に係るスパッタリング装置の概要及びスパッタリング方法を説明する図である。

[図11C]本発明の一実施形態に係るスパッタリング装置の概要及びスパッタリング方法を説明する図である。

[図12]本発明の一実施形態に係るスパッタリング方法を用いて製造した半導体装置を示す断面図である。

[図13]本発明の一実施形態に係るスパッタリング装置の概要を示す図である。

[図14]本発明の一実施形態に係るスパッタリング方法を用いて製造した発光素子を示す断面図である。

発明を実施するための形態

[0012] 以下に、本発明の各実施形態について、図面を参照しつつ説明する。以下の開示はあくまで一例にすぎない。当業者が、発明の主旨を保ちつつ、実施形態の構成を適宜変更することによって容易に想到し得る構成は、当然に本発明の範囲に含有される。図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等が模式的に表される場合がある。しかし、図示された形状はあくまで一例であって、本発明の解釈を限定しない。本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0013] 本発明の各実施の形態において、第1部材から第2部材に向かう方向を上

又は上方という。逆に、第2部材から第1部材に向かう方向を下又は下方という。このように、説明の便宜上、上方又は下方という語句を用いて説明するが、例えば、第1部材と第2部材との上下関係が図示と逆になるように配置されてもよい。以下の説明で、例えば第1部材上の第2部材という表現は、上記のように第1部材と第2部材との上下関係を説明しているに過ぎず、第1部材と第2部材との間に他の部材が配置されていてもよい。上方又は下方は、複数の層が積層された構造における積層順を意味するものであり、第1部材の上方の第2部材と表現する場合、平面視において、第1部材と第2部材とが重ならない位置関係であってもよい。一方、第1部材の鉛直上方の第2部材と表現する場合は、平面視において、第1部材と第2部材とが重なる位置関係を意味する。

[0014] 本明細書において、「膜」という用語と、「層」という用語とは、場合により、互いに入れ替えることができる。

[0015] 本明細書において「 α はA、B又はCを含む」、「 α はA、B及びCのいずれかを含む」、「 α はA、B及びCからなる群から選択される一つを含む」、といった表現は、特に明示が無い限り、 α がA～Cの複数の組み合わせを含む場合を排除しない。さらに、これらの表現は、 α が他の要素を含む場合も排除しない。

[0016] なお、以下の各実施形態は、技術的な矛盾を生じない限り、互いに組み合わせることができる。

[0017] [1. 第1実施形態]

図1～図4を参照して、本発明の一実施形態に係るスパッタリング装置10、スパッタリング装置10を用いたスパッタリング方法、及び当該スパッタリング方法によって形成された半導体装置20について説明する。

[0018] [1-1. スパッタリング装置10の構成]

図1は、本発明の一実施形態に係るスパッタリング装置の概要を示す図である。図1は、スパッタリング装置10を上方から見た図である。図1に示すように、スパッタリング装置10は、チャンバ100、ターゲット部20

0、及び基板保持部300を有する。図1では、チャンバ100の一部が示されている。チャンバ100は閉空間を構成する。図示しないが、チャンバ100には排気口及びプロセスガス供給口が設けられている。排気口を介してチャンバ100内を減圧することができる。プロセスガス供給口を介してチャンバ100内にスパッタリングに必要なアルゴンや窒素などのガスを供給することができる。基板保持部300に被成膜対象である基板310が保持される。図1の例では、基板310は、基板310の主面がX軸方向及びZ軸方向に広がるように基板保持部300に保持される。換言すると、基板310は縦置き状態で基板保持部300に保持される。

[0019] ターゲット部200は、基板保持部300と対向するように並んで配置されたロータリターゲットRT1、RT2を含む。ロータリターゲットRT1、RT2は、それぞれ支持部材210、220、固定部材211、221、ヨーク212、222、中央磁石213、223、周辺磁石214、224、バックリングチューブ215、225、及びターゲット216、226を含む。ロータリターゲットRT1、RT2は、遮蔽板217、227によって囲まれている。ロータリターゲットRT1、RT2を構成する上記の各部材はZ方向に延びる形状を有している。ロータリターゲットRT1、RT2はX方向に離隔して配置されている。ロータリターゲットRT1を「第1ターゲット」という場合がある。ロータリターゲットRT2を「第2ターゲット」という場合がある。

[0020] 支持部材210、220は、チャンバ100に対して回転可能に固定されている。固定部材211、221は、支持部材210、220に接続され、支持部材210、220からバックリングチューブ215、225に向かって延びている。固定部材211、221の端部にヨーク212、222が固定されている。中央磁石213、223及び周辺磁石214、224は、ヨーク212、222に固定されており、ヨーク212、222からバックリングチューブ215、225に向かって延びている。中央磁石213、223及び周辺磁石214、224のバックリングチューブ215、225側の端部は

、バックリングチューブ 215、225 の内壁に沿って湾曲した形状を有している。

[0021] 中央磁石 213、223 及び周辺磁石 214、224 は、Z 方向に延びた直線形状を有している。中央磁石 213、223 及び周辺磁石 214、224 は、支持部材 210、220 を中心としてバックリングチューブ 215、225 の内壁に沿って回転する。支持部材 210、220 は、固定部材 211、221 に固定され、中央磁石 213、223 及び周辺磁石 214、224 とともに回転する。ただし、支持部材 210、220 がチャンバ 100 に対して回転せずに固定されていてもよい。この場合、固定部材 211、221 は支持部材 210、220 に対して回転可能に接続される。

[0022] ターゲット 216、226 はバックリングチューブ 215、225 に固定されている。バックリングチューブ 215、225 及びターゲット 216、226 は、Z 方向に延びる軸を中心とした円筒形状を有しており、支持部材 210、220 を中心として回転する。ターゲット 216、226 は、中央磁石 213、223 及び周辺磁石 214、224 とは独立して回転する。以下の説明において、中央磁石 213 及び周辺磁石 214 を特に区別しない場合、かつ中央磁石 223 及び周辺磁石 224 を特に区別しない場合、これらを単に「磁石」という場合がある。

[0023] 図 1 に示すように、基板 310 に対して成膜可能な磁石の位置を「成膜位置」という場合がある。つまり、磁石の位置が成膜位置である場合、ロータリターゲット RT1、RT2 に対して発生するプラズマ領域 PLS は、後述するスリット 218、228 を介して遮蔽板 217、227 の外に広がっている。一方、基板 310 に対して成膜不可能な磁石の位置を「非成膜位置」という場合がある。つまり、磁石の位置が非成膜位置である場合、ロータリターゲット RT1、RT2 に対して発生するプラズマ領域 PLS は、遮蔽板 217、227 によって遮蔽され、その外に広がらない。

[0024] ターゲット 216、226 として、ガリウム、窒化ガリウム、アルミニウム、窒化アルミニウム、インジウム、窒化インジウム、シリコン、及び窒化

シリコンが用いられる。ターゲット 216、226 として、上記の材料に対して不純物（ドーパント）が導入された材料が用いられてもよい。例えば、窒化ガリウムに対してマグネシウム又はシリコンがドーパントとして導入された材料が用いられてもよい。ドーパントとしてマグネシウムを含む窒化ガリウムは P 型半導体として機能する。ドーパントとしてシリコンを含む窒化ガリウムは N 型半導体として機能する。

[0025] ターゲット 216 とターゲット 226 とは異なる材料である。例えば、ターゲット 216 として窒化ガリウムが用いられ、ターゲット 226 として窒化アルミニウムが用いられる。又は、ターゲット 216 として窒化ガリウムが用いられ、ターゲット 226 として窒化インジウムが用いられる。又は、ターゲット 216 として真性の窒化ガリウムが用いられ、ターゲット 226 としてドーパントが導入された窒化ガリウムが用いられる。真性とは、意図的にドーパントが導入されていないことを意味する。

[0026] 中央磁石 213、223 は周辺磁石 214、224 と異なる極性を有する。つまり、これらの磁石によって中央磁石 213、223 から周辺磁石 214、224 に向かう（又はその逆に向かう）磁場が形成される。この磁場によってプラズマ中の電子が閉じ込められるため、中央磁石 213、223 と周辺磁石 214、224 との間に対応する領域に高濃度のプラズマ領域 PLS が形成される。プラズマ領域 PLS では、プロセスガスとして導入されたアルゴンがイオン化される。イオン化したアルゴンは、プラズマ領域 PLS とターゲット 216 との間、及びプラズマ領域 PLS とターゲット 226 との間に形成されたシース領域において、ターゲット 216、226 に向かって加速される。このように加速されたアルゴンがターゲット 216、226 に衝突することで、ターゲット材料がスパッタリングされる。

[0027] 上記のように、スパッタリングされたターゲット材料は、ターゲット 216、226 の表面からプラズマ領域 PLS に向かって飛来する。図 1 において、ターゲット 216、226 の表面からプラズマ領域 PLS を通過して基板 310 に達する点線は、スパッタリングされるターゲット材料の軌跡であ

る。上記のスパッタリングによって、当該点線が基板 310 に達する位置を中心として、基板 310 にターゲット材料が堆積する。支持部材 210、220 のそれぞれの中心は、当該点線の延長線上に位置している。つまり、当該点線は、ターゲット 216、226 の任意の表面における法線である。ターゲット 216 から基板 310 に向かって延びる点線を「第 1 法線」という場合がある。ターゲット 226 から基板 310 に向かって延びる点線を「第 2 法線」という場合がある。第 1 法線及び第 2 法線の各々は、基板 310 上の任意の点に接続されている。換言すると、ターゲット 216、226 は、これらからスパッタリングされたターゲット材料が基板 310 の同じ点に成膜されるように配置されている。

[0028] 遮蔽板 217、227 にはスリット 218、228 が設けられている。遮蔽板 217、227 は、スリット 218、228 が設けられた領域を除きターゲット 216、226 の周囲を連続して囲んでいる。スリット 218 は、基板保持部 300 又は基板 310 の表面に対する垂線のうちロータリターゲット RT1 の回転軸を通る線よりロータリターゲット RT2 側に設けられている。スリット 228 は、基板保持部 300 又は基板 310 の表面に対する垂線のうちロータリターゲット RT2 の回転軸を通る線よりロータリターゲット RT1 側に設けられている。

[0029] 遮蔽板 217、227 のうち、ロータリターゲット RT1 と RT2 との間に挟まれた部分は、ロータリターゲット RT1 からスパッタリングされたターゲット材料がロータリターゲット RT2 に堆積することを抑制する隔壁として機能し、ロータリターゲット RT2 からスパッタリングされたターゲット材料がロータリターゲット RT1 に堆積することを抑制する隔壁として機能する。隔壁として機能する部分は、ロータリターゲット RT1 と RT2 とによって挟まれる空間を遮蔽するように設けられる。

[0030] 遮蔽板 217 のうち、ロータリターゲット RT1 と基板保持部 300（又は、基板 310）との間に位置する部分は、ロータリターゲット RT1 からスパッタリングされたターゲット材料がスリット 218 以外の領域を通過し

て基板 310 に堆積することを抑制する。当該部分を「第 1 遮蔽板」という場合がある。遮蔽板 227 のうち、ロータリターゲット RT2 と基板保持部 300（又は、基板 310）との間に位置する部分は、ロータリターゲット RT2 からスパッタリングされたターゲット材料がスリット 228 以外の領域を通過して基板 310 に堆積することを抑制する。当該部分を「第 2 遮蔽板」という場合がある。

[0031] 上記のように表現する場合、第 1 遮蔽板は、遮蔽板 217 のうち、基板保持部 300 の表面と平行に延びる部分に相当する。第 2 遮蔽板は、遮蔽板 227 のうち、基板保持部 300 の表面と平行に延びる部分に相当する。隔壁は、遮蔽板 217、227 のうち、ロータリターゲット RT1 と RT2 との間で、基板保持部 300 又は基板 310 の表面に対する垂線と同じ方向に延びる部分の両方又は一方に相当する。この場合、第 1 遮蔽板及び第 2 遮蔽板は、隔壁に接続されているといえることができる。

[0032] 基板保持部 300 は、移動機構 320 によって矢印の方向に移動する。移動機構 320 として、例えば、基板保持部 300 に接するローラが設けられる。ただし、移動機構 320 は基板 310 を保持した状態の基板保持部 300 を矢印の方向に移動することができればよく、図 1 の構成に限定されない。本実施形態では、基板保持部 300 がターゲット部 200 に対して移動する構成を例示したが、この構成に限定されない。例えば、基板保持部 300 の位置が固定され、ターゲット部 200 が基板保持部 300 に対して移動してもよい。つまり、基板保持部 300 がターゲット部 200 に対して相対的に移動することができる。

[0033] [1-2. スパッタリング装置 10 を用いたスパッタリング方法]

図 2 は、本発明の一実施形態に係るスパッタリング方法を示すフローチャート図である。図 3 A 及び図 3 B は、本発明の一実施形態に係るスパッタリング方法を説明する図である。これらの図面を用いて、スパッタリング装置 10 を用いたスパッタリング方法について説明する。図 3 A 及び図 3 B では、チャンバ 100 が省略されている。

[0034] まず、基板 310 がチャンバ内に誘導され、基板保持部 300 に保持される（ステップ S 301；基板支持部における基板の保持）。続いて、真空ポンプなどを用いた真空引きによってチャンバ内が減圧され、チャンバ内にプロセスガスが導入される（ステップ S 302；プロセスガスの導入）。プロセスガスの導入後に、ロータリターゲット R T 1 に電力が供給され、図 3 A に示すようにロータリターゲット R T 1 に対してプラズマが発生する（ステップ S 303；第 1 R T へのプラズマ ON）。このとき、ロータリターゲット R T 2 には電力が供給されないため、ロータリターゲット R T 2 に対するプラズマは発生しない（ステップ S 303；第 2 R T へのプラズマ OFF）。この状態で、図 3 A に示すように、基板 310 を保持した基板保持部 300 を矢印の方向に移動する（ステップ S 304；基板移動）。ステップ S 304 によって、基板 310 にはロータリターゲット R T 1 に装着されたターゲット 216 の材料（第 1 材料）が成膜される。

[0035] 基板保持部 300 が図 3 A の矢印の方向に移動し、基板 310 の成膜領域の端部まで成膜が完了すると、基板保持部 300 は矢印の逆方向に移動する。逆方向への移動の際に上記の成膜を継続してもよく、プラズマを停止して成膜を行わなくてもよい。

[0036] 上記の逆方向への移動が完了すると、ロータリターゲット R T 1、R T 2 の両方に電力が供給され、図 3 B に示すようにロータリターゲット R T 1、R T 2 に対してプラズマが発生する（ステップ S 305；第 1 R T へのプラズマ ON、第 2 R T へのプラズマ ON）。この状態で、基板 310 を保持した基板保持部 300 を矢印の方向に移動する（ステップ S 306；基板移動）。ステップ S 305、S 306 によって、基板 310 にはロータリターゲット R T 1、R T 2 に装着されたターゲット 216 の材料及びターゲット 226 の材料（第 2 材料）が成膜される。その結果、基板 310 にはターゲット 216、226 の材料によって構成される化合物が成膜される。

[0037] ロータリターゲット R T 1、R T 2 への電力供給を停止し、これらに対して発生していたプラズマを停止し（ステップ S 307；第 1 R T へのプラズ

マOFF、第2RTへのプラズマOFF)、プロセスガスの供給を停止することで、上記の成膜プロセスは終了する。

[0038] 上記のスパッタリング方法では、ステップS305でロータリターゲットRT1、RT2の両方に対してプラズマを発生させ、基板310にターゲット216、226の各々の材料を成膜する構成を例示したが、この構成に限定されない。例えば、ロータリターゲットRT1に対するプラズマを発生させず、ロータリターゲットRT2に対するプラズマのみを発生させることで、ターゲット226の材料のみを基板310に成膜してもよい。

[0039] [1-3. 半導体装置の製造方法]

図4は、本発明の一実施形態に係るスパッタリング方法を用いて製造した半導体装置を示す断面図である。ターゲット216として窒化ガリウムが用いられ、ターゲット226として窒化アルミニウムが用いられた場合に、上記の成膜プロセスを行うことで、図4に示すような半導体装置20を製造することができる。

[0040] 上記の構成で、図2のステップS303、S304、及び図3Aに示す成膜を行うと、基板310には窒化ガリウム層(GaN層)が成膜される。続いて、図2のステップS305、S306、及び図3Bに示す成膜を行うと、基板310にはドーパントとしてアルミニウムが導入された窒化ガリウム層(窒化アルミニウムガリウム層; AlGaN層)が成膜される。上記の成膜によって、基板310の上には、AlGaN層/GaN層の積層が形成される。つまり、同一のチャンバ内で窒化ガリウム層の成膜及び窒化アルミニウムガリウム層の成膜を連続して行うことができる。

[0041] 上記の成膜プロセスを用いて形成された半導体装置の一例が、図4の半導体装置20である。図4に示すように、半導体装置20は、基板310の上に形成されている。半導体装置20は、第1窒化ガリウム層330、第2窒化ガリウム層340、ゲート絶縁層350、ゲート電極360、ソース電極370、及びドレイン電極380を有する。

[0042] 第1窒化ガリウム層330として、真性のGaN層が形成される。第2窒

化ガリウム層 340 として AlGaIn 層が形成される。第 1 窒化ガリウム層 330 は半導体装置 20 のチャネルとして機能する。ゲート絶縁層 350 として、酸化アルミニウムが形成される。ゲート電極 360、ソース電極 370、及びドレイン電極 380 として、例えばアルミニウム、チタン、モリブデンなどの一般的な金属材料が形成される。

[0043] 上記のスパッタリング装置 10 及び成膜プロセスを用いることで、異なる組成の層を同一のチャンバ内で成膜し、積層構造体を形成することができる。例えば、第 2 窒化ガリウム層 340 / 第 1 窒化ガリウム層 330 として、AlGaIn 層 / GaIn 層を同一チャンバ 100 で連続して成膜することができる。したがって、第 1 窒化ガリウム層 330 と第 2 窒化ガリウム層 340 との界面 (AlGaIn 層 / GaIn 層の界面) にゴミや汚染物質が付着することを抑制することができる。その結果、AlGaIn 層 / GaIn 層の界面を清浄に保つことができるため、高い移動度かつ高い信頼性を備えた半導体装置 20 を実現することができる。

[0044] [1-4. スパッタリング方法の変形例 1]

図 5 は、本発明の一実施形態に係るスパッタリング方法の変形例を示すフローチャート図である。図 6A 及び図 6B は、本発明の一実施形態に係るスパッタリング方法の変形例を説明する図である。これらの図面を用いて、スパッタリング装置 10 を用いたスパッタリング方法の変形例について説明する。図 6A 及び図 6B では、チャンバ 100 が省略されている。

[0045] 図 5 において、ステップ S501、S502 は、図 2 のステップ S201、S202 と同じなので、説明を省略する。ステップ S502 におけるプロセスガスの導入後に、図 6A に示すように、ロータリターゲット RT1 の磁石 (中央磁石 213 及び周辺磁石 214) の位置を成膜位置に制御し (ステップ S503 ; 第 1 RT の磁石を成膜位置に制御)、ロータリターゲット RT2 の磁石 (中央磁石 223 及び周辺磁石 224) の位置を非成膜位置に制御する (ステップ S503 ; 第 2 RT の磁石を非成膜位置に制御)。この状態で、ロータリターゲット RT1、RT2 に電力が供給され、両者に対して

プラズマが発生する（ステップS504；第1RTへのプラズマON、第2RTへのプラズマON）。

[0046] 上記のステップによって、図6Aに示すようにロータリターゲットRT1、RT2の両方に対してプラズマが発生するが、ターゲット216からスパッタリングされたターゲット材料のみが基板310に成膜される。ターゲット226からスパッタリングされたターゲット材料は、基板310とは逆の方向に向かい、かつ遮蔽板227によって遮蔽されるため、当該ターゲット材料は基板310に成膜されない。換言すると、ロータリターゲットRT1に含まれる磁石を制御することによってスリット218が設けられた位置にプラズマが発生し、ロータリターゲットRT2に含まれる磁石を制御することによってスリット228が設けられていない位置にプラズマが発生する。この状態で、基板310を保持した基板保持部300が矢印の方向に移動する（ステップS505；基板移動）。ステップS505によって、基板310にはロータリターゲットRT1に装着されたターゲット216の材料のみが成膜される。

[0047] 基板保持部300が図6Aの矢印の方向に移動し、基板310の成膜領域の端部まで成膜が完了すると、基板保持部300は矢印の逆方向に移動する。逆方向への移動の際に上記の成膜を継続してもよく、プラズマを停止して成膜を行わなくてもよい。

[0048] 逆方向への移動が完了すると、逆方向への移動の際に成膜を行っていた場合はロータリターゲットRT1、RT2への電力供給を停止し（ステップS506；第1RTへのプラズマOFF、第2RTへのプラズマOFF）、図6Bに示すように、ロータリターゲットRT1、RT2の両方の磁石の位置を成膜位置に制御する（ステップS507；第1RTの磁石を成膜位置に制御、第2RTの磁石を成膜位置に制御）。この状態で、ロータリターゲットRT1、RT2に電力が供給され、両者に対してプラズマが発生する（ステップS508；第1RTへのプラズマON、第2RTへのプラズマON）。換言すると、ロータリターゲットRT1、RT2に含まれる磁石を制御する

ことによってスリット218、228が設けられた位置にプラズマが発生する。この状態で、基板310を保持した基板保持部300を矢印の方向に移動する（ステップS509；基板移動）。ステップS508、S509によって、基板310にはロータリターゲットRT1、RT2に装着されたターゲット216、226の材料が成膜される。その結果、基板310にはターゲット216、226の材料によって構成される化合物が成膜される。

[0049] ロータリターゲットRT1、RT2への電力供給を停止し、これらに対して発生していたプラズマを停止し（ステップS510；第1RTへのプラズマOFF、第2RTへのプラズマOFF）、プロセスガスの供給を停止することで、上記の成膜プロセスは終了する。

[0050] 上記の変形例に係るスパッタリング方法であっても、第1実施形態に係るスパッタリング方法と同様に、同一のチャンバ100内で組成の異なる層を連続して成膜することができる。

[0051] [1-5. スパッタリング方法の変形例2]

上記のスパッタリング装置10及び成膜プロセスを用いることで、成膜される膜中に含まれるドーパント濃度を調整する方法について説明する。上記のように、ターゲット216として窒化ガリウムが用いられ、ターゲット226として窒化アルミニウムが用いられた場合、ロータリターゲットRT1、RT2に供給される電力を調整することで、AlGaIn層におけるドーパント濃度（アルミニウム濃度）を調整することができる。具体的には、ロータリターゲットRT1に供給される電力に対してロータリターゲットRT2に供給される電力を相対的に小さくすることによって、AlGaIn層におけるアルミニウム濃度を低くすることができる。逆に、ロータリターゲットRT1に供給される電力に対してロータリターゲットRT2に供給される電力を相対的に大きくすることによって、AlGaIn層におけるアルミニウム濃度を高くすることができる。

[0052] 上記の構成を換言すると、ターゲット226として用いられる材料は、ターゲット216として用いられる材料よりも多くのドーパントを含む。ロー

タリターゲットRT1に対してプラズマを発生させる電力とロータリターゲットRT2に対してプラズマを発生させる電力との比率を調整することで、基板310に形成される薄膜に含まれるドーパントの濃度を調整する。ターゲット226としてマグネシウム又はシリコンが導入された窒化ガリウムが用いられてもよい。例えば、ターゲット226の材料に含まれるドーパント濃度は、基板310に成膜される薄膜に含まれるドーパント濃度の1倍以上20倍以下であってもよい。

[0053] [1-6. スパッタリング装置の変形例]

図7は、本発明の一実施形態に係るスパッタリング装置の変形例の概要を示す図である。図7に示すスパッタリング装置10は、図1に示すスパッタリング装置10と類似しているが、遮蔽板の構成が図1のスパッタリング装置10とは異なる。それ以外の図7の構成は、図1と同じなので、説明を省略する。

[0054] 図7に示すように、遮蔽板240は、隔壁241、第1遮蔽板242、及び第2遮蔽板243を有する。第1遮蔽板242には、図1のスリット218と同じ位置にスリット244が設けられている。第2遮蔽板243には、図1のスリット228と同じ位置にスリット245が設けられている。

[0055] 隔壁241は、ロータリターゲットRT1とRT2との間に設けられている。隔壁241は、ロータリターゲットRT1とRT2とによって挟まれる空間を遮蔽するように設けられている。隔壁241は、ロータリターゲットRT1からスパッタリングされたターゲット材料がロータリターゲットRT2に堆積することを抑制し、ロータリターゲットRT2からスパッタリングされたターゲット材料がロータリターゲットRT1に堆積することを抑制する。

[0056] 第1遮蔽板242は、ロータリターゲットRT1と基板保持部300との間に設けられている。第1遮蔽板242は、ロータリターゲットRT1からスパッタリングされたターゲット材料がスリット244以外の領域を通過して基板310に堆積することを抑制する。第2遮蔽板243は、ロータリタ

ターゲットRT2と基板保持部300との間に設けられている。第2遮蔽板243は、ロータリターゲットRT2からスパッタリングされたターゲット材料がスリット245以外の領域を通過して基板310に堆積することを抑制する。

[0057] 図7では、隔壁241、第1遮蔽板242、及び第2遮蔽板243がそれぞれ個別の部材として設けられた構成が例示されているが、この構成に限定されない。例えば、隔壁241、第1遮蔽板242、及び第2遮蔽板243のうち、少なくとも2以上の部材が一体で構成されていてもよい。

[0058] 上記の変形例に係るスパッタリング装置であっても、第1実施形態に係るスパッタリング装置と同様に、同一のチャンバ100内で組成の異なる層を連続して成膜することができる。なお、第1遮蔽板242及び第2遮蔽板243は省略されてもよい。又は、隔壁241が省略されていてもよい。

[0059] [2. 第2実施形態]

図8A～図8Bを参照して、本発明の一実施形態に係るスパッタリング装置10Aを用いたスパッタリング方法について説明する。本実施形態で用いられるスパッタリング装置10Aの構成は、図1に示すスパッタリング装置10と同じなので、説明を省略する。本実施形態では、スパッタリング装置10Aを用いて、窒化ガリウム層（GaN層）及び窒化インジウムガリウム層（InGaN層）の多重量子井戸（MQW：multi quantum well）構造を形成する実施形態について説明する。以下の説明において、スパッタリング装置10Aの構成のうち第1実施形態のスパッタリング装置10と同様の構成の説明を省略し、主にスパッタリング装置10と相違する構成について説明する。以下の説明において、第1実施形態と同様の構成について説明をする場合、図1～7を参照し、図1～7に示された符号の後にアルファベット“A”を付して説明する。

[0060] [2-1. スパッタリング装置10Aを用いたスパッタリング方法]

図8A～図8Bは、本発明の一実施形態に係るスパッタリング方法を説明する図である。本実施形態では、ターゲット216Aとして窒化ガリウムが

用いられ、ターゲット226Aとして窒化インジウムが用いられる。以下のスパッタリング方法では、第1ステップにおいてGa₂N層が形成され、第2ステップにおいてInGa₂N層が形成される。第1ステップと第2ステップとが交互に繰り返されることによって、Ga₂N層とInGa₂N層とが交互に積層されたMQW構造が形成される。

[0061] 図8Aに示すように、ロータリターゲットRT1、RT2の両方に対して電力を供給することで、これらに対するプラズマが発生する。ロータリターゲットRT1からは窒化ガリウムがスパッタリングされ、ロータリターゲットRT2からはInNがスパッタリングされる。その結果、基板310AにはInGa₂N層が成膜される。この状態で、基板保持部300Aが矢印の方向に移動することによって、基板310Aの全体に対してInGa₂N層が成膜される。InGa₂N層を成膜する膜厚に応じて、ロータリターゲットRT1、RT2に供給される電力及び基板保持部300Aの移動速度が調整される。上記の動作を「第1ステップ」という場合がある。

[0062] 図8Aの動作で所望の膜厚のInGa₂N層を成膜した後に、図8Bに示すように、ロータリターゲットRT1に対して電力を供給した状態でロータリターゲットRT2に対する電力の供給を停止することで、ロータリターゲットRT1のみにプラズマが発生する。ロータリターゲットRT2からInNはスパッタリングされず、ロータリターゲットRT1のみから窒化ガリウムがスパッタリングされる。その結果、基板310AにはGa₂N層が成膜される。この状態で、基板保持部300Aが矢印の方向に移動することによって、基板310Aの全体に対してGa₂N層が成膜される。Ga₂N層を成膜する膜厚に応じて、ロータリターゲットRT1に供給される電力及び基板保持部300Aの移動速度が調整される。上記の動作を「第2ステップ」という場合がある。

[0063] 上記の第1ステップと第2ステップとを繰り返すことによって、基板310Aの上にInGa₂N層とGa₂N層とが繰り返し積層されたMQW構造が形成される。

[0064] 本実施形態では、第1ステップ及び第2ステップはともに基板保持部300Aが一方向に移動することで各層を成膜する方法を例示したが、この方法に限定されない。例えば、一方向への移動だけでは所望の膜厚を得ることができない場合、第1ステップ及び第2ステップのそれぞれにおいて基板保持部300Aが一往復以上移動してもよい。

[0065] 複数の異なる層を繰り返し積層する必要がある場合であっても、上記のスパッタリング装置10A及び成膜プロセスを用いることで、そのような積層構造を同一のチャンバ内で成膜することができる。上記のスパッタリング方法によって、InGaN層とGaN層との間にゴミや汚染物質が付着することを抑制することができる。その結果、GaN層／InGaN層の界面を清浄に保つことができるため、高い移動度かつ高い信頼性を備えた半導体装置を実現することができる。

[0066] [2-2. スパッタリング方法の変形例]

図8Cは、本発明の一実施形態に係るスパッタリング方法の変形例を説明する図である。図8Cを用いて、本実施形態に係るスパッタリング方法の変形例について説明する。図8Cは、図8Bの第2ステップの代替となるステップを示す図である。変形例において、第1ステップは上記の第1ステップと同じなので、説明を省略する。

[0067] 変形例では、図8Cに示すように、ロータリターゲットRT2の磁石（中央磁石223A及び周辺磁石224A）の位置を非成膜位置に制御した状態で、ロータリターゲットRT1、RT2の両方に対して電力を供給する。この場合、ロータリターゲットRT2からスパッタリングされたInNは遮蔽板227Aによって遮蔽されるため、InNは基板310Aに成膜されない。その結果、基板310AにはGaN層のみが成膜される。

[0068] [3. 第3実施形態]

図9を参照して、本発明の一実施形態に係るスパッタリング装置10Bを用いたスパッタリング方法について説明する。本実施形態で用いられるスパッタリング装置10Bの構成は、図1に示すスパッタリング装置10と類似

しているが、ロータリターゲットRT1とRT2との間にライン状プラズマソースが設けられている点においてスパッタリング装置10と相違する。以下の説明において、スパッタリング装置10Bの構成のうち第1実施形態のスパッタリング装置10と同様の構成の説明を省略し、主にスパッタリング装置10と相違する構成について説明する。以下の説明において、第1実施形態と同様の構成について説明をする場合、図1～7を参照し、図1～7に示された符号の後にアルファベット“B”を付して説明する。

[0069] [3-1. スパッタリング装置10Bの構成]

図9に示すように、スパッタリング装置10Bは、ロータリターゲットRT1とRT2との間にライン状プラズマを生成するプラズマユニット400Bを備えている。プラズマユニット400Bは、電極410B、筐体420B、マッチングボックス430B、及びRF電源440Bを有する。電極410Bは筐体420Bの内部に設けられている。マッチングボックス430BはRF電源440Bと電極410Bとの間に設けられており、RF電源440Bから送信されたRF信号を効率よく電極410Bに送るための整合器として機能する。RF電源440Bから送信されたRF信号が電極410Bに伝達されることによって、線状のプラズマ領域411Bが生成される。プラズマ領域411Bは、電極410Bから基板310Bに向かって延びている。特に、本実施形態では、プラズマ領域411Bは、ロータリターゲットRT1、RT2の各々からスパッタリングされるターゲット材料の軌跡（点線）が基板310Bに達する位置に向かって延びている。

[0070] 図9の場合、例えば、ロータリターゲットRT1のターゲット216Bとして窒化ガリウムが用いられ、ターゲット226Bとして窒化インジウムが用いられる。さらに、プラズマ領域411Bに生成されるプラズマは窒素プラズマである。この場合、ターゲット216Bとして用いられる窒化ガリウムのガリウムに対する窒素の比率は、成膜されるGa₂N層におけるガリウムに対する窒素の比率よりも小さい。同様に、ターゲット226Bとして用いられるIn₂Nのインジウムに対する窒素の比率は、成膜されるIn₂N層にお

けるインジウムに対する窒素の比率より小さい。このような組成のターゲットを用いた場合であっても、スパッタリングされたターゲット材料は基板 310B の表面で窒素プラズマによって窒化されるため、所望の比率を有する GaN 層及び InGaN 層を形成することができる。

[0071] 上記のように、ターゲット 216B、226B において、ガリウム、インジウムに対する窒素の比率を相対的に小さくすることで、ターゲット自体の電気抵抗を小さくすることができる。スパッタリング装置では、ターゲットは陰極として機能する。したがって、ターゲット自体の電気抵抗を小さくすることで、スパッタリングによる成膜レートを上げることができる。ターゲット 216B、226B として、窒化ガリウム、窒化インジウムではなく、ガリウム、インジウムの金属ターゲットを用いてもよい。

[0072] 上記の構成によって、図 8A～図 8B と同様のスパッタリング方法を実行することができる。したがって、本実施形態によって、第 2 実施形態と同様の効果を得ることができる。

[0073] [3-2. スパッタリング装置の変形例]

図 10 は、本発明の一実施形態に係るスパッタリング装置の変形例の概要を示す図である。図 10 に示すように、ロータリターゲット RT1 及びプラズマユニット 400B によってスパッタリング装置 10B が構成されていてもよい。例えば、ターゲット 216B として、ガリウム又は窒化ガリウムが用いられる。ターゲット 216B として窒化ガリウムが用いられる場合、窒化ガリウムのガリウムに対する窒素の比率は、成膜される GaN 層におけるガリウムに対する窒素の比率より小さい。この構成によって、GaN 層のスパッタリングによる成膜レートを向上させることができる。

[0074] [4. 第 4 実施形態]

図 11A～図 12 を参照して、本発明の一実施形態に係るスパッタリング装置 10C を用いたスパッタリング方法、及び当該スパッタリング方法によって形成された半導体装置 50C について説明する。本実施形態で用いられるスパッタリング装置 10C の構成は、図 1 に示すスパッタリング装置 10

と類似しているが、ロータリターゲット R T 1、R T 2 に加えてロータリターゲット R T 3 が設けられている点においてスパッタリング装置 1 0 と相違する。以下の説明において、スパッタリング装置 1 0 C の構成のうち第 1 実施形態のスパッタリング装置 1 0 と同様の構成の説明を省略し、主にスパッタリング装置 1 0 と相違する構成について説明する。以下の説明において、第 1 実施形態と同様の構成について説明をする場合、図 1 ～ 7 を参照し、図 1 ～ 7 に示された符号の後にアルファベット “C” を付して説明する。

[0075] [4-1. スパッタリング装置 1 0 C の構成]

図 1 1 A に示すように、スパッタリング装置 1 0 C は、ロータリターゲット R T 1、R T 2 に加えてロータリターゲット R T 3 を有している。ロータリターゲット R T 3 は、ロータリターゲット R T 1、R T 2 と同様に、支持部材 2 3 0 C、固定部材 2 3 1 C、ヨーク 2 3 2 C、中央磁石 2 3 3 C、周辺磁石 2 3 4 C、バッキングチューブ 2 3 5 C、及びターゲット 2 3 6 C を含む。ロータリターゲット R T 3 は、遮蔽板 2 3 7 C によって囲まれている。ロータリターゲット R T 3 を構成する上記の各部材は Z 方向に延びる形状を有している。ロータリターゲット R T 3 は、ロータリターゲット R T 1、R T 2 から X 方向に離隔して配置されている。ロータリターゲット R T 3 の各構成はロータリターゲット R T 1、R T 2 の各構成と同様なので詳細な説明は省略する。

[0076] スリット 2 1 8 C は、基板保持部 3 0 0 C 又は基板 3 1 0 C の表面に対する垂線のうちロータリターゲット R T 1 の回転軸を通る線よりロータリターゲット R T 2 側に設けられている。スリット 2 3 8 C は、当該表面に対する垂線のうちロータリターゲット R T 3 の回転軸を通る線よりロータリターゲット R T 2 側に設けられている。遮蔽板 2 2 7 C には、スリット 2 2 8 C、2 2 9 C が設けられている。スリット 2 2 8 C は、当該表面に対する垂線のうちロータリターゲット R T 2 の回転軸を通る線よりロータリターゲット R T 1 側に設けられている。スリット 2 2 9 C は、当該表面に対する垂線のうちロータリターゲット R T 2 の回転軸を通る線よりロータリターゲット R T

3側に設けられている。

[0077] ロータリターゲットRT2の磁石（中央磁石223C及び周辺磁石224C）の位置は制御可能である。図11A及び図11Bに示すように、スパッタリングされたターゲット材料がスリット228Cを通過して基板310Cに成膜される場合の当該磁石の位置を「第1成膜位置」という場合がある。図11Cに示すように、スパッタリングされたターゲット材料がスリット229Cを通過して基板310Cに成膜される場合の当該磁石の位置を「第2成膜位置」という場合がある。

[0078] [4-2. スパッタリング装置10Cを用いたスパッタリング方法]

図11A～図11Cは、本発明の一実施形態に係るスパッタリング方法を説明する図である。本実施形態では、ターゲット216Cとして窒化アルミニウム（AlN）が用いられ、ターゲット226Cとして窒化ガリウムが用いられ、ターゲット236Cとしてマグネシウムがドーピングされた窒化ガリウムが用いられる。マグネシウムがドーピングされた窒化ガリウムはP型の半導体として機能するため、当該窒化ガリウム層を「p-GaN層」という場合がある。以下のスパッタリング方法では、第1ステップにおいてGaN層が形成され、第2ステップにおいてAlGaN層が形成され、第3ステップにおいてp-GaN層が形成される。第1ステップ～第3ステップが実行されることによって、後述する図12に示すHEMT（High Electron Mobility Transistor）を形成することができる。ターゲット236Cの材料に含まれるドーパント濃度は、基板310Cに成膜される薄膜に含まれるドーパント濃度の1倍以上20倍以下である。

[0079] 図11Aに示すように、ロータリターゲットRT2に対して電力が供給されてプラズマが発生する。ロータリターゲットRT2からは窒化ガリウムがスパッタリングされる。その結果、基板310AにはGaN層が成膜される。この状態で、基板保持部300Cが矢印の方向に移動することによって、基板310Cの全体に対してGaN層が成膜される。GaN層を成膜する膜

厚に応じて、ロータリターゲットRT2に供給される電力及び基板保持部300Cの移動速度が調整される。上記の動作を「第1ステップ」という場合がある。図11Aでは、ロータリターゲットRT2の磁石の位置が第1成膜位置である構成を例示したが、当該磁石の位置は第2成膜位置であってもよい。

[0080] 図11Aの動作で所望の膜厚のGa_{0.5}N層を成膜した後に、図11Bに示すように、ロータリターゲットRT1、RT2の両方に対して電力を供給することで、これらに対するプラズマが発生する。この場合において、ロータリターゲットRT2の磁石の位置は第1成膜位置である。ロータリターゲットRT1からは窒化アルミニウムがスパッタリングされ、ロータリターゲットRT2からは窒化ガリウムがスパッタリングされる。その結果、基板310CにはAlGa_{0.5}N層が成膜される。この状態で、基板保持部300Cが矢印の方向に移動することによって、基板310Cの全体に対してAlGa_{0.5}N層が成膜される。AlGa_{0.5}N層を成膜する膜厚に応じて、ロータリターゲットRT1、RT2に供給される電力及び基板保持部300Cの移動速度が調整される。上記の動作を「第2ステップ」という場合がある。

[0081] 図11Bの動作で所望の膜厚のAlGa_{0.5}N層を成膜した後に、図11Cに示すように、ロータリターゲットRT2の磁石の位置を第2成膜位置に切り替え、ロータリターゲットRT2、RT3の両方に対して電力を供給することで、これらに対するプラズマが発生する。ロータリターゲットRT2からは窒化ガリウムがスパッタリングされ、ロータリターゲットRT3からはマグネシウム含有窒化ガリウムがスパッタリングされる。その結果、基板310Cには、p-Ga_{0.5}N層が成膜される。上記の動作を「第3ステップ」という場合がある。

[0082] 第3ステップにおいて、ロータリターゲットRT2に対してプラズマを発生させる電力とロータリターゲットRT3に対してプラズマを発生させる電力との比率を調整することで、基板310Cに形成される薄膜に含まれるドーパントの濃度を調整することができる。

[0083] 上記のように図11A～図11Cに示す第1ステップ～第3ステップによって、 $p\text{-Ga N層/AI Ga N層/Ga N層}$ が形成される。つまり、本実施形態に係るスパッタリング装置10Cによると、例えば、 $p\text{-Ga N層/AI Ga N層/Ga N層}$ のような積層構造において、これらの界面にゴミや汚染物質が付着することを抑制することができる。

[0084] ターゲット216Cとしてアルミニウム（Al）が用いられてもよい。ターゲット226Cとしてガリウム（Ga）が用いられてもよい。ターゲット236Cとして用いられるマグネシウム含有窒化ガリウムのドーパント濃度は、基板310Cに形成される $p\text{-Ga N層}$ のドーパント濃度と同じであってもよく、基板310Cに形成される $p\text{-Ga N層}$ のドーパント濃度より高くてもよい。その場合、ターゲット236Cとして用いられるマグネシウム含有窒化ガリウムのドーパント濃度は、基板310Cに形成される $p\text{-Ga N層}$ のドーパント濃度の1倍以上20倍以下であってもよい。

[0085] [4-3. スパッタリング装置10Cを用いて作製した半導体装置50C]

図12は、本発明の一実施形態に係るスパッタリング方法を用いて製造した半導体装置を示す断面図である。

[0086] 図12に示すように、半導体装置50Cは、基板501C、バリア層502C、バッファ層503C、Ga N層504C、第1AI Ga N層505C、第2AI Ga N層506C、第3AI Ga N層507C、ソース電極508C、ドレイン電極509C、ゲート電極510C、第1絶縁層511C、第2絶縁層512C、及びシールド電極513Cを有する。半導体装置50Cは、いわゆるHEMTであるが、これに限られない。

[0087] 基板501Cとして、例えば、ガラス基板又は石英基板などを用いることができる。バリア層502Cとして、例えば、窒化シリコン膜などを用いることができる。バッファ層503Cとして、例えば、窒化アルミニウム膜などを用いることができる。Ga N層504Cとして、真性の窒化ガリウム層を用いることができる。第1AI Ga N層505Cとして、真性の窒化アルミニウムガリウム層を用いることができる。第2AI Ga N層506Cとし

て、例えば、マグネシウムがドーピングされた窒化アルミニウムガリウム層を用いることができる。第3 AlGaIn層507Cとして、真性の窒化アルミニウムガリウム層を用いることができる。

[0088] ソース電極508C及びドレイン電極509Cとして、例えば、チタン又はアルミニウムなどの金属を用いることができる。ゲート電極510Cとして、例えば、ニッケル又は金などの金属を用いることができる。第1絶縁層511Cとして、例えば、窒化シリコン層を用いることができる。第2絶縁層512Cとして、例えば、酸化シリコン層を用いることができる。シールド電極513Cとして、例えば、アルミニウム／チタン（Al／Ti）などの積層金属を用いることができる。バリア層502Cは省略されてもよい。

[0089] 半導体装置50Cの製造方法は次のとおりである。まず、基板501C上に、窒化シリコン層及び窒化アルミニウム層を順に成膜することで、バリア層502C及びバッファ層503Cを形成する。次に、バッファ層503Cの上に、窒化ガリウム層、窒化アルミニウムガリウム層、マグネシウム含有窒化アルミニウムガリウム層、及び窒化アルミニウムガリウム層を成膜することで、GaIn層504C、第1AlGaIn層505C、第2AlGaIn層506C、及び第3AlGaIn層507Cを形成する。

[0090] 続いて、フォトリソグラフィ工程によって、第2AlGaIn層506Cの一部が露出するように第3AlGaIn層507Cをエッチングする。表面に露出した第2AlGaIn層506Cの上に、ソース電極508C及びドレイン電極509Cを形成する。第3AlGaIn層507Cの上に、ゲート電極510Cを形成する。ソース電極508C、ドレイン電極509C、及びゲート電極510Cを覆うように、窒化シリコン膜及び酸化シリコン膜を順に成膜し、第1絶縁層511C及び第2絶縁層512Cを形成する。第2絶縁層512Cの上に、シールド電極513Cを形成することで、半導体装置50Cを形成することができる。

[0091] 本実施形態では、スパッタリング装置10Cを利用して、GaIn層504C、第1AlGaIn層505C、第2AlGaIn層506C、及び第3Al

GaN層507Cを同一のチャンバ100C内で成膜することができる。したがって、これらの界面にゴミや汚染物質が付着することを抑制することができる。

[0092] さらに、本実施形態に係る半導体装置50Cは、スパッタリング装置10Cを利用して窒化ガリウム膜を成膜することができるため、耐熱性の低い、例えばガラス基板を用いて作製することができる。

[0093] [5. 第5実施形態]

図13及び図14を参照して、本発明の一実施形態に係るスパッタリング装置10D及び当該スパッタリング装置10Dを用いて形成された発光素子70Dについて説明する。以下の説明において、スパッタリング装置10Dの構成のうち第1実施形態のスパッタリング装置10と同様の構成の説明を省略し、主にスパッタリング装置10と相違する構成について説明する。以下の説明において、第1実施形態と同様の構成について説明をする場合、図1～7を参照し、図1～7に示された符号の後にアルファベット“D”を付して説明する。

[0094] [5-1. スパッタリング装置10Dの構成]

図13は、本発明の一実施形態に係るスパッタリング装置の概要を示す図である。図13に示すように、スパッタリング装置10Dは、搬送チャンバ600D、第1成膜チャンバ610D、第2成膜チャンバ620D、第3成膜チャンバ630D、第4成膜チャンバ640D、第5成膜チャンバ650D、及びロードロック室660Dを備える。

[0095] 搬送チャンバ600Dには、基板310Dを搬送する搬送ロボットが配置されている。搬送チャンバ600Dと各チャンバの間にはゲートシャッタが配置されている。ゲートシャッタが開いているときは、隣接するチャンバの空間は連続する。ゲートシャッタが閉じているときは、隣接するチャンバの空間は遮断され、各々のチャンバの雰囲気は個別に制御可能である。ロードロック室660Dは、スパッタリング装置10Dと外部との間で基板310Dの搬出又は搬入を実行するチャンバである。

[0096] 第1成膜チャンバ610Dには、窒化シリコンのターゲットが配置されている。第2成膜チャンバ620Dには、窒化アルミニウムのターゲットが配置されている。第3成膜チャンバ630Dには、窒化アルミニウムのターゲット、窒化ガリウムのターゲット、及びシリコンがドーピングされた窒化ガリウム（N型の半導体）のターゲットが配置されている。つまり、第3成膜チャンバ630Dは、図11A等に応示するように、第4実施形態に係るスパッタリング装置10Cと同じ構成を有する。第4成膜チャンバ640Dには、窒化ガリウムのターゲット及び窒化インジウムのターゲットが配置されている。つまり、第4成膜チャンバ640Dは、図8A等に応示するように、第2実施形態に係るスパッタリング装置10Aと同じ構成を有する。第5成膜チャンバ650Dには、窒化アルミニウムのターゲット、窒化ガリウムのターゲット、及びマグネシウムがドーピングされた窒化ガリウム（P型の半導体）のターゲットが配置されている。つまり、第5成膜チャンバ650Dは、図11A等に応示するように、第4実施形態に係るスパッタリング装置10Cと同じ構成を有する。

[0097] [5-2. スパッタリング装置10Dを用いて作製した発光素子70D]

図14は、本発明の一実施形態に係るスパッタリング方法を用いて製造した発光素子を示す断面図である。

[0098] 図14に示すように、発光素子70Dは、基板701D、バリア層702D、バッファ層703D、N型半導体層704D、発光層705D、P型半導体層706D、N型電極707D、及びP型電極708Dを有する。発光素子70Dは、いわゆるLED（Light Emitting Diode）であるが、これに限られない。

[0099] 基板701Dとして、例えば、ガラス基板又は石英基板などを用いることができる。バリア層702Dとして、例えば、窒化シリコン層などを用いることができる。バッファ層703Dとして、例えば、窒化アルミニウム層などを用いることができる。N型半導体層704Dとして、シリコンがドーピングされた窒化ガリウム層などを用いることができる。発光層705Dとし

て、窒化インジウムガリウム層と窒化ガリウム層とが交互に積層された積層体を用いることができる。P型半導体層706Dとして、マグネシウムがドーピングされた窒化ガリウム層などを用いることができる。N型電極707Dとして、インジウムなどの金属を用いることができる。P型電極708Dとして、パラジウム又は金などの金属を用いることができる。バリア層702Dは省略されてもよい。

[0100] 発光素子70Dの製造方法は次のとおりである。まず、基板701D上に、窒化シリコン層及び窒化アルミニウム層を順に成膜することで、バリア層702D及びバッファ層703Dを形成する。次に、バッファ層703Dの上に、シリコンがドーピングされた窒化ガリウム層を成膜し、その上に窒化インジウムガリウム層と窒化ガリウム層とを交互に成膜し、その上にマグネシウムがドーピングされた窒化ガリウム層を成膜することで、N型半導体層704D、発光層705D、及びP型半導体層706Dを形成する。

[0101] 続いて、フォトリソグラフィ工程によって、N型半導体層704Dの一部が露出するようにP型半導体層706D、発光層705D、及びN型半導体層704Dの一部をエッチングする。フォトリソグラフィ工程によって、表面に露出したN型半導体層704Dの上に、N型電極707Dを形成する。同様に、P型半導体層706Dの上に、P型電極708Dを形成する。

[0102] 本実施形態では、スパッタリング装置10Dを利用して、N型半導体層704D、発光層705D、及びP型半導体層706Dを同一のチャンバ内で成膜することができる。したがって、これらの界面にゴミや汚染物質が付着することを抑制することができる。

[0103] 上記の実施形態では、スパッタリング装置に設けられたターゲットがロータリターゲットである構成を例示したが、ロータリターゲットに代えて平板型ターゲットが用いられてもよい。

[0104] 本発明の実施形態として上述した各実施形態は、相互に矛盾しない限りにおいて、適宜組み合わせて実施することができる。また、各実施形態を基にして、当業者が適宜構成要素の追加、削除、もしくは設計変更を行ったもの

、又は工程の追加、省略、もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0105] 上述した各実施形態の態様によりもたらされる作用効果とは異なる他の作用効果であっても、本明細書の記載から明らかなもの、又は当業者において容易に予測し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

[0106] 10：スパッタリング装置、 20：半導体装置、 50C：半導体装置、
70D：発光素子、 100：チャンバ、 200：ターゲット部、 2
10、220、230C：支持部材、 211、221、231C：固定部
材、 212、222、232C：ヨーク、 213、223、233C：
中央磁石、 214、224、234C：周辺磁石、 215、225、2
35C：バックリングチューブ、 216、226、236C：ターゲット、
217、227、237C：遮蔽板、 218、228、229C、23
8C：スリット、 240：遮蔽板、 241：隔壁、 242：第1遮蔽
板、 243：第2遮蔽板、 244、245：スリット、 300：基板
保持部、 310：基板、 320：移動機構、 330：第1窒化ガリウ
ム層、 340：第2窒化ガリウム層、 350：ゲート絶縁層、 360
：ゲート電極、 370：ソース電極、 380：ドレイン電極、 400
B：プラズマユニット、 410B：電極、 411B：プラズマ領域、
420B：筐体、 430B：マッチングボックス、 440B：RF電源
、 501C：基板、 502C：バリア層、 503C：バッファ層、
504C：窒化ガリウム層（Ga₂N層）、 505C：第1窒化アルミニウ
ムガリウム層（第1AlGa₂N層）、 506C：第2窒化アルミニウムガ
リウム層（第2AlGa₂N層）、 507C：第3窒化アルミニウムガリウ
ム層（第3AlGa₂N層）、 508C：ソース電極、 509C：ドレイ
ン電極、 510C：ゲート電極、 511C：第1絶縁層、 512C：
第2絶縁層、 513C：シールド電極、 600D：搬送チャンバ、 6

10D : 第1成膜チャンバ、 620D : 第2成膜チャンバ、 630D : 第3成膜チャンバ、 640D : 第4成膜チャンバ、 650D : 第5成膜チャンバ、 660D : ロードロック室、 701D : 基板、 702D : バリア層、 703D : バッファ層、 704D : N型半導体層、 705D : 発光層、 706D : P型半導体層、 707D : N型電極、 708D : P型電極、 PLS : プラズマ領域、 RT1、RT2、RT3 : ロータリターゲット

請求の範囲

- [請求項1] 基板を保持する基板保持部と、
 前記基板保持部と対向するように配置された第1ターゲットと、
 前記基板保持部と対向するように前記第1ターゲットと並んで配置された第2ターゲットと、
 前記第1ターゲットと前記第2ターゲットとの間に配置された隔壁と、を有し、
 前記第1ターゲットの任意の位置における第1法線及び前記第2ターゲットの任意の位置における第2法線の各々は、前記基板上の任意の点に接続されるスパッタリング装置。
- [請求項2] 前記隔壁は、前記第1ターゲットと前記第2ターゲットとによって挟まれる空間を遮蔽するように設けられる、請求項1に記載のスパッタリング装置。
- [請求項3] 前記基板保持部と前記第1ターゲットとの間に配置された、第1スリットが設けられた第1遮蔽板と、
 前記基板保持部と前記第2ターゲットとの間に配置された、第2スリットが設けられた第2遮蔽板と、をさらに有する、請求項1に記載のスパッタリング装置。
- [請求項4] 前記第1遮蔽板及び前記第2遮蔽板は、前記隔壁に接続されている、請求項3に記載のスパッタリング装置。
- [請求項5] 前記第1遮蔽板は、前記第1スリットが設けられた領域を除き前記第1ターゲットの周囲を連続して囲み、
 前記第2遮蔽板は、前記第2スリットが設けられた領域を除き前記第2ターゲットの周囲を連続して囲む、請求項3に記載のスパッタリング装置。
- [請求項6] 前記第1スリットは、前記基板保持部又は前記基板に対する垂線のうち前記第1ターゲットの回転軸を通る線より前記第2ターゲット側に設けられ、

前記第 2 スリットは、前記基板保持部又は前記基板に対する垂線のうち前記第 2 ターゲットの回転軸を通る線より前記第 1 ターゲット側に設けられる、請求項 3 に記載のスパッタリング装置。

[請求項 7]

基板を保持する基板保持部と、

前記基板保持部と対向するように配置され、第 1 ターゲット部材が取り付けられた第 1 ターゲットと、

前記基板保持部と対向するように前記第 1 ターゲットと並んで配置され、前記第 1 ターゲット部材とは異なる第 2 ターゲット部材が取り付けられた第 2 ターゲットと、を有し、

前記第 1 ターゲット部材は、ガリウムを含む、スパッタリング装置。

[請求項 8]

前記第 1 ターゲットと前記第 2 ターゲットとの間に配置された隔壁をさらに有する、請求項 7 に記載のスパッタリング装置。

[請求項 9]

前記隔壁は、前記第 1 ターゲットと前記第 2 ターゲットとによって挟まれる空間を遮蔽するように設けられる、請求項 8 に記載のスパッタリング装置。

[請求項 10]

前記基板保持部と前記第 1 ターゲットとの間に配置された、第 1 スリットが設けられた第 1 遮蔽板と、

前記基板保持部と前記第 2 ターゲットとの間に配置された、第 2 スリットが設けられた第 2 遮蔽板と、をさらに有する、請求項 7 に記載のスパッタリング装置。

[請求項 11]

前記第 1 遮蔽板及び前記第 2 遮蔽板は、前記隔壁に接続されている、請求項 10 に記載のスパッタリング装置。

[請求項 12]

前記第 1 遮蔽板は、前記第 1 スリットが設けられた領域を除き前記第 1 ターゲットの周囲を連続して囲み、

前記第 2 遮蔽板は、前記第 2 スリットが設けられた領域を除き前記第 2 ターゲットの周囲を連続して囲む、請求項 10 に記載のスパッタリング装置。

[請求項13] 前記第1スリットは、前記基板保持部又は前記基板に対する垂線のうち前記第1ターゲットの回転軸を通る線より前記第2ターゲット側に設けられ、

前記第2スリットは、前記基板保持部又は前記基板に対する垂線のうち前記第2ターゲットの回転軸を通る線より前記第1ターゲット側に設けられる、請求項10に記載のスパッタリング装置。

[請求項14] 第1ターゲット及び第2ターゲットに対向する基板保持部に基板を保持し、

第1ステップにおいて、前記第1ターゲットに対するプラズマを発生しながら、前記第1ターゲットと前記基板保持部とを相対的に移動させることで、前記基板に前記第1ターゲットの第1材料を成膜し、

第2ステップにおいて、前記第2ターゲットに対するプラズマを発生しながら、前記第2ターゲットと前記基板保持部とを相対的に移動させることで、前記基板に前記第2ターゲットの第2材料を成膜することで、

前記第1材料と前記第2材料とを含む積層構造体を形成するスパッタリング方法。

[請求項15] 前記第1ステップにおいて、前記第1材料を前記基板に成膜する際に、前記第2ターゲットに対するプラズマを停止し、

前記第2ステップにおいて、前記第1ターゲットに対するプラズマ及び前記第2ターゲットに対するプラズマを発生させることで、前記基板に前記第1材料及び前記第2材料を成膜する、請求項14に記載のスパッタリング方法。

[請求項16] 前記第1材料を前記基板に成膜する際に、

前記第1ターゲットに含まれる第1磁石を制御して、第1スリットが設けられた位置にプラズマを発生させ、

前記第2材料を前記基板に成膜する際に、

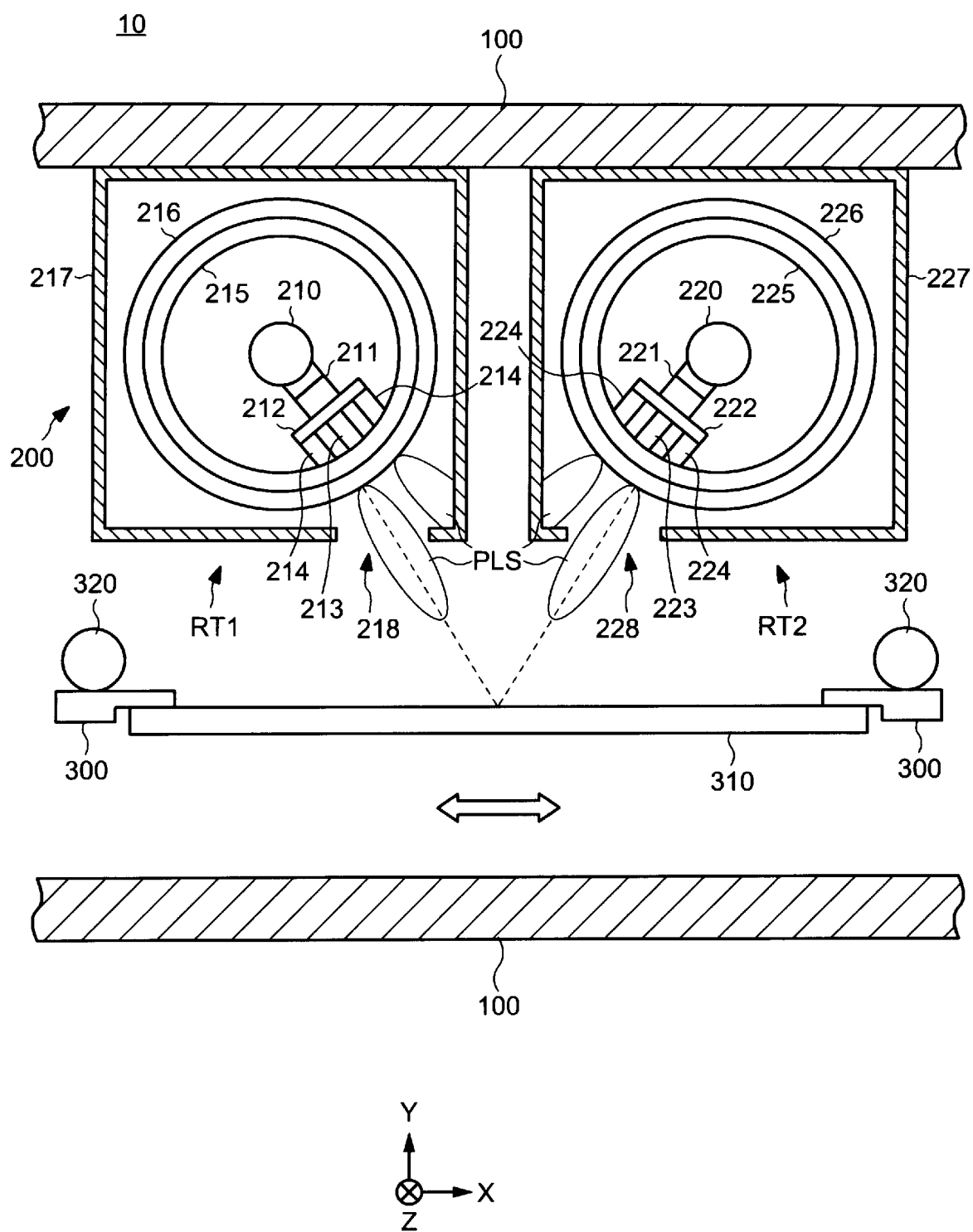
前記第2ターゲットに含まれる第2磁石を制御して、第2スリッ

トが設けられた位置にプラズマを発生させる、請求項 1 4 に記載のス
パッタリング方法。

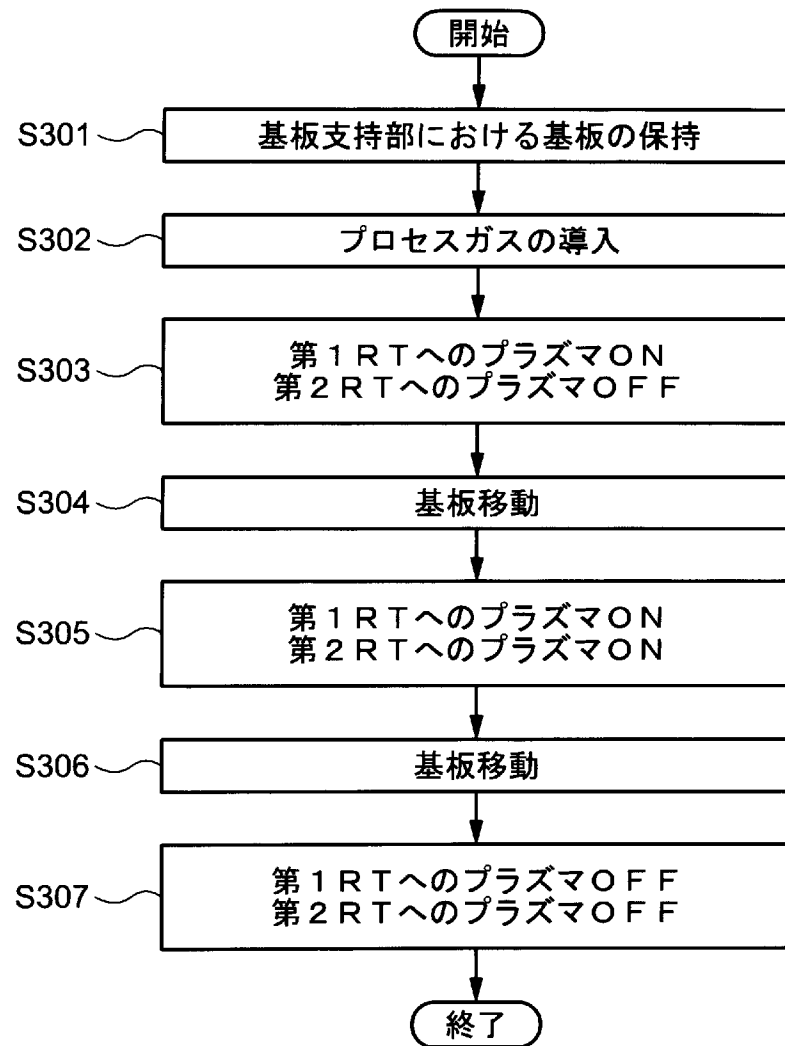
[請求項17]

前記第 2 材料は、前記第 1 材料よりも多くのドーパントを含み、
前記第 2 ターゲットに対してプラズマを発生させる電力を調整する
ことで、前記基板に形成される薄膜に含まれる前記ドーパントの濃度
を調整する、請求項 1 4 に記載のスパッタリング方法。

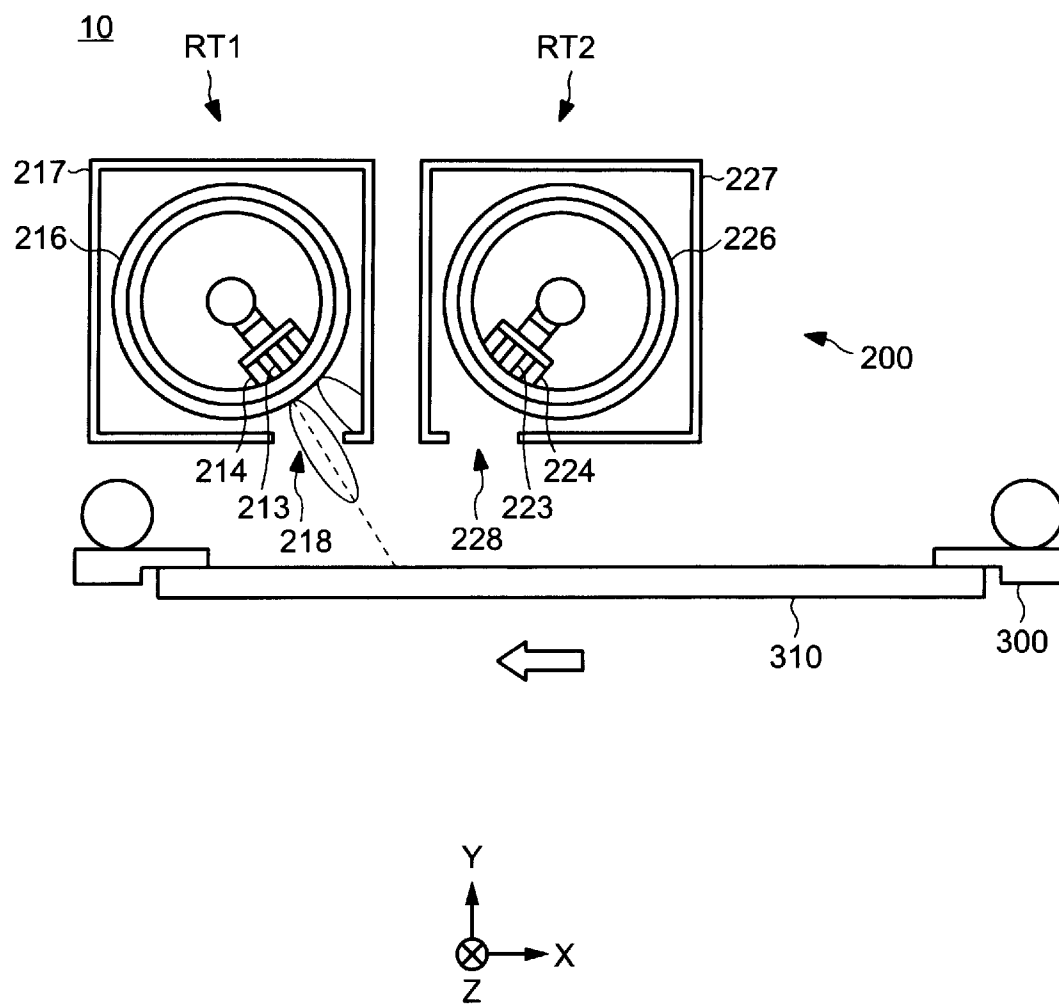
[図1]



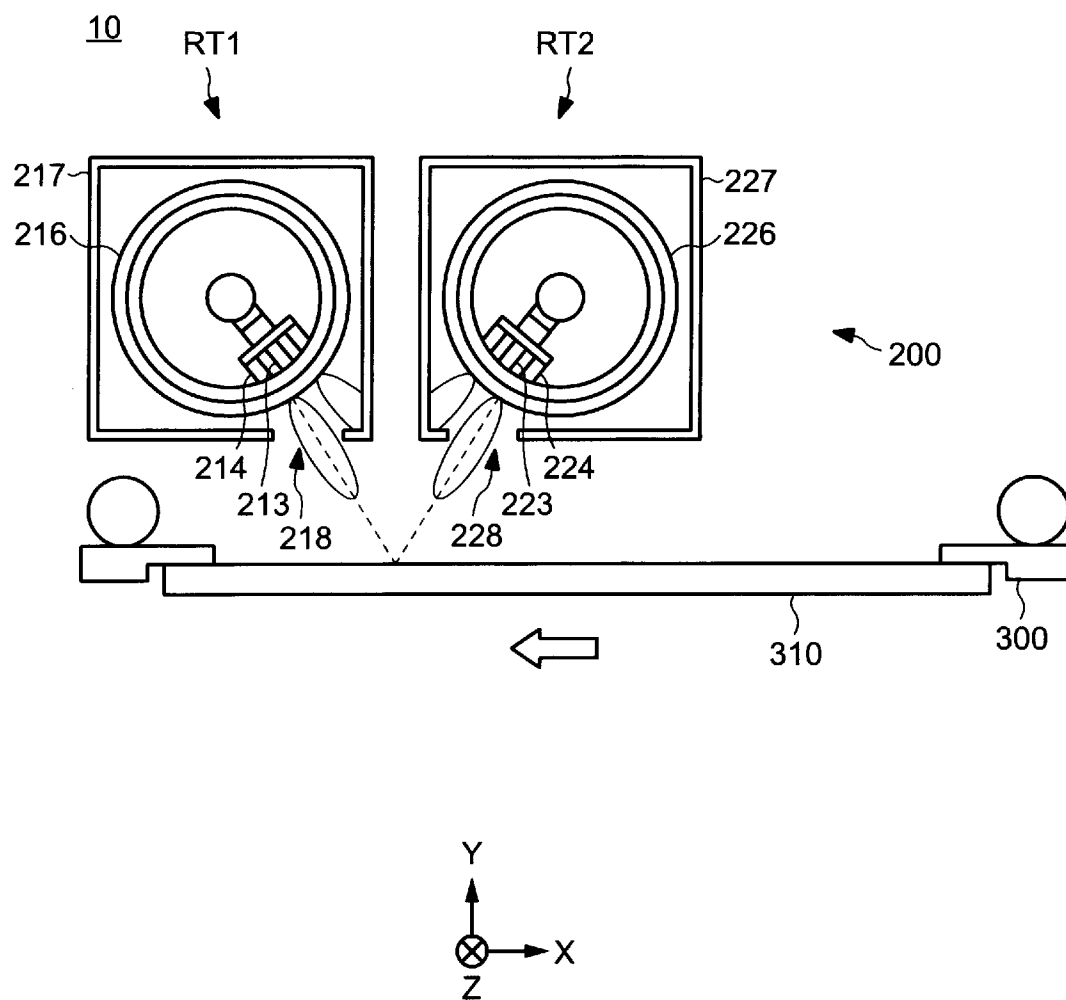
[図2]



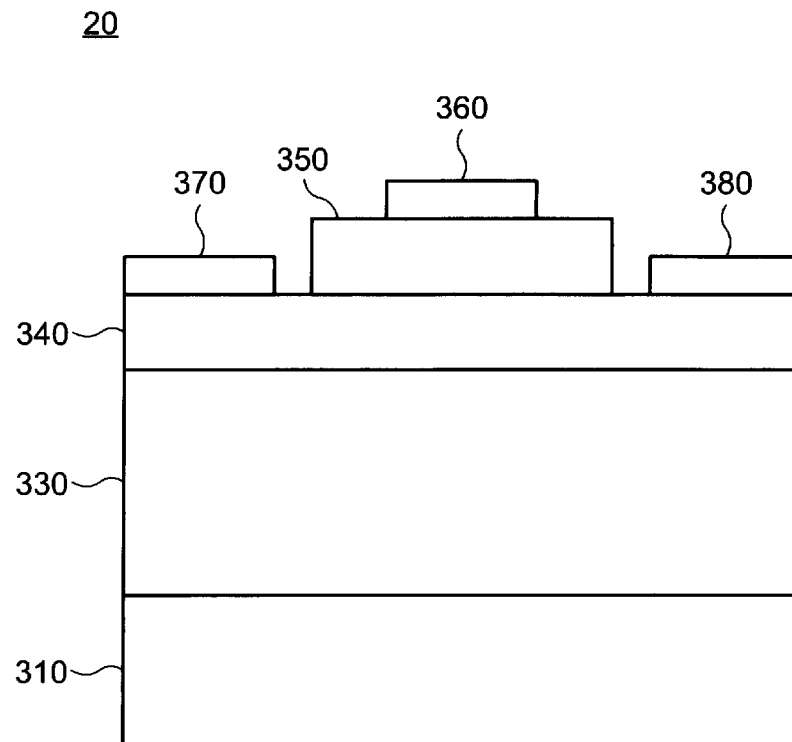
[図3A]



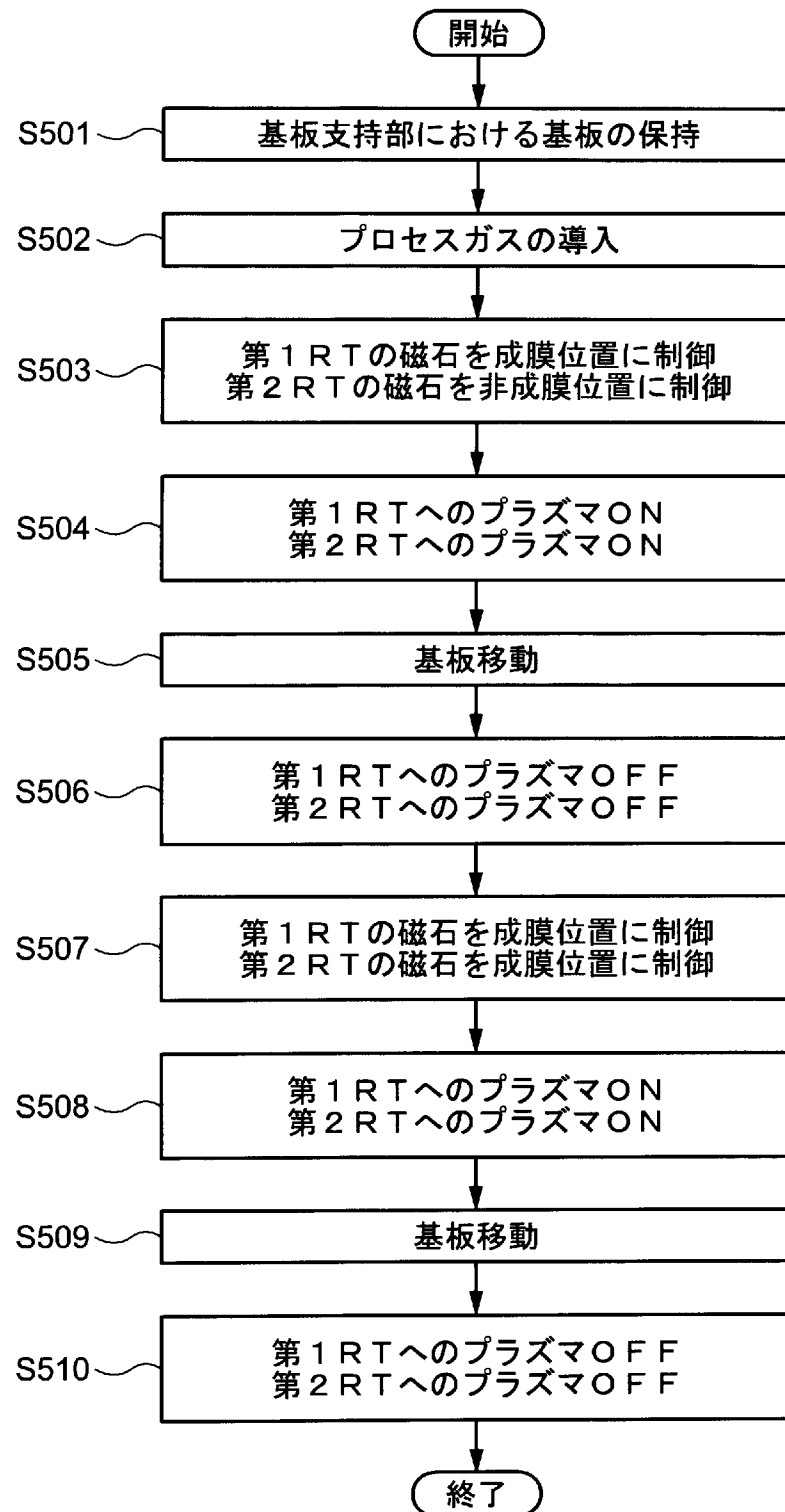
[図3B]



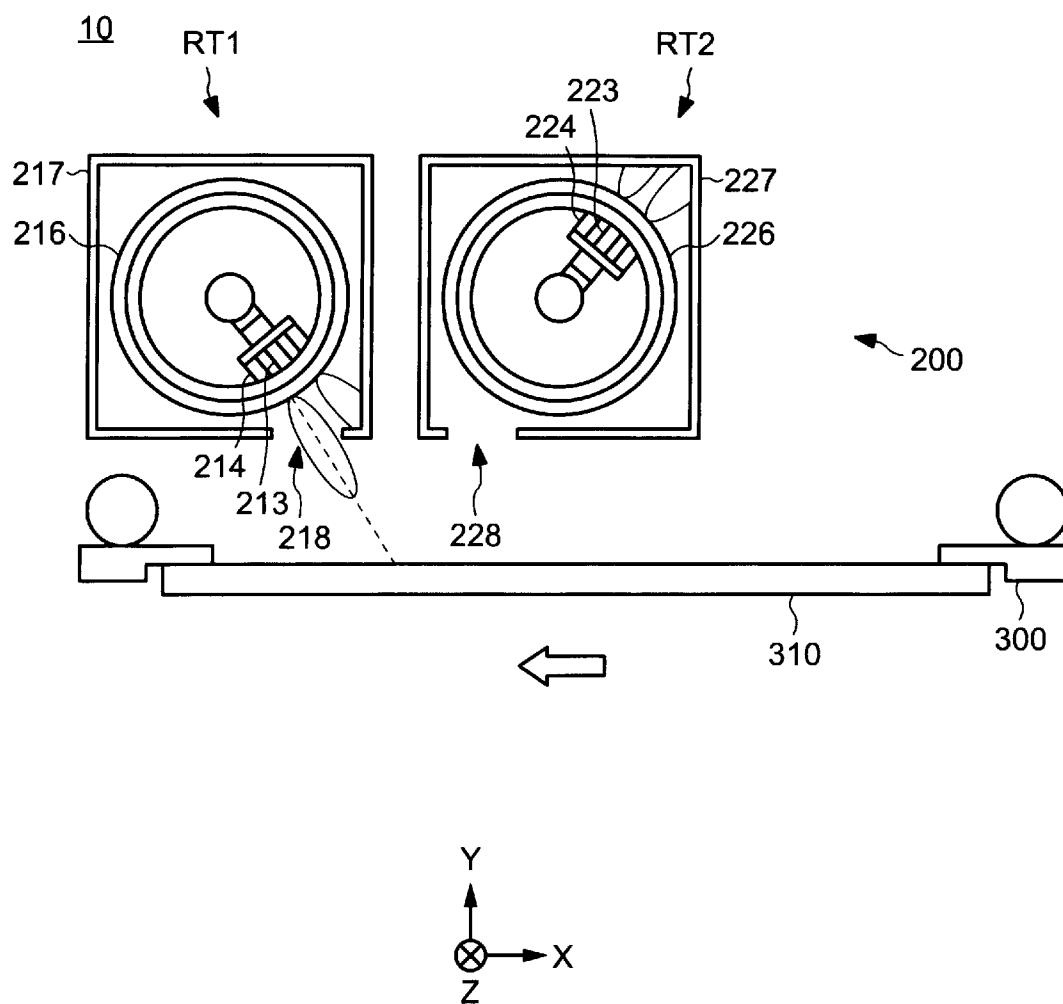
[図4]



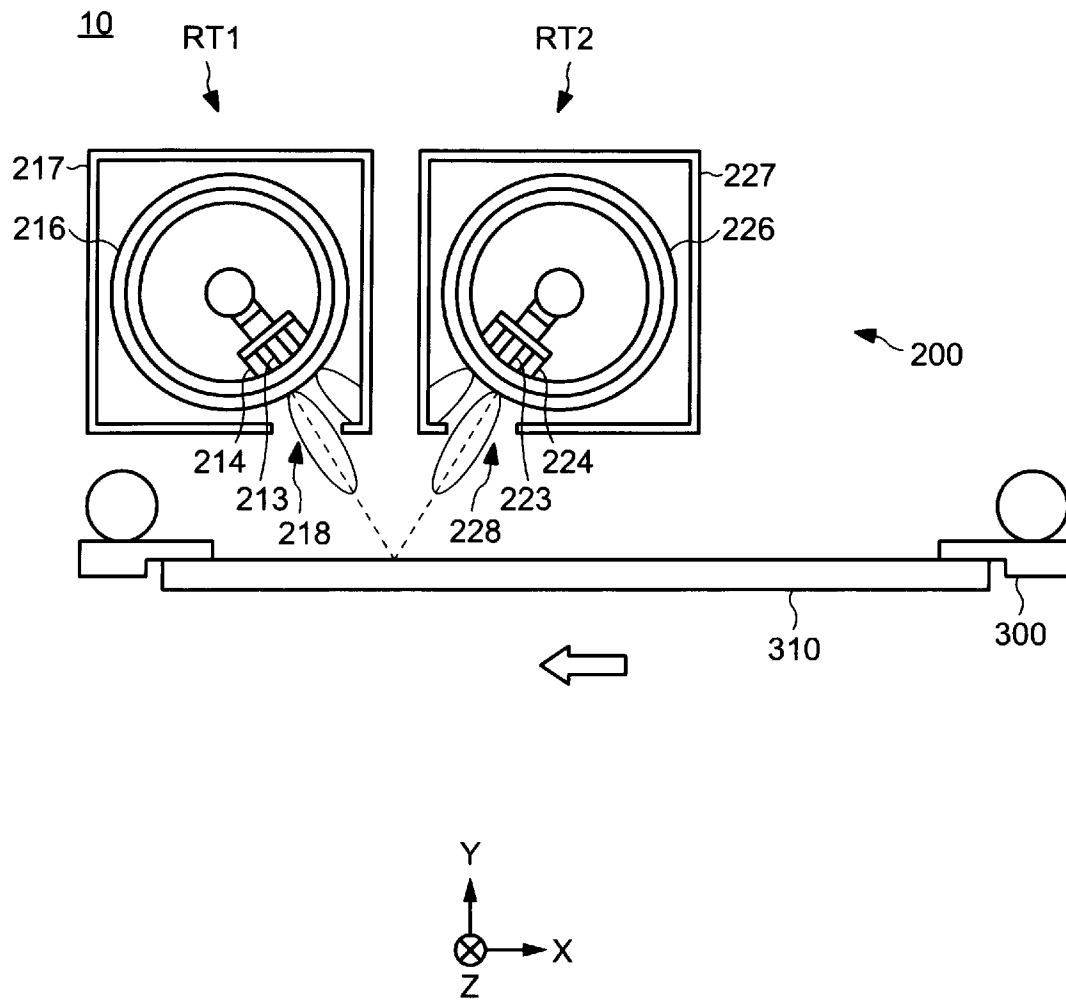
[図5]



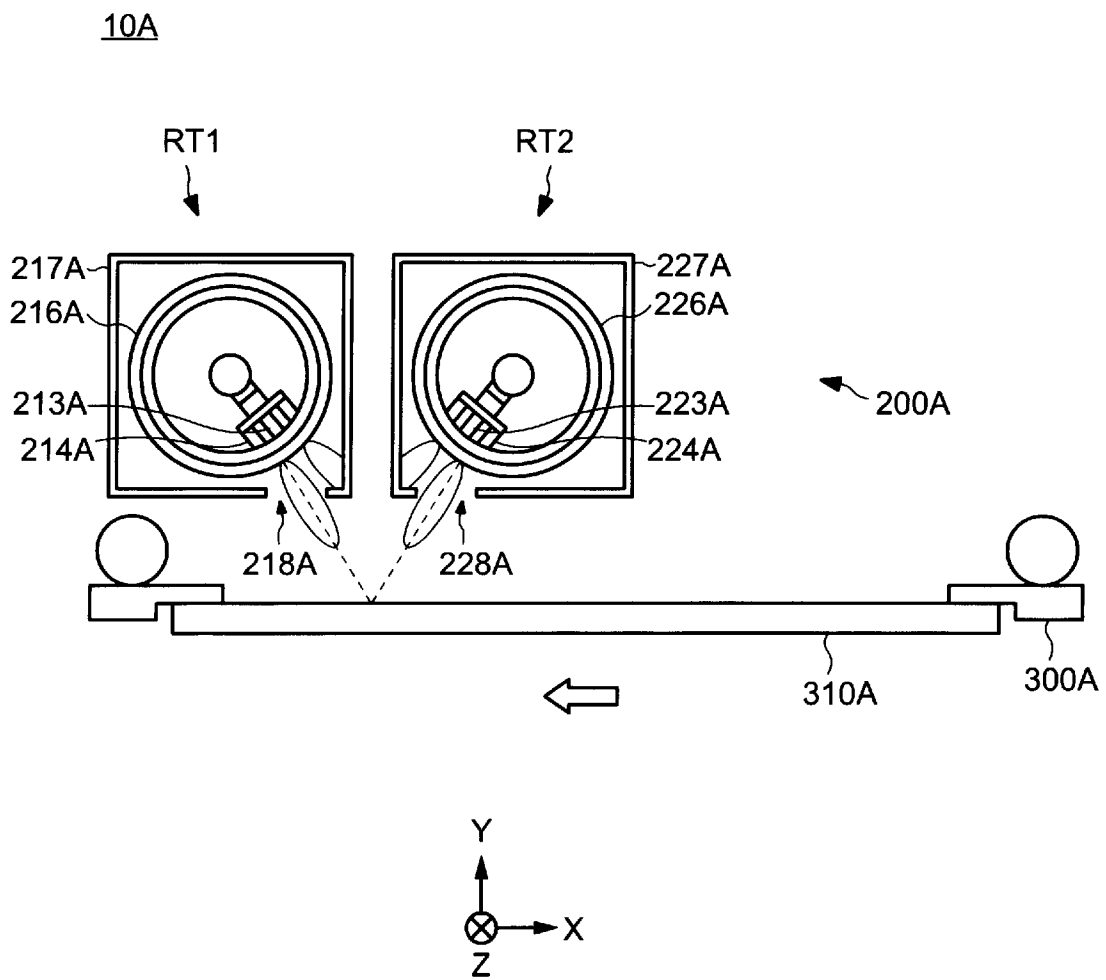
[図6A]



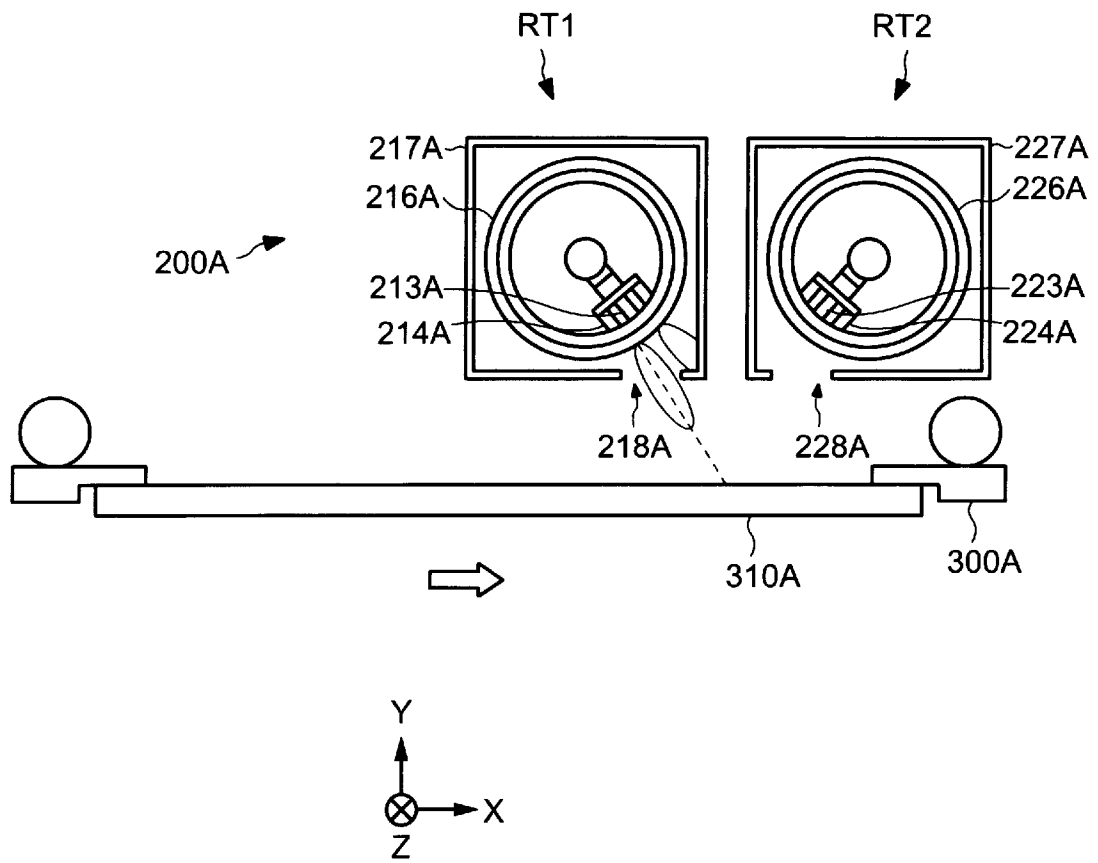
[図6B]



[図8A]

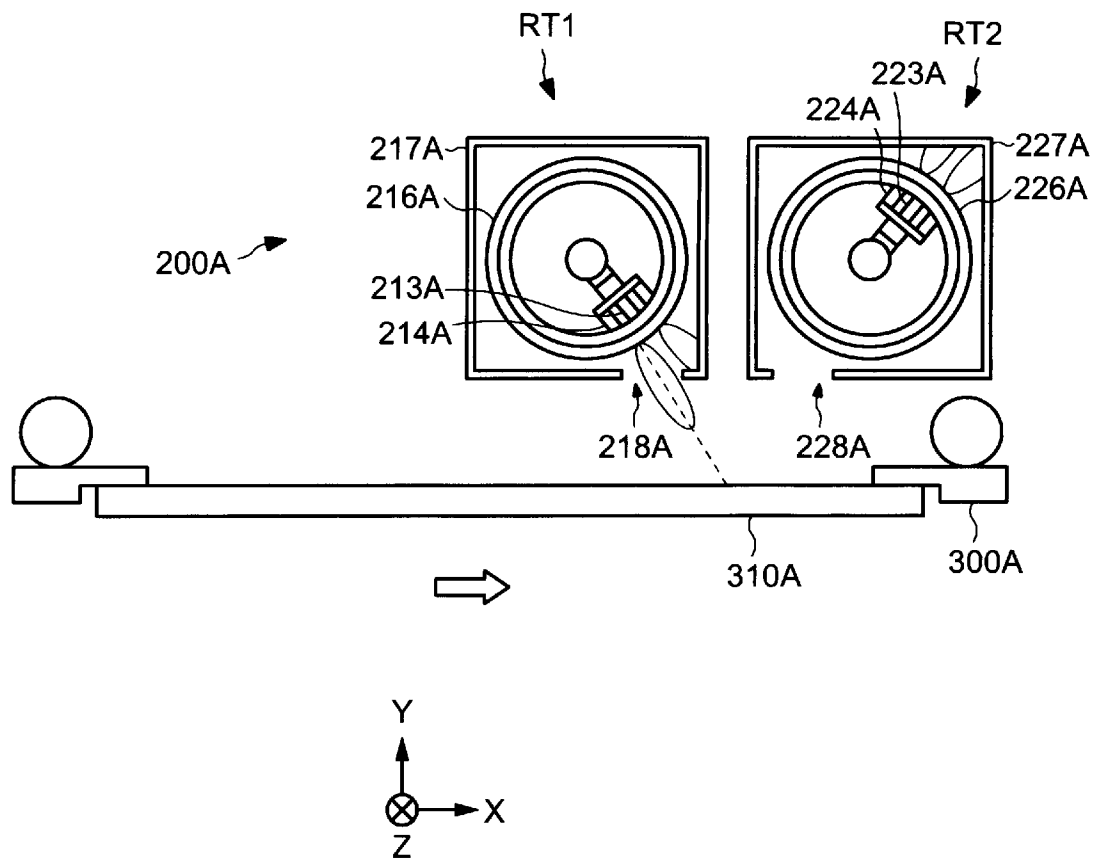


[図8B]

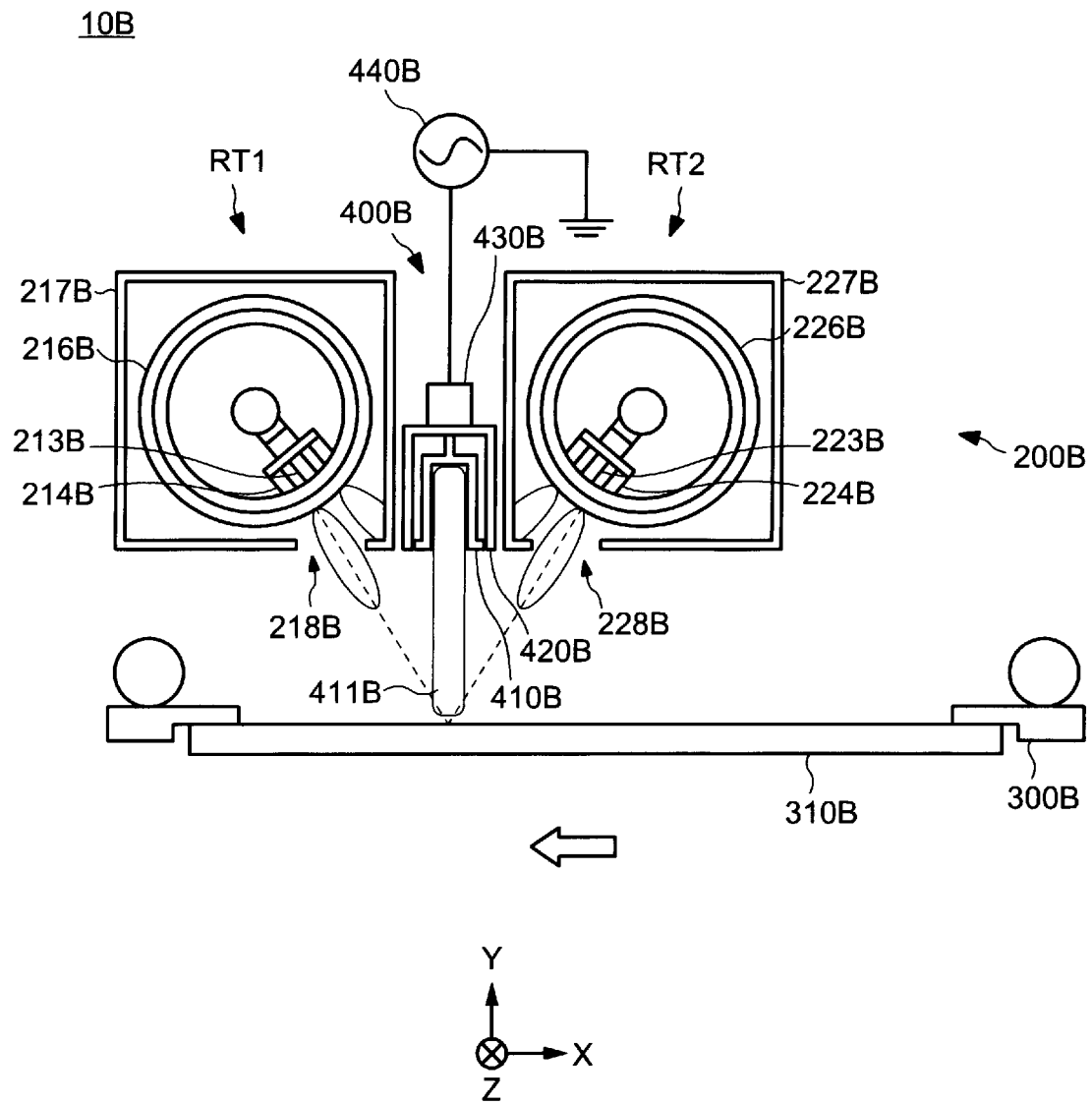
10A

[図8C]

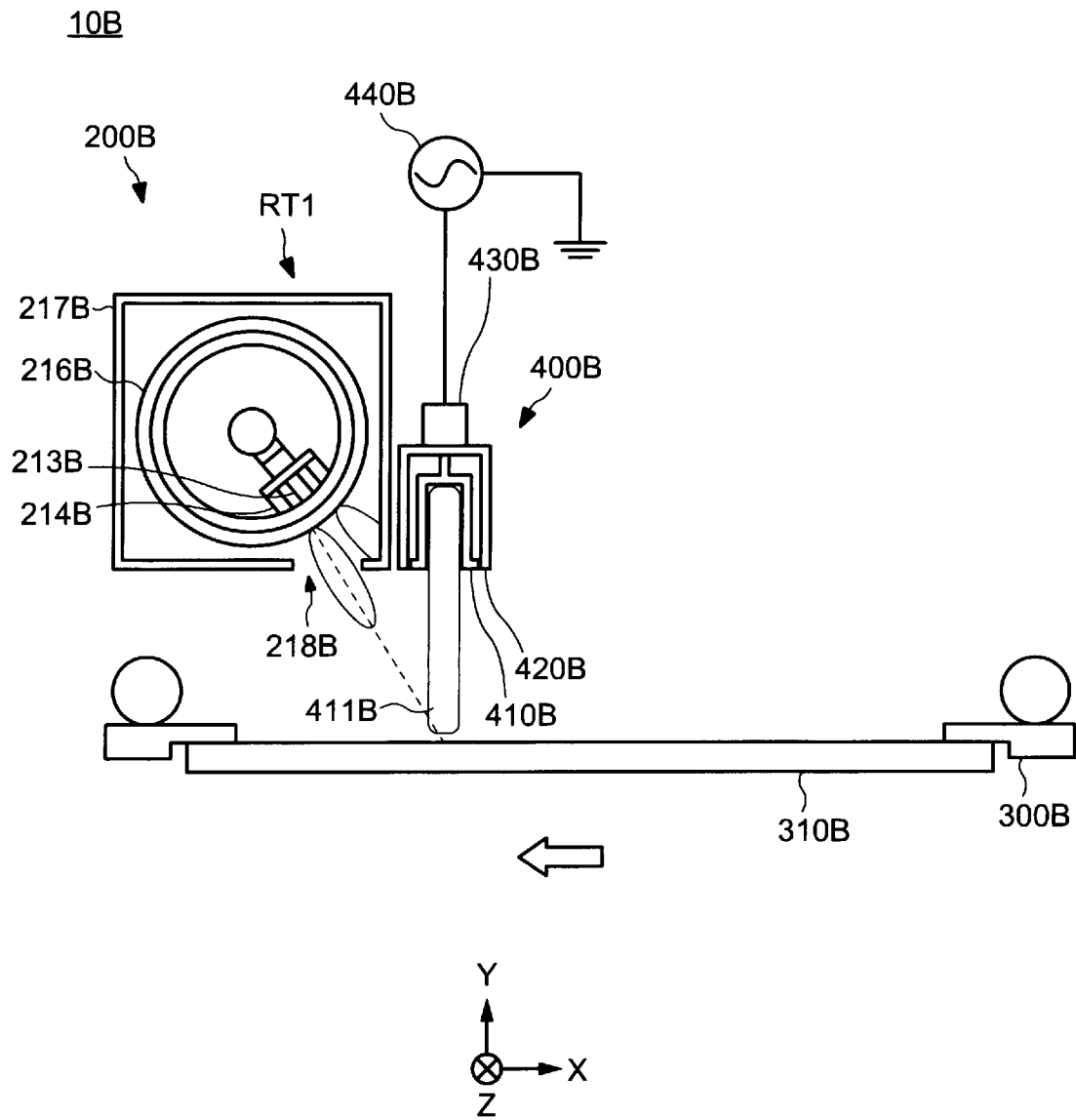
10A



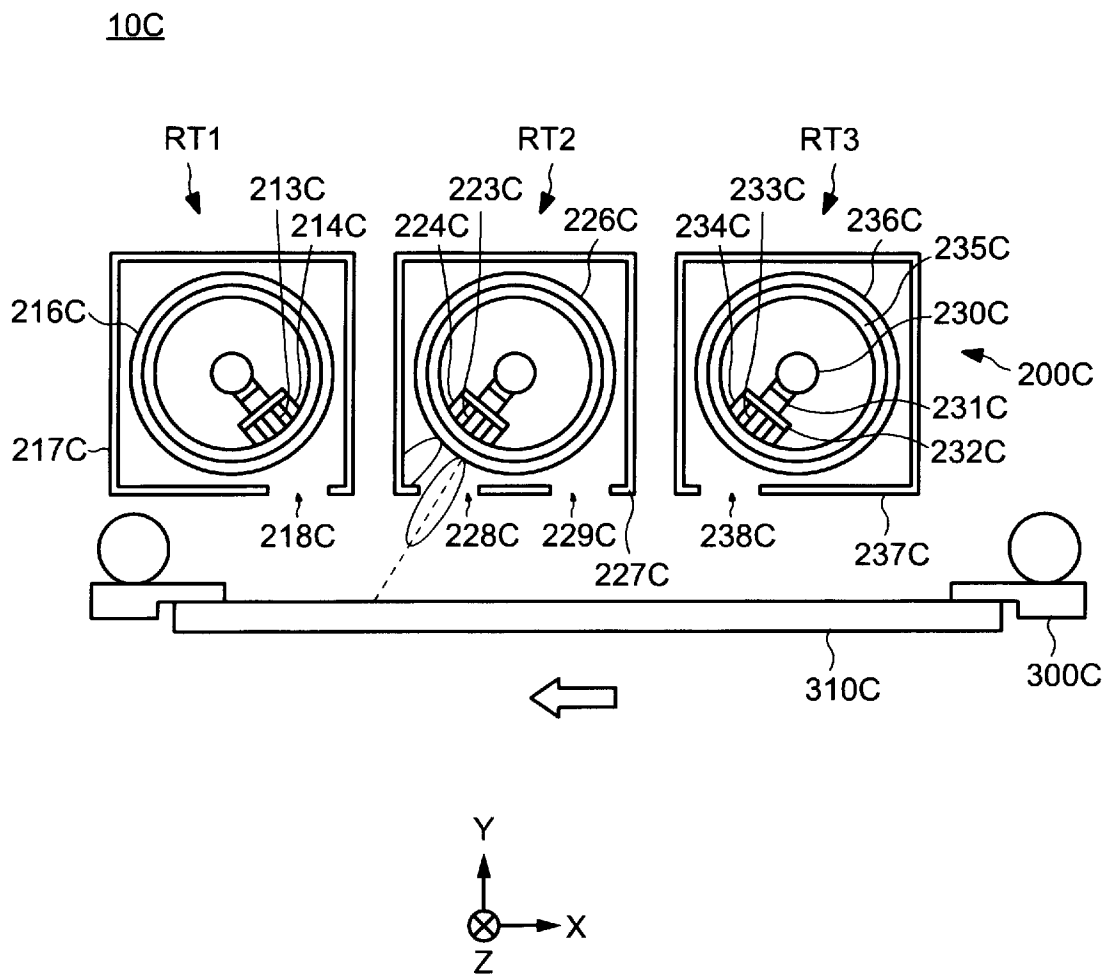
[図9]



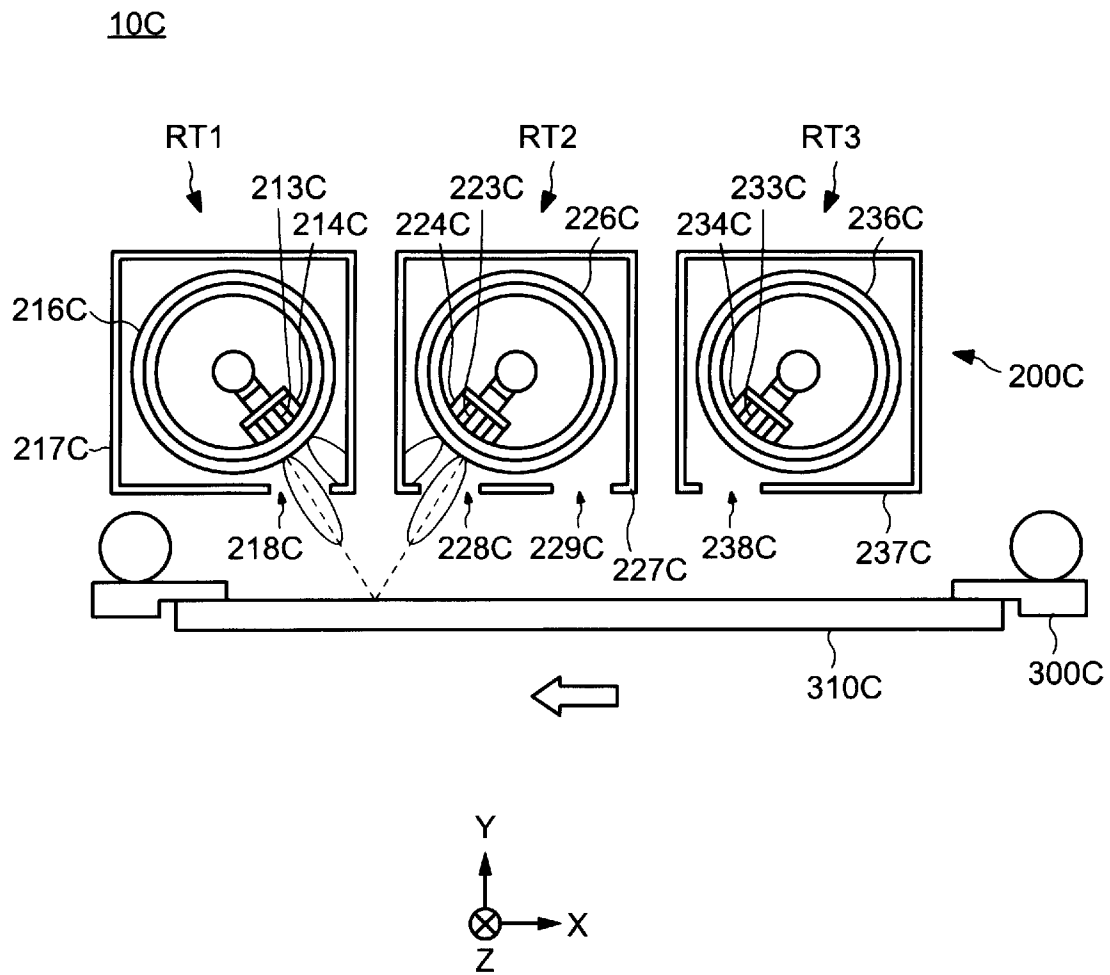
[図10]



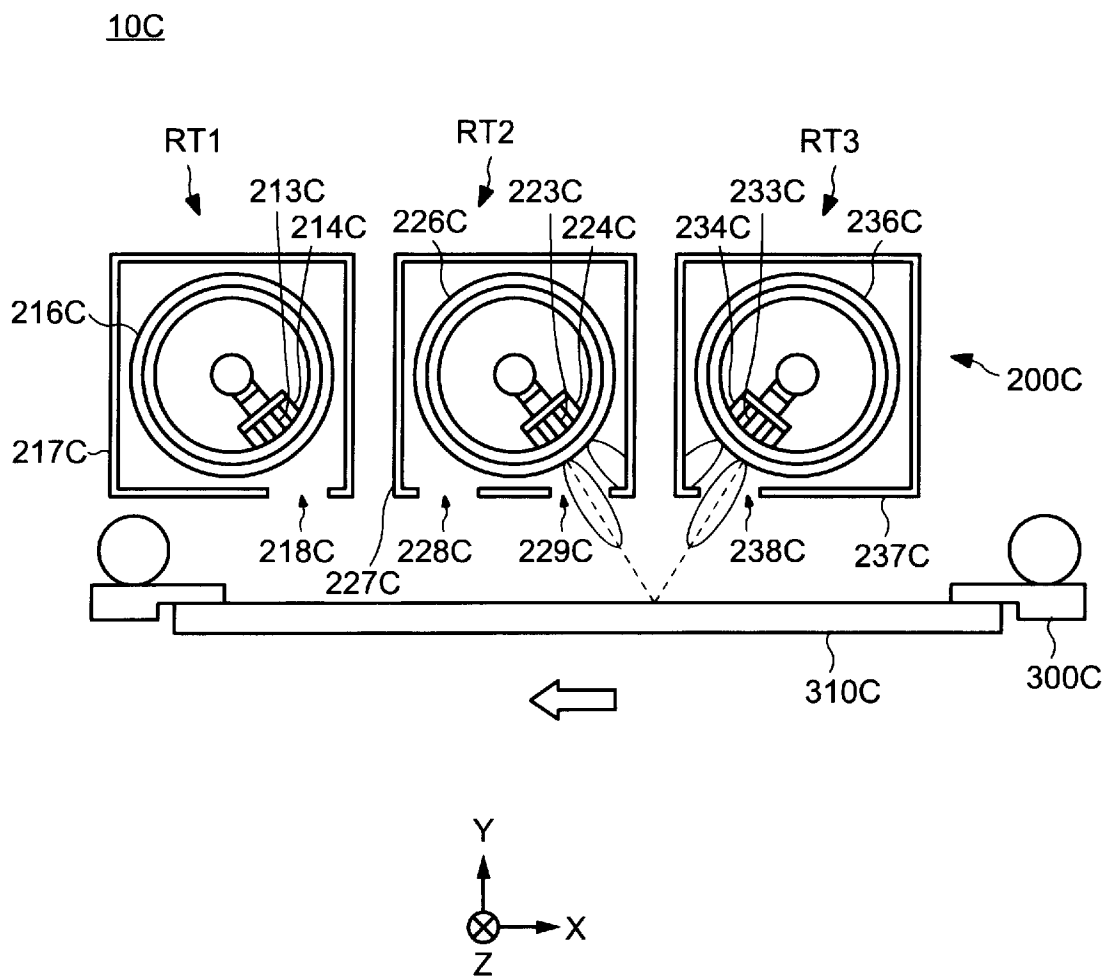
[図11A]



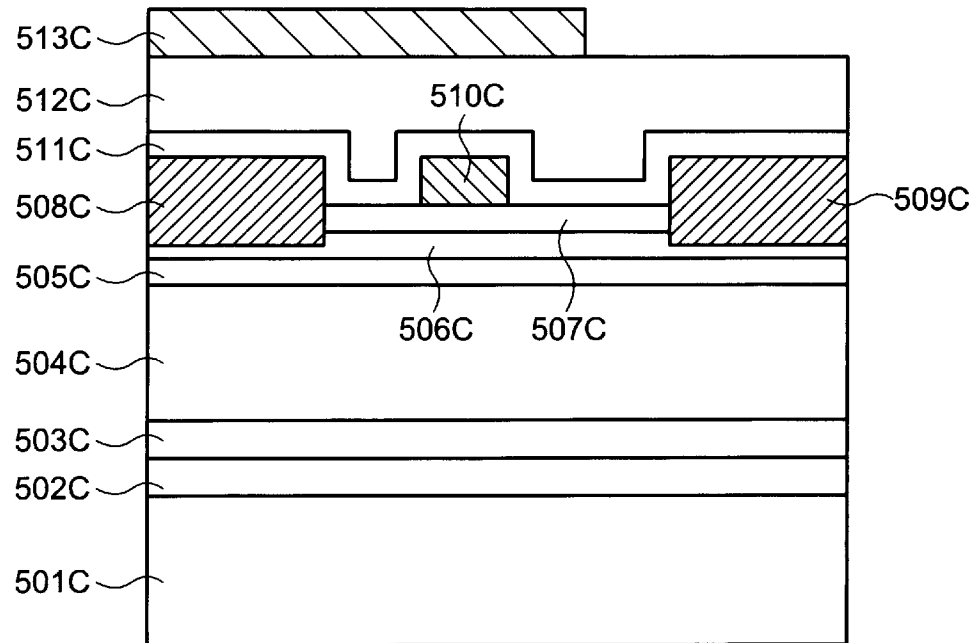
[図11B]



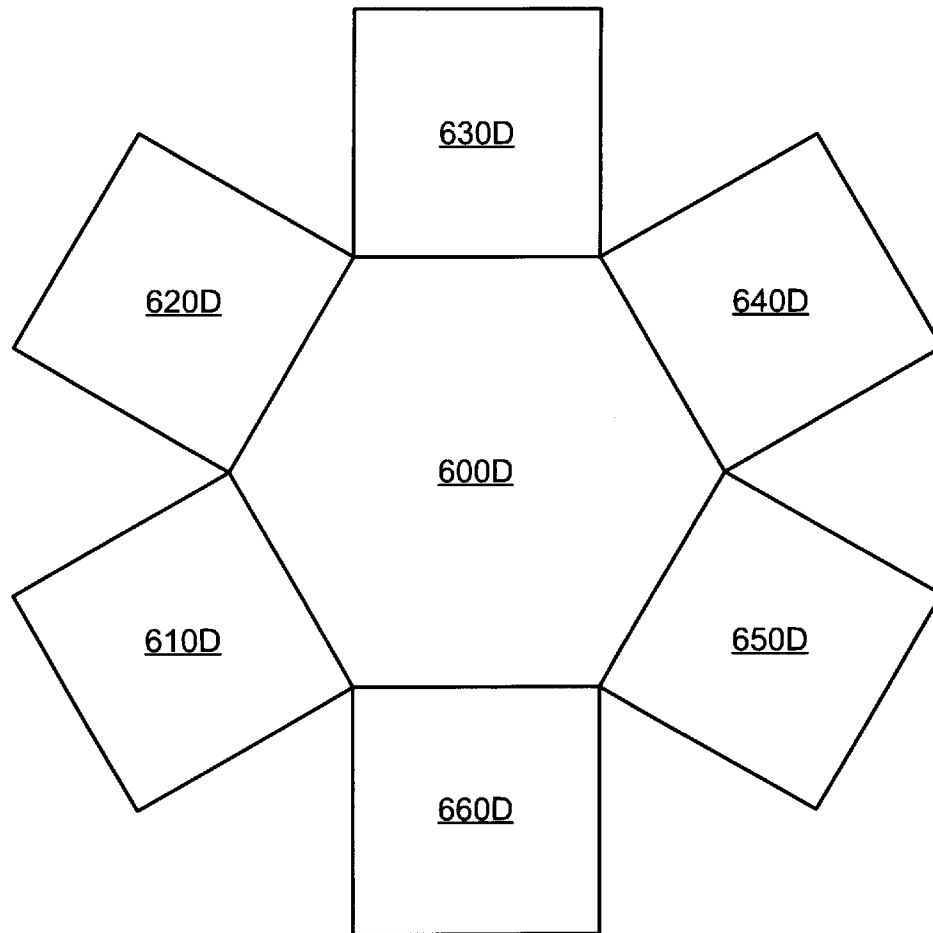
[図11C]



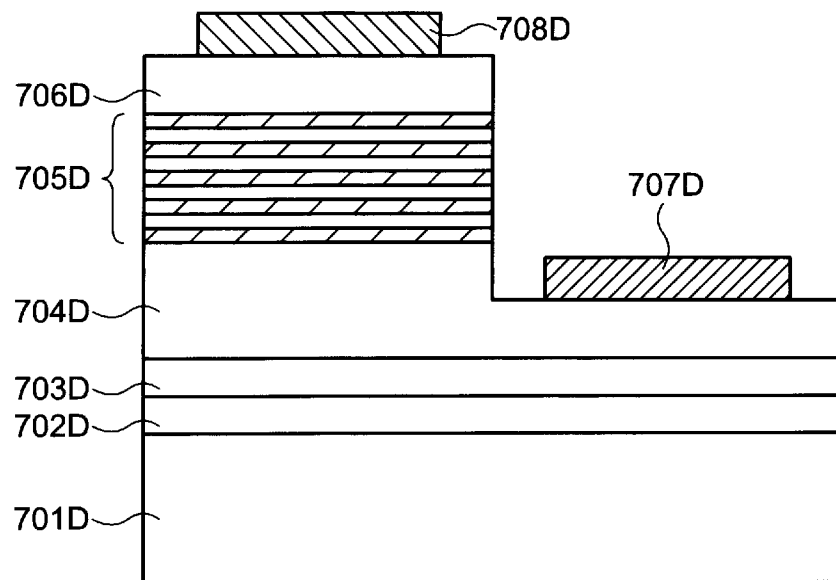
[図12]

50C

[図13]

10D

[図14]

70D

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/018540

A. CLASSIFICATION OF SUBJECT MATTER**C23C 14/34**(2006.01)i; **H01L 21/203**(2006.01)i; **H01L 21/336**(2006.01)i; **H01L 29/786**(2006.01)i

FI: C23C14/34 C; H01L21/203 S; H01L29/78 618A; H01L29/78 618B; H01L29/78 618E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C23C14/34; H01L21/203; H01L21/336; H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2024

Registered utility model specifications of Japan 1996-2024

Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-52419 A (NATIONAL INSTITUTE FOR MATERIALS SCIENCE) 23 February 2006 (2006-02-23)	1-5, 7-12
A	claims, paragraphs [0016]-[0041], fig. 2, 5	6, 13-17
X	JP 2017-214657 A (SHIN-ETSU CHEMICAL CO., LTD.) 07 December 2017 (2017-12-07)	1-2, 7-9
A	claims, paragraphs [0015]-[0058], fig. 1, 2	3-6, 10-17
X	JP 2020-523484 A (APPLIED MATERIALS, INCORPORATED) 06 August 2020 (2020-08-06)	1-2, 7-9
A	claims, paragraphs [0004]-[0039], fig. 1-5	3-6, 10-17

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 August 2024

Date of mailing of the international search report

20 August 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2018-131673 A (SUMITOMO METAL MINING CO., LTD.) 23 August 2018 (2018-08-23) claims, paragraphs [0017]-[0126], fig. 7, 10	1-3, 5-10, 12-14, 16-17 4, 11, 15
Y A	JP 2014-110117 A (PANASONIC CORPORATION) 12 June 2014 (2014-06-12) claims, paragraphs [0002]-[0049], fig. 1-8(c)	14-17 1-13
X Y A	JP 2022-188450 A (CANON TOKKI CORP.) 21 December 2022 (2022-12-21) claims, paragraphs [0002]-[0049], fig. 1-8(c)	7 14-17 1-6, 8-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/018540

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2006-52419	A	23 February 2006	US 2007/0209927 A1 claims, paragraphs [0033]- [0172], fig. 10, 12 US 2013/0186744 A1 WO 2006/006637 A1 DE 112005001599 B	
JP	2017-214657	A	07 December 2017	(Family: none)	
JP	2020-523484	A	06 August 2020	WO 2018/231780 A1 claims, paragraphs [0004]- [0045], fig. 1-5 US 2018/0366328 A1 US 2019/0371610 A1 CN 110709964 A KR 10-2020-0007093 A CN 116864485 A	
JP	2018-131673	A	23 August 2018	(Family: none)	
JP	2014-110117	A	12 June 2014	(Family: none)	
JP	2022-188450	A	21 December 2022	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

C23C 14/34(2006.01)i; H01L 21/203(2006.01)i; H01L 21/336(2006.01)i; H01L 29/786(2006.01)i

FI: C23C14/34 C; H01L21/203 S; H01L29/78 618A; H01L29/78 618B; H01L29/78 618E

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

C23C14/34; H01L21/203; H01L21/336; H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922-1996年

日本国公開実用新案公報

1971-2024年

日本国実用新案登録公報

1996-2024年

日本国登録実用新案公報

1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-52419 A（独立行政法人物質・材料研究機構）23.02.2006（2006-02-23） 特許請求の範囲, [0016]-[0041], [図2], [図5]	1-5, 7-12
A		6, 13-17
X	JP 2017-214657 A（信越化学工業株式会社）07.12.2017（2017-12-07） 特許請求の範囲, [0015]-[0058], [図1], [図2]	1-2, 7-9
A		3-6, 10-17
X	JP 2020-523484 A（アプライド マテリアルズ インコーポレイテッド）06.08.2020 （2020-08-06） 特許請求の範囲, [0004]-[0039], [図1]-[図5]	1-2, 7-9
A		3-6, 10-17
X	JP 2018-131673 A（住友金属鉱山株式会社）23.08.2018（2018-08-23） 特許請求の範囲, [0017]-[0126], [図7], [図10]	1-3, 5-10, 12-14, 16-17
A		4, 11, 15

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

05.08.2024

国際調査報告の発送日

20.08.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

宮崎 園子 4G 9277

電話番号 03-3581-1101 内線 3416

様式 PCT/ISA/210（第2ページ）（2022年7月）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-110117 A (パナソニック株式会社) 12.06.2014 (2014 - 06 - 12) 特許請求の範囲, [0002]-[0049], [図1]-[図8(c)]	14-17
A		1-13
X	JP 2022-188450 A (キャノントツキ株式会社) 21.12.2022 (2022 - 12 - 21) 特許請求の範囲, [0002]-[0049], [図1]-[図8(c)]	7
Y		14-17
A		1-6, 8-13

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/018540

引用文献			公表日	パテントファミリー文献	公表日
JP	2006-52419	A	23.02.2006	US 2007/0209927 A1 請求の範囲, [0033]-[0172], [図10], [図12] US 2013/0186744 A1 WO 2006/006637 A1 DE 112005001599 B	
JP	2017-214657	A	07.12.2017	(ファミリーなし)	
JP	2020-523484	A	06.08.2020	WO 2018/231780 A1 請求の範囲, [0004]-[0045], 図1-5 US 2018/0366328 A1 US 2019/0371610 A1 CN 110709964 A KR 10-2020-0007093 A CN 116864485 A	
JP	2018-131673	A	23.08.2018	(ファミリーなし)	
JP	2014-110117	A	12.06.2014	(ファミリーなし)	
JP	2022-188450	A	21.12.2022	(ファミリーなし)	