

公告本

申請日期	85. 10. 02.
案 號	85112029
類 別	C09G ^{1/02} , B24B ^{3/04} , H01L ^{21/304}

Int. Cl⁶

A4
C4

438871

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	研磨劑
	英 文	"A POLISHING SLURRY"
	日 文	研磨劑
二、發明 人	姓 名	1. 宮下 直人 2. 安部 正泰 3. 下村 麻理子
	國 籍	均日本
三、申請人	住、居所	1. 日本國神奈川縣橫濱市榮區飯島町2073-2, B-404 2. 日本國神奈川縣橫濱市旭區左近山16-1左近山團山1-28-203 3. 日本國神奈川縣橫濱市港北區日吉本町3-29-3-402
	姓 名 (名稱)	日商東芝股份有限公司
	國 籍	日本
	住、居所 (事務所)	日本國神奈川縣川崎市幸區堀川町72番地
	代 表 人 姓 名	西室 泰三

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區)	申請專利，申請日期：	案號：	， <input type="checkbox"/> 有	<input type="checkbox"/> 無主張優先權
日本	1995.11.13	P07-317054	<input type="checkbox"/> 有	<input checked="" type="checkbox"/> 無主張優先權
日本	1996.4.8	P08-110575	<input type="checkbox"/> 有	<input checked="" type="checkbox"/> 無主張優先權

有關微生物已寄存於： _____ ，寄存日期： _____ ，寄存號碼： _____

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

【發明所屬之技術領域】

本發明係關於一種研磨基板的研磨劑，特別是利用化學機械研磨法(CMP)研磨半導體基板表面之際所用的研磨劑。

【先前技術】

研磨裝置具備研磨盤和吸附盤，該研磨盤係將研磨布貼在表面上，利用馬達等旋轉，該吸附盤係旋轉自如地支持基板，將旋轉的基板推到研磨盤上。使用此研磨裝置研磨基板，一般係將旋轉基板的研磨面推到旋轉研磨盤上的研磨布上，一面供給加工點研磨劑(也稱為研漿)，一面研磨。利用此研磨裝置的研磨技術適用於半導體裝置或液晶等所細微化的製品製造等。

積體電路(IC)或大型積體電路(LSI)等半導體裝置係經由以下程序所形成：設計形成於半導體基板上的積體電路的設計程序、形成積體電路所使用的描繪電子束等的單幕作成程序、由單晶錠形成預定厚度的晶圓的晶圓製造程序、在晶圓上形成積體電路等半導體元件的晶圓處理程序、將晶圓分離成各半導體基板、封裝而形成半導體裝置的裝配程序及檢查程序等。各程序中分別準備該程序所需的製造裝置。在習知晶圓處理程序方面，作為將金屬、多晶矽、二氧化矽膜(SiO₂)等任意材料埋入渠溝或接觸孔等溝(trench)部後使其表面平坦化的方法，習知的是回蝕反應性離子蝕刻法(Reactive Ion Etching)。

然而，此回蝕反應性離子蝕刻方法因回蝕抗蝕劑的塗佈

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

等程序變多、反應性離子蝕刻損傷容易進入晶圓表面、良好的平坦化困難及使用真空系統裝置而構造複雜且使用危險的蝕刻氣體等而各式各樣的問題點多。

於是，在最近取代回蝕反應性離子蝕刻法，研究CMP(化學機械研磨法)起來。

圖16顯示實施CMP的研磨裝置概略，以下說明其機構。圖為也適用於本發明的習知研磨裝置的截面圖。在平台21上透過軸承22配置研磨盤支承23。在此研磨盤支承23上安裝研磨盤24。將研磨晶圓的研磨布25貼在研磨盤24上。為使研磨盤支承23及研磨盤24旋轉，驅動軸26連接於這些構件的中心部分。此驅動軸26為馬達27所透過旋轉皮帶28旋轉。另一方面，晶圓20配置於和研磨布25對向的位置，固定於為真空或浸水後貼在板上所裝在吸附盤31上的吸附布30及導板29上。

吸附盤31連接於驅動軸32。此外，此驅動軸32為馬達33所透過齒輪34及35旋轉。驅動軸32固定於驅動台36上。驅動台36安裝於氣缸37上，隨著此氣缸37上下移動，驅動台36上下運動。研磨劑供給固定於吸附盤31上的晶圓20和研磨布25之間。如此進行晶圓20的研磨。

使用此研磨裝置，如圖17及圖18，埋入CVD(化學氣相沈積)氧化膜，藉由以阻絕膜阻止研磨，可使埋入凹槽構造的氧化膜完全平坦化。首先，在矽半導體基板1上沈積研磨二氧化矽等氧化膜時成為阻絕膜的氮化矽膜2。其後，沈積為CVD所形成的溝部形成用的成為單幕的二氧化矽氧化膜(以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

下稱為CVD氧化膜)3。為了將CVD氧化膜3及氮化矽膜2形成圖案，在半導體基板1全面塗佈光阻抗蝕劑(未圖示)，形成圖案。

以光阻抗蝕劑為罩幕，將CVD氧化膜3和成為阻絕膜的氮化矽膜2利用RIE(反應性離子蝕刻)法同時開口而形成溝部5後，以濕式處理去掉RIE加工時的反應生成物和損傷層(圖17(a))。其次，在半導體基板1上及前述溝部內沈積CVD氧化膜6或BPSG(摻雜硼的磷矽玻璃)等(圖17(b))，用圖16所示的研磨裝置研磨半導體基板1而使CVD氧化膜6平坦化(圖18(a))。其後，去掉為阻絕膜的氮化矽膜2(圖18(b))。在習知研磨裝置方面，由於作為研磨粒子，將氧化鈣粒子或二氧化矽粒子等分散於研磨劑中使用，所以過度研磨而在埋入溝中的CVD氧化膜6形成碟形的凹處7。除了氧化膜6的凹處7之外，矽半導體基板1本身之溝之角部分也被蝕刻，當進行後續製程時成為問題。例如有時會因在凹處產生 n^+ 化及 p^+ 化的多晶矽或金屬殘留而發生多晶矽電阻異常或配線短路等。

【發明欲解決之課題】

將研磨裝置用於氧化膜的平坦化時，該氧化膜係用於埋入半導體基板溝部的氧化膜或多層配線的層間絕緣膜，為了過度研磨造成碟形或用作為目的的膜厚阻止研磨，大多使用阻絕膜。

研磨氧化膜時，向來將氧化鈣粒子或二氧化矽粒子分散於研磨劑中使用。使二氧化矽粒子分散研磨劑，研磨速度

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

約0.10~0.15微米(μm)/分，很慢。此外，使氧化鈾粒子分散的研磨劑約0.5~1.0微米(μm)/分，具有快的研磨速度。然而，使用採用氧化鈾粒子的研磨劑，以氮化矽膜為阻絕膜時，其選擇比約2，將多晶矽用於阻絕膜時，其選擇比約1~2，很低，因此而有以下問題：變成過度研磨，會削到阻絕膜。

另一方面，使二氧化矽粒子分散於研磨劑中使用時，將氮化矽膜用於阻絕膜時選擇比2，將多晶矽膜用於阻絕膜時選擇比1，也低，因此也有以下問題：一過度研磨就會削到阻絕膜而碟形化。然而，此研磨劑因研磨速度約0.15微米(μm)/分，很慢，而容易控制切削量，一面控制，一面減輕過度研磨造成的碟形量。

如此，現狀是沒有研磨速度十分大的研磨劑，即使是研磨速度比較大的研磨劑，因對於阻絕膜選擇性低，也難以完全抑制碟形，因製程裕度(process margin)低而難以將化學機械研磨(CMP)處理用於量產化製程。

本發明提供一種研磨基板之際所用的研磨速度大的研磨劑及適合利用化學機械研磨法(CMP)使半導體基板之被研磨膜平坦化之方法的研磨劑。

【解決課題之手段】

本發明在被研磨劑之研磨處理方面，其特徵在於：使用研磨劑，該研磨劑係分散於由從氮化矽、碳化矽及石墨(石墨係指碳石墨)所選擇的一種材料構成的研磨粒子中者。此外，其特徵在於：將研磨劑適用於化學機械研磨(CMP)而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

研磨半導體基板上的被研磨劑，該研磨劑係分散了由從氮化矽、碳化矽及石墨所選擇的一種材料構成的研磨粒子者。研磨粒子的一次粒子直徑0.01~1000 nm(毫微米)為適當，二次粒子直徑60~300 nm為適當。二次粒子直徑使用離心沈降法測定，該離心沈降法係可測定0.01 μm (微米)以上的粒子直徑的方法。

一次粒子稱為粒子本身，二次粒子係分散於溶劑中時因分子間力等作用而一次粒子凝聚所形成的膠體狀粒子，表面領域在一次粒子附著或分離的不安定狀態。也有溶劑像水等情況那樣，不會生成二次粒子的研磨劑，本發明中也包含那樣的研磨劑。

使用此研磨劑實施化學機械研磨(CMP)時，也可以將研磨劑用離子水等分散劑稀釋而利用。研磨劑的黏度1~10厘泊(cp)為適當。

使含有從氮化矽、碳化矽及石墨所選擇的一種材料的研磨粒子分散於研磨劑中者具有高的硬度，比習知使研磨粒子分散者研磨速度大，可有效進行被研磨膜的平坦化。此外，將研磨劑用於研磨，該研磨劑係使含有從氮化矽、碳化矽及碳所選擇的一種材料的研磨粒子分散，形成被研磨膜的基板上的作為阻絕膜，使用含有和前述材料同一材料者時，對於阻絕膜可得到高的選擇比，可得到無碟形加工形狀的被研磨膜。

含有從氮化矽、碳化矽及碳所選擇的一種材料的研磨粒子作為研磨劑的材料，因新穎、具有高的硬度而為研磨速

(請先閱讀請背面之注意事項再填了本頁)

裝

訂

線

五、發明說明(6)

度大、最適合研磨處理的材料。特別是含有氮化矽的研磨粒子，由於氮化矽膜向來常用於半導體裝置之層間絕緣膜或保護絕緣膜等，所以可得到高純度的膜。再者，氮化矽膜作為阻絕膜也可以最後不去掉而在半導體基板上就那樣利用作為絕緣膜的一部分，所以適用於半導體裝置之製造方法特別有用。

【發明之實施形態】

以下，參照圖面說明發明之實施形態。

當實施本發明之研磨時，使用在先前技術說明過的圖16之研磨裝置。本發明之研磨裝置在以下之點和習知者不同：具有供給新成分研磨劑的噴嘴等機構；但在圖所示的其他部分則沒有顯著的不同，而以共同之圖顯示兩者。

首先，參照圖1至圖5說明第一發明之實施形態。圖為說明研磨半導體基板上的被研磨膜之方法的製程截面圖。本發明之實施形態在半導體晶圓之研磨處理面方面，其特徵在於：藉由使用使氮化矽粒子分散於由硝酸構成之溶劑中的研磨劑，同時使用和阻絕膜材料相同成分的研磨粒子，以提高和阻絕膜的選擇比者。

研磨粒子稱為掌管下述功能的粒子：作用於被研磨膜且機械地研磨被研磨膜。

研磨劑的黏度為約2厘泊(cp)。圖顯示在矽半導體基板形成溝部，以CVD氧化膜埋入此溝部，利用研磨裝置平坦化的元件分離法和其製程。在矽半導體基板1上沈積厚度約70nm研磨氧化膜成為阻絕膜的氮化矽膜2。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

其後，在氮化矽膜2上沈積成爲溝部形成用罩幕的CVD氧化膜3(圖1(a))。爲了將罩幕及阻絕膜形成圖案，在CVD氧化膜3全面塗佈光阻抗蝕劑4(圖1(b))。其次，將此光阻抗蝕劑4形成圖案(圖2(a))。以所形成圖案的光阻抗蝕劑4爲罩幕，將CVD氧化膜3和其下爲阻絕膜的氮化矽膜2利用反應性離子蝕刻法(RIE)等開口(圖2(b))。其次，再用RIE法形成溝部5(圖3(a))。形成溝部5後，利用濕式處理形成去掉RIE加工時的反應生成物和損傷層的狀態。然後，在氮化矽膜2上及溝部5沈積CVD氧化膜6或BPSG(摻雜硼的磷矽玻璃)膜(圖3(b))。以此CVD氧化膜6爲被研磨膜，使用圖16所示的研磨裝置研磨。用於此研磨裝置的研磨劑中，氮化矽粒子分散於溶劑(硝酸)中作爲研磨粒子。爲了均勻分散於研磨劑中，使氮化矽粒子成爲膠體狀態而分散。研磨劑的黏度1~10cp爲適當。因爲黏性低，則難以使粒子均勻分散，而黏性高，則機械研磨性變強，晶圓的翹曲或膜厚的均勻性會大幅影響化學機械研磨(CMP)後的均勻性。因此，均勻的研磨困難。

研磨溫度20~70°C適當，特別是在高溫處理方面，化學的作用變強。氮化矽粒子的粒徑，一次粒子使用0.01~1000nm的範圍。超過1000nm，則機械研磨性過強而化學研磨性的影響極端變少，並不理想。此外，比0.01nm小，則機械研磨性變弱，無法進行保持平衡的研磨。特別是一次粒子最好是10~40nm，可進行機械研磨性和化學研磨性平衡良好的研磨。此外，在成爲膠體狀態等的二次粒子方面，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

60~300nm為適當，特別是60~100nm較佳。

在本發明方面，為了使分散性良好，除了研磨粒子之外，例如也可以混合於界面活性劑中而使其分散。

圖4(a)顯示使CVD氧化膜6用此研磨裝置平坦化後的狀態。研磨後，蝕刻除去為阻絕膜的氮化矽膜2(圖4(b))。此後，進行精加工的研磨，同樣加工半導體基板面和CVD氧化膜6的表面(圖5)。利用此研磨，可在矽半導體基板1及埋入的CVD氧化膜6上得到無碟形的良好加工形狀。

在本發明之實施形態方面，由於使用氮化矽粒子作為研磨粒子，所以對於為阻絕膜的氮化矽膜2，可得到50~1000的選擇比和約0.5~1微米/分以上的研磨速度。

此外，就研磨劑而言，該研磨劑係將和形成於半導體基板上的阻絕膜相同材料用於研磨粒子者，也可以使用石墨粒子或碳化矽粒子等取代氮化矽粒子。當然要將石墨膜或碳化矽膜分別用於這種情況的阻絕膜。以相同材料構成研磨劑中所含的研磨粒子和設於形成被研磨膜的基板上的阻絕膜時，對於阻絕膜可得到高的選擇比，但使石墨膜或碳化矽膜等成為阻絕膜，對於阻絕膜的具體選擇比就會因研磨溫度或研磨盤的轉數等研磨條件而大幅改變。

其次，參照顯示圖6至圖12之研磨製程的截面圖，說明第二發明之實施形態。對照這些圖，一面比較顯示習知研磨結果的圖19及圖20，一面說明發明實施形態的效果。

本發明之實施形態在半導體基板之研磨處理方面，藉由使用和阻絕膜材料相同成分的研磨劑作為研磨劑，以提高

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

和阻絕膜的選擇比。半導體基板上作為對象的被研磨膜係由多晶矽膜構成。素來研磨多晶矽膜時，係使二氧化矽粒子分散於研磨劑中使用，但此處係以氮化矽粒子為研磨粒子。將矽基板1主面熱氧化厚度10~50nm程度，形成緩衝氧化膜(SiO₂)8(圖6(a))。其後，在緩衝氧化膜8上沈積厚度70nm程度氮化矽膜2(圖6(b))，該氮化矽膜2係用於研磨第二次的多晶矽膜時的阻絕膜且用於保護元件領域的罩幕。其後，在氮化矽膜2上沈積成為溝部形成用罩幕的CVD氧化膜3(圖7(a))。為了將罩幕及氮化矽膜形成圖案，在CVD氧化膜3全面塗佈光阻抗蝕劑9，將此形成圖案(圖7(b))。

以此光阻抗蝕劑9為罩幕，將CVD氧化膜3和成為阻絕膜的氮化矽膜2利用反應性離子蝕刻法(RIE)等同時開口(圖8(a))。形成溝部10後，用濕式處理去掉RIE加工時的反應生成物和損傷層，其後將溝部10的內表面熱氧化而形成氧化膜11(圖8(b))。其次，利用減壓CVD等在溝部10內部及CVD氧化膜3上沈積多晶矽膜12(圖9(a))。

其次，以多晶矽膜12為被研磨膜，使用圖16所示的研磨裝置進行第一次的研磨。用於此研磨裝置的研磨劑中，氮化矽粒子分散於由硝酸構成的溶劑中作為研磨粒子。氮化矽粒子也可以混合界面活性劑而使其分散。研磨劑的黏度1~10cp為適當，研磨溫度20~70℃適當。研磨粒子的二次粒子直徑60~300nm為適當。CVD氧化膜3用於此第一次研磨的阻絕膜。圖9(b)顯示使多晶矽膜12用此研磨裝置平坦化後的狀態。由於使用氧化膜3作為阻絕膜，能夠選擇研磨，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

所以不會產生碟形。第一次研磨後，利用含有氫氟酸(HF)的蝕刻液蝕刻CVD氧化膜3(圖10(a))。去掉CVD氧化膜3的結果，多晶矽膜12成爲從半導體基板1突出的狀態。

其次，以此突出狀態的多晶矽膜12爲被研磨膜，使用圖16所示的研磨裝置進行第二次研磨。用於此研磨裝置的研磨劑和前述第一次的研磨相同。圖10(b)顯示使多晶矽膜12用此研磨裝置平坦化後的狀態。不會因此平坦化而形成碟形，溝部爲多晶矽膜12所埋入。氮化矽膜2的一部分照樣用作矽區域氧化(LOCOS)用的罩幕，所以經過光刻(photolithography)製程將光阻抗蝕劑13形成於該部分上(圖11(a))。然後，用反應性離子蝕刻法(RIE)等去除了以氮化矽膜2之光阻抗蝕劑13覆蓋的領域之外的領域後，剝離光阻抗蝕劑(圖11(b))。然後，利用熱處理將半導體基板1表面以LOCOS氧化膜14覆蓋(圖12)。LOCOS罩幕因周邊部過度研磨而變薄，雖然形成鳥嘴(Bird's Beak)，但因這比以往小地形成而沒有像區域面積大幅影響元件特性那樣受到影響。

此處，由於將氮化矽粒子用於研磨粒子，所以對於爲阻絕膜的氮化矽膜2(第一次研磨)，可得到50~1000的選擇比和0.8~1.1微米/分以上的研磨速度。使氧化膜成爲阻絕膜時(第二次研磨)，選擇比變成2~3程度。

在以習知方法研磨半導體基板1之被研磨膜的情況方面，研磨圖10(a)所示的突出多晶矽膜12而使其平坦化時，由於以氮化矽膜2爲阻絕膜，所以選擇性低成爲原因，因形成碟形而在埋入溝部的多晶矽膜12產生凹處和在阻絕膜產生單

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

邊減少(圖19(a))。氮化矽膜的一部分照樣用作LOCOS單幕，所以經過光刻製程在氮化矽膜2成爲LOCOS單幕的部分上面形成光阻抗蝕劑13(圖19(b))。用RIE等除去爲氮化矽膜2之光阻抗蝕劑13所覆蓋的領域以外的領域後，剝離光阻抗蝕劑13。然後，將半導體基板1表面熱處理，進行LOCOS氧化(圖20(b))。在這種習知方法方面，單幕因周邊部過度研磨而變薄，鳥嘴大幅進入，元件區域變窄。已知此區域面積會大幅影響元件特性，必須加以控制。

在本發明方面，藉由使用新穎結構的研磨劑，可得到如圖10(b)所示的良好平坦形狀，該結果，可得到無圖12所示之類的LOCOS圖案變換差的良好加工形狀。

其次，參照圖13及圖14說明第三發明之實施形態。

最近化學機械研磨(CMP)技術用於高積集元件的製程，本發明可適用於此製程。在此處所示的埋入金屬配線方法方面，係使用圖16之研磨裝置形成埋入銅(Cu)配線。研磨劑中使氮化矽粒子分散混入由硝酸構成的溶劑作爲研磨粒子。由於將氮化矽粒子用於研磨劑，所以研磨速度0.5~1.0微米/分，很快，而在使用使此氮化矽粒子分散的研磨劑的研磨方面，若使用和此粒子相同材料的氮化矽膜作爲半導體基板上的阻絕膜，則對於阻絕膜的選擇比會顯著變高。使用含有此氮化矽粒子的研磨劑，以多晶矽膜或氧化矽膜等其他材料爲阻絕膜，其選擇比沒有像氮化矽膜的情況那樣高，但也比使用習知研磨粒子的情況大。氮化矽粒子分散於研磨劑中，使用界面活性劑等可提高分散效率。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(12)

在半導體基板1上繼續形成由二氧化矽等構成的CVD氧化膜3及以電漿CVD形成的二氧化矽等氧化膜(以下稱為電漿氧化膜)15(圖13(a))。其次,將電漿氧化膜15形成圖案,在預定地方形成溝部17(圖13(b))。在溝部17內及電漿氧化膜15全面沈積銅(Cu)膜16(圖13(c))。其次,利用圖16之研磨裝置,以電漿氧化膜15為阻絕膜,研磨銅膜16。在電漿氧化膜15露出的階段使銅膜16的研磨結束。利用此處理,只在溝部17內埋入銅膜,形成銅膜的埋入銅配線16(圖14(a))。

利用此研磨可得到半導體基板1表面無碟形的平坦化表面。繼續第二層的電漿氧化膜(二氧化矽)18的形成容易(圖14(b))。藉由此化學機械研磨CMP)法的平坦化,第二層、第三層的電極配線(未圖示)的形成也容易。

在本發明之實施形態方面,雖然使用電漿CVD二氧化矽膜或銅膜作為底層氧化膜或配線金屬材料,但若滿足各預定的絕緣性能或作為金屬配線的性能,則也可以是電漿CVD四氮化三矽膜或鋁、金、鎢及其他合金等其他材料,形成於此底層氧化膜的配線溝深度或黏附的配線用金屬材料膜厚也可以適當選擇。

圖15為顯示在第二發明實施形態方面使用研磨劑進行研磨時的半導體基板上被研磨膜研磨速度的研磨粒子之二次粒子直徑相關性的特性圖。縱橫顯示研磨速度(毫微米/分),橫軸顯示分散於研磨劑中的研磨粒子之二次粒子的粒徑(毫微米)。如圖所示,以硝酸為溶劑,使用以氮化矽粒子為

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

研磨粒子且使其分散於溶劑中的研磨劑研磨矽半導體基板上的被研磨膜(多晶矽膜)。研磨粒子之二次粒子直徑為50毫微米程度，則研磨速度為41.2毫微米/分程度，相對於此，此二次粒子直徑超過60毫微米，則研磨速度達到810.8毫微米/分。二次粒子直徑更大，變成200~260毫微米程度，則研磨速度更大，變成1108.4毫微米/分。

如此，隨著研磨粒子之二次粒子直徑變大，研磨速度變大，二次粒子直徑在60毫微米附近臨接地增大。

研磨粒子之粒子直徑小時，化學研磨成爲主體而進行研磨(化學研磨速度控制)，隨著粒子直徑變大，機械研磨的作用變強(機械研磨速度控制)。在二次粒子方面，被認爲粒子直徑在60毫微米會機械研磨強烈起作用。特別是使用多晶矽膜作爲被研磨膜時，上述作用會顯著地出現。研磨粒子之一次粒子直徑0.01~1000毫微米的範圍，係適合研磨半導體基板上的被研磨膜的範圍。

如此，研磨粒子越大，研磨速度越增大，但粒子直徑過度地變大，在爲被研磨膜的半導體基板上的氧化膜表面傷就會顯眼，金屬進入此傷就會引起短路事故。要形成這種傷少、具有平坦面的被研磨膜，此二次粒子直徑不超過300毫微米即可，特別是60~100毫微米在形成無傷之面上較佳。然而，隨著半導體裝置的細微化進展，即使少許的傷，影響也會出現在半導體裝置的特性上，所以粒子直徑盡量小較佳。

用於研磨劑的溶劑除了硝酸之外，也可使用乳化劑、水

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明 (14)

、界面活性劑、油脂、離子水等。溶劑主要使用酸性溶劑，其代表例為硝酸。

此外，本發明之研磨劑係在化學機械研磨(CMP)處理時，研磨裝在研磨裝置上的半導體基板之際，將研磨劑供給半導體基板之加工點，同時分散劑(離子水)也供給加工點。到此加工點分離研磨劑和分散劑，是因為離子水和溶劑反應而研磨劑劣化及特別是鹼離子水不能長久保持的緣故。

也可以預先形成研磨劑，該研磨劑係將分散劑(離子水)加入研磨劑(研漿)而稀釋者。這種研磨劑不是僅研磨劑有助於研磨，也有分散劑的輔助研磨作用。此外，連研磨劑的溶劑也有分散作用。

又，在實施例中係用相同材料形成阻絕膜和研磨粒子，但本發明並不限於這種組合，若研磨粒子為氮化矽，則阻絕膜用什麼樣的材料都可以。

【發明之效果】

分散了由從氮化矽、碳化矽及石墨所選擇的一種材料構成的研磨粒子的研磨劑，研磨速度大，可有效進行被研磨膜的平坦化。此外，將此研磨劑用於研磨半導體基板的化學機械研磨(CMP)，對於被研磨膜可得到無碟形的加工形狀。

【圖式之簡單說明】

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

天

五、發明說明(15)

- 圖1為說明第一發明實施形態的研磨的半導體基板截面圖。
- 圖2為說明第一發明實施形態的研磨的半導體基板截面圖。
- 圖3為說明第一發明實施形態的研磨的半導體基板截面圖。
- 圖4為說明第一發明實施形態的研磨的半導體基板截面圖。
- 圖5為說明第一發明實施形態的研磨的半導體基板截面圖。
- 圖6為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖7為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖8為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖9為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖10為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖11為說明第二發明實施形態的研磨的半導體基板截面圖。
- 圖12為說明第二發明實施形態的研磨的半導體基板截面圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

圖13為說明第三發明實施形態的研磨的半導體基板截面圖。

圖14為說明第三發明實施形態的研磨的半導體基板截面圖。

圖15為顯示研磨時的被研磨膜研磨速度的研磨粒子之二次粒子直徑相關性的特性圖。

圖16為本發明及習知的研磨裝置截面圖。

圖17為說明習知研磨方法的半導體基板製程截面圖。

圖18為說明習知研磨方法的半導體基板製程截面圖。

圖19為說明習知研磨方法的半導體基板製程截面圖。

圖20為說明習知研磨方法的半導體基板製程截面圖。

【元件編號之說明】

1…半導體基板、2…氮化矽膜、3、6…CVD氧化膜、4、9、13…光阻抗蝕劑、5、10、17…溝部、

7…凹處、8…緩衝氧化膜、11…氧化膜、12…多晶矽膜、14…LOCOS氧化膜、15、18…電漿氧化膜、16…銅膜、埋入銅配線、

20…晶圓、21…平台、22…軸承、

23…研磨盤支承、24…研磨盤、25…研磨布、

26…驅動軸、27…馬達、28…旋轉皮帶、29…導板、

30…吸附布、31…吸附盤、32…驅動軸、33…馬達、34、35…齒輪、36…驅動台、37…氣缸。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

後

四、中文發明摘要(發明之名稱: 研磨劑)

本發明之課題係提供一種研磨基板之際所用的研磨速度大的研磨劑及適合利用化學機械研磨法(CMP)使半導體基板之被研磨膜平坦化之方法的研磨劑。

在被研磨劑的研磨處理方面，使用研磨劑，該研磨劑係分散於由從氮化矽、碳化矽及碳(石墨)所選擇的一種材料構成的研磨粒子中。此研磨粒子之一次粒子直徑0.01~1000 nm(毫微米)為適當。此外，研磨粒子之二次粒子直徑在60~300 nm的範圍，則研磨速度會大幅提高。此研磨粒子具有高的硬度，比使習知的研磨粒子分散者研磨速度大，可有效進行被研磨膜的平坦化。此研磨劑適合利用化學機械研磨法(CMP)研磨半導體基板表面之被研磨膜的方法。

英文發明摘要(發明之名稱: "A POLISHING SLURRY")

日 文: 研磨劑

【課題】 基板をポリッシングする際に用いられるポリッシングレートの大きい研磨剤及びCMPにより半導体基板の被ポリッシング膜を平坦化する方法に適した研磨剤を提供する。

【解決手段】 被ポリッシング材のポリッシング処理において、窒化珪素、炭化珪素及び炭素(グラファイト)から選択された1つの材料からなる研磨粒子に分散させた研磨剤を用いる。この研磨粒子の1次粒子径は0.01~1000 nmが適当である。また研磨粒子の2次粒子径が60~300 nmの範囲にあるとポリッシングレートが大きく向上する。この研磨粒子は高い硬度を有しており従来知られている研磨粒子を分散させたものよりポリッシングレートが大きく、被ポリッシング膜の平坦化を効率良く行うことができる。この研磨剤は、半導体基板表面の被ポリッシング膜をCMPによりポリッシングする方法に適している。

8/10/20

六、申請專利範圍

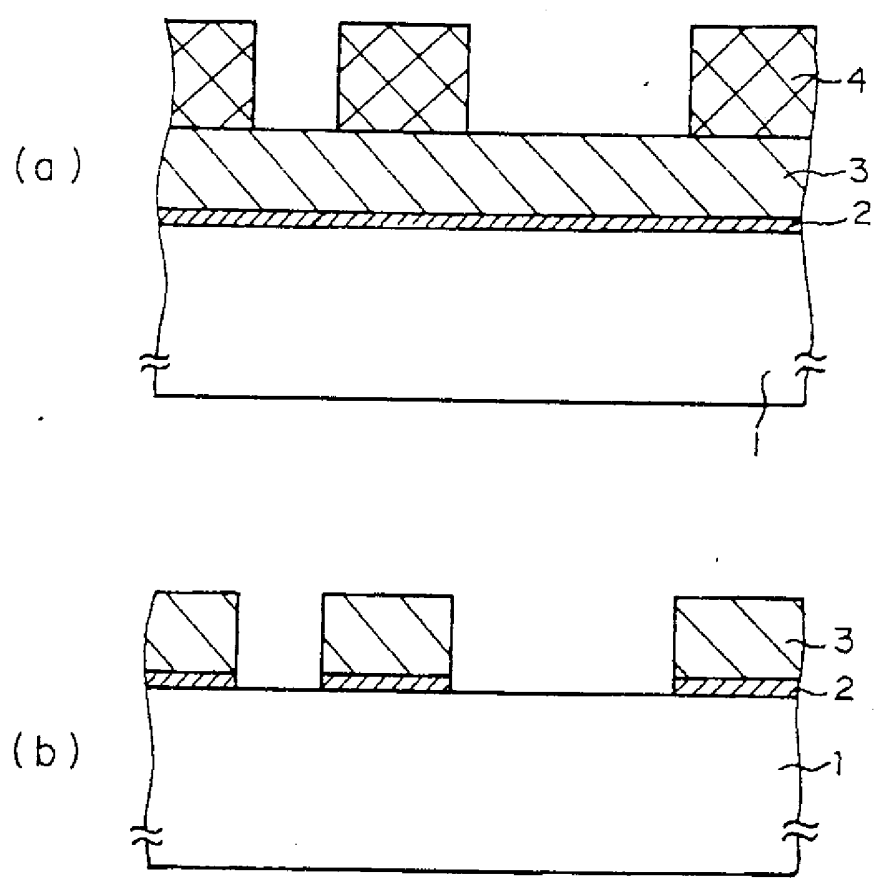
1. 一種研磨劑，係用於化學機械研磨者，其特徵在於包含：
包含硝酸之酸性溶劑；及
研磨粒子，該研磨粒子在前述溶劑中分散成膠體狀態，且包含氮化矽。
2. 根據申請專利範圍第1項之研磨劑，其中前述研磨粒子之一次粒子直徑為0.01至1000 nm(毫微米)。
3. 根據申請專利範圍第1項之研磨劑，其中於前述溶劑中分散成膠體狀態之前述研磨粒子之二次粒子直徑為60至300 nm(毫微米)。
4. 根據申請專利範圍第1項之研磨劑，其中前述溶劑之黏度為1至10厘泊(cp)。
5. 根據申請專利範圍第1項之研磨劑，其中前述溶劑具化學蝕刻效果。
6. 根據申請專利範圍第5項之研磨劑，其進一步包含添加至前述溶劑中之分散劑。
7. 根據申請專利範圍第6項之研磨劑，其中前述分散劑為乳化劑、水、離子水、界面活性劑、黏合劑或脂肪及油。

(請先閱讀背面之注意事項再填寫本頁)

訂

號

圖2



43887.1
8511>>9

圖1

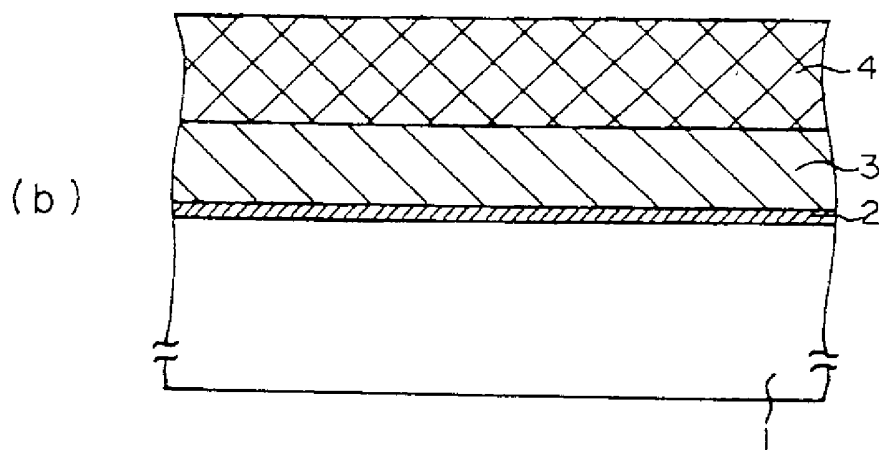
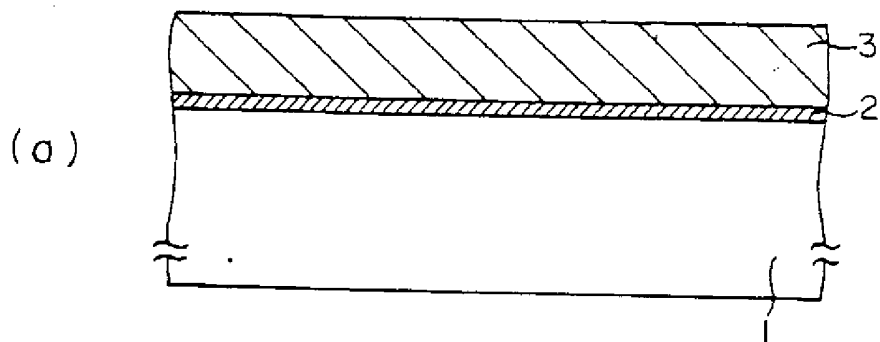


圖3

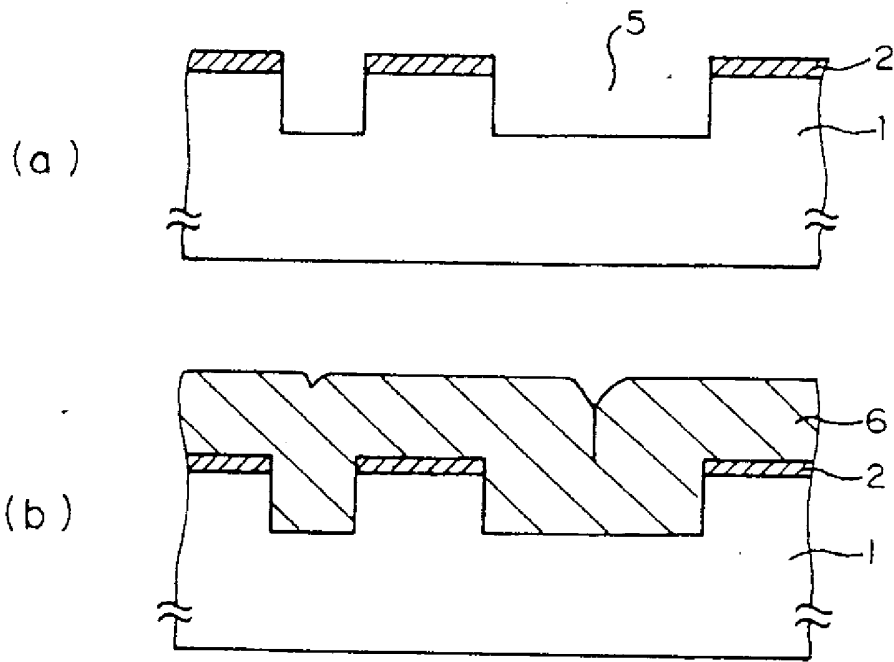
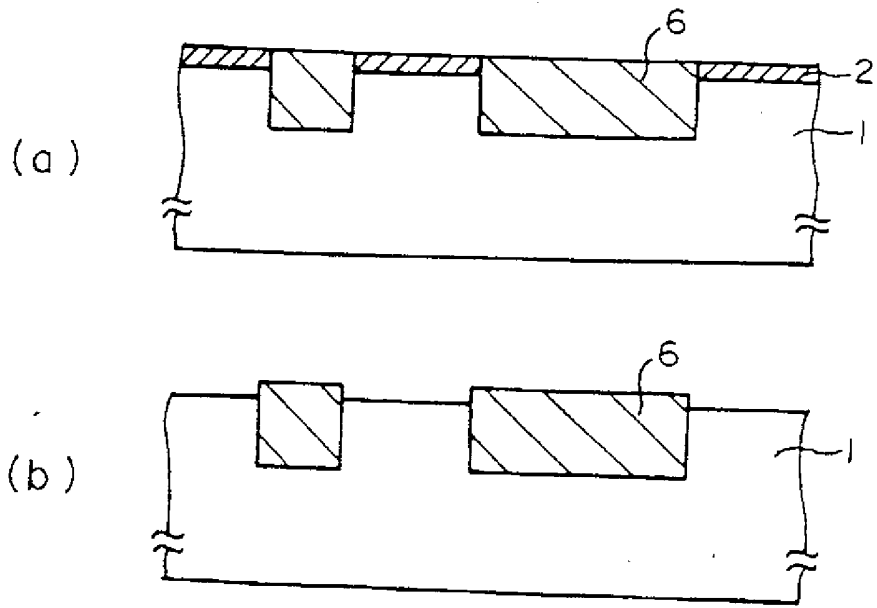


圖4



438871

圖 5

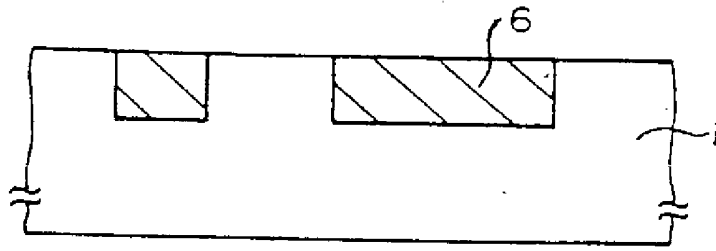


圖6

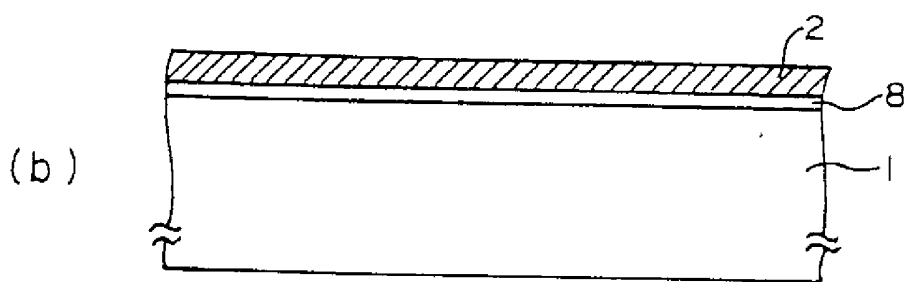
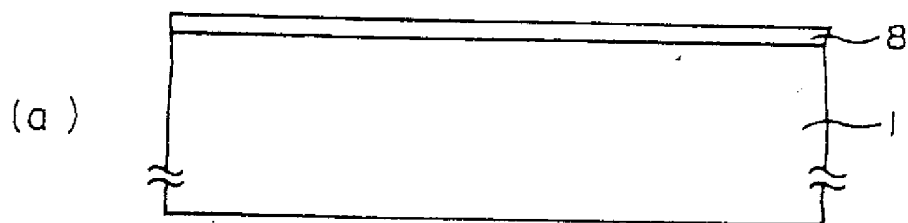


圖7

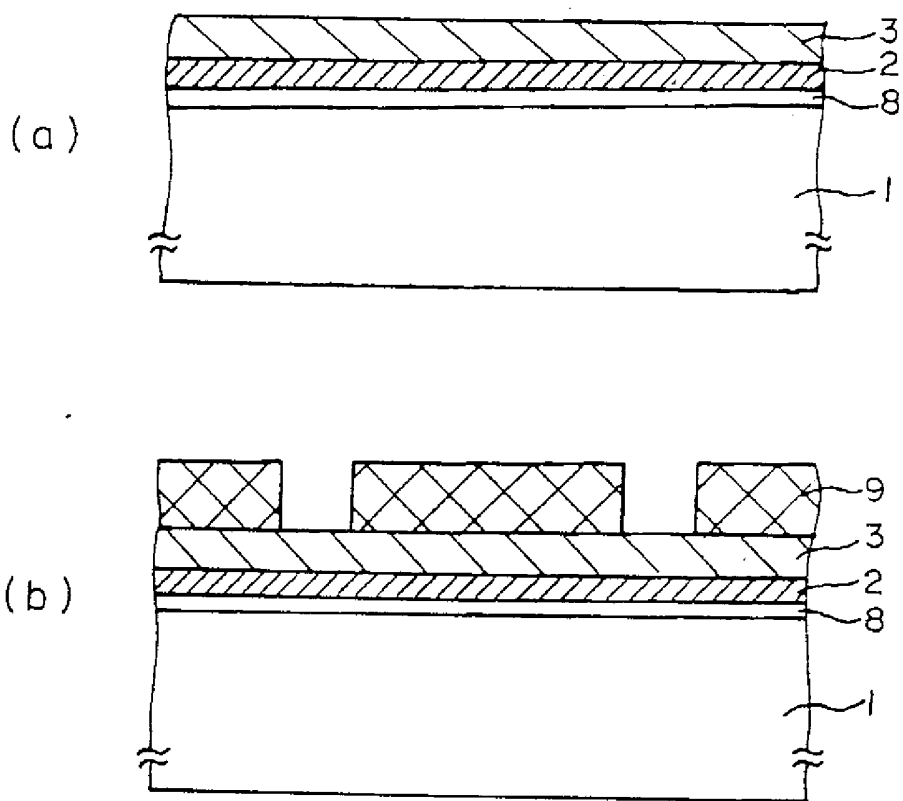


圖8

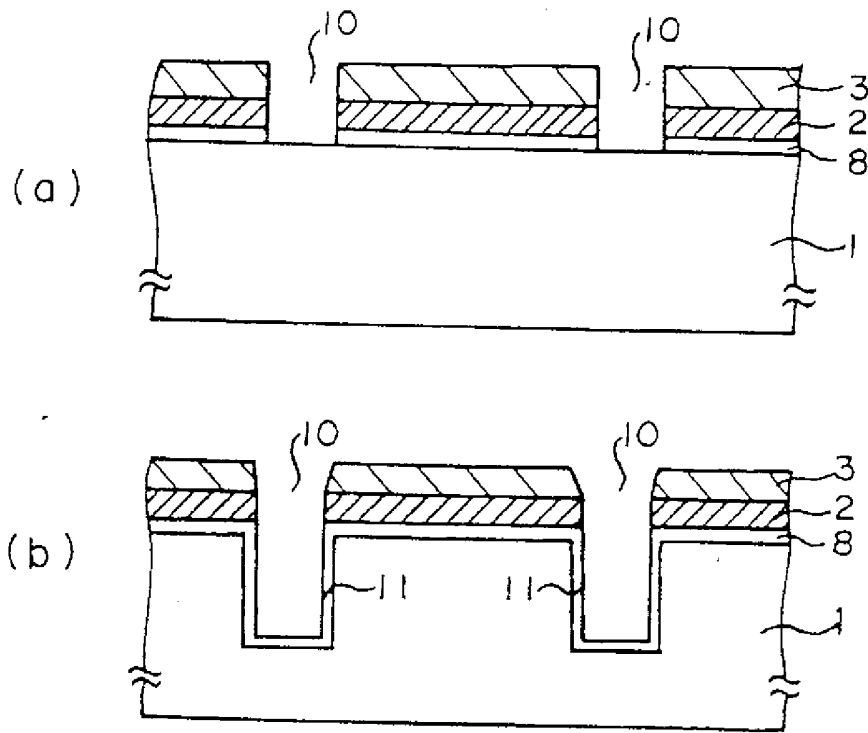


圖9

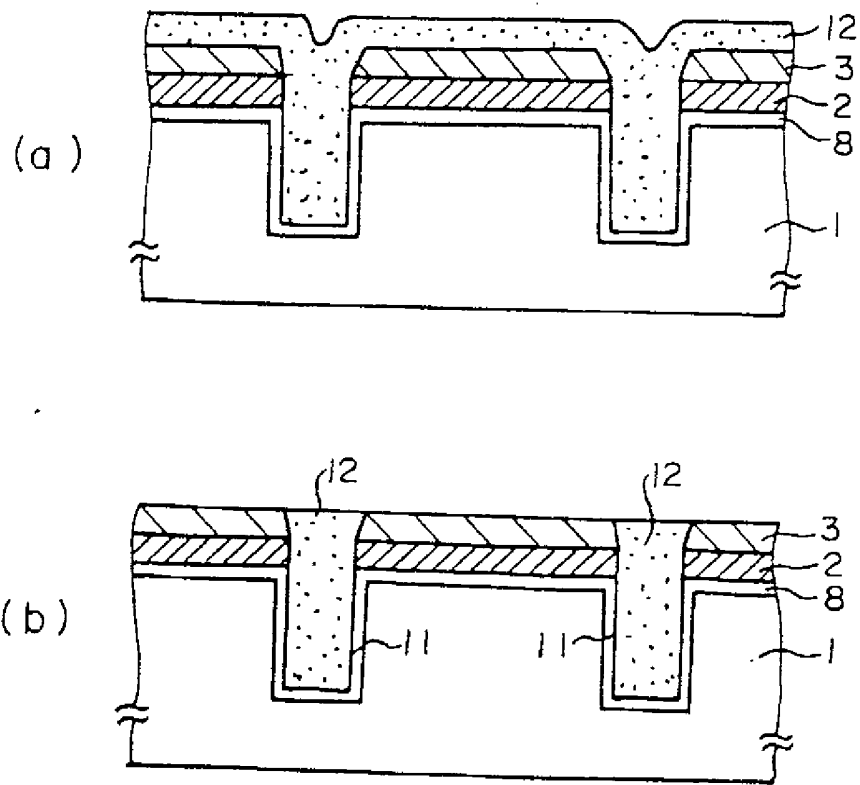


圖 10

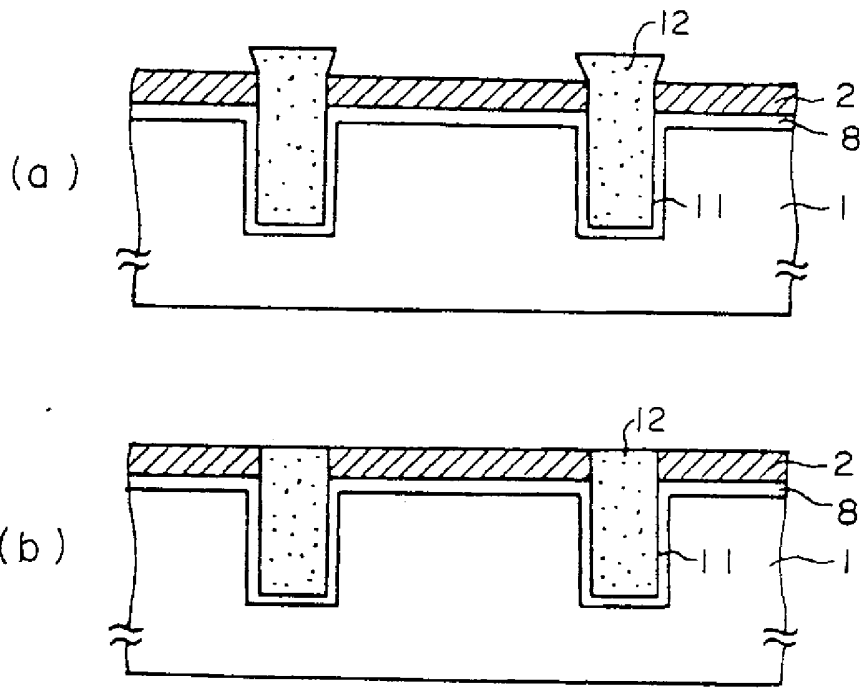
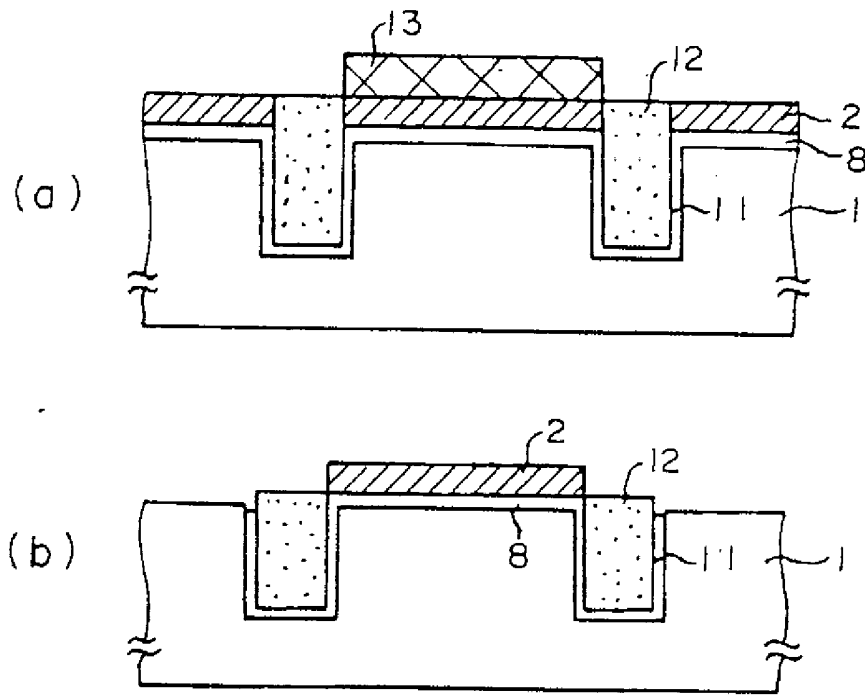


圖 11



438871

圖 12

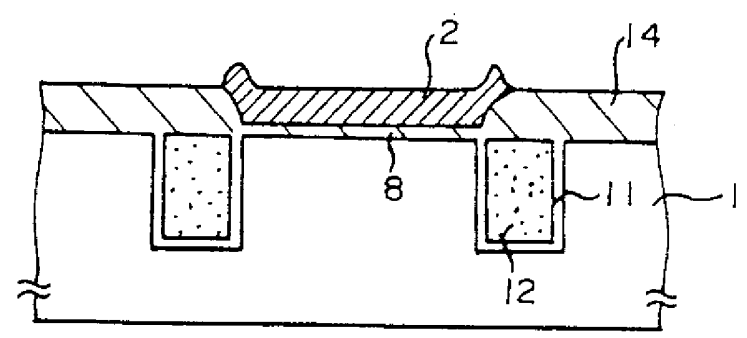


圖 13

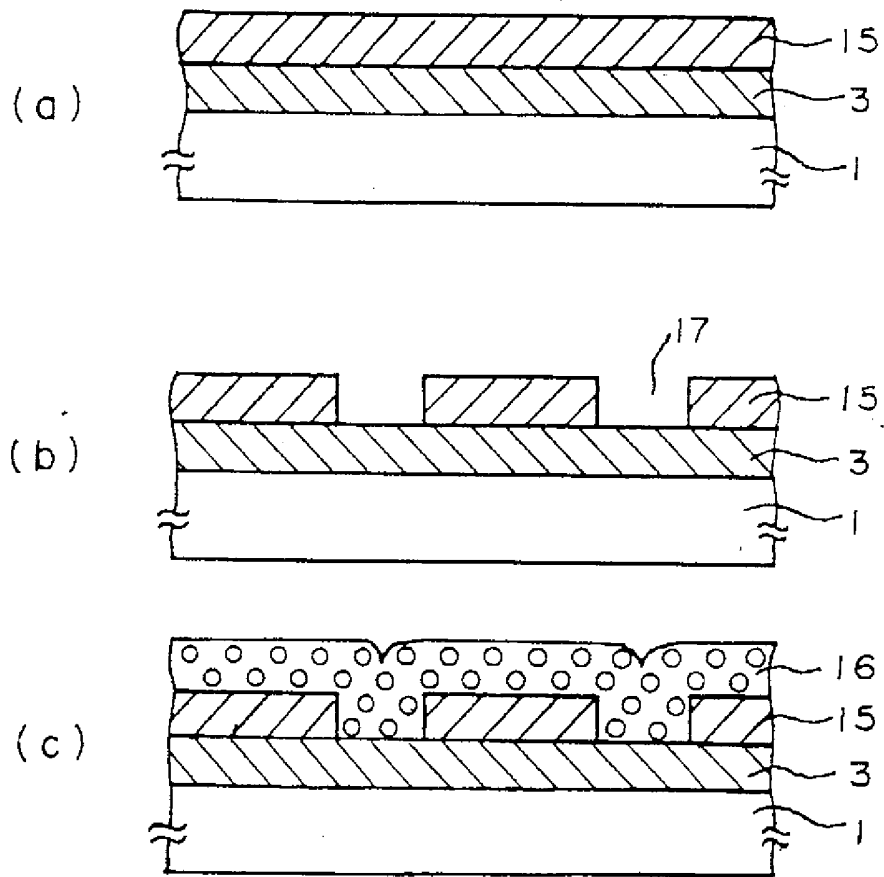


圖14

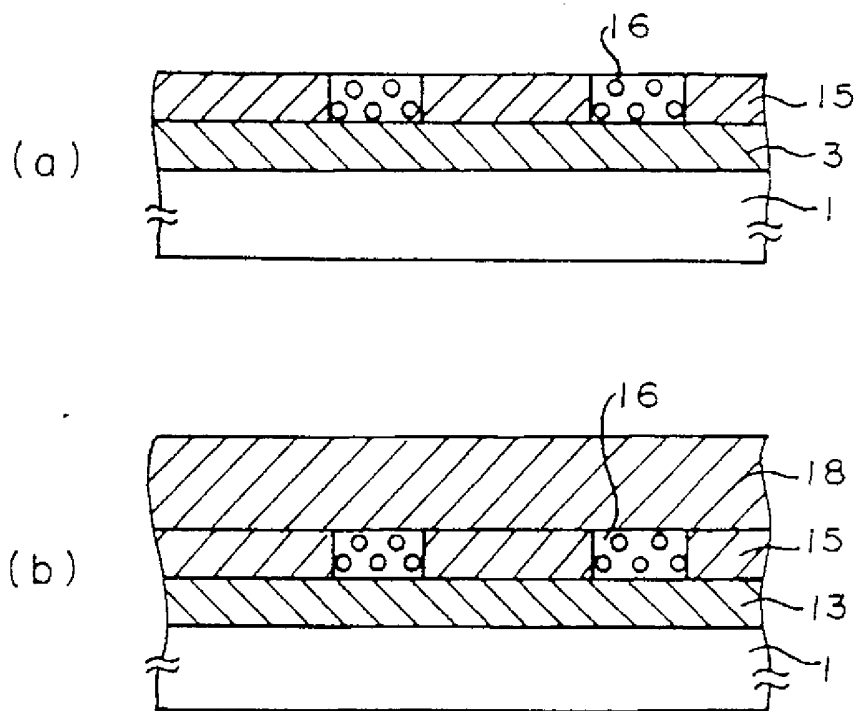


圖 15

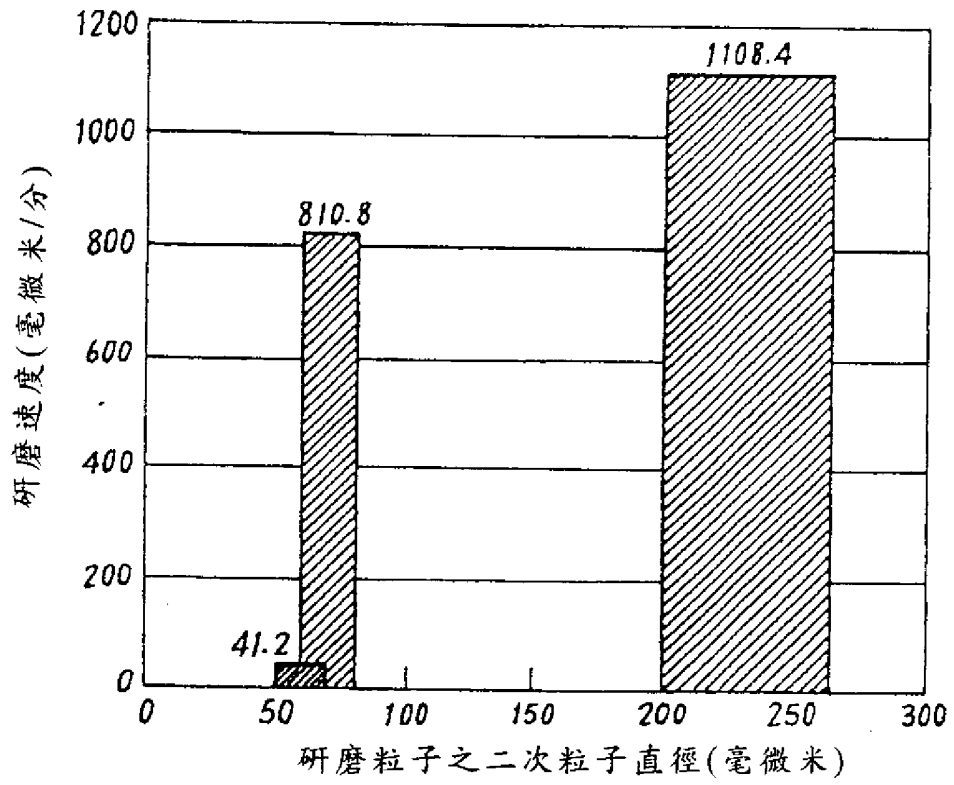


圖 16

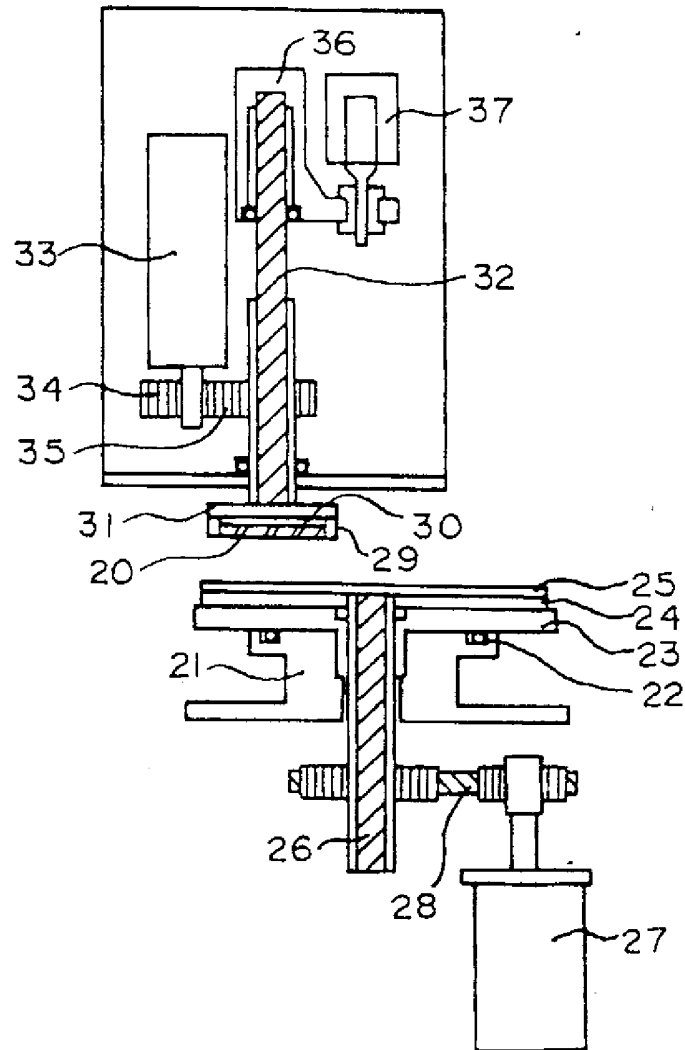


圖17

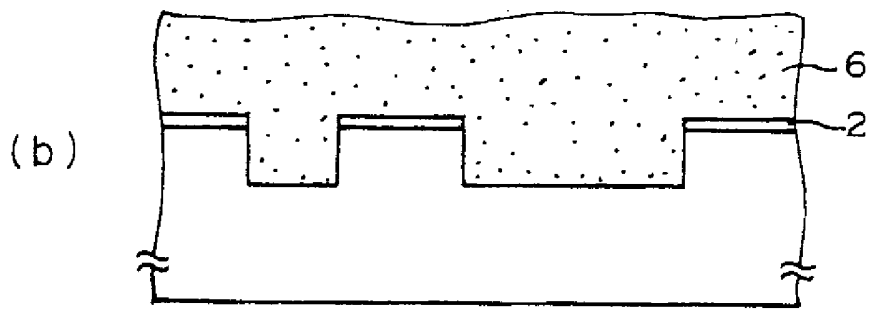
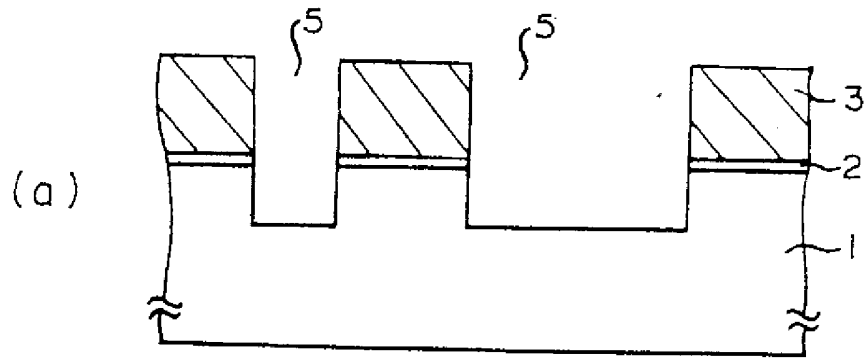


圖 18

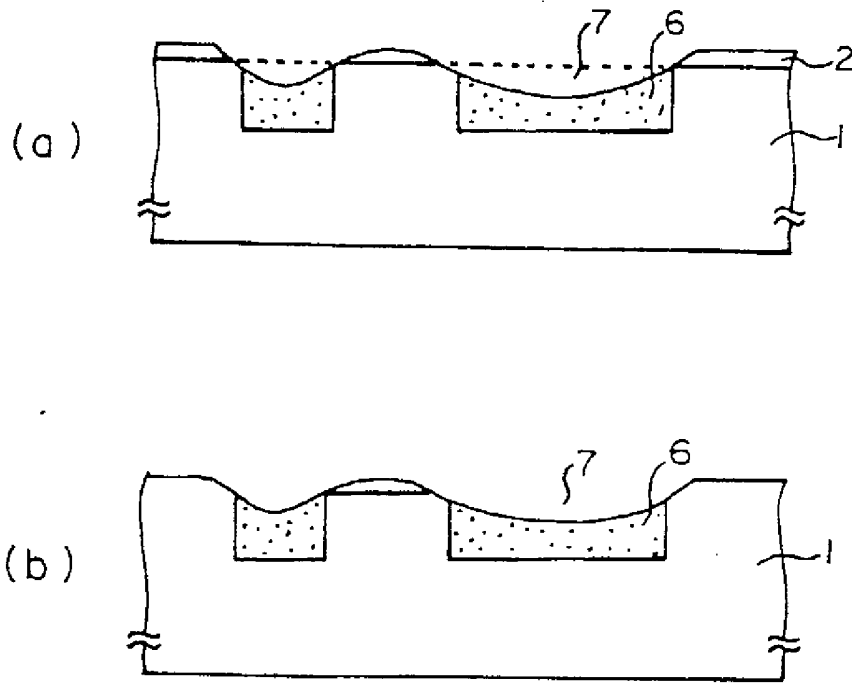


圖 19

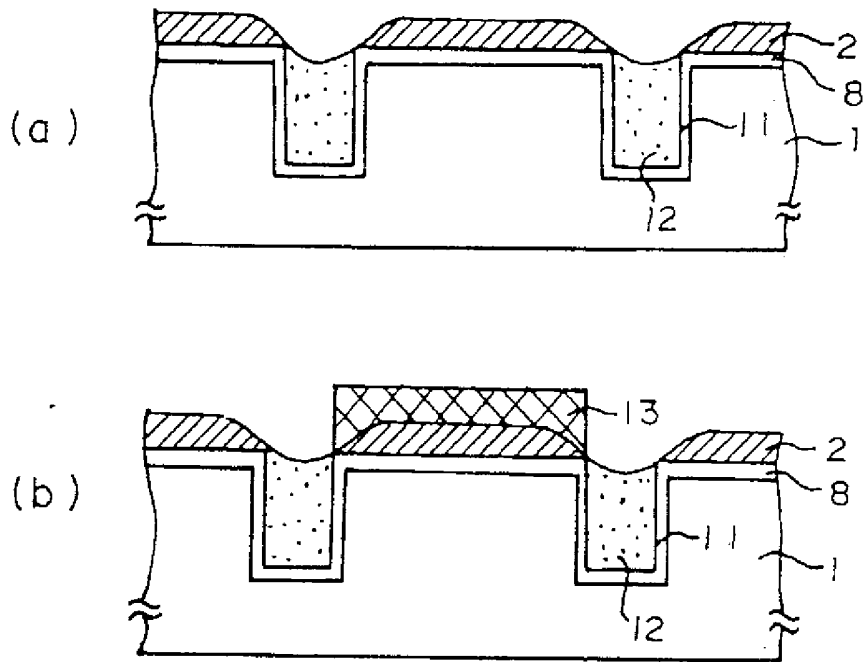
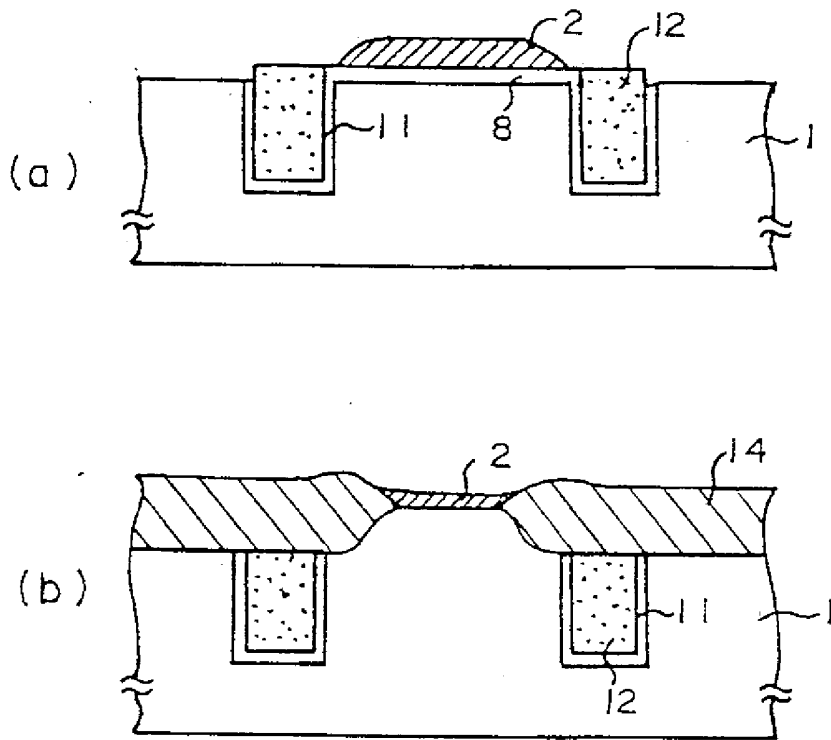


圖20



五、發明說明 (14)

、界面活性劑、油脂、離子水等。溶劑主要使用酸性溶劑，其代表例為硝酸。

此外，本發明之研磨劑係在化學機械研磨(CMP)處理時，研磨裝在研磨裝置上的半導體基板之際，將研磨劑供給半導體基板之加工點，同時分散劑(離子水)也供給加工點。到此加工點分離研磨劑和分散劑，是因為離子水和溶劑反應而研磨劑劣化及特別是鹼離子水不能長久保持的緣故。

也可以預先形成研磨劑，該研磨劑係將分散劑(離子水)加入研磨劑(研漿)而稀釋者。這種研磨劑不是僅研磨劑有助於研磨，也有分散劑的輔助研磨作用。此外，連研磨劑的溶劑也有分散作用。

又，在實施例中係用相同材料形成阻絕膜和研磨粒子，但本發明並不限於這種組合，若研磨粒子為氮化矽，則阻絕膜用什麼樣的材料都可以。

【發明之效果】

分散了由從氮化矽、碳化矽及石墨所選擇的一種材料構成的研磨粒子的研磨劑，研磨速度大，可有效進行被研磨膜的平坦化。此外，將此研磨劑用於研磨半導體基板的化學機械研磨(CMP)，對於被研磨膜可得到無碟形的加工形狀。

【圖式之簡單說明】

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

天

8/10/20

六、申請專利範圍

1. 一種研磨劑，係用於化學機械研磨者，其特徵在於包含：
包含硝酸之酸性溶劑；及
研磨粒子，該研磨粒子在前述溶劑中分散成膠體狀態，且包含氮化矽。
2. 根據申請專利範圍第1項之研磨劑，其中前述研磨粒子之一次粒子直徑為0.01至1000 nm(毫微米)。
3. 根據申請專利範圍第1項之研磨劑，其中於前述溶劑中分散成膠體狀態之前述研磨粒子之二次粒子直徑為60至300 nm(毫微米)。
4. 根據申請專利範圍第1項之研磨劑，其中前述溶劑之黏度為1至10厘泊(cp)。
5. 根據申請專利範圍第1項之研磨劑，其中前述溶劑具化學蝕刻效果。
6. 根據申請專利範圍第5項之研磨劑，其進一步包含添加至前述溶劑中之分散劑。
7. 根據申請專利範圍第6項之研磨劑，其中前述分散劑為乳化劑、水、離子水、界面活性劑、黏合劑或脂肪及油。

(請先閱讀背面之注意事項再填寫本頁)

訂

號