

1. 一种显示装置,包括:

第一配线、第二配线以及第三配线;

发光元件,所述发光元件配置为通过流经阳极电极和阴极电极之间的电流而发光;

驱动晶体管,所述驱动晶体管被配置为控制从所述第一配线向所述阳极电极供给的电流;

第一开关,所述第一开关被配置为使所述第二配线和所述驱动晶体管的栅极电极连接或断开;

第二开关,所述第二开关被配置为使所述第三配线和所述阳极电极连接或断开;以及

切换电路,所述切换电路被配置为向所述第二配线选择性地施加图像信号电压和第一电压中的一者,

其中,所述第一电压是使等于或大于最小电流的电流流入到所述驱动晶体管使得所述驱动晶体管的迟滞维持在沟道接通状态的电压,

其中,当所述发光元件被控制为不发光时,所述第一电压被施加到所述驱动晶体管的栅极电极,

其中,所述切换电路在所述第一开关处于连接状态的时段中,按照第二电压、所述第一电压以及所述图像信号电压的顺序切换施加于所述第二配线的电压,其中,所述第二电压大于或等于所述图像信号电压的最大值,以及

其中,在对所述第二配线施加所述第一电压的时段中,所述第二开关处于连接状态,并且所述第三配线的电压经由所述第二开关施加到所述阳极电极。

2. 根据权利要求1所述的显示装置,其中,

所述第一开关处于连接状态的时段、所述第二开关处于连接状态的时段、以及所述切换电路对所述第二配线施加所述第一电压的时段相互重叠。

3. 根据权利要求2所述的显示装置,其中,

所述切换电路在所述第一开关处于连接状态的所述时段中,将施加于所述第二配线的电压从大于或等于所述驱动晶体管的阈值电压的所述第一电压切换为所述图像信号电压,以及

所述驱动晶体管通过将所述第一电压施加于所述驱动晶体管的栅极,使从所述第一配线供给的电流流入到所述阳极电极。

4. 根据权利要求2或3所述的显示装置,其中,

所述发光元件具有自电容,用于当所述发光元件被控制为不发光时将所述阳极电极和所述阴极电极之间的电压保持在小于或等于所述发光元件的阈值电压与所述阴极电极的电压之和的电压,以及

所述第三配线的电压小于或等于所述发光元件的所述阈值电压与所述阴极电极的电压之和。

5. 根据权利要求4所述的显示装置,其中,

所述第二开关在通过所述切换电路施加到所述第二配线的所述图像信号电压为表示不发光的电压时在一帧的发光时段中切换到连接所述第三配线和所述阳极电极的连接状态。

6. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第一电压比所述阴极电极的电压大。

7. 根据权利要求1至3中任一项所述的显示装置,还包括连接在所述驱动晶体管的栅极电极和源极电极之间的电容器。

8. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第三配线形成在与形成有所述第二配线的层不同的层。

9. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第三配线平行于所述第二配线延伸。

10. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第三配线连接到所述阴极电极。

11. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第一电压是小于或等于所述图像信号电压的最小值的电压。

12. 根据权利要求1至3中任一项所述的显示装置,其中,

所述第一电压大于向所述第三配线供给的电压。

13. 根据权利要求1至3中任一项所述的显示装置,还包括:

显示区域,所述显示区域包括多个像素电路,每个像素电路包括所述发光元件、所述驱动晶体管、所述第一开关以及所述第二开关;

扫描驱动电路,所述扫描驱动电路被配置为供给控制各像素电路的所述第一开关的连接状态的第一扫描信号、以及控制所述第二开关的连接状态的第二扫描信号;以及

驱动集成电路,所述驱动集成电路被配置为将控制所述扫描驱动电路的信号供给到所述扫描驱动电路,并将控制所述切换电路的信号供给到所述切换电路。

14. 一种显示装置的显示方法,所述显示装置包括通过栅极电极的电压控制从第一配线流入到发光元件的阳极电极的电流的驱动晶体管,所述显示方法包括:

对所述发光元件的所述阳极电极施加第三配线的电压;

经由第二配线对所述栅极电极施加第一电压;以及

在停止将所述第三配线的电压施加到所述阳极电极之后以及停止将所述第一电压施加到所述栅极电极之后,对所述栅极电极施加图像信号电压,

其中,当所述发光元件被控制为不发光时,所述第一电压被施加到所述驱动晶体管的栅极电极,所述第一电压用于使等于或大于最小电流的电流流入到所述驱动晶体管使得所述驱动晶体管的迟滞维持在沟道接通状态,

其中,按照第二电压、所述第一电压以及所述图像信号电压的顺序切换经由所述第二配线施加于所述栅极电极的电压,其中,所述第二电压大于或等于所述图像信号电压的最大值,以及

其中,在对所述栅极电极施加所述第一电压的时段中,所述第三配线和所述阳极电极处于连接状态,并且所述第三配线的电压施加到所述阳极电极。

显示装置及显示方法

技术领域

[0001] 本发明涉及显示装置及显示装置的显示方法。

背景技术

[0002] 使用OLED(有机发光二极管)的所谓的自发光型显示装置(在下文中适当简称作显示装置)已在实际中使用。在这种显示装置中,各像素进行自发光。因此,这种显示装置在可视性和响应速度方面优异。由于这种显示装置不需要如背光灯的辅助照明装置,因此可进一步减小显示装置的厚度。

[0003] 这种显示装置在日本专利申请特开No.2012-155953、日本专利申请特开No.2008-158477以及日本专利申请特开No.2012-128386中被公开。

[0004] 显示装置包括多个像素,各像素例如包括发光元件以及控制向该发光元件供给的电流的驱动晶体管。发光元件的发光亮度根据向其供给的电流来控制。

[0005] 驱动晶体管具有在接通(ON)状态和断开(OFF)状态下IV特性不同的迟滞特性(在下文中,适当简称作迟滞)。由于该迟滞,显示装置的图像质量可能降低。图像质量降低的原因例如是即使与预定的发光亮度相对应的预定的电压施加于驱动晶体管的栅极时,由于这种迟滞,与预定的发光亮度相对应的电流也不会流入发光元件,发光元件不会以该预定的发光亮度发光。

发明内容

[0006] 本发明的目的是提供能够抑制图像质量降低的显示装置。

[0007] 根据本发明的一个方面,提供一种显示装置,该显示装置包括:第一配线、第二配线以及第三配线;发光元件,所述发光元件被配置为通过流经阳极电极和阴极电极之间的电流而发光;驱动晶体管,所述驱动晶体管被配置为控制从所述第一配线向所述阳极电极供给的电流;第一开关,所述第一开关被配置为使所述第二配线和所述驱动晶体管的栅极电极连接或断开;第二开关,所述第二开关被配置为使所述第三配线和所述阳极电极连接或断开;以及切换电路,所述切换电路被配置为向所述第二配线选择性地施加图像信号电压和第一电压中的一者。

[0008] 在根据本发明的一个方面的显示装置中,能够抑制图像质量的降低。

[0009] 可以理解的是,前面的概述和下面的详述都是示例性和说明性的,而不限制本发明。

附图说明

[0010] 图1是示出根据第一实施方式的显示装置的结构的图;

[0011] 图2是示出根据第二实施方式的显示装置的结构的图;

[0012] 图3是示出根据第二实施方式的变型例的显示装置的结构的图;

[0013] 图4是示出像素的剖面的示例的图;

- [0014] 图5是示出晶体管的IV特性的示例的图；
- [0015] 图6是示出图像残留的示例的图；
- [0016] 图7是示出图2所示的电路中的操作的示例的时序图；
- [0017] 图8是表示水平同步时段的各时段中的开关状态的表；
- [0018] 图9是示出流经第二开关的电流的仿真结果的曲线图；
- [0019] 图10是示出流经发光元件的电流的仿真结果的曲线图；
- [0020] 图11是示出根据第三实施方式的显示装置的结构的图；
- [0021] 图12是示出图11所示的电路中的操作的示例的时序图；
- [0022] 图13是示出图12中所示的时序图中的流经第二开关的电流的仿真结果的曲线图；
- [0023] 图14是示出根据第四实施方式的显示装置的结构的图；
- [0024] 图15是沿图14的线XV—XV截取的剖视图；
- [0025] 图16是示出像素配置的示例的图；以及
- [0026] 图17是示出进行RGB三角形像素(RGB delta pixel)配置中的像素的点亮检查的检查电路的示例的图。

具体实施方式

[0027] 在下文中，将适当参照附图对显示装置的实施方式进行说明。说明书和权利要求书中“第一”、“第二”等的序数词用于明确元件之间的关系并防止元件混淆。因此，这些序数词不以数字限定元件。

[0028] 图示的元件的尺寸或比率可能与实物的元件不一致。为了便于图示或附图的说明，可以省略实物中包括的一些元件或者图示的元件的尺寸可能比实物中包括的构成元件的尺寸大。

[0029] 术语“连接”表示连接对象之间的电连接。术语“电连接”包括连接对象经由电极、配线、电阻器或电容器等电气元件相互连接的概念。术语“电极”和“配线”不在功能上限制这些元件。例如，“配线”可用作“电极”的一部分。另一方面，“电极”可用作“配线”的一部分。

[第一实施方式]

[0031] 图1是示出根据第一实施方式的显示装置100的结构的图。如图所示，显示装置100包括第一配线W1、第二配线W2、第三配线W3、发光元件L、驱动晶体管T(换言之，“晶体管T”)、第一开关SW1、第二开关SW2、以及切换电路130。此处，发光元件L根据在阳极电极115和阴极电极116之间流动的电流发光。晶体管T控制从第一配线W1向阳极电极115供给的电流。

[0032] 第一开关SW1使第二配线W2与晶体管T的栅极电极117连接或断开。换言之，第一开关SW1配置于第二配线W2和晶体管T的栅极电极117之间，并控制第二配线W2和晶体管T的栅极电极117之间的电连接。

[0033] 第二开关SW2使第三配线W3和阳极电极115连接或断开。换言之，第二开关SW2配置于第三配线W3和阳极电极115之间，并控制第三配线W3和阳极电极115之间的电连接。

[0034] 切换电路130向第二配线W2选择性地施加图像信号电压Vdata及第一电压V1中的一者。

[0035] 在此，优选地，显示装置100在第二开关SW2接通的状态下以从第三配线W3供给的电位将阳极电极115重置为非发光状态(也称作黑电平)。在该重置之后，显示装置100将第

一电压V1在预设的时刻以预定的电位从切换电路130供给到第二配线W2。第一电压V1施加于驱动发光元件L的晶体管T的栅极电极117。第一电压V1是使大于或等于将晶体管T的迟滞维持在沟道接通(“ON”)状态所需的最小电流的电流流经晶体管T的电压。例如,第一电压V1大于或等于驱动晶体管T的阈值电压。之后,显示装置100将通常的图像信号电压Vdata从切换电路130供给到第二配线W2。

[0036] 通过采用上述的结构,可在将晶体管T的迟滞始终固定于导通(“ON”)状态的状态下将期望的图像信号电压Vdata施加(写入)到晶体管T的栅极电极117。因此,在根据本实施方式的显示装置100中,可抑制由晶体管T的接通(“ON”)状态和断开(“OFF”)状态中的IV特性的迟滞引起的图像质量下降。图像质量下降的原因例如是即使与预定的发光亮度相对应的预定电压施加于驱动晶体管的栅极,与预定的发光亮度相对应的电流由于迟滞也不会流经发光元件,并且发光元件不会以预定的发光亮度发光。下面将参照图5对晶体管T的迟滞进行详细说明。

[0037] 在根据本实施方式的显示装置100中,进行显示控制的电路仅包含晶体管T及开关SW1及SW2这三个元件。因此,在根据本实施方式的显示装置100中,可提高微加工中的生产率,并确保未形成开关等的广阔的发光区域以提高发光效率。在根据本实施方式的显示装置100中,由于可确保广阔的发光区域,即使将包括开关等和发光区域的总区域进一步微细化,也能够维持满意的发光量。即,在根据本实施方式的显示装置100中,可维持满意的发光量的同时,实现精度提高。在本实施方式中,使用P型晶体管,但也可以使用N型晶体管。

[0038] [第二实施方式]

[0039] 图2是示出根据第二实施方式的显示装置300的结构的图。根据第二实施方式的显示装置300包括与根据第一实施方式的显示装置100相同的结构,将对切换电路130的具体的结构的示例进行说明。因此,对与图1相同的元件标注相同的附图标记,第一实施方式的说明通过引用并入在此,不再重复其说明。

[0040] 显示装置300包括连接在晶体管T的栅极电极117和源极电极121之间的电容器C。发光元件L、晶体管T、电容器C、第一开关SW1、第二开关SW2、第一配线W1、第二配线W2以及第三配线W3构成像素110。

[0041] 构成第一开关SW1的晶体管的栅极被供给有第一扫描信号SC1。构成第二开关SW2的晶体管的栅极被供给有第二扫描信号SC2。图像信号电压Vdata被施加于图像信号线131。第三开关SW3使第二配线W2与图像信号线131连接或断开。第三开关SW3由第一选择信号SL1控制。第一电压V1被施加于第一电压线138。第四开关SW4使第二配线W2和第一电压线138连接或断开。第四开关SW4由第二选择信号SL2控制。在此,可以对第一配线W1施加显示装置300中的高侧电位Vdd,可以对阴极电极116施加低侧电位Vss。在此,第一开关SW1、第二开关SW2、第三开关SW3及第四开关SW4可由能够实现将连接状态在连接状态和断开状态之间切换的切换功能的晶体管构成。晶体管T可以是在饱和区域中使用的晶体管。

[0042] 在图2中,电容器C在晶体管T的栅极电极117和源极电极121之间形成电容。此外,电容器C可在栅极电极117和与固定电位连接的另一电极之间形成电容。图3是示出根据第二实施方式的变型例的显示装置的结构的图。在图3中,示出了另一电极连接到第三配线W3的结构,其中,参考电压Vref作为固定电位施加到第三配线W3。

[0043] 图4是示出像素110的剖面的示例的图。在剖视图中,示出了晶体管T、电容器C及发

光元件L。晶体管T形成在形成于玻璃基板等绝缘基板201上的绝缘基膜202上。在绝缘基膜202上形成半导体层320,以使杂质的量从半导体层320的两端向其中央减少的方式对半导体层320施加杂质,半导体层划分为P+层、P-层及i层。在半导体层320上形成栅极绝缘膜301,在栅极绝缘膜301上使用Mo(钼)等将栅极金属308形成为配线。栅极金属308对应于图2所示的栅极电极117。在栅极金属308上依次形成第一层间绝缘膜302及第二层间绝缘膜304,在第一层间绝缘膜302和第二层间绝缘膜304之间使用Mo等形成用作电容器C的一个电极的电容器电极金属303。在第二层间绝缘膜304上形成经由通孔连接到电容器电极金属303和半导体层320的源极/漏极金属305。源极/漏极金属305可以形成为Ti/A1/Ti等的层叠结构,或者可以使用其他的导体形成。在源极/漏极金属305上形成钝化膜306及平坦化膜307。绝缘基膜202、栅极绝缘膜301、第一层间绝缘膜302及第二层间绝缘膜304等绝缘膜由SiNx或SiO_x等绝缘膜形成。

[0044] 在平坦化膜307上形成阳极电极115。阳极电极115经由通孔连接到晶体管T的源极/漏极金属305(图4中的左侧的源极/漏极金属)。在阳极电极115上形成阴极电极116,其中,包括多个层的发光元件L插入在该阳极电极115和阴极电极116之间。与阳极电极115接触的发光元件L在与阳极电极115接触的部分中发光。阳极电极115的不与发光元件L接触的端部被元件分离膜310覆盖,发光元件L配置为从阳极电极115延伸到元件分离膜310上面。阴极电极116形成为覆盖发光元件L及元件分离膜310。在阴极电极116上形成覆盖层206。在覆盖层206上配置密封干燥空气的密封玻璃208,以形成干燥空气层207。覆盖层206、干燥空气层207及密封玻璃208用于防止水分侵入阴极电极116下面的层。在密封玻璃208上配置λ/4相位差膜209及偏光膜210。可以不在密封玻璃上配置λ/4相位差膜209及偏光膜210。图4中所示的剖视图及结构是用于实施图3中所示的电路结构的剖面结构的示例,也可以采用其他的剖面结构。

[0045] 例如,如图2所示,第三配线W3可形成为平行于第二配线W2延伸的配线。虽然在图4的剖视图中未示出,但第三配线W3和第二配线W2可形成在不同的层。当第三配线W3和第二配线W2形成在不同的层时,可防止第三配线W3的电位随着第二配线W2的电位变化而变化。第三配线W3可连接到阴极电极116。由此,可在不重新配置第三配线W3的情况下,将阴极电极116的电位经由第二开关SW2施加于阳极电极115。

[0046] 图5是示出晶体管T的IV特性、即源极-漏极电流I_{ds}相对于栅极-源极电压V_{gs}的特性的示例的曲线图。即,图5示出晶体管T的迟滞的示例。如图所示,断开(“OFF”)状态(也称作未连接状态)下的IV特性与接通(“ON”)状态(也称作连接状态)下的IV特性彼此不同。例如,在断开(“OFF”)状态下,假定将与某一灰度值(也称作亮度)相对应的栅极-源极电压V_A施加于晶体管T的栅极电极117的第一情况。在第一情况下,断开(“OFF”)状态下的IV特性曲线上的源极-漏极电流I_{A1}的电流流入晶体管T。

[0047] 之后,假定将与相同的灰度值相对应的栅极-源极电压V_A连续地施加于晶体管T的栅极电极117的第二情况。在第二情况下,晶体管T的IV特性变化到接通(“ON”)状态下的IV特性。

[0048] 如上所述,即使将相同的电压施加于晶体管T的栅极电极117时,如第一情况和第二情况,晶体管T可以使不同的电流流向发光元件L。例如,在晶体管T接通(“ON”)的状态下对晶体管T的栅极电极117施加电压V_A时,比断开(“OFF”)状态下的IV特性曲线上的源极-漏

极电流IA1低的源极-漏极电流IA2的电流流入到发光元件L。当源极-漏极电流IA2具有流入到发光元件L的电流值时,源极-漏极电流IA1比要流入的电流值(IA2)高。因此,发光元件L可以以更高的亮度发光。即,由于驱动发光元件L的晶体管T的迟滞,发光元件L有可能不以期望的亮度发光。在这种情况下,对比度等图像质量下降。特别地,当各像素的亮度频繁变化时,例如当显示装置显示如运动图像那样的图像快速变化的图像帧时,由于晶体管T的迟滞,可发生所谓的屏幕闪烁,由此图像质量可能容易下降。

[0049] 另外,可能发生基于迟滞的所谓的图像残留。图6是示出日本专利申请特开No.2012-128386号中公开的图像残留的示例的图。该情况下,当显示从黑色切换到白色时,在黑色和白色时的IV特性不同,因此在一帧中不能实现白色的亮度,而需要两帧来实现白色的亮度。

[0050] 但是,在根据本实施方式的显示装置300中,始终在将晶体管T的迟滞固定于连接状态的状态(参照图5的接通(“ON”)状态时的曲线图)下将期望的图像信号电压Vdata施加于晶体管T的栅极电极117。因此,在根据本实施方式的显示装置300中,可抑制由迟滞引起的图像质量下降。

[0051] 图7是示出图2所示的电路中的操作的示例的时序图。图8是示出将图7所示的时序图中所谓的水平同步时段H划分为图7所示的第一时段TM1至第六时段TM6所得到的各时段TM1到TM6中的开关(晶体管)状态的表。图7所示的时序图中的高信号是图8中的OFF,其中的低信号是ON。由图7所示的时序图和图8所示的表可知,在水平同步时段H的第一时段TM1中,第一扫描信号SC1、第二扫描信号SC2、第一选择信号SL1及第二选择信号SL2都是OFF。在时段TM2中,第一扫描信号SC1及第二扫描信号SC2变化为ON,第一开关SW1及第二开关SW2均切换到连接状态。对阳极电极115施加对第三配线W3施加的参考电压Vref。接着,在第三时段TM3中,第二选择信号SL2变化为ON,第四开关SW4切换为连接状态。由此,第一开关SW1处于连接状态的时段、第二开关SW2处于连接状态的时段、以及切换电路130对第二配线W2施加第一电压V1的时段相互重叠,第一电压V1被施加于栅极电极117。第一电压V1例如为使晶体管T接通的最小电压,即阈值电压。换言之,第一电压V1是使大于或等于最小电流的电流流入到晶体管T使得晶体管T的迟滞维持在沟道导通(“ON”)状态(参照图5中的“接通(“ON”)状态”的实线)的电压。

[0052] 当对晶体管T的栅极电极117施加第一电压V1时,晶体管T接通,电流流入到晶体管T。由于该电流,晶体管T的迟滞维持在沟道接通(“ON”)状态。

[0053] 第一开关SW1处于连接状态的时段、第二开关SW2处于连接状态的时段、以及切换电路130对第二配线W2施加第一电压V1的时段至少部分地相互重叠。换言之,第一开关SW1处于连接状态的时段、第二开关SW2处于连接状态的时段、以及切换电路130对第二配线W2施加第一电压V1的时段中的所有时段不必相互重叠,例如,第一开关SW1处于连接状态的时段和切换电路130对第二配线W2施加第一电压V1的时段可部分地相互重叠。

[0054] 在此,参考电压Vref可设为使发光元件L不发光的电压。参考电压Vref、即第三配线W3的电压可设为小于或等于将发光元件L的阈值电压Vtholed累加到阴极电极116的电压得到的电压。当参考电压Vref设定到该电压范围并且在第三时段TM3中第二开关SW2切换到连接状态时,流入到晶体管T的电流绕过发光元件L并流入到第三配线W3。由于电流以这种方式绕过发光元件L,因此电流不流入到发光元件L。因此,在根据本实施方式的显示装置

300中,可控制发光元件L不发光。发光元件L具有当阳极电极115的电压小于或等于将发光元件L的阈值电压 V_{tholed} 累加到阴极电极116的电压得到的电压时保持阳极电极115和阴极电极116之间的电压的自电容。该情况下,如下所述,可抑制由于来自周围的漏电流引起的发光。

[0055] 第一电压V1可设为大于阴极电极116的电压。由此,可防止过多的电流流入晶体管T。第一电压V1可设为小于或等于图像信号电压的最小电压的电压。因此,晶体管T可变化到满意的接通(“ON”)状态,晶体管T的IV特性可保持在接通(“ON”)状态。第一电压V1可大于作为对第三配线W3施加的电压的参考电压 V_{ref} 。因此,当第一开关SW1及第三开关SW3接通时,可防止过多的电流流入到晶体管T。

[0056] 接下来,在第四时段TM4中,第二扫描信号SC2及第二选择信号SL2可变化到OFF。在第四时段TM4中,由于第四开关SW4变化到非连接状态,因此停止将第一电压V1施加到晶体管T的栅极电极117。

[0057] 在第五时段TM5中,第一选择信号SL1变化到接通。即,第三开关SW3切换到连接状态,与期望的发光亮度相对应的图像信号电压 V_{data} 施加于栅极电极117。在图像信号电压 V_{data} 施加于晶体管T的栅极电极117的时间点,晶体管T的迟滞维持在沟道接通(“ON”)状态。

[0058] 如此,在第一开关SW1处于连接状态的时段中,切换电路130将施加于第二配线W2的电压从第一电压V1切换为图像信号电压 V_{data} 。由此,与图像信号电压 V_{data} 相对应的电流流入到发光元件L,发光元件L以与图像信号电压 V_{data} 相对应的亮度使发光开始。在第六时段TM6中,第一扫描信号SC1变化到OFF,在下一水平同步时段H的开始时,第一选择信号SL1变化到OFF。通过这种控制,在根据本实施方式的显示装置中,可通过第一电压V1将晶体管T的IV特性保持在接通(“ON”)状态的同时,对晶体管T的栅极电极117施加图像信号电压 V_{data} 。第一开关SW1的连接状态可以在切换第一电压V1和图像信号电压 V_{data} 时不连续,例如,第一开关SW1可以在第一电压V1和图像信号电压 V_{data} 之间的切换时刻切换到非连接状态。

[0059] 图9是示出流入到第二开关SW2的电流的仿真结果的曲线图。在此,流入到第二开关SW2的电流是从阳极电极115流入到第三配线W3的电流。实线表示具有最大亮度的图像信号电压 $V_{data}=1.35V$ 在各帧中施加于晶体管T的栅极电极117的情况。虚线表示具有最小亮度的图像信号电压 $V_{data}=3.5V$ 在各帧中施加于晶体管T的栅极电极117的情况。在第一电压V1施加于栅极电极117并且第二开关SW2切换到连接状态的第三时段TM3中,晶体管T维持在接通(“ON”)状态。然而,如曲线图所示,流入第二开关SW2的电流在具有最大亮度的图像信号电压 $V_{data}(=1.35V)$ 的情况下被抑制到136nA~222nA,在具有最小亮度的图像信号电压 $V_{data}(=3.5V)$ 的情况下被抑制到0~188nA。

[0060] 图10是示出流入发光元件L的电流的仿真结果的曲线图。实线表示在各帧中施加具有最大亮度的图像信号电压 $V_{data}=1.35V$ 的情况。虚线表示在各帧中施加具有最小亮度的图像信号电压 $V_{data}=3.5V$ 的情况。如图所示,在第二扫描信号SC2在第二时段TM2和第三时段TM3中处于接通(“ON”)状态的时段中,发光元件L中几乎不流通电流,这表示该状态与发光元件L不发光的状态、即最小亮度状态相同。

[0061] 因此,根据本实施方式,可在不使发光元件L发光的情况下将晶体管T切换为接通

(“ON”)状态之后,施加图像信号电压Vdata。当适当地选择第一电压V1以及作为对第三配线W3施加的电压的参考电压Vref时,可减小接通(“ON”)状态所需的电流消耗。

[0062] [第三实施方式]

[0063] 图11是示出根据第三实施方式的显示装置400的结构的图。根据第三实施方式的显示装置400除添加了第三选择信号SL3、第五开关SW5及被施加第二电压V2的第二电压线139以外,具有与根据第二实施方式的显示装置300相同的结构。因此,图2所示的元件相同的元件用相同的附图标记标注,第二实施方式的说明通过引用并入在此,并且将不再重复进行说明。显示装置400的切换电路130对第二配线W2,除施加图像信号电压Vdata及第一电压V1以外,还选择性地施加第二电压V2。即,切换电路130按照第二电压V2、第一电压V1及图像信号电压Vdata的顺序切换施加于第二配线W2的电压。参考电压Vref与图7所示相同。

[0064] 图12是示出图11所示的显示装置400的电路中的操作的示例的时序图。与图7的时序图类似,在图12所示的时序图中,在水平同步时段H的第一时段TM1中,第一扫描信号SC1、第二扫描信号SC2、第一选择信号SL1及第二选择信号SL2均为OFF,第三选择信号SL3也为OFF。在时段TM2a中,第一扫描信号SC1及第三选择信号SL3变化为ON,第一开关SW1及第五开关SW5切换到连接状态。因此,第二电压V2施加于栅极电极117。接着,在时段TM2b中,第三选择信号SL3变化到OFF,在时段TM3中,第二选择信号SL2及第二扫描信号SC2变化到ON。因此,第四开关SW4切换到连接状态,第一电压V1施加于栅极电极117,第二开关SW2切换到连接状态,参考电压Vref施加于阳极电极115。即,在第一电压V1施加于第二配线W2的时段中,第二开关SW2切换到连接状态。在此,第二电压V2可设定为大于或等于施加于图像信号线131的最高电压。第二电压V2可设定为大于或等于与最小亮度相对应的电压。因此,可将晶体管T切换为非连接状态,以进行停止前一帧中的发光的显示。

[0065] 图13是示出流入到图12所示的时序图中的第二开关SW2中的电流的仿真结果的图。与图9类似,流入到第二开关SW2的电流是从阳极电极115流入到第三配线W3的电流。图13中的实线所示的电压与图9中的实线所示的电压相同。图13中虚线所示的电压与图9中虚线所示的电压相同。在第一电压V1施加于栅极电极117并且第二开关SW2切换为连接状态的第三时段TM3中,晶体管T维持在接通(“ON”)状态。然而,如曲线图所示,流入到第二开关SW2的电流在具有最大亮度的图像信号电压Vdata(=1.35V)的情况下、以及具有最小亮度的图像信号电压Vdata(=3.5V)的情况下均被抑制到0~75nA。

[0066] 在第一开关SW1处于连接状态的时段中,切换电路130按照第二电压线139、第一电压线138、图像信号线131的顺序切换与第二配线W2的连接。即,在根据本实施方式的显示装置中,在晶体管T切换为第三时段TM3中的接通(“ON”)状态之前,将第二电压V2施加于栅极电极117。因此,可将流入各帧中的第三时段TM3中的电流值相等。通过将第二电压V2设为大于或等于施加于图像信号线的最高电压或大于或等于与最低亮度相对应的电压,可抑制施加第一电压V1时发光元件L发光,并减小第三时段TM3中的电流消耗。由于包括第二实施方式的所有结构,因此能够实现第二实施方式的优点。在本实施方式中,由于在切换电路130连接第二配线W2和第一电压线138的时段中第二开关SW2切换到连接状态,可在不使发光元件L发光的情况下将晶体管T切换为接通(“ON”)状态之后施加图像信号电压Vdata。

[0067] [第四实施方式]

[0068] 图14是示出根据第四实施方式的显示装置的结构的图。如图所示,显示装置500包

括形成在玻璃基板等绝缘基板201上的电路。在显示区域510中排列有多个像素110。由于各像素110和切换电路130的结构可以与根据第二实施方式和第三实施方式中的任一实施方式的各像素110和切换电路130的结构相同,因此第二实施方式和第三实施方式的说明通过引用并入在此,其说明不再重复。

[0069] 配置于各像素110中的发光元件L为R(红色)、G(绿色)、B(蓝色)这三种发光元件L并且进行多色显示。然而,多色显示可由其他颜色的组合进行,或者显示装置500可显示单色。如第二实施方式中所述,第一扫描驱动电路503向像素110供给第一扫描信号SC1。第二扫描驱动电路505向像素110供给第二扫描信号SC2。在此,第一扫描驱动电路503及第二扫描驱动电路505统一称作扫描驱动电路。如上面在第二实施方式中所述,在各像素110中配置有第一配线W1、第二配线W2及第三配线W3。对切换电路130的上述说明将不再重复。

[0070] 驱动集成电路502对第三配线W3施加与显示区域510内的像素110共同的电压。第二配线W2和第三配线W3跨越显示区域510连接到与切换电路130相反侧的静电放电(ESD)保护电路507。ESD保护电路507是可使进入第二配线W2或第三配线W3的静电流入到接地电位的电路。驱动集成电路502还输出用于控制第一扫描驱动电路503和第二扫描驱动电路505的信号,并将图像信号电压Vdata输出到切换电路130以控制切换电路130的各种开关。

[0071] 本实施方式采用如图14所示的相同的结构,但不限于该结构。例如,第一扫描驱动电路503和第二扫描驱动电路505在它们之间设置有显示区域510,但第一扫描驱动电路503和第二扫描驱动电路505也可以设置在同一侧。也可以采用不包括ESD保护电路507的结构。切换电路130可以包含于扫描驱动电路中,该扫描驱动电路的意思是指包含第一扫描驱动电路503和第二扫描驱动电路505中的任一者或二者。像素110的电路结构、切换电路130的结构以及操作时序可以与第二实施方式或第三实施方式中记载的详细内容相似。但是,也可使用除第二实施方式和第三实施方式中记载的操作时序以外的操作时序。

[0072] 图15是沿图14的线XV—XV截取的剖视图,并且是排列有显示装置500的RGB的三个像素110的剖视图。在图15所示的剖视图中,在剖面中,设置有发出红色波长范围的光的R像素231、发出绿色波长范围的光的G像素232、以及发出蓝色波长范围的光的B像素233,但是也可设置发出任一波长范围的光(诸如,发出相同波长范围的光)的像素110。在图15中,对与图4所示的剖视图中相同的层标注相同的附图标记,并且不再重复其说明。

[0073] 在图中,发光元件L包括公共层203、发光层204以及阴极基层205。公共层203是包括空穴注入层(HIL)和空穴输送层(HTL)的层。发光层204是分别从R像素231发出红色波长范围的光、从G像素232发出绿色波长范围的光及从B像素233发出蓝色波长范围的光的层。阴极基层205是包括电子注入层(EIL)和电子输送层(ETL)的层。

[0074] 在此,各像素基于在各帧中输入的灰度值发光,将考虑R像素231发光、G像素232不发光的帧的示例。如箭头212所示,R像素231的公共层203中产生的空穴的一部分可流入到相邻的G像素232的公共层203而使G像素232发光。这种非预期的发光称作串扰。

[0075] 但是,在第二实施方式和第三实施方式中,在图7及图12的至少第三时段TM3中,施加参考电压Vref。当参考电压Vref、即第三配线W3的电压设定为小于或等于将发光元件L的阈值电压Vtholed累加到阴极电极116的电压得到的电压时,如图15所示,在相邻的G像素232的公共层203中可积聚电子213。

[0076] 即,发光元件L具有自电容,用于当通过电路、例如切换电路130控制发光元件L不

发光时(对于当有机发光元件不发光时显示图像被刷新的垂直扫描时段),当阳极电极115的电压小于或等于发光元件L的阈值电压与阴极电极116的电压之和时,保持阳极电极115和阴极电极116之间的电压。由此,即使当空穴在发光时段中如箭头212所示的那样流动时,流动的空穴可被发光时段前积聚的电子213抵消,以抑制从相邻的G像素232发光。在此,在图15中对G像素232进行了说明,但是在发出任一波长范围的光的像素中也可防止由于空穴从相邻的像素的流入引起的发光。即,可抑制串扰的发生。当发光元件L发出绿色波长范围的光时,发光层204具有特别高的发光效率,容易引起串扰。因此,通过将本实施方式应用于发出绿色波长范围的光的发光元件L,可防止由串扰引起的发光的视觉观测。

[0077] 在本实施方式中,假定图7或图12中所示的时序图中的相同的操作,但是当图像信号电压是表示不发光的电压时,第二开关SW2可在一帧的发光时段中切换为连接状态。因此,可防止在一个帧的整个发光时段中发生串扰。

[0078] 图16是示出本实施方式的像素配置的示例的图。在该图中,示出了配置于显示区域510中的像素中的九个像素(子像素)。如图所示,各像素设置为所谓的RGB三角形像素配置610。在RGB三角形像素配置610中,沿施加第一扫描信号SC1的线重复地排列R像素、G像素及B像素的行以及重复排列G像素、B像素及R像素的行交替地配置。

[0079] 图17是示出进行图16所示的RGB三角形像素配置610的像素的点亮检查的检查电路620的示例的图。如图所示,检查电路620配置于切换电路130内。检查电路620包括作为第m(其中,m为大于或等于0的整数)个配线W2的配线W2_m、作为第(m+1)个配线W2的配线W2_m+1、以及作为第(m+2)个配线W2的配线W2_m+2。

[0080] 通过将信号Teven变化到接通(“ON”)状态,由此配线W2_m被供给有第一测试电压Vtest1,通过将信号Todd变化到接通(“ON”)状态,由此配线W2_m被供给有第二测试电压Vtest2。通过将信号Teven变化到接通(“ON”)状态,配线W2_m+1被供给有第三测试电压Vtest3,通过将信号Todd变化到接通(“ON”)状态,配线W2_m+1被供给有第四测试电压Vtest4。通过将信号Teven变化到接通(“ON”)状态,配线W2_m+2被供给有第五测试电压Vtest5,通过将信号Todd变化到接通(“ON”)状态,配线W2_m+2被供给第六测试电压Vtest6。例如,假定图16中所示的九个像素配置在奇数行、偶数行及奇数行以及配置在第m列、第(m+1)列及第(m+2)列的情况下。在该假定中,当产生发光的电位被施加作为第二测试电压Vtest2及第五测试电压Vtest5时,可通过将信号Todd和信号Teven交替地变为接通(“ON”)状态,进行R像素的单色的点亮测试。因此,可使用第一测试电压Vtest1到第六测试电压Vtest6的六根测试电压线、以及信号Todd及信号Teven的两根控制线进行RGB三角形像素配置610中的单色的点亮测试。在排列有RGB的同色像素的列的所谓的纵条型像素配置的情况下,可使用三根测试电压线和一根控制线进行点亮测试。

[0081] 各实施例中记载的技术特征(结构)可组合,通过组合可形成新的技术特征。要注意,在所有方面中,所公开的实施方式是示例性的,而不是限制性的。本申请的范围由所附权利要求书限定,而不由说明书限定,因此,落在权利要求书的界限和边界或这种界限和边界的等效物内的所有的变化旨在被权利要求书涵盖。

[0082] 要注意,如本文和所附权利要求书中所使用的,单数形式的“一”、“所述”包括复数指代,除非文中明确指出并非如此。

[0083] 附图标记的说明

- [0084] 100,300,400,500 显示装置
- [0085] 110 像素
- [0086] 115 阳极电极
- [0087] 116 阴极电极
- [0088] 117 栅极电极
- [0089] 121 源极电极
- [0090] 130 切换电路
- [0091] 131 图像信号线
- [0092] 138 第一电压线
- [0093] 139 第二电压线
- [0094] 201 绝缘基板
- [0095] 202 绝缘基膜
- [0096] 203 公共层
- [0097] 204 发光层
- [0098] 205 阴极基层
- [0099] 206 覆盖层
- [0100] 207 干燥空气层
- [0101] 208 密封玻璃
- [0102] 213 电子
- [0103] 231 R像素
- [0104] 232 G像素
- [0105] 233 B像素
- [0106] 301 栅极绝缘膜
- [0107] 302 第一层间绝缘膜
- [0108] 303 电容器电极金属
- [0109] 304 第二层间绝缘膜
- [0110] 305 源极/漏极金属
- [0111] 306 钝化膜
- [0112] 307 平坦化膜
- [0113] 308 栅极金属
- [0114] 310 元件分离膜
- [0115] 320 半导体层
- [0116] 502 驱动集成电路
- [0117] 503 第一扫描驱动电路
- [0118] 505 第二扫描驱动电路
- [0119] 507 保护电路
- [0120] 510 显示区域
- [0121] 610 RGB三角形像素配置
- [0122] 620 检查电路

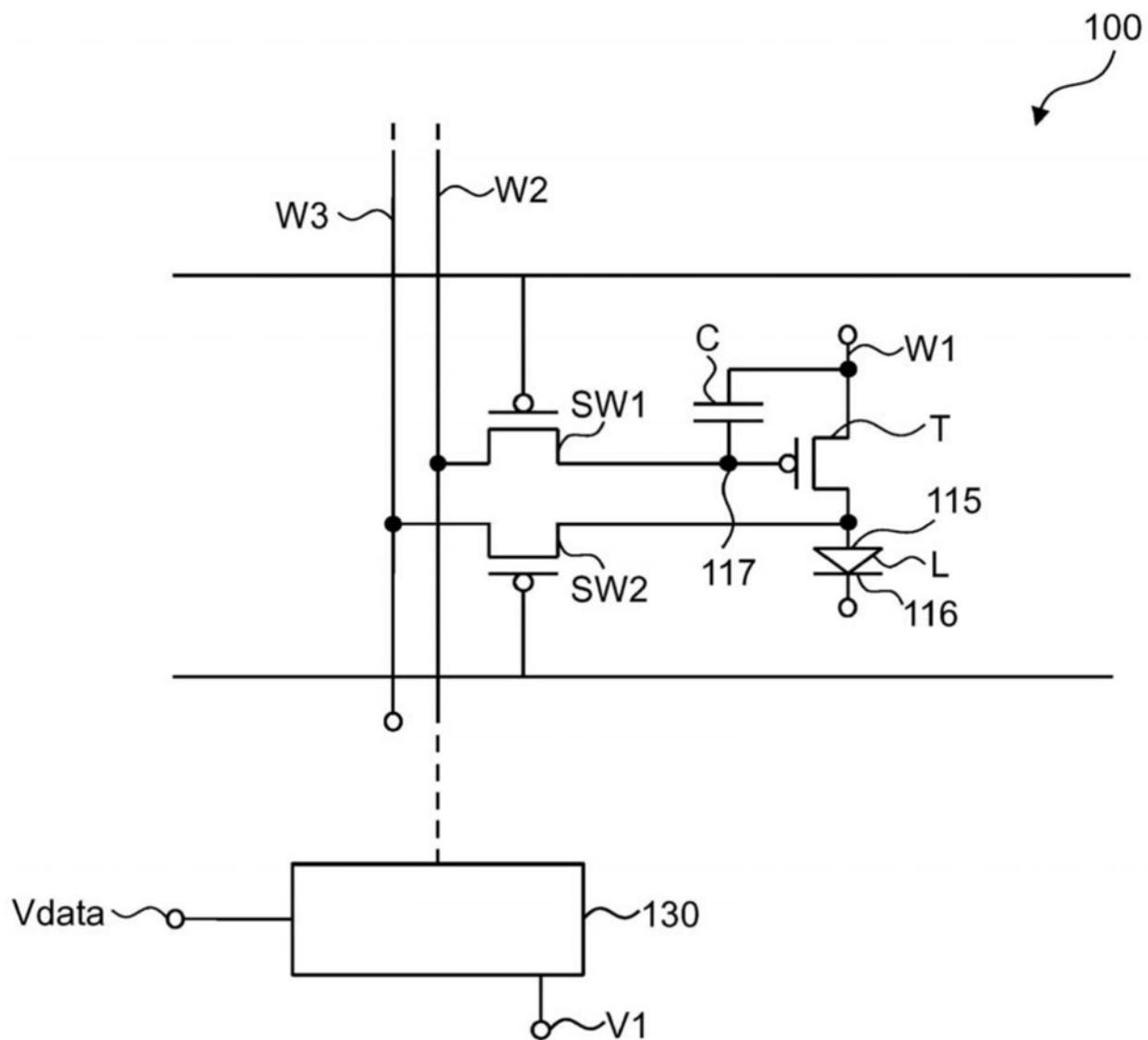


图1

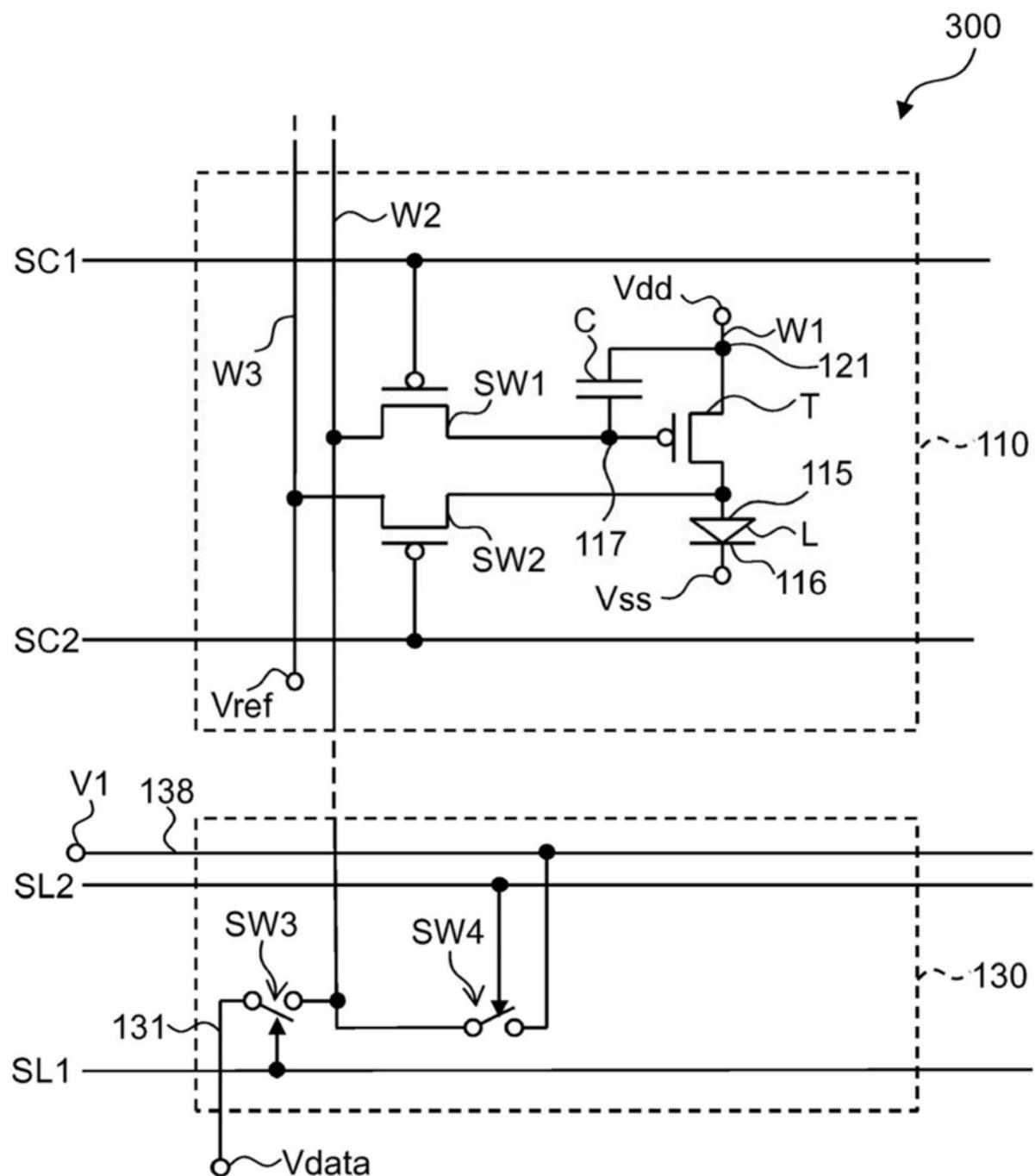


图2

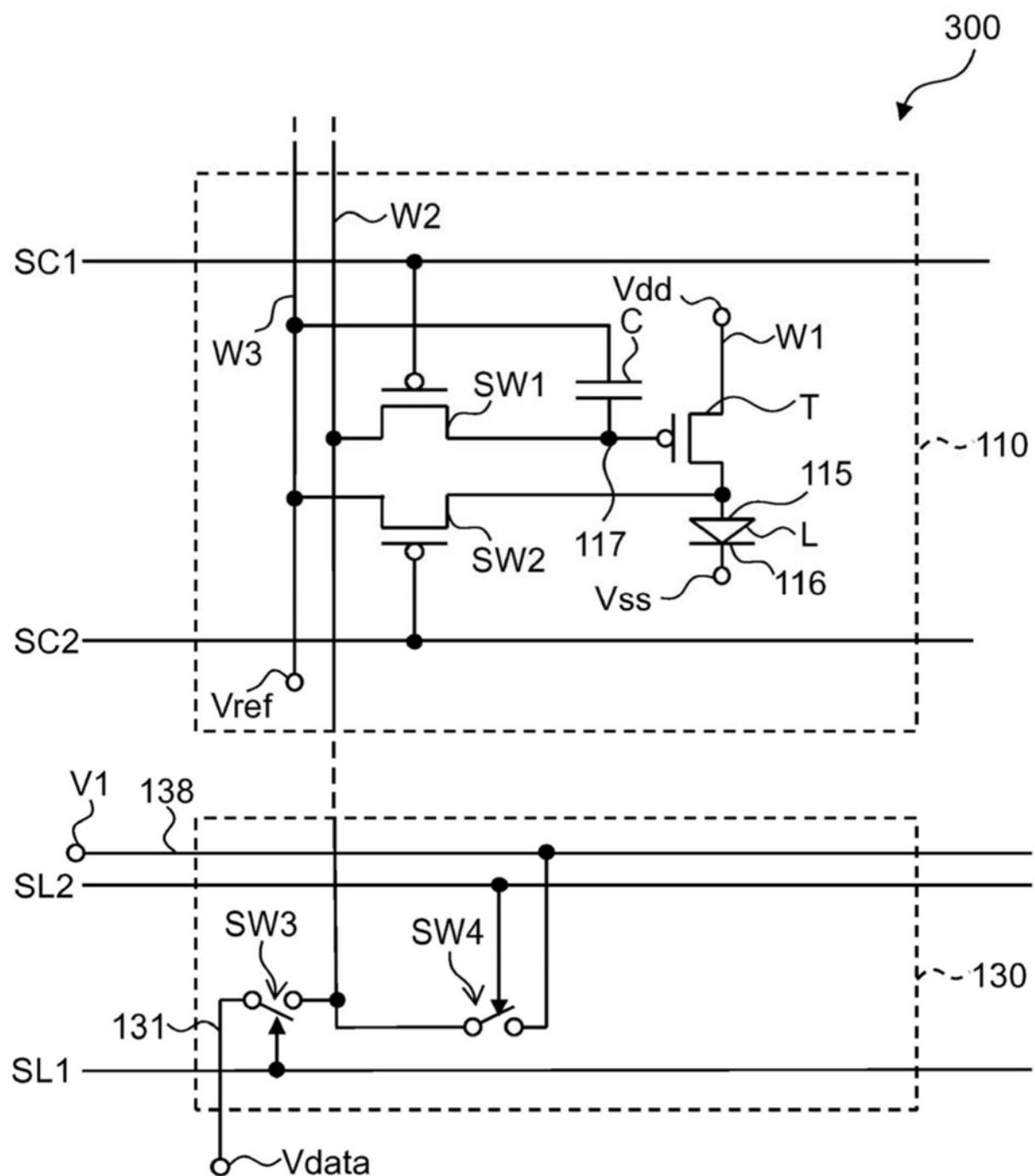


图3

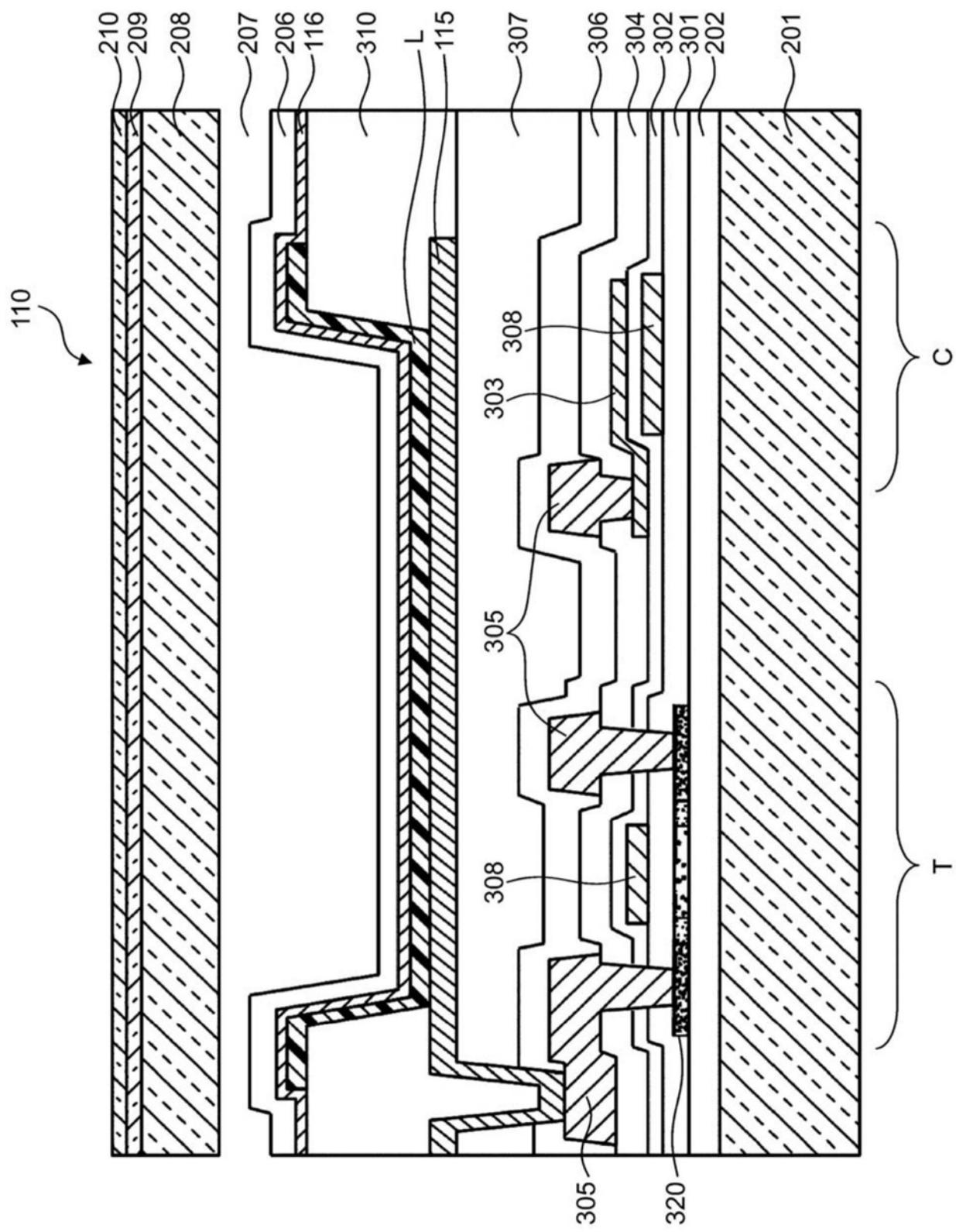


图4

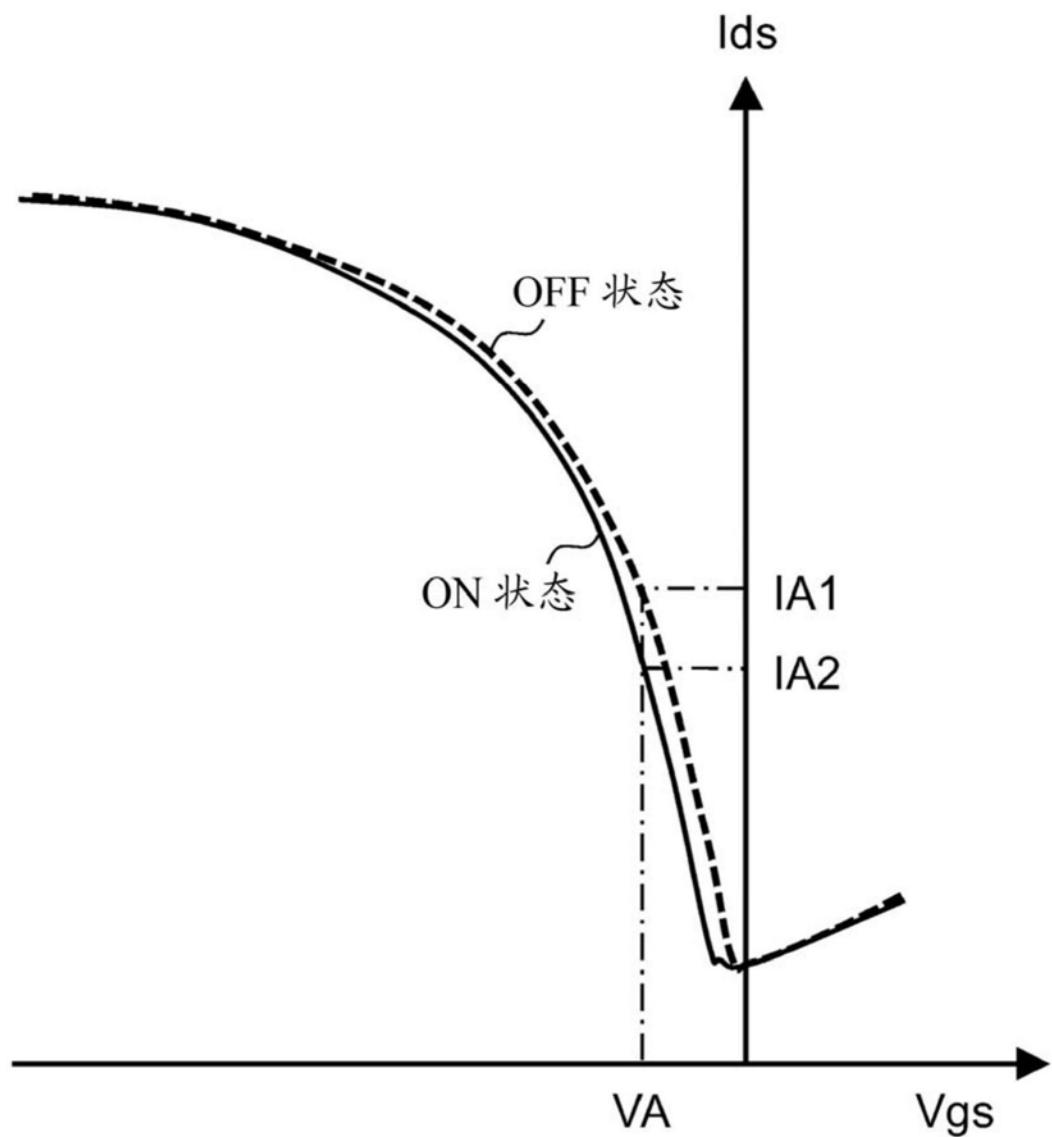


图5

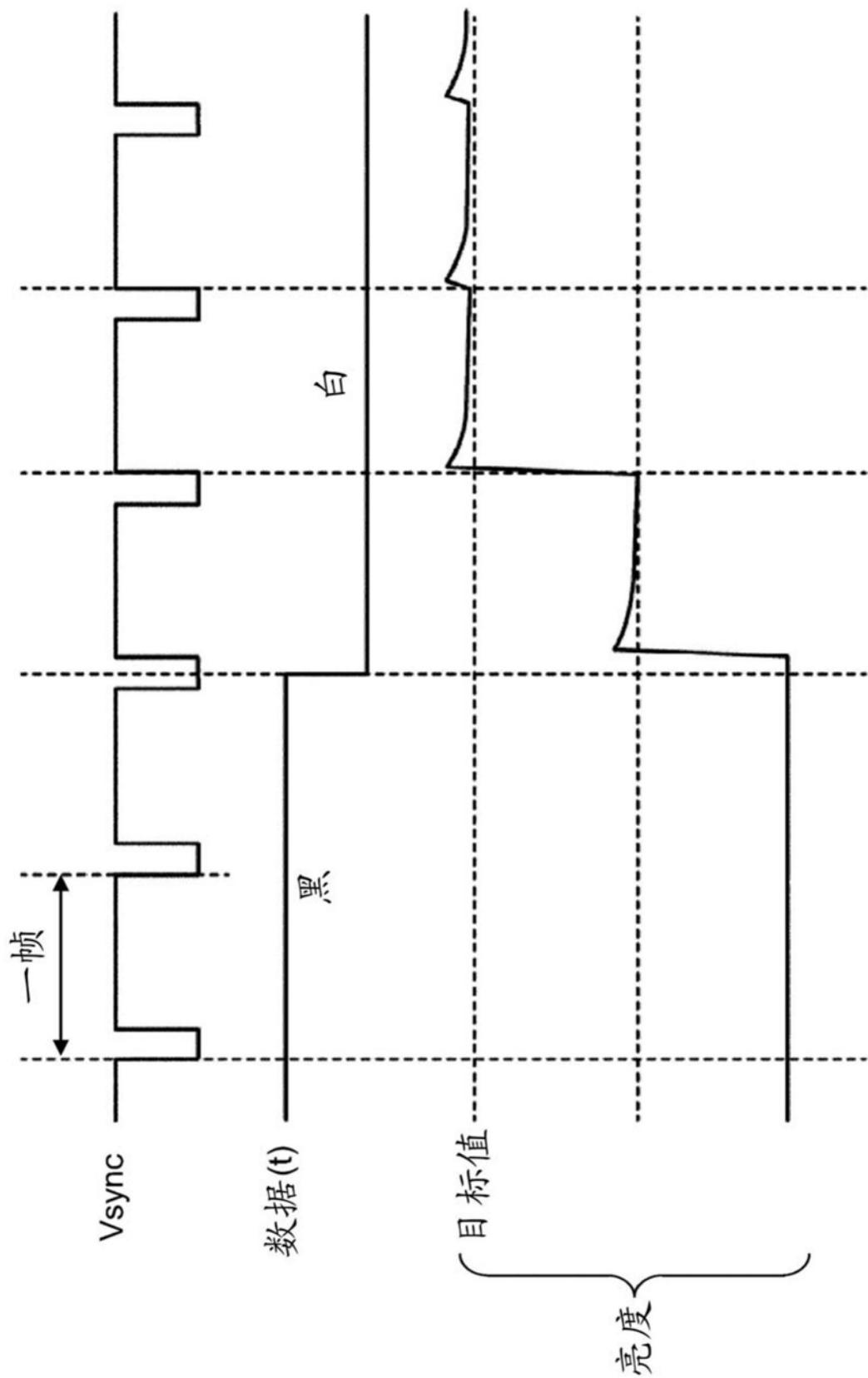


图6

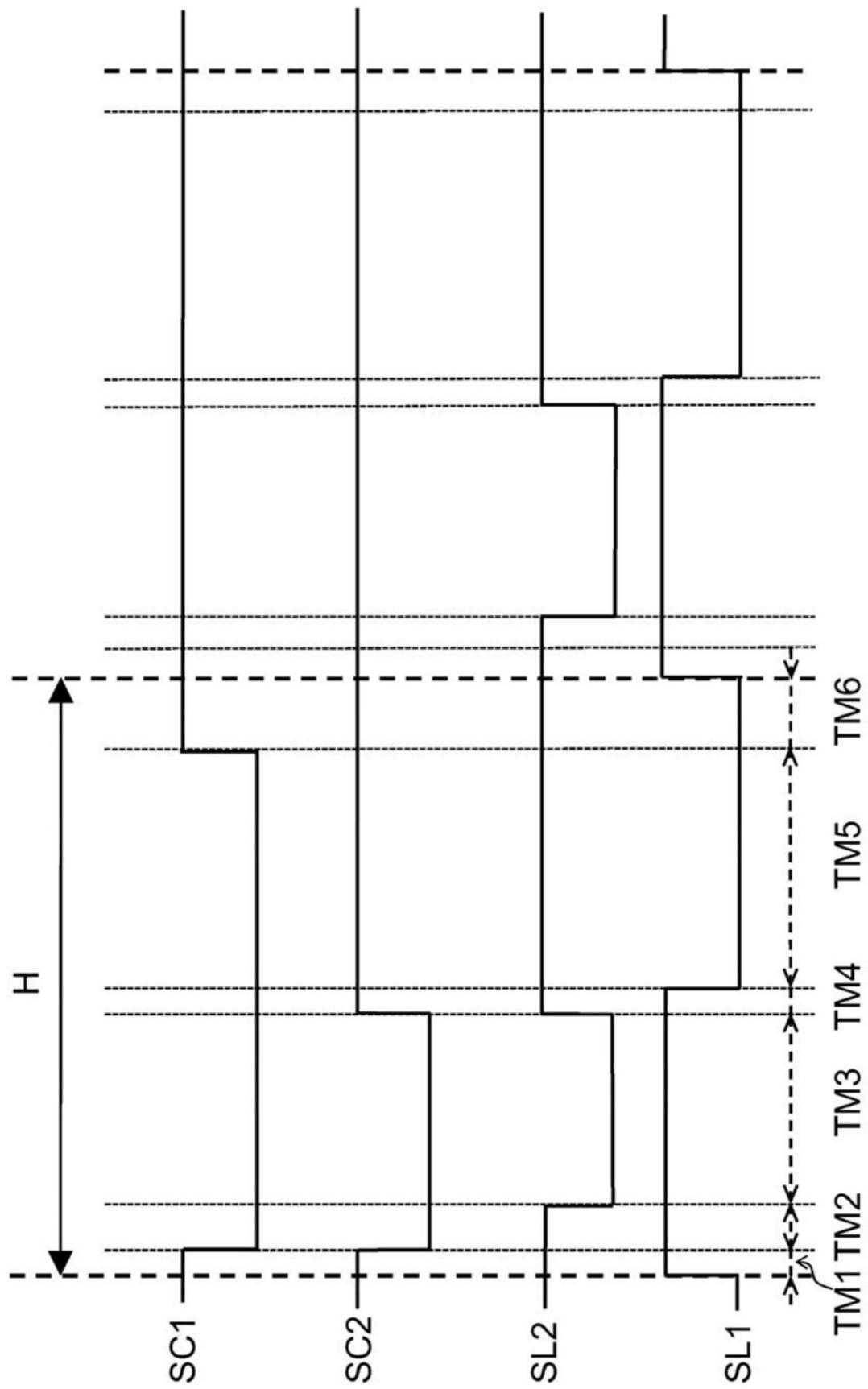


图7

	TM1	TM2	TM3	TM4	TM5	TM6
SC1	OFF	ON	ON	ON	ON	OFF
SC2	OFF	ON	ON	OFF	OFF	OFF
SL2	OFF	OFF	ON	OFF	OFF	OFF
SL1	OFF	OFF	OFF	OFF	ON	ON

图8

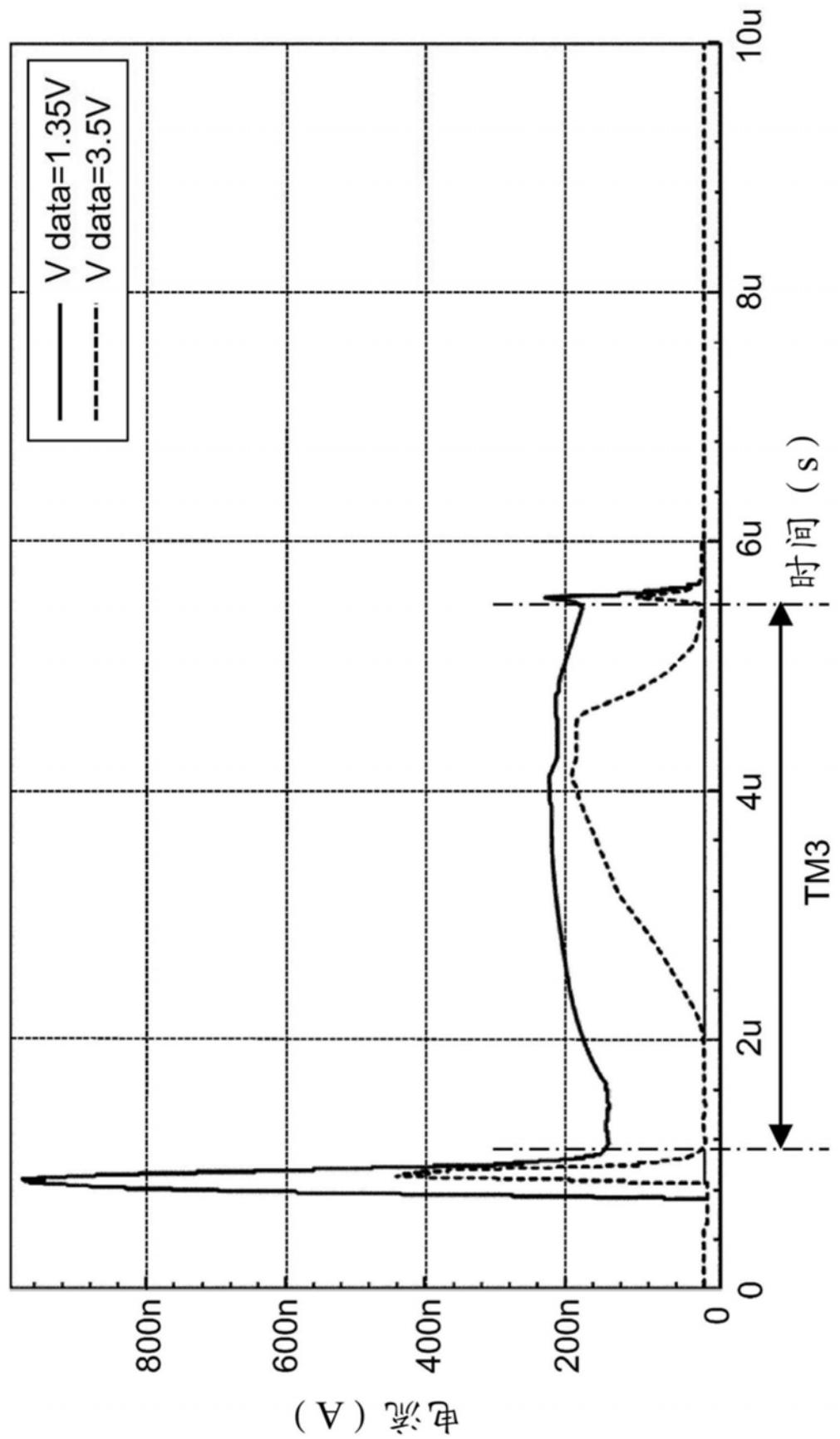


图9

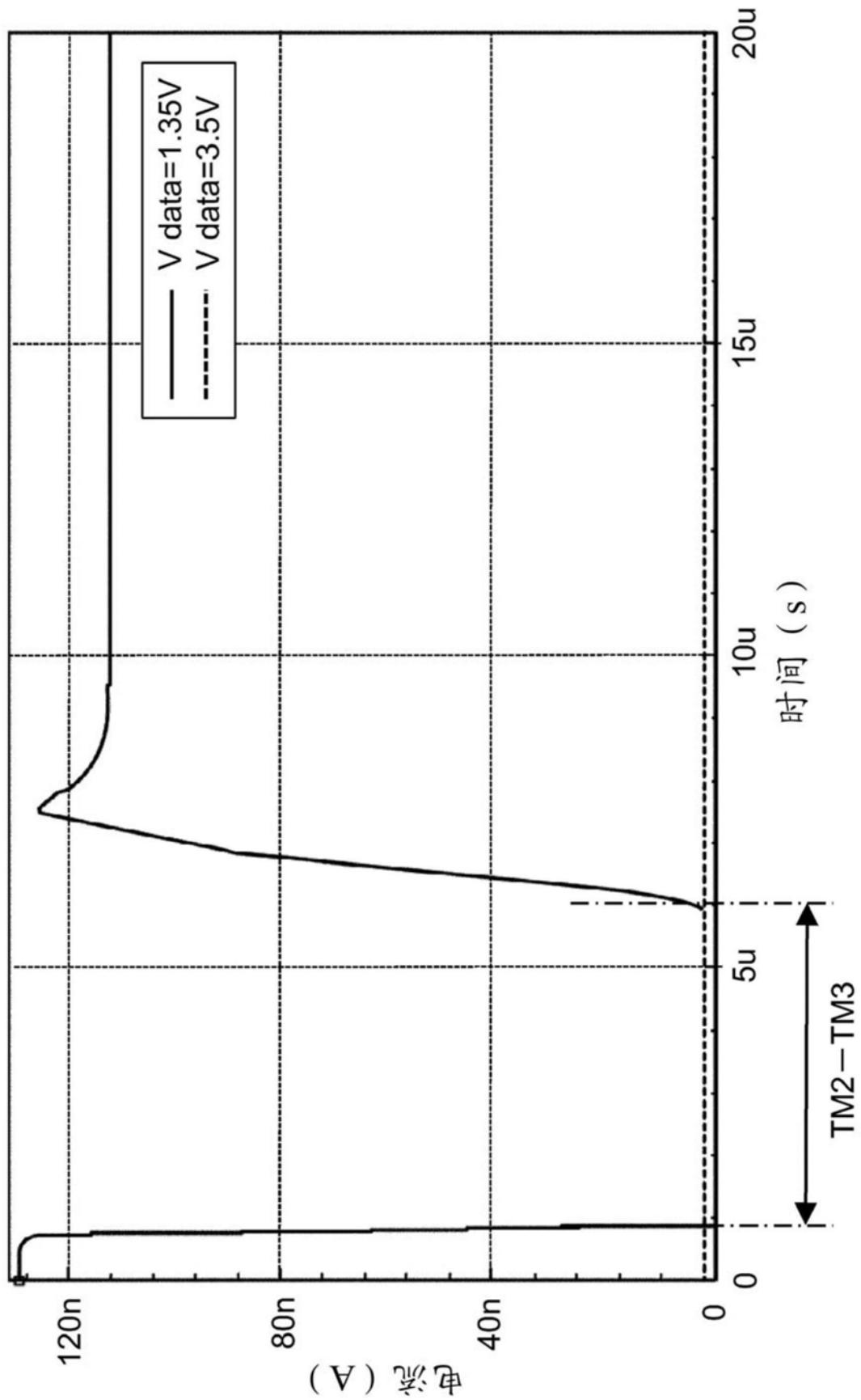


图10

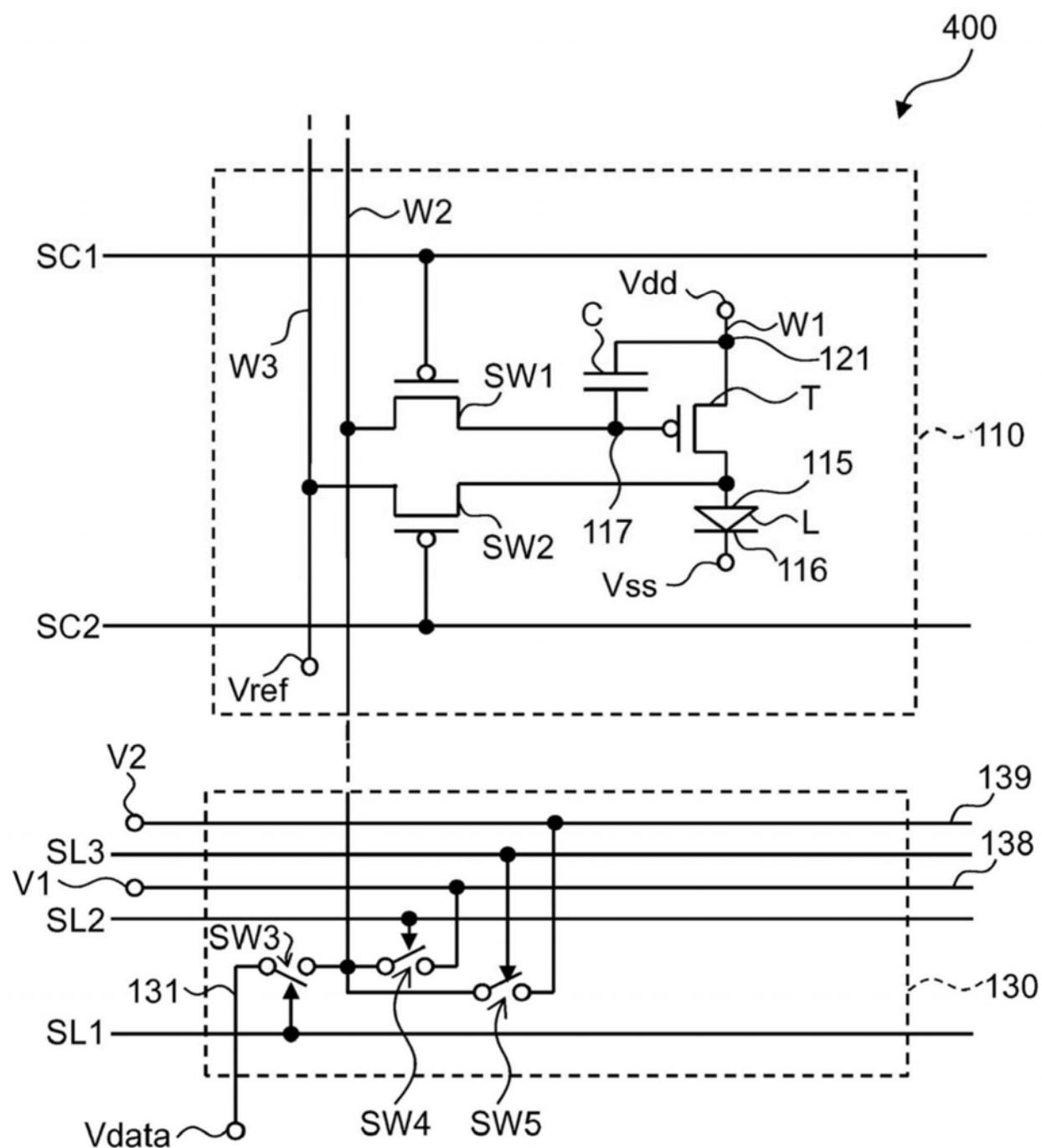


图11

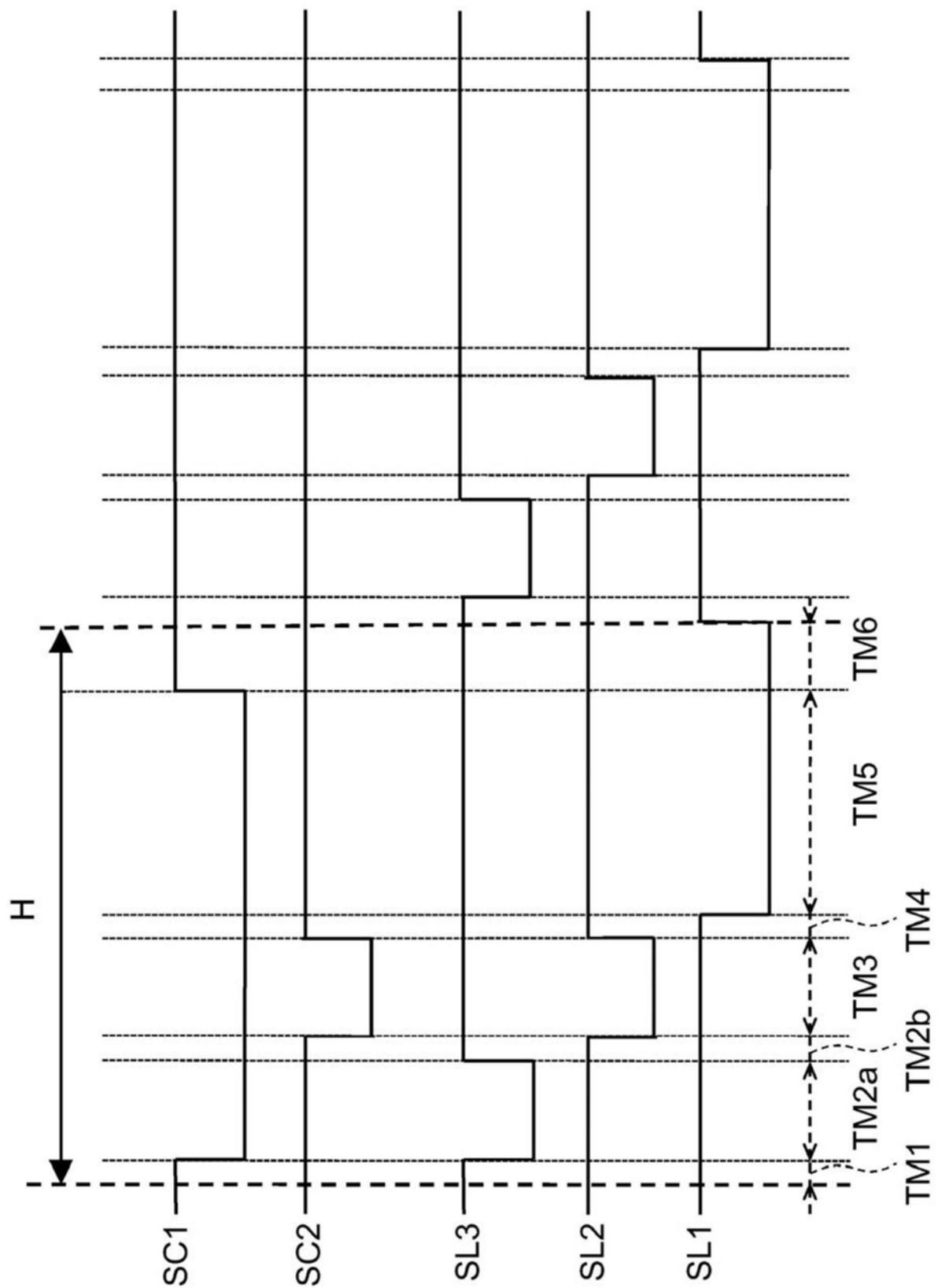


图12

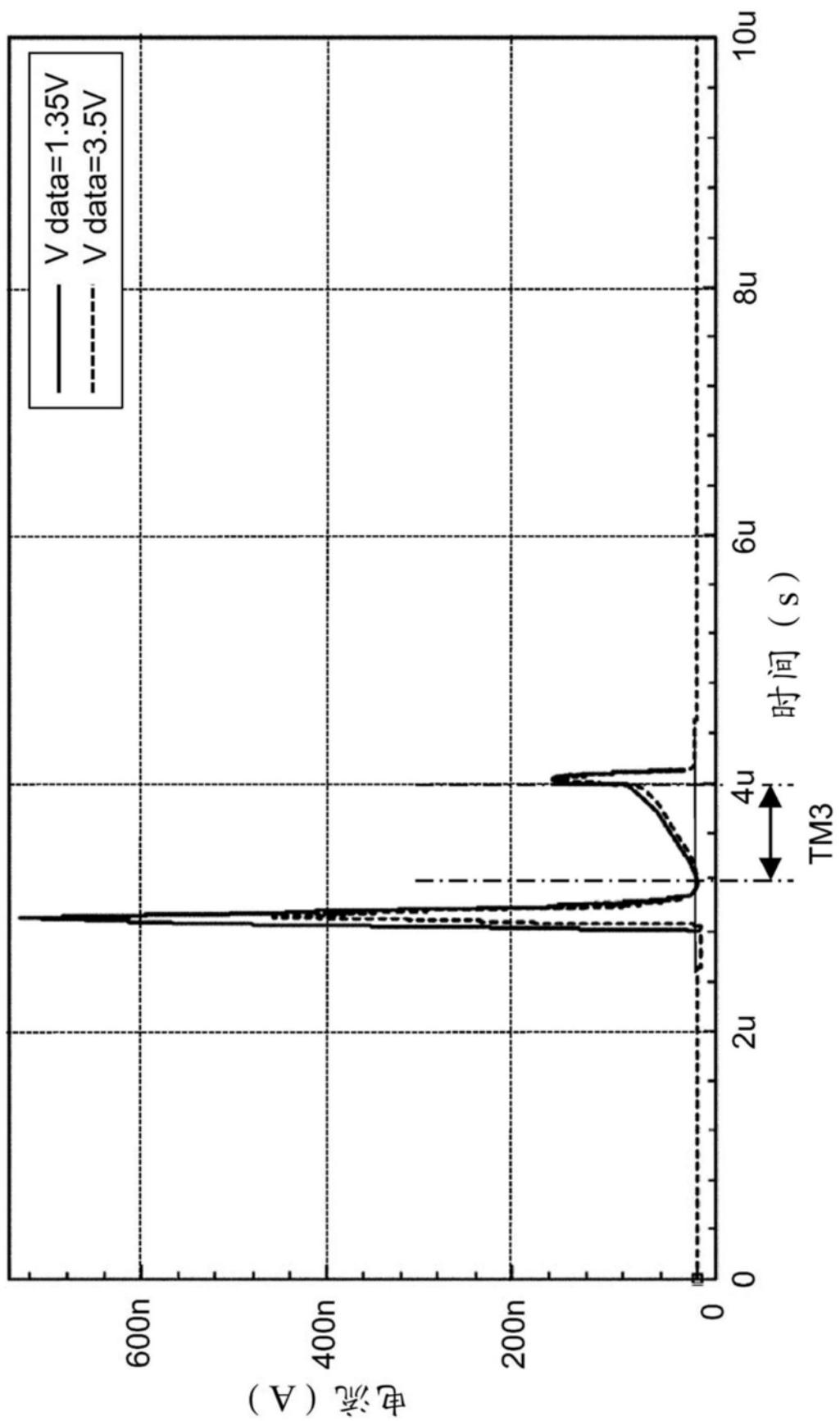


图13

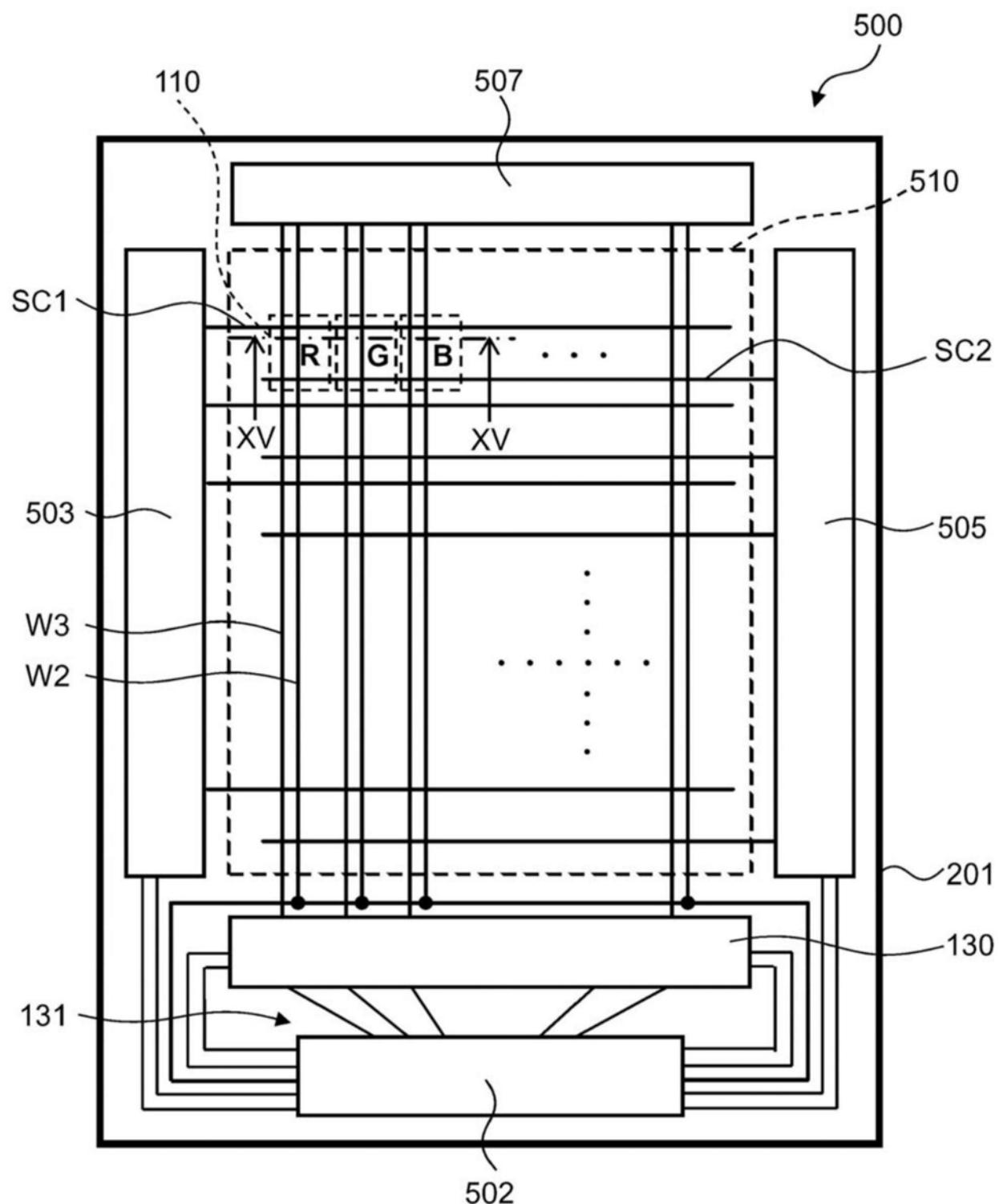


图14

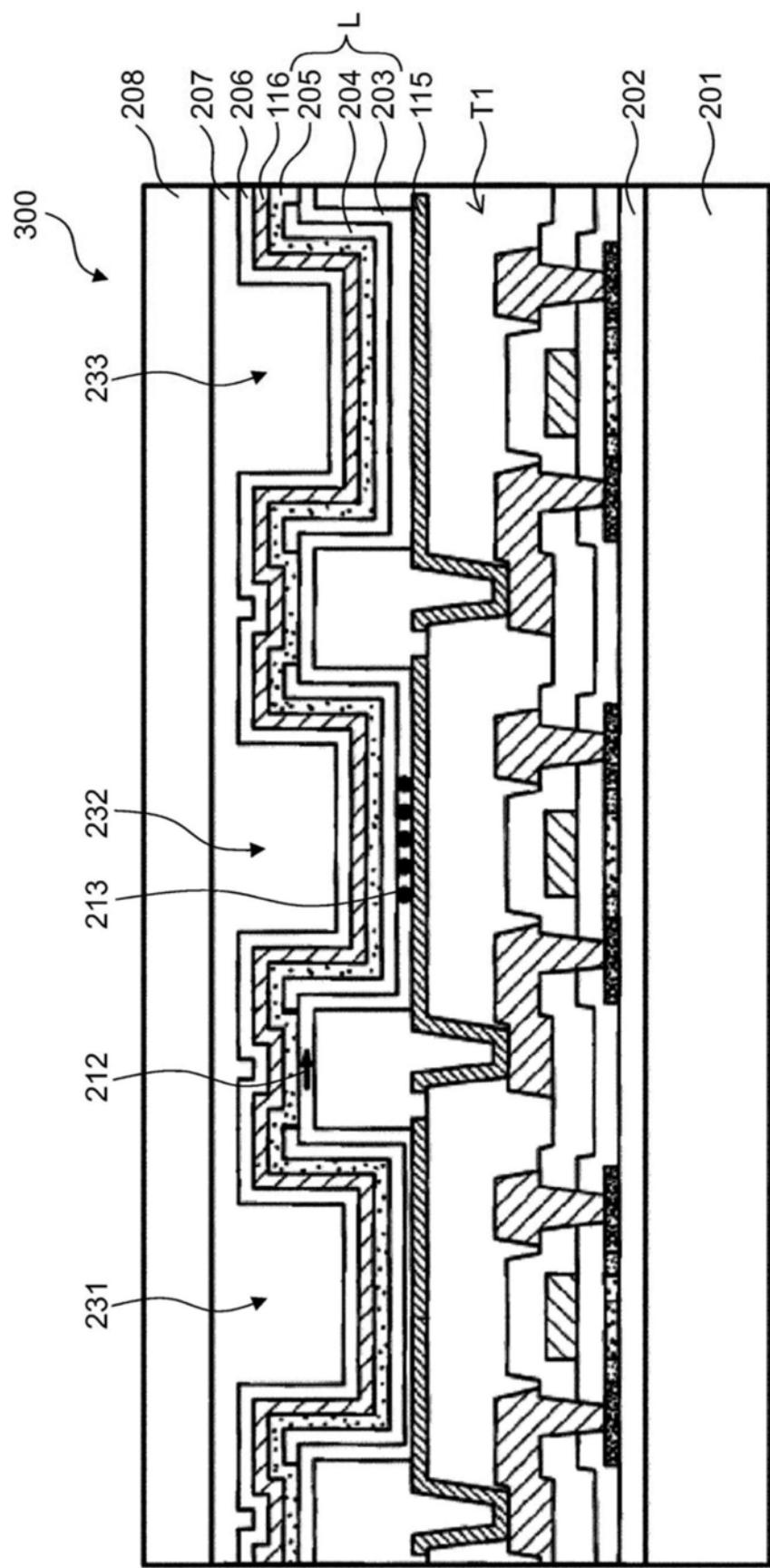


图15

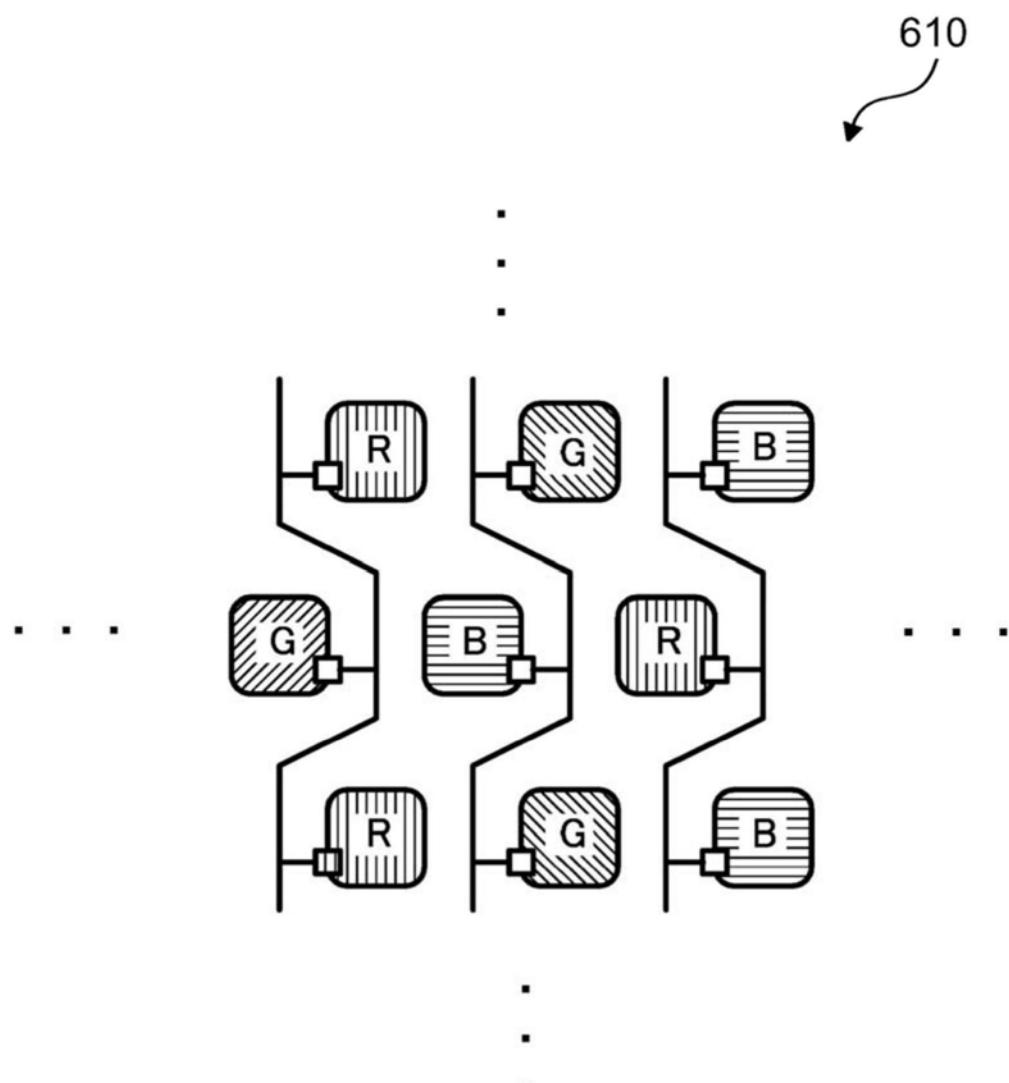


图16

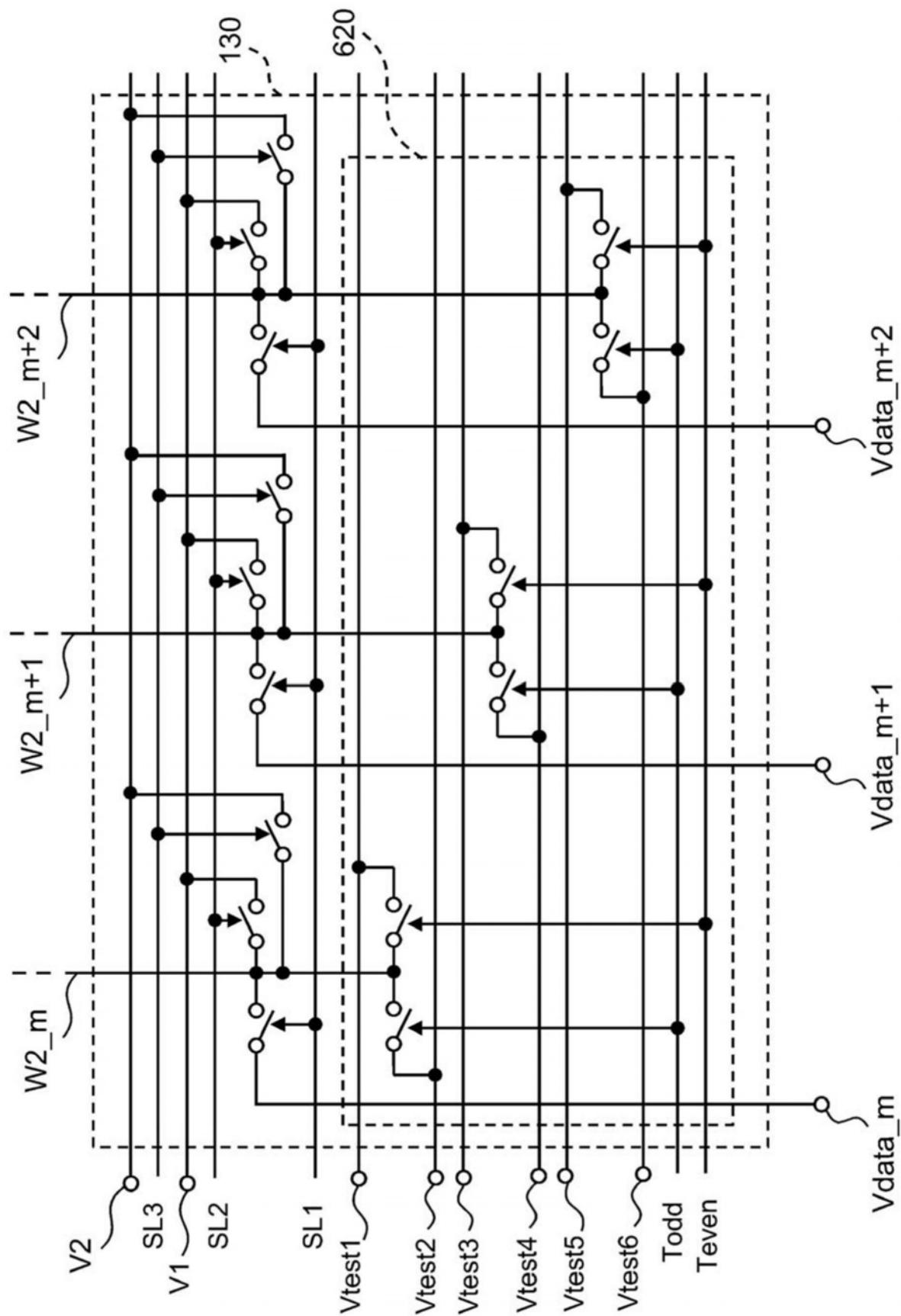


图17