

# 公告本

|      |           |
|------|-----------|
| 申請日期 | 91.3.20   |
| 案 號  | 91105329  |
| 類 別  | G09G 3/20 |

A4  
C4

(以上各欄由本局填註)

565818

## 發明專利說明書

|        |               |                                                                                                                                                                                                                                                                                                                                                                                                                  |
|--------|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 一、發明名稱 | 中 文           | 圖像顯示面板、圖像顯示裝置及圖像顯示方法                                                                                                                                                                                                                                                                                                                                                                                             |
|        | 英 文           | IMAGE DISPLAY PANEL, IMAGE DISPLAY APPARATUS AND IMAGE DISPLAY METHOD                                                                                                                                                                                                                                                                                                                                            |
| 二、發明人  | 姓 名           | 1.久保田 靖 YASUSHI KUBOTA<br>2.吉田 茂人 SHIGETO YOSHIDA<br>3.古川 浩之 HIROYUKI FURUKAWA<br>4.鷺尾 一 HAJIME WASHIO<br>5.吉田 育弘 YASUHIRO YOSHIDA                                                                                                                                                                                                                                                                               |
|        | 國 籍           | 1-5均日本 JAPAN                                                                                                                                                                                                                                                                                                                                                                                                     |
| 三、申請人  | 住、居所          | 1.日本國奈良縣櫻井市朝倉台西5-1093-267<br>5-1093-267, ASAKURADAINISHI SAKURAI-SHI NARA 633-0004, JAPAN<br>2.日本國三重縣名張市百合丘西2-207<br>2-207, YURIGAOKANISHI NABARI-SHI MIE 518-0482, JAPAN<br>3.日本國三重縣上野市朝屋214<br>214, CHOYA UENO-SHI MIE 518-0032, JAPAN<br>4.日本國奈良縣天理市櫛本町2613-1-1-107<br>2613-1-1-107, ICHINOMOTO-CHO TENRI-SHI NARA 632-0004, JAPAN<br>5.日本國奈良縣奈良市青山3-19-102<br>3-19-102, AOYAMA NARA-SHI NARA 630-8101, JAPAN |
|        | 姓 名<br>(名稱)   | 日商夏普股份有限公司<br>SHARP KABUSHIKI KAISHA                                                                                                                                                                                                                                                                                                                                                                             |
| 三、申請人  | 國 籍           | 日本 JAPAN                                                                                                                                                                                                                                                                                                                                                                                                         |
|        | 住、居所<br>(事務所) | 日本國大阪府大阪市阿倍野區長池町22番22號<br>22-22 NAGAIKE-CHO ABENO-KU OSAKA 545-8522, JAPAN                                                                                                                                                                                                                                                                                                                                       |
| 三、申請人  | 代 表 人 姓 名     | 町田 勝彦<br>KATSUHIKO MACHIDA                                                                                                                                                                                                                                                                                                                                                                                       |

(由本局填寫)

|           |
|-----------|
| 承辦人代碼：    |
| 大類：       |
| I P C 分類： |

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權  
日本 2001年04月16日 特願2001-117453 ☒有 ☐無主張優先權

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝

訂

線

## 五、發明說明 ( 1 )

### 發明之領域

本發明係關於一種配設於多數掃描信號線和多數資料信號線互相正交的方向，在上述兩信號線的各交叉部配置像素的矩陣列圖像顯示裝置，特別是關於一種將配線的驅動電路形成於和像素同一基板上而構成的驅動電路一體型圖像顯示裝置。

### 發明之背景

作為習知圖像顯示裝置之一，已知主動矩陣驅動方式的液晶顯示裝置。此液晶顯示裝置如圖23所示，具備像素陣列(ARY) 101、掃描信號線驅動電路(GD) 102、資料信號線驅動電路(SD) 103、定時信號產生電路(CTL) 104及影像信號處理電路(SIG) 105。

像素陣列101具備互相交叉的多數掃描信號線GL和多數資料信號線SL，與各掃描信號線GL和資料信號線SL的交點對應設置像素(PIX) 106。即，在以鄰接2條掃描信號線GL和鄰接2條資料信號線SL包圍的各區域設置各像素106，利用排列成矩陣狀的像素106構成顯示畫面。

掃描信號線驅動電路102與由定時信號產生電路104輸入的時鐘信號GCK等定時信號同步，依次選擇掃描信號線GL，藉由控制在像素106內的開關元件的開關，將寫入到各資料信號線SL的影像信號(資料)寫入到各像素106，同時起使寫入到各像素106的資料保持的作用。

資料信號線驅動電路103與由定時信號產生電路104輸入的時鐘信號SCK等定時信號同步，將由影像信號處理電路

## 五、發明說明 ( 2 )

105輸入的影像信號DAT抽樣，按照需要放大，起寫入到各資料信號線SL的作用。

圖23的各像素106如圖24所示，係由為開關元件的場效電晶體SW和像素電容(由液晶電容CL及按照需要所附加的輔助電容CST構成)所構成。在圖24，像素電容一方的電極透過電晶體SW的汲極及源極和資料信號線SL連接。電晶體SW的閘極連接於掃描信號線GL。此外，像素電容他方的電極連接於全部像素共同之共同電極線。而且，利用施加於各液晶電容CL的電壓調變液晶的透過率或反射率，供作顯示。

此外，近幾年為了液晶顯示裝置的小型化或高清晰度化、減低封裝成本等，開發出將像素陣列101和驅動電路102、103一體形成於同一基板上的技術。

在這種驅動電路一體型液晶顯示裝置，構成目前所廣泛使用的透過型液晶顯示裝置時，需要將為透明基板的石英基板或玻璃基板用於其基板。此外，在石英基板或玻璃基板上構成電路時，從基板耐熱性的觀點，使用以600°C以下的製造溫度可製造的多晶矽薄膜電晶體作為活性元件。

圖25為顯示這種驅動電路一體型液晶顯示裝置例之圖。上述液晶顯示裝置在同一基板(SUB) 107上形成像素陣列101、掃描信號線驅動電路102、資料信號線驅動電路103。此外，雖然在上述基板107上更備有預先充電電路(PC) 108，但其係由多晶矽薄膜電晶體所構成的資料信號線驅動電路103的驅動能力小，需要輔助寫入資料到資料信號線SL

## 五、發明說明( 3 )

時所設。

其次，就資料信號線的驅動方式加以說明，就類比方式的驅動方式而言，有類比點依次驅動方式、類比線依次驅動方式，就數位方式的驅動方式而言，有選擇器型驅動方式、R-DAC型驅動方式、C-DAC型驅動方式。

這些驅動方式中，關於類比線依次驅動方式、選擇器型驅動方式、R-DAC型驅動方式、C-DAC型驅動方式，要採用於驅動電路一體型液晶顯示裝置時，設計規則大，配置於基板上困難，與多灰度顯示對應困難或有顯示品質降低這種問題。

即，驅動電路一體型液晶顯示裝置如上述，雖然在電路中的半導體層使用多晶矽薄膜，但多晶矽比單晶矽在基板上的配置面積變大。

更詳細係在類比線依次驅動方式需要為了放大所輸入的影像信號的高精度放大器，但將多晶矽用於半導體材料而將此放大器形成高精度且小面積困難。

此外，在R-DAC型驅動方式、C-DAC型驅動方式雖然以電阻分割或電容分割的分壓產生為了進行多灰度顯示的基準電壓，但以多晶矽薄膜形成用於這些分壓機構的電阻或電容元件時，將這些元件形成小面積困難。此外，以多晶矽薄膜形成的電阻或電容特性偏差變大，不能得到如設計的分壓比，顯示品質降低。又，以將多晶矽用於半導體材料的元件構成驅動電路時，為了抑制因各元件特性偏差而顯示品質降低，需要只以邏輯元件構成驅動電路。

## 五、發明說明 ( 4 )

此外，選擇器型驅動方式係將由外部輸入的基準電壓根據影像信號以選擇電路連接於資料信號線SL的結構，因只以邏輯電路和轉移開關構成而在數位方式的驅動方式中具有最單純的電路結構。然而另一方面，在外部需要只與顯示灰度對應的基準電壓源，所以實際使用時，8至16灰度為界限，顯示灰度多時極為不利。

根據以上理由，在驅動電路一體型液晶顯示裝置要進行更多灰度顯示時，不採用類比線依次驅動方式、選擇器型驅動方式、R-DAC型驅動方式、C-DAC型驅動方式，最普遍使用類比點依次驅動方式。

此處，就類比點依次驅動方式的資料信號線驅動電路加以說明。在類比點依次驅動方式的資料信號線驅動電路，如圖26所示，將所輸入的影像信號DAT藉由使其與構成移位暫存器的正反器的各級FF的輸出脈衝同步開關抽樣電路AS，寫入到資料信號線SL。

即，在類比點依次驅動方式的資料信號線驅動電路，因只是將由外部輸入的影像信號DAT轉移到資料信號線而其電路結構極為單純，可適用於驅動電路一體型液晶顯示裝置，同時不使顯示品質降低而可多灰度顯示。

然而，在類比點依次驅動方式的資料信號線驅動電路，需要在外部具備驅動能力高的類比影像信號輸出電路，有作為系統的消耗電力變大，同時成本也大幅上升的問題。

再者，上述類比點依次驅動方式的驅動電路未具備數位介面。因此，即使液晶顯示裝置為數位信號的輸入所驅

## 五、發明說明 ( 5 )

動，在像素陣列和驅動電路形成於同一基板上而成的顯示面板外面也需要具備D/A（數位/類比）變換電路，進一步引起成本增高。

此處，作為具備數位介面的驅動方式且將多晶矽用於半導體材料的情況亦可高顯示品質的多灰度顯示，消耗電力亦小的驅動方式，有使用仿真灰度處理的驅動方式。

此處，將使用仿真灰度處理的習知驅動電路結構例顯示於圖27。在使用仿真灰度處理的資料信號線驅動電路，如圖27所示，所輸入的數位影像信號DAT使其與構成移位暫存器的正反器的各級FF的輸出脈衝同步取入到鎖存器LAT。然後，利用解碼電路DEC解譯取入的影像信號，對於被解譯的影像信號各線進行仿真灰度處理。

此處，簡單說明圖27的結構的仿真灰度處理如下。此處的仿真灰度處理係使固定的雜訊圖案與圖像資料重疊後，藉由捨去低位位元，以低位元的驅動電路仿真地顯示更多位元的圖像，在仿真灰度處理中也是結構最簡單者之一。在高精細的圖像顯示裝置方面，仿真地增加灰度數的手法因畫質劣化極小而影響大多不成為問題。

圖27的結構係輸出到各資料信號線的各影像信號以加法器ADDER加上所輸入的影像信號DAT和記憶於記憶體ROM的固定雜訊圖案，以例外處理電路OFP進行溢流(overflow)時等的例外處理後，以量化電路QNT捨去低位位元。如此一來，仿真灰度處理過的影像信號將與該影像信號對應的基準電壓VREF以選擇電路SEL連接於資料信號線SL。

## 五、發明說明 ( 6 )

如以上，使用仿真灰度處理的驅動電路具備數位介面，同時並且將多晶矽用於半導體材料時亦可高顯示品質的多灰度顯示，消耗電力亦比較小。

然而，由於各資料信號線設有關於仿真灰度處理的結構，即加法器 ADDER、例外處理電路 OFP、量化電路 QNT，所以在將像素陣列和驅動電路形成於同一基板上的驅動電路一體型顯示裝置方面，驅動電路結構成為極複雜。因此，以將多晶矽用於半導體材料的元件構成驅動電路時，驅動電路尺寸變成過大，有實際的製造困難這種問題。

### 發明之概述

本發明之目的在於在使用仿真灰度處理的驅動電路方面，提供一種以其電路結構為簡單結構，將像素陣列和驅動電路形成於同一基板上的驅動電路一體型圖像顯示面板及圖像顯示裝置。

本發明之圖像顯示面板為了達成上述目的，係在同一基板上具有由顯示圖像的多數像素構成的像素陣列和供應影像信號給該像素陣列的資料信號線驅動電路，上述資料信號線驅動電路驅動輸出影像信號到像素陣列上的像素的 $n$ 條資料信號線，同時具備 $m$ 級仿真灰度處理機構：對於輸出到各資料信號線的影像信號施以仿真灰度處理，比資料信號線數少，各仿真灰度處理機構對於資料信號線輸出各 $m$ 線被仿真灰度處理過的影像信號。

上述圖像顯示面板以仿真灰度處理機構為比資料信號線

## 五、發明說明 ( 7 )

條數( $n$ 條)少的 $m$ 級，對於輸出到多數不同資料信號線的影像信號使仿真灰度處理機構共同化，可簡化資料信號線驅動電路結構，以可適用於驅動電路一體型圖像顯示面板的簡單電路結構可多灰度顯示。

此外，在仿真灰度處理機構，關於1線分的影像信號的仿真灰度處理時間通常比關於1線分的影像信號輸入的時間長，但對於資料信號線輸出各 $m$ 線被仿真灰度處理過的影像信號，各仿真灰度處理機構在1線分的影像信號的仿真灰度處理可確保影像信號輸入周期 $m$ 倍時間的處理時間。

本發明之另外其他目的、特徵及優點根據以下所示之記載當可充分了解。此外，本發明之效益根據參考附圖的以下說明當可明白。

### 附圖之簡單說明

圖1顯示本發明一實施形態，係顯示圖像顯示裝置的資料信號線驅動電路結構例的電路圖。

圖2為顯示上述圖像顯示裝置結構例的方塊圖。

圖3為顯示圖1所示的資料信號線驅動電路動作一部分的定時圖。

圖4為顯示圖1所示的資料信號線驅動電路動作一部分的定時圖。

圖5為顯示關於本發明的圖像顯示裝置的資料信號線驅動電路其他結構例的電路圖。

圖6為顯示關於本發明的圖像顯示裝置的資料信號線驅動電路另外其他結構例的電路圖。

## 五、發明說明 ( 8 )

圖 7 為顯示圖 6 所示的資料信號線驅動電路動作的定時圖。

圖 8 為顯示圖 1、圖 5、圖 6 所示的資料信號線驅動電路的仿真灰度處理電路結構例的方塊圖。

圖 9 為顯示上述仿真灰度處理電路處理圖像例的說明圖。

圖 10 為顯示關於本發明的圖像顯示裝置的資料信號線驅動電路另外其他結構例的電路圖。

圖 11 為在關於本發明的圖像顯示裝置的資料信號線驅動電路顯示第一方塊另外其他結構例的電路圖。

圖 12 為顯示上述仿真灰度處理電路的固定圖案例的說明圖。

圖 13 為顯示上述仿真灰度處理電路的固定圖案他例的說明圖。

圖 14 為顯示關於本發明的圖像顯示裝置的 DA 變換部結構例的電路圖。

圖 15 為顯示上述 DA 變換部的基準電壓源產生部例的電路圖。

圖 16 為顯示上述 DA 變換部的基準電壓源產生部他例的電路圖。

圖 17(a) 為在關於本發明的圖像顯示裝置顯示仿真灰度處理電路在接通時的顯示的說明圖，圖 17(b) 為在關於本發明的圖像顯示裝置顯示仿真灰度處理電路在斷開時的顯示的說明圖。

圖 18 為在關於本發明的圖像顯示裝置顯示可通/斷切換仿

## 五、發明說明( 9 )

真灰度處理的仿真灰度處理電路例的方塊圖。

圖 19 為顯示關於本發明的圖像顯示裝置的資料信號線驅動電路另外其他結構例的電路圖。

圖 20 為顯示關於本發明的圖像顯示裝置的資料信號線驅動電路另外其他結構例的電路圖。

圖 21 為顯示構成關於本發明的圖像顯示裝置的多晶矽薄膜電晶體構造例的截面圖。

圖 22(a)~圖 22(k) 為顯示圖 21 所示的多晶矽薄膜電晶體製程例之圖。

圖 23 為顯示習知圖像顯示裝置結構例的方塊圖。

圖 24 為顯示上述習知圖像顯示裝置的像素內部構造例的電路圖。

圖 25 為在習知圖像顯示裝置顯示作為驅動電路一體型的圖像顯示裝置結構例的方塊圖。

圖 26 為顯示採用類比點依次方式的習知資料信號線驅動電路例的電路圖。

圖 27 為顯示適用仿真灰度處理的習知資料信號線驅動電路例的電路圖。

### 具體實例之說明

茲就本發明一實施例根據附圖說明如下。

圖 2 顯示關於本實施形態的圖像顯示裝置結構例。又，在關於本發明的圖像顯示裝置不特別限定其顯示方式。即，若是對於像素配置成矩陣狀而成的像素陣列利用資料信號線驅動電路輸出影像信號者，則可將本發明適用於液晶顯

## 五、發明說明 ( 10 )

示裝置、電漿顯示裝置、EL顯示裝置等。

上述圖像顯示裝置如圖2所示，具備像素陣列(ARY) 1、資料信號線驅動電路(SD) 2、掃描信號線驅動電路(GD) 3、產生定時信號的定時電路(CTL) 4及產生影像信號的影像信號電路(SIG) 5。

像素陣列1、資料信號線驅動電路2及掃描信號線驅動電路3形成於同一基板(SUB) 6上。此外，像素陣列1以資料信號線SL...、掃描信號線GL...及像素(PIX) 7...構成。資料信號線SL...為資料信號線驅動電路2所驅動。掃描信號線GL...和資料信號線SL...正交配置，為掃描信號線驅動電路3所驅動。而且，像素7...與資料信號線SL...及掃描信號線GL...的各交叉部對應而配置成矩陣狀。

定時電路4接收輸入控制信號TIN的輸入，輸出起始信號SST及時鐘信號SCK到資料信號線驅動電路2，輸出起始信號GST、時鐘信號GCK及脈衝寬度控制信號GEN到掃描信號線驅動電路3。影像信號電路5接收輸入影像信號DIN的輸入，輸出影像信號DAT到資料信號線驅動電路2。

其次，將資料信號線驅動電路2的具體結構例顯示於圖1。資料信號線驅動電路2如圖1所示，功能上分成第一方塊8和第二方塊9。第一方塊8係對所輸入的數位影像信號DAT進行仿真灰度處理的功能部。第二方塊9係輸出仿真灰度處理過的影像信號到資料信號線SL...的功能部。此外，給與第二方塊的時鐘SCK2頻率比給與第一方塊的時鐘SCK1頻率小。此外，資料信號線驅動電路2驅動n條資料信號線，但

## 五、發明說明 ( 11 )

在圖1的結構，為簡化說明而以資料信號線條數為16條。

第一方塊8具備移位暫存器10、鎖存電路11、平行化電路12及仿真灰度處理電路13。移位暫存器10具有 $m$  ( $m < n$ )級移位暫存器部14...。同樣地，鎖存電路11具有 $m$ 級鎖存部15...，平行化電路12具有 $m$ 級平行化部16...，仿真灰度處理電路13具有 $m$ 級仿真灰度處理部17...。即，第一方塊8成為下述結構：具備串聯排列移位暫存器部14、鎖存部15、平行化部16、仿真灰度處理部17的 $m$ 級處理線。

在上述第一方塊8，所輸入的數位影像信號DAT與移位暫存器10的移位暫存器部14...的各輸出同步被依次取入到鎖存電路11的鎖存部15...，為平行化電路12所多相化。而且，仿真灰度處理電路13將被多相化的數位影像信號藉由用低頻處理變換成比所輸入的影像信號少的位元數的信號。

參考圖3的定時圖說明此處理如下。首先，輸入第一時鐘信號SCK1及第一起始信號SST1到移位暫存器10。此處，第一起始時鐘信號SCK1的頻率為第一起始信號SST1的頻率 $m$ 倍。即，在移位暫存器10將第一起始信號SST1的接通脈衝根據第一時鐘信號SCK1的時鐘脈衝在 $m$ 級移位暫存器部14依次移位。又，關於第一起始信號SST1，若形成從最後級移位暫存器部14重複輸入到初級移位暫存器部14的結構，則也可以形成只給與最被的接通脈衝的結構。

藉此，上述移位暫存器10的各移位暫存器部14係第一時鐘信號SCK1的每一脈衝依次輸出接通信號，在鎖存電路11

## 五、發明說明 ( 12 )

的各鎖存部15如圖3的LAT 1-1至LAT 1-4所示，與此輸出同步依次取入影像信號DAT，預定期間保持該信號。又，在圖3，DAT 1~DAT 16表示輸出到16條資料信號線各線的影像信號。

輸入由移位暫存器10的最後級所輸出的第一起始信號SST1到平行化電路12，藉此在平行化電路12如圖3的PRL 1~PRL 4所示，將保持於鎖存部15...的影像信號DAT一併取入到平行化部16...。

如圖3的BDE 1~BDE 4所示，從各平行化部16...輸入影像信號DAT到仿真灰度處理電路13的各仿真灰度處理部17...，對該影像信號DAT施以仿真灰度處理。此處，關於1線分的影像信號的仿真灰度處理對於1線分的影像信號輸入需要更多的時間。然而，在上述資料信號線驅動電路2的結構，如從圖3亦可明白，取入信號到仿真灰度處理部17係時鐘信號SCK1的輸入脈衝的每4周期產生。因此，各仿真灰度處理部17...不會降低資料信號線驅動電路2的動作頻率，可充分確保關於仿真灰度處理的時間。

其次，第二方塊9具備移位暫存器18、鎖存電路19、DA(數位/類比)變換電路20及輸出電路21。移位暫存器18具有n/m級移位暫存器部22...。此外，鎖存電路19具有n級鎖存部23...，DA變換電路20具有n級DA變換部24，輸出電路21具有n級輸出部25...。即，第二方塊9成為下述結構：具備n/m級移位暫存器部14，在該移位暫存器部14的各級具備串聯排列鎖存部23、DA變換部24、輸出部25的m級處理線。

## 五、發明說明 ( 13 )

茲參考圖4的定時圖說明上述第二方塊9的處理如下。又，在第二方塊9的處理係對於在第一方塊8的處理結束的影像信號DAT所實施。因此，圖4合併顯示在圖3所示的第一時鐘信號SCK 1、第一起始信號SST 1及在仿真灰度處理部17...的處理BDE 1~BDE 4，以便了解從第一方塊8到第二方塊9的處理流程。

首先，輸入第二時鐘信號SCK 2及第二起始信號SST 2到移位暫存器18。此處，第二時鐘信號SCK 2的頻率為第二起始信號SST 2的頻率的 $n/m$ 倍。即，在移位暫存器18將第二起始信號SST 2的接通脈衝根據第二時鐘信號SCK 2的時鐘脈衝在 $n/m$ 級移位暫存器部22依次移位。又，關於第二起始信號SST 2，若形成從最後級移位暫存器部22重複輸入到初級移位暫存器部22的結構，則也可以形成只給與最初的接通脈衝的結構。

藉此，上述移位暫存器18的各移位暫存器部22係第二時鐘信號SCK 2的每一脈衝依次輸出接通信號。此外，由於在各移位暫存器部22分別連接 $m$ 級鎖存部23（參考圖1），所以從第一方塊8的仿真灰度處理電路13同時取入影像信號DAT到連接於同一移位暫存器部22的鎖存部23...。

具體而言， $m=4$ 、 $n=16$ 的情況，在初級移位暫存器部22輸出接通信號的時點，在第1~4級鎖存部23取入輸出到第1~4條資料信號線的影像信號DAT 1~4（參考圖4的LAT 2-1~2-4）。同樣地，在第二級移位暫存器部22輸出接通信號的時點，在第5~8級鎖存部23取入輸出到第5~8條資料信號

## 五、發明說明 ( 14 )

線的影像信號 DAT 5~8，在第三級移位暫存器部 22 輸出接通信號的時點，在第 9~12 級鎖存部 23 取入輸出到第 9~12 條資料信號線的影像信號 DAT 9~12，在最後級移位暫存器部 22 輸出接通信號的時點，在第 13~16 級鎖存部 23 取入輸出到第 13~16 條資料信號線的影像信號 DAT 13~16。

被取入到上述鎖存電路 19 的影像資料 DAT 對於 DA 變換電路 20、輸出電路 21 每 m 級分一併被傳送，在 DA 變換電路 20 的各 DA 變換部 24 變換成為了驅動液晶的類比信號，透過輸出電路 21 的各輸出部 25 輸出到各資料信號線 SL。

此處，第一時鐘信號 SCK 1 比第二時鐘信號 SCK 2 頻率高，藉由以第一時鐘信號 SCK 1 的頻率為第二時鐘信號 SCK 2 的頻率的整數倍，如圖 1 所示，可簡化第一方塊 8 的輸出和第二方塊 9 的輸入的關係，所以電路結構成為容易。即，可使第一方塊 8 的 1 個輸出連接於第二方塊 9 的多數輸入。

此外，如從圖 4 亦可明白，第二時鐘信號 SCK 2 的頻率和第一起始信號 SST 1 的頻率相同，使用來自移位暫存器 10 最後級的第一起始信號 SST 1 的輸出可產生第二時鐘信號 SCK 2。藉此，無需從外部輸入第二時鐘信號 SCK 2。此如圖 1，以第一時鐘信號 SCK 1 的頻率為第二時鐘信號 SCK 2 的頻率的整數倍時，可容易實現。

此外，作為上述圖 1 的結構的變形例，亦可使用圖 5 所示的結構的資料信號線驅動電路 2'。在圖 5 的資料信號線驅動電路 2'，關於和圖 1 所示的資料信號線驅動電路 2 同一結構，附上同上構件號碼，省略其說明。

## 五、發明說明 ( 15 )

資料信號線驅動電路2'功能上分成第一方塊8'和第二方塊9'。第一方塊8'具備移位暫存器10、鎖存電路11、平行化電路12、仿真灰度處理電路13及DA變換電路26。第二方塊9'具備移位暫存器18及輸出電路27。

即，圖5的結構對於圖1的結構，DA變換電路的配置位置不同，在此資料信號線驅動電路2'，所輸入的數位影像信號DAT與移位暫存器10的各輸出同步被取入到鎖存電路11，為平行化電路12所多相化。仿真灰度處理電路13將被多相化的影像信號DAT藉由用低頻處理變換成比所輸入的影像信號少的位元數的信號。

為仿真灰度處理電路13所變換的影像信號DAT用DA變換電路26變換成為了驅動液晶的類比影像信號後，透過與移位暫存器18的各輸出同步動作的輸出電路27輸出到資料信號線SL。

此處，圖1所示的結構的資料信號線驅動電路2和圖5所以的結構的資料信號線驅動電路2'分別有如下所示的優點。即，在資料信號線驅動電路2，對於以仿真灰度處理電路13施以仿真灰度處理的影像信號DAT以鎖存電路19鎖存後，在傳送到輸出電路21前的階段進行D/A變換。因此，到即將輸出到資料信號線SL之前，影像資料被當作數位信號處理，難以受到雜訊或微妙定時偏差的影響。

另一方面，在資料信號線驅動電路2'，對於以仿真灰度處理電路13施以仿真灰度處理的影像信號DAT在該仿真灰度處理之後不久進行D/A變換。因此，比資料信號線驅動電

## 五、發明說明 ( 16 )

路2容易受到雜訊或微妙定時偏差的影響，但與各線(n級)需要DA變換部24的資料信號線驅動電路2結構相比，DA變換部24數量m級即可，可簡化電路結構。在資料信號線驅動電路2及2'，DA變換部24的電路結構可由移位暫存器、反相器或反及(NAND)等簡單的閘及類比開關構成，可非常單純且密集地形成DA變換部24本身。

此外，作為資料信號線驅動電路另外其他的變形例，亦可思考如圖6所示的結構。在圖6的資料信號線驅動電路2''，關於和圖1所示的資料信號線驅動電路2同一結構，附上同一構件號碼，省略其說明。

資料信號線驅動電路2''功能上分成第一方塊28和第二方塊29。第一方塊28具備移位暫存器10、鎖存電路11及仿真灰度處理電路13。第二方塊29具備移位暫存器30、鎖存電路19、DA變換電路20及輸出電路21。

在第一方塊28，移位暫存器10、鎖存電路11的動作和資料信號線驅動電路2的第一方塊8相同。然而，在第一方塊28省略平行化電路12，所以輸入影像信號資料DAT到仿真灰度處理電路13的各仿真灰度處理部17...如圖7的定時圖所示，成為第一時鐘信號SCK 1的每一脈衝錯離(圖7的BDE 1~BDE 4)。

此外，在第二方塊28，移位暫存器30結構和資料信號線驅動電路2的移位暫存器10結構不同，移位暫存器部31級數成為n級，而不是n/m級。此外，輸入到移位暫存器30的第二時鐘信號SCK 2為和第一時鐘信號SCK 1相同頻率。

## 五、發明說明 ( 17 )

因此，在第二方塊28，在鎖存電路19的各鎖存部23根據第二時鐘信號SCK 2每一線取入被仿真灰度處理過的影像信號DAT (圖7的LAT 2-1~LAT 2-16)。此外，雖然在圖7的定時圖圖示為略，但DA變換電路20、輸出電路21的處理也根據第二時鐘信號SCK 2每一線被實施。

又，在上述圖6的資料信號線驅動電路2''，DA變換電路20和圖1的結構同樣在鎖存電路19下游(關於影像信號處理流程，以到資料信號線驅動電路的輸入側為上游，以輸出側為下游)以n級設置，但也可以如圖5的結構，形成在仿真灰度處理電路13正後面以m級設置DA變換電路26的結構。

此處，根據上述圖1或圖5的結構(第一結構)，由於移位暫存器18的移位暫存器部22各級與多數資料信號線SL (m條)對應，所以可以移位暫存器部22級數為資料信號線條數(n條)的 $1/m$ ，可縮小資料信號線驅動電路2或2'的規模。此外，給與移位暫存器18的時鐘信號SCK 2頻率成為給與移位暫存器10的時鐘信號SCK 1頻率的 $1/m$ ，所以在鎖存電路19(或輸出電路27)可長久取得輸出資料到資料信號線SL的時間。

此外，根據上述圖6的結構(第二結構)，藉由使用來自移位暫存器30的多數輸出信號的和，在鎖存電路19可長久取得輸出資料到資料信號線SL的時間。此外，此結構作為控制移位暫存器30的第二時鐘信號SCK 2，可使用和控制移位暫存器10的第一時鐘信號SCK 1相同的信號，所以不需要產生新信號的電路。再者，由於連續進行輸出資料到資料信

## 五、發明說明 ( 18 )

號線SL，所以有下述優點：一併被輸出多數資料時，難以產生所擔心的各方塊的邊界(顯示上的缺陷)。

在上述資料信號線驅動電路，就仿真灰度處理電路13的結構而言，雖然可適用各種結構，但此處作為其例，就圖8所示的結構加以說明。此係使固定雜訊圖案(noise pattern)與圖像資料重疊後，藉由捨去低位位元，以低位元的驅動電路仿真地顯示多位元的圖像，在仿真灰度處理中也是結構最簡單者之一。在高精細圖像顯示裝置方面，仿真地增加灰度數的手法因畫質劣化極小而影響大多不成為問題。

在圖8，對於所輸入的影像信號DATI利用記憶體控制電路(MCTL) 33讀出記憶於記憶體(ROM) 32的固定雜訊圖案ND，以加法器(ADDER) 34加上。影像信號DATI和固定雜訊圖案ND的加資料以例外處理電路(OFP) 35進行溢流(overflow)時等的例外處理後，以量化電路(QNT) 36捨去低位位元，得到位元數被降低的影像信號DATO。如此以非常簡單的結構可實現仿真灰度處理就是此方式的特徵。

圖9顯示此時的圖像顯示例。合成本來圖像(原圖像)和固定雜訊圖案的合成圖像雖然品質比原圖像降低，但比只以低灰度顯示原圖像的情況，清晰度變高。

在上述仿真灰度處理電路13，使其記憶於ROM 32的固定雜訊圖案由顯示品質之點，最好遍於畫面全體最佳化，但這種情況，一方面有記憶體的資料量變大的問題。於是，將與影像資料重疊的固定雜訊圖案作為由重複某一定大小(例如縱和橫分別16像素等)圖案資料所得到的固定雜訊圖

## 五、發明說明 ( 19 )

案亦有效。

此時，以圖案資料的周期(水平方向的周期)為用上述平行化電路12平行化的影像信號DAT的周期的整數倍(即使圖案資料的資料信號線排列方向的寬度相當於m的整數倍的線數)，仿真灰度處理電路13的結構就非常簡單。

例如如圖10所示，假設以圖案資料的周期為16像素，以第一方塊8的輸出數(影像信號的平行化周期)為4，則從記憶體32為記憶體控制電路33所讀出的圖案資料信號中，只輸入一定的信號到仿真灰度處理電路13的各仿真灰度處理部17的各加法器34，無需切換連接關係。

若顯示更具體之例，則如圖11，在仿真灰度處理電路13中的4個加法器34-1~34-4連接分別對應的記憶體(ROM 1~4)32-1~32-4，使各記憶體32-1~32-4只記憶各加法器34-1~34-4使用的圖案資料。藉由這種結構，不會增加記憶體的資料量，可使記憶體32和加法器34的連接單純化。

如在上述圖10、圖11說明，藉由重複某一定大小的圖案資料產生固定雜訊圖案時，可減少記憶體的資料量。然而，此方法容易看見與重複間距對應的豎條紋或方塊條紋(仿真圖案)，由顯示品質之點來看，在時不理想。

於是，如圖12，固定雜訊圖案的各垂直周期在水平方向僅一定量移動構成固定雜訊圖案的圖案資料，可抑制顯示品質的劣化。此外，如圖13所示，藉由以水平方向的移動量為圖案資料的 $1/k$  ( $k$ 為2以上的整數：圖13為 $k=2$ 的情況)周期，可容易控制來自記憶體的讀出定時(切換開始讀出位

## 五、發明說明 ( 20 )

址)，可簡化仿真灰度處理電路13的結構。

此外，移動構成固定雜訊圖案的圖案資料也可以每一定幀周期進行，而不是固定雜訊圖案的各垂直方向周期。這種情況也是在連續幀方面，可避免同一處的同一圖案連續存在，難以認識由與影像信號重疊的圖案資料信號所產生的方塊狀仿真圖案，所以可提高顯示品質。

此外，關於移動圖案資料的周期，作為每一幀期間時，同一固定圖案的連續最短，要難以認識方塊狀仿真圖案，效果最高。但是，以移動固定圖案資料的周期為每二幀期間時，難以認識仿真圖案需提高顯示品質，同時與液晶的交流驅動對應，抵銷施加於液晶的電壓的DC成分，所以可抑制液晶材料的劣化，對提高顯示裝置的可靠性有效。

此外，這種情況也藉由以水平方向的移動量為圖案資料的 $1/k$  ( $k$ 為2以上的整數：圖13為 $k=2$ 的情況)周期，可容易控制來自記憶體讀出定時(切換開始讀出位址)，可簡化仿真灰度處理電路13的結構。

再者，要進一步抑制仿真圖案的認識而使顯示品質提高，每一定幀周期使與影像信號重疊的圖案資料變化亦可。

即，每一定幀周期在水平方向移動與影像信號重疊的圖案資料的情況，有認識方塊狀仿真圖案移動的可能性，但藉由使用每幀完全不同的圖案資料，就更加難以認識方塊狀仿真圖案，顯示品質更進一步提高。

當然，關於移動圖案資料的周期，作為每一幀期間時，

## 五、發明說明 ( 21 )

在難以認識方塊狀仿真圖案上效果最高，作為每二幀期間時，可同時謀求顯示品質提高和顯示裝置可靠性提高。

此外，每一定幀周期使與影像信號重疊的圖案資料變化的情況，藉由將與影像信號重疊的圖案資料以一定周期重複同一資料，可限制圖案資料的種類，可減少儲存圖案資料的記憶機構容量。

其次，就DA變換電路的結構加以說明。關於DA變換電路的結構，雖然可用以往所提出的各種方式，但要將本發明的優點發揮到最大限度，最好是從多數基準電壓源選擇與顯示灰度對應的電壓而輸出的選擇器型DA變換電路。

此選擇器型DA變換電路如圖14所示，係根據將4位元的數位影像信號DAT利用解碼器37解碼的信號控制多數(圖為16條)基準電壓線VREF和輸出線(圖為資料信號線SL)間的開關38...，選擇一個基準電壓。如此，上述DA變換電路僅由為邏輯電路的解碼器及為轉移開的開關所構成。

因此，即使將多晶矽用於半導體材料而製作上述DA變換電路，也幾乎不會受到特性偏差或特性變動等影響，可實現高品質的圖像顯示。此外，沒有穩態電流流動的路徑，可實現低耗電的資料信號線驅動電路及圖像顯示裝置。

此處，多數基準電壓源VREF可以由外部直接輸入，但為了簡化外部電源電路，也可以在資料信號線驅動電路內部產生。例如圖15所示之例可由高電壓側電源VCC和低電壓側電源VEE的2條外部電源產生16位準的基準電源。此外，圖16之例係由5條外部電源V0~V4產生16位準的基準電源。

## 五、發明說明 ( 22 )

這種基準電源產生部若資料信號線驅動電路的各線設置，則因特性偏差等而有時會導致縱方向的條紋等顯示不良。因此，希望形成資料信號線驅動電路全體具備一個基準電源產生部的結構。

上述仿真灰度處理在比資料信號線驅動電路的輸出部能力進行多灰度(多位元)的圖像顯示時有效。另一方面，原圖像的灰度少時等沒有其優點，不進行仿真灰度處理在顯示品質之點、耗電之點都理想。此外，其他在電池驅動圖像顯示裝置時以耗電少的無仿真灰度處理驅動等按照使用環境等也可考慮分開使用。

因此，在關於本實施形態的圖像顯示裝置，可切換仿真灰度處理電路動作的接通/斷開由顯示品質和耗電的觀點極有效。圖17(a)及圖17(b)為分別顯示使仿真灰度處理電路動作時及不使其動作時的圖像顯示情況之圖。

此外，圖18為顯示使仿真灰度處理電路動作可接通/斷開的情況的結構之圖。上述仿真灰度處理電路係下述結構：在加法器34前和量化電路36之前分別設置開關39、40，以仿真灰度處理電路為非動作時，根據控制信號BC切換開關39、40，使加法器34和例外處理電路35走旁路。

就上述開關39、40的切換方法而言，如圖19，由外部輸入控制信號BC，藉此直接控制開關39、40的方法亦可，此外如圖20，以影像信號DAT為基準，自動動換亦可。

即，如圖20的結構，以影像信號DAT為基準，自動切換仿真灰度處理電路動作的情況，例如可思考在影像資料監

## 五、發明說明 ( 23 )

視部(BDT) 41監視影像信號DAT的低位位元(以量化電路捨去的位元)，經過一幀期間在低位位元若無資料，則在下一幀影像資料監視部41輸出為了以仿真灰度處理電路為非動作的控制信號等。

以上說明的關於本實施形態的圖像顯示裝置在以多晶矽薄膜電晶體構成資料信號線驅動電路的活性元件時有效。

圖21顯示在上述圖像顯示裝置所使用的多晶矽薄膜電晶體的結構例。圖21的多晶矽薄膜電晶體係以絕緣性基板42上的多晶矽薄膜43為活性層的正向交錯(stagger)(頂閘)構造者，但本發明並不限於此，也可以是反向交錯構造等其他構造者。

藉由使用如上述的多晶矽薄膜電晶體，可在和像素陣列同一基板上以大致同一製程構成具有實用性驅動能力的資料信號線驅動電路及掃描信號線驅動電路。

此外，一般多晶矽薄膜電晶體與單晶矽電晶體(MOS電晶體)相比，特性偏差大且歷時變化量也大。再者，元件的驅動電壓高，尺寸或設計規則也大，所以構成複雜的電路，佔有面積就變大，同時耗電的增加也不能忽視。因此，使用上述單純仿真灰度處理電路實現多灰度顯示的優點極大。

以下，就以攝氏600℃以下形成上述多晶矽薄膜電晶體時的製程，參考圖22(a)至圖22(k)加簡單說明。

首先，在玻璃基板44(參考圖22(a))上沉積非晶矽薄膜45(參考圖22(b))，照射準分子雷射(excimer laser)於此非晶矽

## 五、發明說明 ( 24 )

薄膜45，形成多晶矽薄膜46（參考圖22(c)）。

其次，將此多晶矽薄膜46形成圖案成希望形狀（參考圖22(d)），在所形成圖案的多晶矽薄膜46上形成由二氧化矽構成的閘極絕緣膜47（參考圖22(e)）。再者，以鋁等形成薄膜電晶體的閘極48（參考圖22(f)）後，注入雜質（在n型區域為磷，在p型區域為硼）到薄膜電晶體的源極、汲極區域（參考圖22(g)~圖22(h)）。

其後，沉積由二氧化矽或氮化矽等構成的層間絕緣膜49（參考圖22(i)），將接觸孔50開口（參考圖22(j)）後，形成鋁等金屬配線51（參考圖22(k)）。

在此製程，加工的最高溫度為形成閘極絕緣膜時的600℃，所以作為上述玻璃基板44，可使用美國康寧(Corning)公司的1737玻璃等高耐熱性玻璃。

又，在液晶顯示裝置，此後再透過另外的層間絕緣膜形成透明電極（透過型液晶顯示裝置的情況）或反射電極（反射型液晶顯示裝置的情況）。

此處，在如圖22(a)~圖22(k)所示的製程，藉由以攝氏600度以下形成多晶矽薄膜電晶體，可使用廉價且大面積的玻璃基板，所以可實現圖像顯示裝置的低價格化和大面積化。

又，關於本發明的圖像顯示裝置可適用於液晶顯示裝置、電漿顯示裝置、EL顯示裝置等，除了透過型液晶顯示裝置之外，無需以基板為玻璃基板，亦可使用矽基板。然而，矽基板有以下缺點：比玻璃基板成本大幅度地高，並

## 五、發明說明 ( 25 )

且不能適用於基板尺寸150~200 mm (直徑)最大也是300 mm直徑)和大型顯示裝置等。因此，即使透過型液晶顯示裝置以外的圖像顯示裝置，本發明的適用在成本降低或大型畫面適用之點亦有效。

如以上，本發明之圖像顯示面板，係在同一基板上具有由顯示圖像的多數像素構成的像素陣列和供應影像信號給該像素陣列的資料信號線驅動電路，其特徵在於：上述資料信號線驅動電路驅動輸出影像信號到像素陣列上的像素的n條資料信號線，同時具備m級仿真灰度處理機構：對於輸出到各資料信號線的影像信號施以仿真灰度處理，此資料信號線數少，各仿真灰度處理機構對於資料信號線輸出各m線被仿真灰度處理過的影像信號者。

根據上述結構，在將驅動n條資料信號線的資料信號線驅動電路形成於和像素陣列同一基板上的圖像顯示面板，以仿真灰度處理機構為比資料信號線條數(n條)少的m級，對於輸出到多數不同資料信號線的影像信號使仿真灰度處理機構共同化，可簡化資料信號線驅動電路結構，以可適用於驅動電路一體型圖像顯示面板的簡單電路結構可多灰度顯示。

此外，在仿真灰度處理機構，關於1線分的影像信號的仿真灰度處理時間通常比關於1線分的影像信號輸入的時間長，但對於資料信號線輸出各m線被仿真灰度處理過的影像信號，各仿真灰度處理機構在1線分的影像信號的仿真灰度處理可確保影像信號輸入周期m倍時間的處理時間。

## 五、發明說明 ( 26 )

此外，在上述圖像顯示面板，作為第一結構，可形成下述結構：上述資料信號線驅動電路具備 $m$ 級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號； $m$ 級平行化機構：使以上述鎖存電路取入的影像信號平行化；及， $n$ 級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號，上述各仿真灰度處理機構對於以上述平行化機構平行化的影像信號施以仿真灰度處理，同時以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與比上述第一移位暫存器動作頻率小的第二移位暫存器的輸出同步，對於上述第二鎖存機構， $m$ 線分的各影像信號一併被取入後，輸出到各資料信號線。

根據上述第一結構，由於第二移位暫存器的各級與多數資料信號線( $m$ 條)對應，所以可以第二移位暫存器的級數為資料信號線條數( $n$ 條)的 $1/m$ ，可縮小驅動電路的規模。此外，第二移位暫存器頻率是第一移位暫存器頻率的 $1/m$ ，所以在第二鎖存機構可長久取得輸出資料到資料信號線的時間。

此外，在上述圖像顯示面板，作為第二結構，可形成下述結構：上述資料信號線驅動電路具備 $m$ 級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號；及， $n$ 級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號，上述各仿真灰度處理機構從上述第一鎖存機構按和上述第

## 五、發明說明 ( 27 )

一移位暫存器的輸出相同周期取入影像信號，對於該影像信號施以仿真灰度處理同時以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與按和上述第一移位暫存器相同動作頻率動作的第二移位暫存器的輸出同步，對於上述第二鎖存機構，1線分的各影像信號被取入後，輸出到各資料信號線。

根據上述第二結構，藉由使用來自第二移位暫存器的多數輸出信號的和，在第二鎖存機構可長久取得輸出資料到資料信號線的時間。此外，此結構作為控制第二移位暫存器的時鐘信號，可使用和控制第一移位暫存器的時鐘信號相同的信號，所以不需要產生新信號的電路。再者，由於連續進行輸出資料到資料信號線，所以有下述優點：一併被輸出多數資料時，難以產生所擔心的各方塊的邊界(顯示上的缺陷)。

此外，在上述第一結構的圖像顯示面板，最好上述第一移位暫存器的動作頻率為第二移位暫存器的動作頻率的整數倍。

根據上述結構，給與第一移位暫存器的動作頻率的時鐘信號和給與第二移位暫存器的動作頻率的時鐘信號的定時關係變成單純，資料信號線驅動電路全體結構成為簡單。

此外，在上述第一結構的圖像顯示面板，最好形成下述結構：使上述第二移位暫存器驅動的時鐘信號由來自第一移位暫存器最後級的輸出信號所產生。

根據上述結構，無需從資料信號線驅動電路外部另外輸

## 五、發明說明 ( 28 )

入為了驅動第二移位暫存器的時鐘信號，資料信號線驅動電路全體結構成為簡單。

此外，在上述圖像顯示面板，可形成下述結構：具備數位/類比變換機構：將以上述仿真灰度處理機構施以仿真灰度處理的數位影像信號變換成類比影像信號，在第二鎖存機構鎖存後進行上述數位/類比變換機構的變換處理。

根據上述結構，由於上述第二鎖存機構鎖存後進行數位/類比變換機構的影像信號變換處理，所以上述影像信號到即將輸出到資料信號線之前被當作數位信號處理。因此，上述影像信號不會受到雜訊或微妙定時偏差的影響，可得到高畫質的顯示。

此外，在上述圖像顯示面板，可形成下述結構：具備數位/類比變換機構：將以上述仿真灰度處理機構施以仿真灰度處理的數位影像信號變換成類比影像信號，在仿真灰度處理機構仿真灰度處理後且上述第二鎖存機構鎖存前進行上述數位/類比變換機構的變換處理。

根據上述結構，由於仿真灰度處理機構仿真灰度處理後且上述第二鎖存機構鎖存前進行數位/類比變換機構的影像信號變換處理，所以可以數位/類比變換機構數為和仿真灰度處理機構同m級，可簡化資料信號線驅動電路的結構。此外，數位/類比變換機構的電路結構可由移位暫存器、反相器或反及(NAND)等簡單的閘及類比開關構成，可非常單純且密實地形成。

此外，在上述圖像顯示面板，可形成下述結構：上述仿

## 五、發明說明 ( 29 )

真灰度處理機構進行藉由將按一定周期重複的固定圖案資料的信號加到影像信號而重疊的處理及捨去被重疊的影像信號的低位位元的處理。

根據上述結構，藉由使用按一定周期重複的固定圖案資料的信號作為與影像信號重疊的信號，可抑制記憶固定圖案資料的記憶機構的容量。此外，不需要複雜的運算處理，可非常簡單地實現仿真灰度處理，所以容易適用於驅動電路一體型圖像顯示裝置。

此外，在述圖像顯示面板，可形成下述結：上述固定圖案資料係資料信號線排列方向的寬度相當於 $m$ 的整數倍的線數。

根據上述結構，由於上述固定圖案資料的重複周期成為仿真灰度處理機構的處理周期(資料信號線的 $m$ 線)整數倍的關係，所以各仿真灰度處理機構只具備一部分的固定圖案資料即可，可減少儲存固定圖案資料的記憶機構的容量。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構具備儲存上述固定圖案資料的記憶機構，各仿真灰度處理機構內的記憶機構(例如ROM)只儲存與各仿真灰度處理機構對應的資料信號線用的固定圖案資料。

根據上述結構，可使應內建於各仿真灰度處理機構的記憶機構的資料量最小化，並且管理來自記憶機構的固定圖案資料讀出的記憶體控制電路結構或驅動方法也被單純化。

## 五、發明說明 ( 30 )

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構係上述固定圖案資料的各垂直方向周期僅一定量移動與影像信號重疊的固定圖案資料的水平方向位置。

根據上述結構，由於難以認識由與影像信號重疊的固定圖案資料的信號所產生的方塊狀仿真圖案，所以可提高顯示品質。

此外，在上述圖像顯示面板，可形成下述結：上述仿真灰度處理機構係每一定幀周期僅一定量移動與影像信號重疊的固定圖案資料的水平方向位置。

根據上述結構，由於難以認識由與影像信號重疊的固定圖案資料的信號所產生的方塊狀仿真圖案，所以可提高顯示品質。

此外，關於移動固定圖案資料的周期，作為每一幀期間時，同一固定圖案的連續最短，要難以認識方塊狀仿真圖案，效果最高。但是，以移動固定圖案資料的周期為每二幀期間時，難以認識仿真圖案而提高顯示品質，同時與液晶的交流驅動對應，抵銷施加於液晶的電壓的DC成分，所以可抑制液晶材料的劣化，對提高顯示裝置的可靠性有效。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理電路係上述固定圖案資料的各垂直方向周期或每一定幀周期僅 $1/k$  ( $k$ 為2以上的整數)周期分移動與影像信號重疊的固定圖案資料的水平方向位置。

## 五、發明說明 ( 31 )

根據上述結構，由於控制重疊於影像信號的固定圖案資料的讀出定時(切換開始讀出位址)簡單，所以仿真灰度處理機構的結構成為簡單。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構係每一定幀周期使與影像信號重疊的固定圖案資料變化。

根據上述結構，在水平方向移動與影像信號重疊的固定圖案資料的情況，有認識方塊狀仿真圖案移動的可能性，但藉由使用每幀完全不同的固定圖案資料，就更加難以認識方塊狀仿真圖案，所以可使顯示品質更進一步提高。

當然，關於移動固定圖案資料的周期，作為每一幀期間時，在難以認識方塊狀仿真圖案上效果最高，作為每二幀期間時，可同時謀求顯示品質提高和顯示裝置可靠性提高。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構係每一定幀周期重複同一固定圖案資料作為與影像信號重疊的固定圖案資料。

根據上述結構，可限制固定圖案資料的種類，可減少儲存固定圖案資料的記憶機構容量。

此外，在上述圖像顯示面板，可形成下述結：上述數位/類比變換機構按照被施以仿真灰度處理的影像信號選擇多數基準電壓源中的一個。

根據上述結構，藉由將選擇多數基準電壓源中的一個的選擇器型數位驅動方式採用於數位/類比變換機構，可以單

## 五、發明說明 ( 32 )

純的結構實現多灰度顯示。

此外，各資料信號線未內建放大器或R-DAC、C-DAC，所以可避免因特性偏差而產生垂直方向的顯示不均勻。再者，由於未採用穩態電流流動的電路，所以亦可減低耗電。

此外，在上述圖像顯示面板，可形成下述結構：上述多數基準電壓源係從由外部所輸入的更少數基準電壓源在上述基板上所產生。

根據上述結構，由於可減少外部基準電壓源數，所以可簡化資料信號線驅動電路全體的結構。此外，不是各資料信號線，而是對於資料信號線驅動電路全體具備一個基準電壓源產生電路，可抑制因特性偏差而豎條紋狀的顯示不良。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構的仿真灰度處理動作及非動作係根據由外部所輸入的控制信號所切換。

根據上述結構，在顯示灰度少的圖像顯示時(不能得到仿真灰度處理效果)，可不使仿真灰度處理電路動作，可實現更低耗電的圖像顯示。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構的仿真灰度處理動作及非動作係根據由外部所輸入的控制信號所切換。

根據上述結構，藉由從外部控制仿真灰度處理機構的動作，可按照顯示圖像的種類或使用環境、使用者的意圖，

## 五、發明說明 ( 33 )

就顯示品質(顯示灰度)和耗電加以選擇。

此外，在上述圖像顯示面板，可形成下述結構：上述仿真灰度處理機構的仿真灰度處理動作及非動作係根據所輸入的數位影像信號的位元數所切換。

根據上述結構，藉由以數位影像信號控制仿真灰度處理機構的動作，可按照顯示圖像的種類(灰度數)，就顯示品質(顯示灰度)和耗電自動採取最佳的驅動方法。

此外，在上述圖像顯示面板，可形成下述結構：構成上述資料信號線驅動電路的活性元件為多晶矽薄膜電晶體所形成。

根據上述結構，由於可在同一基板上以同一製程製造為了進行顯示的像素和為了驅動像素的資料信號線驅動電路，所以可期待製造成本或封裝成本的減低和封裝良品率的提升。

此外，如此使用多晶矽薄膜形成電晶體，與用於習知圖像顯示裝置的非晶矽薄膜電晶體相比，可得到驅動力極高的特性，所以除了上述效果之外，還可容易地在同一基板上形成像素及資料信號線驅動電路。

此外，多晶矽薄膜電晶體與單晶矽電晶體相比，偏差大且歷時變化也大，所以用其構成資料信號線驅動電路時，在放大器或R-DAC、C-DAC方面，有時其精度會降低或佔有面積會變大，但形成本發明之類的結構所產生的顯示品質提高效果卻變成極大。

此外，在上述圖像顯示面板，可形成下述結構：上述多

## 五、發明說明 ( 34 )

晶矽薄膜電晶體係以 $600^{\circ}\text{C}$ 以下的製造溫度構成於玻璃上。

根據上述結構，以 $600^{\circ}\text{C}$ 以下的處理溫度形成多晶矽薄膜電晶體時，因可使用畸變點溫度低但廉價且大型化容易的玻璃作為基板而可以低成本製造大型圖像顯示裝置。

在發明之詳細說明項所作的具體實施形態或實施例始終是要闡明本發明之技術內容的，不應只限於這種具體例而被狹義解釋，在本發明之精神和其次所載之申請專利事項的範圍內當然可各種變更實施。

裝

訂

線

## 五、發明說明 ( 35 )

## [ 元件編號之說明 ]

|       |                   |
|-------|-------------------|
| 1     | 像素陣列              |
| 2     | 資料信號線驅動電路         |
| 6     | 基板                |
| 7     | 像素                |
| 10    | 移位暫存器(第一移位暫存器)    |
| 15    | 鎖存部(第一鎖存機構)       |
| 16    | 平行化部(平行化機構)       |
| 17    | 仿真灰度處理部(仿真灰度處理機構) |
| 18、30 | 移位暫存器(第二移位暫存器)    |
| 20、26 | DA變換部(數位/類比變換機構)  |
| 23    | 鎖存部(第二鎖存機構)       |
| 27    | 輸出電路(第二鎖存機構)      |
| 32    | 記憶體(記憶機構)         |
| 34    | 加法器               |
| SL    | 資料信號線             |
| SCK 1 | 第一時鐘信號            |
| SST 1 | 第一起始信號            |
| SCK 2 | 第二時鐘信號            |
| SST 2 | 第二起始信號            |
| DAT   | 影像信號              |
| VREF  | 基準電壓源             |
| BC    | 控制信號              |

## 四、中文發明摘要(發明之名稱: 圖像顯示面板、圖像顯示裝置及圖像顯示方法)

供應影像信號給像素陣列的資料信號線驅動電路對於向  $n$  條資料信號線 SL 輸出的影像信號，在  $m (< n)$  級仿真灰度處理部施以仿真灰度處理，輸出被仿真灰度處理過的影像信號到資料信號線 SL 之際，輸出在同一仿真灰度處理部被處理過的影像信號到各  $m$  線的資料信號線 SL。藉此，在使用仿真灰度處理的驅動電路，可提供一種以其電路結構為簡單結構、將像素陣列和驅動電路形成於同一基板上的驅動電路一體型圖像顯示裝置。

IMAGE DISPLAY PANEL, IMAGE DISPLAY APPARATUS AND IMAGE DISPLAY METHOD )  
英文發明摘要(發明之名稱:

A data signal line drive circuit supplying a video signal to a pixel array performs pseudo tone gradation processing with respect to the video signal that is sent to an  $n$  number of data signal lines SL by  $m (< n)$  stages of a pseudo tone gradation processing section, and outputs the video signal processed by the pseudo tone gradation processing section identical to the data signal lines SL per  $m$  lines when sends the video signals subjected to the pseudo tone gradation processing to the data signal lines SL. By doing this, the drive circuit using the pseudo tone gradation processing is given a simple circuit structure, thereby providing an image display apparatus of a driving circuit integrated type in which the pixel array and the drive circuit are formed on a substrate.

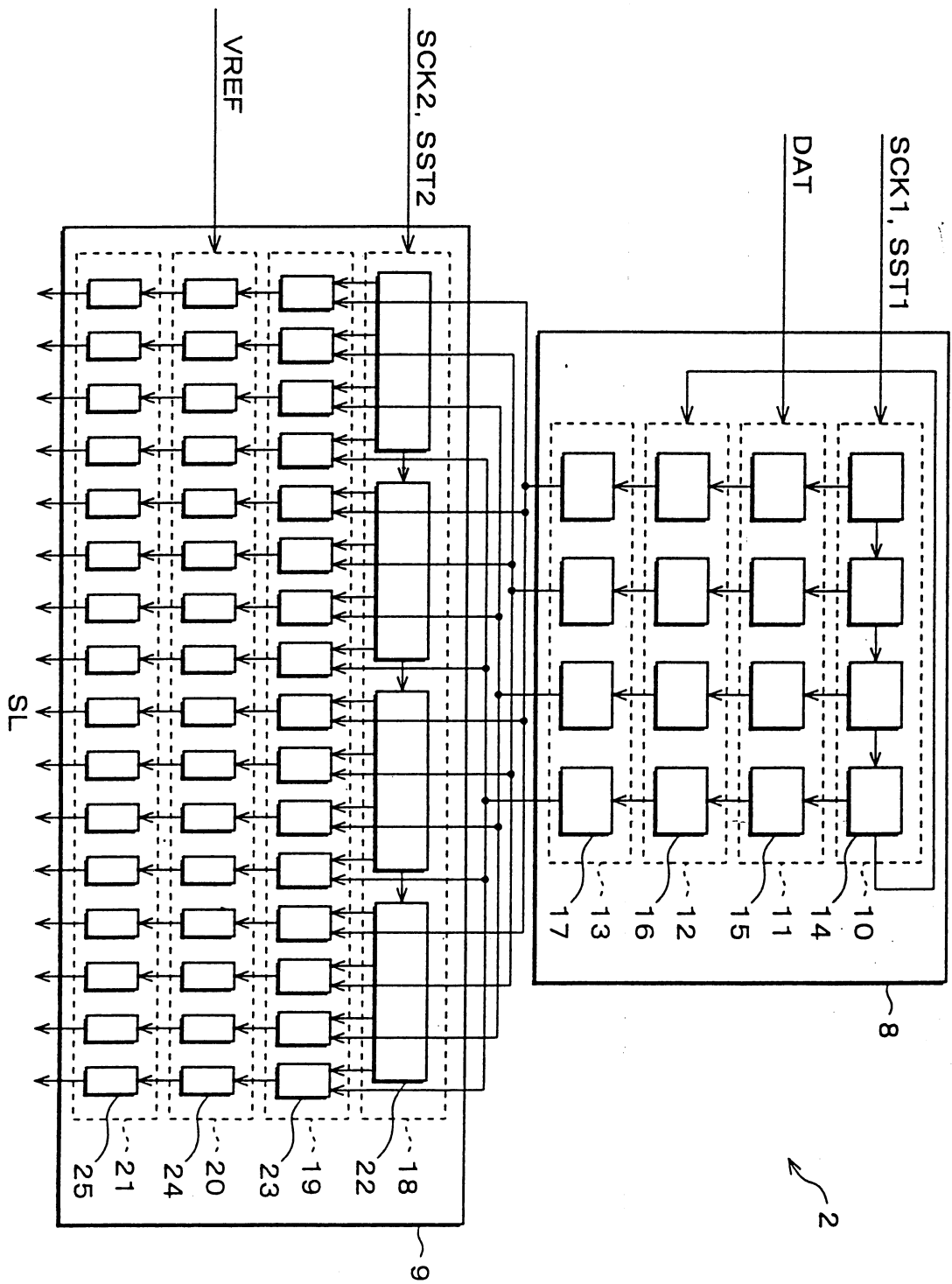


圖 1

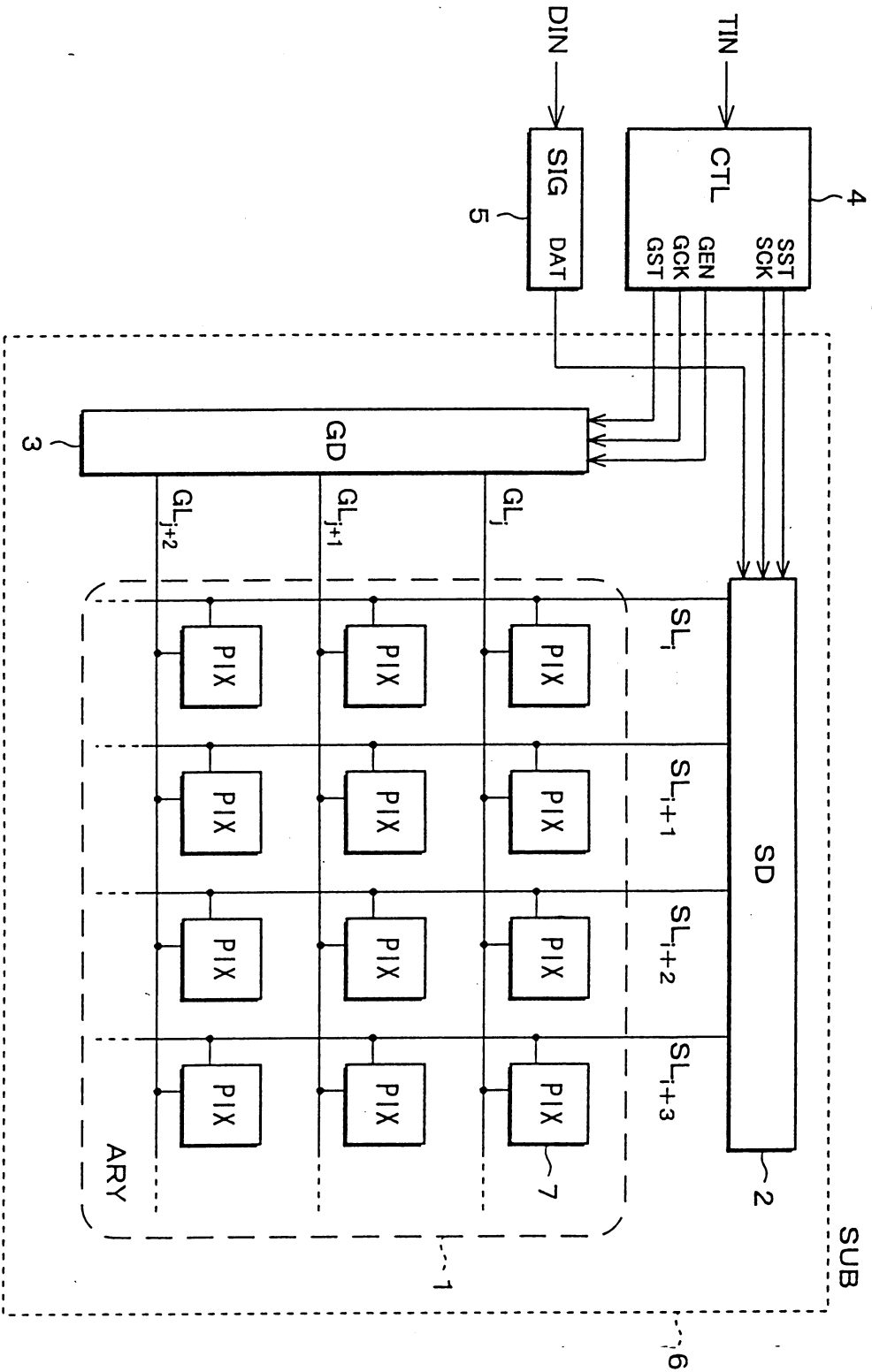


圖 2

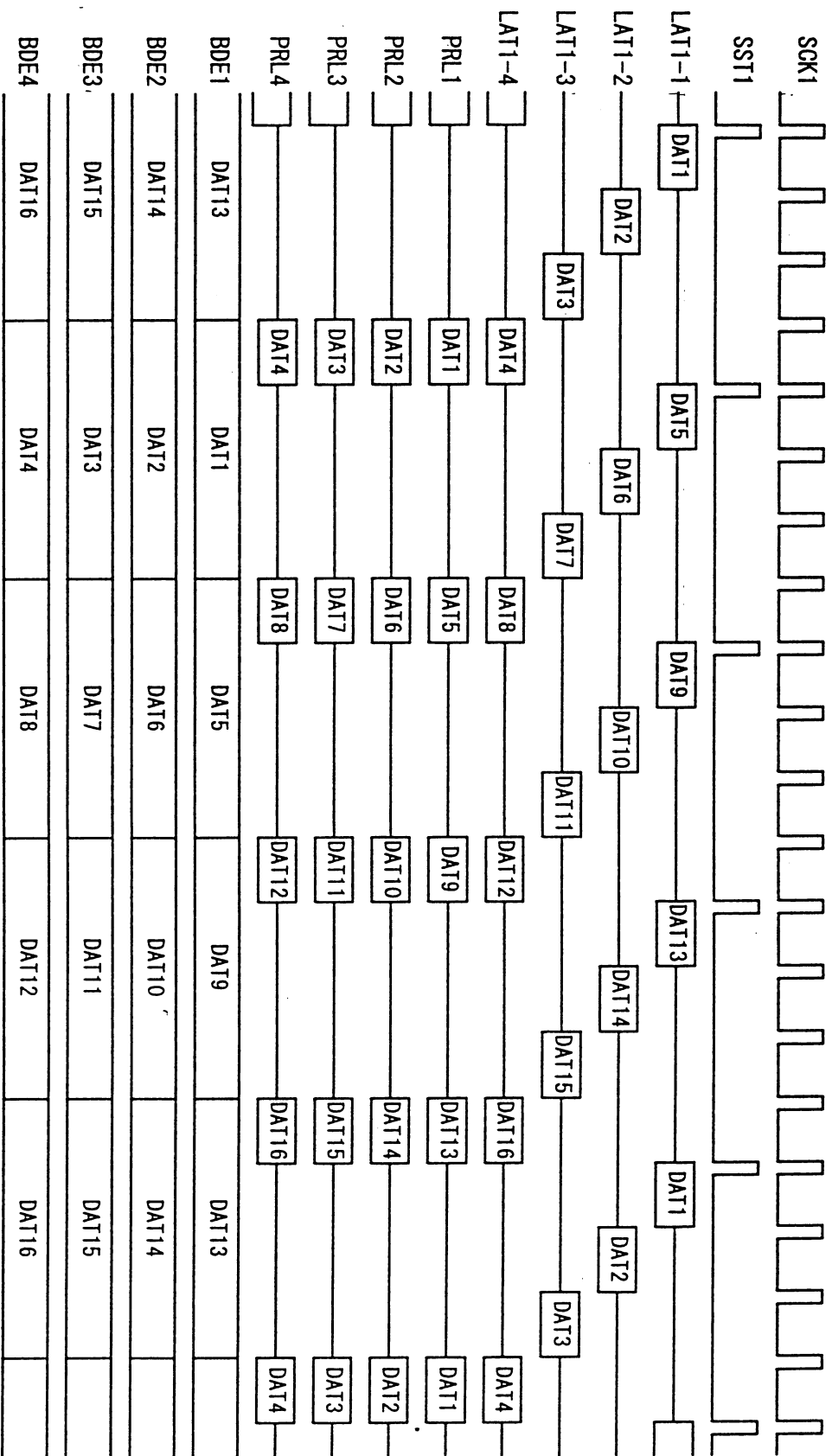


圖 3

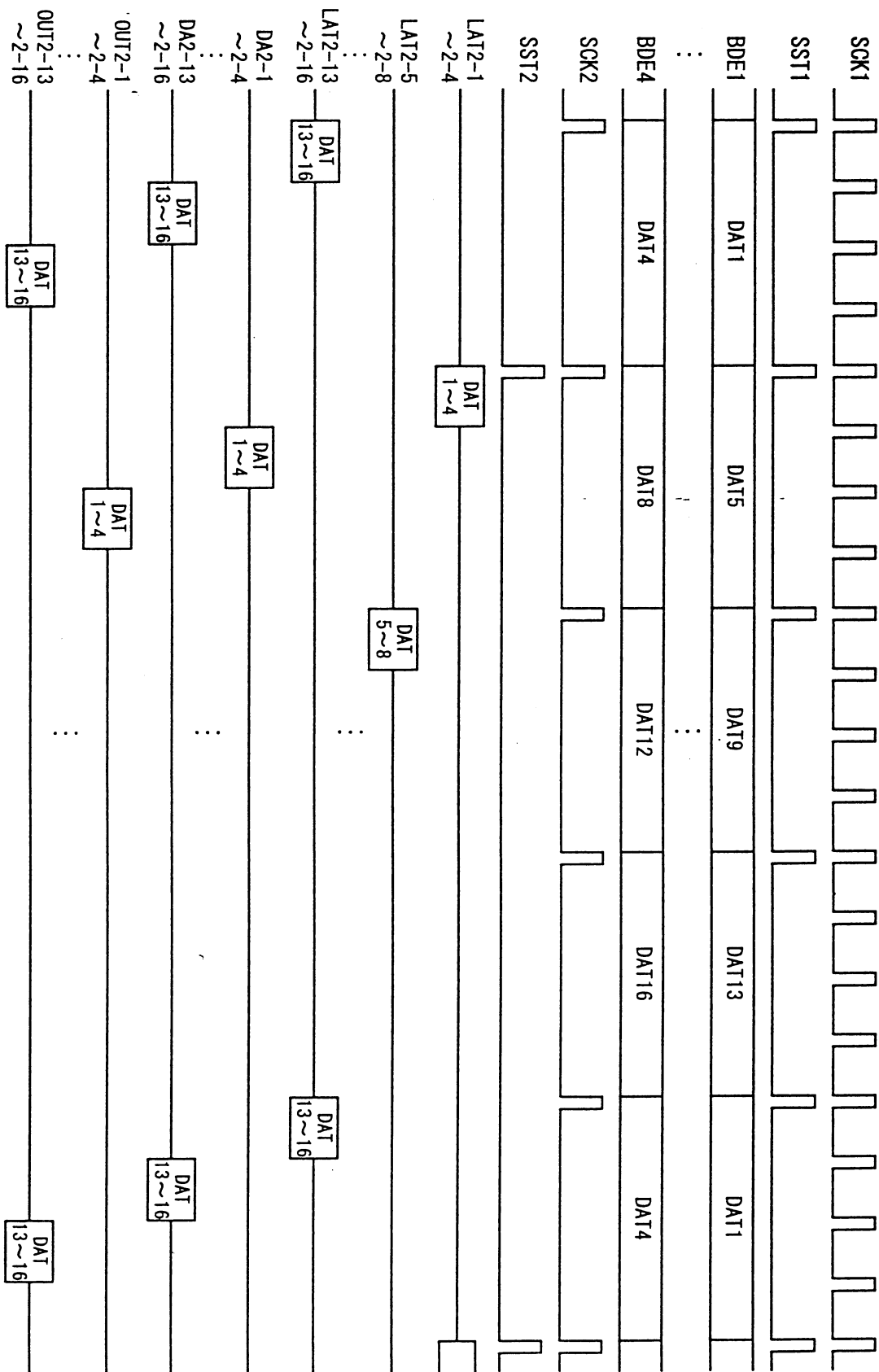


圖 4

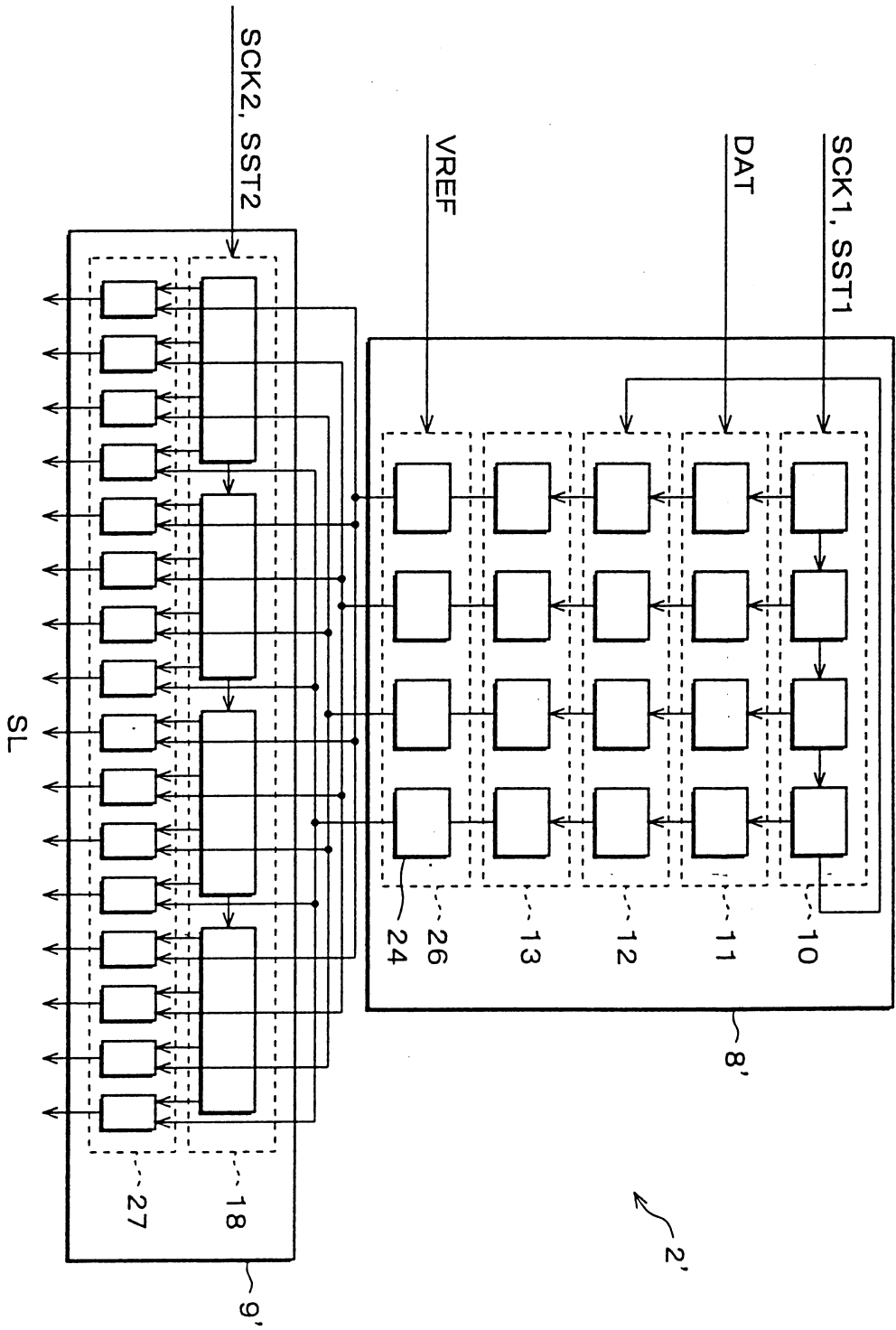


圖 5

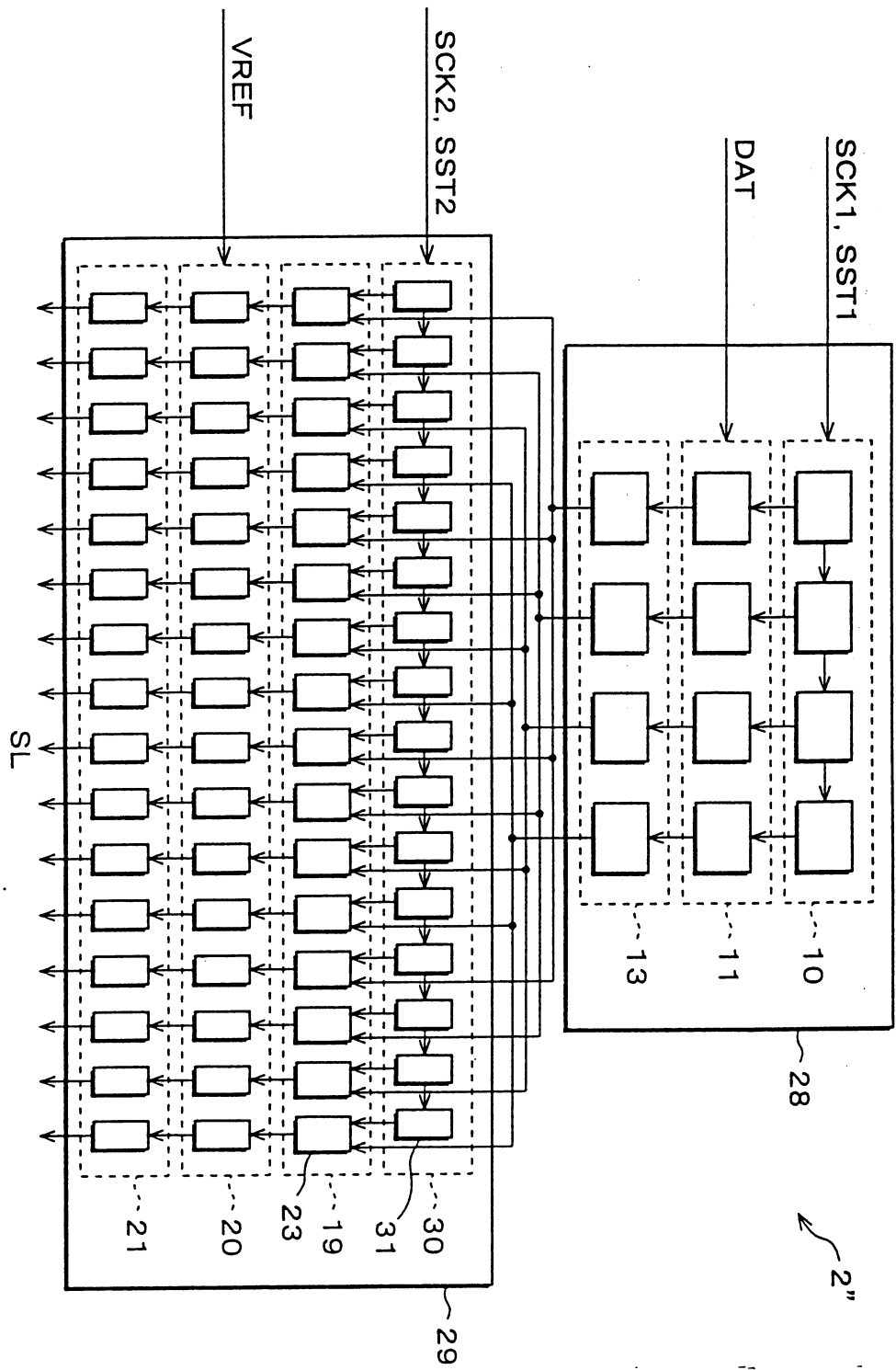


圖 6

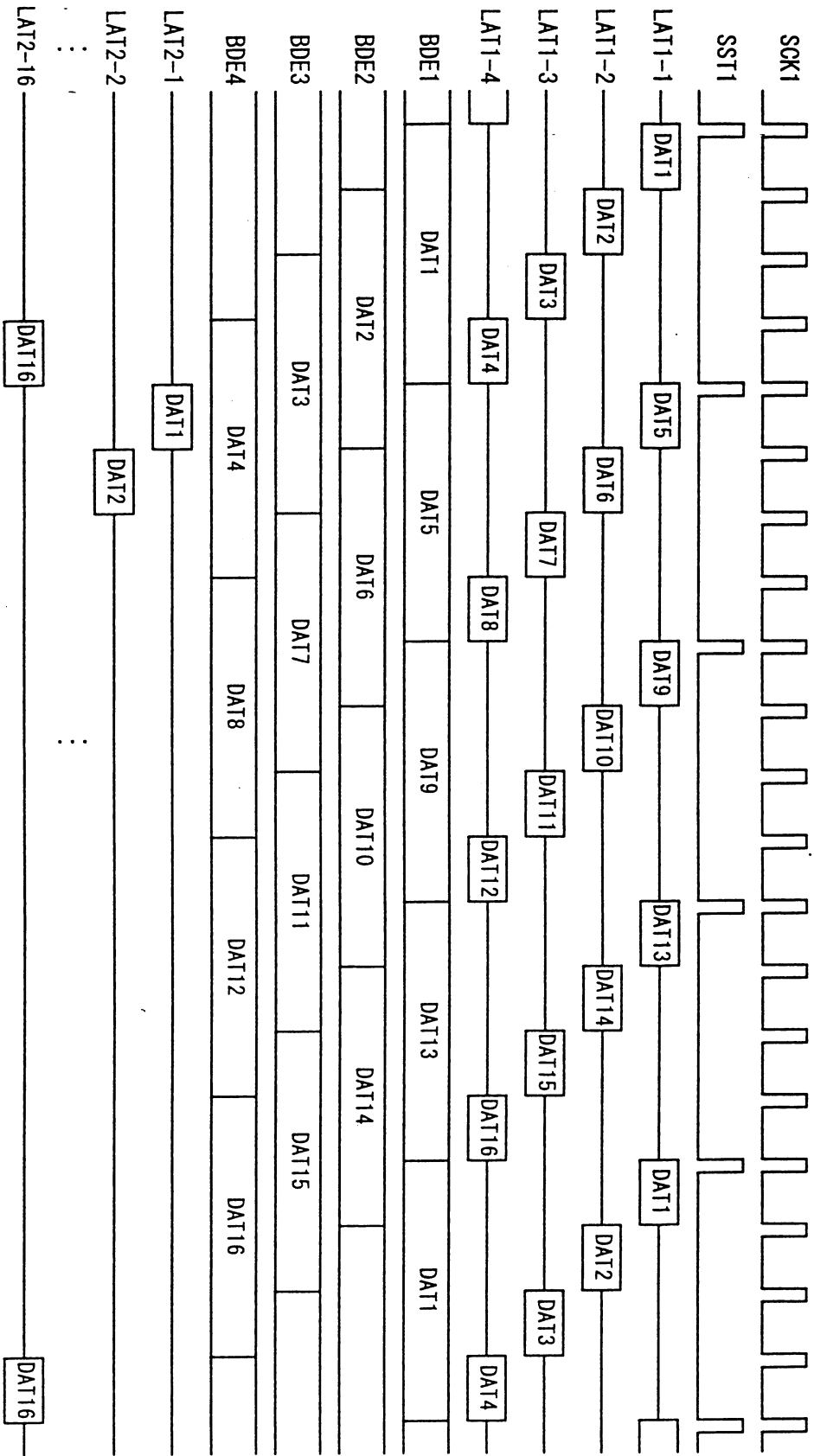


圖 7

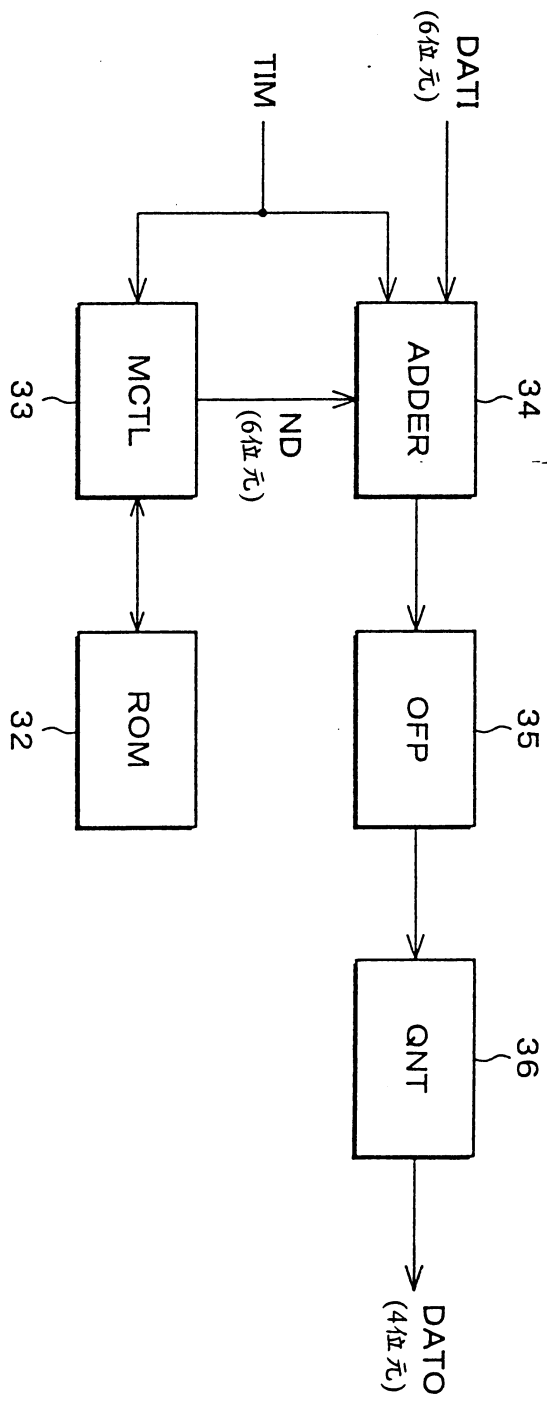
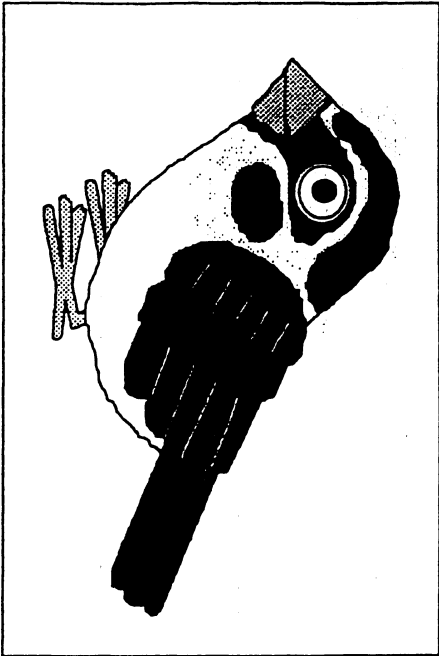
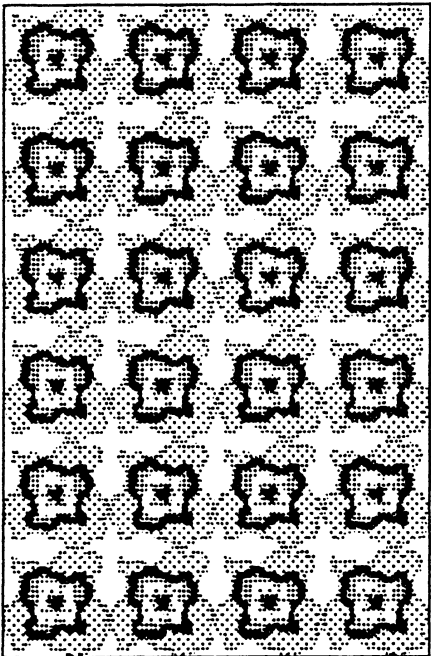


圖 8

原像



固定雜訊圖案



+



合成影像

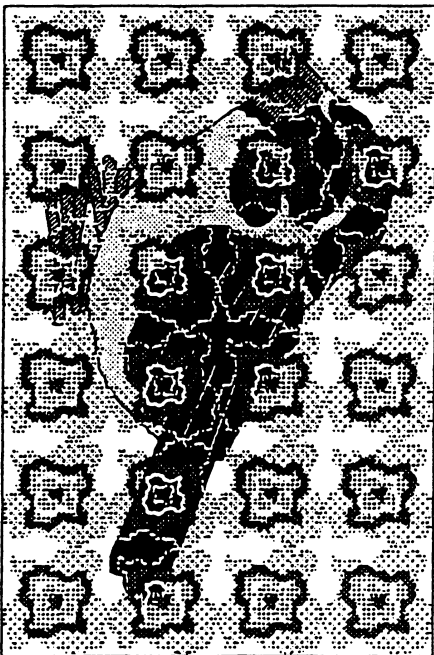


圖 9

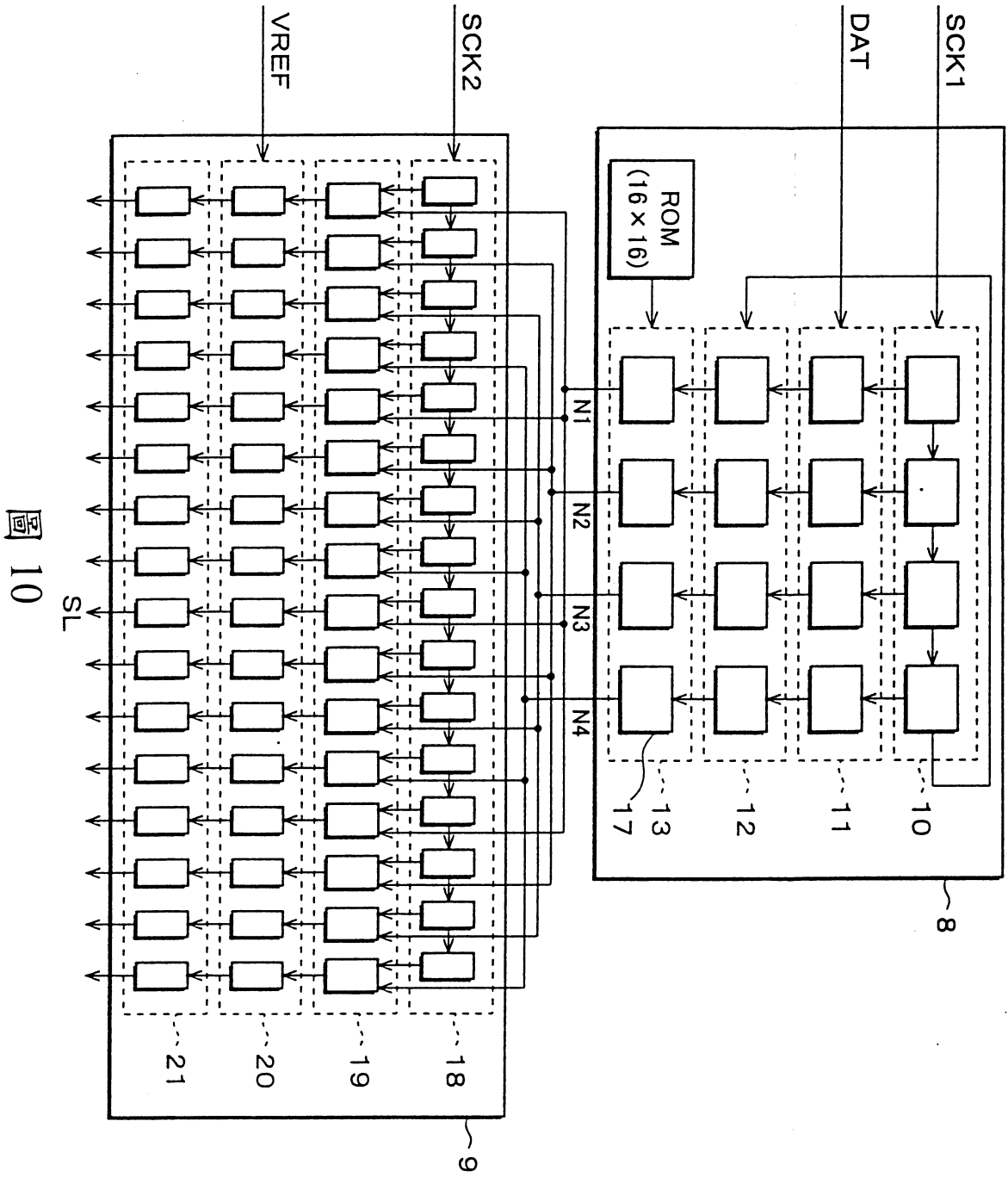


圖 10

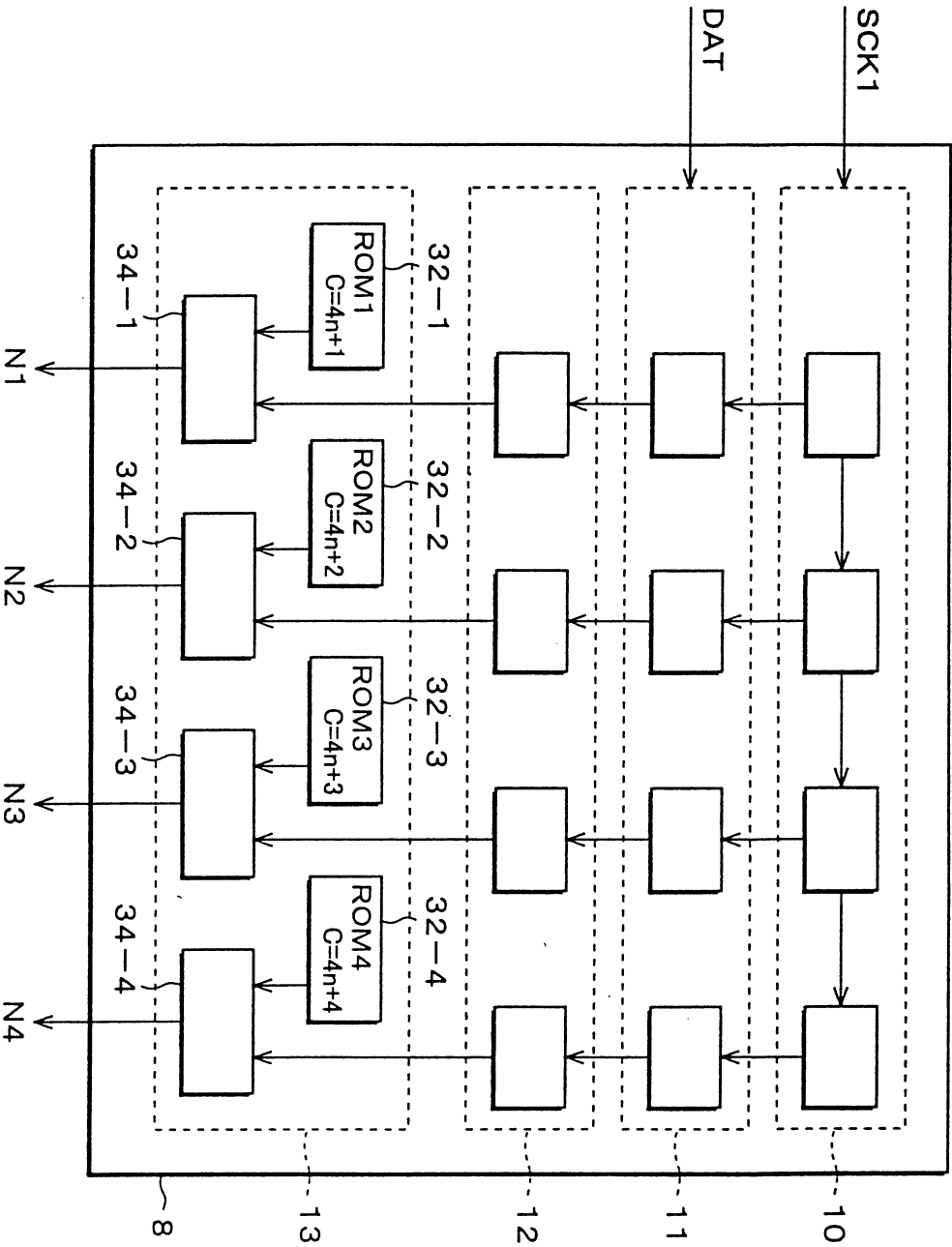


圖 11

圖 12

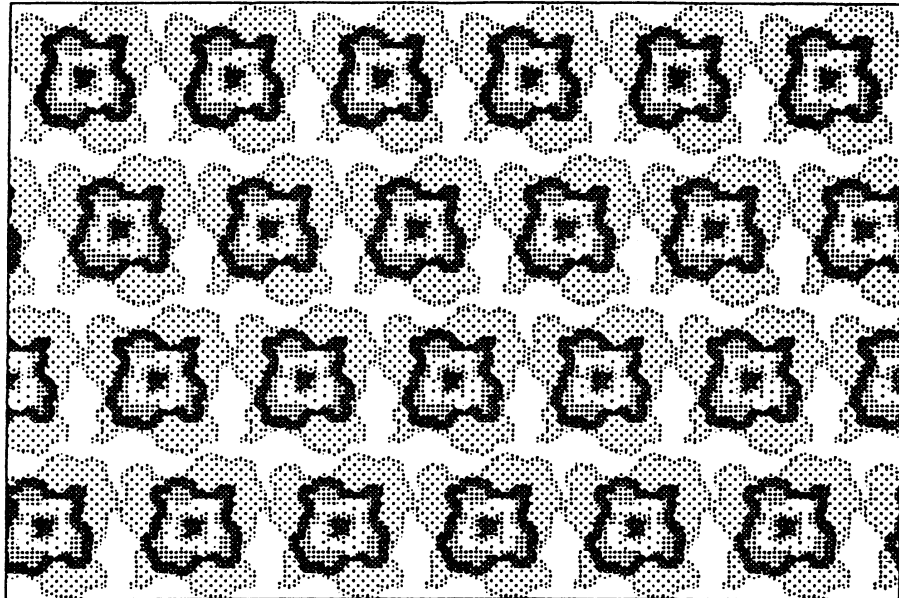


圖 13

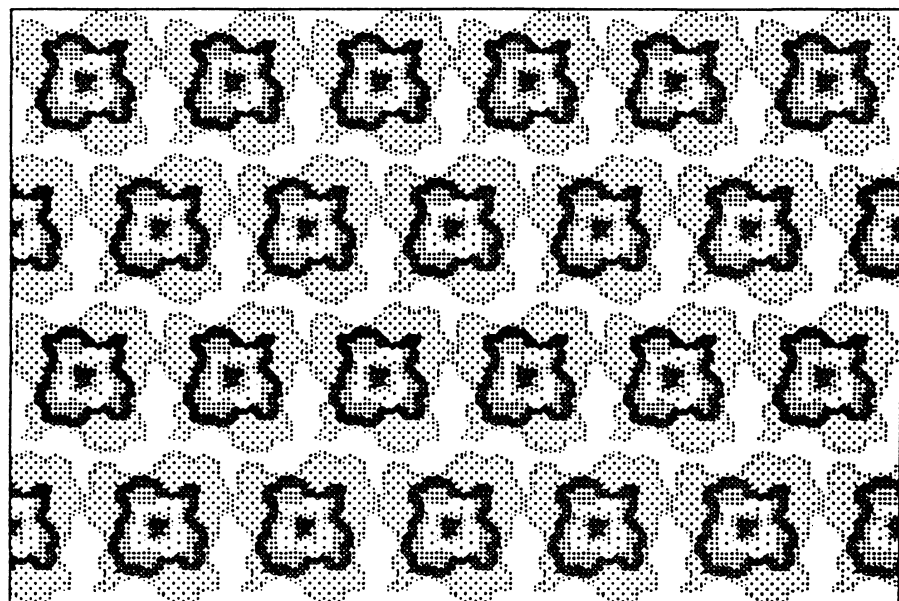




圖 15

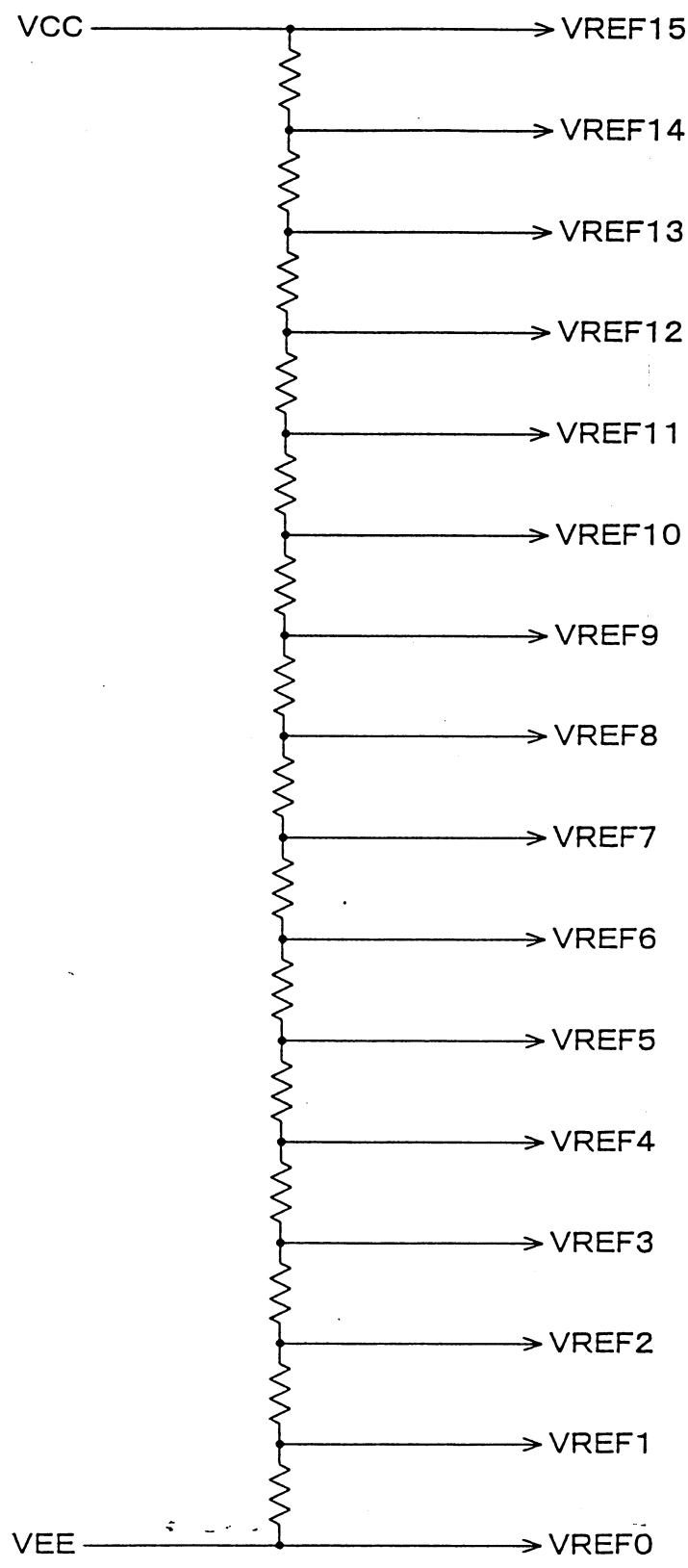


圖 16

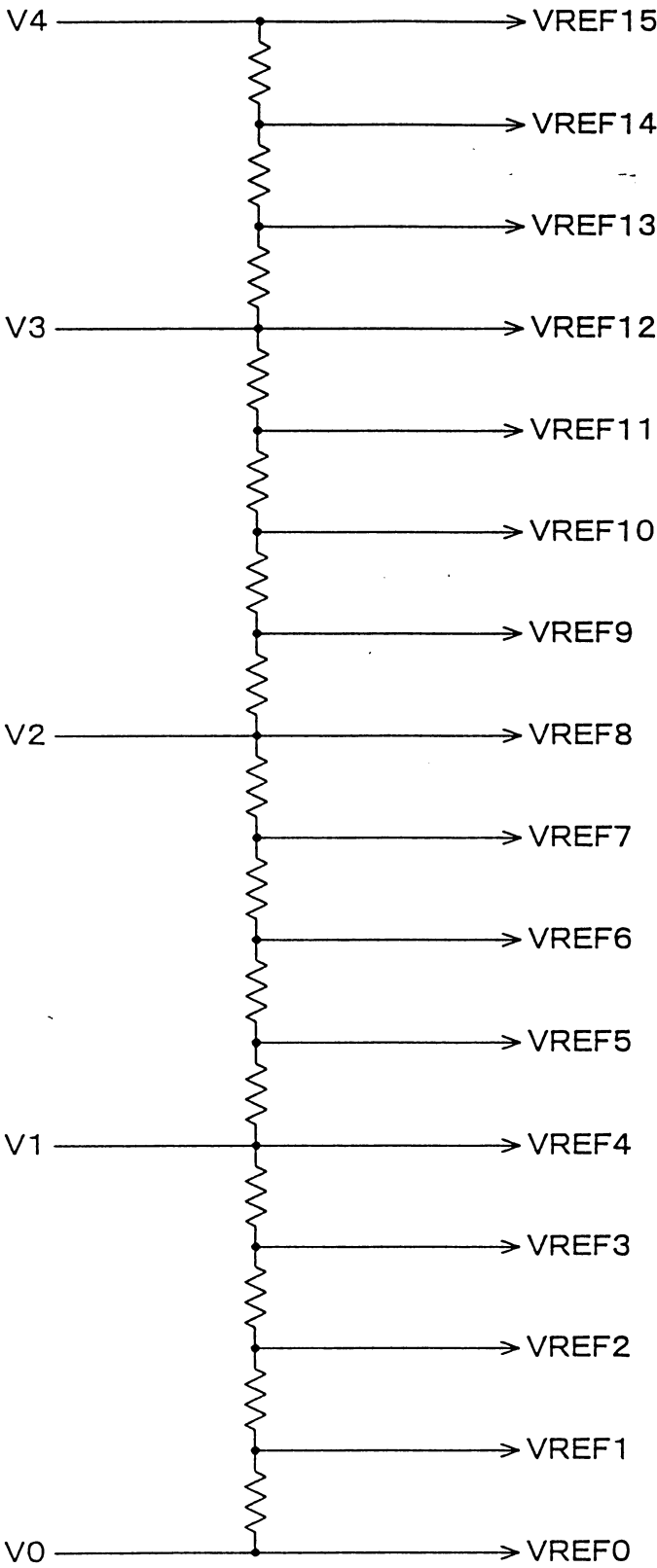


圖 17 (a)

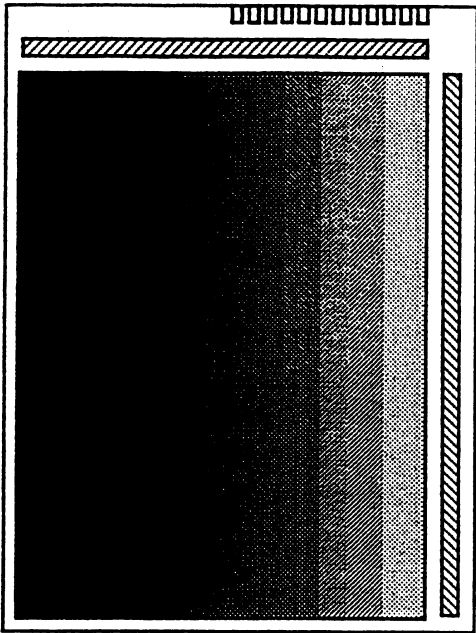
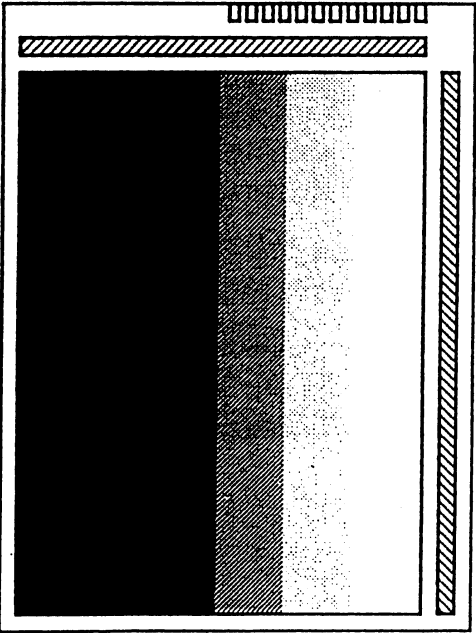


圖 17 (b)



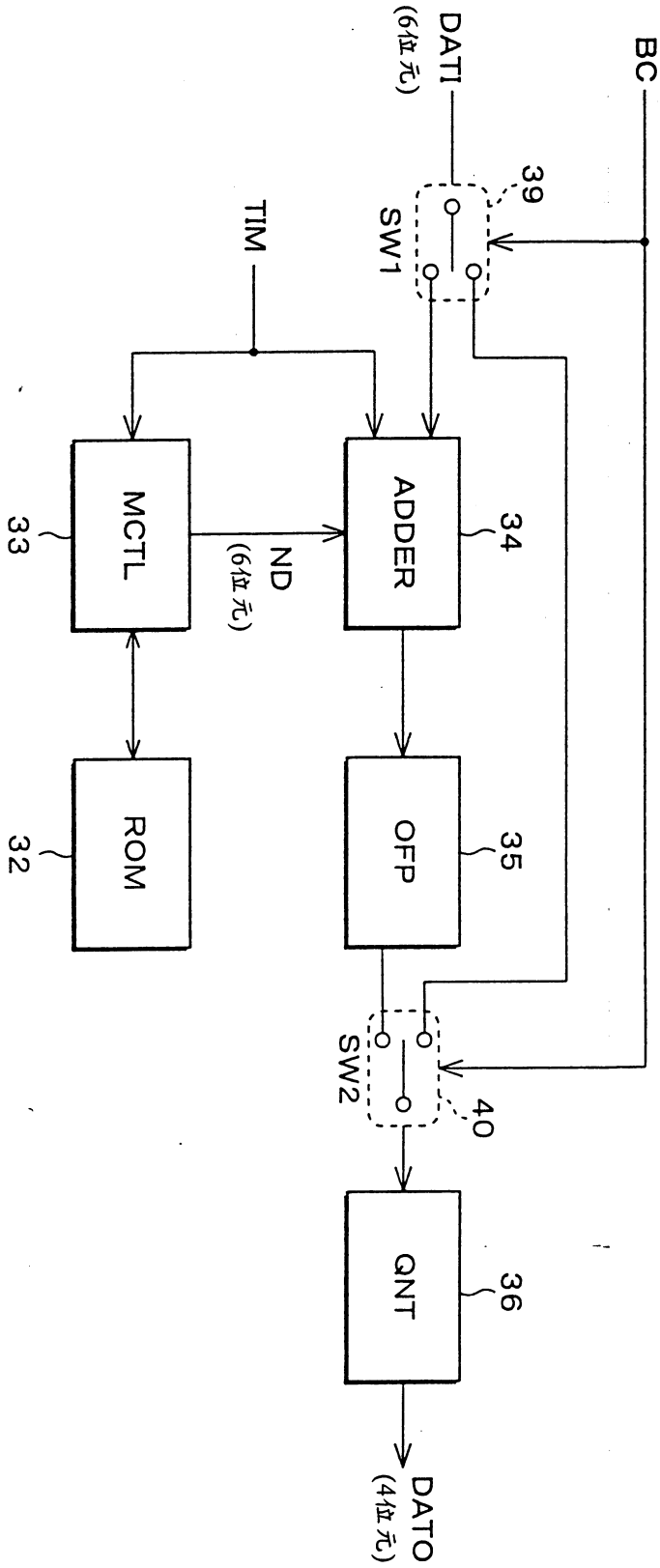


圖 18

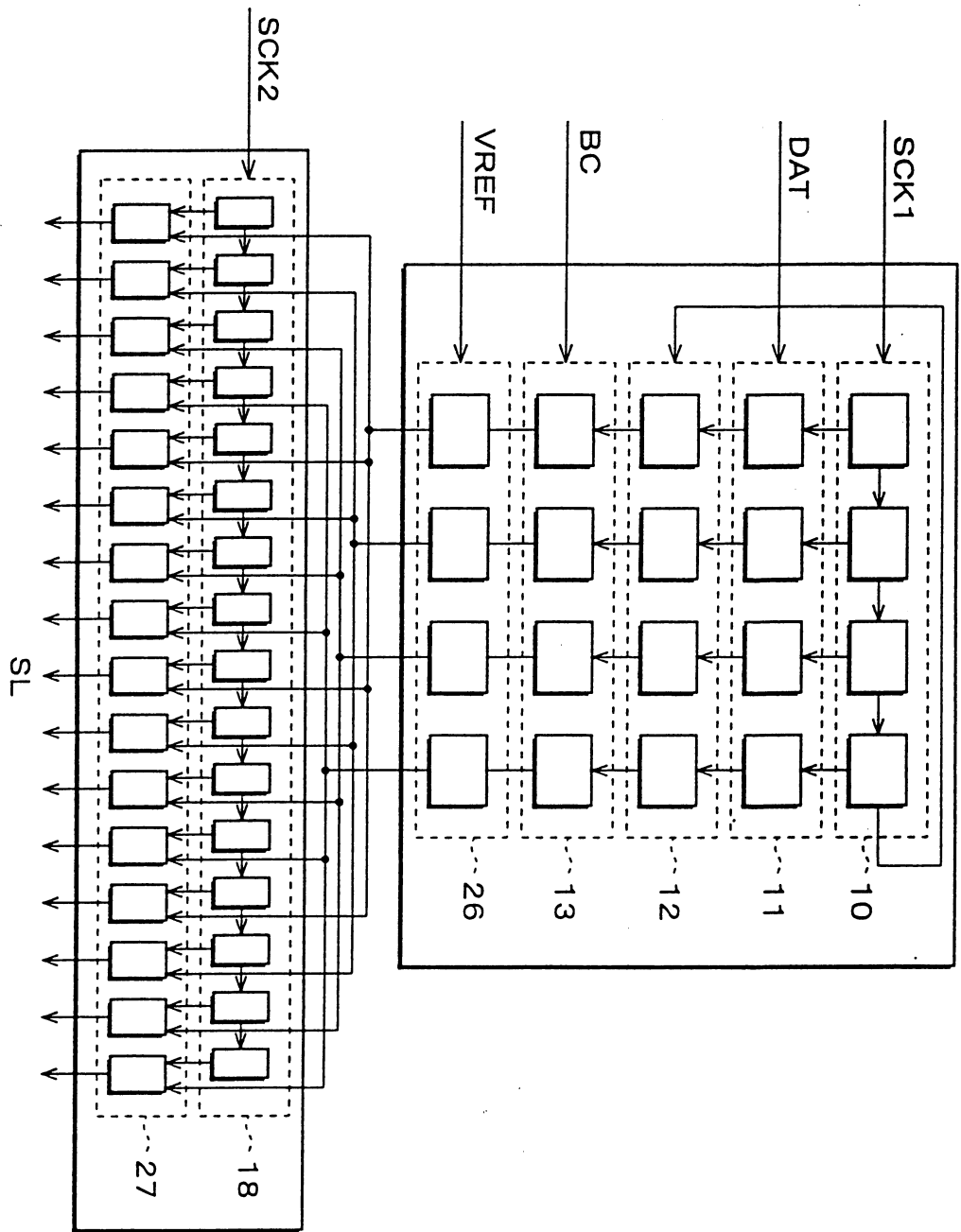


圖 19

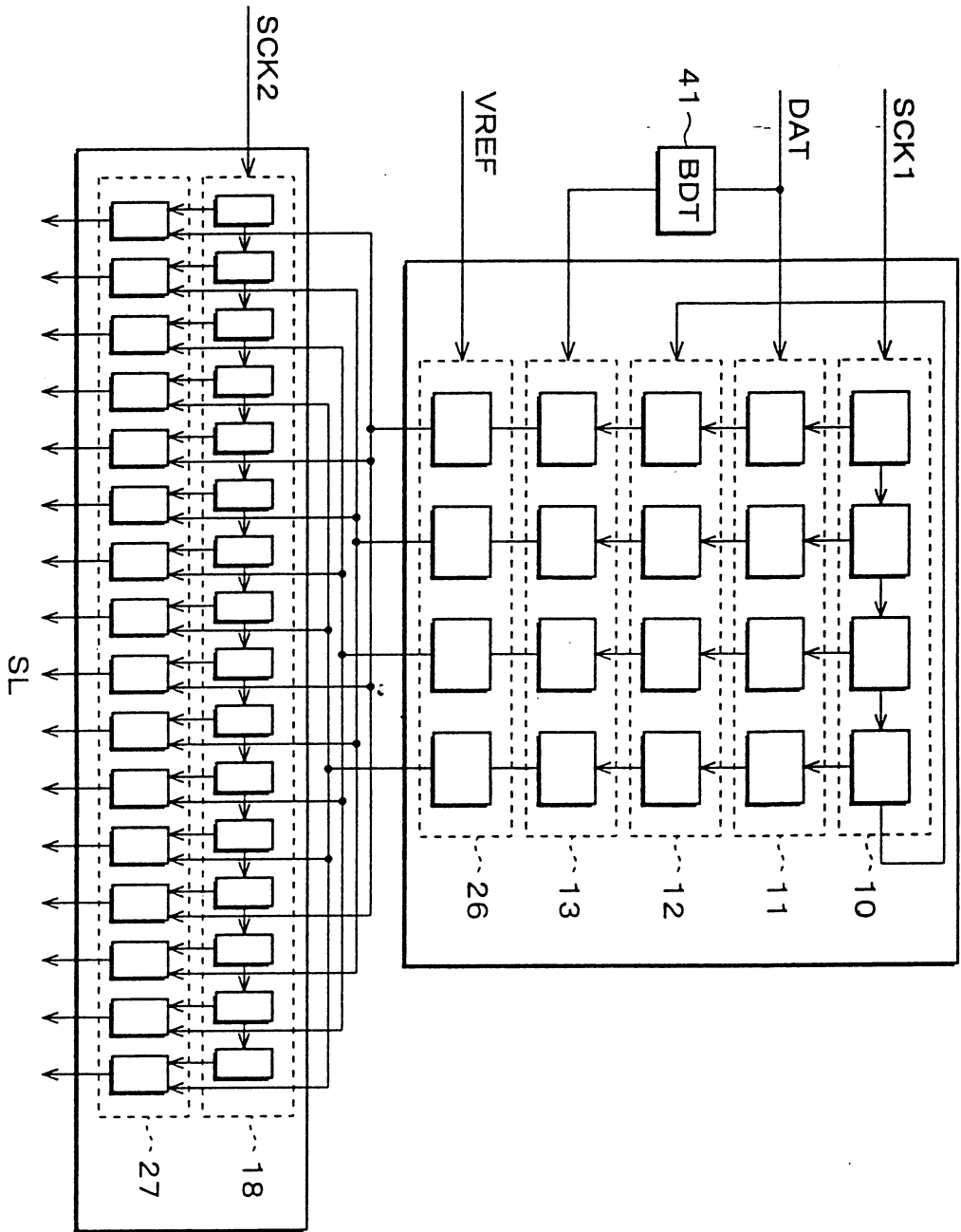


圖 20

圖 21

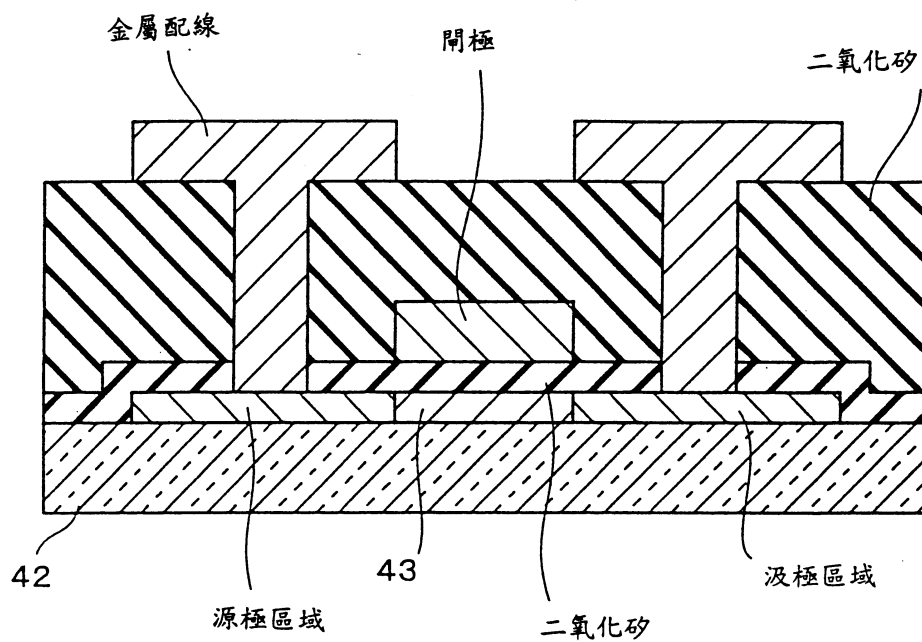


圖 22 (a)

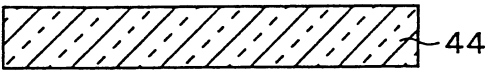


圖 22 (b)

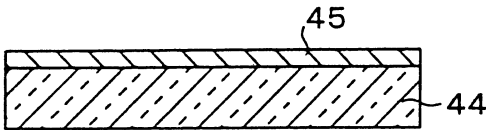


圖 22 (c)

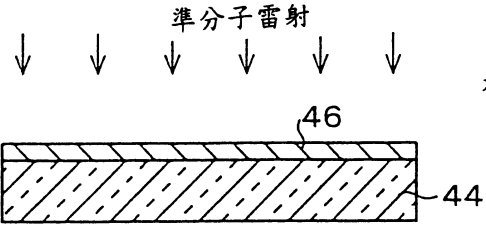


圖 22 (d)

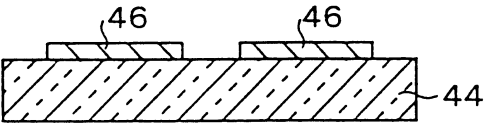


圖 22 (e)

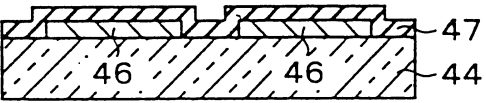


圖 22 (f)

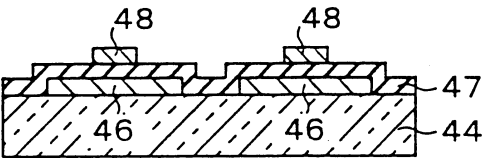


圖 22 (g)

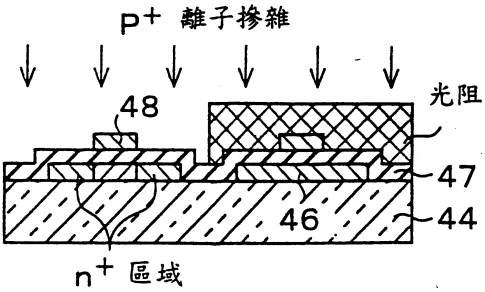


圖 22 (h)

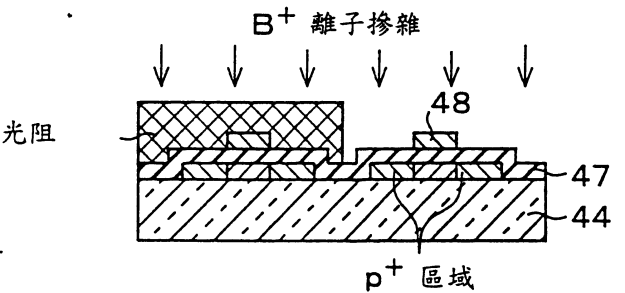


圖 22 (i)

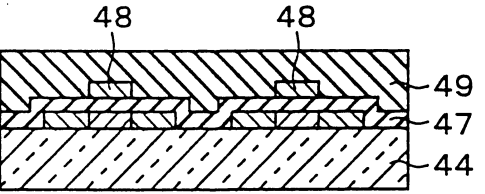


圖 22 (j)

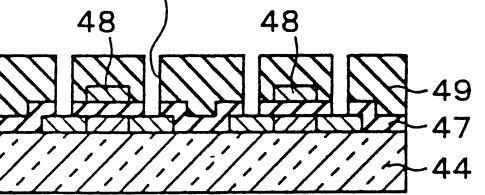
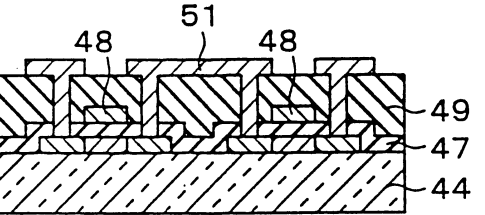


圖 22 (k)



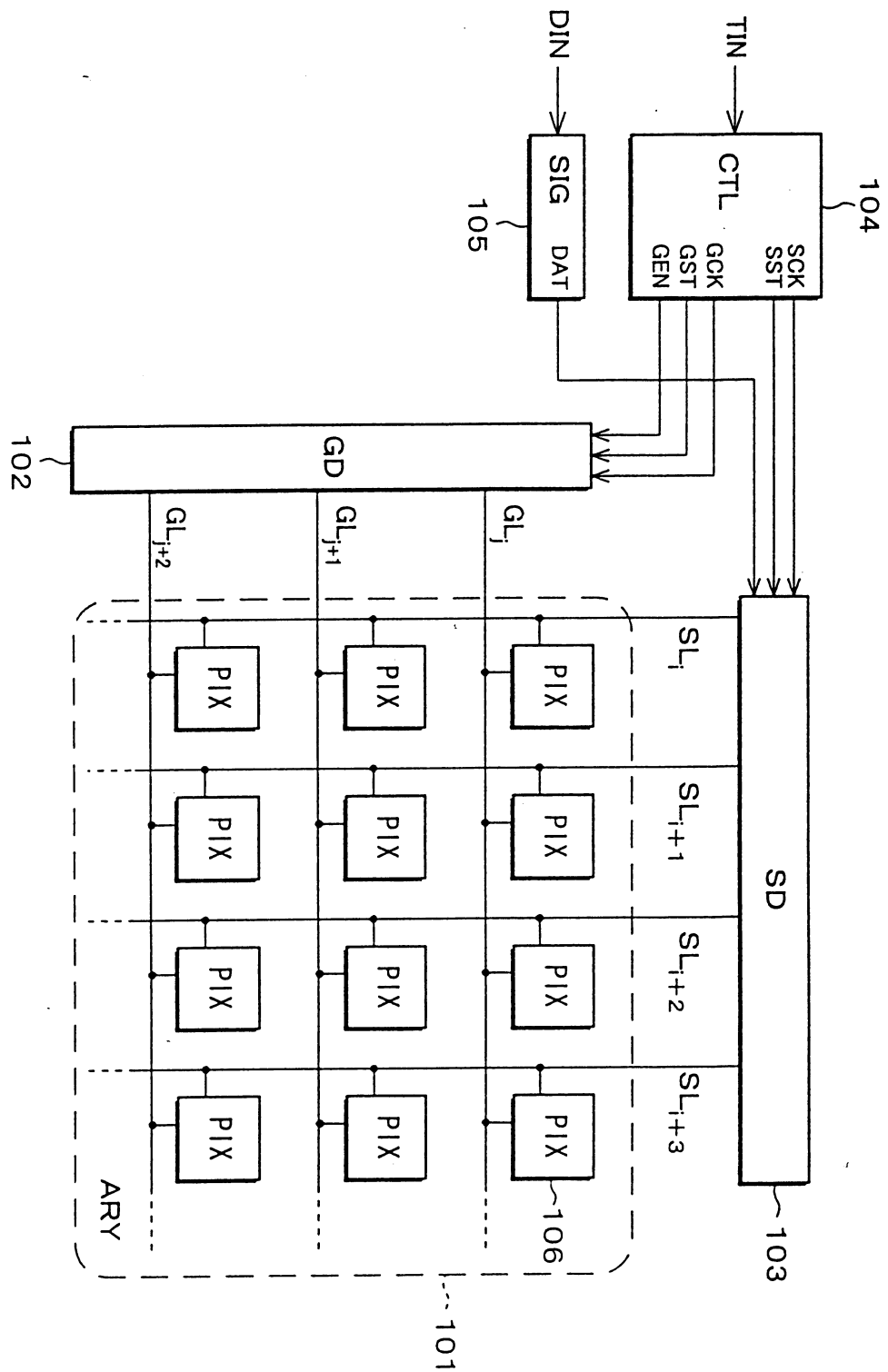
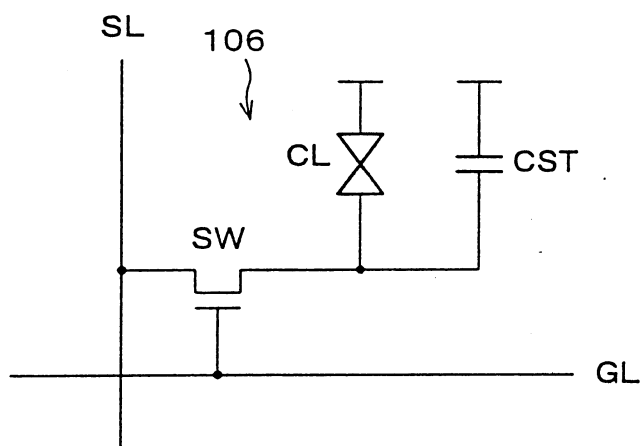


圖 23

圖 24



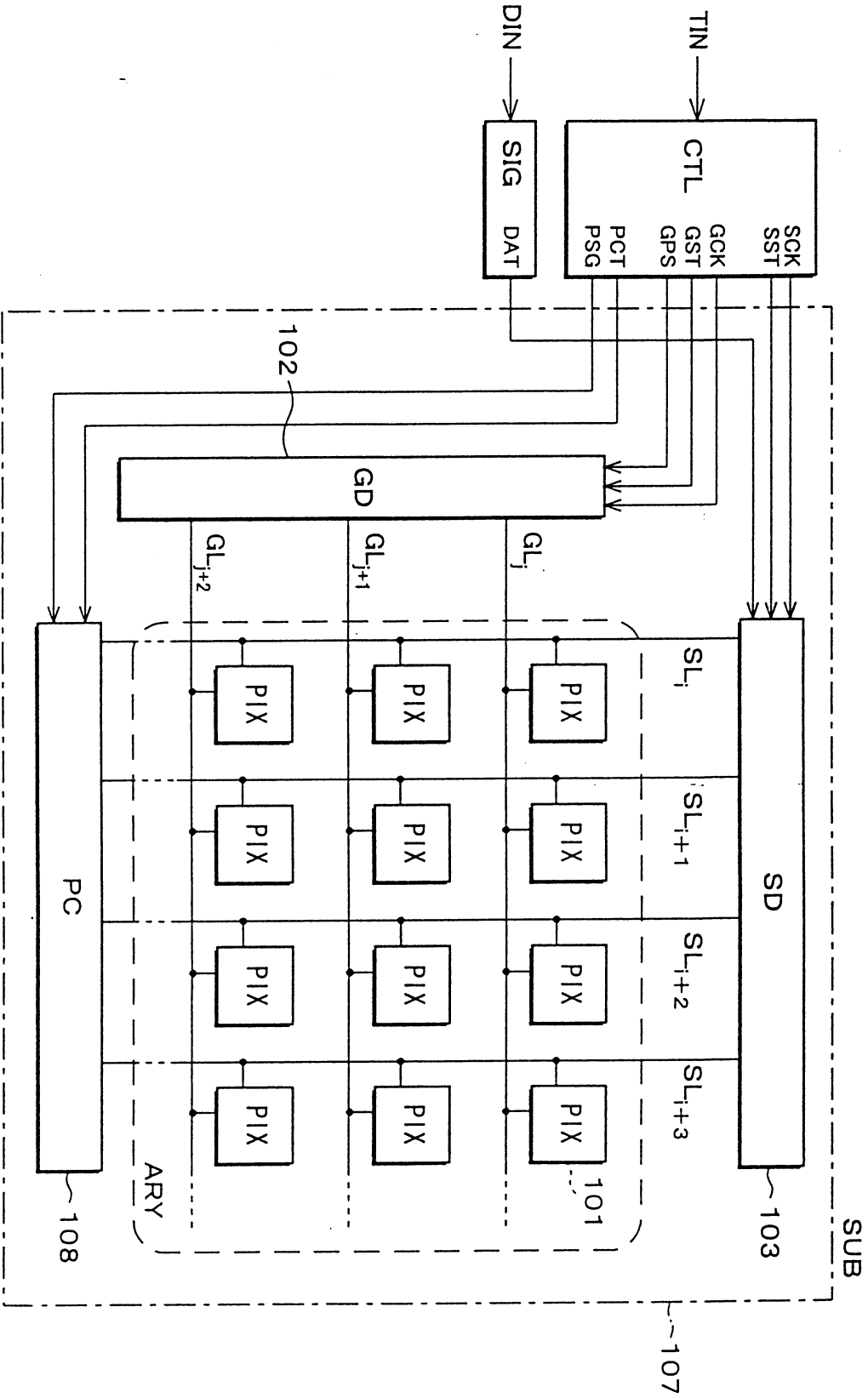


圖 25

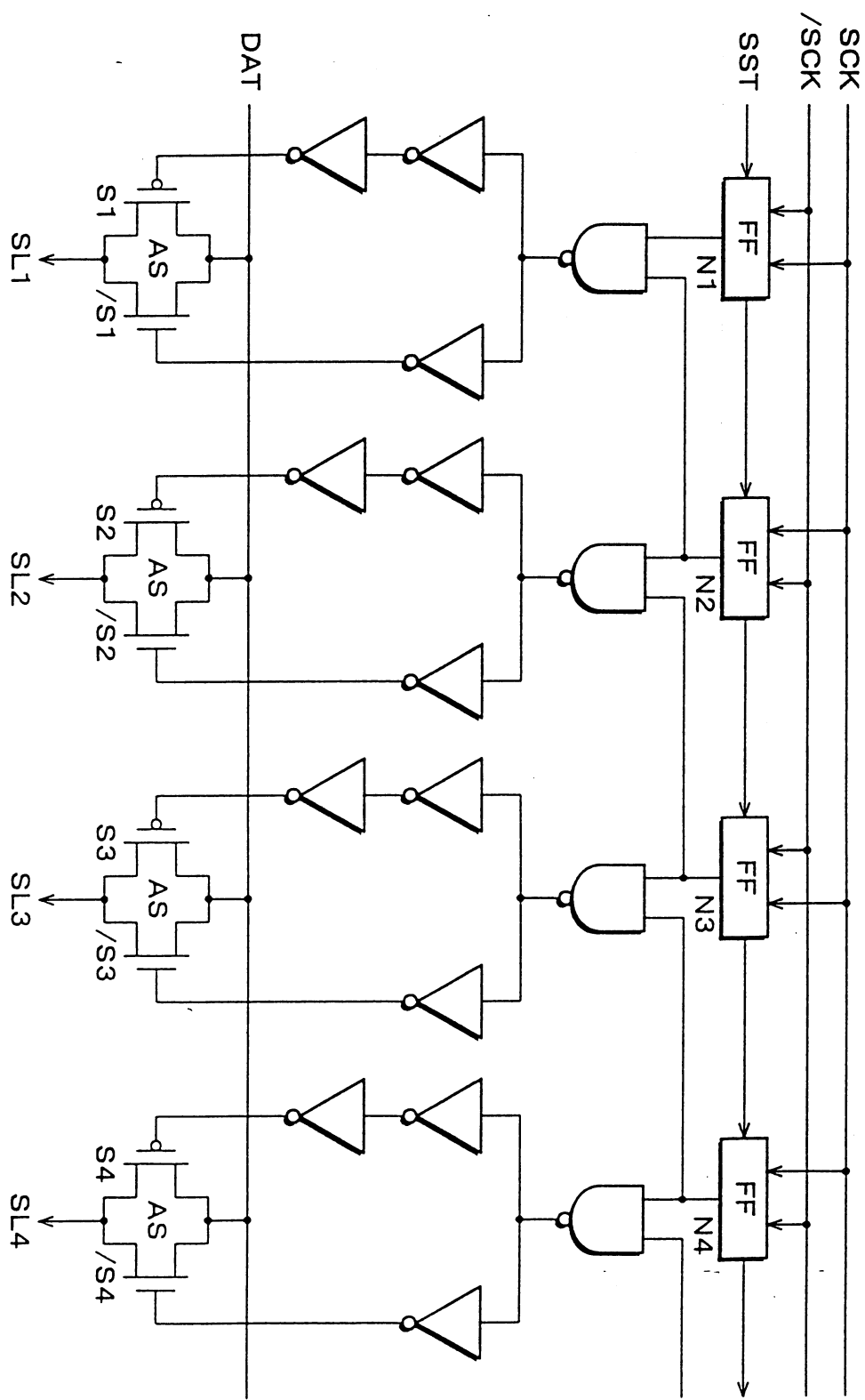
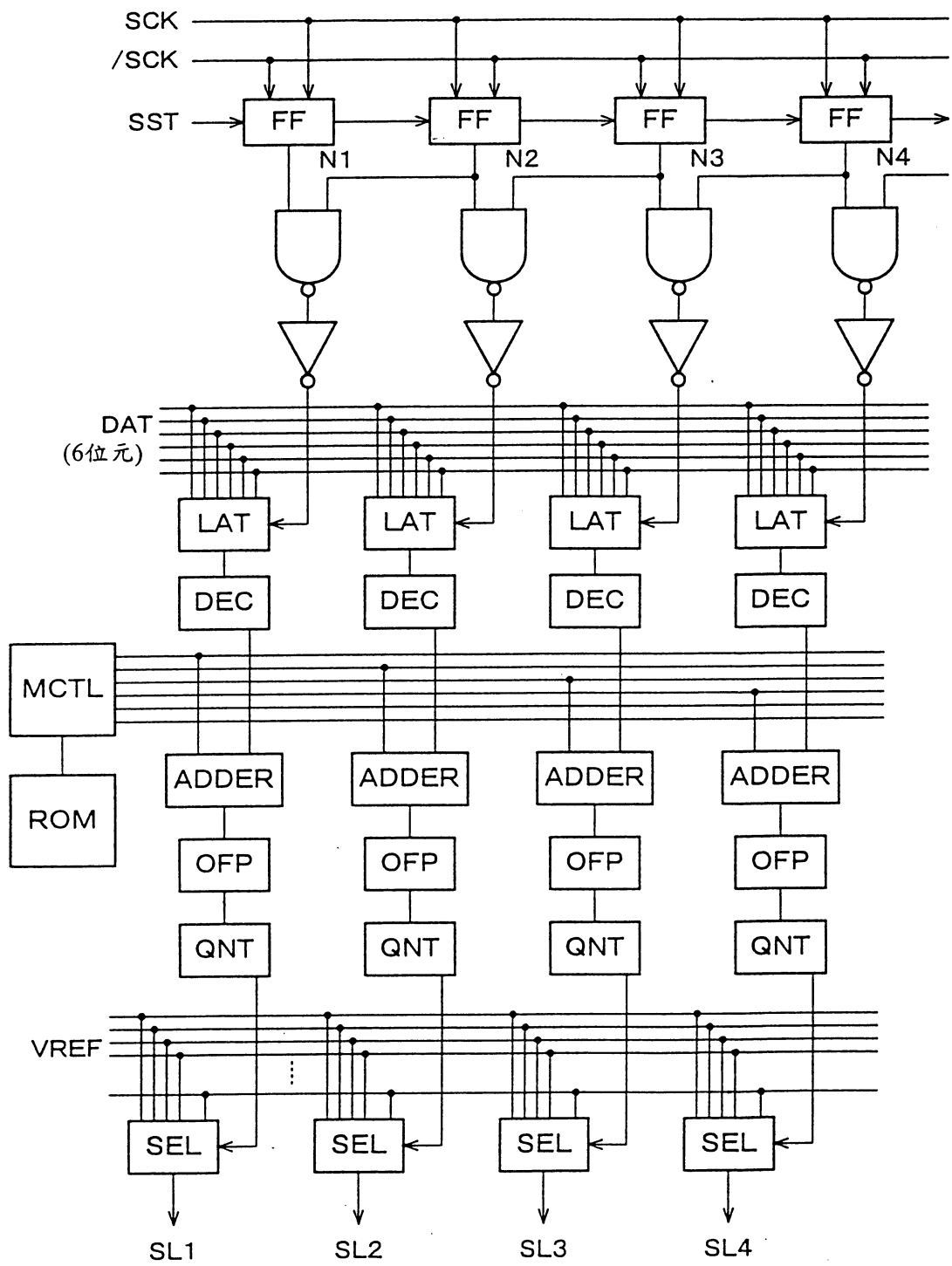


图 26

圖 27



## 六、申請專利範圍

1. 一種圖像顯示面板，係在同一基板上具有由顯示圖像的多數像素構成的像素陣列和供應影像信號給該像素陣列的資料信號線驅動電路，其特徵在於：

上述資料信號線驅動電路驅動輸出影像信號到像素陣列上的像素的 $n$ 條資料信號線，同時具備 $m$ 級仿真灰度處理機構：對於輸出到各資料信號線的影像信號施以仿真灰度處理，比資料信號線數少，

各仿真灰度處理機構對於資料信號線輸出各 $m$ 線被仿真灰度處理過的影像信號者。

2. 如申請專利範圍第1項之圖像顯示面板，其中上述資料信號線驅動電路具備

$m$ 級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號；

$m$ 級平行化機構：使以上述第一鎖存機構取入的影像信號平行化；及

$n$ 級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號，

上述各仿真灰度處理機構對於以上述平行化機構平行化的影像信號施以仿真灰度處理，同時

以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與比上述第一移位暫存器動作頻率小的第二移位暫存器的輸出同步，對於上述第二鎖存機構， $m$ 線分的各影像信號一併被取入後，輸出到各資料信號

## 六、申請專利範圍

線。

3. 如申請專利範圍第1項之圖像顯示面板，其中上述資料信號線驅動電路具備

m級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號；及，

n級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號；

上述各仿真灰度處理機構從上述第一鎖存機構按和上述第一移位暫存器的輸出相同周期取入影像信號，對於該影像信號施以仿真灰度處理，同時

以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與按和上述第一移位暫存器相同動作頻率動作的第二移位暫存器的輸出同步，對於上述第二鎖存機構，1線分的各影像信號被取入後，輸出到各資料信號線。

4. 如申請專利範圍第2項之圖像顯示面板，其中上述第一移位暫存器的動作頻率為第二移位暫存器的動作頻率的整數倍。
5. 如申請專利範圍第4項之圖像顯示面板，其中使上述第二移位暫存器驅動的時鐘信號由來自第一移位暫存器最後級的輸出信號所產生。
6. 如申請專利範圍第2至5項中任一項之圖像顯示面板，其中具備數位/類比變換機構：將以上述仿真灰度處理

## 六、申請專利範圍

機構施以仿真灰度處理的數位影像信號變換成類比影像信號，

在上述第二鎖存機構鎖存後進行上述數位/類比變換機構的變換處理。

7. 如申請專利範圍第2至5項中任一項之圖像顯示面板，其中具備數位/類比變換機構：將以上述仿真灰度處理機構施以仿真灰度處理的數位影像信號變換成類比影像信號，

在仿真灰度處理機構仿真灰度處理後且上述第二鎖存機構鎖存前進行上述數位/類比變換機構的變換處理。

8. 如申請專利範圍第1至5項中任一項之圖像顯示面板，其中上述仿真灰度處理機構進行藉由將按一定周期重複的固定圖案資料的信號加到影像信號而重疊的處理及捨去被重疊的影像信號的低位位元的處理。

9. 如申請專利範圍第8項之圖像顯示面板，其中上述固定圖案資料係資料信號線排列方向的寬度相當於m的整數倍的線數。

10. 如申請專利範圍第9項之圖像顯示面板，其中上述仿真灰度處理機構具備儲存上述固定圖案資料的記憶機構，各仿真灰度處理機構內的記憶機構只儲存與各仿真灰度處理機構對應的資料信號線用的固定圖案資料。

11. 如申請專利範圍第8項之圖像顯示面板，其中上述仿真

## 六、申請專利範圍

- 灰度處理機構係上述固定圖案資料的各垂直方向周期僅一定量移動與影像信號重疊的固定圖案資料的水平方向位置。
12. 如申請專利範圍第8項之圖像顯示面板，其中上述仿真灰度處理機構係每一定幀周期僅一定量移動與影像信號重疊的固定圖案資料的水平方向位置。
  13. 如申請專利範圍第11項之圖像顯示面板，其中上述仿真灰度處理電路係上述固定圖案資料的各垂直方向周期或每一定幀周期僅 $1/k$  ( $k$ 為2以上的整數)周期分移動與影像信號重疊的固定圖案資料的水平方向位置。
  14. 如申請專利範圍第12項之圖像顯示面板，其中上述仿真灰度處理電路係上述固定圖案資料的各垂直方向周期或每一定幀周期僅 $1/k$  ( $k$ 為2以上的整數)周期分移動與影像信號重疊的固定圖案資料的水平方向位置。
  15. 如申請專利範圍第8項之圖像顯示面板，其中上述仿真灰度處理機構係每一定幀周期使與影像信號重疊的固定圖案資料變化。
  16. 如申請專利範圍第15項之圖像顯示面板，其中上述仿真灰度處理機構係每一定幀周期重複同一固定圖案資料作為與影像信號重疊的固定圖案資料。
  17. 如申請專利範圍第6項之圖像顯示面板，其中上述數位/類比變換機構按照被施以仿真灰度處理的影像信號選擇多數基準電壓源中的一個。
  18. 如申請專利範圍第7項之圖像顯示面板，其中上述數位

## 六、申請專利範圍

- /類比變換機構按照被施以仿真灰度處理的影像信號選擇多數基準電壓源中的一個。
19. 如申請專利範圍第17項之圖像顯示面板，其中上述多數基準電壓源係從由外部所輸入的更少數基準電壓源在上述基板上所產生。
20. 如申請專利範圍第18項之圖像顯示面板，其中上述多數基準電壓源係從由外部所輸入的更少數基準電壓源在上述基板上所產生。
21. 如申請專利範圍第1至5項中任一項之圖像顯示面板，其中上述仿真灰度處理機構可切換仿真灰度處理動作及非動作。
22. 如申請專利範圍第21項之圖像顯示面板，其中上述仿真灰度處理機構的仿真灰度處理動作及非動作係根據由外部所輸入的控制信號所切換。
23. 如申請專利範圍第21項之圖像顯示面板，其中上述仿真灰度處理機構的仿真灰度處理動作及非動作係根據所輸入的數位影像信號的位元數所切換。
24. 如申請專利範圍第1至5項中任一項之圖像顯示面板，其中構成上述資料信號線驅動電路的活性元件為多晶矽薄膜電晶體所形成。
25. 如申請專利範圍第24項之圖像顯示面板，其中上述多晶矽薄膜電晶體係以600℃以下的製造溫度構成於玻璃上。
26. 一種圖像顯示裝置，其特徵在於：具備圖像顯示面

## 六、申請專利範圍

板，該圖像顯示面板在同一基板上具有由顯示圖像的多數像素構成的像素陣列和供應影像信號給該像素陣列的資料信號線驅動電路，

上述圖像顯示面板係

上述資料信號線驅動電路驅動輸出影像信號到像素陣列上的像素的 $n$ 條資料信號線，同時具備 $m$ 級仿真灰度處理機構：對於輸出到各資料信號線的影像信號施以仿真灰度處理，比資料信號線數少，

各仿真灰度處理機構對於資料信號線輸出各 $m$ 線被仿真灰度處理過的影像信號者。

27. 如申請專利範圍第26項之圖像顯示裝置，其中上述資料信號線驅動電路具備

$m$ 級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號；

$m$ 級平行化機構：使以上述第一鎖存機構取入的影像信號平行化；及

$n$ 級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號，

上述各仿真灰度處理機構對於以上述平行化機構平行化的影像信號施以仿真灰度處理，同時

以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與比上述第一移位暫存器動作頻率小的第二移位暫存器的輸出同步，對於上述第二鎖存機構， $m$

## 六、申請專利範圍

線分的各影像信號一併被取入後，輸出到各資料信號線。

28. 如申請專利範圍第26項之圖像顯示裝置，其中上述資料信號線驅動電路具備

m級第一鎖存機構：與第一移位暫存器的輸出同步依次取入影像信號；及，

n級第二鎖存機構：與第二移位暫存器的輸出同步依次取入利用上述仿真灰度處理機構施以仿真灰度處理的影像信號，

上述各仿真灰度處理機構從上述第一鎖存機構按和上述第一移位暫存器的輸出相同周期取入影像信號，對於該影像信號施以仿真灰度處理，同時

以上述各仿真灰度處理機構施以仿真灰度處理的影像信號使其與按和上述第一移位暫存器相同動作頻率動作的第二移位暫存器的輸出同步，對於上述第二鎖存機構，l線分的各影像信號被取入後，輸出到各資料信號線。

29. 一種圖像顯示方法，係在圖像顯示面板所使用之圖像顯示方法，該圖像顯示面板在同一基板上具有由顯示圖像的多數像素構成的像素陣列和驅動輸出影像信號到像素陣列上的像素的n條資料信號線，供應影像信號給該像素陣列的資料信號線驅動電路，其特徵在於：

對於輸出到各資料信號線的影像信號使用資料信號線的各m線相同的仿真灰度處理機構施以仿真灰度處

## 六、申請專利範圍

理，

對於資料信號線各m線輸出施以仿真灰度處理的影像  
信號者。