

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2024-146173

(P2024-146173A)

(43)公開日 令和6年10月15日(2024.10.15)

(51)国際特許分類	F I	テーマコード(参考)
H 0 1 G 4/30 (2006.01)	H 0 1 G 4/30 2 0 1 F	5 E 0 0 1
	H 0 1 G 4/30 2 0 1 G	5 E 0 8 2
	H 0 1 G 4/30 5 1 3	
	H 0 1 G 4/30 5 1 6	

審査請求 未請求 請求項の数 9 O L (全17頁)

(21)出願番号	特願2023-58916(P2023-58916)	(71)出願人	000204284 太陽誘電株式会社 東京都中央区京橋二丁目7番19号
(22)出願日	令和5年3月31日(2023.3.31)	(74)代理人	100087480 弁理士 片山 修平
		(72)発明者	浅井 尚 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
		(72)発明者	加藤 洋一 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
		(72)発明者	江口 智康 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
		Fターム(参考)	5E001 AB03 AC09 AE02 AE03 最終頁に続く

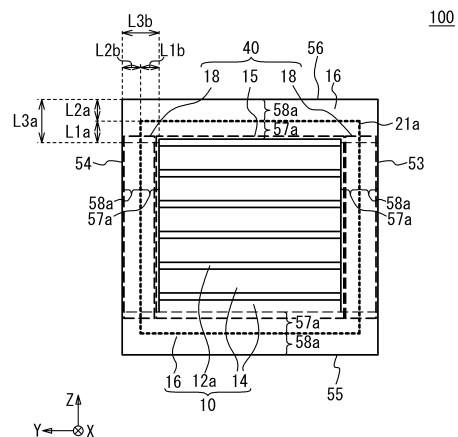
(54)【発明の名称】 積層セラミック電子部品

(57)【要約】 (修正有)

【課題】応力集中による不具合を抑制することが可能な積層セラミック電子部品を提供する。

【解決手段】積層セラミックコンデンサ100は、内部電極と誘電体層とが積層された容量領域15と、積層方向において積層体を挟む一対のカバー誘電体層16と、内部電極14が、交互に露出する一対の端面と、内部電極を側面から挟む一対のサイドマージン領域18とを有し、一対の端面上に形成され、第1金属層と第2金属層からなる外部電極を有し、第1金属層は、一対のカバー誘電体層および一対のサイドマージン領域の内部電極側の第1部分57aと、を覆い、カバー誘電体層およびサイドマージン領域の第1部分以外の第2部分58aを覆わず、内部電極の一部に接触し、ニッケルまたは銅を主成分とし、第2金属層は、第1金属層を覆い、第2部分のうち少なくとも第1金属層21a側の部分を覆い、スズを主成分とする。

【選択図】図4



10

20

【特許請求の範囲】

【請求項 1】

複数の内部電極と複数の誘電体層とが第 1 方向に交互に積層された積層体と、前記第 1 方向において前記積層体を挟む一対のカバー誘電体層と、積層された前記複数の内部電極が、交互に露出し第 2 方向において対向する一対の端面と、を備え、前記複数の誘電体層は、前記第 1 方向および前記第 2 方向に直交する第 3 方向において前記複数の内部電極を挟む一対のサイドマージン領域を有する素体と、

前記一対の端面をそれぞれ覆い、少なくとも一方の外部電極は、対応する端面において、前記複数の内部電極の一部と、前記一対のカバー誘電体層および前記一対のサイドマージン領域の前記複数の内部電極側の第 1 部分と、を覆い、前記一対のカバー誘電体層および前記一対のサイドマージン領域の前記第 1 部分以外の第 2 部分を覆わず、前記複数の内部電極の一部に接触し、ニッケルまたは銅を主成分とする第 1 金属層と、前記第 1 金属層を覆い、前記対応する端面において前記第 2 部分のうち少なくとも前記第 1 金属層側の部分を覆い、スズを主成分とする第 2 金属層と、を備える一対の外部電極と、を備える積層セラミック電子部品。

10

【請求項 2】

複数の内部電極と複数の誘電体層とが第 1 方向に交互に積層された積層体と、前記第 1 方向において前記積層体を挟む一対のカバー誘電体層と、積層された前記複数の内部電極が、交互に露出し第 2 方向において対向する一対の端面と、を備え、前記複数の誘電体層は、前記第 1 方向および前記第 2 方向に直交する第 3 方向において前記複数の内部電極を挟む一対のサイドマージン領域を有する素体と、

20

前記一対の端面をそれぞれ覆い、少なくとも一方の外部電極は、対応する端面において、前記複数の内部電極の一部と、前記一対のカバー誘電体層および前記一対のサイドマージン領域の前記複数の内部電極側の第 1 部分と、を覆い、前記一対のカバー誘電体層および前記一対のサイドマージン領域の前記第 1 部分以外の第 2 部分を覆わず、前記複数の内部電極の一部に接触する第 1 金属層と、前記第 1 金属層を覆い、前記対応する端面において前記第 2 部分のうち少なくとも前記第 1 金属層側の部分を覆い、前記第 1 金属層のヤング率より小さいヤング率を有する第 2 金属層と、を備える一対の外部電極と、を備える積層セラミック電子部品。

30

【請求項 3】

前記第 1 金属層は、ニッケルまたは銅を主成分とし、

前記第 2 金属層はスズを主成分とする請求項 2 に記載の積層セラミック電子部品。

【請求項 4】

前記第 1 部分の面積は前記第 2 部分の面積の $1/10$ 以上かつ $9/10$ 以下である請求項 1 から 3 のいずれか一項に記載の積層セラミック電子部品。

【請求項 5】

前記少なくとも一方の外部電極は、前記素体の前記対応する端面以外の面を覆わない請求項 1 から 3 のいずれか一項に記載の積層セラミック電子部品。

【請求項 6】

前記第 2 金属層は、前記対応する端面の端まで覆う請求項 5 に記載の積層セラミック電子部品。

40

【請求項 7】

前記第 2 金属層は、前記対応する端面の周縁部の少なくとも一部の第 3 部分を覆わない請求項 5 に記載の積層セラミック電子部品。

【請求項 8】

前記第 3 部分の幅は前記第 2 部分の幅の $1/2$ 以下である請求項 7 に記載の積層セラミック電子部品。

【請求項 9】

前記一対の外部電極の両方は、前記第 1 金属層と前記第 2 金属層を備える請求項 1 から 3 のいずれか一項に記載の積層セラミック電子部品。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、積層セラミック電子部品に関する。

【背景技術】

【0002】

積層セラミックコンデンサなどの積層セラミック電子部品において、内部ニッケル電極層を外部ニッケル電極層が覆わない非被覆領域を設け、非被覆領域に外部銅電極層を設けることが知られている（例えば、特許文献1）。外部電極がサイドマージン部の側面を覆わない構造が知られている（例えば、特許文献2）。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2022-14532号公報

【特許文献2】特開2017-195359号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

積層セラミック電子部品を実装基板に実装したときに、外部電極が素体に接する端部に応力が集中すると、素体のクラックまたは外部電極の剥がれ等の不具合が生じることがある。

20

【0005】

本発明は、上記課題に鑑みなされたものであり、応力集中による不具合を抑制することが可能な積層セラミック電子部品を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、複数の内部電極と複数の誘電体層とが第1方向に交互に積層された積層体と、前記第1方向において前記積層体を挟む一对のカバー誘電体層と、積層された前記複数の内部電極が、交互に露出し第2方向において対向する一对の端面と、を備え、前記複数の誘電体層は、前記第1方向および前記第2方向に直交する第3方向において前記複数の内部電極を挟む一对のサイドマージン領域を有する素体と、前記一对の端面をそれぞれ覆い、少なくとも一方の外部電極は、対応する端面において、前記複数の内部電極の一部と、前記一对のカバー誘電体層および前記一对のサイドマージン領域の前記複数の内部電極側の第1部分と、を覆い、前記一对のカバー誘電体層および前記一对のサイドマージン領域の前記第1部分以外の第2部分を覆わず、前記複数の内部電極の一部に接触し、ニッケルまたは銅を主成分とする第1金属層と、前記第1金属層を覆い、前記対応する端面において前記第2部分のうち少なくとも前記第1金属層側の部分を覆い、スズを主成分とする第2金属層と、を備える一对の外部電極と、を備える積層セラミック電子部品である。

30

【0007】

本発明は、上記構成において、複数の内部電極と複数の誘電体層とが第1方向に交互に積層された積層体と、前記第1方向において前記積層体を挟む一对のカバー誘電体層と、積層された前記複数の内部電極が、交互に露出し第2方向において対向する一对の端面と、を備え、前記複数の誘電体層は、前記第1方向および前記第2方向に直交する第3方向において前記複数の内部電極を挟む一对のサイドマージン領域を有する素体と、前記一对の端面をそれぞれ覆い、少なくとも一方の外部電極は、対応する端面において、前記複数の内部電極の一部と、前記一对のカバー誘電体層および前記一对のサイドマージン領域の前記複数の内部電極側の第1部分と、を覆い、前記一对のカバー誘電体層および前記一对のサイドマージン領域の前記第1部分以外の第2部分を覆わず、前記複数の内部電極の一部に接触する第1金属層と、前記第1金属層を覆い、前記対応する端面において前記第2部分のうち少なくとも前記第1金属層側の部分を覆い、前記第1金属層のヤング率より小

40

50

さいヤング率を有する第 2 金属層と、を備える一对の外部電極と、を備える積層セラミック電子部品である。

【0008】

上記構成において、前記第 1 金属層は、ニッケルまたは銅を主成分とし、前記第 2 金属層はスズを主成分とする構成とすることができる。

【0009】

上記構成において、前記第 1 部分の面積は前記第 2 部分の面積の $1/10$ 以上かつ $9/10$ 以下である構成とすることができる。

【0010】

上記構成において、前記少なくとも一方の外部電極は、前記素体の前記対応する端面以外の面を覆わない構成とすることができる。 10

【0011】

上記構成において、前記第 2 金属層は、前記対応する端面の端まで覆う構成とすることができる。

【0012】

上記構成において、前記第 2 金属層は、前記対応する端面の周縁部の少なくとも一部の第 3 部分を覆わない構成とすることができる。

【0013】

上記構成において、前記第 3 部分の幅は前記第 2 部分の幅の $1/2$ 以下である構成とすることができる。 20

【0014】

上記構成において、前記一对の外部電極の両方は、前記第 1 金属層と前記第 2 金属層を備える構成とすることができる。

【発明の効果】

【0015】

本発明によれば、応力集中による不具合を抑制することが可能な積層セラミック電子部品を提供することができる。

【図面の簡単な説明】

【0016】

【図 1】図 1 は、実施形態に係る積層セラミックコンデンサの部分断面斜視図である。 30

【図 2】図 2 は、図 1 の A - A 線断面図である。

【図 3】図 3 は、図 1 の B - B 線断面図である。

【図 4】図 4 は、図 1 の第 1 面を、外部電極を透過してみた図である。

【図 5】図 5 は、図 1 の第 2 面を、外部電極を透過してみた図である。

【図 6】図 6 は、比較対象 1 の積層セラミックコンデンサの図 1 の A - A 断面に相当する断面図である。

【図 7】図 7 は、比較対象 2 の積層セラミックコンデンサの図 1 の A - A 断面に相当する断面図である。

【図 8】図 8 (a) および図 8 (b) は、比較対象 1 および 2 の積層セラミックコンデンサを実装基板に実装したときの図であり、図 8 (c) は、実施形態の積層セラミックコンデンサを実装基板に実装したときの図である。 40

【図 9】図 9 は、比較対象 3 の積層セラミックコンデンサの第 1 面を、外部電極を透過してみた図である。

【図 10】図 10 は、積層セラミックコンデンサの製造工程の一例を示すフローチャートである。

【図 11】図 11 (a) から図 11 (c) は、実施形態に係る積層セラミックコンデンサを製造する方法を示す断面図である。

【図 12】図 12 (a) から図 12 (c) は、実施形態に係る積層セラミックコンデンサを製造する方法を示す断面図である。

【図 13】図 13 (a) から図 13 (d) は、実施形態における外部電極の様々な例を示 50

す断面図である。

【図 1 4】図 1 4 は、図 1 3 (b) の第 1 面を、外部電極を透過してみた図である。

【発明を実施するための形態】

【0017】

以下、図面を参照しつつ、積層セラミック電子部品として積層セラミックコンデンサを例に実施形態について説明する。

【0018】

(実施形態)

図 1 は、実施形態に係る積層セラミックコンデンサ 100 の部分断面斜視図である。図 2 は、図 1 の A - A 線断面図である。図 3 は、図 1 の B - B 線断面図である。図 4 は、図 1 の第 1 面を、外部電極を透過してみた図である。図 5 は、図 1 の第 2 面を、外部電極を透過してみた図である。図 4 および図 5 において、金属層 21 a および 21 b が設けられる領域を太点線で示している。

10

【0019】

図 1 ~ 図 5 において、Z 方向 (第 1 方向) は、誘電体層 14、内部電極 12 a および 12 b が積層される積層方向であって、素体 10 の第 5 面 55 と第 6 面 56 が対向する方向である。X 方向 (第 2 方向) は、素体 10 の長さ方向であって、素体 10 の第 1 面 51 と第 2 面 52 が対向する方向である。Y 方向 (第 3 方向) は、内部電極 12 a および 12 b の幅方向であり、素体 10 の第 3 面 53 と第 4 面 54 が対向する方向である。X 方向と、Y 方向とおよび Z 方向は、互いに直交している。

20

【0020】

積層セラミックコンデンサ 100 は、略直方体形状を有する素体 10 と、外部電極 20 a および 20 b とを備える。

【0021】

素体 10 は、複数の誘電体層 14 と、複数の内部電極 12 a および 12 b と、カバー誘電体層 16 とを有する。複数の内部電極 12 a と複数の内部電極 12 b とは Z 方向に交互に積層されている。複数の内部電極 12 a のうち 1 つと複数の内部電極 12 b のうち 1 つとの間に複数の誘電体層 14 のうち 1 つが設けられている。誘電体層 14、内部電極 12 a および 12 b が積層された積層体 40 の積層方向 (Z 方向) における最外層は内部電極 12 a および 12 b であり、積層体 40 の Z 方向において積層体 40 を挟む一対のカバー誘電体層 16 が設けられている。誘電体層 14 を挟み内部電極 12 a と内部電極 12 b が対向する領域は容量領域 15 である。図 2 における素体 10 の X 方向において容量領域 15 を挟む領域は一対のエンドマージン領域 42 である。図 3 から図 5 における Y 方向において容量領域 15 を挟む領域は一対のサイドマージン領域 18 である。

30

【0022】

第 1 面 51 および第 2 面 52 には、内部電極 12 a および 12 b が交互に露出する。第 1 面 51 から内部電極 12 a が露出し内部電極 12 b は露出しない。第 2 面 52 から内部電極 12 b が露出し内部電極 12 a は露出しない。すなわち、内部電極 12 a と 12 b とは、異なる第 1 面 51 および第 2 面 52 に接続されている。

【0023】

図 2、図 4 および図 5 のように、外部電極 20 a (および 20 b) (一対の外部電極) は、金属層 21 a (および 21 b) (第 1 金属層) と金属層 22 a (および 22 b) (第 2 金属層) とを備えている。第 1 面 51 (および第 2 面 52) において、内部電極 12 a (および 12 b) を囲みカバー誘電体層 16 およびサイドマージン領域 18 の内部電極 12 a (および 12 b) 側の部分は部分 57 a (および 57 b) (第 1 部分) であり、カバー誘電体層 16 およびサイドマージン領域 18 の部分 57 a (および 57 b) 以外の部分は部分 58 a (および 58 b) (第 2 部分) である。金属層 21 a (および 21 b) は、内部電極 12 a (および 12 b) に接触し、部分 57 a (および 57 b) をそれぞれ覆いつつ接触し、部分 58 a (および 58 b) をそれぞれ覆わない。

40

【0024】

50

金属層 2 2 a (および 2 2 b) は、金属層 2 1 a (および 2 1 b) を覆い、第 1 面 5 1 (および第 2 面 5 2) において部分 5 8 a (および 5 8 b) を覆いかつ接触する。金属層 2 2 a (および 2 2 b) は第 3 面 5 3 および第 4 面 5 4 には設けられていない。

【 0 0 2 5 】

積層セラミックコンデンサ 1 0 0 のサイズは、例えば、長さ (X 方向における長さ) 0 . 2 5 mm、幅 (Y 方向における幅) 0 . 1 2 5 mm、高さ (Z 方向における高さ) 0 . 1 2 5 mm であり、または長さ 0 . 4 mm、幅 0 . 2 mm、高さ 0 . 2 mm、または長さ 0 . 6 mm、幅 0 . 3 mm、高さ 0 . 3 mm であり、または長さ 1 . 0 mm、幅 0 . 5 mm、高さ 0 . 5 mm であり、または長さ 3 . 2 mm、幅 1 . 6 mm、高さ 1 . 6 mm であり、または長さ 4 . 5 mm、幅 3 . 2 mm、高さ 2 . 5 mm であるが、これらのサイズに限定されるものではない。 10

【 0 0 2 6 】

サイドマージン領域 1 8 の Y 方向における幅は、例えば 1 0 μ m ~ 3 0 μ m である。エンドマージン領域 4 2 の X 方向における長さは、例えば 1 0 μ m ~ 5 0 μ m である。

【 0 0 2 7 】

内部電極 1 2 a および 1 2 b は、ニッケル (Ni)、銅 (Cu)、スズ (Sn) 等の卑金属を主成分とする。内部電極 1 2 a および 1 2 b として、白金 (Pt)、パラジウム (Pd)、銀 (Ag) または金 (Au) などの貴金属やこれらを含む合金を用いてもよい。内部電極 1 2 a および 1 2 b の厚みは、例えば、0 . 1 μ m 以上 1 μ m 以下である。

【 0 0 2 8 】

誘電体層 1 4 は、例えば、一般式 ABO_3 で表されるペロブスカイト構造を有するセラミック材料を主相とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた ABO_3 を含む。例えば、当該セラミック材料として、チタン酸バリウム ($BaTiO_3$)、ジルコン酸カルシウム ($CaZrO_3$)、チタン酸カルシウム ($CaTiO_3$)、チタン酸ストロンチウム ($SrTiO_3$)、チタン酸マグネシウム ($MgTiO_3$)、およびペロブスカイト構造を形成する $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ ($0 < x < 1, 0 < y < 1, 0 < z < 1$) 等のうち少なくとも 1 つから選択して用いることができる。 $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ は、チタン酸バリウムストロンチウム、チタン酸バリウムカルシウム、ジルコン酸バリウム、チタン酸ジルコン酸バリウム、チタン酸ジルコン酸カルシウムおよびチタン酸ジルコン酸バリウムカルシウムなどである。例えば、誘電体層 1 4 において、主成分セラミックは、90 原子% 以上含まれている。誘電体層 1 4 の厚みは、例えば、2 μ m 以上かつ 5 μ m 以下である。 30

【 0 0 2 9 】

誘電体層 1 4 には、添加物が添加されていてもよい。誘電体層 1 4 への添加物として、ジルコニウム (Zr)、ハフニウム (Hf)、マグネシウム (Mg)、マンガン (Mn)、モリブデン (Mo)、バナジウム (V)、クロム (Cr)、希土類元素 (イットリウム (Y)、サマリウム (Sm)、ユーロピウム (Eu)、ガドリニウム (Gd)、テルビウム (Tb)、ジスプロシウム (Dy)、ホルミウム (Ho)、エルビウム (Er)、ツリウム (Tm) およびイッテルビウム (Yb)) の酸化物、または、コバルト (Co)、ニッケル (Ni)、リチウム (Li)、ホウ素 (B)、ナトリウム (Na)、カリウム (K) もしくはシリコン (Si) を含む酸化物、または、コバルト、ニッケル、リチウム、ホウ素、ナトリウム、カリウムもしくはケイ素を含むガラスが挙げられる。 40

【 0 0 3 0 】

カバー誘電体層 1 6 の主成分セラミックの組成は、誘電体層 1 4 の主成分セラミックと同じでもよいし、異なってもよい。サイドマージン領域 1 8 は、誘電体層 1 4 と異なるサイド誘電体層でもよい。この場合、サイド誘電体層の主成分セラミックの組成は、誘電体層 1 4 の主成分セラミックと同じでもよいし、異なってもよい。

【 0 0 3 1 】

外部電極 2 0 a および 2 0 b のうち金属層 2 1 a および 2 1 b は、銅、ニッケル、アルミニウム (Al)、Zn (亜鉛) などの金属、またはこれらの 2 以上の合金 (例えば、銅 50

とニッケルとの合金)を主成分とし、金属層21aおよび21bの緻密化のためのガラス成分を含んでいる。金属層21aおよび21bを焼成する場合には、金属層21aおよび21bの焼結性を制御するための共材、などのセラミックを含んでいる。ガラス成分は、バリウム(Ba)、ストロンチウム(Sr)、カルシウム(Ca)、亜鉛、アルミニウム、ケイ素またはホウ素等の酸化物である。共材は、例えば、誘電体層14の主成分と同じ材料を主成分とするセラミック成分である。

【0032】

外部電極20aおよび20bのうち金属層22aおよび22bは、スズ等を主成分とする。金属層22aおよび22bは、金属層21aおよび21bより柔らかい。すなわち、金属層22aおよび22bのヤング率は、金属層21aおよび21bのヤング率より小さい。

10

【0033】

図6は、比較対象1の積層セラミックコンデンサの図1のA-A断面に相当する断面図である。図6のように、比較対象1の積層セラミックコンデンサ110では、外部電極20aは、第1面51と、第3面53、第4面54、第5面55および第6面56の各々の端部と、に設けられている。外部電極20bは、第2面52と、第3面53、第4面54、第5面55および第6面56の各々の端部と、に設けられている。金属層22aおよび22bは金属層21aおよび21b上に設けられている。金属層22aおよび22bは、それぞれ第1面51および第2面52には接して設けられていない。

【0034】

図7は、比較対象2の積層セラミックコンデンサの図1のA-A断面に相当する断面図である。図7のように、比較対象2の積層セラミックコンデンサ112では、外部電極20aおよび20bは、それぞれ第1面51および第2面52に設けられ、第3面53、第4面54、第5面55および第6面56に設けられていない。金属層21aおよび21bは第1面51および第2面52の全面に設けられ、金属層22aおよび22bは、金属層21aおよび21bの外側の第1面51および第2面52には接して設けられていない。

20

【0035】

図8(a)および図8(b)は、比較対象1および2の積層セラミックコンデンサを実装基板に実装したときの図であり、図8(c)は、実施形態の積層セラミックコンデンサを実装基板に実装したときの図である。図8(a)に示すように、実装基板30上のランド31に、比較対象1の積層セラミックコンデンサ110を実装する。外部電極20aおよび20bとランド31とは、はんだ等の接合材32により接合される。実装基板30と素体10との線膨張係数との差に起因する熱応力が素体10加わると、第5面55における外部電極20aおよび20bの端部の箇所60に応力が集中する。これにより、素体10にクラック62が生じる可能性がある。

30

【0036】

図8(b)に示すように、比較対象2の積層セラミックコンデンサ112は、外部電極20aおよび20bが第5面55に設けられていないため、素体10の第5面55での応力集中を抑制できる。しかし、外部電極20aおよび20bが第1面51に接する端部の箇所64は金属層21aおよび21bの端部である。金属層21aおよび21bは硬い金属のため、箇所64に応力が集中すると、金属層21aおよび21bが素体10から剥がれる可能性がある。

40

【0037】

図8(c)に示すように、積層セラミックコンデンサ100では、金属層22aおよび22bは、第1面51および第2面52のうち金属層21aおよび21bが覆わない部分58aおよび58bを覆う。金属層22aおよび22bは、金属層21aおよび21bより柔らかい。このため、箇所64に応力が集中しても金属層22aおよび22bは、比較対象2の積層セラミックコンデンサ112に比べ、素体10から剥がれにくい。金属層21aおよび21bの端部の箇所66には、箇所64より応力が集中しにくいいため、金属層21aおよび21bは素体10から剥がれにくい。

50

【 0 0 3 8 】

図 9 は、比較対象 3 の積層セラミックコンデンサの第 1 面を、外部電極を透過してみた図である。金属層 2 1 a が設けられる領域を太破線で示している。図 9 のように、比較対象 3 の積層セラミックコンデンサ 1 1 4 では、金属層 2 1 a は、Y 方向における内部電極 1 2 a の端部の領域 7 0 を覆っていない。これにより、金属層 2 2 a は、領域 7 0 において内部電極 1 2 a に接触する。金属層 2 2 a と内部電極 1 2 a との接触抵抗が高い場合、外部電極 2 0 a と内部電極 1 2 a との接触抵抗が高くなってしまふ。

【 0 0 3 9 】

図 4 および図 5 のように、実施形態の積層セラミックコンデンサ 1 0 0 では、金属層 2 1 a および 2 1 b は、内部電極 1 2 a および 1 2 b に接触し、部分 5 7 a および 5 7 b を覆う。これにより、外部電極 2 0 a と内部電極 1 2 a との接触抵抗を低くすることができる。

10

【 0 0 4 0 】

(積層セラミックコンデンサの製造方法)

積層セラミックコンデンサ 1 0 0 の製造方法について説明する。図 1 0 は、積層セラミックコンデンサの製造工程の一例を示すフローチャートである。

【 0 0 4 1 】

(グリーンシート成形工程)

まず、グリーンシートを成形する (工程 S 1 0) 。工程 S 1 0 では、例えばセラミック粉末に各種の添加化合物 (焼結補助剤など) を添加することで得られた誘電体材料に、ポリビニルブチラル (P V B) 樹脂等のバインダと、エタノールまたはトルエン等の有機溶剤と、可塑剤とを加えて湿式混合する。得られたスラリーを使用して、例えばダイコータ法またはドクターブレード法を用い、基材上にグリーンシートを塗工して乾燥させる。基材は、例えば、P E T (ポリエチレンテレフタレート) フィルムである。

20

【 0 0 4 2 】

(内部電極印刷工程)

続いて、グリーンシート上に内部電極を印刷する (工程 S 1 2) 。工程 S 1 2 では、基材上のグリーンシートに、有機バインダを含む内部電極形成用の金属導電ペーストを、例えばグラビア印刷法を用い印刷する。これにより、グリーンシート上に、内部電極 1 2 a および 1 2 b に対応する複数の内部電極パターンを互いに離間させて成膜する。金属導電ペーストには、共材としてセラミック粒子を添加する。セラミック粒子の主成分は、特に限定するものではないが、誘電体層 1 4 の主成分セラミックと同じであることが好ましい。

30

【 0 0 4 3 】

(圧着工程)

続いて、グリーンシートを積層し圧着する (工程 S 1 4) 。工程 S 1 4 では、内部電極 1 2 a および 1 2 b となる内部電極パターンが印刷されたグリーンシートを積層することにより積層シートを形成する。積層シートの積層方向における両端面には、カバー誘電体層 1 6 に対応するグリーンシートがそれぞれ積層される。続いて、積層シートを加圧することにより複数のグリーンシート間を圧着する。圧着手段としては、例えば静水圧プレスを用いる。続いて、切断ブレードにより積層シートを所定のカット線に沿って積層方向に切断することにより複数の素体 1 0 が形成される。

40

【 0 0 4 4 】

(焼成工程)

続いて、素体 1 0 を焼成する (工程 S 1 6) 。工程 S 1 6 では、素体 1 0 を、2 5 0 ~ 5 0 0 の窒素ガス雰囲気中で脱バインダ処理した後、還元雰囲気中で 1 3 0 0 ~ 1 4 0 0 で 1 時間程度焼成する。これにより、素体 1 0 、サイド誘電体層 1 8 a および 1 8 b 内の各粒子が焼結する。

【 0 0 4 5 】

(第 1 金属層形成工程)

50

続いて、金属層 2 1 a および 2 1 b を形成する（工程 S 1 8）。以下に図 1 1 (a) から図 1 2 (b) を参照して工程 S 1 8 について説明する。

【 0 0 4 6 】

図 1 1 (a) から図 1 2 (c) は、実施形態に係る積層セラミックコンデンサを製造する方法を示す断面図である。図 1 1 (a) のように、平板状の弾性体 2 4 上に金属シート 2 8 を配置する。金属シート 2 8 は、第 1 面 5 1 を覆うように配置される。素体 1 0 の第 2 面 5 2 上にテープ 2 6 が貼り付けられる。

【 0 0 4 7 】

続いて、図 1 1 (b) のように、テープ 2 6 を不図示の押圧装置により下方（ - X 方向）へ押圧させる。これにより、素体 1 0 の第 1 面 5 1 は金属シート 2 8 の表面に押し付けられる。このとき、金属シート 2 8 の押し付けられた部分は素体 1 0 からの押圧により凹み、素体 1 0 の下方の弾性体 2 4 も凹む。金属シート 2 8 の凹んだ部分は、弾性体 2 4 からの復元力により素体 1 0 の第 1 面 5 1 に押し当てられる。これにより第 1 面 5 1 に金属シート 2 8 の一部が貼り付く。このとき、積層方向（ Z 方向）における第 1 面 5 1 の両端部では、素体 1 0 の角部に沿って金属シート 2 8 が貼り付く。その後、素体 1 0 の押圧力が増加すると、金属シート 2 8 の貼り付いた部分とその他の部分の間にせん断力が生ずるため、張り付いた部分と他の部分は互いに切り離される。

10

【 0 0 4 8 】

続いて、図 1 1 (c) のように、テープ 2 6 を不図示の押圧装置により上方（ + X 方向）へ移動させる。これにより、素体 1 0 が弾性体 2 4 から離れるように移動する。このとき、金属シート 2 8 の切り離された部分は素体 1 0 の第 1 面 5 1 に貼り付く。

20

【 0 0 4 9 】

続いて、図 1 1 (a) から図 1 1 (c) と同様に、素体 1 0 の第 2 面 5 2 に金属シート 2 8 を貼り付ける。図 1 2 (a) に示すように、第 1 面 5 1 および第 2 面 5 2 の全面に金属シート 2 8 が貼り付けられる。

【 0 0 5 0 】

続いて、図 1 2 (b) のように、バレル研磨を行う。これにより、金属シート 2 8 の外側の部分が研磨され、第 1 面 5 1 および第 2 面 5 2 のうち周縁部の部分 5 8 a および 5 8 b における金属シート 2 8 が除去され、金属層 2 1 a および 2 1 b が形成される。このとき、素体 1 0 の角が研磨され、素体 1 0 の角部が丸くなくてもよい。バレル研磨の条件を選択することで、素体 1 0 より金属シート 2 8 をより研磨することもできる。

30

【 0 0 5 1 】

（第 2 金属層形成工程）

続いて、金属層 2 2 a および 2 2 b を形成する（工程 S 2 0）。以下に図 1 2 (c) を参照して工程 S 2 0 について説明する。

【 0 0 5 2 】

図 1 2 (c) に示すように、金属層 2 1 a および 2 1 b の表面をめっき処理することで、金属層 2 1 a および 2 1 b の表面に金属層 2 2 a および 2 2 b を形成する。めっき条件を適宜選択することにより、金属層 2 1 a および 2 1 b の端面にも金属層 2 2 a および 2 2 b を形成することで、部分 5 8 a および 5 8 b に接する金属層 2 2 a および 2 2 b を形成できる。めっき処理の時間を適宜選択することで、金属層 2 2 a および 2 2 b は、部分 5 8 a および 5 8 b の全面を覆うことができる。無電解めっきまたはスパッタリング法等により、金属層 2 1 a および 2 1 b の表面および部分 5 8 a および 5 8 b に薄いシード層を形成した後に、シード層の表面に金属層 2 2 a および 2 2 b をめっき法により形成してもよい。

40

【 0 0 5 3 】

金属層 2 1 a と 2 2 a により外部電極 2 0 a が形成され、金属層 2 1 b と 2 2 b により外部電極 2 0 b が形成される。

【 0 0 5 4 】

（外部電極形成工程の別の例）

50

図10の工程S16の素体10の焼成工程の前に、図12(a)のように、第1面51および第2面52に金属シート28として、ペーストを塗布する。続いて、図10の工程S16の焼成を行う。図12(b)のように、金属シート28が収縮し、第1面51および第2面52の周縁部に金属層21aおよび21bに覆われない部分58aおよび58bが形成される。続いて、図12(c)のように、金属層22aおよび22bを形成する。このように外部電極20aおよび20bを形成してもよい。外部電極20aおよび20bの形成方法は上記方法には限定されない。

【0055】

(外部電極の例)

図13(a)から図13(d)は、実施形態における外部電極の様々な例を示す断面図である。図13(a)に示すように、金属層22a(および22b)は部分58a(および部分58b)をすべて覆っていてもよい。

10

【0056】

図14は、図13(b)の第1面を、外部電極を透過してみた図である。金属層21aおよび22aが覆う領域を太点線で示している。図13(b)および図14に示すように、金属層22a(および22b)は部分58a(および部分58b)のうち内側の部分を覆い、外側の部分59aを覆わなくてもよい。この場合にも、最も応力が集中する外部電極20a(および20b)の端部の箇所64は、柔らかい金属層22a(および22b)と素体10とが接しているため、金属層22a(および22b)の素体10からの剥がれを抑制できる。

20

【0057】

図13(c)に示すように、金属層22a(および22b)と金属層21a(および21b)との間に、金属層23aを設けてもよい。外部電極20a(および20b)の最も外側の金属層22aおよび22bが内部電極12a(および12b)と接触する金属層21aおよび21bより柔らかければよい。

【0058】

図13(d)に示すように、金属層22a(および22b)は、第5面55および第6面56の端部を覆ってもよい。この場合にも、最も応力が集中する外部電極20a(および20b)の端部の箇所60は、柔らかい金属層22a(および22b)と素体10とが接しているため、金属層22a(および22b)の素体10からの剥がれを抑制できる。また、図8(a)のような、クラック62の発生を抑制できる。また、金属層21a(および21b)の端部の箇所64が素体10の角部に設けられていないため、箇所64における応力集中を抑制できる。

30

【0059】

図13(a)から図13(d)において、内部電極12a(および12b)は、例えばニッケルを主成分とする。金属層21a(および21b)は、例えばニッケルまたは銅を主成分とする。金属層22a(および22b)は、例えばスズを主成分とする。金属層23aは、例えば金属層21a(および21b)が銅主成分とし、金属層22a(および22b)がスズを主成分とする場合に、拡散のバリア層として設けられ、ニッケルを主成分とする。

40

【0060】

以上のように、実施形態では、図2および図4のように、金属層21a(および21b)は部分57a(および57b)を覆い部分58a(および58b)を覆わない。金属層22a(および22b)は、金属層21a(および21b)のヤング率より小さなヤング率を有し、金属層21a(および21b)を覆い、第1面51(および第2面52)において部分58a(および58b)のうち少なくとも金属層21a(および21b)側の部分を覆う。これにより、図8(c)のように、素体10のクラックまたは外部電極20aおよび20bの剥がれ等の不具合を抑制できる。不具合を抑制する観点から、金属層22a(および22b)のヤング率は、金属層21a(および21b)のヤング率の3/4以下が好ましく、1/2以下がより好ましい。金属層21aおよび21bが第1面51およ

50

び第2面52にそれぞれ露出する内部電極12aおよび12b全体にそれぞれ接触する。これにより、外部電極20aおよび20bと内部電極12aおよび12bとの接触抵抗を小さくすることができる。

【0061】

柔らかい金属はヤング率が低い。ニッケル、銅およびスズのヤング率は、それぞれ204GPa、130GPaおよび41GPaである。よって、金属層21aおよび21bはニッケルまたは銅を主成分とし、金属層22aおよび22bはスズを主成分とする。金属層21aおよび21bはニッケルまたは銅に共材等を含んでもよい。金属層22aおよび22bはスズ・銀・銅はんだまたはスズ・銀はんだ、等のスズを主成分とするはんだでもよい。ここで、主成分とは、意図的または意図せず他の元素または化合物が添加されることを許容し、例えば含有率が50原子%以上であり、80原子%以上であり、90原子%以上である。

10

【0062】

図13(d)のように、外部電極20aおよび20bのうち金属層22aおよび22bは、第3面53、第4面54、第5面55および第6面56の端部を覆ってもよい。しかし、積層セラミックコンデンサが大型化する。そこで、図13(a)から図13(c)のように、外部電極20a(および20b)は、素体10の第1面51(および第2面52)以外の面を覆わない。これにより、積層セラミックコンデンサを小型化することができる。

【0063】

図13(a)のように、金属層22a(および22b)は、第1面51(および第2面52)の端まで覆ってもよいし、図13(b)のように、金属層22a(および22b)は、第1面51(および第2面52)の周縁部の少なくとも一部の部分59a(第3部分)を覆わなくてもよい。

20

【0064】

図4および図5において、部分58aおよび58bの面積が大きすぎると、金属層21aおよび21bと内部電極12aおよび12bとの位置合わせがずれた場合に、金属層21aおよび21bから内部電極12aおよび12bが露出する可能性がある。この観点から、部分58aの面積は、部分57aと部分58aの合計の面積の9/10以下が好ましく、4/5以下がより好ましい。部分58bの面積は、部分57bと部分58bの合計の面積の9/10以下が好ましく、4/5以下がより好ましい。

30

【0065】

部分58aおよび58bの面積が小さすぎると、金属層21aおよび21bの端部の箇所66(図8(c)参照)が、第1面51および第2面52の端の箇所64に近くなり、箇所66の応力集中が大きくなり、金属層21aおよび21bが素体10から剥がれる可能性がある。この観点から、部分58aの面積は、部分57aと部分58aの合計の面積の1/10以上が好ましく、1/5以上がより好ましい。部分58bの面積は、部分57bと部分58bの合計の面積の1/10以上が好ましく、1/5以上がより好ましい。

【0066】

図4および図5のように、サイドマージン領域18における部分57aおよび57bのY方向における幅をL1b、部分58aおよび58bのY方向における幅をL2b、サイドマージン領域18のY方向における幅をL3bとする。カバー誘電体層16における部分57aおよび部分57bのZ方向における幅をL1a、部分58aおよび58bのZ方向における幅をL2a、カバー誘電体層16のZ方向における幅をL3aとする。

40

【0067】

金属層21a(および21b)から内部電極12a(および12b)を露出させない観点から、幅L1a(およびL1b)は、幅L3a(およびL3b)の1/10以上が好ましく、1/5以上がより好ましい。金属層21a(および21b)の剥がれを抑制する観点から、幅L1a(およびL1b)は、それぞれ幅L3a(およびL3b)の9/10以下が好ましく、4/5以下がより好ましい。

50

【 0 0 6 8 】

図 1 4 において、金属層 2 2 a が設けられていない幅 L 4 a および L 4 b が大きいと、金属層 2 1 a の端に応力が集中し、金属層 2 1 a が素体 1 0 から剥がれやすくなる。この観点から、幅 L 4 a および L 4 b は、それぞれ幅 L 2 a および L 2 b の $1/2$ 以下が好ましく、 $1/3$ 以下がより好ましい。第 2 面 5 2 においても同じである。

【 0 0 6 9 】

一対の外部電極 2 0 a および 2 0 b の両方が、第 1 金属層 2 1 a および 2 1 b と第 2 金属層 2 2 a および 2 2 b を備える例を説明した。少なくとも一方の外部電極 2 0 a および 2 0 b が、対応する第 5 面 5 5 および第 6 面 5 6 のうち少なくとも一方の面の金属層 2 1 a および 2 1 b、および金属層 2 2 a および 2 2 b を備えればよい。

10

【 0 0 7 0 】

以上、本発明の実施形態について詳述したが、本発明は係る特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【 符号の説明 】

【 0 0 7 1 】

- 1 0 素体
- 1 2 a、1 2 b 内部電極
- 1 4 誘電体層
- 1 5 容量領域
- 1 6 カバー誘電体層
- 1 8 サイドマージン領域
- 2 0 a、2 0 b 外部電極
- 2 1 a、2 1 b、2 2 a、2 2 b 金属層
- 2 8 金属シート
- 4 0 積層体
- 4 2 エンドマージン領域
- 5 1 第 1 面
- 5 2 第 2 面
- 5 3 第 3 面
- 5 4 第 4 面
- 5 5 第 5 面
- 5 6 第 6 面
- 5 7 a、5 7 b、5 8 a、5 8 b、5 9 a 部分

20

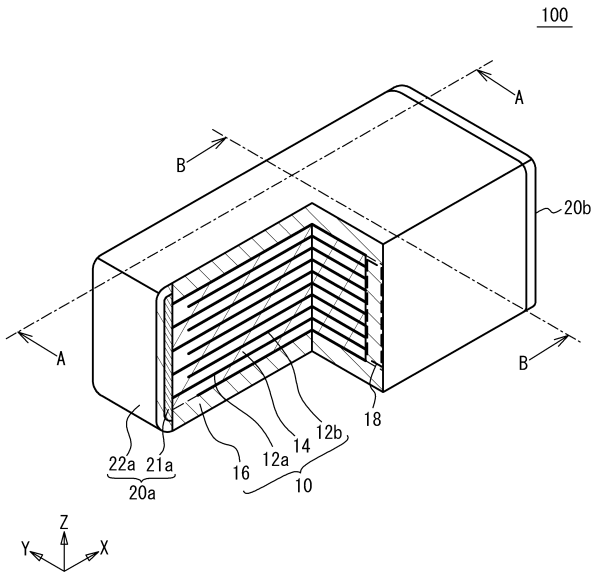
30

40

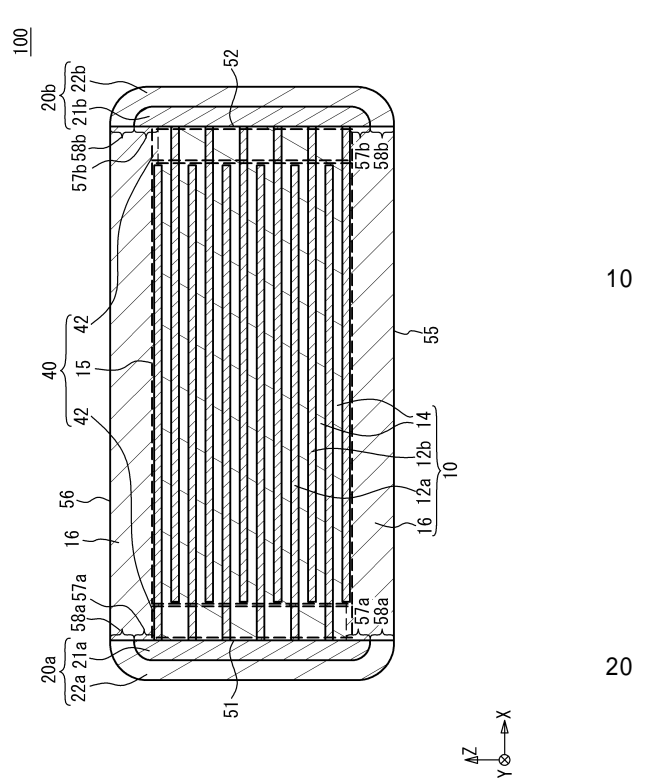
50

【 図面 】

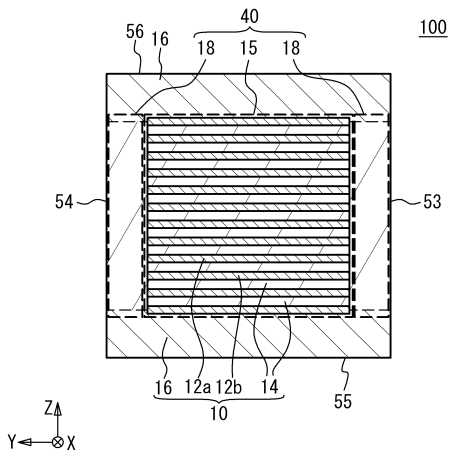
【 図 1 】



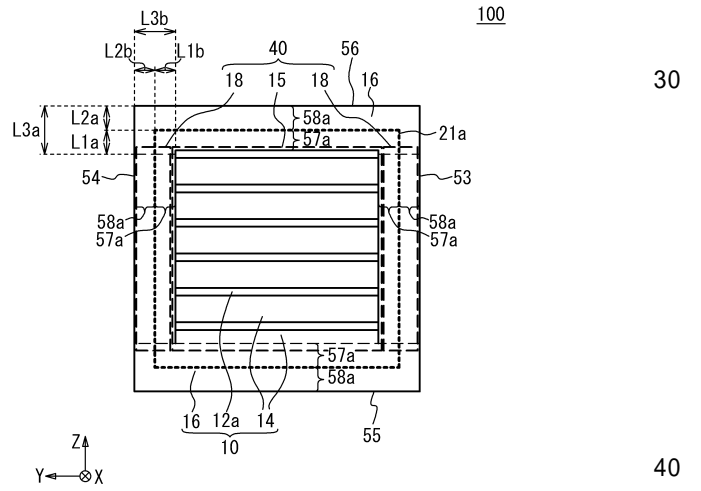
【 図 2 】



【 図 3 】



【 図 4 】



10

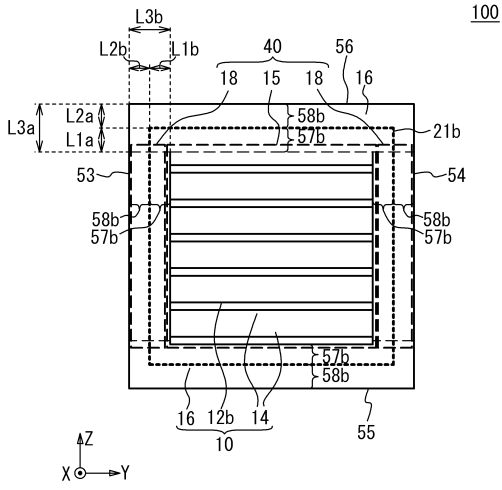
20

30

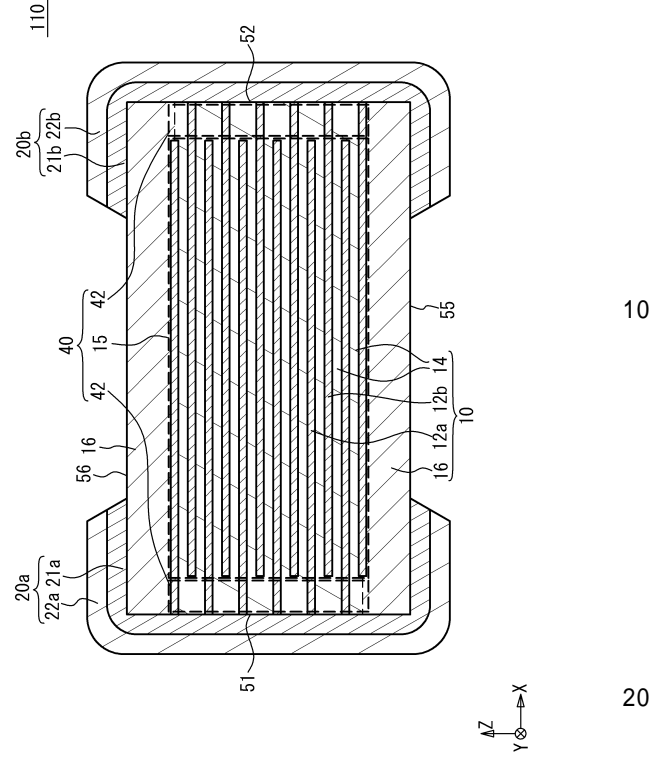
40

50

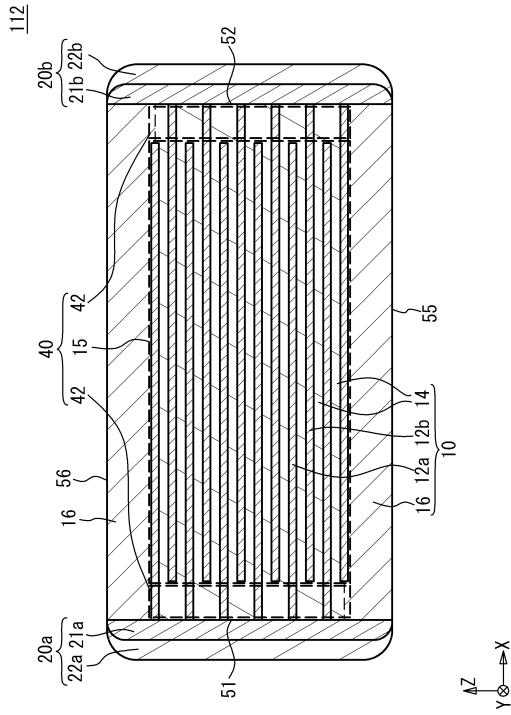
【 図 5 】



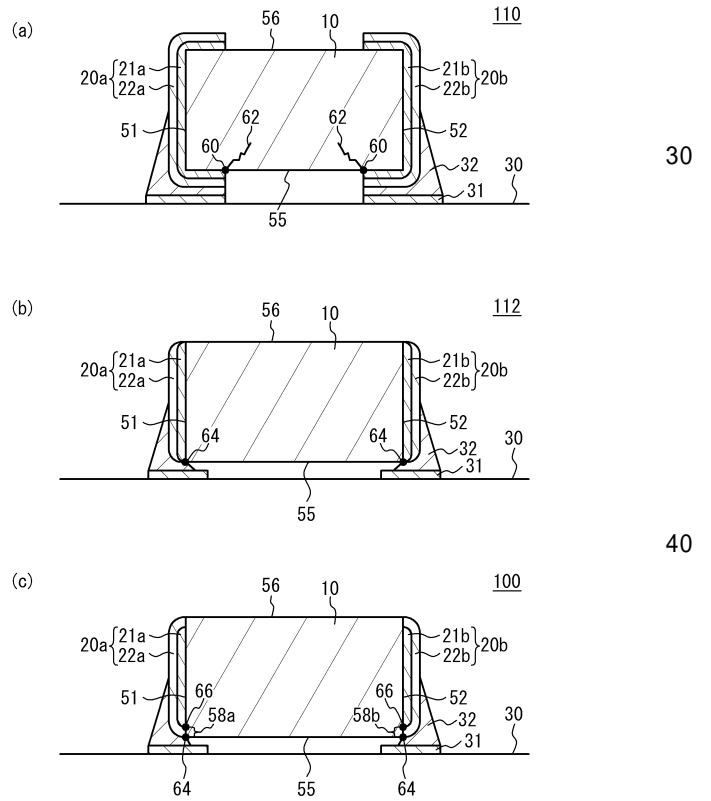
【 図 6 】



【 図 7 】



【 図 8 】



10

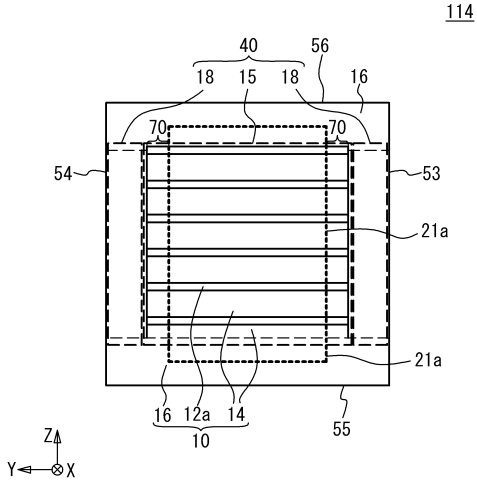
20

30

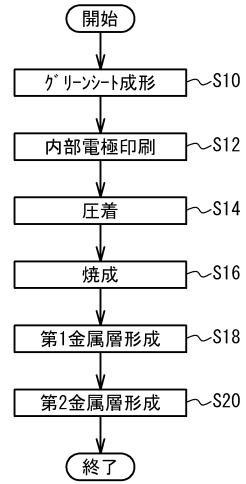
40

50

【 図 9 】

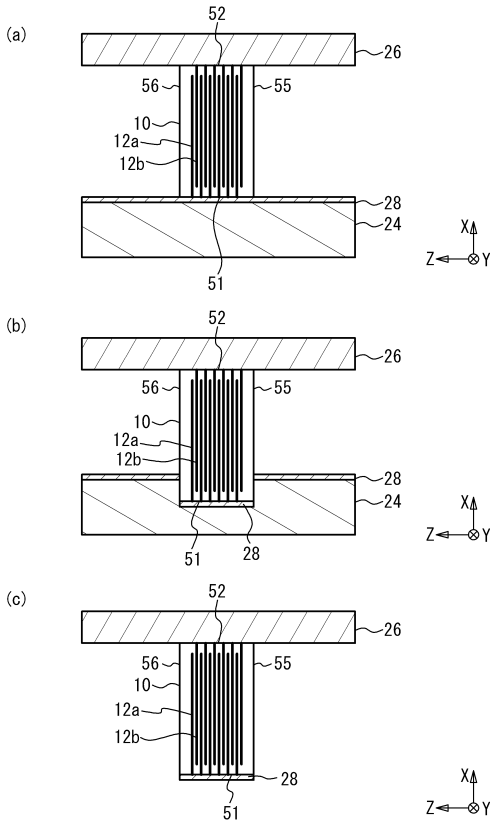


【 図 10 】

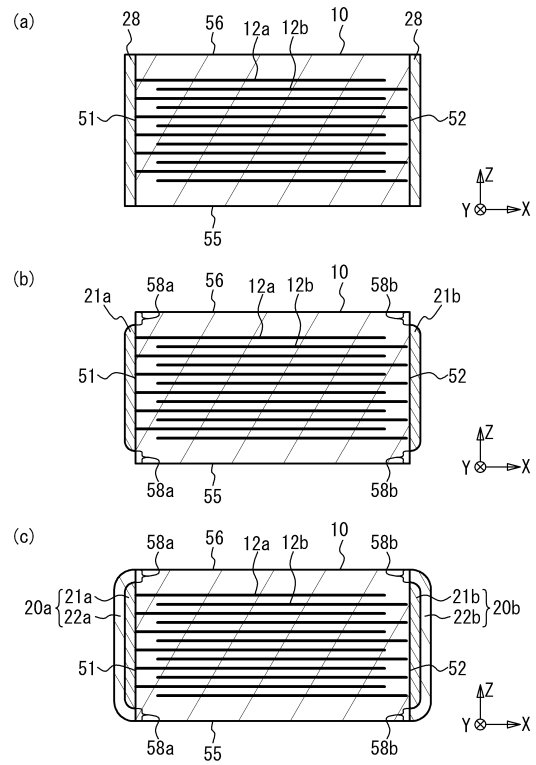


10

【 図 11 】



【 図 12 】



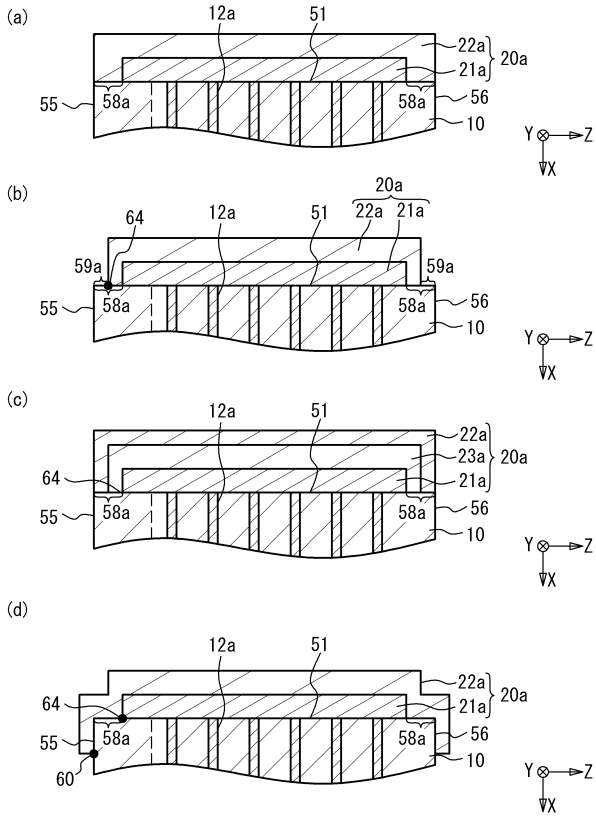
20

30

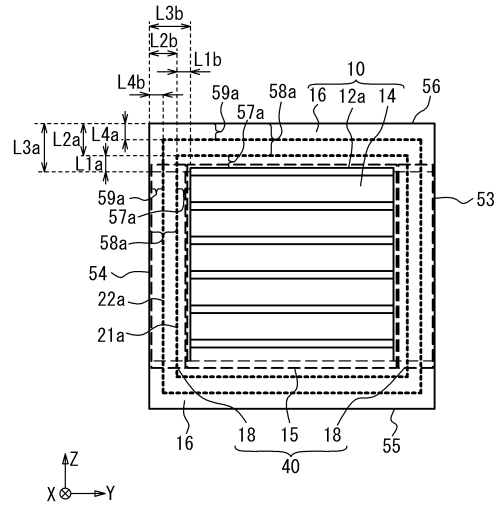
40

50

【 図 1 3 】



【 図 1 4 】



10

20

30

40

50

フロントページの続き

Fターム(参考) AE04 AF06
5E082 AA01 AB03 BC33 EE04 EE23 EE35 FF05 FG04 FG26 FG46
GG10 GG11 GG12 GG28 JJ03 JJ12 JJ23