



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년03월03일
(11) 등록번호 10-1599339
(24) 등록일자 2016년02월25일

- (51) 국제특허분류(Int. Cl.)
H01L 21/205 (2006.01) H01L 21/66 (2006.01)
- (21) 출원번호 10-2013-7010294
- (22) 출원일자(국제) 2011년09월28일
심사청구일자 2015년09월18일
- (85) 번역문제출일자 2013년04월22일
- (65) 공개번호 10-2014-0009152
- (43) 공개일자 2014년01월22일
- (86) 국제출원번호 PCT/US2011/053558
- (87) 국제공개번호 WO 2012/054198
국제공개일자 2012년04월26일
- (30) 우선권주장
12/910,347 2010년10월22일 미국(US)
- (56) 선행기술조사문헌
US6913571 B2
US6700101 B2
US6693262 B2
US6469283 B2
- (73) 특허권자
램 리써치 코퍼레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650
- (72) 발명자
싱 하르미트
미국 94539 캘리포니아주 프레몬트 프라데리아 씨클 759
- (74) 대리인
오세일

전체 청구항 수 : 총 13 항

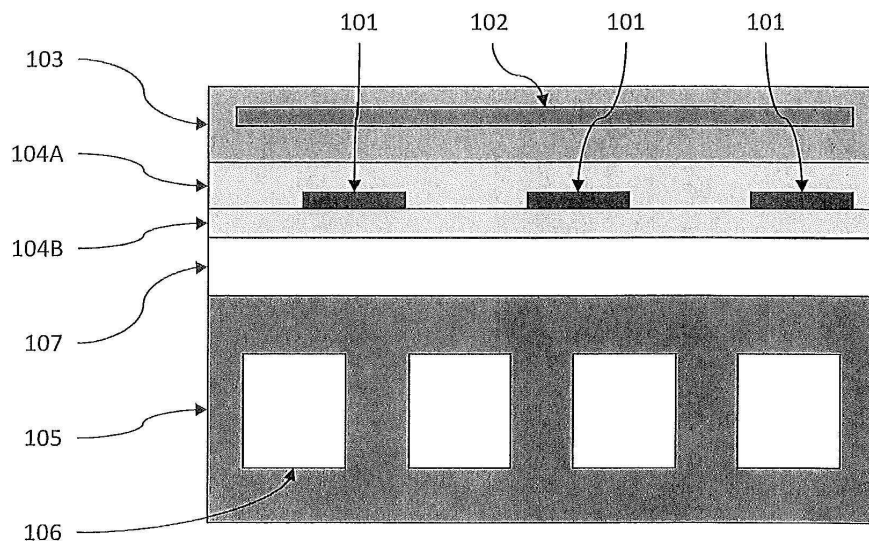
심사관 : 박부식

(54) 발명의 명칭 멀티플렉싱된 히터 어레이에 대한 폴트 검출 방법

(57) 요약

여기에서는, 반도체 프로세싱 장치에서 반도체 기판을 지지하는 데 사용되는 기판 지지 어셈블리에 대한 멀티플렉싱된 멀티-히터-존 가열 판에서의 폴트 상태를 검출하는 방법이 설명된다.

대표도 - 도1



명세서

청구범위

청구항 1

반도체 프로세싱 장치의 챔버 내의 반도체 기관의 프로세싱 동안 가열 판 아래에 냉각 판을 갖는 기관 지지 어셈블리에서의 멀티-존 가열 판에 대한 폴트 (fault) 검출 방법으로서,

상기 가열 판은 복수의 평면형 히터 존들, 복수의 전력 공급 라인들 및 복수의 전력 회수 라인들을 포함하고,

상기 전력 공급 라인들 각각은 상기 복수의 평면형 히터 존들에 접속되고 상기 전력 회수 라인들 각각은 상기 복수의 평면형 히터 존들에 접속되고,

어떠한 2 개의 평면형 히터 존들도 동일한 전력 공급 라인 및 전력 회수 라인 쌍을 공유하지 않으며,

상기 폴트 검출 방법은,

(a) 상기 기관 지지 어셈블리 상에 상기 반도체 기관을 로딩하는 단계;

(b) 상기 챔버에 프로세스 가스를 공급하는 단계;

(c) 상기 프로세스 가스를 플라즈마로 에너지이정하는 (energize) 단계;

(d) 상기 냉각 판에서 냉각제를 순환시키는 동안 지지 온도 프로파일을 달성하도록 상기 전력 공급 라인들 중 하나 이상에 전력을 공급하는 단계로서, 상기 공급된 전력으로 상기 평면형 히터 존 각각을 독립적으로 제어하도록, 상기 지지 온도 프로파일은 상기 전력 공급 라인들에 접속된 제 1 멀티플렉서 및 상기 전력 회수 라인들에 접속된 제 2 멀티플렉서를 제어함으로써 생성되는, 상기 전력을 공급하는 단계;

(e) 상기 전력이 공급되는 하나 이상의 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계;

(f) 상기 (e) 단계에서 측정된 총 가열 전력을 상기 하나 이상의 평면형 히터 존들의 사전 설정된 총 가열 전력과 비교하는 단계; 및

(g) 상기 측정된 총 가열 전력이 상기 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함하는, 폴트 검출 방법.

청구항 2

제 1 항에 있어서,

상기 미리 정해진 마진은 상기 사전 설정된 총 가열 전력의 $\pm 20\%$, $\pm 10\%$, $\pm 5\%$, 또는 $\pm 1\%$ 인, 폴트 검출 방법.

청구항 3

제 1 항에 있어서,

상기 측정된 총 가열 전력은, 상기 평면형 히터 존들 각각의 양단에 걸리는 전압 V 를 측정하고, 상기 평면형 히터 존들 각각을 통해 흐르는 전류 I 를 측정하고, V 와 I 를 곱셈하고, 상기 평면형 히터 존들 각각의 $V \cdot I$ 를 합산함으로써 획득되는, 폴트 검출 방법.

청구항 4

제 3 항에 있어서,

상기 전압 V 는 상기 전력 공급 라인들 중 하나와 상기 전력 회수 라인들 중 하나 사이에 접속된 전압계를 사용하여 측정되고,

상기 전류 I 는 상기 전력 회수 라인들 중 하나와 접지 사이에 접속된 전류계를 사용하여 측정되는, 폴트 검출 방법.

청구항 5

제 1 항에 있어서,

하나 이상의 전력 공급 라인들이 전원에 접속되고, 적어도 하나의 전력 회수 라인이 접지에 접속되는 동안, 상기 하나 이상의 전력 공급 라인들 및 상기 적어도 하나의 전력 회수 라인에 접속된 평면형 히터 존들의 측정된 총 가열 전력은, 상기 하나 이상의 전력 공급 라인들 상의 전압 V 를 측정하고, 상기 적어도 하나의 전력 회수 라인에 의해 전달되는 총 전류 I 를 측정하고, V 와 I 를 곱셈함으로써 획득되고;

상기 사전 설정된 총 가열 전력은 상기 하나 이상의 전력 공급 라인들 및 상기 적어도 하나의 전력 회수 라인에 접속된 평면형 히터 존들 각각의 사전 설정된 가열 전력을 합산함으로써 계산되는, 폴트 검출 방법.

청구항 6

제 1 항에 있어서,

하나 이상의 전력 회수 라인들이 접지에 접속되고, 적어도 하나의 전력 공급 라인이 전원에 접속되는 동안, 상기 하나 이상의 전력 회수 라인들 및 상기 적어도 하나의 전력 공급 라인에 접속된 평면형 히터 존들의 측정된 총 가열 전력은, 상기 적어도 하나의 전력 공급 라인 상의 전압 V 를 측정하고, 상기 적어도 하나의 전력 공급 라인 상의 전류 I 를 측정하고, V 와 I 를 곱셈함으로써 획득되고;

상기 사전 설정된 총 가열 전력은 상기 하나 이상의 전력 회수 라인들 및 상기 적어도 하나의 전력 공급 라인에 접속된 평면형 히터 존들 각각의 사전 설정된 가열 전력을 합산함으로써 계산되는, 폴트 검출 방법.

청구항 7

제 5 항에 있어서,

상기 하나 이상의 전력 공급 라인들 상의 전압 V 는 평면형 히터 존 상에 있지 않은 전압 강하를 감산함으로써 조정되는, 폴트 검출 방법.

청구항 8

제 6 항에 있어서,

상기 적어도 하나의 전력 공급 라인 상의 전압 V 는 평면형 히터 존 상에 있지 않은 전압 강하를 감산함으로써 조정되는, 폴트 검출 방법.

청구항 9

제 1 항에 있어서,

상기 반도체 기관은 상기 플라즈마로 에칭되는, 폴트 검출 방법.

청구항 10

반도체 프로세싱 장치의 챔버 내의 반도체 기관의 프로세싱 동안 가열 판 아래에 냉각 판을 갖는 기관 지지 어셈블리에서의 멀티-존 가열 판에 대한 폴트 (fault) 검출 방법으로서,

상기 가열 판은 복수의 평면형 히터 존들, 복수의 전력 공급 라인들 및 복수의 전력 회수 라인들을 포함하고,

상기 전력 공급 라인들 각각은 상기 복수의 평면형 히터 존들에 접속되고 상기 전력 회수 라인들 각각은 상기 복수의 평면형 히터 존들에 접속되고,

어떠한 2 개의 평면형 히터 존들도 동일한 전력 공급 라인 및 전력 회수 라인 쌍을 공유하지 않으며,

상기 폴트 검출 방법은,

- (a) 상기 기관 지지 어셈블리 상에 상기 반도체 기관을 로딩하는 단계;
- (b) 상기 챔버에 프로세스 가스를 공급하는 단계;
- (c) 상기 프로세스 가스를 플라즈마로 에너지이징하는 단계;

- (d) 상기 냉각 판에서 냉각제를 순환시키는 동안 지지 온도 프로파일을 달성하도록 상기 전력 공급 라인들 중 하나 이상에 전력을 공급하는 단계;
- (e) 모든 상기 전력 회수 라인들이 전류계를 통해 접지에 접속되고 i 번째 전력 공급 라인만이 전원에 접속되는 동안, 상기 i 번째 전력 공급 라인 상의 전압 V 를 측정하고, 상기 모든 전력 회수 라인들 상의 총 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, 상기 i 번째 전력 공급 라인에 접속된 모든 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계;
- (f) 상기 (e) 단계에서 측정된 총 가열 전력을, 상기 i 번째 전력 공급 라인에 접속된 상기 평면형 히터 존들 각각의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계;
- (g) 상기 (e) 단계에서 측정된 총 가열 전력이 상기 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계;
- (h) 모든 상기 전력 공급 라인들이 상기 전원에 접속되고 j 번째 전력 회수 라인만이 상기 접지에 접속되는 동안, 상기 모든 전력 공급 라인들 상의 전압 V 를 측정하고, 상기 j 번째 전력 회수 라인 상의 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, 상기 j 번째 전력 회수 라인에 접속된 모든 평면형 히터 존들의 총 가열 전력을 획득하는 단계;
- (i) 상기 (h) 단계에서 측정된 총 가열 전력을, 상기 j 번째 전력 회수 라인에 접속된 상기 평면형 히터 존들 각각의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계; 및
- (j) 상기 (h) 단계에서 측정된 총 가열 전력이 상기 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함하는, 폴트 검출 방법.

청구항 11

제 10 항에 있어서,

상기 i 번째 전력 공급 라인만이 상기 전원에 접속되고 상기 모든 전력 회수 라인들이 상기 접지에 접속될 때, 그리고 상기 j 번째 전력 회수 라인만이 상기 접지에 접속되고 상기 모든 전력 공급 라인들이 상기 전원에 접속될 때, 알람 신호가 트리거된다면, 상기 i 번째 전력 공급 라인 및 상기 j 번째 전력 회수 라인 양측 모두에 접속된 상기 평면형 히터 존이 폴트 상태에 있다는 것을 식별하는 단계를 더 포함하는, 폴트 검출 방법.

청구항 12

제 10 항에 있어서,

상기 모든 전력 공급 라인들 상의 전압 V 및 상기 i 번째 전력 공급 라인 상의 전압 V 는 평면형 히터 존 상에 있지 않은 전압 강하를 감산함으로써 정정되는, 폴트 검출 방법.

청구항 13

제 10 항에 있어서,

상기 반도체 기판은 상기 플라즈마로 에칭되는, 폴트 검출 방법.

발명의 설명

배경 기술

[0001]

각각의 연속적인 반도체 기술의 발전에 따라, 기판 직경들은 증가하는 경향이 있고 트랜지스터 사이즈는 감소하여, 기판 프로세싱에서 정확도 및 반복성이 더 높은 수준으로 필요하게 된다. 실리콘 기판들과 같은 반도체 기판 재료들은, 진공 챔버들의 사용을 포함하는 기법들에 의해 프로세싱된다. 이들 기법들은 전자 빔 증착과 같은 비-플라즈마 응용들뿐 아니라 스퍼터링 증착, 플라즈마 인헨스드 화학 기상 증착 (PECVD), 레지스트 박리 (resist strip), 및 플라즈마 에칭과 같은 플라즈마 응용들을 포함한다.

[0002]

현재 이용 가능한 플라즈마 프로세싱 시스템들은, 개선된 정확도 및 반복성에 대한 요구 증가를 반영한 이들 반도체 제조 툴들 중의 것이다. 플라즈마 프로세싱 시스템들에 대한 한 가지 메트릭은 개선된 균일성이며, 이

것은 반도체 기판 표면 상의 프로세스 결과들의 균일성뿐 아니라 명목상 동일한 입력 파라미터들로 프로세싱되는 일련의 기판들에 대한 프로세스 결과들의 균일성을 포함한다. 온-기판 균일성 (on-substrate uniformity) 의 지속적인 개선이 바람직하다. 특히, 이것은, 개선된 균일성, 일관성 및 자가 진단법을 갖는 플라즈마 챔버들을 요구한다.

[0003]

다수의 독립적으로 제어 가능한 평면 히터 존들 (planar heater zones) 을 구비한 반도체 프로세싱 장치에서의 기판 지지 어셈블리용 가열 판은, 본 발명의 양수인에게 공동으로 양도된 미국 특허 출원 제 12/582,991 호에 개시되어 있으며, 이 미국 특허 출원의 개시사항은 여기서 참조로서 포함된다. 이 가열 판은 평면형 히터 존들과 전력 공급 및 전력 회수 라인들의 확장 가능한 멀티플렉싱 레이아웃 방식을 포함한다. 평면형 히터 존들의 전력을 튜닝함으로써, 프로세싱 동안의 온도 프로파일은 방사상 및 방위각 양측 모두로 표현될 수 있다. 이 가열 판이 주로 플라즈마 프로세싱 장치용으로 설명되고 있지만, 이 가열판은 또한 플라즈마를 사용하지 않는 다른 프로세싱 장치들에서도 사용될 수 있다. 히팅 존들에서의 과열을 방지하기 위해서는, 폴트 검출 시스템이 바람직할 것이다.

발명의 내용

과제의 해결 수단

[0004]

여기서, 반도체 프로세싱 장치에서 반도체 기판을 지지하는 데 사용되는 기판 지지 어셈블리용 멀티 존 가열 판의 폴트 (fault) 검출 방법이 설명되고, 가열 판은 복수의 평면형 히터 존들, 복수의 전력 공급 라인들 및 복수의 전력 회수 라인들을 포함하고, 여기서 각각의 평면형 히터 존은 전력 공급 라인들 중 하나 및 전력 회수 라인들 중 하나에 접속되고, 2 개의 평면형 히터 존들은 동일한 전력 공급 라인 및 전력 회수 라인 쌍을 공유하지 않으며, 폴트 검출 방법은:

[0005]

(a) 하나 이상의 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계; (b) 측정된 총 가열 전력을, 하나 이상의 평면형 히터 존들의 사전 설정된 총 가열 전력과 비교하는 단계; 및 (c) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다.

도면의 간단한 설명

[0006]

도 1 은, 평면형 히터 존 어레이를 구비한 가열 판이 포함된 기판 지지 어셈블리로서, 이 기판 지지 어셈블리는 또한 정전 척 (electrostatic chuck: ESC) 을 포함하는, 기판 지지 어셈블리의 단면 개략도이다.
 도 2 는 전력 공급 라인들 및 전력 회수 라인들로부터 가열 판 내의 평면형 히터 존 어레이로의 전기 접속을 예시한다.
 도 3 은, 도 1 의 기판 지지 어셈블리를 포함할 수 있는 예시적인 플라즈마 프로세싱 챔버의 개략도이다.
 도 4 는, 일 실시형태에 따른, 전압계들 및 전류계들과 가열 판의 전기 접속들을 도시한다.
 도 5 는, 다른 실시형태에 따른, 전압계들 및 전류계들과 가열 판의 전기 접속들을 도시한다.
 도 6 은, 또 다른 실시형태에 따른, 전압계들 및 전류계들과 가열 판의 전기 접속들을 도시한다.
 도 7 은 전압계, 전류계 및 2 개의 멀티플렉서들과 가열 판의 전기 접속을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0007]

기판에 대한 회망 임계 디멘전 (critical dimension: CD) 균일성을 성취하기 위해, 반도체 프로세싱 기판에서 방사상 및 방위각의 기판 온도 제어는 더 많이 요구되고 있다. 심지어 작은 온도 변화가, CD 에, 특히 CD 가 반도체 제조 프로세스들에서 100nm 이하 (sub-100nm) 에 접근하고 있을 때, 허용 불가능한 정도의 영향을 미칠 수도 있다.

[0008]

기판 지지 어셈블리는, 프로세싱 동안, 기판 지지, 기판 온도 튜닝, 및 무선 주파수 전력 공급과 같은 다양한 기능들을 위해 구성될 수도 있다. 기판 지지 어셈블리는 프로세싱 동안에 기판을 기판 지지 어셈블리 상에 정전기적으로 클램핑하는 데 유용한 정전 척 (ESC) 을 포함할 수 있다. ESC 는 튜닝 가능한 ESC (T-ESC) 일 수도 있다. T-ESC 는, 본 발명의 양수인에게 공동으로 양도된 미국 특허 제 6,847,014 호 및 제 6,921,724 호에서 설명되며, 이 특허들은 여기에 참조로서 포함된다. 기판 지지 어셈블리는 세라믹 기판 홀더, 유체 냉각식 히트 싱크 (이하, 냉각 판 (cooling plate) 이라고 지칭됨) 및 복수의 동심 평면형 히터 존들을 포함하

여 단계적인 라디알 온도 제어를 실현할 수도 있다. 일반적으로, 냉각 판은 -20 °C 와 80 °C 사이에서 유지된다. 히터들은 단열재 층을 가지는 냉각 판 상에서 이들 사이에 위치한다. 히터들은 기관 지지 어셈블리의 지지 표면을 냉각 판 온도로부터 약 0 °C 내지 90 °C 이상 높은 온도로 유지시킬 수 있다. 복수의 평면형 히터 존들 내에서 히터 전력을 변경함으로써, 기관 지지 온도 프로파일은 중심부 고온 (center hot), 중심부 냉온 (center cold) 및 균일 (uniform) 사이에서 변경될 수 있다. 또한, 평균 기관 지지 온도는 냉각 판 온도로부터 0 °C 내지 90 °C 이상 높은 동작 범위 내에서 단계적으로 변경될 수 있다. 반도체 기술의 진보로 인해 CD 가 감소함에 따라, 작은 방위각의 온도 변화는 더욱 더 큰 도전과제를 부과한다.

[0009]

온도 제어는 여러 가지 이유들로 인해 용이한 작업이 아니다. 첫째, 열원들 및 열 싱크들의 위치들, 매체들의 이동, 재료들 및 형상들과 같은 많은 팩터들이 열전달에 영향을 미칠 수 있다. 둘째, 열전달은 동적 프로세스이다. 당해 시스템이 열 평형상태에 있지 않다면, 열전달이 발생할 것이고, 시간에 따라서 온도 프로파일 및 열전달이 변화할 것이다. 셋째, 플라즈마와 같은, 플라즈마 프로세싱에 있어서 그 과정에서 항상 나타나는 비평형 현상들은 임의의 실제 플라즈마 프로세싱 장치의 열전달 거동에 대한 이론적 예측을 매우 어렵게 만든다.

[0010]

플라즈마 프로세싱 장치에서의 기관 온도 프로파일은, 플라즈마 밀도 프로파일, RF 전력 프로파일, 및 척 내의 다양한 가열 및 냉각 엘리먼트들의 상세 구조와 같은 많은 팩터들에 의해 영향을 받으며, 이에 따라, 기관 온도 프로파일은 종종 균일하지 않고, 적은 수의 가열 또는 냉각 엘리먼트들을 사용하여 제어하기가 곤란하다. 이러한 결점은 전체 기관에서 프로세싱 레이트의 불균일성 및 기관 상에서 디바이스 다이들의 임계적 디멘전의 불균일성으로 변환된다.

[0011]

온도 제어의 복잡한 특성을 고려하여, 다수의 독립적으로 제어 가능한 평면형 히터 존들을 기관 지지 어셈블리에 포함시켜, 장치가, 희망하는 공간적 및 시간적 온도 프로파일을 능동적으로 생성하고 유지하게 하고, CD 불균일성에 영향을 미치는 다른 불리한 팩터들을 보상하게 하는 것이 유리할 것이다.

[0012]

다수의 독립적으로 제어 가능한 평면형 히터 존들을 구비한 반도체 프로세싱 장치에서의 기관 지지 어셈블리용 가열 판은, 본 발명의 양수인에게 공동으로 양도된 미국 특허 출원 공개 제 2011/0092072 호에 개시되어 있으며, 이 특허 공개의 개시사항은 여기서 참조로서 포함된다. 이 가열 판은 평면형 히터 존들과 전력 공급 및 전력 회수 라인들의 확장 가능한 멀티플렉싱 레이아웃 방식을 포함한다. 평면형 히터 존들의 전력을 튜닝함으로써, 프로세싱 동안의 온도 프로파일은, 방사상 및 방위각 양측 모두의 방식으로 표현될 수 있다. 이 가열 판은 주로 플라즈마 프로세싱 장치용으로 설명되고 있지만, 이 가열판은 또한 플라즈마를 사용하지 않는 다른 반도체 프로세싱 장치들에서도 사용될 수 있다.

[0013]

이 가열 판의 평면형 히터 존들은, 바람직하게는, 정의된 패턴, 예를 들어 직사각형 그리드, 육각형 그리드, 폴라 어레이 (polar array), 동심환들 또는 임의의 희망 패턴으로 배열된다. 각각의 평면형 히터 존은 임의의 적합한 사이즈의 것일 수도 있으며, 하나 이상의 히터 엘리먼트들을 가질 수도 있다. 평면형 히터 존 내의 모든 히터 엘리먼트들은 함께 턴 온 또는 턴 오프된다. 전기 접속들의 수를 최소화하기 위해, 전력 공급 라인들 및 전력 회수 라인들은, 각각의 전력 공급 라인이 상이한 평면형 히터 존 그룹에 접속되고 각각의 전력 회수 라인이 상이한 평면형 히터 존 그룹에 접속되도록 배열되며, 여기서 각각의 평면형 히터 존은 특정 전력 공급 라인에 접속된 그룹들 중의 하나 및 특정 그룹 회수 라인에 접속된 그룹들 중의 하나에 있다. 2 개의 평면형 히터 존들이 동일한 쌍의 전력 공급 및 전력 회수 라인들에 접속되지는 않는다. 따라서, 평면형 히터 존은, 전류를 이 특정 평면형 히터 존이 접속되어 있는 전력 공급 및 전력 회수 라인 쌍을 향해 지향시킴으로써 기동될 수 있다. 히터 엘리먼트들의 전력은, 바람직하게는 20 W 보다 작고, 더 바람직하게는 5 W 내지 10 W 이다. 히터 엘리먼트들은, 폴리이미드 히터들, 실리콘 고무 히터들, 운모 히터들, 금속 히터들 (예컨대, W, Ni/Cr 합금, Mo 또는 Ta), 세라믹 히터들 (예컨대, WC), 반도체 히터들 또는 탄소 히터들과 같은 저항성 히터들일 수도 있다. 히터 엘리먼트들은 스크린 인쇄된, 와이어 와운드 (wire wound) 또는 예칭된 포일 히터들일 수도 있다. 일 실시형태에서, 각각의 평면형 히터 존은 반도체 기관 상에서 제조되는 4 개의 디바이스 다이들보다 크지 않거나, 또는 반도체 기관 상에서 제조되는 2 개의 디바이스 다이들보다 크지 않거나, 또는 반도체 기관 상에서 제조되는 하나의 디바이스 다이보다 크지 않거나, 또는 면적이 16 내지 100 cm² 이거나, 또는 면적이 1 내지 15 cm² 이거나, 또는 면적이 2 내지 3 cm² 이어서, 기관 상의 디바이스 다이들에 대응한다. 히터 엘리먼트들의 두께는 2 마이크로미터 내지 1 밀리미터의 범위에 있을 수도 있고, 바람직하게는 5-80 마이크로미터의 범위에 있을 수도 있다. 평면형 히터 존들 및/또는 전력 공급 및 전력 회수 라인들 사이에 공간을 허용하기 위해, 평면형 히터 존들의 총 면적은 기관 지지 어셈블리의 상측 표면 면적의 90 %, 예컨대 그 면적의 50-90 % 에 달할 수도 있다. 전력 공급 라인들 또는 전력 회수 라인들 (총괄하여, 전력 라인들) 은 평면형

히터 존들 사이에서 1 mm 내지 10 mm 의 범위에 있는 집들에 배열될 수도 있고, 또는 전기 절연 층들에 의해 평면형 히터 존들로부터 이격된 별도의 평면들에 배열될 수도 있다. 전력 공급 라인들 및 전력 회수 라인들은, 바람직하게는, 큰 전류를 전달하고 줄열 가열 (Joule heating) 을 감소시키기 위해, 공간이 허용하는 너비로 제조된다. 전력 라인들이 평면형 히터 존들과 동일한 평면에 있는 일 실시형태에서, 전력 라인들의 폭은, 바람직하게는, 0.3 mm 와 2 mm 사이에 있다. 전력 라인들이 평면형 히터 존들과는 상이한 평면들 상에 있는 다른 실시형태에서, 전력 라인들의 폭은, 예컨대 300 mm 척에 대해, 평면형 히터 존들만큼 넓을 수 있고, 그 폭은 1 내지 2 인치일 수 있다. 전력 라인들의 재료들은 히터 엘리먼트들의 재료들과 동일할 수도 있고 또는 상이할 수도 있다. 바람직하게는, 전력 라인들의 재료들은, Cu, Al, W, Inconel® 또는 Mo 과 같은, 저 저항성을 가지는 재료들이다.

[0014] 도 1 은 2 개의 전기 절연 층들 (104A, 104B) 에 포함된 평면형 히터 존들 (101) 의 어레이를 구비한 가열 관의 일 실시형태를 포함하는 기관 지지 어셈블리를 도시한다. 전기 절연 층들은, 실리콘 산화물, 알루미늄 산화물, 이트륨 산화물, 알루미늄 질화물과 같은 세라믹, 폴리머 재료, 무기 재료, 또는 다른 적합한 재료일 수도 있다. 기관 지지 어셈블리는 (a) 세라믹 층 (103)(정전 클램핑 층) 을 가지며, 전극 (102)(예컨대, 모노폴라 또는 바이폴라) 이 세라믹 층 (103) 의 표면에 기관을 DC 전압으로 정전기적으로 클램핑하도록 임베딩된, 세라믹 층 (103) 을 가지는 ESC, (b) 열 배리어 층 (107), (c) 냉각제 흐름을 위한 채널들 (106) 을 포함하는 냉각 관 (105) 을 더 포함한다.

[0015] 도 2 에 도시된 바와 같이, 각각의 평면형 히터 존들 (101) 은 전력 공급 라인들 (201) 중 하나 및 전력 회수 라인들 (202) 들 중 하나에 접속된다. 2 개의 평면형 히터 존들 (101) 이 동일한 전력 공급 라인 (201) 및 전력 회수 라인 (202) 쌍을 공유하지는 않는다. 적합한 전기적 스위칭 배열물들에 의해, 전력 공급 라인 (201) 및 전력 회수 라인 (202) 쌍을 전원 (비도시) 에 접속시키고, 이에 의해 이 라인 쌍에 접속된 평면형 히터 존만이 턴 온되는 것이 가능하다. 각각의 평면형 히터 존의 시간-평균 가열 전력은 시간-도메인 멀티플렉싱에 의해 개별적으로 튜닝될 수 있다. 상이한 평면형 히터 존들 사이의 크로스토크를 방지하기 위해, 다이오드 (250) 가 각각의 평면형 히터 존 (101) 과 그에 접속된 전력 공급 라인 (201)(도 2 에 도시됨) 사이에 또는 각각의 평면형 히터 존 (101) 과 그에 접속된 전력 회수 라인 (202)(미도시) 사이에 직렬로 접속되고, 그에 따라 다이오드 (250) 는 전력 회수 라인 (201) 으로부터 평면형 히터 존 (101) 을 통해 전력 공급 라인 (201) 으로 향하는 방향의 전류 흐름을 허용하지 않게 한다. 다이오드 (250) 는 물리적으로 평면형 히터 존에 또는 그 근처에 위치한다.

[0016] 기관 지지 어셈블리는 가열 관의 일 실시형태를 포함할 수 있으며, 여기서 가열 관의 각각의 평면형 히터 존은 기관 상의 단일 디바이스 다이 또는 디바이스 다이 그룹과 유사한 사이즈 또는 그보다 작은 사이즈의 것이어서, 각각의 디바이스 다이 포지션에 대해 기관 온도 및 그에 따른 플라즈마의 에칭 프로세스가 기관으로부터의 디바이스 수율을 최대화시키도록 제어될 수 있게 한다. 가열 관은 10-100 개, 100-200 개, 200-300 개 또는 그 이상의 평면형 히터 존들을 포함할 수 있다. 가열 관의 확장 가능한 아키텍처는, 냉각 관에 최소 개수의 전력 공급 라인들, 전력 회수 라인들, 및 피드스루들 (feedthroughs) 을 가지는, 다이별 (die-by-die) 기관 온도 제어에 요구되는 수의 평면형 히터 존들 (일반적으로, 300- μ m 직경의 기관 상의 100 개 초과와 다이들 및 그에 따른 100 개 이상의 히터 존들) 을 용이하게 수용할 수 있고, 그에 따라 기관 지지 어셈블리의 기관 온도에 대한 장애, 제조비용 및 복잡도를 감소시킬 수 있다. 도시되어 있지는 않지만, 기관 지지 어셈블리는 기관을 들어 올리는 리프트 핀들, 냉각용 헬륨 (helium back cooling), 온도 피드백 신호들을 제공하는 온도 센서들, 가열 전력 피드백 신호들을 제공하는 전압 및 전류 센서들, 히터들 및/또는 클램프 전극용 급전 및/또는 RF 필터들과 같은 피쳐들을 포함할 수 있다.

[0017] 플라즈마 프로세싱 챔버의 동작 방법에 대한 개관으로서, 도 3 은 상측 샤워헤드 전극 (703) 및 기관 지지 어셈블리 (704) 가 배치되어 있는 챔버 (713) 를 포함하는 플라즈마 프로세싱 챔버의 개략도를 도시한다. 기관 (예컨대, 300 mm 웨이퍼)(712) 이 로딩 포트 (711) 를 통해 기관 지지 어셈블리 (704) 위로 로딩된다. 가스 라인 (709) 이 프로세스 가스를 챔버 내로 전달하는 상측 샤워 헤드 전극 (703) 에 프로세스 가스를 공급한다. 가스 소스 (708)(예컨대, 적합한 가스 혼합물을 공급하는 매스 흐름 제어기 "MFC") 가 가스 라인 (709) 에 접속된다. RF 전원 (702) 이 상측 샤워 헤드 전극 (703) 에 접속된다. 동작 시, 챔버는 진공 펌프 (710) 에 의해 배기되고, RF 전력은 상측 샤워 헤드 전극 (703) 과 기관 지지 어셈블리 (704) 내의 하측 전극 사이에 용량성으로 커플링되어, 기관 (712) 과 상측 샤워 헤드 전극 (703) 사이의 공간에 있는 플라즈마 내로 프로세스 가스를 공급하게 한다. 플라즈마는 기관 (712) 상의 층들 내로 디바이스 다이 피쳐들을 에칭하는데 사용될 수 있다. 기관 지지 어셈블리 (704) 는, 전술한 바와 같이, 내부에 포함되는 히터들을 가질 수도

있다. 플라즈마 프로세싱 챔버의 상세한 설계가 변경될 수도 있지만, RF 전력은 기관 지지 어셈블리 (704) 를 통해 플라즈마에 커플링된다는 것이 이해될 것이다.

[0018] 각각의 평면형 히터 존 (101) 에 공급되는 전력은 희망하는 기관 지지 온도 프로파일을 달성하기 위해 그의 실제 온도에 기초하여 조절될 수 있다. 각각의 평면형 히터 존 (101) 에서의 실제 온도는 그에 접속된 다이오드 (250) 의 역 포화 전류를 측정함으로써 모니터링될 수 있다. 각각의 평면형 히터 존 (101) 에서의 실제 온도는 각각의 평면형 히터 존에서의 열전쌍들 (thermocouples) 또는 플루오르-광 (fluoro-optic) 온도 센서들에 의해서도 모니터링될 수 있다.

[0019] 일 실시형태에 따른, 가열 판의 폴트 (fault) 검출 방법은: (a) 하나 이상의 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계; (b) 측정된 총 가열 전력을 하나 이상의 평면형 히터 존들의 사전 설정된 총 가열 전력과 비교하는 단계; 및 (c) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다. 미리 정해진 마진은, 예를 들어 사전 설정된 총 가열 전력의 $\pm 20\%$, $\pm 10\%$, $\pm 5\%$, 또는 $\pm 1\%$ 일 수 있다. 반도체 기관의 프로세싱 동안, 알람 신호는 알람을 트리거하는 가열 존에 대해 재교정 테스트 또는 전력 조절을 트리거하는 데 사용될 수 있다.

[0020] 단계 (a) 에서 하나 이상의 평면형 히터 존들 각각에 대해 측정된 가열 전력은, 그 평면형 히터 존에 걸리는 전압 V 를 측정하고, 그 평면형 히터 존을 흐르는 전류 I 를 측정하고, V 와 I 를 곱셈함으로써 획득될 수 있다. 단계 (a) 에서 측정된 총 가열 전력은 하나 이상의 평면형 히터 존들 각각에 대해 측정된 가열 전력의 합이다. 전압 측정은 전압계 또는 다른 적합한 전압 측정 디바이스로 실행될 수 있고, 전류 측정은 전류계 또는 다른 적합한 전류 측정 디바이스를 사용하여 획득될 수 있다.

[0021] 도 4 에 도시된 바와 같이, 가열 판은 가열 존 (101) 에 접속되어 있는 전력 공급 라인 (201) 과 회수 라인 (202) 사이에 접속되는 전압계 (520)(또는 다른 적합한 전압 측정 디바이스) 를 가질 수 있고, 전류계 (530)(또는 다른 적합한 전류 측정 디바이스) 는 각각의 평면형 히터 존 (101) 과 그에 접속되는 전력 회수 라인 (202) 또는 전력 공급 라인 (201) 사이에 직렬로 접속된다. 프로세서 (5000)(예컨대, 컴퓨터, 마이크로제어기 등) 는, 각각의 전압계 (520) 로부터 전압 판독치를 취하고 각각의 전류계 (530) 로부터 전류 판독치를 취하도록 동작 가능하다. 히터 존들의 $N \times M$ 어레이, N 개의 전력 공급 라인들 및 M 개의 전력 회수 라인들을 구비한 가열 판에서는, $N \times M$ 개의 전류계들 및 $N \times M$ 개의 전압계들이 필요하다. 폴트 검출 방법은: (a) 평면형 히터 존이 전력을 공급받는 동안, 바람직하게는 그에 접속된 전압계 (520) 를 사용하여 그 평면형 히터 존에 걸리는 전압 V 를 측정하고, 바람직하게는 그에 접속된 전류계 (530) 를 사용하여 그 평면형 히터 존을 흐르는 전류 I 를 측정하고, V 와 I 로 곱셈함으로써, 평면형 히터 존의 측정된 가열 전력을 획득하는 단계; (b) 평면형 히터 존의 측정된 가열 전력을 평면형 히터 존의 사전 설정된 가열 전력과 비교하는 단계; 및 (c) 측정된 가열 전력이 사전 설정된 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다.

[0022] 대안으로, 도 5 에 도시된 바와 같이, 전압계 (520) 는 각각의 전력 공급 라인 (201) 에 접속되고; 전류계 (530) 는, 임의의 전력 회수 라인 (202) 이 접지에 접속될 때, 전류계 (530) 가 전력 회수 라인 (202) 과 접지 사이에 있도록 각각의 전력 회수 라인 (202) 에 직렬로 접속된다. 프로세서 (5000) 는, 각각의 전압계 (520) 로부터 전압 판독치를 취하고 각각의 전류계 (530) 로부터 전류 판독치를 취하도록 동작 가능하다. 히터 존들의 $N \times M$ 어레이, N 개의 전력 공급 라인들 및 M 개의 전력 회수 라인들을 구비한 가열 판에서는, N 개의 전압계들 및 M 개의 전류계들이 필요하다. 폴트 검출 방법은: (a) 하나 이상의 전력 공급 라인들 (201) 이 전원에 접속되고, 적어도 하나의 전력 회수 라인 (202) 이 접지에 접속되는 동안, 바람직하게는 하나 이상의 전력 공급 라인들 (201) 에 접속된 전압계들 (520) 중 적어도 하나를 사용하여 그 하나 이상의 전력 공급 라인들 상의 전압 V 를 측정하고, 바람직하게는 적어도 하나의 전력 회수 라인들 (202) 에 접속된 전류계 (530) 를 사용하여 그 적어도 하나의 전력 회수 라인 (202) 에 의해 전달되는 총 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, 하나 이상의 전력 공급 라인들 (201) 및 적어도 하나의 전력 회수 라인 (202) 에 접속된 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계; (b) 측정된 총 가열 전력을, 하나 이상의 전력 공급 라인들 (201) 및 적어도 하나의 전력 회수 라인 (202) 에 접속된 각각의 평면형 히터 존들의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계; 및 (c) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다.

[0023] 대안으로, 도 6 에 도시된 바와 같이, 전압계 (520) 는 각각의 전력 공급 라인 (201) 에 접속되고; 전류계 (530) 는, 임의의 전력 공급 라인 (201) 이 전원에 접속될 때, 그 전력 공급 라인 (201) 에 의해 전달되는 모든

전류가 임의의 평면형 히터 존들 (101) 내로 흐르기 전에 그 전력 공급 라인 (201) 에 접속된 전류계 (530) 를 흐르도록 각각의 전력 공급 라인 (201) 에 직렬로 접속된다. 프로세서 (5000) 는, 각각의 전압계 (520) 로부터 전압 판독치를 취하고 각각의 전류계 (530) 로부터 전류 판독치를 취하도록 동작 가능하다. 히터 존들의 $N \times M$ 어레이, N 개의 전력 공급 라인들 및 N 개의 전력 회수 라인들을 구비한 가열 판에서는, N 개의 전압계들 및 M 개의 전류계들이 필요하다. 폴트 검출 방법은: (a) 하나 이상의 전력 회수 라인들 (202) 이 접지에 접속되고, 적어도 하나의 전력 공급 라인 (201) 이 전원에 접속되는 동안, 바람직하게는 적어도 하나의 전력 공급 라인 (201) 에 접속된 전압계 (520) 를 사용하여 그 적어도 하나의 전력 공급 라인 (201) 상의 전압 V 를 측정하고, 바람직하게는 적어도 하나의 전력 공급 라인 (201) 에 접속된 전류계 (530) 를 사용하여 그 적어도 하나의 전력 공급 라인 (201) 에 걸리는 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, 하나 이상의 전력 회수 라인들 (202) 및 적어도 하나의 전력 공급 라인 (201) 에 접속된 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계; (b) 측정된 총 가열 전력을, 하나 이상의 전력 회수 라인들 (202) 및 적어도 하나의 전력 공급 라인 (201) 에 접속된 각각의 평면형 히터 존들의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계; 및 (c) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다.

[0024]

대안으로, 도 7 에 도시된 바와 같이, 멀티플렉서 (1000) 는 각각의 전력 회수 라인 (202) 을, 다른 전력 회수 라인들과는 독립적으로, 전류계 (530) 를 통해 전기 절연 단자인 접지에 선택적으로 접속시키도록 구성되고; 멀티플렉서 (2000) 는 각각의 전력 공급 라인 (201) 을, 다른 전력 공급 라인들과는 독립적으로, 전기 절연 단자에 선택적으로 접속시키도록 구성된다. 프로세서 (5000) 는, 전압계 (520) 로부터 전압 판독치를 취하고 전류계 (530) 로부터 전류 판독치를 취하도록 동작 가능 가능하며, 멀티플렉서들 (1000, 2000) 을 제어한다. 히터 존들의 $N \times M$ 어레이, N 개의 전력 공급 라인들 및 M 개의 전력 회수 라인들을 구비한 가열 판에서, 단 하나의 전압계 및 하나의 전류계만이 필요하다. 폴트 검출 방법은: (a) 모든 전력 회수 라인들 (202) 이 전류계 (530) 를 통해 접지에 접속되고 i 번째 전력 공급 라인 (201) 만이 전원에 접속되는 동안, 바람직하게는 전압계 (520) 를 사용하여 i 번째 전력 공급 라인 (201) 상의 전압 V 를 측정하고, 바람직하게는 전류계 (530) 를 사용하여 모든 전력 회수 라인들 (202) 상의 총 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, i 번째 전력 공급 라인 (201) 에 접속된 모든 평면형 히터 존들의 측정된 총 가열 전력을 획득하는 단계; (b) 총 가열 전력을, i 번째 전력 공급 라인 (201) 에 접속된 각각의 평면형 히터 존들의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계; (c) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계; (d) 모든 전력 공급 라인들 (201) 이 전원에 접속되고 j 번째 전력 회수 라인 (202) 만이 접지에 접속되는 동안, 바람직하게는 전압계 (520) 를 사용하여 모든 전력 공급 라인들 (201) 상의 전압 V 를 측정하고, 바람직하게는 전류계 (530) 를 사용하여 j 번째 전력 회수 라인 (202) 상의 전류 I 를 측정하고, V 와 I 를 곱셈함으로써, j 번째 전력 회수 라인 (202) 에 접속된 모든 평면형 히터 존들의 총 가열 전력을 획득하는 단계; (e) 측정된 총 가열 전력을, j 번째 전력 회수 라인에 접속된 각각의 평면형 히터 존들의 사전 설정된 가열 전력을 합산함으로써 계산된 사전 설정된 총 가열 전력과 비교하는 단계; 및 (f) 측정된 총 가열 전력이 사전 설정된 총 가열 전력으로부터 미리 정해진 마진만큼 벗어나 있다면, 알람 신호를 트리거하는 단계를 포함한다. 이 방법은, 폴트 상태에 있는 평면형 히터 존을 추가로 식별할 수 있다: i 번째 전력 공급 라인 (201) 만이 전원에 접속되고 모든 전력 회수 라인들 (202) 이 접지에 접속될 때, 그리고 j 번째 전력 회수 라인 (202) 만이 접지에 접속되고 모든 전력 공급 라인들 (201) 이 전원에 접속될 때, 알람 신호가 트리거된다면, i 번째 전력 공급 라인 (201) 및 j 번째 전력 회수 라인 (202) 양측 모두에 접속된 평면형 히터 존이 폴트 상태에 있다.

[0025]

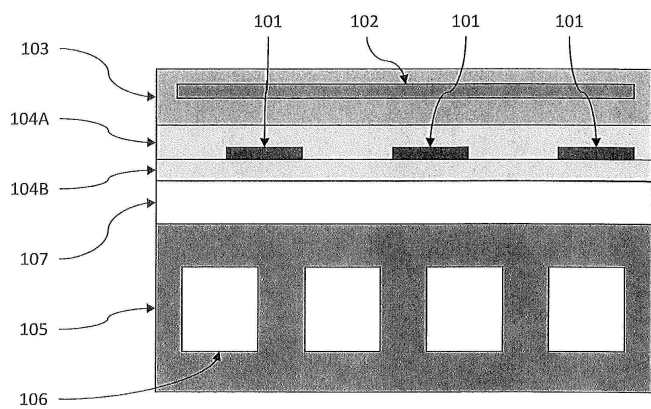
측정 에러는, 전력 공급 라인 (201) 상에서 측정된 전압 V 로부터, 전력 공급 라인들 (201), 전력 회수 라인들 (202) 및/또는 다이오드들 (250) 상에서의 전압 강하와 같은 평면형 히터 존 상에 있지 않은 전압 강하를 감산함으로써 교정될 수 있다.

[0026]

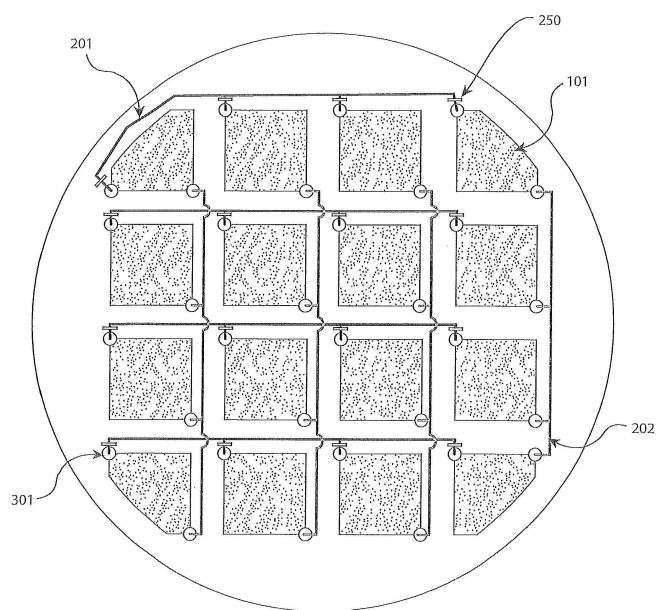
다수의 독립적으로 제어 가능한 평면형 히터 존들을 가지는 반도체 프로세싱 장치에서 기관 지지 어셈블리용 가열 판에 대한 폴트 검출 방법들이 특정 실시형태들을 참조하여 상세히 설명되고 있지만, 첨부한 청구범위의 범주로부터 벗어나지 않는, 다양한 변경물 및 개량물이 제조될 수 있고 등가물이 채용될 수 있다는 것은 당업자에게 명백할 것이다.

도면

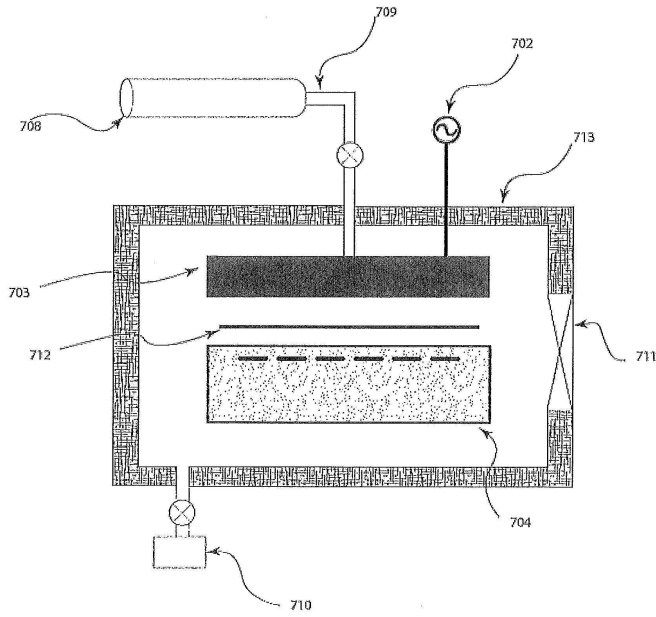
도면1



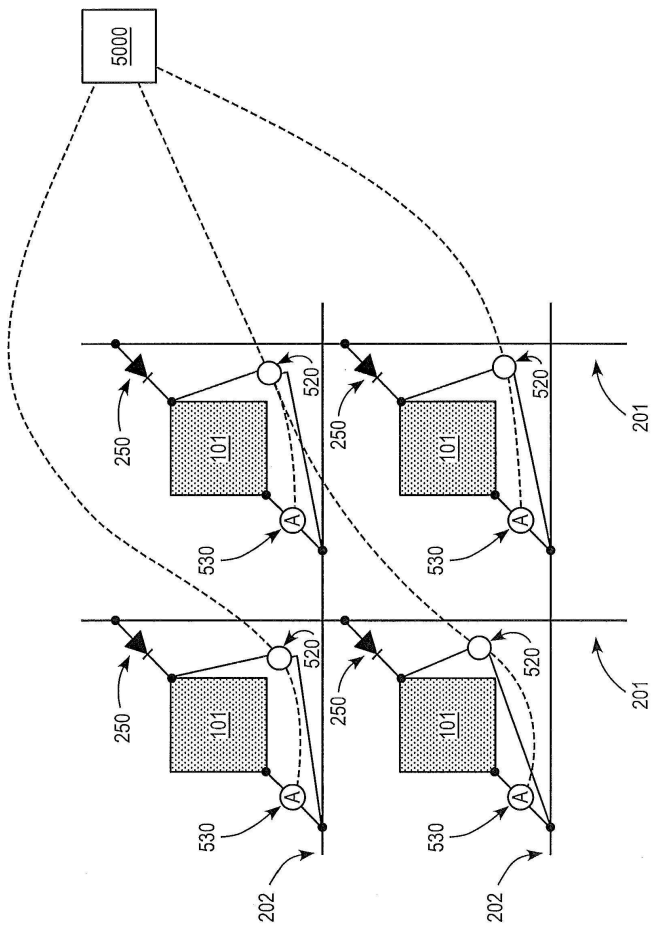
도면2



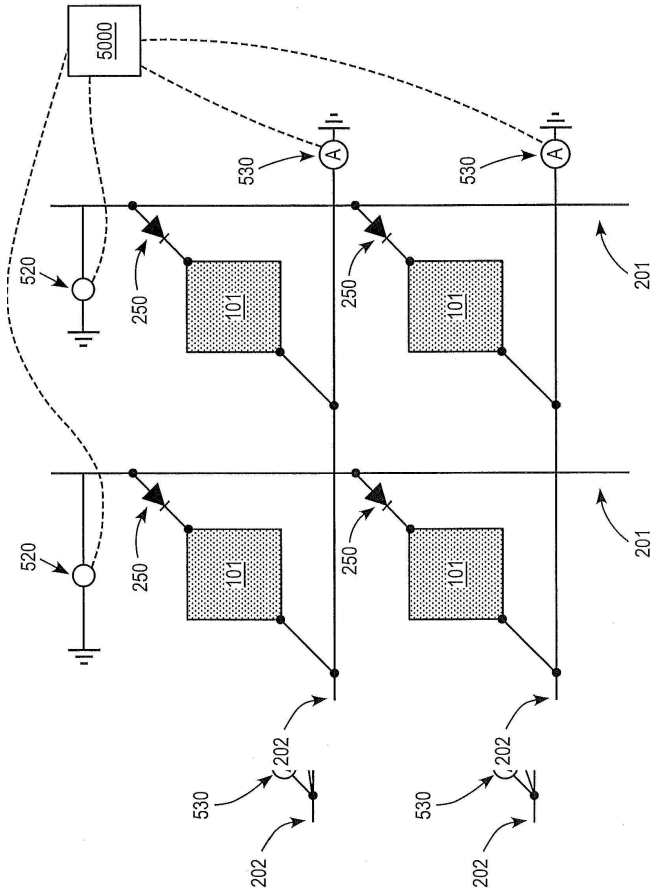
도면3



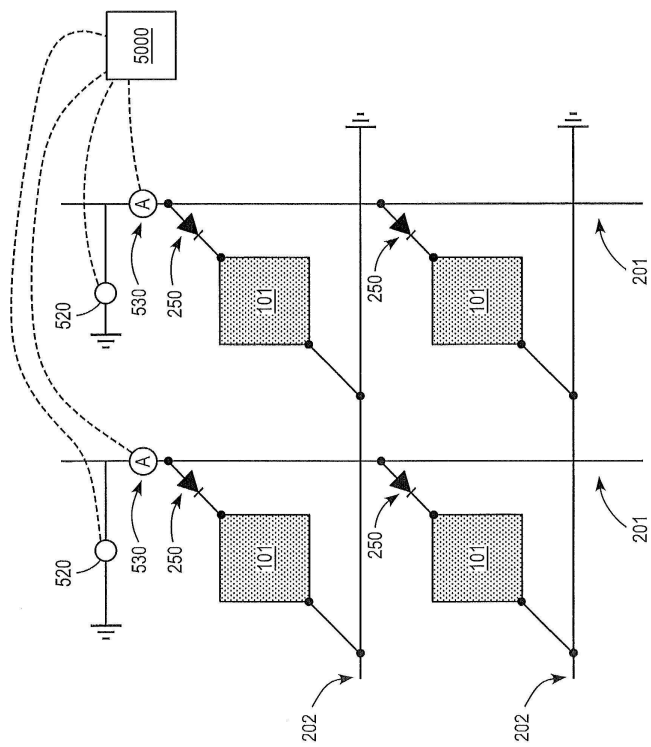
도면4



도면5



도면6



도면7

